

|                                                                                   |                                    |                        |                                     |
|-----------------------------------------------------------------------------------|------------------------------------|------------------------|-------------------------------------|
|  | (19) 대한민국특허청(KR)<br>(12) 공개특허공보(A) | (11) 공개번호<br>(43) 공개일자 | 10-2011-0089591<br>2011년08월09일      |
| (51) Int. Cl.                                                                     |                                    | (71) 출원인               | 울산대학교 산학협력단                         |
|                                                                                   | H01J 1/308 (2006.01)               |                        | 울산 남구 무거2동 산29                      |
| (21) 출원번호                                                                         | 10-2010-0009060                    | (72) 발명자               | 정문성                                 |
| (22) 출원일자                                                                         | 2010년02월01일                        |                        | 울산광역시 중구 다운동 620번지 삼성아파트 101동 1105호 |
| 심사청구일자                                                                            | 없음                                 |                        | 배재석                                 |
| 기술이전 희망                                                                           | 기술양도, 실시권허여, 기술지도                  |                        | 울산광역시 중구 복산동 540-3번지                |
|                                                                                   |                                    |                        | (뒷면에 계속)                            |
|                                                                                   |                                    | (74) 대리인               | 황주명, 성정현, 위병갑                       |

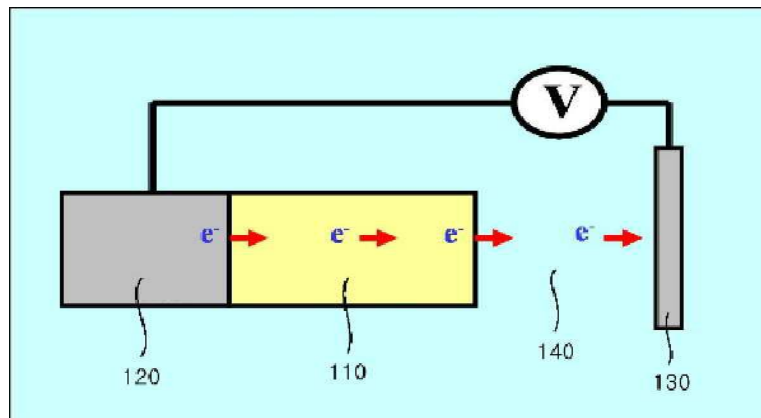
전체 청구항 수 : 총 10 항

#### (54) 전계방출 냉각기

#### (57) 요약

본 발명은 전계방출 냉각기에 관한 것으로서, 보다 상세하게는 반도체 물질로 이루어진 음극; 상기 음극의 일면에 접촉되는 열전물질; 및 상기 음극과 소정 간격으로 이격되어 배치되는 양극을 포함하고, 상기 음극과 양극 사이에 가해지는 외부 전위차에 의하여 음극에서 일어나는 전계방출에 의하여 냉각효과가 나타나는 것을 특징으로 하는 전계방출 냉각기에 관한 것이다. 본 발명에 따른 전계방출 냉각기는 단지 전위를 반도체 표면에 가함으로써 일어나는 전계방출을 이용하여 물체를 손쉽게 냉각시킬 수 있어 저에너지를 사용하면서도 높은 냉각효율을 가져올 수 있고, 소형이며, 또한 공해물질을 전혀 사용하지 않아 친환경적이다.

대표도 - 도1



(72) 발명자

**구자훈**

울산광역시 중구 복산동 복산맨션2동 303호

**이민재**

경상북도 경주시 성건동 693-15번지

이 발명을 지원한 국가연구개발사업

과제고유번호 R01-2008-000-20025-0

부처명 한국과학재단

연구관리전문기관

연구사업명 핵심연구지원사업

연구과제명 삼중접합 전계방출의 증진특성과 냉각현상

기여율

주관기관 울산대학교산학협력단

연구기간 2009년 9월 1일 ~ 2010년 8월 31일

---

## 특허청구의 범위

### 청구항 1

반도체 물질로 이루어진 음극;

상기 음극의 일면에 접촉되는 열전물질; 및

상기 음극과 소정 간격으로 이격되어 배치되는 양극을 포함하고,

상기 음극과 양극 사이는 진공으로 유지되며,

상기 음극과 양극 사이에 가해지는 외부 전위차에 따른 상기 음극의 전계방출에 의하여 냉각효과가 나타나는 것을 특징으로 하는 전계방출 냉각기.

### 청구항 2

제1항에 있어서,

상기 음극은 Si, GaN, SiC, PbTe 및 Bi<sub>2</sub>Te<sub>3</sub> 으로 이루어진 군에서 선택되는 것을 특징으로 하는 전계방출 냉각기.

### 청구항 3

제1항에 있어서,

상기 음극의 두께는 0.1 ~ 1cm인 것을 특징으로 하는 전계방출 냉각기.

### 청구항 4

제1항에 있어서,

상기 열전물질은 PbTe, Bi<sub>2</sub>Te<sub>3</sub>, BiSb, SiGe 및 ZnSb 으로 이루어진 군에서 선택되는 것을 특징으로 하는 전계방출 냉각기.

### 청구항 5

제1항에 있어서,

상기 반도체 물질의 운반자 농도(n)는  $10^{18} \sim 10^{20} / \text{cm}^3$  인 것을 특징으로 하는 전계방출 냉각기.

### 청구항 6

제1항에 있어서,

상기 전위차를 부과하기 위하여 가하는 국지전계(F)는 0.1 ~ 3 V/nm 인 것을 특징으로 하는 전계방출 냉각기.

### 청구항 7

반도체 물질로 이루어진 음극; 및

상기 음극과 소정 간격으로 이격되어 배치되는 양극을 포함하고,

상기 음극과 양극 사이는 진공으로 유지되며,

상기 음극과 양극 사이에 가해지는 외부 전위차에 따른 상기 음극의 전계방출에 의하여 냉각효과가 나타나는 것을 특징으로 하는 전계방출 냉각기.

### 청구항 8

제7항에 있어서,

상기 음극은 PbTe 또는 Bi<sub>2</sub>Te<sub>3</sub> 인 것을 특징으로 하는 전계방출 냉각기.

## 청구항 9

제7항에 있어서,

상기 반도체 물질의 운반자 농도(n)는  $10^{18} \sim 10^{20} / \text{cm}^3$  인 것을 특징으로 하는 전계방출 냉각기.

## 청구항 10

제7항에 있어서,

상기 전위차를 부과하기 위하여 가하는 국지전계(F)는  $0.1 \sim 3 \text{ V/nm}$ 인 것을 특징으로 하는 전계방출 냉각기.

## 명세서

### 기술분야

[0001] 본 발명은 전계방출 냉각기에 관한 것으로서, 보다 상세하게는 전위를 반도체 표면에 가함으로써 일어나는 전계방출을 이용하여 원하는 물체를 냉각시킬 수 있는 저에너지, 소형, 친환경적 냉각기에 관한 것이다.

### 배경기술

[0002] 냉각제를 사용한 냉각이 현재까지 주류를 이루고 있으나 심각한 환경오염을 야기하고 있어, 사용이 점점 제약되고 있다. 또한, 펠티에(Peltier) 열전 효과를 이용한 냉각은 냉각 효율이 매우 낮아 보편화되기 위해서는 더 효과적인 열전물질을 찾아야 하는 문제점이 있으며, 1950년대부터 효과적인 열전물질을 찾기 위한 노력이 계속되어 왔으나, 아직까지 생활에 활용할 정도까지 개발되지 못하고 있다.

[0003] 또한, 본 발명에서 이용하려는 전계방출 현상을 이용하여 냉각효과를 얻으려는 시도도 노력되어 왔다. 그러나 금속의 전계방출만을 사용하였기 때문에 소기의 냉각효과를 얻지 못하였다. 금속의 전계방출은 고온에서만 냉각 효과를 나타내며, 상온에서는 오히려 가열효과만을 보여주기 때문이다. 전계방출은 전계전자 방출 현상으로 금속 표면에서 전자가 나온다는 점에서 열전자방출, 광전자방출과 같은 현상이나 에너지 입장에서 보면 근본적으로 전혀 다른 현상이다. 열전자 방출(Thermionic emission)은 열에너지를 공급하였을 때 전자가 열적으로 여기되어 고체표면의 전위 장벽(일함수)을 넘어서 방출되는 현상이다. 광전자 방출(Photoemission)은 충분한 에너지를 갖는 빛을 금속 표면에 조사하였을 때 광자(Photon)의 에너지를 받고 전자가 고체표면의 전위 장벽(일함수)을 넘어서 방출되는 현상이다. 이러한 열전자 방출 및 광전자 방출은 모두 외부 에너지를 필요로 하는 현상이다. 한편 전계방출(Field Emission)은 외부 전위를 인가하여 표면장벽의 두께가 얇아지게 함으로써 표면 안에 있는 전자가 터널링(투과)으로 밖으로 방출되는 현상이다. 외부 에너지의 도움을 받지 않으므로 전자의 에너지가 증가하지 않아 전계전자를 냉전자(Cold Electron)라고 한다.

[0004] 전계방출현상은 1897년 Wood에 의해 진공용기 내에서 뾰족한 백금전극사이에 발생하는 것이 처음 발견되어 알려졌다. 1928년 Fowler와 Nordheim에 의해 이론적으로 정립되었다. 전계방출효과는 전기장(전계)의 세기, 재료의 고유특성인 일함수 및 자유전자 농도 등에 의해 결정된다.

[0005] 전계가 증가하고 일함수가 낮아수록 방출전류가 증가하므로 전자 방출원을 설계할 때는 인가되는 전계가 최대가 되게 하고 일함수가 최소가 되게 해야 하는데 전계는 기하구조와 관계가 있고 일함수는 재료의 특성과 관계된다. 전계방출재료로서는 금속이나 실리콘 반도체, 다이아몬드, 탄소나노튜브, GaN와 SiC 같은 화합물 등이 이용되는데, 전자방출 특성뿐만 아니라 내열성, 내식성, 기계적 내구성, 온도특성(일함수의 온도 의존성 등), 팁구조를 위한 공정의 용이성 등이 고려된다. 특히 탄소나노튜브는 재료모양의 효과로 전기장 증진이 일어나 낮은 전위에서 쉽게 전계방출을 얻을 수 있어 이상적인 후보로서 각광 받고 있다. 그러나 탄소나노튜브를 이용한 전계방출은 상온에서 냉각효과를 얻을 수 없다고 믿어진다. 일반적으로 금속에서 일어나는 전계방출은 섭씨 1000도 정도의 높은 온도의 경우에서만 냉각효과가 일어나서 상온에서는 반대로 가열효과가 일어난다. 이것은 방출되는 전자의 에너지가 금속의 에너지 구조에 관계하기 때문이다. 보통 사용되는 탄소나노튜브는 금속이므로 상온에서 냉각보다는 가열효과가 나타난다는 문제점이 있다.

## 발명의 내용

### 해결하려는 과제

- [0006] 이에 본 발명자들은 이러한 종래기술의 문제점을 해결하고자 종래의 냉각제를 사용한 냉각현상이나, 펠티에(peltier) 효과를 이용한 열전현상, 또는 금속을 이용한 전계방출과는 다르게, 반도체의 전계방출을 이용함으로써 원하는 냉각효과를 얻고자 하였다. 이에 따라, 반도체의 전계방출에서 반도체의 표면에서 밖으로 나가는 전계전자와 회로를 통하여 반도체로 들어오는 주입전자 사이에는 에너지 차이가 존재함을 규명하였으며, 이를 이용한 냉각기의 개발이 이론적으로 가능함을 밝혀내어 본 발명을 완성하기에 이르렀다.
- [0007] 따라서 본 발명의 목적은 전위를 반도체 표면에 가함으로써 일어나는 전계방출을 이용하여 물체를 손쉽게 냉각시킬 수 있고, 저에너지, 고효율, 친환경적인 전계방출 냉각기를 제공하는 것이다.

### 과제의 해결 수단

- [0008] 상기와 같은 본 발명의 목적을 달성하기 위해서, 본 발명은 반도체 물질로 이루어진 음극; 상기 음극의 일면에 접촉되는 열전물질; 및 상기 음극과 소정 간격으로 이격되어 배치되는 양극을 포함하고, 상기 음극과 양극 사이는 진공으로 유지되며, 상기 음극과 양극 사이에 가해지는 외부 전위차에 따른 상기 음극의 전계방출에 의하여 냉각효과가 나타나는 것을 특징으로 하는 전계방출 냉각기를 제공한다.
- [0009] 본 발명의 일실시예에 있어서, 상기 음극은 Si, GaN, PbTe 및 Bi<sub>2</sub>Te<sub>3</sub> 으로 이루어진 군에서 선택될 수 있다.
- [0010] 본 발명의 일실시예에 있어서, 상기 음극의 두께는 0.1 ~ 1cm일 수 있다.
- [0011] 본 발명의 일실시예에 있어서, 상기 열전물질은 PbTe, Bi<sub>2</sub>Te<sub>3</sub>, BiSb, SiGe 및 ZnSb 으로 이루어진 군에서 선택될 수 있다.
- [0012] 본 발명의 일실시예에 있어서, 상기 반도체 물질의 운반자 농도(n)는  $10^{18} \sim 10^{20} / \text{cm}^3$  일 수 있다.
- [0013] 본 발명의 일실시예에 있어서, 상기 전위차를 부과하기 위하여 가하는 국지전계(F)는 0.1 ~ 3 V/nm 일 수 있다.
- [0014] 또한, 본 발명은 반도체 물질로 이루어진 음극; 및 상기 음극과 소정 간격으로 이격되어 배치되는 양극을 포함하고, 상기 음극과 양극 사이는 진공으로 유지되며, 상기 음극과 양극 사이에 가해지는 외부 전위차에 따른 상기 음극의 전계방출에 의하여 냉각효과가 나타나는 것을 특징으로 하는 전계방출 냉각기를 제공한다.
- [0015] 본 발명의 일실시예에 있어서, 상기 음극은 PbTe 또는 Bi<sub>2</sub>Te<sub>3</sub> 일 수 있다.
- [0016] 본 발명의 일실시예에 있어서, 상기 음극의 두께는 0.1 ~ 1cm일 수 있다.
- [0017] 본 발명의 일실시예에 있어서, 상기 반도체 물질의 운반자 농도(n)는  $10^{18} \sim 10^{20} / \text{cm}^3$  일 수 있다.
- [0018] 본 발명의 일실시예에 있어서, 상기 전위차를 부과하기 위하여 가하는 국지전계(F)는 0.1 ~ 3 V/nm 일 수 있다.

### 발명의 효과

- [0019] 본 발명에 따른 전계방출 냉각기는 전위를 반도체 표면에 가함으로써 일어나는 전계방출을 이용하여 물체를 손쉽게 냉각시킬 수 있어 저에너지를 사용하면서도 높은 냉각효율을 가져올 수 있고, 소형이며, 공해물질을 전혀 사용하지 않아 친환경적인 효과가 있다.

### 도면의 간단한 설명

- [0020] 도 1은 본 발명의 반도체 전계방출 냉각기의 모식도를 나타낸 것이다. 여기서, 110 : 음극, 120 : 열전물질,

130 : 양극, 140 : 진공, 화살표 : 전자의 흐름을 나타낸다.

도 2는 N형 반도체의 총 냉각효과를 나타낸 그래프이다. 여기서, 실선 : 총 냉각효과, 굵은 점선 : 냉각효과, 점선 : 발열효과를 나타낸다.

도 3은 전계에 따른 에너지 교환을 나타낸 그래프이다.

도 4는 온도에 따른 에너지 교환을 나타낸 그래프이다.

도 5는 n-Si에서의 온도에 따른 냉각효과를 나타낸 그래프이다.

도 6은 n-Si에서의 전계에 따른 냉각효과를 나타낸 그래프이다.

### 발명을 실시하기 위한 구체적인 내용

- [0021] 본 발명은 전계방출 냉각기에 관한 것으로, 반도체 물질로 이루어진 음극; 상기 음극의 일면에 접촉되는 열전물질; 및 상기 음극과 소정 간격으로 이격되어 배치되는 양극을 포함하고, 상기 음극과 양극 사이는 진공으로 유지되며, 상기 음극과 양극 사이에 가해지는 외부 전위차에 따른 상기 음극의 전계방출에 의하여 냉각효과가 나타나는 것을 특징으로 하는 전계방출 냉각기를 제공한다.
- [0022] 또한, 본 발명은 반도체 물질로 이루어진 음극; 및 상기 음극과 소정 간격으로 이격되어 배치되는 양극을 포함하고, 상기 음극과 양극 사이는 진공으로 유지되며, 상기 음극과 양극 사이에 가해지는 외부 전위차에 따른 상기 음극의 전계방출에 의하여 냉각효과가 나타나는 것을 특징으로 하는 전계방출 냉각기를 제공한다.
- [0023] 종래에는 전계방출의 냉각효과를 이용하려는 시도가 계속되어 금속, 다이아몬드, 탄소나노튜브 등의 전계방출을 이용하여 냉음극을 제조하는 기술이 개발되었으나, 본 발명에서와 같이 반도체 물질에서 일어나는 전계방출을 이용하여 모든 온도에서 냉각효과가 나타남을 규명한 사례는 아직까지 없었으며, 본 발명자들은 n-Si, GaN, SiC 등의 반도체에서 일어나는 전계방출을 이용한 냉각원리와 새로운 형태의 냉각기 기술을 개발함으로써 본 발명을 완성하였다.
- [0024] 본 발명에 따른 냉각방법은 종래의 냉각제를 사용한 냉각현상이나, 펠티에(peltier) 효과를 이용한 열전현상과는 달리, 반도체 표면에서 밖으로 나가는 전계전자와 회로를 통하여 반도체로 들어오는 주입전자 사이에 존재하는 에너지 차이를 이용하여 냉각시키는 원리를 이용하여 물체를 냉각시키는 것이다. 따라서 전위를 반도체 표면에 가함으로써 일어나는 전계방출을 이용하여 물체를 손쉽게 냉각시킬 수 있고, 저에너지, 고효율, 친환경적인 전계방출 냉각기를 제공할 수 있다.
- [0025] 이하, 첨부된 도면을 참조하여 본 발명에 따른 전계방출 냉각기에 대해 보다 구체적으로 설명하면 다음과 같다.
- [0026] 도 1은 본 발명의 반도체 전계방출 냉각기의 모식도를 나타낸 것이다.
- [0027] 본 발명의 일실시예에 따른 전계방출 냉각기는 음극(110), 열전물질(120), 양극(130)을 포함하여 구성되며, 반도체를 음극(cathode)으로 하는 전계방출 회로를 구성한다. 이때, 열전물질(120)과 반도체 음극(110)을 접촉시키고, 외부 도선을 열전물질에 연결하면, 외부 전위차에 의하여 음극(110) 표면으로부터 밖으로 전자가 방출하게 되고, 이러한 음극의 전계방출에 의하여 냉각효과가 나타나게 된다. 이때, 전위차를 부과하기 위하여 가하는 국지전계(F)는 0.1 ~ 3 V/nm 인 것이 바람직하며, 이 범위에서 좋은 냉각효과를 기대할 수 있다.
- [0028] 음극(110)은 반도체 물질로 이루어지며, Si, GaN, SiC, PbTe 및 Bi<sub>2</sub>Te<sub>3</sub> 으로 이루어진 군에서 선택되는 것이 바람직하다. 이때, 음극의 두께는 0.1 ~ 1cm 범위에서 형성될 수 있다. 반도체 물질의 운반자 농도(n)는 10<sup>18</sup> ~ 10<sup>20</sup> /cm<sup>3</sup> 범위에서 조절될 수 있으며, 상기 범위에서 냉각효과가 우수하게 나타난다.
- [0029] 열전물질(120)은 음극의 일면과 접촉되도록 형성되는데, 그 접촉은 접촉저항이 매우 낮도록 이루어지게 하는 것이 좋다. 또한, 열전물질은 PbTe, Bi<sub>2</sub>Te<sub>3</sub>, BiSb, SiGe 및 ZnSb 으로 이루어진 군에서 선택되는 것이 바람직하다.
- [0030] 양극(130)은 통상적으로 사용되는 금속물질로 이루어지며, 열을 외부로 잘 방출시키는 라디에이터(radiator) 역할을 한다. 음극(110)과 양극(130)은 소정 간격 이격되어 배치되는데, 이격되는 거리는 0.001 ~ 1cm 인 것이 바람직하다. 또한, 음극(110)과 양극(130) 사이는 진공(140)으로 유지된다.
- [0031] 보다 상세히 설명하면 도 1에서와 같이, 반도체 음극(cathode)과 금속 양극(anode) 사이에 외부 전위차를 부과

하고 전위차를 증가시키면, 반도체 물질 표면의 전기장이 임계 방출 전기장에 도달하게 되고 반도체 표면으로부터 전자들이 방출한다. 그러면 전자가 방출된 것을 보충하는 전자들이 도선을 따라 열전물질과 반도체의 연결인 뒷접촉(back contact)면을 통과하여 반도체로 주입된다. 이와 같이 주입된 전자들은 방출전자의 자리를 대체(replacement)하는 것이며, 그 대체과정에서 전하는 보존되지만 에너지는 보존되지 않는다. 즉, 방출전자와 주입전자들은 같은 에너지 상태에 있을 필요가 없기 때문에, 전자의 대체과정은 에너지 차이가 존재하는 에너지 교환 과정이 된다. 계산에 의하면, 반도체 표면에서 전계방출 과정이 일어날 때 모든 온도에서 방출전자의 평균 에너지는 주입전자의 평균에너지보다 항상 높다. 이는 전계방출이 일어나면 양의 에너지교환이 일어나고 교환된 에너지 차이만큼 반도체 음극의 온도가 낮아짐을 의미하며, 바로 이것이 본 발명에 따른 전계방출을 이용한 냉각의 원리이다.

[0032] 상기와 같은 원리를 이용하여 냉각시키고자 하는 물체를 반도체 음극에 열적으로 접촉시키면 전계방출 과정만으로도 간단하게 냉각시킬 수 있다. 그러나 상기와 같은 냉각과정도 중요하지만, 냉각되는 상태를 지속하게 하는 것 또한 중요하다.

[0033] 따라서, 본 발명에서는 열전달을 효과적으로 차단하고 냉각상태를 지속시키기 위하여 반도체와 도선 사이에 열전물질을 형성하여 반도체와 열전물질이 접촉하도록 한다. 열전물질을 사용하지 않고, 금속을 사용하게 되면 반도체 음극이 주위보다 온도가 낮아질 때 뒷접촉을 통해 열이 들어와서 전계방출에 의한 냉각효과가 적어지거나 유용하지 않게 되는 문제점이 있다. 열전물질은 전기전도성이 좋고 열전도성이 낮은 물질을 말하며, 본 발명에서는 PbTe, Bi<sub>2</sub>Te<sub>3</sub>, BiSb, SiGe, ZnSb 등을 사용할 수 있다. 이때, 전류가 흐르면 온도차를 만드는 펠티에 효과는 고려하지 않고 단지 전기전도도는 높고 열전도도는 낮은 물질이기만 하면 충분하다.

[0034] 또한, 본 발명의 다른 실시예에 따르면, 반도체이면서 열전물질인 PbTe 또는 Bi<sub>2</sub>Te<sub>3</sub>을 음극 반도체로 사용할 경우, 금속이나 열전물질을 따로 필요로 하지 않는다. 이러한 경우, 도선은 음극 반도체에 바로 연결되며 음극 반도체가 열전물질의 역할도 동시에 할 수 있어 냉각효율의 저하 없이도 효과적으로 물체를 냉각시킬 수 있다.

[0035] 나아가, 본 발명의 전계방출 냉각기의 제조방법에 대해 살펴보면, 우선 0.1 ~ 1cm 정도의 반도체에 도선으로 배터리의 (-)부분에 연결하여 음극을 형성한다. 이때, PbTe, BiTe와 같은 반도체이면서 열전물질을 음극으로 사용하는 경우에는 따로 열전물질을 형성할 필요가 없으나, Si, GaN, SiC와 같은 반도체 물질을 음극으로 사용하는 경우에는 PbTe, Bi<sub>2</sub>Te<sub>3</sub>, BiSb, SiGe, ZnSb 등에서 선택된 열전물질을 도 1에서와 같이 음극의 일면에 형성한다. 여기서, 열전물질은 CVD, PVD 등과 같은 통상적인 박막 증착 방법을 사용하여 형성될 수 있다. 다음으로, 금속판을 음극과 0.001 ~ 1cm 정도 거리를 두고 배터리의 (+)부분에 연결하여 양극을 형성한다. 다음으로, 음극과 양극 사이를 패키징(packaging)하고 진공상태로 만들면 냉각기가 만들어진다. 그 후, 냉각시키고자 하는 물질을 음극에 접촉시키고 전원을 켜면 냉각이 일어나게 된다.

[0036] 한편, 본 발명의 전계방출에서의 에너지 교환에 대해 상세히 설명하면 다음과 같다.

[0037] 정상상태의 전계방출에서 방출되는 전계 전자는 빈 상태를 남겨두고 방출되고, 주입되는 대체 전자는 전계 전자가 방출되고 비어있는 상태로 들어가는 것이 아니라 비어있는 상태의 하나를 차지하게 된다. 이때, 2개의 에너지 레벨 사이의 차이는 전자의 에너지 교환에 따른 것이며, 이는 다음과 같이 정의된다.

[0038] (식 1)

$$\Delta \epsilon = \langle \epsilon_e \rangle - \langle \epsilon_r \rangle$$

[0039]

[0040] 상기 (식 1)에서,  $\langle \epsilon_e \rangle$ 와  $\langle \epsilon_r \rangle$ 은 각각 방출전자와 주입전자의 평균 에너지를 나타낸다.

[0041] 이러한 정의는 전자 당 에너지 차이의 양에 의해 음극이 냉각되는 것을 나타내는 음극의 에너지 손실을 표시한다. 주입전자는 뒷접촉에서 전도대에 주입되는 것이 아니고, 반도체의 방출 표면 근처에 비어있는 상태 중 하나를 점유하게 되며, 이러한 방출과 주입은 전하보존 때문에 동시에 일어나야 한다. 반도체 표면에서 전계방출이 일어날 때 방출전자의 평균에너지가 주입전자의 평균에너지보다 높기 때문에, 음극이 냉각될 수 있는 것이다.

[0042] 일반적으로, 전계 방출 전자의 평균 에너지  $\langle \epsilon \rangle$ 는 다음과 같다.

[0043] (식 2)

$$\langle \varepsilon \rangle = \frac{\int \varepsilon j(\varepsilon) d\varepsilon}{\int j(\varepsilon) d\varepsilon}$$

[0044]

[0045] 상기 (식 2)에서,  $j(\varepsilon)$ 는 전계 방출되는 전자의 에너지 분포를 나타내고, 에너지 분포를 가중치로 하여 상기 (식 2)와 같은 전계 방출 전자의 평균 에너지  $\langle \varepsilon \rangle$ 를 나타내게 된다.

[0046]  $\langle \varepsilon_e \rangle$ 와  $\langle \varepsilon_r \rangle$ 은 방출 또는 대체 전자 에너지 분포를 사용하여 평가되고,  $j_e(\varepsilon)$ 와  $j_r(\varepsilon)$ 는 각각 가중계수를 나타낸다. x-축에 따라 적용된 전계 하에서 n형 반도체에서의 전계 방출을 고려하여 에너지 분포를 나타내면 다음과 같다.

[0047] (식 3)

$$j_e(\varepsilon) = \frac{e}{2\pi^2\hbar} f(\varepsilon) \sum_{\mathbf{v}} \int D(\varepsilon_{\mathbf{x}}) dk_y dk_z$$

[0048]

[0049] (식 4)

$$j_r(\varepsilon) = \frac{e}{2\pi^2\hbar} f(\varepsilon) \sum_{\mathbf{v}} \int dk_y dk_z (1 - f(\varepsilon) + f(\varepsilon) D(\varepsilon_{\mathbf{x}}))$$

[0050]

[0051] 상기 (식 3) 및 (식 4)에서,  $f(\varepsilon)$ 는 페르미 분포함수,  $D(\varepsilon_{\mathbf{x}})$ 는 에너지가  $\varepsilon_{\mathbf{x}} (= \varepsilon - \varepsilon_t)$ 인 투과계수,  $\mathbf{k} = (k_x, k_y, k_z)$ 는 전자 파동 벡터를 나타내며, 가중지수  $\mathbf{v}$ 는 전도대의 에너지 타원면을 나타낸다.

[0052] 상기 (식 4)에 따르면, 주입전자는 좌측으로부터 움직이고 우측에서 빈 공간의 하나를 차지하는 전자를 대표한다. 따라서,  $j_r(\varepsilon)$ 는 에너지 레벨  $\varepsilon$ 에서의 전자의 방출 및 에너지 레벨  $\varepsilon$  상태의 빈공간을 위한 확률로 나타난다. 빈 공간을 위한 확률은  $1 - f(\varepsilon)$ 와  $f(\varepsilon) D(\varepsilon_{\mathbf{x}})$ 의 합으로 나타내는데, 각각 열 여기와 터널링에 의해 만들어진 것이다.

[0053] 한편, 전계 방출의 냉각효과는 평균에너지와 단위시간 당 방출된 전계 전자의 수에 의해 형성된다. 전계 방출의 전류 밀도  $j$ 는 다음과 같이 나타낸다.

[0054] (식 5)

$$j = \int_{\varepsilon_c}^{\infty} j_e(\varepsilon) d\varepsilon$$

[0055]

[0056] 상기 (식 5)에서,  $\varepsilon_c$ 는 전도대 바닥을 나타낸다.

[0057] 단위 면적당 냉각효과(또는 냉각율)는 전계 방출 때문에  $\Delta \varepsilon (j/e)$ 로 나타나며, 여기서  $\Delta \varepsilon$ 는 전계 전자 당 에너지 손실을 의미한다. 반면에,  $j$ 는 음극에서 줄열(joule heating)을 발생시킨다. 단위 면적당 발열효과는  $\rho L j^2$ 로 나타내며, 여기서  $\rho$ 는 음극의 저항성을 나타내고,  $L$ 은 음극의 길이를 나타낸다.

[0058] 따라서, 단위 면적당 총 냉각효과  $\Gamma$ 는 다음과 같다.

[0059] (식 6)

$$\Gamma = (\Delta \varepsilon / e) j - \rho L j^2$$

[0060]

[0061] 상기 식(6)의 형태를 변형시키면 다음과 같다.

[0062] (식 7)

$$\Gamma = -\rho L (j - \Delta \varepsilon / 2e\rho L)^2 + (\Delta \varepsilon / e)^2 / 4\rho L$$

[0063]

[0064] 이는 다음과 같은 두 가지 특성을 나타내는데, 첫째, 전계 방출이  $0 < j < (\Delta \varepsilon / e) / \rho L$  범위에서 모든 온도에  
서 음극의 냉각에 기여하고, 둘째, 최대 총 냉각효과는  $\Gamma_m = (\Delta \varepsilon / e)^2 / 4 \rho L = \rho L j_m^2 = 0.5 (\Delta \varepsilon / e) j_m$  로 나타  
나며, 여기서  $j_m$ 은 최대 냉각에서의 전류 밀도를 나타낸다.

[0065] 본 발명에 따르면, 총 냉각효과는 냉각효과에서 발열효과를 뺀 값을 나타내는데, 총 냉각효과는 전류밀도  $j$ 가  $0$   
 $< j < (\Delta \varepsilon / e) / \rho L$  범위에서 얻어지며,  $j = (\Delta \varepsilon / e) / 2 \rho L$ 일 때 최대 총 냉각효과( $\Gamma_m$ )를 얻을 수 있다(도 2 참  
조). 최대 총 냉각효과( $\Gamma_m$ )는 발열효과( $\rho L j^2$ )와 동일하며, 전계 방출 냉각효과( $j_m \Delta \varepsilon / e$ )의 1/2을 나타낸다.  
따라서, n형 반도체로부터의 전계 방출은 거의 모든 실제 상황에서 냉각에 기여함을 알 수 있다.

[0066] 본 발명에 따른 전계방출 냉각기는 전기장을 반도체 표면에 가함으로써 일어나는 전계방출을 이용하여 즉, 반도체  
표면에서 밖으로 나가는 전계전자와 회로를 통하여 반도체로 들어오는 주입전자 사이에 존재하는 에너지 차  
이를 이용하여 냉각시키는 원리를 이용하여 물체를 손쉽게 냉각시킬 수 있으며, 저에너지를 사용하여 고효율로  
냉각시킬 수 있다.

[0067] 이하, 본 발명을 실시예 및 도면을 참조하여 상세히 설명하기로 한다. 그러나 이들 실시예는 본 발명을 보다 구  
체적으로 설명하기 위한 것으로서, 본 발명의 범위가 이들 실시예에 한정되는 것은 아니다.

#### [0068] <실시예 1>

#### [0069] 본 발명에 따른 반도체 전계방출의 냉각효과

[0070] 본 발명자들은 음극 물질로 n-Si와 n-GaN을 사용하였으며, 에너지교환과 총 냉각효과를 분석하여 전계방출 냉각  
기의 냉각효과를 살펴보았다. 실리콘은 4.05eV의 전자친화도를 가지고 있으며, GaN은 일반적으로 2.7 ~ 3.3eV의  
전자친화도를 갖는 것으로 알려져 있으며, 본 발명에서는 3.0 eV의 전자친화도를 갖는 GaN을 사용하였다.

[0071] 우선, (식 2)에 의해 에너지 교환( $\Delta \varepsilon$ )을 계산하였으며, 온도(T)는 50 ~ 500K, 캐리어 농도(n)는  $10^{17} \text{ cm}^{-3}$ ,  $10^{19}$   
 $\text{cm}^{-3}$  및  $10^{20} \text{ cm}^{-3}$  중에서 선택하였다. 다음으로 총 냉각효과( $\Gamma$ )를 얻기 위하여 T, F, n을 변수로 하여 j를 계산  
하였다.

#### [0072] <1-1> 전계방출 음극의 에너지 교환

[0073] 우선, 반도체 음극의 전계방출에서 일어나는 에너지 교환에 대해 살펴보았다. 도 3은 전계에 따른 에너지 교환  
을 나타낸 그래프로, 교환에너지( $\Delta \varepsilon$ )는 일정 전계(F) 이상의 영역에서 거의 일정한 값을 갖는다. 도 3을 참조  
하면,  $\Delta \varepsilon$ 는 F가 감소함에 따라 증가하는 경향을 나타내는데, F가 약할 때는 급격하게 변화하고, F가 중간이거  
나 강할 때는 매우 완만하게 변화하였다. F-영역에서 급격한 변화를 보이는 것은 전계가  $1 \text{ nA/cm}^2$  이하의 전류밀  
도(j)를 발생시키기 때문에 흥미롭지 않다.  $10 \text{ nA/cm}^2$ 의 전류밀도를 얻기 위해서는 온도가 300K, 캐리어 농도가  
 $10^{19} \text{ cm}^{-3}$  일 때, Si에서는 F가 1.4 V/nm이고, GaN에서는 F가 0.8V/nm이어야 한다. 같은 온도, 캐리어 농도에서  
 $1.6 \text{ mA/cm}^2$ 의 전류밀도를 얻기 위해서는 Si에서는 F가 1.9 V/nm이고, GaN에서는 F가 1.02 V/nm이어야 하며, 여  
기에서 Si의  $\Delta \varepsilon$ 는 0.046eV, GaN의  $\Delta \varepsilon$ 는 0.043eV를 갖는다. 이는 일정 F 영역을 넘어서도  $\Delta \varepsilon$ 는 거의 일정  
하게 유지됨을 나타내며, 이러한 영역에서 Si와 GaN의 그래프는 거의 일정한 간격을 가지며, n-Si의  $\Delta \varepsilon$ 가 n-  
GaN보다 조금 더 크게 나타난다. 그 이유는 Si의 전자친화도가 GaN보다 더 크기 때문이다.

[0074] 도 4는 온도에 따른 에너지 교환을 나타낸 그래프이다. 온도(T), 전계(F) 및 캐리어 농도(n)에 의존적인 페르미  
준위와 띠굽힘(band bending)의 효과와 결합하여 결과를 나타낸다. 도 4를 참조하면, n-Si 및 n-GaN 모두 온도  
가 증가할수록  $\Delta \varepsilon$ 도 증가하는 것을 확인할 수 있었다. 이는 열 여기 때문에 높은 온도에서 높은 에너지 상태  
가 전계 방출에 조금 더 기여하는 것을 반영한다.  $\Delta \varepsilon$ 는 n-Si에서 캐리어 농도가 커질수록 더 높게  
나타났으며, 이는 페르미 에너지와 띠 굽힘의 캐리어 농도-의존성으로부터 나타나는 결과이다. 캐리어 농도의  
효과는  $E_c$ 와 관련있는 페르미 에너지를 증가시키고, 표면에서 띠 굽힘을 작게 만드는 전계 투과를 방지한다. 첫

번째 효과는  $\langle \varepsilon_i \rangle$ 을 증가시키는 반면, 두 번째 효과는  $\langle \varepsilon_e \rangle$ 을 증가시킨다. 그러므로  $\Delta \varepsilon$ 의 캐리어 농도-의존성은 주어진 온도 조건에서 캐리어 농도의 두 가지 효과의 경쟁에 의해 결정된다. 한편, 페르미 에너지는 온도가 증가함에 따라 감소하는 반면, 띠 굽힘은 변하지 않고 남아있다. 이러한 캐리어 농도의 효과는 캐리어 농도가 클 때 그래프의 기울기가 크게 나타나고,  $n=10^{19} \text{ cm}^{-3}$ 와  $n=10^{20} \text{ cm}^{-3}$ 의 그래프가 교차하는 것의 원인이 된다는 것을 고려해야 한다. 이것은 또한 n-Si의 전자친화도가 큰 것을 반영하여, n-Si의  $\Delta \varepsilon$ 가 주어진 온도, 캐리어 농도 조건에서 n-GaN보다 크다는 것을 보여준다. 무엇보다도,  $\Delta \varepsilon$ 는 0.1 eV 이거나 0.1 eV보다 더 커야하며,  $\Delta \varepsilon$ 의 값은 냉각과정으로써의 전계방출에서 중요하게 충분히 고려되어야 한다.

# [0075] <1-2> 전계방출 음극의 냉각효과

[0076] 전계방출 음극의 총 냉각효과( $\Gamma$ )는 온도(T), 전계(F), 캐리어 농도(n)를 변수로 하여 상기 (식 6)을 사용하여 계산하였다. 본 발명의 일실시예에서는 n형 Si 반도체 음극의 길이가 0.1cm인 경우에 대해 고려하였는데, n-GaN의 총 냉각효과( $\Gamma$ )는 F와는 상관없이 n-Si보다 작게 나타나며, 같은 캐리어 농도( $n=10^{19} \text{ cm}^{-3}$ )에서 Si의  $\rho$ 는  $0.00578 \Omega \text{ cm}$ 이고, GaN의  $\rho$ 는  $0.1 \Omega \text{ cm}$ 로 차이가 난다. 따라서, 본 발명의 일실시예에서는 고농도로 도핑된 n-Si에 초점을 맞추었다.

[0077] 도 5는 n-Si에서의 온도에 따른 냉각효과를 나타낸 그래프이다. 총 냉각효과는 0.1eV 또는 0.1eV보다 큰 값을 나타낸다. 도 5를 참조하면, 온도가 증가함에 따라 총 냉각효과( $\Gamma$ )도 증가하고, 캐리어 농도가 커질수록 급격히 증가하는 경향을 나타내었다.  $\Delta \varepsilon$ 의 경우는 F의 값이 2.4와 2.5일 때 많이 다르지 않으며, 대신에 캐리어 농도-의존성을 고려해야한다.

[0078] n-Si 음극을 사용하였을 때의 전계 방출 냉각효과에 대한 분석 결과를 하기의 표 1에 나타내었다.

## 표 1

### [0079] n-Si 음극에서의 전계 방출의 냉각효과

| n=10 <sup>20</sup> cm <sup>-3</sup> T = 400K |        |       |       |       | T = 300 K |       |       |       |
|----------------------------------------------|--------|-------|-------|-------|-----------|-------|-------|-------|
| F(V/nm)                                      | 2.0    | 2.4   | 2.6   | 2.8   | 2.0       | 2.4   | 2.6   | 2.8   |
| j(A/cm2)                                     | 0.041  | 3.75  | 21.7  | 94.7  | 0.023     | 2.26  | 13.1  | 57.8  |
| $\Delta \varepsilon$ (eV)                    | 0.138  | 0.099 | 0.088 | 0.082 | 0.078     | 0.058 | 0.052 | 0.049 |
| $\Gamma$ (W/cm2)                             | 0.006  | 0.369 | 1.87  | 7.08  | 0.002     | 0.131 | 0.669 | 2.55  |
| n=10 <sup>20</sup> cm <sup>-3</sup> T = 400K |        |       |       |       | T = 300 K |       |       |       |
| F(V/nm)                                      | 2.0    | 2.4   | 2.6   | 2.8   | 2.0       | 2.4   | 2.6   | 2.8   |
| j(A/cm2)                                     | 0.012  | 1.07  | 6.08  | 26.3  | 0.007     | 0.638 | 3.72  | 16.2  |
| $\Delta \varepsilon$ (eV)                    | 0.075  | 0.066 | 0.063 | 0.063 | 0.046     | 0.042 | 0.040 | 0.040 |
| $\Gamma$ (W/cm2)                             | 0.0009 | 0.070 | 0.362 | 1.24  | 0.0003    | 0.027 | 0.141 | 0.491 |

[0080] 상기 표 1에 따르면, T=400K, F=2.4 V/nm일 때,  $n=10^{19} \text{ cm}^{-3}$ 에서는  $\Delta \varepsilon$ 가 0.066이었고,  $n=10^{20} \text{ cm}^{-3}$ 에서는  $\Delta \varepsilon$ 가 0.099인 결과를 나타낸다. 사실상, 총 냉각효과( $\Gamma$ )의 캐리어 농도-의존성은  $\Delta \varepsilon$ 와  $\rho$ 의 캐리어 농도-의존성으로부터 나타나는 결과이다. 본 발명의 일실시예에서는  $n=10^{20} \text{ cm}^{-3}$ 에서  $\rho=0.00077 \Omega \text{ cm}$ 을 사용하였으며, 이는  $\Delta \varepsilon$ 에서와 비교하여  $\Gamma$ 에서의 급격한 증가를 나타낸다. 또한, 총 냉각효과( $\Gamma$ )의 전계-의존성은  $\Delta \varepsilon$ 가 매우 약한 전계 의존성을 갖는 것으로부터 j의 캐리어 농도-의존성 때문이다.

[0081] 도 6은 n-Si에서의 전계에 따른 냉각효과를 나타낸 그래프이다. 총 냉각효과는 도 2에서와 같은 결과를 나타내었으며, 최고점을 나타낸 후 급격히 감소하는 결과를 나타내었다.  $\Gamma$ 의 F-의존성은 도 6에 나타나며, 이는 도 2와 유사한 결과를 나타낸다. 도 2와 도 6의 차이점은 도 6이  $\Gamma$ 의 F-의존성을 나타내는 반면 도 2는  $\Gamma$ 의 j-의존성을 나타낸다는 것이다. 일반적으로, F가 선형적으로 증가함에 따라 j도 기하급수적으로 증가하므로, F에 대한  $\Gamma$ 의 급격한 변화 그래프를 얻을 수 있다. 총 냉각효과의 최대피크는  $n=10^{20} \text{ cm}^{-3}$ 인 경우 3가지 그래프 모두에서 F가 3.0V/nm 바로 이전에 위치할 때 나타나며, F값에 대한 온도의 영향은 매우 작다고 볼 수 있다. 따라서,

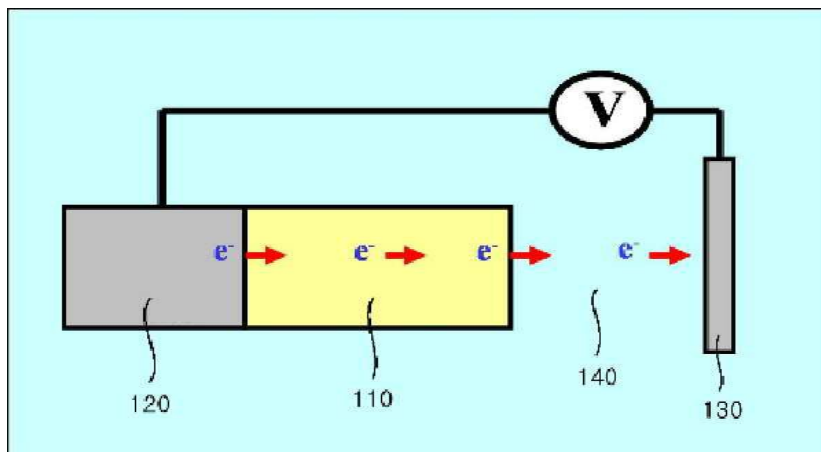
$n=10^{20} \text{ cm}^{-3}$ 의 경우 모든 그래프에서  $F$ 는  $3.0 \text{ V/nm}$ 일 때  $\Gamma=\Gamma_m$ 로 생각할 수 있다. 온도가  $400\text{K}$ 일 때는  $\Gamma_m$ 이  $17.0$ , 온도가  $300\text{K}$ 일 때는  $\Gamma_m$ 이  $6.1$ , 온도가  $200\text{K}$ 일 때는  $\Gamma_m$ 이  $1.4$ 로 나타났으며, 이에 대응되는  $j$ 는  $360, 225, 118 \text{ A/cm}^2$ 로 나타났다.

[0082] 도 6 및 표 1에 따르면,  $F$ 는  $2.5 \text{ V/nm}$ ,  $T$ 는  $400\text{K}$ ,  $n$ 은  $10^{20} \text{ cm}^{-3}$ 일 때  $\Gamma$ 는  $0.86 \text{ W/cm}^2$ 이고,  $j$ 는  $9.1 \text{ A/cm}^2$ 로 나타난다. 이는  $j$ 가  $10 \text{ A/cm}^2$ 보다 작음에도 불구하고 적용할 수 있으며, 총 냉각효과는  $1 \text{ W/cm}^2$ 로 나타난다. 이러한 냉각효과는 주어진 온도에서 가해지는 전계와 반도체의 도핑 농도의 조절에 의해 최대한 좋게 만들 수 있음을 보여준다.

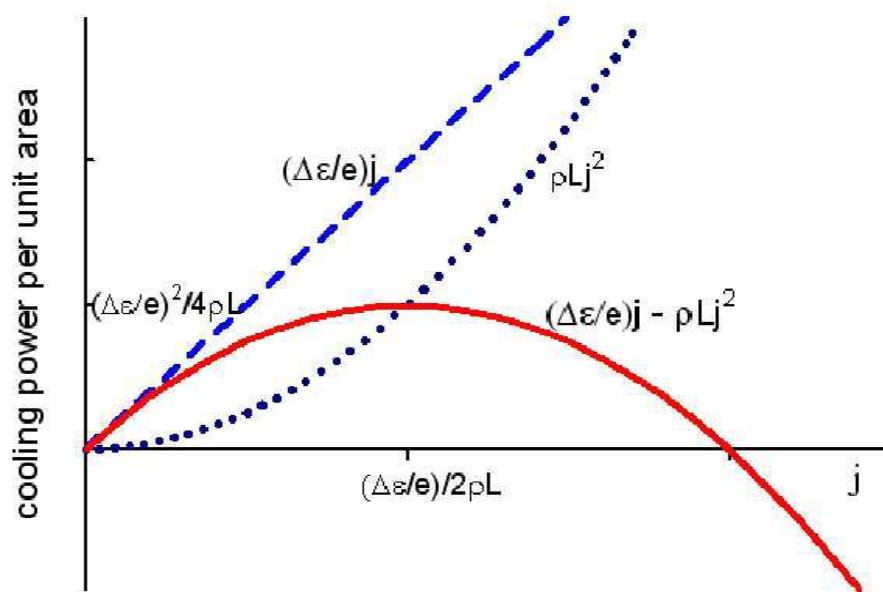
[0083] 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

## 도면

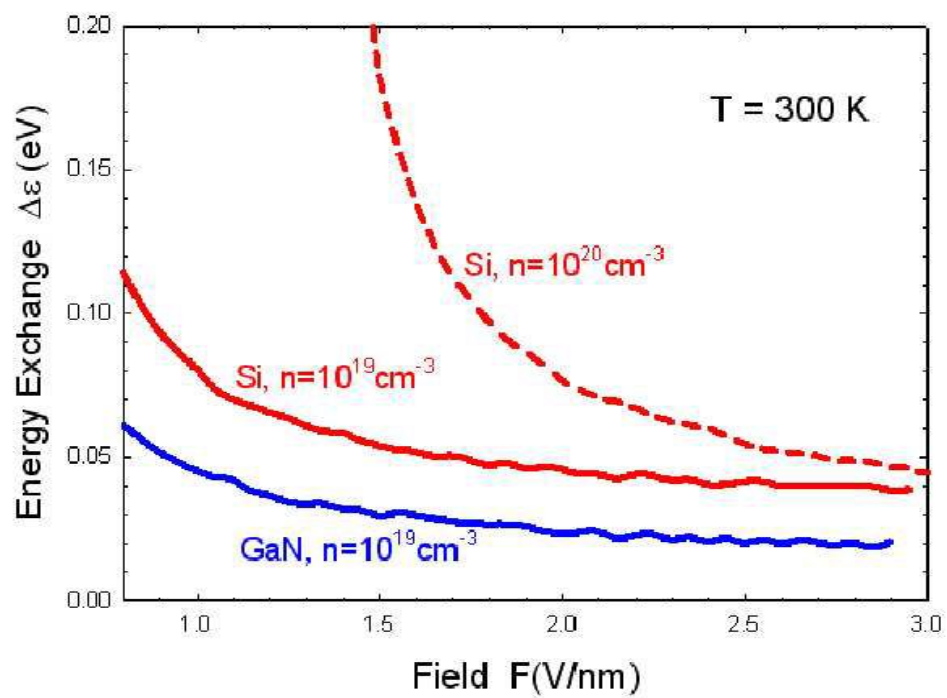
### 도면1



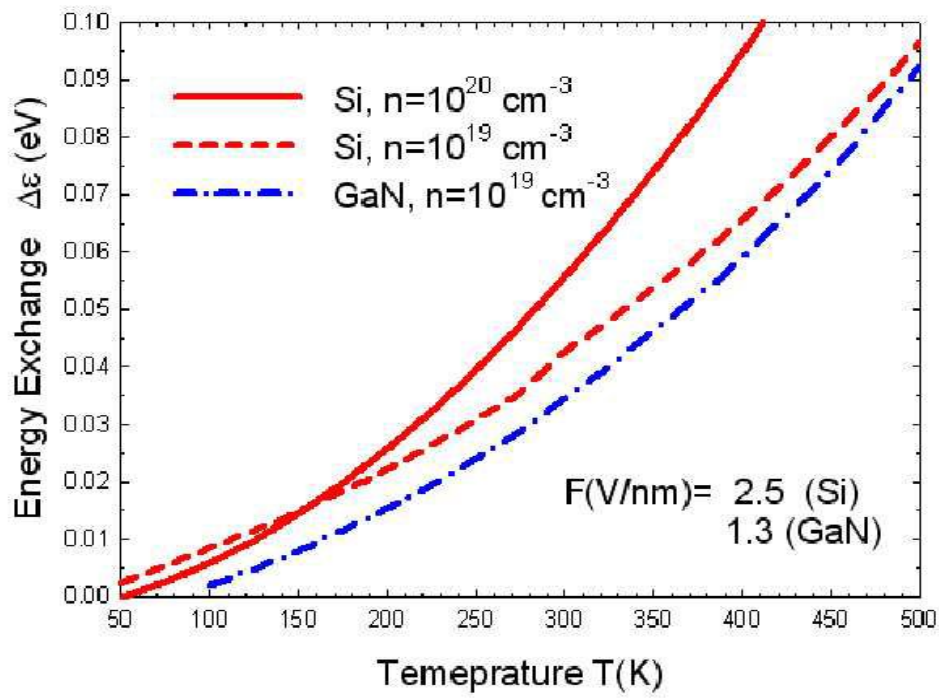
도면2



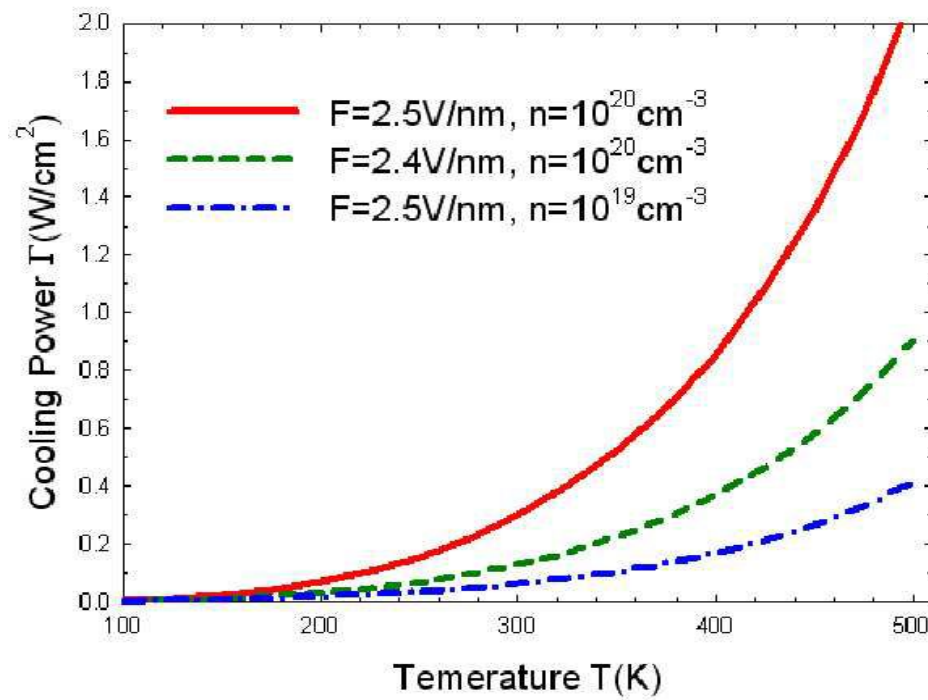
도면3



도면4



도면5



도면6

