

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 24 年 4 月 12 日 (2012.4.12)

【公表番号】特表 2010-518760 (P2010-518760A)
 【公表日】平成 22 年 5 月 27 日 (2010.5.27)
 【年通号数】公開・登録公報 2010-021
 【出願番号】特願 2009-549272 (P2009-549272)
 【国際特許分類】

H 0 4 L 25/02 (2006.01)

G 0 6 F 13/38 (2006.01)

【 F I 】

H 0 4 L 25/02 3 0 2 A

G 0 6 F 13/38 3 5 0

【手続補正書】
 【提出日】平成 23 年 2 月 3 日 (2011.2.3)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

ハイスピード・シリアル・リンクをテストするためのシステムであって、ミッション環境トランスミッタとミッション環境レシーバとの間のハイスピード・シリアル・リンクに挿入されるように構成された物理層テストを備え、前記物理層テストが、

前記ミッション環境トランスミッタからハイスピード・シリアル・データを受けるためのテスト・レシーバと、

前記ミッション環境レシーバに前記ハイスピード・シリアル・データを送るためのテスト・トランスミッタと、

前記テスト・レシーバと前記テスト・トランスミッタとの間に延び、それによって前記テスト・レシーバから前記テスト・トランスミッタへ損失無く前記ハイスピード・シリアル・データを運ぶデータ・パスと、

前記ハイスピード・シリアル・データを受けるために前記テスト・レシーバと通信する測定パスであって、前記ハイスピード・シリアル・データの特性を測定するための測定回路を備えた前記測定パスと

を備えた、ハイスピード・シリアル・リンクをテストするためのシステム。

【請求項 2】

前記テスト・トランスミッタは、前記ミッション環境レシーバをストレス・テストするためのジッタ及び電圧の制御回路を備えた、請求項 1 に記載のシステム。

【請求項 3】

前記のミッション環境トランスミッタ及びミッション環境レシーバは、非決定性で、非周期性で、且つ非連続性のデータを伝送している、請求項 1 に記載のシステム。

【請求項 4】

前記のミッション環境トランスミッタ及びミッション環境レシーバは、決定性且つ周期性且つ連続性のデータを伝送している、請求項 1 に記載のシステム。

【請求項 5】

前記ハイスピード・シリアル・データは信号によって運ばれ、前記測定回路は前記信号をデジタル化信号にデジタル化するためのデジタイザを備えた、請求項 1 に記載のシステ

ム。

【請求項 6】

前記デジタイザは、タイムベース・ジェネレータと、前記タイムベース・ジェネレータによってクロックされるサンプラとを備えた、請求項5に記載のシステム。

【請求項 7】

前記測定パスは、前記デジタイザの下流に設置されたアナログツードジタル・コンバータを備えた、請求項5に記載のシステム。

【請求項 8】

前記測定回路は、前記デジタル化された信号を分析し、分析データを生み出すための信号分析回路を備えた、請求項5に記載のシステム。

【請求項 9】

前記信号分析回路は、デジタル・コンパレータ及びエラー・カウンタの回路を備えた、請求項8に記載のシステム。

【請求項 10】

前記測定回路は、前記分析データを記憶するためのデータ・キャプチャ・メモリを備えた、請求項8に記載のシステム。

【請求項 11】

前記分析データを前記物理層テストの外部にあるデバイスに伝えるための通信回路を更に備えた、請求項10に記載のシステム。

【請求項 12】

前記測定回路は、前記デジタイザと前記信号分析回路との間で電氣的に接続した第1の逆シリアライザを更に備え、

前記信号分析回路はコンパレータを備え、前記物理層テストは、前記コンパレータと前記デジタイザの上流のポイントとの間に電氣的に接続した第2の逆シリアライザを更に備え、前記コンパレータは、前記第1の逆シリアライザから出力された信号を前記第2の逆シリアライザから出力された信号と比較するように構成された、請求項8に記載のシステム。

【請求項 13】

前記テスト・レーバはクロック及びデータの回復回路を備え、前記測定回路は前記クロック及びデータの回復回路によってクロックされるタイムベース・ジェネレータを備えた、請求項1に記載のシステム。

【請求項 14】

前記物理層テストは、テストングの間に外部基準クロックを受け、前記測定回路は、テストングの間に前記外部基準クロックによってクロックされるタイムベース・ジェネレータを備えた、請求項1に記載のシステム。

【請求項 15】

前記ハイスピード・シリアル・データはデータ信号によって運ばれ、前記データ・パスは前記データ信号を受け、前記測定回路は、前記データ・パスがまた受ける前記データ信号を測定するように電氣的に構成された、請求項1に記載のシステム。