

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成19年11月29日(2007.11.29)

【公開番号】特開2006-48047(P2006-48047A)

【公開日】平成18年2月16日(2006.2.16)

【年通号数】公開・登録公報2006-007

【出願番号】特願2005-222844(P2005-222844)

【国際特許分類】

G 0 9 G 3/14 (2006.01)

H 0 1 L 33/00 (2006.01)

H 0 5 B 37/02 (2006.01)

【F I】

G 0 9 G 3/14 J

G 0 9 G 3/14 K

H 0 1 L 33/00 J

H 0 5 B 37/02 L

【手続補正書】

【提出日】平成19年10月11日(2007.10.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

各発光装置がそれぞれのバイアス回路によってバイアスされる出力ノードに接続される複数の並列に結合される発光装置を駆動するための回路であって、

前記出力ノードに印加される出力電圧を調整するように構成されるレギュレータと、

前記それぞれのバイアス回路から信号を受取り、応答して、バイアスされている前記発光装置のどれが最高の順電圧降下を有するかを検出するように構成される検出回路と、

前記検出回路に結合され、最高の順電圧降下を有する前記発光装置のその1つを駆動するために有効な実質的に最低の出力電圧を生成するように前記レギュレータを制御するための制御信号を生成するように構成される制御回路とを含む、回路。

【請求項2】

各発光装置がそれぞれのバイアス回路によってバイアスされる、そこに複数の発光装置が並列に接続される出力ノードに供給される出力電圧を調整するためのレギュレータを制御するための回路であって、

前記それぞれのバイアス回路から信号を受取り、応答して、前記信号に基づいてバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを検出するように構成される検出回路と、

前記検出回路に結合され、最高の順電圧降下を有する前記発光装置のその1つを駆動するために有効な実質的に最低の電圧を生成するように前記レギュレータを調整するための制御信号を生成するように構成される制御回路とを含む、回路。

【請求項3】

前記信号は各々、各バイアス回路の対応するノードの電圧を示し、前記対応するノード間で最高電圧を保持するノードはバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを示し、

前記検出回路は前記最高電圧を検出するように構成される、請求項1または2に記載の

回路。

【請求項 4】

前記検出回路は、そのベースがそれぞれ前記バイアス回路から前記信号を受取って前記最高電圧に対応する電圧を出力する複数の NPN トランジスタを含む OR 回路を含む、請求項 3 に記載の回路。

【請求項 5】

前記制御回路は、前記検出回路によって検出された前記最高電圧を所定の基準電圧と比較し、応答して、前記制御信号を生成するように構成され、

前記基準電圧は、前記レギュレータを調整して、最高の順電圧降下を有する前記発光装置のその 1 つを駆動するための実質的に最低の出力電圧を生成するように選択される、請求項 3 に記載の回路。

【請求項 6】

前記制御回路は、前記最高電圧と前記基準電圧との間の差に基づいて前記制御信号として電流をソースまたはシンクするように構成される第 1 の相互コンダクタンス増幅器を含む、請求項 5 に記載の回路。

【請求項 7】

前記出力ノードの前記出力電圧が所定の電圧を超えるとときに前記第 1 の相互コンダクタンス増幅器からソースされている所定の量の電流をシンクするように構成される第 2 の相互コンダクタンス増幅器をさらに含む、請求項 6 に記載の回路。

【請求項 8】

前記バイアス回路は各々、電流ミラーを構成するための MOS トランジスタおよび増幅器を含み、基準電流は電流が前記出力ノードに接続される発光装置を通して流れるように前記トランジスタによって K の利得でミラーされ、前記トランジスタのドレインは前記増幅器のそれぞれの入力に接続され、前記増幅器の出力は前記トランジスタのゲートに接続され、前記増幅器は、前記トランジスタの 1 つのドレインおよびゲート電圧が別のもののそれらに等しくなるように維持し、

前記基準電圧は各バイアス回路の前記増幅器がその高利得通常モード範囲で動作できるように最高の可能な電圧になるようにセットされる、請求項 5 に記載の回路。

【請求項 9】

前記対応するノードは前記トランジスタの前記ゲート電圧を得るように結合される、請求項 8 に記載の回路。

【請求項 10】

前記信号は各々、各バイアス回路の対応するノードの電圧を示し、前記対応するノード間で最低電圧を保持するノードはバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを示し、

前記検出回路は前記最低電圧を検出するように構成される、請求項 1 または 2 に記載の回路。

【請求項 11】

前記検出回路は、そのベースがそれぞれ前記バイアス回路から前記信号を受取って前記最低電圧に対応する電圧を出力する複数の PNP トランジスタを含む OR 回路を含む、請求項 10 に記載の回路。

【請求項 12】

前記制御回路は、前記検出回路によって検出された前記最低電圧を所定の基準電圧と比較し、応答して、前記制御信号を生成するように構成され、

前記基準電圧は、前記レギュレータを調整して、最高の順電圧降下を有する前記発光装置のその 1 つを駆動するための実質的に最低の出力電圧を生成するように選択される、請求項 10 に記載の回路。

【請求項 13】

前記検出回路と前記制御回路との間に結合され、前記検出回路からの前記最低電圧を前記出力ノードの前記出力電圧をスケールダウンすることによって得られるスケールダウン

電圧と比較して前記最高電圧を選択するためのセレクタをさらに含み、

前記制御回路は、前記セレクタによって選択された前記最高電圧を前記基準電圧と比較するように構成される、請求項 1 2 に記載の回路。

【請求項 1 4】

前記バイアス回路は各々、電流ミラーを構成するための MOS トランジスタおよび増幅器を含み、基準電流は電流が前記出力ノードに接続される発光装置を通して流れるように前記トランジスタによって K の利得でミラーされ、前記トランジスタのドレインは前記増幅器のそれぞれの入力に接続され、前記増幅器の出力は前記トランジスタのゲートに接続され、前記増幅器は前記トランジスタの 1 つのドレインおよびゲート電圧が別のもののそれらに等しくなるように維持し、

前記基準電圧は、各バイアス回路の前記増幅器がその高利得通常モード範囲で動作できるように最低の可能な電圧になるようにセットされる、請求項 1 2 に記載の回路。

【請求項 1 5】

前記対応するノードは前記トランジスタの前記ドレイン電圧を得るように結合される、請求項 1 4 に記載の回路。

【請求項 1 6】

前記発光装置は発光ダイオードである、請求項 1 または 2 に記載の回路。

【請求項 1 7】

前記発光ダイオードは白色発光ダイオードである、請求項 1 6 に記載の回路。

【請求項 1 8】

前記レギュレータはインダクタベースの DC - DC コンバータである、請求項 1 または 2 に記載の回路。

【請求項 1 9】

前記インダクタベースの DC - DC コンバータはバックブースト DC - DC コンバータである、請求項 1 8 に記載の回路。

【請求項 2 0】

過度の電圧が前記出力ノードに印加されるのを防ぐためのクランプ回路をさらに含む、請求項 1 または 2 に記載の回路。

【請求項 2 1】

回路であって、

それぞれ複数の発光装置に直列に接続されるバイアス回路から信号を受取るための入力ノードを含み、前記発光装置は電源ノードに並列に接続され、前記回路はさらに、

バイアスされている前記発光装置のどれが最高の順電圧降下を有するかを検出するように前記入力ノード上の前記信号に応答する検出回路を含む、回路。

【請求項 2 2】

前記信号は各々、各バイアス回路の対応するノードの電圧を示し、前記対応するノード間で最高電圧を保持するノードはバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを示し、

前記検出回路は前記最高電圧を検出するように構成される、請求項 2 1 に記載の回路。

【請求項 2 3】

前記検出回路は、そのベースがそれぞれ前記入力ノードから前記信号を受取って前記最高電圧に対応する電圧を出力する複数の NPN トランジスタを含む OR 回路を含む、請求項 2 2 に記載の回路。

【請求項 2 4】

前記バイアス回路は各々、電流ミラーを構成するための MOS トランジスタおよび増幅器を含み、基準電流は電流が前記電源ノードに接続される発光装置を通して流れるように前記トランジスタによって K の利得でミラーされ、前記トランジスタのドレインは前記増幅器のそれぞれの入力に接続され、前記増幅器の出力は前記トランジスタのゲートに接続され、前記増幅器は前記トランジスタの 1 つのドレインおよびゲート電圧が別のもののそれらに等しくなるように維持し、

前記対応するノードは前記トランジスタの前記ゲート電圧を得るように結合される、請求項 2 2 に記載の回路。

【請求項 2 5】

前記信号は各々、各バイアス回路の対応するノードの電圧を示し、前記対応するノード間で最低電圧を保持するノードはバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを示し、

前記検出回路は前記最低電圧を検出するように構成される、請求項 2 1 に記載の回路。

【請求項 2 6】

前記検出回路は、そのベースがそれぞれ前記入力ノードから前記信号を受取って前記最低電圧に対応する電圧を出力する複数の P N P トランジスタを含む O R 回路を含む、請求項 2 5 に記載の回路。

【請求項 2 7】

前記バイアス回路は各々、電流ミラーを構成するための M O S トランジスタおよび増幅器を含み、基準電流は電流が前記電源ノードに接続される発光装置を通して流れるように前記トランジスタによって K の利得でミラーされ、前記トランジスタのドレインは前記増幅器のそれぞれの入力に接続され、前記増幅器の出力は前記トランジスタのゲートに接続され、前記増幅器は前記トランジスタの 1 つのドレインおよびゲート電圧が別のもののそれらに等しくなるように維持し、

前記対応するノードは前記トランジスタの前記ドレイン電圧を得るように結合される、請求項 2 5 に記載の回路。

【請求項 2 8】

前記発光装置は発光ダイオードである、請求項 2 1 に記載の回路。

【請求項 2 9】

前記発光ダイオードは白色発光ダイオードである、請求項 2 8 に記載の回路。

【請求項 3 0】

出力ノードに並列に接続され、各々が発光装置をバイアスするためのそれぞれのバイアス回路に直列に接続される複数の発光装置を駆動するための方法であって、

前記出力ノードに印加される出力電圧を調整するステップと、

前記それぞれのバイアス回路から信号を受取るステップと、

前記信号に基づいてバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを検出するステップと、

前記出力電圧が最高の順電圧降下を有する前記発光装置のその 1 つを駆動するための最低電圧を達成するように前記調整するステップを制御するための制御信号を生成するステップとを含む、方法。

【請求項 3 1】

前記信号は各々、各バイアス回路の対応するノードの電圧を示し、前記対応するノード間で最高電圧を保持するノードはバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを示し、

前記検出するステップは前記最高電圧を検出する、請求項 3 0 に記載の方法。

【請求項 3 2】

前記検出するステップで検出された前記最高電圧を所定の基準電圧と比較するステップをさらに含み、前記基準電圧は最高の順電圧降下を有する前記発光装置のその 1 つを駆動するための実質的に最低の出力電圧を生成するように選択され、

前記生成するステップは、前記最高電圧と前記基準電圧との間の差に基づいて前記制御信号を生成する、請求項 3 1 に記載の方法。

【請求項 3 3】

前記生成するステップは、前記最高電圧と前記基準電圧との間の差に基づいて前記制御信号として電流をソースまたはシンクするステップを含む、請求項 3 2 に記載の方法。

【請求項 3 4】

前記出力ノードの前記出力電圧が所定の電圧を超えるかどうかを決定するステップと、

前記出力電圧が前記所定の電圧を超えるときに前記生成するステップによってソースされている所定の量の電流をシンクするステップとをさらに含む、請求項 3 3 に記載の方法。

【請求項 3 5】

前記バイアス回路は各々、電流ミラーを構成するための MOS トランジスタおよび増幅器を含み、基準電流は電流が前記出力ノードに接続される発光装置を通して流れるように前記トランジスタによって K の利得でミラーされ、前記トランジスタのドレインは前記増幅器のそれぞれの入力に接続され、前記増幅器の出力は前記トランジスタのゲートに接続され、前記増幅器は前記トランジスタの 1 つのドレインおよびゲート電圧が別のもののそれらに等しくなるように維持し、

前記方法はさらに、

各バイアス回路の前記増幅器がその高利得通常モード範囲で動作できるように最高の可能な電圧を前記基準電圧としてセットするステップをさらに含む、請求項 3 2 に記載の方法。

【請求項 3 6】

前記受取るステップは、前記バイアス回路の各々から前記トランジスタの前記ゲート電圧を得る、請求項 3 5 に記載の方法。

【請求項 3 7】

前記信号は各々、各バイアス回路の対応するノードの電圧を示し、前記対応するノード間で最低電圧を保持するノードはバイアスされている前記発光装置のどれが最高の順電圧降下を有するかを示し、

前記検出するステップは前記最低電圧を検出する、請求項 3 0 に記載の方法。

【請求項 3 8】

前記検出するステップで検出された前記最低電圧を基準電圧と比較するステップをさらに含み、前記基準電圧は最高の順電圧降下を有する前記発光装置のその 1 つを駆動するための実質的に最低の出力電圧を生成するように選択され、

前記生成するステップは、前記基準電圧と前記最低電圧との間の差に基づいて前記制御信号を生成する、請求項 3 7 に記載の方法。

【請求項 3 9】

スケールダウン電圧を得るために前記出力ノードの出力電圧をスケールダウンするステップと、

高い方を選択するために前記検出するステップで検出された前記最低電圧を前記スケールダウン電圧と比較するステップとをさらに含み、

前記制御するステップは、前記高い方を前記基準電圧と比較することによって前記制御信号を生成する、請求項 3 8 に記載の方法。

【請求項 4 0】

前記バイアス回路は各々、電流ミラーを構成するための MOS トランジスタおよび増幅器を含み、基準電流は電流が前記出力ノードに接続される発光装置を通して流れるように前記トランジスタによって K の利得でミラーされ、前記トランジスタのドレインは前記増幅器のそれぞれの入力に接続され、前記増幅器の出力は前記トランジスタのゲートに接続され、前記増幅器は前記トランジスタの 1 つのドレインおよびゲート電圧が別のもののそれらに等しくなるように維持し、

前記方法はさらに、

各バイアス回路の前記増幅器がその高利得通常モード範囲で動作できるように最低の可能な電圧を前記基準電圧としてセットするステップをさらに含む、請求項 3 8 に記載の方法。

【請求項 4 1】

前記受取るステップは、前記バイアス回路の各々から前記トランジスタの前記ドレイン電圧を得る、請求項 4 0 に記載の方法。