(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년07월19일
(11) 등록번호 10-2556794
(24) 등록일자 2023년07월13일

(51) 국제특허분류(Int. Cl.)
G06F 3/044 (2006.01) *G02F 1/1333* (2006.01)
G02F 1/1335 (2019.01) *G02F 1/1343* (2006.01)
(52) CPC특허분류
G06F 3/044 (2021.08)
G02F 1/13338 (2021.01)
(21) 출원번호 10-2016-0063495
(22) 출원일자 2016년05월24일
심사청구일자 2021년05월18일
(65) 공개번호 10-2016-0140430
(43) 공개일자 2016년12월07일
(30) 우선권주장
JP-P-2015-107248 2015년05월27일 일본(JP)
(56) 선행기술조사문헌
US20150109548 A1
US20140118639 A1
JP2014142617 A
JP2012247542 A

(73) 특허권자
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
시시도 히데아키
일본 243-0036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 내
구보타 다이스케
일본 243-0036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 내
구보타 유스케
일본 243-0036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 내
(74) 대리인
양영준, 박충범

전체 청구항 수 : 총 13 항 심사관 : 반성원

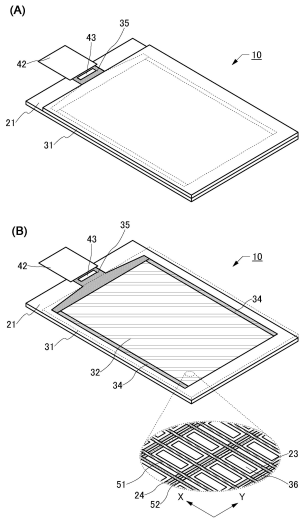
(54) 발명의 명칭 **터치 패널**

(57) 요 약

두께가 얇은 터치 패널을 제공한다. 또는, 구성이 간소화된 터치 패널을 제공한다. 또는, 전자 기기에 내장하기 쉬운 터치 패널을 제공한다. 또는, 부품 개수가 적은 터치 패널을 제공한다.

터치 패널은, 매트릭스형으로 배치된 화소 전극과, 복수의 신호선과, 복수의 주사선을 갖는다. 또한 신호선과 평행한 방향으로 연장되는 복수의 제1 배선과, 주사선과 평행한 방향으로 연장되는 복수의 제2 배선을 갖는다. 제1 배선 및 제2 배선의 일부는, 각각 터치 센서를 구성하는 한 쌍의 전극으로서 기능한다. 또한, 제1 배선 및 제2 배선은 스트라이프형 또는 메쉬형의 형상을 갖고, 각각 평면에서 보아, 인접하는 2개의 화소 전극 사이에 위치하도록 배치한다.

대 표 도 - 도1



(52) CPC특허분류
G02F 1/133528 (2021.01)
G02F 1/1336 (2021.01)
G02F 1/134363 (2013.01)
G06F 2203/04112 (2013.01)

명 세 서

청구범위

청구항 1

터치 패널로서,

평면에서 볼 때 제1 방향 및 상기 제1 방향과 교차하는 제2 방향을 따라 매트릭스형으로 배치된 복수의 화소 전극을 포함하는 표시부;

상기 제1 방향으로 연장되는 신호선;

상기 제2 방향으로 연장되는 주사선;

상기 제1 방향으로 연장되는 제1 배선; 및

상기 제2 방향으로 연장되는 제2 배선

을 포함하고,

상기 제1 배선은 상기 신호선에 평행하고 상기 제2 방향으로 인접한 상기 복수의 화소 전극 중 두 개의 화소 전극 사이에 있는 제1 부분을 포함하고,

상기 제2 배선은 상기 주사선에 평행하고 상기 제1 방향으로 인접한 상기 복수의 화소 전극 중 두 개의 화소 전극 사이에 있는 제2 부분을 포함하고,

상기 신호선과 상기 주사선은 서로 교차하는 방향으로 연장되어 형성되고,

상기 신호선, 상기 주사선, 상기 제1 배선, 및 상기 제2 배선은 상기 표시부에 형성되는, 터치 패널.

청구항 2

제1항에 있어서,

상기 제1 배선은 상기 표시부와 중첩되는 영역에서 상기 신호선과 교차하지 않고,

상기 제2 배선은 상기 표시부와 중첩되는 영역에서 상기 주사선과 교차하지 않는, 터치 패널.

청구항 3

제1항에 있어서,

상기 제1 배선과 상기 신호선은 제1 도전막으로 형성되어 있고,

상기 제2 배선과 상기 주사선은 제2 도전막으로 형성되어 있는, 터치 패널.

청구항 4

제1항에 있어서,

상기 제2 배선은 제3 부분 및 제4 부분을 포함하고,

상기 제4 부분은 상기 신호선 및 상기 제1 배선 중 적어도 하나와 교차하고,

상기 제1 배선, 상기 신호선, 및 상기 제3 부분은 제1 도전막으로 형성되어 있고,

상기 제4 부분과 상기 주사선은 제2 도전막으로 형성되어 있는, 터치 패널.

청구항 5

제1항에 있어서,

상기 제1 배선은 제5 부분 및 제6 부분을 포함하고,

상기 제5 부분은 상기 주사선 및 상기 제2 배선 중 적어도 하나와 교차하고,

상기 제5 부분과 상기 신호선은 제1 도전막으로 형성되어 있고,

상기 제2 배선, 상기 주사선, 및 상기 제6 부분은 제2 도전막으로 형성되어 있는, 터치 패널.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

터치 패널로서,

평면에서 볼 때 제1 방향 및 상기 제1 방향과 교차하는 제2 방향을 따라 매트릭스형으로 배치된 복수의 화소 전극을 포함하는 표시부;

상기 제1 방향으로 연장되는 신호선;

상기 제2 방향으로 연장되는 주사선;

상기 제1 방향으로 연장되는 제1 배선; 및

상기 제2 방향으로 연장되는 제2 배선

을 포함하고,

상기 제1 배선은 제1 부분 및 제2 부분을 포함하고,

상기 제1 부분은 상기 신호선에 평행하고 상기 제2 방향으로 인접한 상기 복수의 화소 전극 중 두 개의 화소 전극 사이에 있고,

상기 제2 부분은 상기 신호선과 교차하고, 상기 주사선에 평행하고 상기 제1 방향으로 인접한 상기 복수의 화소 전극 중 두 개의 화소 전극 사이에 있고,

상기 제2 배선은 제3 부분 및 제4 부분을 포함하고,

상기 제3 부분은 상기 주사선에 평행하고 상기 제1 방향으로 인접한 상기 복수의 화소 전극 중 또 다른 두 개의 화소 전극 사이에 있고,

상기 제4 부분은 상기 주사선과 교차하고, 상기 신호선에 평행하고 상기 제2 방향으로 인접한 상기 복수의 화소 전극 중 또 다른 두 개의 화소 전극 사이에 있고,

상기 신호선과 상기 주사선은 서로 교차하는 방향으로 연장되어 형성되고,

상기 신호선, 상기 주사선, 상기 제1 배선, 및 상기 제2 배선은 상기 표시부에 형성되는, 터치 패널.

청구항 11

제10항에 있어서,

상기 제1 배선은 상기 복수의 화소 전극 중 적어도 하나의 화소 전극을 둘러싸는 메쉬(mesh) 형상을 포함하는, 터치 패널.

청구항 12

제10항에 있어서,

상기 제2 배선은 상기 복수의 화소 전극 중 적어도 하나의 화소 전극을 둘러싸는 메쉬 형상을 포함하는, 터치 패널.

청구항 13

제10항에 있어서,

상기 제1 부분, 상기 제4 부분, 및 상기 신호선은 제1 도전막으로 형성되어 있고,

상기 제2 부분, 상기 제3 부분, 및 상기 주사선은 제2 도전막으로 형성되어 있는, 터치 패널.

청구항 14

제1항 또는 제10항에 있어서,

액정 소자를 더 포함하고, 상기 액정 소자는 상기 복수의 화소 전극 중 하나의 화소 전극, 액정, 및 공통 전극을 포함하는, 터치 패널.

청구항 15

제14항에 있어서,

제1 기판;

제2 기판;

제1 편광판;

제2 편광판; 및

백라이트

를 더 포함하고,

상기 백라이트, 상기 제1 편광판, 상기 제1 기판, 상기 제2 기판, 및 상기 제2 편광판은 이 순서대로 적층되어 있고,

상기 신호선, 상기 주사선, 상기 제1 배선, 상기 제2 배선, 및 상기 복수의 화소 전극은 상기 제1 기판과 상기 제2 기판 사이에 있는, 터치 패널.

청구항 16

제1항 또는 제10항에 있어서,

발광 소자를 더 포함하고, 상기 발광 소자는 상기 복수의 화소 전극 중 하나의 화소 전극, EL층, 및 공통 전극을 포함하는, 터치 패널.

청구항 17

제16항에 있어서,

제1 기판;

제2 기판; 및

편광판

을 더 포함하고,

상기 편광판, 상기 제1 기판, 및 상기 제2 기판은 이 순서대로 적층되어 있고,

상기 신호선, 상기 주사선, 상기 제1 배선, 상기 제2 배선, 및 상기 복수의 화소 전극은 상기 제1 기판과 상기

제2 기판 사이에 있는, 터치 패널.

발명의 설명

기 술 분 야

[0001] 본 발명의 일 형태는, 입력 장치에 관한 것이다. 본 발명의 일 형태는, 표시 장치에 관한 것이다. 본 발명의 일 형태는, 입출력 장치에 관한 것이다. 본 발명의 일 형태는, 터치 패널에 관한 것이다.

[0002] 또한, 본 발명의 일 형태는, 상기 기술분야에 한정되지 않는다. 본 명세서 등에서 개시하는 본 발명의 일 형태의 기술분야로서는, 반도체 장치, 표시 장치, 발광 장치, 축전 장치, 기억 장치, 전자 기기, 조명 장치, 입력 장치, 입출력 장치, 그들의 구동 방법, 또는, 그들의 제조 방법을 일례로서 들 수 있다.

[0003] 또한, 본 명세서 등에 있어서, 반도체 장치란, 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 가리킨다. 트랜지스터 등의 반도체 소자를 비롯하여, 반도체 회로, 연산 장치, 기억 장치는, 반도체 장치의 일 형태이다. 촬상 장치, 표시 장치, 액정 표시 장치, 발광 장치, 입력 장치, 입출력 장치, 전기 광학 장치, 발전 장치(박막 태양전지, 유기 박막 태양전지 등을 포함한다), 및 전자 기기는, 반도체 장치를 갖고 있는 경우가 있다.

배 경 기 술

[0004] 최근 들어, 위치 입력 수단으로서 터치 센서를 탑재한 표시 장치가 실용화되어 있다. 터치 센서를 탑재한 표시 장치는, 예를 들어 터치 패널, 또는 터치 스크린 등이라고 불리고 있다. 예를 들어, 터치 패널을 구비하는 휴대 정보 단말기로서는, 스마트폰, 태블릿 단말기 등이 있다.

[0005] 표시 장치의 하나로서, 액정 소자를 구비하는 액정 표시 장치가 있다. 예를 들어, 화소 전극을 매트릭스형으로 배치하고, 화소 전극의 각각에 접속하는 스위칭 소자로서 트랜지스터를 사용한 액티브 매트릭스형의 액정 표시 장치가 주목받고 있다.

[0006] 예를 들어, 화소 전극의 각각에 접속하는 스위칭 소자로서, 금속 산화물을 채널 형성 영역으로 하는 트랜지스터를 사용하는 액티브 매트릭스형의 액정 표시 장치가 알려져 있다(특허문헌 1, 특허문헌 2).

[0007] 액정 표시 장치에는, 크게 나누어서 투과형과 반사형의 총 2종류의 타입이 알려져 있다.

[0008] 투과형의 액정 표시 장치는, 냉음극 형광 램프나 LED 등의 백라이트를 사용하고, 액정의 광학 변조 작용을 이용하여, 백라이트로부터의 광이 액정을 투과하여 액정 표시 장치 외부로 출력되는 상태와, 출력되지 않는 상태를 선택하여, 명과 암의 표시를 행하게 하고, 또한 그들을 조합함으로써, 화상 표시를 행하는 것이다.

[0009] 또한, 반사형의 액정 표시 장치는, 액정의 광학 변조 작용을 이용하여, 외광, 즉 입사광이 화소 전극에서 반사되어 장치 외부로 출력되는 상태와, 입사광이 장치 외부로 출력되지 않는 상태를 선택하여, 명과 암의 표시를 행하게 하고, 또한 그들을 조합함으로써, 화상 표시를 행하는 것이다.

[0010] 기타의 표시 장치로서는, 유기 EL(Electro Luminescence) 소자나 발광 다이오드(LED: Light Emitting Diode) 등의 발광 소자를 구비하는 발광 장치, 전기 영동 방식 등에 의해 표시를 행하는 전자 페이퍼 등을 들 수 있다.

[0011] 특허문헌 3에는, 유기 EL 소자가 적용된 플렉시블한 발광 장치가 개시되어 있다.

선행기술문헌

특허문헌

[0012] (특허문헌 0001) 일본 특허 공개 제2007-123861호 공보

(특허문헌 0002) 일본 특허 공개 제2007-96055호 공보

(특허문헌 0003) 일본 특허 공개 제2014-197522호 공보

발명의 내용

해결하려는 과제

[0013] 표시 패널에, 유저 인터페이스로서 화면에 손가락이나 스타일러스 등으로 접촉함으로써 입력하는 기능을 부가한 터치 패널이 요망되고 있다.

[0014] 또한, 터치 패널이 적용된 전자 기기의 박형화, 경량화가 요구되고 있다. 그 때문에, 터치 패널 자체의 박형화, 경량화가 요구되고 있다.

[0015] 예를 들어 터치 패널의 구성으로서, 표시 패널의 표시면측에 터치 센서를 갖는 기판을 부착하는 구성으로 할 수 있다. 그러나, 이와 같은 구성의 경우, 터치 패널의 두께를 얇게 할 수 없거나, 부품 개수가 많아지는, 등의 문제가 있었다.

[0016] 본 발명의 일 형태는, 두께가 얇은 터치 패널을 제공하는 것을 과제의 하나로 한다. 또는, 구성이 간소화된 터치 패널을 제공하는 것을 과제의 하나로 한다. 또는, 전자 기기에 내장하기 쉬운 터치 패널을 제공하는 것을 과제의 하나로 한다. 또는, 부품 개수가 적은 터치 패널을 제공하는 것을 과제의 하나로 한다. 또는, 경량의 터치 패널을 제공하는 것을 과제의 하나로 한다. 또는, 검지 감도가 높은 터치 패널을 제공하는 것을 과제의 하나로 한다.

[0017] 또는, 신규의 입력 장치, 출력 장치, 또는 입출력 장치 등을 제공하는 것을 과제의 하나로 한다. 또한, 이들 과제의 기재는 다른 과제의 존재를 방해하는 것이 아니다. 또한, 본 발명의 일 형태는 반드시 이들 과제 모두를 해결할 필요는 없다. 또한, 명세서, 도면, 청구항 등의 기재로부터 이들 이외의 과제를 추출하는 것이 가능하다.

과제의 해결 수단

[0018] 본 발명의 일 형태는 표시부와, 신호선과, 주사선과, 제1 배선과, 제2 배선을 갖는 터치 패널이다. 표시부는 복수의 화소 전극을 갖는다. 복수의 화소 전극은, 제1 방향 및 제1 방향과 교차하는 제2 방향을 따라 매트릭스형으로 배치된다. 신호선은 제1 방향으로 연장되어 형성된다. 주사선은, 제2 방향으로 연장되어 형성된다. 제1 배선은 제1 방향으로 연장되어 형성된다. 제2 배선은 제2 방향으로 연장되어 형성된다. 제1 배선은 신호선과 평행한 제1 부분을 갖고, 제1 부분은, 평면에서 보아 제2 방향으로 인접하는 2개의 화소 전극의 사이에 위치한다. 제2 배선은 주사선과 평행한 제2 부분을 갖고, 제2 부분은, 평면에서 보아 제1 방향으로 인접하는 2개의 화소 전극의 사이에 위치한다.

[0019] 또한 상기에 있어서, 제1 배선은 표시부와 중첩되는 부분에 있어서, 신호선과 교차하지 않고, 제2 배선은 표시부와 중첩되는 부분에 있어서, 주사선과 교차하지 않는 것이 바람직하다. 이때, 신호선과 제1 배선은 동일한 도전막을 가공하여 형성되고, 주사선과 제2 배선은 동일한 도전막을 가공하여 형성되어 있는 것이 바람직하다.

[0020] 또는, 제1 배선은 신호선과 동일한 도전막을 가공하여 형성되고, 제2 배선은 신호선과 동일한 도전막을 가공하여 형성된 제3 부분과, 주사선과 동일한 도전막을 가공하여 형성된 제4 부분을 갖는 것이 바람직하다. 이때, 제4 부분은, 신호선 또는 제1 배선과 교차하는 것이 바람직하다.

[0021] 또는, 제2 배선은 주사선과 동일한 도전막을 가공하여 형성되고, 제1 배선은 신호선과 동일한 도전막을 가공하여 형성된 제5 부분과, 주사선과 동일한 도전막을 가공하여 형성된 제6 부분을 갖는 것이 바람직하다. 이때, 제5 부분은, 주사선 또는 제2 배선과 교차하는 것이 바람직하다.

[0022] 또는, 제1 배선은 주사선과 평행하고, 또한 신호선과 교차하는 제7 부분을 갖는 것이 바람직하다. 이때, 제7 부분은, 제1 방향으로 인접하는 2개의 화소 전극의 사이에 위치하는 것이 바람직하다. 또한 제2 배선은 신호선과 평행하고, 또한 주사선과 교차하는 제8 부분을 갖는 것이 바람직하다. 제8 부분은, 제2 방향으로 인접하는 2개의 화소 전극의 사이에 위치하는 것이 바람직하다.

[0023] 또한 이때, 제1 배선은, 평면에서 보아, 하나 이상의 상기 화소 전극을 둘러싸는 메쉬형의 형상을 갖는 것이 바람직하다. 또한 제2 배선은, 평면에서 보아, 다른 하나 이상의 화소 전극을 둘러싸는 메쉬형의 형상을 갖는 것이 바람직하다.

[0024] 또한 상기에 있어서, 제1 배선의 제1 부분, 제2 배선의 제8 부분, 및 신호선은 동일한 도전막을 가공하여 형성되어 있는 것이 바람직하다. 또한 제1 배선의 제7 부분, 제2 배선의 제2 부분, 및 주사선은, 동일한 도전막을 가공하여 형성되어 있는 것이 바람직하다.

[0025] 또한 상기에 있어서, 제1 배선 또는 제2 배선의 한쪽은, 주사선 또는 신호선과 동일한 도전막을 가공하여 형성되어 있는 것이 바람직하다. 또한 제1 배선 또는 제2 배선의 다른쪽은, 주사선 및 신호선과는 다른 도전막을 가공하여 형성되어 있는 것이 바람직하다. 이때, 제1 배선 또는 제2 배선의 다른쪽은, 화소 전극과 동일한 도전막을 가공하여 형성되어 있는 것이 바람직하다.

[0026] 또는, 상기에 있어서, 제1 배선은 주사선 및 신호선과는 다른 도전막을 가공하여 형성되어 있는 것이 바람직하다. 또한 제2 배선은 주사선 및 상기 신호선과는 다른 도전막을 가공하여 형성되어 있는 것이 바람직하다. 이때, 제1 배선 또는 제2 배선, 또는 제1 배선 및 제2 배선은 화소 전극과 동일한 도전막을 가공하여 형성되어 있는 것이 바람직하다.

[0027] 또한 상기에 있어서, 터치 패널은 화소 전극과, 액정과, 공통 전극을 갖는 액정 소자를 갖는 것이 바람직하다.

[0028] 또한 이때, 터치 패널은 제1 기판, 제2 기판, 제1 편광판, 제2 편광판, 및 백라이트를 갖는 것이 바람직하다. 또한 백라이트, 제1 편광판, 제1 기판, 제2 기판, 및 제2 편광판은, 이 순서대로 적층되어 있는 것이 바람직하다. 이때, 신호선, 주사선, 제1 배선, 제2 배선, 및 화소 전극은, 제1 기판의 제2 기판측에 형성되어 있는 것이 바람직하다.

[0029] 또는, 상기에 있어서, 터치 패널은 화소 전극과, EL층과, 공통 전극을 갖는 발광 소자를 갖는 것이 바람직하다.

[0030] 또한 이때, 터치 패널은 제1 기판, 제2 기판, 및 편광판을 갖는 것이 바람직하다. 또한 편광판, 제1 기판, 제2 기판은, 이 순서대로 적층되어 있는 것이 바람직하다. 이때, 신호선, 주사선, 제1 배선, 제2 배선, 및 화소 전극은, 제1 기판의 제2 기판측에 형성되어 있는 것이 바람직하다.

[0031] 또한, 본 명세서 등에 있어서, 표시 패널은 표시면에 화상 등을 표시(출력)하는 기능을 갖는 것이다. 따라서 표시 패널은 출력 장치의 일 형태이다.

[0032] 또한, 본 명세서 등에서는, 표시 패널의 기판에, 예를 들어 FPC(Flexible Print Circuit) 또는 TCP(Tape Carrier Package) 등의 커넥터가 형성된 것, 또는 기판에 COG(Chip On Glass) 방식에 의해 IC(집적 회로)가 실장된 것을, 표시 패널 모듈, 표시 모듈, 또는 간단히 표시 패널 등이라 칭하는 경우가 있다.

[0033] 또한, 본 명세서 등에 있어서, 터치 센서는 손가락이나 스타일러스 등의 피검지체가 접촉하는, 또는 근접하는 것을 검지하는 기능을 갖는 것이다. 따라서 터치 센서는 출력 장치의 일 형태이다.

[0034] 또한, 본 명세서 등에서는, 터치 센서를 갖는 기판을, 터치 센서 패널, 또는 간단히 터치 센서 등이라 칭하는 경우가 있다. 또한, 본 명세서 등에서는, 터치 센서 패널의 기판에, 예를 들어 FPC 또는 TCP 등의 커넥터가 형성된 것, 또는 기판에 COG 방식에 의해 IC(집적 회로)가 실장된 것을, 터치 센서 패널 모듈, 터치 센서 모듈, 센서 모듈, 또는 간단히 터치 센서 등이라 칭하는 경우가 있다.

[0035] 또한, 본 명세서 등에 있어서, 터치 패널은 표시면에 화상 등을 표시(출력)하는 기능과, 표시면에 손가락이나 스타일러스 등의 피검지체가 접촉하거나, 또는 근접하는 것을 검지하는 터치 센서로서의 기능을 갖는다. 따라서 터치 패널은 입출력 장치의 일 형태이다.

[0036] 터치 패널은, 예를 들어 터치 센서 구비 표시 패널(또는 표시 장치), 터치 센서 기능 구비 표시 패널(또는 표시 장치)이라고도 칭할 수 있다.

[0037] 터치 패널은, 표시 패널과 터치 센서 패널을 갖는 구성으로 할 수도 있다. 또는, 표시 패널의 내부에 터치 센서로서의 기능을 갖는 구성으로 할 수도 있다.

[0038] 또한, 본 명세서 등에서는, 터치 패널의 기판에, 예를 들어 FPC 또는 TCP 등의 커넥터가 형성된 것, 또는 기판에 COG 방식에 의해 IC(집적 회로)가 실장된 것을, 터치 패널 모듈, 표시 모듈, 또는 간단히 터치 패널 등이라 칭하는 경우가 있다.

발명의 효과

[0039] 본 발명의 일 형태에 의하면, 두께가 얇은 터치 패널을 제공할 수 있다. 또는, 구성이 간소화된 터치 패널을 제공할 수 있다. 또는, 전자 기기에 내장하기 쉬운 터치 패널을 제공할 수 있다. 또는, 부품 개수가 적은 터치 패널을 제공할 수 있다. 또는, 경량의 터치 패널을 제공할 수 있다.

[0040] 또한, 본 발명의 일 형태는, 반드시 이들 효과 모두를 가질 필요는 없다. 또한, 명세서, 도면, 청구항 등의 기

재로부터 이들 이외의 효과를 추출하는 것이 가능하다.

도면의 간단한 설명

[0041] 도 1은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 2는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 3은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 4는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 5는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 6은 실시 형태에 따른 배선의 구성예.

도 7은 실시 형태에 따른 배선의 구성예.

도 8은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 9는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 10은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 11은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 12는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 13은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 14는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 15는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 16은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 17은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 18은 실시 형태에 따른 화소의 구성예.

도 19는 실시 형태에 따른 화소의 구성예.

도 20은 실시 형태에 따른 화소의 구성예.

도 21은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 22는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 23은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 24는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 25는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 26은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 27은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 28은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 29는 실시 형태에 따른 회로의 구성예.

도 30은 실시 형태에 따른 회로의 구성예.

도 31은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 32는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 33은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 34는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 35는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 36은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 37은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 38은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 39는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 40은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 41은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 42는 실시 형태에 따른 터치 패널 모듈의 구성예.

도 43은 실시 형태에 따른 터치 센서의 회로도 및 타이밍차트도.

도 44는 트랜지스터의 일 형태를 설명하는 단면도.

도 45는 트랜지스터의 일 형태를 설명하는 단면도.

도 46은 트랜지스터의 일 형태를 설명하는 단면도.

도 47은 실시 형태에 따른 터치 패널 모듈의 블록도.

도 48은 실시 형태에 따른 터치 패널 모듈의 구성예.

도 49는 실시 형태에 따른 표시 모듈을 설명하는 도면.

도 50은 실시 형태에 따른 전자 기기를 설명하는 도면.

도 51은 실시 형태에 따른 전자 기기를 설명하는 도면.

도 52는 실시 형태에 따른 전자 기기를 설명하는 도면.

도 53은 실시 형태에 따른 전자 기기를 설명하는 도면.

도 54는 실시 형태에 따른 전자 기기를 설명하는 도면.

발명을 실시하기 위한 구체적인 내용

[0042] 실시 형태에 대해서, 도면을 사용하여 상세하게 설명한다. 단, 본 발명은 이하의 설명에 한정되지 않고, 본 발명의 취지 및 그 범위로부터 일탈하지 않고 그 형태 및 상세를 다양하게 변경할 수 있는 것은 당업자라면 용이하게 이해된다. 따라서, 본 발명은 이하에 도시하는 실시 형태의 기재 내용에 한정하여 해석되는 것이 아니다.

[0043] 또한, 이하에 설명하는 발명의 구성에 있어서, 동일 부분 또는 마찬가지의 기능을 갖는 부분에는 동일한 부호를 서로 다른 도면 간에 공통으로 사용하고, 그 반복 설명은 생략한다. 또한, 마찬가지의 기능을 가리킬 경우에는, 해치 패턴을 동일하게 하고, 특별히 부호를 붙이지 않는 경우가 있다.

[0044] 또한, 본 명세서에서 설명하는 각 도면에 있어서, 각 구성의 크기, 층의 두께, 또는 영역은, 명료화를 위하여 과장되어 있는 경우가 있다. 따라서, 반드시 그 스케일에 한정되는 것은 아니다.

[0045] 또한, 본 명세서 등에 있어서의 「제1」, 「제2」 등의 서수사는, 구성 요소의 혼동을 피하기 위하여 첨부하는 것이며, 수적으로 한정하는 것은 아니다.

[0046] (실시 형태 1)

[0047] 본 실시 형태에서는, 본 발명의 일 형태의 터치 패널 구성예에 대하여 설명한다. 이하에서는 특히, 본 발명의 일 형태의 터치 패널로서, 정전 용량 방식의 터치 센서를 적용한 경우의 예에 대하여 설명한다.

[0048] 정전 용량 방식으로서는, 표면형 정전 용량 방식, 투영형 정전 용량 방식 등이 있다. 투영형 정전 용량 방식으로서는, 자기 용량 방식, 상호 용량 방식 등이 있다. 상호 용량 방식을 사용하면, 동시 다점 검출이 가능해지기 때문에 바람직하다.

[0049] 본 발명의 일 형태의 터치 패널에 적용할 수 있는 터치 센서는, 한 쌍의 도전층을 구비한다. 한 쌍의 도전층 사이에는 용량 결합이 발생되었다. 한 쌍의 도전층에 피검지체가 접촉하거나, 또는 근접함으로써 한 쌍의 도전층 간의 용량값의 크기가 변화하는 것을 이용하여 검지를 행할 수 있다.

[0050] 본 발명의 일 형태의 터치 패널은, 매트릭스형으로 배치된 화소와, 복수의 신호선과, 복수의 주사선을 갖는다. 화소는 화소 전극을 갖고 있다. 신호선과 주사선은 서로 교차하는 방향으로 연장되어 형성되어 있다. 여기서 신호선이 연장되는 방향을 제1 방향 또는 X 방향이라 칭하기로 하고, 주사선이 연장되는 방향을 제2 방향 또는 Y 방향이라 칭하기로 한다. 제1 방향과 제2 방향은 교차하는 방향이면 되지만, 직교하는 것이 보다 바람직하다.

[0051] 또한 본 발명의 일 형태의 터치 패널은, 제1 방향으로 연장되는 복수의 제1 배선과, 제2 방향으로 연장되는 복수의 제2 배선을 갖는다. 제1 배선 및 제2 배선의 일부는, 각각 터치 센서를 구성하는 한 쌍의 전극으로서 기능한다. 즉, 제1 배선과 제2 배선의 사이에는 용량 결합이 발생되어 있다.

[0052] 여기서, 본 명세서 등에 있어서, 층, 배선, 기타 구조물 등이 어떤 방향으로 연장된다란, 그 방향으로 연장되도록 그 층, 배선, 기타 구조물 등이 배치되어 있는 것을 의미한다. 또한, 그 층, 배선, 기타 구조물 등을 부감하여 보았을 때에, 그 방향으로 길게 연장된 형상을 갖고 있으면 되고, 그 층, 배선, 기타 구조물 등이 부분적으로, 그 방향과는 다른 방향으로 연장된 부분을 갖고 있어도 된다.

[0053] 또한, 제1 배선 및 제2 배선은, 각각 평면에서 보아, 인접하는 2개의 화소 전극 사이에 위치하도록 배치할 수 있다. 또한 이때, 제1 배선 및 제2 배선의 일부가, 화소 전극과 중첩되는 부분을 갖고 있어도 된다.

[0054] 또한 이때, 터치 센서를 구성하는 한 쌍의 배선이, 표시 소자로부터의 광의 광로를 피하여 배치되어 있기 때문에, 원리적으로 무아레가 발생하지 않는다고 하는 효과를 발휘한다. 여기서 무아레란, 2 이상의 주기성을 갖는 패턴을 중첩했을 때에 발생하는 간섭 줄무늬를 말한다. 그로 인해, 극히 표시 품위가 높은 터치 패널을 실현할 수 있다.

[0055] 또한, 터치 센서를 구성하는 한 쌍의 배선보다도 표시면측에, 차광층, 또는 원편광판을 구비하는 구성으로 하는 것이 바람직하다. 이렇게 함으로써, 그 한 쌍의 배선에 의한 외광의 반사를 억제하거나, 또는 방지할 수 있어, 그 한 쌍의 배선이 사용자에게 시인되어버리는 것을 방지할 수 있다.

[0056] 제1 배선 및 제2 배선의 하나의 예로서는, 각각 제1 방향 또는 제2 방향으로 스트라이프형으로 연장된 형상을 갖는 구성으로 할 수 있다. 이때, 복수의 제1 배선 중 몇개가, 화상을 표시하는 표시부보다도 외측의 영역에서 전기적으로 접속되어, 그룹을 구성할 수 있다. 마찬가지로 복수의 제2 배선 중 몇 가지가 표시부보다도 외측의 영역에서 전기적으로 접속되어, 그룹을 구성할 수 있다. 이러한 구성으로 함으로써, 제1 배선 및 제2 배선에 있어서의 검출에 기여하는 면적을 증대시켜서, 검출 감도를 높일 수 있다.

[0057] 제1 배선 및 제2 배선의 다른 예로서는, 각각이 제1 방향 및 제2 방향에 평행한 부분을 갖는 메쉬형의 형상으로 할 수 있다. 이때, 평면에서 보아 메쉬의 개구에 하나 이상의 화소 전극이 포함되는 구성으로 할 수 있다. 제1 배선 및 제2 배선을 메쉬형의 형상으로 함으로써, 이들 연장 방향에 대한 도전성을 높일 수 있기 때문에, 신호의 지연이 억제되어, 검출 감도를 높일 수 있다.

[0058] 여기서, 제1 배선 및 제2 배선은, 터치 패널의 화소나 표시 소자, 구동 회로 등을 구성하는 배선, 전극, 반도체, 등과 동일한 막을 가공하여 형성되어 있는 것이 바람직하다. 이렇게 함으로써, 터치 센서로서의 기능을 부가하기 위한 특별한 공정을 증가시키는 일 없이, 터치 패널을 제작할 수 있기 때문에, 제조 비용을 저감할 수 있다.

[0059] 대표적으로는, 예를 들어 제1 배선 및 제2 배선을, 상술한 바와 같은 스트라이프형의 형상으로 하는 경우에는, 제1 배선을 신호선과 동일한 도전막을 가공하여 형성하고, 제2 배선을 주사선과 동일한 도전막을 가공하여 형성할 수 있다. 이렇게 함으로써, 제1 배선과 제2 배선은 서로 다른 절연층 위에 형성하는 것이 가능하기 때문에, 특별한 궁리를 하지 않고, 제1 배선과 제2 배선을 교차시키는 것이 가능해진다. 또한 이때, 제1 배선과 주사선은 서로 다른 절연층 위에 형성되고, 제2 배선과 신호선은 서로 다른 절연층 위에 형성되기 때문에, 제1 배선과 주사선, 또한 제2 배선과 신호선은 특별한 궁리를 하지 않고 이들을 교차시킬 수 있다.

[0060] 또한, 예를 들어 제1 배선 및 제2 배선을, 상술한 메쉬형의 형상으로 하는 경우에는, 이 제1 방향에 평행한 부분에는 신호선과 동일한 도전막을 가공하여 형성하고, 제2 방향에 평행한 부분에는, 주사선과 동일한 도전막을 가공하여 형성하고, 이들 2개의 부분을 도통시킴으로써 메쉬형의 형상을 형성할 수 있다. 이렇게 함으로써, 제

1 배선, 제2 배선, 신호선, 및 주사선 중 임의의 2개를, 특별한 궁리를 하지 않고 교차시킬 수 있다.

[0061] 또한, 제1 배선 및 제2 배선 구성은 이것에 한정되지 않는다. 다른 예에 대해서는 후술한다.

[0062] 제1 배선 및 제2 배선을, 터치 패널의 화소나 표시 소자, 구동 회로 등을 구성하는 배선, 전극, 반도체층 등과 동일한 막을 가공하여 형성하는 경우, 제1 배선 및 제2 배선이 형성되는 기판(제1 기판, 소자 기판이라고도 한다)측을 터치면으로 하면, 제1 배선 및 제2 배선과 터치면과의 거리를 가깝게 할 수 있어, 더 높은 감도를 얻을 수 있기 때문에 바람직하다. 이때, 터치 패널의 제1 기판측이 표시면이 된다. 예를 들어 표시 소자로서 투과형의 액정 표시 장치를 사용한 경우, 제1 기판과 대향하여 형성되고, 액정을 밀봉하는 기판(제2 기판, 대향 기판이라고도 한다)보다도 외측에, 편광판 및 백라이트를 배치하고, 제1 기판보다도 외측에 편광판을 배치한 구성으로 할 수 있다. 또한, 예를 들어 표시 소자로서 보텀 에미션(하면 발광)형의 발광 소자를 사용할 수 있다.

[0063] 이하에서는, 본 발명의 일 형태의 보다 구체적인 구성예에 대해서, 도면을 참조하여 설명한다.

[0064] [구성예]

[0065] 도 1의 (A)는 본 발명의 일 형태의 터치 패널 모듈(10)의 사시 개략도이다. 터치 패널 모듈(10)은 기판(21)과, 기판(31)이 접합된 구성을 갖는다.

[0066] 도 1의 (B)는 기판(21)의 구성을 도시하고, 기판(31)을 파선으로 나타내고 있다. 기판(21)에는 복수의 화소 회로를 갖는 표시부(32)와, 회로(34)와, 배선(35) 등이 형성되어 있다. 또한 기판(31) 위에 IC(43)와, FPC(42)가 실장되어 있는 예를 도시하고 있다.

[0067] 도 1의 (B)에는, 표시부(32)의 일부 확대도를 도시하고 있다. 표시부(32)에는, X 방향으로 연장되는 복수의 신호선(51)과, Y 방향으로 연장되는 복수의 주사선(52)과, X 방향 및 Y 방향으로 매트릭스형으로 배열된 복수의 화소 전극(36)을 갖는다. 또한, 표시부(32)에는, X 방향으로 연장되는 복수의 배선(23)과, Y 방향으로 연장되는 복수의 배선(24)이 형성되어 있다. 배선(23)은 신호선(51)과 평행한 부분을 갖고, 배선(24)은 주사선(52)과 평행한 부분을 갖는다.

[0068] 배선(23)과 배선(24)은 각각 터치 센서를 구성하는 한 쌍의 전극으로서의 기능을 갖는다.

[0069] 이와 같이, 본 발명의 일 형태의 터치 패널 모듈(10)은 터치 센서의 전극으로서 기능하는 한 쌍의 배선을, 화소 전극(36)이나 신호선(51), 주사선(52) 등과 동일한 기판 위에 형성한 구성을 갖는다. 따라서 화상의 표시에 관계되는 화소 전극(36)이나 신호선(51), 주사선(52) 등과 공통의 공정을 거쳐서 터치 센서의 한 쌍의 배선을 형성할 수 있기 때문에 제조 비용을 저감할 수 있다.

[0070] 배선(23)과 배선(24)에는 용량 결합이 발생한다. 예를 들어 투영형 상호 용량 방식의 구동 방법을 사용하는 경우에는, 배선(23)과 배선(24) 중 한쪽을 송신측의 배선(전극)으로서, 다른쪽을 수신측의 배선(전극)으로서 사용할 수 있다. 한편, 투영형 자기 용량 방식의 구동 방법을 사용하는 경우에는, 배선(23)과 배선(24)이 각각, 송신용의 배선과 수신용의 배선의 양쪽 기능을 겸하는 구성으로 할 수 있다.

[0071] 배선(23) 및 배선(24)은 예를 들어 신호선(51), 주사선(52), 화소 전극(36), 또는 표시부(32)에 형성되는 다른 배선, 전극, 반도체 등과 동일한 막을 가공하여 형성하는 것이 바람직하다.

[0072] 또한, 배선(23) 및 배선(24)에 사용할 수 있는 재료로서, 예를 들어, 저항값이 낮은 것이 바람직하다. 일례로서, 은, 구리, 알루미늄 등의 금속을 사용해도 된다. 또한, 매우 가늘게 한(예를 들어, 직경이 수 나노미터) 다수의 도전체를 사용하여 구성되는 금속 나노와이어를 사용해도 된다. 일례로서는, Ag 나노와이어, Cu 나노와이어, Al 나노와이어 등을 사용해도 된다. Ag 나노와이어의 경우, 예를 들어 광투과율은 89% 이상, 시트 저항값은 40Ω/□ 이상 100Ω/□ 이하를 실현할 수 있다. 또한, 이러한 금속 나노와이어는 투과율이 높기 때문에, 표시 소자에 사용하는 전극, 예를 들어, 화소 전극이나 공통 전극에 그 금속 나노와이어를 사용해도 된다.

[0073] 또는, 배선(23) 및 배선(24) 중, 적어도 하나에 도전성 산화물을 사용할 수도 있다. 예를 들어 산화인듐, 산화주석 또는 산화아연을 포함하는 도전성 재료를 사용해도 된다. 또한, 배선(23) 또는 배선(24)에 가시광을 투과하는 재료를 사용한 경우, 그 배선과 표시 소자가 중첩되게 배치하고, 표시 소자로부터의 광이 그 배선을 통하여 사출되는 구성으로 해도 된다. 즉, 가시광을 투과하는 재료를 사용한 경우에는, 그 배선은 화소 전극(36)과 중첩시켜 배치되어 있어도 된다.

[0074] 표시부(32)에는, 화소 전극(36)을 전극으로서 사용한 표시 소자를 적용할 수 있다. 여기서, 표시 소자로서는 투과형의 액정 표시 소자나, 유기 EL 소자 등의 발광 소자를 적절하게 사용할 수 있다.

[0075] 또한, 표시 소자는 이것에 한정되지 않고, 여러가지 소자를 적용할 수 있다. 예를 들어 반사형 또는 반투과형의 액정 소자, 전기 영동 방식이나 전자 분말 유체(등록 상표) 방식 등에 의해 표시를 행하는 표시 소자(전자 잉크라고도 한다), 셔터 방식의 MEMS 표시 소자, 광간섭 방식의 MEMS 표시 소자 등을 들 수 있다. 또한 표시부(32)에 포함되는 화소는, 표시 소자 외에 화소 회로를 갖고 있어도 된다. 화소 회로는, 예를 들어 트랜지스터나 용량 소자, 및 이들을 전기적으로 접속하는 배선 등을 갖고 있어도 된다.

[0076] [단면 구성예 1]

[0077] 도 2의 (A)는 표시부(32)의 일부 단면 개략도이다. 도 2의 (A)에는, 하나의 화소와, 배선(23) 및 배선(24)의 예를 도시하고 있다. 여기에서는, 화소에 형성되는 표시 소자로서, 액정 소자를 적용한 경우의 예를 도시하고 있다.

[0078] 또한 여기에서는 도시하지 않지만, 터치 패널 모듈(10)은 기판(21)과 기판(31)이 주변부에 있어서 접착층 등으로 접합되어 있다. 또한 기판(21)과 기판(31) 사이에 액정(37)이 밀봉되어 있다.

[0079] 표시부(32)에 있어서, 기판(21) 위에는 트랜지스터(70), 화소 전극(36), 배선(23) 및 배선(24) 등이 형성되어 있다. 또한 기판(31)의 기판(21)과 대향하는 면측에는, 착색층(65), 차광층(66), 및 공통 전극(38) 등이 형성되어 있다.

[0080] 트랜지스터(70)는 게이트로서 기능하는 도전층(71), 반도체층(72), 게이트 절연층으로서 기능하는 절연층(73), 소스 또는 드레인의 한쪽으로서 기능하는 도전층(74a), 소스 또는 드레인의 다른쪽으로서 기능하는 도전층(74b) 등을 갖는다.

[0081] 여기서 일례로서는, 도전층(74a)은 신호선(51)의 일부이며, 도전층(71)은 주사선(52)의 일부이다.

[0082] 또한 트랜지스터(70)를 덮어서 절연층(81)이 형성되고, 절연층(81) 위에 화소 전극(36)이 형성되어 있다. 화소 전극(36)은 절연층(81)의 개구를 통하여 도전층(74b)과 전기적으로 접속되어 있다. 화소 전극(36), 공통 전극(38), 및 이들에 끼움 지지된 액정(37)에 의해 액정 소자(60)가 구성되어 있다. 도 2의 (A)에서는, 액정 소자(60)는 VA(Vertical Alignment) 모드가 적용된 투과형의 액정 소자이다.

[0083] 여기에서는, 액정 소자(60)로서, 터치 패널 모듈(10)의 두께 방향으로 한 쌍의 전극을 배치하고, 액정(37)에 대하여 두께 방향으로 전계를 가하는 방식을 나타내고 있다. 또한 전극의 배치 방법으로서는 이것에 한정되지 않고, 두께 방향에 수직인 방향으로 전계를 가하는 방식을 적용해도 된다.

[0084] 터치 패널 모듈(10)에 노멀리 블랙형의 액정 표시 장치, 예를 들어 수직 배향(VA) 모드를 채용한 투과형의 액정 표시 장치를 적용할 수 있다. 수직 배향 모드로서는, MVA(Multi-Domain Vertical Alignment) 모드, PVA(Patterned Vertical Alignment) 모드, ASV(Advanced Super View) 모드 등을 사용할 수 있다.

[0085] 또한, 액정 소자(60)에는, 여러가지 모드가 적용된 액정 소자를 사용할 수 있다. 예를 들어 VA 모드 외에, TN(Twisted Nematic) 모드, IPS(In-Plane-Switching) 모드, FFS(Fringe Field Switching) 모드, ASM(Axially Symmetric aligned Micro-cell) 모드, OCB(Optically Compensated Birefringence) 모드, FLC(Ferroelectric Liquid Crystal) 모드, AFLC(AntiFerroelectric Liquid Crystal) 모드 등이 적용된 액정 소자를 사용할 수 있다.

[0086] 또한, 액정 소자는, 액정의 광학적 변조 작용에 의해 광의 투과 또는 비투과를 제어하는 소자이다. 또한, 액정의 광학적 변조 작용은, 액정에 가해지는 전계(가로 방향의 전계, 세로 방향의 전계 또는 경사 방향의 전계를 포함한다)에 의해 제어된다. 또한, 액정 소자에 사용하는 액정으로서는, 서모트로픽 액정, 저분자 액정, 고분자 액정, 고분자 분산형 액정(PDLC: Polymer Dispersed Liquid Crystal), 강유전성 액정, 반강유전성 액정 등을 사용할 수 있다. 이 액정 재료는, 조건에 따라, 콜레스테릭상, 스멕틱상, 큐빅상, 키랄 네마틱상, 등방상 등을 나타낸다.

[0087] 또한, 액정 재료로서는, 포지티브형의 액정, 또는 네가티브형의 액정 중 어느 것을 사용해도 되고, 적용할 모드나 설계에 따라서 최적의 액정 재료를 사용하면 된다.

[0088] 도 2의 (A)에서는, 배선(24)과 도전층(71)이 동일한 도전막을 가공하여 형성되고, 동일면 위에 배치된 예를 도시하고 있다. 또한 배선(23), 도전층(74a) 및 도전층(74b)이 동일한 도전막을 가공하여 형성되고, 이들이 동일면 위에 배치된 예를 도시하고 있다. 여기서 배선(23)은 절연층(73) 위에 형성되고, 배선(24)은 절연성의 기판(21) 위에 형성되어 있다. 배선(23)과 배선(24) 사이에 절연층(73)이 형성되어 있기 때문에, 특별한 궁리를 하

지 않고, 이들을 교차시킬 수 있다.

[0089] 도 2의 (A)에 도시하는 바와 같이 배선(23)과 배선(24) 사이에 용량 결합이 발생한다. 예를 들어 투영형 정전 용량 방식의 구동 방법을 사용하는 경우에는, 배선(23)과 배선(24) 중 한쪽을 송신측의 전극으로서, 다른쪽을 수신측의 전극으로서 사용할 수 있다.

[0090] 기판(21) 및 기판(31)을 사이에 두도록 편광판(61)과 편광판(62)이 형성되어 있다. 또한 편광판(62)보다도 외측에 백라이트(63)가 형성되어 있다. 따라서 도 2의 (A)에 도시하는 화살표의 방향으로 백라이트로부터의 광이 진행하기 때문에, 기판(21)측이 표시면측이 된다.

[0091] 백라이트(63)로서는, 직하형의 백라이트여도 되고, 에지 라이트형의 백라이트여도 된다. LED(Light Emitting Diode)를 구비하는 직하형의 백라이트를 사용하면, 로컬 디밍이 용이해지고, 콘트라스트를 높일 수 있기 때문에 바람직하다. 또한, 에지 라이트형의 백라이트를 사용하면, 백라이트를 포함한 터치 패널 모듈의 두께를 저감할 수 있기 때문에 바람직하다.

[0092] 여기서, 표시면측에 위치하는 편광판(61)으로서 직선 편광판을 사용해도 되지만, 원편광판을 사용할 수도 있다. 원편광판으로서는, 예를 들어 직선 편광판과 1/4 파장 위상차판을 적층한 것을 사용할 수 있다. 특히 도 2에 도시한 바와 같이, 기판(21)측에 터치 센서를 구성하는 배선(23) 및 배선(24)을 배치한 경우, 그 배선이 외광을 반사하여, 그 반사광이 시인되어버리는 경우가 있다. 이때, 편광판(61)에 원편광판을 사용함으로써 반사를 억제할 수 있다.

[0093] 또한, 편광판(61)으로서 원편광판을 사용한 경우, 편광판(62)에도 원편광판을 사용해도 되고, 통상의 직선 편광판을 사용할 수도 있다. 편광판(61), 편광판(62)에 적용하는 편광판의 종류에 따라, 액정 소자(60)의 셀 갭, 배향, 구동 전압 등을 조정함으로써, 원하는 콘트라스트가 실현되도록 하면 된다.

[0094] 착색층(65)은 컬러 필터라고도 칭할 수 있고, 백라이트(63)의 광을 특정한 색을 나타내는 광으로 변환한다. 예를 들어, 착색층으로서 화소(부화소)마다 적색, 녹색, 청색에 대응한 착색층(65)을 적용함으로써, 풀컬러의 표시를 행할 수 있다. 또한 이들 3색 외에 황색, 백색 등의 색에 대응한 화소(부화소)를 형성하면, 소비 전력을 저감할 수 있기 때문에 바람직하다.

[0095] 액정 소자(60)로서 투과형의 액정 소자를 적용하는 경우에는, 화소 전극(36) 및 공통 전극(38)에 투광성을 갖는 도전막을 사용할 수 있다. 또한 반사형의 액정 소자로 할 경우에는, 화소 전극(36) 또는 공통 전극(38)에 광반사성을 갖는 재료를 사용할 수 있다.

[0096] 도 2의 (A)에 있어서의 액정 소자(60)에 있어서, 화소 전극(36) 및 공통 전극(38)은 가시광을 투과하는 기능을 갖는다. 이와 같은 구성에 의해, 액정 소자(60)를 투과형의 액정 소자로 할 수 있다. 예를 들어 백라이트(63)를 기판(31)측에 배치한 경우, 편광판(62)에 의해 편광된 백라이트(63)로부터의 광은, 기판(31), 공통 전극(38), 액정(37), 화소 전극(36), 기판(21) 등을 투과하여 편광판(61)에 달한다. 이때, 화소 전극(36)과 공통 전극(38) 간에 부여하는 전압에 의해 액정(37)의 배향을 제어하여, 광의 광학 변조를 제어할 수 있다. 즉, 편광판(61)을 통하여 사출되는 광의 강도를 제어할 수 있다. 또한 입사되는 광은 착색층(65)에 의해 특정한 파장 영역 이외의 광이 흡수됨으로써, 취출되는 광은 특정한 파장 영역에 피크를 갖는 광이 된다. 예를 들어 편광판(61)을 통하여 사출되는 광은, 적색, 녹색, 또는 청색을 나타내는 광이 된다.

[0097] 도 2의 (A)에 도시한 바와 같이, 트랜지스터(70)는 차광층(66)과 중첩시켜 배치되어 있는 것이 바람직하다. 그렇게 함으로써, 백라이트(63)로부터의 광이 트랜지스터(70)의 반도체층(72)에 조사되는 것을 억제할 수 있기 때문에, 신뢰성을 높일 수 있다. 또한, 배선(23), 및 배선(24)은 차광층(66)과 중첩시켜 배치되어 있는 것이 바람직하다. 그렇게 함으로써, 배선(23)이나 배선(24)에 의해 백라이트(63)로부터의 광이 난반사되는 것을 억제할 수 있기 때문에, 표시되는 화상이나 영상의 콘트라스트를 향상시킬 수 있다.

[0098] 도 2의 (B)는 배선(23) 및 배선(24)의 양쪽을, 도전층(74a)이나 도전층(74b)과 동일한 도전막을 가공하여 형성한 예이다. 이때, 배선(23)과 배선(24)의 교차부에서는, 도전층(71)이나 화소 전극(36) 등과 동일한 도전막을 가공한 도전층을 사용하여, 브리지 구조를 형성하여 이들을 교차시키면 된다. 예를 들어, 그 도전층을 배선(23) 및 배선(24)의 한쪽과 중첩시켜 배치하고, 또한 배선(23) 및 배선(24)의 다른쪽과 전기적으로 접속하면 된다.

[0099] 도 2의 (C)에서는, 배선(23) 및 배선(24)의 양쪽을, 도전층(71)과 동일한 도전막을 가공하여 형성한 예이다. 이때, 배선(23)과 배선(24)의 교차부에서는, 도전층(74a), 또는 화소 전극(36) 등과 동일한 도전막을 가공한 도

전층을 사용하여, 상기와 마찬가지로 브리지 구조를 형성하면 된다.

[0100] 또한 도 2의 (A), (B), (C)에서는, 트랜지스터(70)로서 보텀 게이트 구조의 트랜지스터를 적용했지만, 톱 게이트 구조의 트랜지스터를 적용해도 된다.

[0101] 도 3의 (A)는 트랜지스터(70)에 톱 게이트 구조의 트랜지스터를 적용한 예를 도시하고 있다.

[0102] 도 3의 (A)에 도시하는 트랜지스터(70)는 반도체층(72)과, 반도체층(72)을 덮는 절연층(73)과, 반도체층(72)의 일부와 중첩되는 도전층(71)을 갖는다. 또한 반도체층(72)은 채널이 형성되는 영역(도전층(71)과 중첩되는 영역)을 끼우는 한 쌍의 저저항 영역(75)을 갖는다. 저저항 영역(75)의 한쪽은 소스로서 기능하고, 다른쪽이 드레인으로서 기능한다. 도전층(74a) 및 도전층(74b)은 각각, 절연층(81)에 형성된 개구를 통하여 저저항 영역(75) 중 어느 한쪽과 전기적으로 접속한다.

[0103] 또한 도 3의 (A)에 있어서, 도전층(74a) 및 도전층(74b)을 덮어서 절연층(82)이 형성되고, 절연층(82) 위에 화소 전극(36)이 형성되어 있다. 화소 전극(36)은 절연층(82)에 형성된 개구를 통하여 도전층(74b)과 전기적으로 접속되어 있다.

[0104] 도 3의 (A)는 배선(23)을 도전층(74a) 및 도전층(74b)과 동일한 도전막을 가공하여 형성하고, 배선(24)을 도전층(71)과 동일한 도전막을 가공하여 형성한 예이다. 배선(23)은 절연층(81) 위에 위치하고, 배선(24)은 절연층(73) 위에 위치하고 있다.

[0105] 도 3의 (B)는 배선(23)과 배선(24)의 양쪽을 도전층(71)과 동일한 도전막을 가공하여 형성한 경우의 예를 도시하고 있다. 또한 도 3의 (C)는 배선(23)과 배선(24)의 양쪽을 도전층(74a) 및 도전층(74b)과 동일한 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0106] 또한 도 2 및 도 3의 각 도면에 있어서, 기판(21)측을 표시면측으로 하는 예를 도시하고 있지만, 기판(31)측을 표시면측으로 할 수도 있다. 그 경우, 백라이트(63)를 편광판(61)보다도 외측에 배치하면 된다. 또한 이때, 표시면측에 위치하는 편광판(61)에 원편광판을 사용하거나, 또는 편광판(61)에 추가로 원편광판을 형성해도 된다.

[0107] 여기에서는, 기판(31)보다도 외측에 백라이트(63)를 배치하고, 기판(21)측을 터치 패널의 표시면 및 터치면으로서 사용하는 경우의 예를 도시하고 있다. 특히 배선(23) 및 배선(24)이 지지되는 기판(21)측을 터치 패널의 터치면으로 함으로써, 피검지체와 배선(23) 또는 배선(24)과의 물리적인 거리를 작게 할 수 있기 때문에, 터치 센서의 검지 감도를 높일 수 있다. 단, 본 발명의 일 형태는 이것에 한정되지 않고, 백라이트(63)를 기판(21)보다도 외측에 배치하여 기판(31)측을 터치 패널의 표시면 및 터치면으로 할 수도 있다.

[0108] 이상이 단면 구성예 1에 관한 설명이다.

[0109] [단면 구성예 2]

[0110] 이하에서는, 화소에 형성되는 표시 소자로서, 보텀 에미션형의 유기 EL 소자를 적용한 경우의 예를 도시한다. 또한, 상기와 중복되는 부분은 설명을 생략하는 경우가 있다.

[0111] 도 4의 (A)는 표시부(32)의 일부 단면 개략도이다. 도 4의 (A)에는, 하나의 화소와, 배선(23) 및 배선(24)의 예를 도시하고 있다. 표시부(32)에 있어서, 기판(21)측이 표시면측이 된다.

[0112] 터치 패널 모듈(10)은 기판(21)과 기판(31)이 접착층(68)으로 접합되어 있다.

[0113] 또한 트랜지스터(70)를 덮어서 절연층(81)이 형성되고, 절연층(81) 위에 화소 전극(36)이 형성되어 있다. 화소 전극(36)은 절연층(81)의 개구를 통하여 도전층(74b)과 전기적으로 접속되어 있다. 또한 절연층(81) 위에 절연층(83)이 형성되어 있다. 절연층(83)은 화소 전극(36)과 중첩되는 개구를 갖는다. 절연층(83)의 일부는 화소 전극(36)의 단부를 덮어서 형성되어 있다. 절연층(83) 및 화소 전극(36) 위에 EL층(47), 공통 전극(48)이 순서대로 적층되어 있다. 화소 전극(36), 공통 전극(48) 및 이들에 끼움 지지된 EL층(47)에 의해 발광 소자(40)가 구성되어 있다.

[0114] 도 4의 (A)에 도시하는 발광 소자(40)는 발광 소자(40)가 지지되는 기판(21)측으로 광을 발하는 보텀 에미션형의 발광 소자이다. 따라서, 발광 소자(40)가 갖는 한 쌍의 전극 중, 기판(21)측에 형성되는 화소 전극(36)은 가시광을 투과하는 기능을 갖고, 기판(31)측에 형성되는 공통 전극(48)은 가시광을 반사하는 기능을 갖는다.

[0115] 또한 도 4의 (A)에 도시하는 구성에서는, 발광 소자(40)보다도 기판(21)측에 착색층(65)이 형성되어 있다.

[0116] 착색층(65)은 발광 소자(40)로부터의 광을 특정한 색을 나타내는 광으로 변환한다. 예를 들어, 발광 소자(40)에 백색광을 나타내는 발광 소자를 적용한 경우, 착색층으로서 화소(부화소)마다 적색, 녹색, 청색에 대응한 착색층(65)을 적용함으로써, 풀컬러의 표시를 행할 수 있다. 또한 이들 3색 외에 황색, 백색 등의 색에 대응한 화소(부화소)를 형성하면, 소비 전력을 저감할 수 있기 때문에 바람직하다.

[0117] 또한 발광 소자(40)의 구성은 이것에 한정되지 않고, 톱 에미션(상면 발광)형의 발광 소자, 또는 듀얼 에미션(양면 발광)형의 발광 소자를 적용할 수도 있다. 또한, 발광 소자(40)의 EL층(47)을 화소(부화소)마다 구분 제작함으로써, 상이한 색의 발광을 나타내는 발광 소자(40)를 화소(부화소)마다 구분 제작해도 된다. 그 경우에는, 착색층(65)을 형성하지 않아도 된다.

[0118] 여기서 도 4의 (A)에서는 기판(21)보다도 외측, 즉 표시면측에 편광판(61)을 형성하는 예를 도시하고 있다. 편광판(61)으로서는, 원편광판을 적절하게 사용할 수 있다. 편광판(61)에 원편광판을 사용함으로써 배선(23)이나 배선(24) 등의 반사를 억제할 수 있다.

[0119] 도 4의 (B)는 배선(23) 및 배선(24)의 양쪽을, 도전층(74a)이나 도전층(74b)과 동일한 도전막을 가공하여 형성한 예이다. 또한 도 4의 (C)에서는, 배선(23) 및 배선(24)의 양쪽을, 도전층(71)과 동일한 도전막을 가공하여 형성한 예이다.

[0120] 도 5의 (A)는 트랜지스터(70)에 톱 게이트 구조의 트랜지스터를 적용한 예를 도시하고 있다. 도 5의 (B)는 배선(23)과 배선(24)의 양쪽을 도전층(74a) 및 도전층(74b)과 동일한 도전막을 가공하여 형성한 경우의 예를 도시하고 있다. 또한 도 5의 (C)는 배선(23)과 배선(24)의 양쪽을 도전층(71)과 동일한 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0121] 여기에서는, 발광 소자(40)로서 보텀 에미션형의 발광 소자를 적용하고, 기판(21)측을 터치 패널의 표시면 및 터치면으로서 사용하는 경우의 예를 도시하고 있다. 특히 배선(23) 및 배선(24)이 지지되는 기판(21)측을 터치 패널의 터치면으로 함으로써, 피검지체와 배선(23) 또는 배선(24)과의 물리적인 거리를 작게 할 수 있기 때문에, 터치 센서의 검지 감도를 높일 수 있다. 단, 본 발명의 일 형태는 이것에 한정되지 않고, 발광 소자(40)로서 톱 에미션형의 발광 소자, 또는 듀얼 에미션형의 발광 소자를 적용하고, 기판(31)측을 터치 패널의 표시면 및 터치면으로 할 수도 있다.

[0122] [배선의 형상에 대해서]

[0123] 〔배선 형상예 1〕

[0124] 도 6의 (A)는 배선(23) 및 배선(24)의 상면 형상의 예를 도시하고 있다. 배선(23)은 X 방향으로 연장되고, 배선(24)은 Y 방향으로 연장되어 있다. 배선(23) 중 하나는, 표시부(32)와 중첩되는 영역에서, X 방향으로 연장되는 복수의 스트라이프형의 부분을 갖고, 이 스트라이프형의 부분이, 표시부(32)보다도 외측의 영역에서 접속되어 있다.

[0125] 이러한 구성으로 함으로써, 표시부(32)와 중첩되는 부분에 있어서, 배선(23)은 X 방향에, 배선(24)은 Y 방향에 각각 대략 평행한 부분만으로 구성할 수 있다. 또한 이때, 배선(23)을 X 방향으로 연장되는 신호선(51)(도시 생략)과 교차하지 않도록 배치할 수 있기 때문에, 이들을 동일한 도전막을 가공하여 동시에 형성하는 것이 가능해진다. 마찬가지로, 배선(24)을 Y 방향으로 연장되는 주사선(52)(도시 생략)과 교차하지 않도록 배치하고, 이들을 동일한 도전막으로 형성하는 것이 가능해진다.

[0126] 여기서, 도 6의 (B)에 도시한 바와 같이, 인접하는 배선(23) 사이에, X 방향으로 연장되는 도전층(26a)을 형성해도 된다. 마찬가지로, 배선(24) 사이에, Y 방향으로 연장되는 도전층(26b)을 형성해도 된다. 도전층(26a) 및 도전층(26b)은 예를 들어 전기적으로 플로팅으로 할 수도 있고, 소정의 정전위를 공급해도 된다. 또한 이때, 배선(23)과 도전층(26a)을 동일한 도전막을 가공하여 형성하고, 배선(24)과 도전층(26b)을 동일한 도전막을 가공하여 형성하는 것이 바람직하다. 이렇게 함으로써, 표시부(32)의 내부에 있어서, 배선(23)이나 배선(24)이 배치된 영역으로부터, 이들이 배치되지 않는 영역에 걸쳐서, 레이아웃의 주기성을 유지할 수 있다. 그로 인해, 배선(23)이나 배선(24)에 가까운 화소와, 이들로부터 먼 화소 사이에서, 화소를 구성하는 적층 구조의 두께 차이 등에 기인하는 휘도의 불균일 발생을 억제할 수 있다.

[0127] 또한 도 6 등에서는, 표시부(32)의 짧은 변 방향을 X 방향, 긴 변 방향을 Y 방향으로 하여 나타냈지만, 이것에 한정되지 않고 짧은 변 방향을 Y 방향, 긴 변 방향을 X 방향으로 해도 된다.

[0128] 〔배선 형상예 2〕

[0129] 도 7의 (A)는 도 6의 (A)와는 다른 형상을 갖는 배선(23) 및 배선(24)의 예를 도시하고 있다.

[0130] 배선(23) 및 배선(24)은 각각 X 방향에 평행한 부분과, Y 방향에 평행한 부분을 갖고, 이 2개의 부분에 의해 메쉬형의 상면 형상을 갖고 있다. 이때, 평면에서 보아, 메쉬의 개구부에는, 하나 이상의 화소 전극(36)(도시 생략)이 포함되도록, 배선(23) 및 배선(24)을 배치함으로써, 이들이 표시 소자로부터의 광을 차단하지 않도록 배치할 수 있다.

[0131] 또한, 도 7의 (B)에 도시한 바와 같이, 배선(23)과 배선(24)의 간극을 매립하도록 도전층(26)을 배치해도 된다. 이때, 도전층(26)도 배선(23)이나 배선(24)과 마찬가지로, X 방향에 평행한 부분과, Y 방향에 평행한 부분을 갖는 구성으로 하는 것이 바람직하다. 또한 도전층(26)의 일부는 메쉬형의 형상을 갖고 있는 것이 바람직하다.

[0132] 배선(23)과 배선(24)을 각각 상이한 절연층 위의 서로 다른 도전막을 가공하여 형성함으로써, 특별한 궁리를 하지 않고, 배선(23)과 배선(24)을 교차시킬 수 있다. 또는, 예를 들어 배선(24)을 배선(23)과 동일한 도전막을 가공하여 형성한 섬형의 부분과, 배선(23)과는 다른 절연층 위의 도전막을 가공하여 형성한 섬형의 부분을 연결한 구성으로 하고, 배선(23)과 배선(24)을 교차시키는 구성으로 해도 된다. 또는, 배선(23)을 이러한 2종류의 섬형의 부분을 연결한 구성으로 해도 된다. 또는, 배선(23) 및 배선(24) 중 적어도 한쪽이, X 방향에 평행한 부분과, Y 방향에 평행한 부분에서, 서로 다른 절연층 위의 서로 다른 도전막을 가공하여 형성하고, 2종류의 부분을 연결한 구성으로 함으로써, 배선(23)과 배선(24)을 전기적으로 단락하지 않고 교차시키는 구성으로 해도 된다.

[0133] 이상이 배선 형상의 예에 관한 설명이다.

[0134] [배선의 구성예 1]

[0135] 이하에서는, 표시부(32)에 액정 소자를 적용한 경우의, 보다 구체적인 배선의 구성예를 설명한다. 또한 이하에 도시하는 도면에 있어서, 설명을 용이하게 하기 위하여 동일한 도전막을 가공하여 얻어지는 층, 배선 등에는 동일한 해칭 패턴을 부여하여 설명한다.

[0136] 〔구성예 1-1〕

[0137] 도 8에는, 표시부(32)에 있어서의 신호선(51), 주사선(52), 배선(23), 배선(24), 화소 전극(36) 등의 배치 방법(레이아웃)의 예를 도시하고 있다. 또한, 도 8은, 도 6의 (A) 또는 도 7의 (A)에 있어서의 영역 A의 확대도에 상당한다.

[0138] 신호선(51)과 배선(23)은 X 방향에 평행하게 배치되어 있다. 또한 주사선(52)과 배선(24)은 Y 방향에 평행하게 배치되어 있다. 또한 신호선(51)과 배선(23)은 동일한 도전막을 가공하여 형성되고, 주사선(52)과 배선(24)은 동일한 도전막을 가공하여 형성되어 있다. 그로 인해, 배선(23)이나 배선(24)을 공정을 증가시키는 일 없이 형성할 수 있다.

[0139] 또한 이러한 구성으로 함으로써, 배선(23)과 배선(24), 신호선(51)과 배선(24) 및 주사선(52)과 배선(23)을 각각 특별한 궁리를 요하지 않고 교차시킬 수 있다.

[0140] 도 8에는, 트랜지스터(70) 및 화소 전극(36)을 갖는 화소 회로(80)를 도시하고 있다. 화소 회로(80)는 X 방향 및 Y 방향으로 매트릭스형으로 배치되어 있다. 화소 회로(80)는 표시부(32)가 갖는 하나의 부화소에 대응한다.

[0141] 화소 회로(80)에 있어서, 주사선(52)의 일부는 게이트 전극으로서 기능한다. 또한 신호선(51)의 일부는 소스 전극 또는 드레인 전극으로서 기능한다. 도 8에 도시한 바와 같이, 주사선(52)이 돌출된 일부와 중첩되어 반도체층(72)이 배치되고, 반도체층(72)의 일부와 중첩되어 신호선(51)이 돌출된 부분이 배치되어 있다. 또한, 반도체층(72)의 신호선(51)과는 반대측에는 도전층(74b)이 형성되어 있다. 도전층(74b)은 화소 전극(36)과 전기적으로 접속되어 있다.

[0142] 배선(23)은 Y 방향으로 인접하는 2개의 화소 회로(80) 사이에 배치되어 있다. 또한, Y 방향으로 인접하는 2개의 화소 전극(36) 사이, 2개의 신호선(51) 사이, 2개의 반도체층(72) 사이, 또는 2개의 도전층(74b) 등의 사이에 배치되어 있다고도 할 수 있다.

[0143] 한편 배선(24)은 X 방향으로 인접하는 2개의 화소 회로(80) 사이에 배치되어 있다. 또한, X 방향으로 인접하는 2개의 화소 전극(36) 사이, 2개의 주사선(52) 사이, 2개의 반도체층(72) 사이, 또는 2개의 도전층(74b) 등의 사

이에 배치되어 있다고도 할 수 있다.

[0144] 여기서, 도 8에서는, 배선(23)의 폭보다도 배선(24)의 폭쪽이 큰 예를 도시하고 있다. 예를 들어 배선(24)에, 배선(23)보다도 도전율이 낮은 재료를 사용하는 경우나, 배선(24)을 표시부의 긴 변 방향을 따라서 배치하는 경우 등에서는, 전기 저항을 낮추기 위해서, 이렇게 배선(24)의 폭을 배선(23)보다도 크게 하는 것이 바람직하다. 또는, 배선(24)의 전기 저항을 낮추기 위해서, 배선(23)보다도 배선(24)의 두께를 두껍게 형성해도 된다. 또한, 배선(23)과 배선(24)의 폭에 대해서는 이것에 한정되지 않고, 배선(24)보다도 배선(23)의 폭을 크게 해도 되고, 배선(23)과 배선(24)을 동일 정도의 폭으로 설정해도 된다. 예를 들어, 배선(23)과 배선(24)의 시상수를 동일 정도로 하거나, 또는 배선(23)과 배선(24) 중, 검출측의 배선으로서 사용하는 쪽의 시상수를 다른쪽보다도 작게 하도록, 배선(23)과 배선(24)의 폭이나 두께, 재료 등을 적절하게 설정할 수 있다.

[0145] 〔구성예 1-2〕

[0146] 도 9의 (A)에는, 도 8에 대하여 배선(24)의 구성이 상이한 경우의 예를 도시하고 있다. 도 9의 (A)에 도시하는 배선(24)은 신호선(51)과 동일한 도전막을 가공하여 형성된 부분과, 주사선(52)과 동일한 도전막을 가공하여 형성된 부분이 교대로 배열된 구성을 갖고 있다. 또한 2개의 부분은 서로 중첩되는 영역을 갖고, 이 영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0147] 배선(24)에 있어서의 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분은, 각각 신호선(51) 및 배선(23) 중 적어도 한쪽과 교차하고 있다.

[0148] 〔구성예 1-3〕

[0149] 도 9의 (B)에는, 도 8에 대하여 배선(23)의 구성이 상이한 경우의 예를 도시하고 있다. 도 9의 (B)에 도시하는 배선(23)은 신호선(51)과 동일한 도전막을 가공하여 형성된 부분과, 주사선(52)과 동일한 도전막을 가공하여 형성된 부분이 교대로 배열된 구성을 갖고 있다. 또한 2개의 부분은 서로 중첩되는 영역을 갖고, 이 영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0150] 배선(23)에 있어서의 신호선(51)과 동일한 도전막을 가공하여 얻어진 부분은, 각각 주사선(52) 및 배선(24) 중 적어도 한쪽과 교차하고 있다.

[0151] 여기서, 구성예 1-1 내지 1-3은, 예를 들어 상기 배선 형상예 1(도 6 등)에서 예시한 바와 같이, 배선(23) 및 배선(24)이 표시부(32)와 중첩되는 부분에 있어서 스트라이프형의 형상을 갖는 경우에, 적절하게 적용할 수 있다.

[0152] 〔구성예 2-1〕

[0153] 도 10의 (A)에서는, 배선(23)이 X 방향에 평행한 부분과, Y 방향에 평행한 부분의 양쪽을 갖는 경우의 예를 도시하고 있다. 도 10의 (B)에서는, 배선(24)이 X 방향에 평행한 부분과, Y 방향에 평행한 부분의 양쪽을 갖는 경우의 예를 도시하고 있다. 또한, 도 10의 (A)는 도 7의 (A)에 있어서의 영역 B의 확대도에 상당하고, 도 10의 (B)는 도 7의 (A)에 있어서의 영역 C의 확대도에 상당한다. 또한, 여기에서는 배선(23)을 예로 들어 설명하지만, 배선(24)이나, 상술한 도전층(26), 도전층(26a), 도전층(26b) 등도 마찬가지의 형상으로 할 수 있다.

[0154] 배선(23)에 있어서의 X 방향에 평행한 부분은, 신호선(51)과 동일한 도전막을 가공하여 형성되어 있다. 한편, Y 방향에 평행한 부분은, 주사선(52)과 동일한 도전막을 가공하여 형성되어 있다. 또한, 배선(23)은 X 방향에 평행한 부분과, Y 방향에 평행한 부분이, 이들이 교차하는 부분에 있어서, 이들 사이에 위치하는 절연막에 형성된 개구를 통하여 전기적으로 접속되어 있다. 이러한 구성으로 함으로써, 배선(23)을 메쉬형의 형상으로 할 수 있다.

[0155] 여기서, 배선(23)은 X 방향에 평행하고 또한 인접하는 2개의 부분과, Y 방향에 평행하고 또한 인접하는 2개의 부분에 둘러싸인, 하나의 개구부를 갖는다고도 할 수 있다. 도 10에서는, 그 개구부에 3개의 화소 전극(36)이 포함되는 구성으로 했지만, 이것에 한정되지 않고 하나 이상의 화소 전극(36)을 포함하는 구성으로 할 수 있다. 배선(23)을 밀한 메쉬 형상으로 함으로써, 배선(23)의 저항을 낮출 수 있다. 또한 배선(23)을 소한 메쉬 형상으로 함으로써, 배선(23)의 기생 용량을 저감할 수 있다.

[0156] 또한, 도 10에서는 배선(23)의 X 방향에 평행하고 또한 인접하는 2개의 부분의 간격과, Y 방향에 평행하고 또한 인접하는 2개의 부분의 간격이 동일 정도가 되게 배치하고 있지만, 이것을 상이하게 해도 된다. 예를 들어 Y 방향에 평행하고 또한 인접하는 2개의 부분이, 2 화소분의 간격(예를 들어 RGB의 3종류의 부화소를 갖는 경우에

는, 6개의 부화소분의 간격)을 두고 배치되고, X 방향에 평행하고 또한 인접하는 2개의 부분이, 1 화소분의 간격을 두고 배치되어도 된다. 이때 배선(23)은 그 개구부가 Y 방향으로 긴 직사각형 형상을 갖는 메쉬 형상으로 된다.

[0157] 〔구성예 2-2〕

[0158] 도 11의 (A)에는, 도 10에 대하여 배선(23)의 구성이 상이한 경우의 예를 도시하고 있다. 도 11의 (A)에 도시하는 구성에서는, 배선(23)의 X 방향에 평행한 부분이 신호선(51)과 동일한 도전막을 가공하여 형성되어 있다. 한편, 배선(23)의 Y 방향에 평행한 부분은, 신호선(51)과 동일한 도전막을 가공하여 얻어진 부분(도전층)과, 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분(도전층)이 교대로 배열된 구성을 갖고 있다. 또한 Y 방향에 평행한 부분에 있어서, 2개의 서로 다른 도전층이 서로 중첩되는 영역을 갖고, 이 영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0159] 배선(23)의 Y 방향에 평행한 부분에 있어서, 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분은, 신호선(51)과 교차하고 있다.

[0160] 〔구성예 2-3〕

[0161] 도 11의 (B)에는, 도 10 및 도 11의 (A)에 대하여 배선(23)의 구성이 상이한 경우의 예를 도시하고 있다. 도 11의 (B)에 도시하는 구성에서는, 배선(23)의 Y 방향에 평행한 부분이 주사선(52)과 동일한 도전막을 가공하여 형성되어 있다. 한편, 배선(23)의 X 방향에 평행한 부분은, 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분(도전층)과, 신호선(51)과 동일한 도전막을 가공하여 얻어진 부분(도전층)이 교대로 배열된 구성을 갖고 있다. 또한 X 방향에 평행한 부분에 있어서, 2개의 서로 다른 도전층이 서로 중첩되는 영역을 갖고, 이 영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0162] 배선(23)의 X 방향에 평행한 부분에 있어서, 신호선과 동일한 도전막을 가공하여 얻어진 부분은, 주사선(52)과 교차하고 있다.

[0163] 여기서, 구성예 2-1 내지 2-3은, 예를 들어 상기 배선 형상예 2(도 7 등)에서 예시한 바와 같이, 배선(23) 및 배선(24)이 메쉬형의 형상을 갖는 경우에, 적절하게 적용할 수 있다.

[0164] 〔구성예 3-1〕

[0165] 상기에서는 배선(23) 및 배선(24)을 신호선(51)이나 주사선(52)과 동일한 도전막을 가공하여 형성하는 경우의 예를 나타냈지만, 배선(23) 및 배선(24)의 한쪽, 또는 양쪽을, 신호선(51)이나 주사선(52)과는 다른 도전막을 가공하여 형성해도 된다.

[0166] 도 12의 (A)에는, 도 8에서 예시한 예에 대하여 배선(23)을 신호선(51)과는 다른 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0167] 여기서, 배선(23)은 신호선(51) 및 주사선(52)보다도 상측에 위치하고 있어도 되고, 주사선(52)과 신호선(51) 사이에 위치하고 있어도 되고, 신호선(51) 및 주사선(52)보다도 하측(기판(21)측)에 위치하고 있어도 된다. 이때, 배선(23), 신호선(51), 및 주사선(52)은 각각 상이한 절연층 위에 형성되어 있는 것이 바람직하다.

[0168] 배선(23)은 예를 들어 화소 전극(36)과 동일한 도전막을 가공하여 형성해도 된다. 그 경우, 화소 전극(36)과 동일 공정에 의해 배선(23)을 형성할 수 있다.

[0169] 여기서, 배선(23)과 배선(24)을 이들 사이에 중첩되는 절연층에 형성된 개구를 통하여 전기적으로 접속함으로써, 메쉬형의 형상을 형성할 수도 있다.

[0170] 또한, 배선(23)과 신호선(51)이 서로 다른 절연층 위에 형성되어 있는 경우, 도 12의 (B)에 도시한 바와 같이, 이들을 중첩시켜 배치할 수 있다. 이렇게 함으로써, Y 방향에 있어서 배선(23)을 배치하는 스페이스가 불필요하게 되기 때문에, 보다 정세도를 높이는 것, 또는 개구율을 높이는 것이 가능해진다.

[0171] 또한, 도 12의 (B)에서는, 평면에서 보아 신호선(51)의 직선 부분이 배선(23)에 포함되게 배치한 경우를 도시했지만 이것에 한정되지 않는다. 예를 들어, 신호선(51)의 폭보다 배선(23)의 폭을 좁게 하고, 평면에서 보아 배선(23)이 신호선(51)에 포함되도록 이들을 배치해도 된다. 또한, 신호선(51)의 일부가 배선(23)과 중첩되고, 다른 일부가 배선(23)과 중첩되지 않도록 배치해도 된다. 이렇게 함으로써 신호선(51)과 배선(23) 간의 기생 용량을 저감할 수 있다.

[0172] 도 13에는, 도 8에서 예시한 예에 대하여 배선(24)을 주사선(52)과는 다른 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0173] 도 13에서 도시된 배선(24)은 배선(23) 및 신호선(51)보다도 기판(21)측에 위치하는 경우의 예를 도시하고 있다. 단, 이것에 한정되지 않고, 배선(24)은 신호선(51), 주사선(52), 및 배선(23) 등과는 다른 절연층 위에 형성되어 있으면 된다. 또한 배선(24)을 화소 전극(36)과 동일한 도전막을 가공하여 형성해도 된다.

[0174] 〔구성예 3-2〕

[0175] 도 14의 (A)는 배선(23), 배선(24), 신호선(51), 및 주사선(52)을 각각 모두 다른 도전막을 가공하여 형성한 경우의 예를 도시하고 있다. 여기서, 배선(23), 배선(24), 신호선(51), 및 주사선(52)은 각각 모두 다른 절연층 위에 형성되어 있어도 된다.

[0176] 도 14의 (A)에서는, 배선(24)이 적어도 배선(23), 신호선(51), 및 주사선(52)보다도 상측에 위치하고, 배선(23)이 적어도 주사선(52)보다도 상측에 위치하는 경우의 예를 도시하고 있다.

[0177] 또한 도 14의 (B)에서는, 배선(24)이 적어도 신호선(51)보다도 하측에 위치하고, 배선(23)이 적어도 배선(24) 및 주사선(52)보다도 하측에 위치하는 경우의 예를 도시하고 있다.

[0178] 또한, 배선(23), 배선(24), 신호선(51), 및 주사선(52)의 각각의 높이 방향의 위치는 이것에 한정되지 않고, 여러가지 적층 구조를 취할 수 있다.

[0179] 또한, 여기에서는 도시하지 않지만, 도 14의 (A), (B)에 도시하는 구성에서는, 배선(23)과 신호선(51)의 적어도 일부가 중첩되게 배치해도 되고, 배선(24)과 주사선(52)의 적어도 일부가 중첩되게 배치해도 된다.

[0180] 〔구성예 3-3〕

[0181] 도 15의 (A)에서는, 메쉬 형상의 배선(23)을 화소 전극(36)과 동일한 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0182] 또한, 도 15의 (B)에서는, 메쉬 형상의 배선(23)을 신호선(51), 주사선(52), 및 화소 전극(36)과는 다른 도전막으로 형성한 예를 도시하고 있다. 도 15의 (B)에서는, 배선(23)이 적어도 주사선(52)보다도 상측에 위치하고, 또한 신호선(51)보다도 하측에 위치하는 경우의 예를 도시하고 있다.

[0183] 또한, 배선(23)의 높이 방향의 위치는 이것에 한정되지 않고, 배선(23)은 신호선(51), 주사선(52) 및 화소 전극(36)과는 다른 절연층 위에 형성되어 있으면 된다. 또한 배선(23)은 신호선(51), 주사선(52) 및 화소 전극(36)보다도 하측, 또는 상측, 또는 신호선(51), 주사선(52) 및 화소 전극(36) 중 2개의 사이에 위치하고 있어도 된다.

[0184] 또한, 여기에서는 배선(23)에 대하여 설명했지만, 배선(24)(도전층(26a), 26b, 및 도전층(26))에 대해서도 마찬가지의 구성으로 할 수 있다.

[0185] 이상이 배선의 구성예 1에 관한 설명이다.

[0186] [화소의 구성예]

[0187] 이하에서는, 표시부(32)에 형성되고, 액정 소자가 적용된 화소의 보다 구체적인 예에 대해서, 도면을 참조하여 설명한다.

[0188] 〔화소 구성예 1〕

[0189] 도 16은, VA 모드가 적용된 액정 소자에 적용 가능한 화소 회로(80)의 구성예를 도시하고 있다.

[0190] 도 16에 도시하는 화소 회로(80)는 트랜지스터(70), 용량 소자(85), 화소 전극(36) 등을 갖는다. 또한 하나의 화소 회로(80)에는, 신호선(51), 주사선(52)에 추가로, 용량선(53)이 접속되어 있다.

[0191] 용량선(53)은 그 일부가 화소 회로(80)에 배치되는 용량 소자(85)의 한쪽 전극으로서 기능한다. 용량선(53)에는, 예를 들어 공통 전위, 접지 전위, 기준 전위 등의 고정 전위를 공급할 수 있지만, 구동 방법에 따라서 펄스 전위 등이 공급되어도 된다.

[0192] 도 16에서는, 용량 소자(85)가 도전층(74b)의 일부와, 용량선(53)의 일부와, 이들 사이에 위치하는 절연층(도시 생략)에 의해 구성되어 있는 예를 도시하고 있다.

[0193] 도 16에서는, 용량선(53)이 주사선(52)과 평행한 방향(Y 방향)으로 연장되게 배치된 예를 도시하고 있다. 또한, 이것에 한정되지 않고 신호선(51)과 평행한 방향(X 방향)으로 연장되게 배치되어 있어도 되고, 양방향으로 격자형으로 배치되어 있어도 된다.

[0194] 또한, 도 16에서는 용량선(53)이 주사선(52)과 동일한 도전막을 가공하여 형성된 예를 도시하고 있지만, 신호선(51)이나 화소 전극(36) 등과 동일한 도전막을 가공하여 형성해도 되고, 이들과는 다른 도전막을 가공하여 형성해도 된다.

[0195] 도 16에서는, 배선(23)과 배선(24)의 예로서, 상기 구성예 1-1에서 예시한 구성을 적용한 경우를 도시하고 있다. 즉, X 방향으로 신장된 배선(23)은 신호선(51)과 동일한 도전막을 가공하여 형성되고, Y 방향으로 신장된 배선(24)은 주사선(52)과 동일한 도전막을 가공하여 형성되어 있는 예를 도시하고 있다. 또한, 배선(23)과 배선(24)의 구성으로서는, 상기에서 예시한 각 구성으로 치환할 수 있다.

[0196] 〔화소 구성예 2〕

[0197] 도 17은, FFS 모드가 적용된 액정 소자에 적용 가능한 화소 회로(80)의 구성예를 도시하고 있다.

[0198] 도 17에 도시하는 화소 회로(80)는 트랜지스터(70), 화소 전극(36), 및 공통 전극(38)을 갖는다. 또한 화소 회로(80)에는, 신호선(51), 주사선(52), 및 공통 배선(54)이 접속되어 있다.

[0199] 공통 배선(54)은 공통 전극(38)에 공급하는 전위가 공급되는 배선이다. 공통 배선(54)에는, 예를 들어 공통 전위, 접지 전위, 기준 전위 등의 고정 전위를 공급할 수 있지만, 구동 방법에 따라서 펄스 전위 등이 공급되어도 된다.

[0200] 화소 회로(80)에 있어서, 공통 전극(38)은 화소 전극(36)과 중첩시켜 배치되어 있다. 또한 화소 전극(36)은 빗형의 상면 형상을 갖는다. 공통 전극(38)은 적어도 화소 전극(36)의 2개의 돌출된 부분의 사이의 영역과 중첩되게 배치되어 있다.

[0201] 또한, 도 17에 도시한 바와 같이, 화소 전극(36)이 돌출된 부분의 변이, X 방향이나 Y 방향에 대하여 비스듬해지도록 하는 것이 바람직하다. 또한 도 17에서는, 화소 전극(36)의 경사 방향으로 돌출된 부분이 Y 방향에 대하여 대칭으로 배치되어 있다. 이와 같이, 화소 전극(36)에는, X 방향 또는 Y 방향으로 대칭인 2종류의 돌출부를 형성하는 것이 바람직하다. 이러한 화소 전극(36)을 사용함으로써 표시부(32)의 시야각을 확장할 수 있다.

[0202] 또한, 화소 회로(80)에 있어서, 화소 전극(36), 공통 전극(38) 및 이 사이에 위치하는 절연층(도시 생략)에 의해 용량 소자를 형성할 수 있다. 따라서, 용량선이나 용량 소자를 형성하기 위한 스페이스가 불필요하기 때문에, 개구율 또는 정세도를 높이는 것이 용이해진다.

[0203] 또한, 공통 전극(38)은 Y 방향으로 연장되어 있다. 또한, 공통 전극(38)은 X 방향에 평행하게 연신되는 공통 배선(54)에 전기적으로 접속되어 있다. 이에 의해, Y 방향으로 인접하는 복수의 화소 회로(80) 및 X 방향으로 인접하는 복수의 화소 회로(80)에 배치되는 공통 전극(38)끼리를 전기적으로 접속할 수 있다.

[0204] 또한 도 17에 도시한 바와 같이, 공통 전극(38)과 신호선(51)과 중첩되는 부분에 있어서, 공통 전극(38)의 X 방향의 폭을 좁게 하면, 공통 전극(38)과 신호선(51) 간의 기생 용량을 저감시킬 수 있기 때문에 바람직하다.

[0205] 또한 여기에서는, 빗형의 상면 형상을 갖는 화소 전극(36)을 공통 전극(38)보다도 상측에 배치한 예를 도시하고 있지만, 이 상하 관계를 반대로 할 수도 있다. 그 경우에는, 공통 전극(38)이 빗형의 상면 형상을 갖는 구성으로 하고, 공통 전극(38)의 2개의 돌출부의 사이와 중첩되도록 화소 전극(36)을 배치하는 구성으로 하면 된다.

[0206] 또한 도 17에서는, 공통 배선(54)이 신호선(51)과 동일한 도전막을 가공하여 형성한 예를 도시하고 있지만, 주사선(52), 공통 전극(38), 화소 전극(36) 등과 동일한 도전막을 가공하여 형성해도 되고, 이들과는 다른 도전막을 가공하여 형성해도 된다.

[0207] 도 17에서는, 배선(23)과 배선(24)의 예로서, 상기 구성예 1-1에서 예시한 구성을 적용한 경우를 도시하고 있다. 즉, X 방향으로 신장된 배선(23)은 신호선(51)과 동일한 도전막을 가공하여 형성되고, Y 방향으로 신장된 배선(24)은 주사선(52)과 동일한 도전막을 가공하여 형성되어 있는 예를 도시하고 있다. 또한, 배선(23)과 배선(24)의 구성으로서는, 상기에서 예시한 각 구성으로 치환할 수 있다.

[0208] 〔변형예〕

[0209] 이하에서는, 상기 화소 회로(80)에 적용 가능한 다른 화소 회로의 구성예에 대하여 설명한다.

[0210] 도 18의 (A)는 주로 화소 전극(36)의 형상이 상이한 점에서, 도 17에서 예시한 구성과 상이하다. 화소 전극(36)은 1 이상의 개구부(슬릿)가 형성된 상면 형상을 갖는다.

[0211] 또한 이때, 도 18의 (A)에 도시한 바와 같이, 화소 전극(36)의 슬릿형을 직사각형이 아니라, 직사각형의 일부가 굴곡된 <자(V자) 형상으로 하는 것이 바람직하다. 이렇게 함으로써, 표시부(32)의 시야각을 확장할 수 있다.

[0212] 도 18의 (A)에서는, 도 17과 마찬가지로, 인접하는 화소 회로(80) 사이에 공통 전극(38)과 신호선(51)이 교차하는 면적을 작게 하도록, 공통 전극(38)의 일부가 잘록한 형상을 갖는 경우의 예를 도시하고 있다. 이러한 구성으로 함으로써, 신호선(51)의 기생 용량을 저감할 수 있다.

[0213] 도 18의 (B)는 도 18의 (A)에 있어서의 공통 전극(38)의 형상을 상이하게 한 경우의 예를 도시하고 있다. 공통 전극(38)은 트랜지스터(70) 및 도전층(74b)과 화소 전극(36)의 콘택트부와 중첩되는 개구를 갖고 있다. 또한 도 18의 (B)에서는, 그 개구가 하나의 화소 회로에 하나 형성되어 있다. 또한 공통 전극(38)은 X 방향 및 Y 방향으로 연장하여 형성되어 있다. 또한 공통 전극(38)은 신호선(51)의 일부와 중첩되는 영역, 및 주사선(52)의 일부와 중첩되는 영역을 갖는다. 이러한 구성으로 함으로써, 공통 전극(38)의 X 방향 및 Y 방향의 전기 저항을 낮게 할 수 있다.

[0214] 도 19는, 공통 전극(38)을 화소 전극(36)보다도 상측에 배치한 경우의 예를 도시하고 있다. 또한 여기에서는, 하측에 배치되는 화소 전극(36)도 빗형의 상면 형상을 갖고 있다. 화소 전극(36)과 공통 전극(38)은 평면에서 보아 서로 맞물리도록 배치되어 있다.

[0215] 도 19에서는, 화소 전극(36)의 돌출부의 변과, 공통 전극(38)의 돌출부의 변이, 평면에서 보아 개략 일치하도록 배치한 예를 도시하고 있다. 또한, 이것에 한정되지 않고, 평면에서 보아 2개의 돌출부의 일부가 중첩되도록 화소 전극(36)과 공통 전극(38)을 배치해도 된다. 또는, 평면에서 보아 2개의 돌출부가 이격하도록 화소 전극(36)과 공통 전극(38)을 배치해도 된다.

[0216] 또한 도 19에 도시한 바와 같이, 신호선(51)은 주사선(52)이나 공통 전극(38) 등과 중첩되는 부분의 폭을 좁게 하고, 그 이외의 부분은 폭이 넓어지도록, 일부가 잘록한 상면 형상을 갖는다. 이러한 형상으로 함으로써, 신호선(51)과 다른 배선이나 전극과의 기생 용량을 저감하면서, 신호선 자체의 저항을 낮출 수 있다. 마찬가지로, 주사선(52)도 신호선(51)과 중첩되는 면적이 작아지도록 잘록한 상면 형상을 갖고 있다.

[0217] 도 20에 도시하는 예에서는, X 방향 및 Y 방향으로 각각 2개의 화소 회로(80)를 갖는 구성을 도시하고 있다. 도 20에서는, 하나의 화소 회로(80)를 X 방향 및 Y 방향으로 대칭으로 배치함으로써, 4개의 화소 회로(80)를 포함하는 하나의 유닛을 형성하고 있다.

[0218] 도 20에서는, 공통 전극(38)이 X 방향으로 연신되는 부분과, Y 방향으로 연신되는 부분을 갖고 있다. 또한, 도 19에서는, Y 방향으로 인접하는 화소 회로(80)가 갖는 공통 전극(38)끼리를 접속하는 부분, 및 X 방향으로 인접하는 화소 회로(80)가 갖는 공통 전극(38)끼리를 접속하는 부분이, 하나의 부화소마다 배치되어 있다. 한편, 도 20에 도시하는 구성에 있어서, Y 방향으로 인접하는 화소 회로(80)가 갖는 공통 전극(38)끼리를 접속하는 부분은, X 방향으로 연장된 형상을 갖고, 또한 Y 방향으로 인접하는 2개의 화소 회로(80) 사이에 배치되어 있다. 또한, X 방향으로 인접하는 화소 회로(80)가 갖는 공통 전극(38)끼리를 접속하는 부분은, Y 방향으로 연장된 형상을 갖고, X 방향으로 인접하는 2개의 화소 회로(80) 사이에 배치되어 있다. 이에 의해, 인접하는 화소 회로(80)의 공통 전극(38)끼리를 접속하는 부분의 점유 면적을 저감할 수 있기 때문에, 개구율 또는 정세도를 높일 수 있다.

[0219] 이상이 화소의 구성예에 관한 설명이다.

[0220] [배선의 구성예 2]

[0221] 이하에서는, 표시부(32)에 유기 EL 소자를 적용한 경우의, 보다 구체적인 배선의 구성예를 설명한다. 또한 이하에 도시하는 도면에 있어서, 설명을 용이하게 하기 위하여 동일한 도전막을 가공하여 얻어지는 층, 배선 등에는 동일한 해칭 패턴을 부여하여 설명한다. 또한, 상기 배선의 구성예 1과 중복되는 부분에 대해서는, 설명을 생략하는 경우가 있다.

[0222] 〔구성예 4-1〕

[0223] 도 21에는, 표시부(32)에 있어서의 신호선(51), 주사선(52), 전원선(55), 배선(23), 배선(24), 화소 전극(36) 등의 배치 방법(레이아웃)의 예를 도시하고 있다.

[0224] 신호선(51)과 배선(23)은 X 방향에 평행하게 배치되어 있다. 또한 주사선(52)과 배선(24)은 Y 방향에 평행하게 배치되어 있다. 또한 신호선(51)과 배선(23)은 동일한 도전막을 가공하여 형성되고, 주사선(52)과 배선(24)은 동일한 도전막을 가공하여 형성되어 있다. 그로 인해, 배선(23)이나 배선(24)을 공정을 증가시키는 일 없이 형성할 수 있다.

[0225] 또한 전원선(55)은 화소 회로(80)의 용량 소자(85)의 한쪽 전극에 전위 또는 신호를 공급하는 기능을 갖는다. 여기에서는 전원선(55)을 신호선(51)과 평행하게 배치한 예를 도시하고 있다. 또한, 전원선(55)은 주사선(52)과 평행하게 배치해도 된다. 그 경우에는, 주사선(52)과 동일한 도전막을 가공하여 형성하면, 특별한 궁리를 요하지 않고, 전원선(55)과 신호선(51), 및 전원선(55)과 배선(23)을 교차시킬 수 있다.

[0226] 도 21에 도시하는 화소 회로(80)는 트랜지스터(70a), 트랜지스터(70b), 용량 소자(85), 및 화소 전극(36)을 갖는다. 화소 회로(80)는 X 방향 및 Y 방향으로 매트릭스형으로 배치되어 있다. 화소 회로(80)는 표시부(32)가 갖는 하나의 부화소에 대응한다.

[0227] 화소 회로(80)에 있어서, 주사선(52)의 일부는 트랜지스터(70a)의 게이트 전극으로서 기능한다. 또한 신호선(51)의 일부는 트랜지스터(70a)의 소스 전극 또는 드레인 전극으로서 기능한다. 도 21에 도시한 바와 같이, 주사선(52)의 일부와 중첩되어 반도체층(72)이 배치되고, 반도체층(72)의 일부와 중첩되어 신호선(51)이 배치되어 있다. 또한, 반도체층(72)의 신호선(51)과는 반대측에는 트랜지스터(70a)의 소스 또는 드레인의 다른쪽으로서 기능하는 도전층(74b)이 형성되어 있다. 도전층(74b)은 도전층(76)과 전기적으로 접속되어 있다. 도전층(76)은 그 일부가 트랜지스터(70b)의 게이트 전극으로서 기능한다. 또한 도전층(76)과 전원선(55)이 중첩시켜 배치되어, 용량 소자(85)가 형성되어 있다. 즉, 도전층(76)의 다른 일부는 용량 소자(85)의 한쪽 전극으로서 기능한다. 또한, 전원선(55)의 일부는, 용량 소자(85)의 다른쪽 전극으로서 기능하고, 다른 일부는 트랜지스터(70b)의 소스 또는 드레인의 한쪽으로서 기능한다. 또한 트랜지스터(70b)의 소스 또는 드레인의 다른쪽은, 화소 전극(36)과 전기적으로 접속되어 있다.

[0228] 〔구성예 4-2〕

[0229] 도 22의 (A)에는, 도 21에 대하여 배선(24)의 구성이 상이한 경우의 예를 도시하고 있다. 도 22의 (A)에 도시하는 배선(24)은 구성예 1-2와 마찬가지로, 신호선(51)과 동일한 도전막을 가공하여 형성된 부분과, 주사선(52)과 동일한 도전막을 가공하여 형성된 부분이 교대로 배열된 구성을 갖고 있다. 또한 2개의 부분은 서로 중첩되는 영역을 갖고, 이 영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0230] 배선(24)에 있어서의 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분은, 각각 신호선(51), 전원선(55), 및 배선(23) 중 적어도 하나와 교차하고 있다.

[0231] 〔구성예 4-3〕

[0232] 도 22의 (B)에는, 도 21에 대하여 배선(23)의 구성이 상이한 경우의 예를 도시하고 있다. 도 22의 (B)에 도시하는 배선(23)은 구성예 1-3과 마찬가지로, 신호선(51)과 동일한 도전막을 가공하여 형성된 부분과, 주사선(52)과 동일한 도전막을 가공하여 형성된 부분이 교대로 배열된 구성을 갖고 있다. 또한 2개의 부분은 서로 중첩되는 영역을 갖고, 이 영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0233] 〔구성예 5-1〕

[0234] 도 23에서는, 구성예 2-1과 마찬가지로, 배선(23)이 X 방향에 평행한 부분과, Y 방향에 평행한 부분의 양쪽을 갖는 경우의 예를 도시하고 있다. 또한, 여기에서는 배선(23)을 예로 들어 설명하지만, 배선(24)이나, 도전층(26), 도전층(26a), 도전층(26b) 등도 마찬가지의 형상으로 할 수 있다.

[0235] 〔구성예 5-2〕

[0236] 도 24의 (A)에는, 도 23에 대하여 배선(23)의 구성이 상이한 경우의 예를 도시하고 있다. 도 24의 (A)에 도시하는 구성에서는, 구성예 2-2와 마찬가지로, 배선(23)의 X 방향에 평행한 부분이 신호선(51)과 동일한 도전막을 가공하여 형성되어 있다. 한편 배선(23)의 Y 방향에 평행한 부분은, 신호선(51)과 동일한 도전막을 가공하여 얻어진 부분(도전층)과, 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분(도전층)이 교대로 배열된 구성을 갖고 있다. 또한 Y 방향에 평행한 부분에 있어서, 2개의 서로 다른 도전층이 서로 중첩되는 영역을 갖고, 이

영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0237] 배선(23)의 Y 방향에 평행한 부분에 있어서, 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분은, 신호선(51) 및 전원선(55) 중 적어도 하나와 교차하고 있다.

[0238] 〔구성예 5-3〕

[0239] 도 24의 (B)에는, 도 23 및 도 24의 (A)에 대하여 배선(23)의 구성이 상이한 경우의 예를 도시하고 있다. 도 24의 (B)에 도시하는 구성에서는, 구성예 2-3과 마찬가지로, 배선(23)의 Y 방향에 평행한 부분이 주사선(52)과 동일한 도전막을 가공하여 형성되어 있다. 한편 배선(23)의 X 방향에 평행한 부분은, 주사선(52)과 동일한 도전막을 가공하여 얻어진 부분(도전층)과, 신호선(51)과 동일한 도전막을 가공하여 얻어진 부분(도전층)이 교대로 배열된 구성을 갖고 있다. 또한 X 방향에 평행한 부분에 있어서, 2개의 서로 다른 도전층이 서로 중첩되는 영역을 갖고, 이 영역에서, 이들 사이에 위치하는 절연층에 형성된 개구를 통하여 전기적으로 접속되어 있다.

[0240] 〔구성예 6-1〕

[0241] 상기에서는 배선(23) 및 배선(24)을 신호선(51)이나 주사선(52)과 동일한 도전막을 가공하여 형성하는 경우의 예를 나타냈지만, 구성예 3-1 등과 마찬가지로, 배선(23) 및 배선(24)의 한쪽, 또는 양쪽을, 신호선(51)이나 주사선(52)과는 다른 도전막을 가공하여 형성해도 된다.

[0242] 도 25의 (A), 도 25의 (B)에는, 도 21에서 예시한 예에 대하여 배선(23)을 신호선(51)과는 다른 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0243] 또한 도 26에는, 도 21에서 예시한 예에 대하여 배선(24)을 주사선(52)과는 다른 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0244] 〔구성예 6-2〕

[0245] 도 27의 (A)는 구성예 3-2와 마찬가지로, 배선(23), 배선(24), 신호선(51), 및 주사선(52)을 각각 모두 다른 도전막을 가공하여 형성한 경우의 예를 도시하고 있다. 여기서, 배선(23), 배선(24), 신호선(51), 및 주사선(52)은 각각 모두 다른 절연층 위에 형성되어 있어도 된다.

[0246] 도 27의 (A)에서는, 배선(24)이 적어도 배선(23), 신호선(51), 및 주사선(52)보다도 상측에 위치하고, 배선(23)이 적어도 주사선(52)보다도 상측에 위치하는 경우의 예를 도시하고 있다.

[0247] 또한 도 27의 (B)에서는, 배선(24)이 적어도 신호선(51)보다도 하측에 위치하고, 배선(23)이 적어도 배선(24) 및 주사선(52)보다도 하측에 위치하는 경우의 예를 도시하고 있다.

[0248] 〔구성예 6-3〕

[0249] 도 28의 (A)에서는, 구성예 3-3과 마찬가지로, 메쉬 형상의 배선(23)을 화소 전극(36)과 동일한 도전막을 가공하여 형성한 경우의 예를 도시하고 있다.

[0250] 또한, 도 28의 (B)에서는, 메쉬 형상의 배선(23)을 신호선(51), 주사선(52), 및 화소 전극(36)과는 다른 도전막으로 형성한 예를 도시하고 있다. 도 28의 (B)에서는, 배선(23)이 적어도 주사선(52)보다도 상측에 위치하고, 또한 신호선(51)보다도 하측에 위치하는 경우의 예를 도시하고 있다.

[0251] 이상이 배선의 구성예 2에 관한 설명이다.

[0252] [회로 구성예]

[0253] 도 29는, 본 발명의 일 형태의 터치 패널의 회로도의 일례를 도시하고 있다. 도 29에서는, 터치 센서를 구성하는 2종류의 배선을, 각각 스트라이프형으로 배치한 경우의, 표시부의 일부를 도시하고 있다. 예를 들어 도 29에 도시하는 예는, 도 6 등에서 도시한 예와 대응한다.

[0254] 매트릭스형으로 배치된 화소(90)는 트랜지스터(70)와, 회로(91)를 갖는다. 회로(91)는 적어도 하나의 표시 소자를 갖는다. 그 표시 소자로서는, 여러가지 표시 소자를 적용할 수 있다. 대표적으로는 상술한 액정 소자(60)나, 발광 소자(40)를 적용하는 것이 바람직하다.

[0255] 배선(23a) 및 배선(23b)은 신호선(51)과 평행한 방향(X 방향)으로 연장되는 복수의 부분을 갖는다. 또한 배선(24a) 및 배선(24b)은 주사선(52)과 평행한 방향(Y 방향)으로 연장되는 복수의 부분을 갖는다. 배선(23a), 배선(23b), 배선(24a), 및 배선(24b)은 표시부보다도 외측의 영역에서 복수의 부분이 전기적으로 접속되어 있다.

또한 이하에서는, 배선(23a)과 배선(23b)을 총칭하여 배선(23), 배선(24a)과 배선(24b)을 총칭하여 배선(24)으로서 설명하는 경우가 있다.

[0256] 도 29에 도시한 바와 같이, 배선(23)과 배선(24)에 의해 용량 소자가 형성된다. 즉, 그 용량 소자가 매트릭스형으로 배치되어, 터치 센서가 구성되어 있다. 터치 센서는, 피검지체가 가까워지는 것에 의한 그 용량 소자의 용량의 크기의 변화를 이용하여 검지를 행할 수 있다. 그 용량은, 예를 들어 배선(23)과 배선(24)이 중첩되는 부분의 제1 용량 성분과, 배선(23)과 배선(24)이 근접하여 배치됨으로써 형성되는 제2 용량 성분을 포함한다. 주로 상기 제2 용량 성분이, 피검지체가 가까워짐에 따라 변화된다.

[0257] 또한 여기에서는 설명을 용이하게 하기 위해서, 4개의 배선(배선(23a), 배선(23b), 배선(24a), 및 배선(24b))을 갖는 경우의 예를 도시하고 있다. 또한 X 방향으로 연장되는 배선(배선(23a), 배선(23b))이 2개의 X 방향에 평행한 부분을 갖고, Y 방향으로 연장되는 배선(배선(24a), 배선(24b))이 2개의 Y 방향에 평행한 부분을 갖는 경우의 예를 나타냈지만, 이것에 한정되지 않고, 각각 3 이상의 부분을 갖고 있어도 된다. 하나의 배선에 2개의 직선 부분의 사이에 형성되는 화소(90)의 수도, 도 29의 예에 한정되지 않고, 하나 이상의 화소(90)가 포함되면 된다.

[0258] 도 30에서는, 터치 센서를 구성하는 2종류의 배선을, 각각 메쉬형의 형상으로 한 경우의, 표시부의 일부를 도시하고 있다. 예를 들어 도 30에 도시하는 예는, 도 7 등에서 도시한 예와 대응한다. 도 30에는, 메쉬 형상의 배선(23)과 배선(24)이 교차하는 부분을 나타내고 있다.

[0259] 도 30에 도시하는 예에서도 마찬가지로, 배선(23)과 배선(24)에 의해 용량 소자가 형성된다. 그 용량 소자의 용량의 크기의 변화를 이용하여 검지를 행할 수 있다.

[0260] 이상이 회로 구성예에 관한 설명이다.

[0261] [단면 구성예 3]

[0262] 이하에서는, 표시 소자에 액정 소자를 적용한 경우의, 본 발명의 일 형태의 터치 패널 모듈의 보다 상세한 단면 구성의 예에 대하여 설명한다.

[0263] 〔단면 구성예 3-1〕

[0264] 도 31은, 터치 패널 모듈(10)의 단면 개략도이다. 도 31에서는, 도 1의 (A)에 있어서의 FPC(42)를 포함하는 영역, 회로(34)를 포함하는 영역, 표시부(32)를 포함하는 영역 등의 단면의 일례를 도시하고 있다.

[0265] 기판(21)과, 기판(31)은, 접착층(141)에 의해 접합되어 있다. 또한 기판(21), 기판(31), 및 접착층(141)에 둘러싸인 영역에, 액정(112)이 밀봉되어 있다. 또한, 기판(31)의 외측의 면에는 편광판(130a)을 갖는다. 또한 기판(21)의 외측의 면에는 편광판(130b)을 갖는다.

[0266] 또한 도시하지 않지만, 편광판(130a)보다도 외측, 또는 편광판(130b)보다도 외측에 백라이트를 형성할 수 있다.

[0267] 기판(21)에는, 배선(23) 및 배선(24)을 포함하는 터치 센서(22), 액정 소자(60)의 화소 전극(111), 트랜지스터(201), 트랜지스터(202), 용량 소자(203), 접속부(204), 배선(35) 등이 형성되어 있다. 트랜지스터(201)는 예를 들어 상술한 트랜지스터(70)와 대응한다.

[0268] 기판(31)에는, 착색층(131), 차광층(132), 절연층(123), 및 액정 소자(60)의 공통 전극(113), 스페이서(124) 등이 형성되어 있다.

[0269] 기판(21) 위에는, 절연층(211), 절연층(212), 절연층(213), 절연층(214) 등의 절연층이 형성되어 있다. 절연층(211)은 그 일부가 각 트랜지스터의 게이트 절연층으로서 기능하고, 또한 다른 일부는 용량 소자(203)의 유전체로서의 기능을 갖는다. 절연층(212), 절연층(213), 및 절연층(214)은 각 트랜지스터나 용량 소자(203) 등을 덮어서 형성되어 있다. 절연층(214)은 평탄화층으로서의 기능을 갖는다. 또한, 여기에서는 트랜지스터 등을 덮는 절연층으로서, 절연층(212), 절연층(213), 절연층(214)의 3층을 갖는 경우를 기술하고 있지만, 이것에 한정되지 않고 4층 이상이어도 되고, 단층, 또는 2층이어도 된다. 또한 평탄화층으로서 기능하는 절연층(214)은 불필요하면 형성하지 않아도 된다.

[0270] 또한, 트랜지스터(201) 및 트랜지스터(202)는 일부가 게이트로서 기능하는 도전층(221), 일부가 소스 전극 또는 드레인 전극으로서 기능하는 도전층(222), 반도체층(231)을 갖는다. 여기에서는, 동일한 도전막을 가공하여 얻어지는 복수의 층에 동일한 해칭 패턴을 부여하고 있다.

[0271] 여기서, 트랜지스터(202)의 한 쌍의 도전층(222) 중, 화소 전극(111)과 전기적으로 접속되지 않은 쪽의 도전층(222)은 신호선의 일부로서 기능한다. 또한 트랜지스터(202)의 게이트 전극으로서 기능하는 도전층(221)은 주사선의 일부로서 기능한다.

[0272] 도 31에서는, 배선(23)이 도전층(222)과 동일한 도전막을 가공하여 형성되고, 배선(24)이 도전층(221)과 동일한 도전막을 가공하여 형성되어 있는 예를 도시하고 있다.

[0273] 또한 도 31에서는, 표시부(32)의 예로서, 하나의 부화소의 단면을 도시하고 있다. 예를 들어 부화소는, 트랜지스터(202)와, 용량 소자(203)와, 액정 소자(60)와, 착색층(131)을 갖는다. 예를 들어, 착색층(131)을 선택적으로 형성하여 적색을 나타내는 부화소, 녹색을 나타내는 부화소, 청색을 나타내는 부화소를 배열함으로써 풀컬러의 표시를 행할 수 있다. 여기서, 트랜지스터(202), 용량 소자(203), 화소 전극(111), 및 배선 등에 의해 화소 회로(부화소 회로)가 구성되어 있다.

[0274] 도 31에서는, 회로(34)의 예로서 트랜지스터(201)가 형성되어 있는 예를 도시하고 있다.

[0275] 도 31에서는, 트랜지스터(201) 및 트랜지스터(202)의 예로서, 하나의 게이트 전극을 형성하는 구성의 예를 나타냈지만, 채널이 형성되는 반도체층(231)을 2개의 게이트 전극으로 끼움 지지하는 구성을 적용해도 된다. 이러한 구성으로 함으로써, 트랜지스터의 역치 전압을 제어할 수 있다. 이때, 2개의 게이트 전극을 접속하여 이들에 동일한 신호를 공급함으로써 트랜지스터를 구동해도 된다. 이러한 트랜지스터는 다른 트랜지스터와 비교하여 전계 효과 이동도를 높이는 것이 가능하고, 온 전류를 증대시킬 수 있다. 그 결과, 고속 동작이 가능한 회로를 제작할 수 있다. 나아가 회로부의 점유 면적을 축소하는 것이 가능해진다. 온 전류의 큰 트랜지스터를 적용함으로써, 표시 패널 또는 터치 패널을 대형화, 또는 고정밀화했을 때에 배선수가 증대된다고 해도, 각 배선에 있어서의 신호 지연을 저감하는 것이 가능하고, 표시 불균일을 억제하는 것이 가능하다.

[0276] 또한, 회로(34)가 갖는 트랜지스터와, 표시부(32)가 갖는 트랜지스터는, 동일한 구조여도 된다. 또한 회로(34)가 갖는 복수의 트랜지스터는, 모두 동일한 구조여도 되고, 서로 다른 구조의 트랜지스터를 조합하여 사용해도 된다. 또한, 표시부(32)가 갖는 복수의 트랜지스터는, 모두 동일한 구조여도 되고, 서로 다른 구조의 트랜지스터를 조합하여 사용해도 된다.

[0277] 각 트랜지스터를 덮는 절연층(212), 절연층(213) 중 적어도 한쪽은, 물이나 수소 등의 불순물이 확산되기 어려운 재료를 사용하는 것이 바람직하다. 즉, 절연층(212) 또는 절연층(213)은 배리어막으로서 기능시킬 수 있다. 이러한 구성으로 함으로써, 트랜지스터에 대하여 외부로부터 불순물이 확산되는 것을 효과적으로 억제하는 것이 가능하게 되어, 신뢰성이 높은 터치 패널을 실현할 수 있다.

[0278] 절연층(214) 위에 화소 전극(111)이 형성되어 있다. 화소 전극(111)은 절연층(214), 절연층(213), 절연층(212) 등에 형성된 개구를 통하여, 트랜지스터(202)의 소스 또는 드레인의 한쪽과 전기적으로 접속되어 있다. 또한 화소 전극(111)은 용량 소자(203)의 한쪽 전극과 전기적으로 접속되어 있다.

[0279] 기판(31)측에 있어서, 착색층(131), 차광층(132)을 덮어서 절연층(123)이 형성되어 있다. 절연층(123)은 평탄화막으로서의 기능을 갖고 있어도 된다. 절연층(123)에 의해, 공통 전극(113)의 표면을 개략 평탄하게 할 수 있기 때문에, 액정(112)의 배향 상태를 균일하게 할 수 있다.

[0280] 도 31에서는, 액정 소자(60)가 화소 전극(111)과, 공통 전극(113)의 일부와, 이들에 끼움 지지된 액정(112)에 의해 구성되어 있다.

[0281] 또한, 화소 전극(111), 공통 전극(113), 절연층(214) 등에 있어서, 액정(112)과 접하는 면에는, 액정(112)의 배향을 제어하기 위한 배향막이 형성되어 있어도 된다.

[0282] 도 31에 도시하는 구성에서는, 배선(23) 및 배선(24)이 액정 소자(60)와 중첩되지 않도록 배치되어 있는 예를 도시하고 있다. 또한 배선(23) 및 배선(24)은 차광층(132)과 중첩시켜 배치되어 있는 것이 바람직하다.

[0283] 액정 소자(60)에 있어서, 화소 전극(111) 및 공통 전극(113)은 가시광을 투과하는 기능을 갖는다. 이와 같은 구성에 의해, 액정 소자(60)를 투과형의 액정 소자로 할 수 있다. 예를 들어 백라이트를 기판(31)측에 배치한 경우, 편광판(130a)에 의해 편광된 백라이트로부터의 광은, 기판(31) 및 공통 전극(113), 액정(112), 및 화소 전극(111), 기판(21)을 투과하여 편광판(130b)에 달한다. 이때, 화소 전극(111)과 공통 전극(113) 간에 부여하는 전압에 의해 액정(112)의 배향을 제어하여, 광의 광학 변조를 제어할 수 있다. 즉, 편광판(130b)을 통하여 사출되는 광의 강도를 제어할 수 있다. 또한 입사되는 광은 착색층(131)에 의해 특정한 파장 영역 이외의 광이

흡수됨으로써, 취출되는 광은 예를 들어 적색을 나타내는 광이 된다.

[0284] 여기서, 편광판(130b)으로서 직선 편광판을 사용해도 되지만, 원편광판을 사용할 수도 있다. 원편광판으로서는, 예를 들어 직선 편광판과 1/4 파장 위상차판을 적층한 것을 사용할 수 있다. 특히 도 31에 도시한 바와 같이, 차광층(132)보다도 기판(21)측에 터치 센서를 구성하는 배선(23), 배선(24)을 배치한 경우, 그 배선이 외광을 반사하여, 그 반사광이 시인되어버리는 경우가 있다. 이때, 편광판(130b)에 원편광판을 사용함으로써 반사를 억제할 수 있다.

[0285] 또한, 편광판(130b)으로서 원편광판을 사용한 경우, 편광판(130a)에도 원편광판을 사용해도 되고, 통상의 직선 편광판을 사용할 수도 있다. 편광판(130a), 편광판(130b)에 적용하는 편광판의 종류에 따라, 액정 소자(60)에 사용하는 액정 소자의 셀 갭, 배향, 구동 전압 등을 조정함으로써, 원하는 콘트라스트가 실현되도록 하면 된다.

[0286] 액정 소자(60)로서는, 단면 구성예 1에서 예시한 여러가지 모드를 적용할 수 있다.

[0287] 공통 전극(113)은 기판(31)의 단부에 가까운 부분에 있어서, 기판(21)측에 형성된 도전층과 접속체(243)에 의해 전기적으로 접속되어 있다. 이에 의해, 기판(21)측에 배치되는 FPC나 IC로부터 공통 전극(113)에 전위나 신호를 공급할 수 있다.

[0288] 접속체(243)로서는, 예를 들어 도전성의 입자를 사용할 수 있다. 도전성의 입자로서는, 유기 수지 또는 실리카 등의 입자의 표면을 금속 재료로 피복한 것을 사용할 수 있다. 금속 재료로서 니켈이나 금을 사용하면 접촉 저항을 저감할 수 있기 때문에 바람직하다. 또한 니켈을 금으로 더 피복하는 등, 2종류 이상의 금속 재료를 층형으로 피복시킨 입자를 사용하는 것이 바람직하다. 또한 접속체(243)로서 탄성 변형, 또는 소성 변형되는 재료를 사용하는 것이 바람직하다. 이때 도전성의 입자는 도 10에 도시하는 바와 같이 상하 방향으로 찌부러진 형상으로 되는 경우가 있다. 이렇게 함으로써 접속체(243)와, 이것과 전기적으로 접속되는 도전층과의 접촉 면적이 증대하여, 접촉 저항을 저감할 수 있는 외에, 접속 불량 등의 문제의 발생을 억제할 수 있다.

[0289] 접속체(243)는 접착층(141)에 덮이도록 배치하는 것이 바람직하다. 예를 들어 접착층(141)이 되는 페이스트 등을 도포한 후에, 접속체(243)를 살포하면 된다. 접착층(141)이 형성되는 부분에 접속체(243)를 배치함으로써, 예를 들어 고체 밀봉 구조의 표시 장치나 중공 밀봉 구조의 표시 장치 등, 접착층(141)을 주변에 사용하는 구성이라면 마찬가지로 적용할 수 있다.

[0290] 기판(21)의 단부에 가까운 영역에는, 접속부(204)가 형성되어 있다. 접속부(204)는 접속층(242)을 통하여 FPC(42)와 전기적으로 접속되어 있다. 도 31에 도시하는 구성에서는, 배선(35)의 일부와, 화소 전극(111)과 동일한 도전막을 가공하여 얻어진 도전층을 적층함으로써 접속부(204)를 구성하고 있는 예를 도시하고 있다.

[0291] 이상이 단면 구성예 3-1에 관한 설명이다.

[0292] 〔단면 구성예 3-2〕

[0293] 이하에서는, 상기 단면 구성예 3-1과는 다른 모드의 액정 소자가 적용된 터치 패널 모듈(10)의 단면 구성예에 대하여 설명한다. 또한 이하에서는, 상기와 중복되는 부분에 대해서는 설명을 생략하고, 차이점에 대하여 설명한다.

[0294] 도 32에는, 액정 소자(60)에 FFS 모드가 적용된 액정 소자를 사용한 경우의 예를 도시하고 있다. 액정 소자(60)는 화소 전극(151), 액정(152), 및 공통 전극(153)을 갖는다.

[0295] 절연층(214) 위에 공통 전극(153)이 배치되어 있다. 또한 공통 전극(153)을 덮어서 절연층(215)이 형성되고, 절연층(215) 위에 화소 전극(151)이 형성되어 있다. 화소 전극(151)은 절연층(215), 절연층(214), 절연층(213), 절연층(212)에 형성된 개구를 통하여 트랜지스터(202)의 소스 또는 드레인의 한쪽과 전기적으로 접속되어 있다.

[0296] 화소 전극(151)은 빗살형의 상면 형상, 또는 슬릿이 형성된 상면 형상을 갖는다. 또한, 공통 전극(153)은 화소 전극(151)과 중첩시켜 배치되어 있다. 또한 착색층(131) 등과 중첩되는 영역에서, 공통 전극(153) 위에 화소 전극(151)이 배치되지 않은 부분을 갖는다.

[0297] 도 32에서는, 빗살형 또는 슬릿형의 상면 형상을 갖는 화소 전극(151)이 절연층(215)보다도 상층에 형성되고, 공통 전극(153)이 절연층(215)보다도 하층에 형성되어 있는 예를 도시하고 있다. 또한, 도 33에 도시한 바와 같이, 절연층(215)보다도 상층에 공통 전극(153)을 형성하고, 하층에 화소 전극(151)을 형성해도 된다. 이때, 절연층(215)보다도 하층에 형성되는 화소 전극(151)이 트랜지스터(202)의 소스 또는 드레인의 한쪽과 전기적으

로 접속하면 된다. 또한 절연층(215)보다도 상층에 형성되는 공통 전극(153)은 빗살형 또는 슬릿형의 상면 형상을 갖고 있으면 된다.

[0298] 또한 도 32에 있어서, 화소 전극(151)과 공통 전극(153)이 절연층(215)을 개재하여 적층되고, 여기에 용량 소자(203)가 형성되어 있다. 그 때문에 용량 소자를 별도로 형성할 필요가 없고, 화소의 개구율을 높일 수 있다.

[0299] 여기서, 공통 전극(153)으로서 가시광을 투과하는 도전성 재료를 사용함으로써 투과형의 액정 소자로 할 수 있다. 또한 화소 전극(151) 및 공통 전극(153)의 양쪽에 가시광을 투과하는 도전성 재료를 사용하면, 개구율을 보다 높일 수 있기 때문에 바람직하다.

[0300] 또한, 반사형의 액정 소자로 할 경우에는, 화소 전극(151) 및 공통 전극(153) 중 어느 하나, 또는 양쪽에, 가시광을 반사하는 재료를 사용하면 된다. 이 양쪽에 가시광을 반사하는 재료를 사용하면 개구율을 높일 수 있다. 또한, 공통 전극(153)에 가시광을 반사하는 재료를 사용하고, 화소 전극(151)에 가시광을 투과하는 재료를 사용해도 된다.

[0301] 또는, 화소 전극(151)에 가시광을 반사하는 재료를 사용하고, 공통 전극(153)에 가시광을 투과하는 재료를 사용함으로써 반투과형의 액정 소자를 실현해도 된다. 이때, 화소 전극(151)으로 반사한 광을 사용하는 반사 모드와, 화소 전극(151)에 형성된 슬릿을 통하여 투과하는 백라이트로부터의 광을 사용하는 투과 모드를 전환할 수 있다.

[0302] 또한, 횡전계 방식을 채용하는 경우, 배향막을 사용하지 않는 블루상을 나타내는 액정을 사용해도 된다. 블루상은 액정상의 하나이며, 콜레스테릭 액정을 승온해 가면, 콜레스테릭상으로부터 등방상으로 전이하기 직전에 발현되는 상이다. 블루상은 좁은 온도 범위에서밖에 발현되지 않기 때문에, 온도 범위를 개선하기 위하여 수 중량% 이상의 키랄제를 혼합시킨 액정 조성물을 액정층에 사용한다. 블루상을 나타내는 액정과 키랄제를 포함하는 액정 조성물은, 응답 속도가 짧고, 광학적 등방성이다. 또한, 블루상을 나타내는 액정과 키랄제를 포함하는 액정 조성물은, 배향 처리가 불필요해서, 시야각 의존성이 작다. 또한 배향막을 형성하지 않아도 되므로 러빙 처리도 불필요하게 되기 때문에, 러빙 처리에 의해 야기되는 정전 파괴를 방지할 수 있어, 제작 공정 중의 액정 표시 장치의 불량이나 파손을 경감할 수 있다.

[0303] 〔단면 구성예 3-3〕

[0304] 이하에서는, 상기 단면 구성예 3-1 및 3-2와는 다른 모드의 액정 소자가 적용된 터치 패널 모듈(10)의 단면 구성예에 대하여 설명한다. 또한 이하에서는, 상기와 중복되는 부분에 대해서는 설명을 생략하고, 상위점에 대하여 설명한다.

[0305] 도 34에는, 액정 소자(60)에 IPS 모드가 적용된 액정 소자를 사용한 경우의 예를 도시하고 있다. 액정 소자(60)는 화소 전극(151), 액정(152), 및 공통 전극(153)을 갖는다.

[0306] 화소 전극(151) 및 공통 전극(153)은 각각 절연층(214) 위에 형성되어 있다. 화소 전극(151) 및 공통 전극(153)은 각각 빗살형의 상면 형상을 갖고, 각각이 서로 맞물리도록 배치되어 있다. 화소 전극(151)과 공통 전극(153)은 동일한 도전막을 가공하여 형성되어 있는 것이 바람직하다. 또한, 도 34에서는 설명을 용이하게 하기 위하여 화소 전극(151)과 공통 전극(153)에 서로 다른 해칭 패턴을 부여하였다.

[0307] 이상이 단면 구성예 3에 관한 설명이다.

[0308] [단면 구성예 4]

[0309] 이하에서는, 표시 소자에 유기 EL 소자를 적용한 경우의, 본 발명의 일 형태의 터치 패널 모듈의 보다 상세한 단면 구성의 예에 대하여 설명한다. 또한, 상기와 중복되는 부분에 대해서는 설명을 생략하는 경우가 있다.

[0310] 〔단면 구성예 4-1〕

[0311] 도 35는, 터치 패널 모듈(10)의 단면 개략도이다. 도 35에서는, 도 1의 (A)에 있어서의 FPC(42)를 포함하는 영역, 회로(34)를 포함하는 영역, 표시부(32)를 포함하는 영역 등의 단면의 일례를 도시하고 있다. 여기서, 도 35에 도시하는 표시부(32)는 도 21에 도시하는 절단선 X1-X2에 대응하는 단면의 예를 도시하고 있다.

[0312] 기판(21)과, 기판(31)은, 접착층(141)에 의해 접합되어 있다. 또한 접착층(141)의 일부는, 발광 소자(40)를 밀봉하는 기능을 갖는다. 또한, 기판(21)의 외측의 면에는 편광판(130)을 갖는 것이 바람직하다.

[0313] 기판(21)에는, 배선(23) 및 배선(24)을 포함하는 터치 센서(22), 발광 소자(40), 트랜지스터(201), 트랜지스터

(202), 트랜지스터(205), 용량 소자(203), 접속부(204), 착색층(131), 배선(35) 등이 형성되어 있다. 발광 소자(40)는 화소 전극(111), EL층(102), 및 공통 전극(103)이 적층된 구조를 갖고 있다. 발광 소자(40)는 기판(21)측으로 광을 발하는 보텀 에미션형의 발광 소자이다.

[0314] 기판(21) 위에는, 절연층(211), 절연층(212), 절연층(213), 절연층(214), 절연층(215) 등의 절연층이 형성되어 있다. 절연층(211)은 그 일부가 각 트랜지스터의 게이트 절연층으로서 기능하고, 또한 다른 일부는 용량 소자(203)의 유전체로서의 기능을 갖는다. 절연층(212), 절연층(213), 및 절연층(214)은 각 트랜지스터나 용량 소자(203) 등을 덮어서 형성되어 있다. 절연층(214)은 평탄화층으로서의 기능을 갖는다. 또한, 여기에서는 트랜지스터 등을 덮는 절연층으로서, 절연층(212), 절연층(213), 절연층(214)의 3층을 갖는 경우를 기술하고 있지만, 이것에 한정되지 않고 4층 이상이어도 되고, 단층, 또는 2층이어도 된다. 또한 평탄화층으로서 기능하는 절연층(214)은 불필요하면 형성하지 않아도 된다. 절연층(215)은 화소 전극(111)의 단부나, 화소 전극(111)과 트랜지스터(205)를 전기적으로 접속하는 콘택트부 등을 덮어서 형성되어 있다. 절연층(215)은 평탄화층으로서 기능한다.

[0315] 또한, 트랜지스터(201), 트랜지스터(202), 및 트랜지스터(205)는 일부가 게이트로서 기능하는 도전층(221), 일부가 소스 전극 또는 드레인 전극으로서 기능하는 도전층(222), 반도체층(231)을 갖는다. 여기에서는, 동일한 도전막을 가공하여 얻어지는 복수의 층에 동일한 해칭 패턴을 부여하고 있다.

[0316] 도 35에서는, 용량 소자(203)가 트랜지스터(205)의 게이트 전극으로서 기능하는 도전층(221)의 일부와, 절연층(211)의 일부와, 트랜지스터(205)의 소스 전극 또는 드레인 전극으로서 기능하는 도전층(222)의 일부에 의해 구성되어 있는 예를 도시하고 있다.

[0317] 여기서, 트랜지스터(202)의 한 쌍의 도전층(222) 중, 용량 소자(203)와 전기적으로 접속되지 않은 쪽의 도전층(222)은 신호선의 일부로서 기능한다. 또한 트랜지스터(202)의 게이트 전극으로서 기능하는 도전층(221)은 주사선의 일부로서 기능한다.

[0318] 도 35에서는, 배선(23)이 도전층(222)과 동일한 도전막을 가공하여 형성되고, 배선(24)이 도전층(221)과 동일한 도전막을 가공하여 형성되어 있는 예를 도시하고 있다.

[0319] 또한 도 35에서는, 표시부(32)의 예로서, 하나의 부화소를 포함하는 단면을 도시하고 있다. 예를 들어 부화소는, 트랜지스터(202)와, 용량 소자(203)와, 트랜지스터(205)와, 발광 소자(40)와, 착색층(131)을 갖는다. 예를 들어, 착색층(131)을 선택적으로 형성하여 적색을 나타내는 부화소, 녹색을 나타내는 부화소, 청색을 나타내는 부화소를 배열함으로써 풀컬러의 표시를 행할 수 있다. 여기서, 트랜지스터(202), 용량 소자(203), 트랜지스터(205), 화소 전극(111), 및 배선 등에 의해 화소 회로(부화소 회로)가 구성되어 있다.

[0320] 도 35에서는, 트랜지스터(201), 트랜지스터(202), 및 트랜지스터(205)의 예로서, 하나의 게이트 전극을 형성하는 구성의 예를 나타냈지만, 채널이 형성되는 반도체층(231)을 2개의 게이트 전극으로 끼움 지지하는 구성을 적용해도 된다.

[0321] 절연층(214) 위에 화소 전극(111)이 형성되어 있다. 화소 전극(111)은 절연층(214), 절연층(213), 절연층(212) 등에 형성된 개구를 통하여, 트랜지스터(205)의 소스 또는 드레인의 한쪽과 전기적으로 접속되어 있다. 또한 트랜지스터(205)의 소스 또는 드레인의 다른쪽은, 용량 소자(203)와 전기적으로 접속되어 있다.

[0322] 또한 절연층(213) 위에 착색층(131)이 형성되어 있다. 착색층(131)은 발광 소자(40)와 중첩시켜 배치되어 있다. 또한 착색층(131)을 덮고, 평탄화층으로서 기능하는 절연층(214)이 형성되어 있다. 절연층(214)으로 착색층(131)을 덮음으로써, 화소 전극(111)의 표면을 개략 평탄하게 할 수 있기 때문에 바람직하다.

[0323] 발광 소자(40)에 있어서, 화소 전극(111)은 가시광을 투과하는 기능을 갖고, 공통 전극(103)은 가시광을 반사하는 기능을 갖는다. 이와 같은 구성에 의해, 발광 소자(40)를 지지하는 기판(21)측으로 광을 발하는 보텀 에미션형의 발광 소자로 할 수 있다. 또한, 화소 전극(111) 및 공통 전극(103)의 양쪽이 가시광을 투과하는 기능을 가짐으로써, 듀얼 에미션형의 발광 소자로 해도 된다.

[0324] 또한, 도 35에서는, 발광 소자(40)로서 백색을 나타내는 발광 소자를 적절하게 사용할 수 있다. 이렇게 함으로써, 다른 부화소의 사이에 발광 소자(40)를 구분 제작할 필요가 없기 때문에, 극히 고정밀의 터치 패널을 실현할 수 있다. 이때, 발광 소자(40)로부터의 광은 착색층(131)을 투과할 때에 특정한 파장 영역 이외의 광이 착색층(131)에 의해 흡수된다. 이에 의해, 취출되는 광은 예를 들어 적색을 나타내는 광이 된다.

[0325] 여기서, 편광판(130)으로서 원편광판을 사용하는 것이 바람직하다. 특히 도 35에 도시한 바와 같이, 기판(21)

측을 표시면측으로 한 경우, 터치 센서를 구성하는 배선(23), 배선(24)이 외광을 반사하여, 그 반사광이 시인되어버리는 경우가 있다. 이때, 편광판(130)에 원편광판을 사용함으로써 반사를 억제할 수 있다.

[0326] 도 36은, 중공 밀봉 구조를 갖는 터치 패널 모듈(10)의 단면 구성예를 도시하고 있다.

[0327] 도 36에서는, 접착층(141)이 발광 소자(40)를 덮지 않고, 기판(31)의 외주부에 배치되어 있는 예를 도시하고 있다. 또한 공통 전극(103)과 기판(31) 사이에 공간(142)을 갖는다.

[0328] 공간(142)은 공기가 충전되어 있어도 되지만, 희가스나 질소 가스 등의 불활성 가스가 충전되어 있는 것이 바람직하다. 또한, 정상 상태에 있어서 공간(142)이 대기압에 대하여 감압이면, 사용 환경(예를 들어 기압이나 온도)에 따라 공간(142)이 팽창하여, 기판(31) 또는 기판(21)이 부풀어버리는 것을 억제할 수 있다. 한편, 공간(142)이 대기압에 대하여 양압이면, 수분 등의 불순물이 기판(31), 기판(21), 접착층(141), 또는 이 간극으로부터 공간(142)으로 확산되는 것을 억제할 수 있다.

[0329] 또한, 도 36에서는, 기판(31)과 공통 전극(103) 사이에 건조제(143)를 갖는 예를 도시하고 있다. 이때, 기판(31)의 적어도 표시부(32)와 중첩되는 부분의 두께가 외주부보다도 얇게 형성되어 있으면, 터치 패널 모듈(10)의 두께를 두껍게 하지 않고 건조제(143)를 적용할 수 있다.

[0330] 건조제(143)로서는, 예를 들어, 알칼리 토금속의 산화물(산화칼슘이나 산화바륨 등)과 같이, 화학 흡착에 의해 수분을 흡착하는 물질을 사용할 수 있다. 또는, 제올라이트나 실리카 겔 등과 같이, 물리 흡착에 의해 수분을 흡착하는 물질을 사용해도 된다.

[0331] 이상이 단면 구성예 4-1에 관한 설명이다.

[0332] 〔단면 구성예 4-2〕

[0333] 도 37은, 착색층(131)을 다른 기판에 형성한 예를 도시하고 있다.

[0334] 도 37에 있어서, 기판(161) 위에는 착색층(131)과, 차광층(132)이 형성되어 있다. 또한 기판(161)은 접착층(251)에 의해 기판(21)과 접착되어 있다.

[0335] 착색층(131)은 적어도 발광 소자(40)와 중첩되는 위치에 형성되어 있다. 또한 차광층(132)은 배선(23), 배선(24), 트랜지스터(202), 트랜지스터(205), 용량 소자(203), 트랜지스터(201) 등과 중첩되는 위치에 형성되어 있다.

[0336] 차광층(132)은 가시광을 차광하는 기능을 갖는다.

[0337] 이러한 구성으로 함으로써, 기판(21)측을 표시면으로 한 경우에도, 배선(23), 배선(24) 등의 외광 반사를 억제할 수 있어, 콘트라스트를 향상시킬 수 있다.

[0338] 또한 이때, 기판(161)은 기판(21) 등을 보호하기 위한 보호 기판으로서 사용할 수도 있다. 그 경우, 그 기판 위에 보호층(세라믹 코팅 등)을 형성하는 것이 바람직하다. 보호층은, 예를 들어 산화실리콘, 산화알루미늄, 산화이트륨, 이트리아 안정화 지르코니아(YSZ) 등의 무기 절연 재료를 사용할 수 있다. 또한, 그 기판에 강화 유리를 사용해도 된다. 강화 유리는, 이온 교환법이나 풍냉 강화법 등에 의해 물리적, 또는 화학적인 처리가 실시되어, 그 표면에 압축 응력을 가한 것을 사용할 수 있다.

[0339] 도 38은, 기판(21)의 배선(23) 등이 형성되는 면과는 반대측에 착색층(131) 및 차광층(132)을 형성한 예를 도시하고 있다.

[0340] 이때, 착색층(131)이나 차광층(132)을 보호하기 위해서, 접착층(251)에 의해 기판(162)을 형성해도 된다.

[0341] 〔단면 구성예 4-3〕

[0342] 도 39는, 부화소마다 발광 소자(40)를 구분 제작한 경우의 단면 구성의 일례를 도시하고 있다.

[0343] 도 35 등에서는, EL층(102)이 균일하게 형성되어 있었던 것에 비해, 도 39에서 도시하는 EL층(102)은 섬형의 상면 형상을 갖는다.

[0344] 도 39에서 도시하는 예에서는, EL층(102)을 부화소마다 구분 제작하는 것이 가능하기 때문에, 하나의 부화소에 형성되는 발광 소자(40)는 인접하는 부화소와는 상이한 색을 나타내는 발광 소자로 할 수 있다. 따라서, 착색층(131)을 형성하지 않아도 풀컬러의 표시를 행할 수 있다.

[0345] 〔단면 구성예 4-4〕

[0346] 도 40은, 톱 에미션형의 발광 소자를 적용한 경우의 예를 도시하고 있다.

[0347] 도 40에 도시하는 발광 소자(40)는 기판(31)측으로 광을 발한다. 그 때문에 기판(31)측이 표시면측 또한 터치 면측이 된다. 또한 편광판(130)은 기판(31)의 외측의 면에 위치하고 있다.

[0348] 발광 소자(40)의 화소 전극(111)은 가시광을 반사하는 기능을 갖는다. 또한 공통 전극(103)은 가시광을 차광하는 기능을 갖는다.

[0349] 기판(31)에는, 착색층(131), 차광층(132) 등이 형성되어 있다.

[0350] 또한 도 40에서는, 기판(31)측에 스페이서(124)가 형성되어 있는 예를 도시하고 있다. 스페이서(124)는 기판(21)과 기판(31)과의 거리를 조정하는 기능을 갖는다. 도 40에서는, 스페이서(124)와, 공통 전극(103) 또는 절연층(215) 사이에 간극이 있는 경우를 도시하고 있지만, 이들이 접하고 있어도 된다. 또한 여기에서는, 스페이서(124)를 기판(31)측에 형성하는 구성을 나타냈지만, 기판(21)측(예를 들어 절연층(215) 위)에 형성해도 된다. 또는, 스페이서(124) 대신에 입상의 스페이서를 사용해도 된다. 입상의 스페이서로서는, 실리카 등의 재료를 사용할 수도 있지만, 유기 수지나 고무 등의 탄성을 갖는 재료를 사용하는 것이 바람직하다. 이때, 입상의 스페이서는 상하 방향으로 찌부러진 형상으로 되는 경우가 있다.

[0351] 도 40에 도시하는 바와 같이 톱 에미션형의 발광 소자(40)를 적용한 경우, 화소 전극(111)이 트랜지스터(202), 트랜지스터(205), 용량 소자(203) 등을 덮어서 형성할 수 있다. 그로 인해, 화소의 개구율을 높게 할 수 있기 때문에 바람직하다.

[0352] 도 40에 있어서, 공통 전극(103)이 개구부를 갖고 있는 예를 도시하고 있다. 그 개구부는, 배선(23)이나 배선(24)과 중첩시켜 배치된다. 이와 같이, 기판(31)측을 터치면으로 한 경우에도, 터치면과 배선(23) 또는 배선(24) 사이에, 소정의 전위가 공급될 수 있는 도전층이 위치하지 않는 영역을 형성하는 것이 바람직하다. 이에 의해, 그 도전층에 의해 배선(23) 또는 배선(24)으로부터의 전계가 차폐되는 경우가 없고, 터치 등의 조작에 의해 배선(23)과 배선(24) 간의 용량의 크기의 변화를 크게 할 수 있기 때문에, 검지 감도를 높일 수 있다.

[0353] 또한 이때, 배선(23)이나 배선(24)과 중첩되는 위치에 EL층(102)이 위치하지 않는 영역을 형성하는 것이 바람직하다. 또한 이때 특히, EL층(102)의 단부가 공통 전극(103)에 덮이도록 배치하면, EL층(102)이 노출되지 않기 때문에, 신뢰성을 높일 수 있다.

[0354] 또한, 복수의 개구를 갖는 차광층(132)이 표시부(32)에 걸쳐서 균일하게 형성되는 경우, 차광층(132)은 절연성을 갖고 있는 것이 바람직하다. 배선(23) 또는 배선(24)과 중첩되는 차광층(132)이 절연성을 가짐으로써, 배선(23) 또는 배선(24)으로부터의 전계가 차광층(132)에 의해 차폐되는 경우가 없기 때문에, 검지 감도를 향상시킬 수 있다.

[0355] 〔변형예〕

[0356] 도 41은, 한 쌍의 기판에 가요성을 갖는 기판(171), 기판(172)을 사용한 터치 패널 모듈(10)의 단면 구성예를 도시한다. 도 41에 도시하는 터치 패널 모듈(10)은 표시면의 일부를 구부릴 수 있다.

[0357] 도 41에서는, 상기 기판(21) 대신에 기판(171), 접착층(251), 및 절연층(216)을 갖는다. 또한, 상기 기판(31) 대신에 기판(172)을 갖는다.

[0358] 절연층(216)의 한쪽 면 위에 도전층(221)이나 절연층(211)이 형성되어 있다. 또한 절연층(216)의 반대측의 면에는, 기판(171)이 접착층(251)에 의해 부착되어 있다.

[0359] 기판(171), 기판(172)은 각각 가요성을 갖는 재료를 사용할 수 있다. 또한, 기판(171), 기판(172)은 터치 패널 모듈(10)의 표면을 보호하기 위한 보호층으로서의 기능을 갖고 있어도 된다. 또한 기판(171), 기판(172)은 각 트랜지스터, 발광 소자, 또는 배선 등을 지지하는 기능을 갖고 있지 않아도 된다.

[0360] 절연층(216)은 물이나 수소 등의 불순물이 확산되는 것을 억제하는 기능을 갖는 것이 바람직하다.

[0361] 또한, 도 41에 도시하는 예에서는, 공통 전극(103)을 덮어서 절연층(217)이 형성된 예를 도시하고 있다. 절연층(217)은 공통 전극(103)이나 EL층(102) 등에 물 등의 불순물이 확산되는 것을 억제하는 기능을 갖는다.

[0362] 특히 도 41에 도시한 바와 같이, 공통 전극(103)이 EL층(102)의 단부를 덮어서 형성되고, 절연층(217)이 공통

전극(103)의 단부를 덮어서 형성되어 있는 것이 바람직하다. 이에 의해, 더 효과적으로 공통 전극(103)이나 EL 층(102)에 불순물이 확산되는 것을 억제할 수 있다.

[0363] 도 41에 도시하는 터치 패널 모듈(10)은 절연층(216) 및 절연층(217)에 의해, 각 트랜지스터나 발광 소자(40)가 끼워진 구성을 갖고 있다. 이에 의해, 기판(171), 기판(172), 접착층(251), 접착층(141) 등에 물이나 수소 등의 불순물이 확산되기 쉬운 재료를 사용한 경우에도, 이들보다도 내측(각 트랜지스터 또는 발광 소자(40)측)에 위치하는 절연층(216)이나 절연층(217)에 의해 이들 불순물이 확산되는 것을 억제할 수 있기 때문에, 신뢰성을 높일 수 있다.

[0364] 도 42는, 발광 소자(40)에 톱 에미션형의 발광 소자를 적용한 경우의 예를 도시하고 있다. 도 42에서는, 도 40에 있어서의 기판(31) 대신에, 절연층(218), 접착층(252), 및 기판(172)을 갖는다. 또한, 기판(21) 대신에, 기판(171), 접착층(251), 및 절연층(216)을 갖는다.

[0365] 착색층(131), 차광층(132), 스페이서(124) 등은 절연층(218)의 한쪽 면측에 형성되어 있다. 또한, 절연층(218)의 다른쪽 면측에는, 접착층(252)에 의해 기판(172)이 부착되어 있다.

[0366] 절연층(218)은 절연층(216)과 마찬가지로, 물 등의 불순물이 확산되기 어려운 재료를 사용하는 것이 바람직하다.

[0367] 이와 같이, 배리어층으로서 기능하는 절연층(216)과 절연층(217) 사이에 발광 소자(40)나 각 트랜지스터 등을 끼워 넣음으로써 신뢰성이 높은 터치 패널 모듈(10)을 실현할 수 있다.

[0368] 이상이 변형예에 관한 설명이다.

[0369] 〔제작 방법예〕

[0370] 여기서, 가요성을 갖는 터치 패널을 제작하는 방법에 대하여 설명한다.

[0371] 여기에서는 편의상, 화소나 회로를 포함하는 구성, 컬러 필터 등의 광학 부재를 포함하는 구성, 터치 센서를 구성하는 전극이나 배선을 포함하는 구성 등을 소자층이라 칭하기로 한다. 소자층은 예를 들어 표시 소자를 포함하고, 표시 소자 이외에 표시 소자와 전기적으로 접속되는 배선, 화소나 회로에 사용하는 트랜지스터 등의 소자를 구비하고 있어도 된다.

[0372] 또한 여기에서는, 소자층이 형성되는 절연 표면을 구비하는 지지체(예를 들어 도 41, 도 42에 있어서의 기판(171) 또는 기판(172))를 기판이라 칭하기로 한다.

[0373] 가요성을 갖는 절연 표면을 구비하는 기판 위에 소자층을 형성하는 방법으로서는, 기판 위에 직접 소자층을 형성하는 방법과, 기판과는 다른 지지 기재 위에 소자층을 형성한 후, 소자층과 지지 기재를 박리하여 소자층을 기판에 전치하는 방법이 있다.

[0374] 기판을 구성하는 재료가, 소자층의 형성 공정에 가해지는 열에 대하여 내열성을 갖는 경우에는, 기판 위에 직접 소자층을 형성하면 공정이 간략화되기 때문에 바람직하다. 이때, 기판을 지지 기재에 고정한 상태에서 소자층을 형성하면, 장치 내, 및 장치 간에 있어서의 반송이 용이해지기 때문에 바람직하다.

[0375] 또한, 소자층을 지지 기재 위에 형성한 후에, 기판에 전치하는 방법을 사용하는 경우, 먼저 지지 기재 위에 박리층과 절연층을 적층하고, 그 절연층 위에 소자층을 형성한다. 계속해서, 지지 기재와 소자층을 박리하고, 기판에 전치한다. 이때, 지지 기재와 박리층의 계면, 박리층과 절연층의 계면, 또는 박리층 중에서 박리가 발생하는 재료를 선택하면 된다.

[0376] 예를 들어 박리층으로서 텅스텐 등의 고융점 금속 재료를 포함하는 층과 그 금속 재료의 산화물을 포함하는 층을 적층하여 사용하고, 박리층 위의 절연층으로서, 질화실리콘, 산화질화실리콘, 또는 질화산화실리콘 등을 복수 적층한 층을 사용하는 것이 바람직하다. 고융점 금속 재료를 사용하면, 소자층의 형성 공정의 자유도가 높아지기 때문에 바람직하다.

[0377] 박리는, 기계적인 힘을 가하는 것이나, 박리층을 에칭하는 것, 또는 박리 계면의 일부에 액체를 적하하여 박리 계면 전체에 침투시키는 것 등에 의해 박리를 행해도 된다. 또는, 열팽창의 차이를 이용하여 박리 계면에 열을 가함으로써 박리를 행해도 된다.

[0378] 또한, 지지 기재와 절연층의 계면에서 박리가 가능한 경우에는, 박리층을 형성하지 않아도 된다. 예를 들어, 지지 기재로서 유리를 사용하고, 절연층으로서 폴리이미드 등의 유기 수지를 사용할 수 있다. 이때, 레이저광

등을 사용하여 유기 수지의 일부를 국소적으로 가열하는 것, 또는 예리한 부재에 의해 물리적으로 유기 수지의 일부를 절단, 또는 관통하는 것 등에 의해 박리의 기점을 형성하고, 유리와 절연층의 계면에서 박리를 행해도 된다. 또는, 지지 기재와 유기 수지를 포함하는 절연층의 사이에 금속층을 형성하고, 그 금속층에 전류를 흘려서 그 금속층을 가열함으로써, 그 금속층과 절연층의 계면에서 박리를 행해도 된다. 또는, 지지 기재와 유기 수지를 포함하는 절연층의 사이에, 광을 흡수하는 재료(금속, 반도체, 절연체 등)의 층을 형성하고, 그 층에 레이저광 등의 광을 조사하여 국소적으로 가열함으로써 박리의 기점을 형성해도 된다. 여기에서 기술된 방법에 있어서, 유기 수지를 포함하는 절연층은 기판으로서 사용할 수 있다.

[0379] 예를 들어, 도 41에 도시하는 구성의 경우, 제1 지지 기재 위에 제1 박리층, 절연층(216)을 순서대로 형성한 후에, 그것보다도 상층의 구조물을 형성한다. 계속해서, 제1 지지 기재와 기판(172)을 접착층(141)에 의해 접합한다. 그 후, 제1 박리층과 절연층(216)의 계면에서 박리함으로써 제1 지지 기재 및 제1 박리층을 제거하고, 절연층(216)과 기판(171)을 접착층(251)에 의해 접합한다.

[0380] 또한 예를 들어, 도 42에 도시하는 구성의 경우, 제1 지지 기재 위에 제1 박리층, 절연층(216)을 순서대로 형성한 후에, 그것보다도 상층의 구조물을 형성한다. 또한 이것과는 별도로, 제2 지지 기재 위에 제2 박리층, 절연층(218)을 순서대로 형성한 후에, 그것보다도 상층의 구조물을 형성한다. 계속해서, 제1 지지 기재와 제2 지지 기재를 접착층(141)에 의해 접합한다. 그 후, 제2 박리층과 절연층(218)의 계면에서 박리함으로써 제2 지지 기재 및 제2 박리층을 제거하고, 절연층(218)과 기판(172)을 접착층(252)에 의해 접합한다. 또한, 제1 박리층과 절연층(216)의 계면에서 박리함으로써 제1 지지 기재 및 제1 박리층을 제거하고, 절연층(216)과 기판(171)을 접착층(251)에 의해 접합한다. 또한, 박리 및 접합은 어느 쪽을 먼저 행해도 된다.

[0381] 이상이 가요성을 갖는 터치 패널을 제작하는 방법에 관한 설명이다.

[0382] [각 구성 요소에 대해서]

[0383] 이하에서는, 상기에 기술하는 각 구성 요소에 대하여 설명한다.

[0384] 〔기판〕

[0385] 터치 패널이 갖는 기판에는, 평탄면을 갖는 재료를 사용할 수 있다. 표시 소자로부터의 광을 취출하는 측의 기판에는, 그 광을 투과하는 재료를 사용한다. 예를 들어, 유리, 석영, 세라믹, 사파이어, 유기 수지 등의 재료를 사용할 수 있다.

[0386] 두께가 얇은 기판을 사용함으로써 터치 패널의 경량화, 박형화를 도모할 수 있다. 또한, 가요성을 갖는 정도의 두께 기판을 사용함으로써 가요성을 갖는 터치 패널을 실현할 수 있다.

[0387] 유리로서는, 예를 들어, 무알칼리 유리, 바륨 붕규산 유리, 알루미노 붕규산 유리 등을 사용할 수 있다.

[0388] 또한, 발광을 취출하지 않는 측의 기판은, 투광성을 갖고 있지 않아도 되기 때문에, 상기에 예를 든 기판의 이외에, 금속 기판 등을 사용할 수도 있다. 금속 재료나 합금 재료는 열전도성이 높고, 기판 전체에 열을 용이하게 전도할 수 있기 때문에, 터치 패널의 국소적인 온도 상승을 억제할 수 있어 바람직하다. 가요성이나 굽힘성을 얻기 위해서는, 금속 기판의 두께는, 10㎛ 이상 200㎛ 이하가 바람직하고, 20㎛ 이상 50㎛ 이하인 것이 보다 바람직하다.

[0389] 금속 기판을 구성하는 재료로서는, 특별히 한정은 없지만, 예를 들어, 알루미늄, 구리, 니켈 등의 금속, 또는 알루미늄 합금 또는 스테인리스 등의 합금 등을 적절하게 사용할 수 있다.

[0390] 또한, 금속 기판의 표면을 산화시키거나, 또는 표면에 절연막을 형성하는 등에 의해, 절연 처리가 실시된 기판을 사용해도 된다. 예를 들어, 스핀 코팅법이나 침지법 등의 도포법, 전착법, 증착법, 또는 스퍼터링법 등을 사용하여 절연막을 형성해도 되고, 산소 분위기에서 방치하거나 또는 가열하는 것 이외에, 양극 산화법 등에 의해, 기판의 표면에 산화막을 형성해도 된다.

[0391] 가요성 및 가시광에 대한 투과성을 갖는 재료로서는, 예를 들어, 가요성을 갖는 정도의 두께의 유리나, 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN) 등의 폴리에스테르 수지, 폴리아크릴로니트릴 수지, 폴리이미드 수지, 폴리메틸메타크릴레이트 수지, 폴리카르보네이트(PC) 수지, 폴리에테르술폰(PES) 수지, 폴리아미드 수지, 시클로올레핀 수지, 폴리스티렌 수지, 폴리아미드이미드 수지, 폴리염화비닐 수지, 폴리테트라플루오로에틸렌(PTFE) 수지 등을 들 수 있다. 특히, 열팽창 계수가 낮은 재료를 사용하는 것이 바람직하고, 예를 들어, 열팽창 계수가 30×10^{-6}/K 이하인 폴리아미드이미드 수지, 폴리이미드 수지, PET 등을 적절하게 사용할 수

있다. 또한, 섬유체에 수지를 함침한 기판(프리프레그라고도 기재한다)이나, 무기 필러를 유기 수지에 섞어서 열팽창 계수를 낮춘 기판을 사용할 수도 있다. 이러한 재료를 사용한 기판은 중량이 가볍기 때문에, 그 기판을 사용한 터치 패널도 경량으로 할 수 있다.

[0392] 상기 재료 중에 섬유체가 포함되어 있는 경우, 섬유체는 유기 화합물 또는 무기 화합물의 고강도 섬유를 사용한다. 고강도 섬유란, 구체적으로는 인장 탄성률 또는 영률이 높은 섬유를 말하고, 대표예로서는, 폴리비닐알코올계 섬유, 폴리에스테르계 섬유, 폴리아미드계 섬유, 폴리에틸렌계 섬유, 아라미드계 섬유, 폴리파라페닐렌벤조비스옥사졸 섬유, 유리 섬유, 또는 탄소 섬유를 들 수 있다. 유리 섬유로서는, E 유리, S 유리, D 유리, Q 유리 등을 사용한 유리 섬유를 들 수 있다. 이들은, 직포 또는 부직포의 상태에서 사용하고, 이 섬유체에 수지를 함침시켜 수지를 경화시킨 구조물을 가요성을 갖는 기판으로서 사용해도 된다. 가요성을 갖는 기판으로서, 섬유체와 수지를 포함하는 구조물을 사용하면, 굽힘이나 국소적 가압에 의한 파손에 대한 신뢰성이 향상되기 때문에 바람직하다.

[0393] 가요성을 갖는 기판에, 터치 패널의 표면을 흠집 등으로부터 보호하는 하드 코팅층(예를 들어, 질화실리콘층 등)이나, 가압을 분산 가능한 재질의 층(예를 들어, 아라미드 수지층 등) 등이 적층되어 있어도 된다. 또한, 수분 등에 의한 표시 소자의 수명 저하 등을 억제하기 위해서, 가요성을 갖는 기판에 투수성이 낮은 절연막이 적층되어 있어도 된다. 예를 들어, 질화실리콘, 산화질화실리콘, 산화알루미늄, 질화알루미늄 등의 무기 절연 재료를 사용할 수 있다.

[0394] 기판은, 복수의 층을 적층하여 사용할 수도 있다. 특히, 유리층을 갖는 구성으로 하면, 물이나 산소에 대한 배리어성을 향상시켜, 신뢰성이 높은 터치 패널로 할 수 있다. 또한, 가요성을 가질 정도로 얇은 유리, 금속 등을 기판에 사용할 수도 있다. 또한, 유리와 수지 재료가 접합된 복합 재료를 사용해도 된다.

[0395] 예를 들어, 표시 소자에 가까운 측으로부터 유리층, 접착층, 및 유기 수지층을 적층한 기판을 사용할 수 있다. 그 유리층의 두께로서는 20㎛ 이상 200㎛ 이하, 바람직하게는 25㎛ 이상 100㎛ 이하로 한다. 이러한 두께의 유리층은, 물이나 산소에 대한 높은 배리어성과 가요성을 동시에 실현할 수 있다. 또한, 유기 수지층의 두께로서는, 10㎛ 이상 200㎛ 이하, 바람직하게는 20㎛ 이상 50㎛ 이하로 한다. 이러한 유기 수지층을 형성함으로써, 유리층의 깨짐이나 크랙을 억제하여, 기계적 강도를 향상시킬 수 있다. 이러한 유리 재료와 유기 수지의 복합 재료를 기판에 적용함으로써, 극히 신뢰성이 높은 플렉시블한 터치 패널로 할 수 있다.

[0396] 〔트랜지스터〕

[0397] 트랜지스터는, 게이트 전극으로서 기능하는 도전층과, 반도체층과, 소스 전극으로서 기능하는 도전층과, 드레인 전극으로서 기능하는 도전층과, 게이트 절연층으로서 기능하는 절연층을 갖는다. 상기에서는, 보텀 게이트 구조의 트랜지스터를 적용한 경우를 도시하고 있다.

[0398] 또한, 본 발명의 일 형태의 터치 패널이 갖는 트랜지스터의 구조는 특별히 한정되지 않는다. 예를 들어, 플래너형의 트랜지스터로 해도 되고, 스태거형의 트랜지스터로 해도 되고, 역스태거형의 트랜지스터로 해도 된다. 또한, 톱 게이트형 또는 보텀 게이트형 중 어느 트랜지스터 구조로 해도 된다. 또는, 채널의 상하에 게이트 전극이 형성되어 있어도 된다.

[0399] 트랜지스터에 사용하는 반도체 재료의 결정성에 대해서도 특별히 한정되지 않고 비정질 반도체, 결정성을 갖는 반도체(미결정 반도체, 다결정 반도체, 단결정 반도체, 또는 일부에 결정 영역을 갖는 반도체) 중 어느 것을 사용해도 된다. 결정성을 갖는 반도체를 사용하면, 트랜지스터 특성의 열화를 억제할 수 있기 때문에 바람직하다.

[0400] 또한, 트랜지스터에 사용하는 반도체 재료로서는, 예를 들어, 제14족의 원소(실리콘, 게르마늄 등), 화합물 반도체 또는 산화물 반도체를 반도체층에 사용할 수 있다. 대표적으로는, 실리콘을 포함하는 반도체, 갈륨 비소를 포함하는 반도체 또는 인듐을 포함하는 산화물 반도체 등을 적용할 수 있다.

[0401] 특히 실리콘보다도 밴드갭이 넓은 산화물 반도체를 적용하는 것이 바람직하다. 실리콘보다도 밴드갭이 넓고, 또한 캐리어 밀도가 작은 반도체 재료를 사용하면, 트랜지스터의 오프 상태에 있어서의 전류를 저감할 수 있기 때문에 바람직하다.

[0402] 특히, 반도체층으로서, 복수의 결정부를 갖고, 그 결정부는 c축이 반도체층의 피형성면, 또는 반도체층의 상면에 대하여 개략 수직으로 배향되고, 또한 인접하는 결정부 간에는 입계를 확인할 수 없는 산화물 반도체(CAAC-OS(C-Axis Aligned Crystalline Oxide Semiconductor, 또는, C-Axis Aligned and A-B-plane Anchored

Crystalline Oxide Semiconductor)라고도 칭한다)를 사용하는 것이 바람직하다.

[0403] 이러한 산화물 반도체는, 결정립계를 갖지 않기 때문에 표시 패널을 만곡시켰을 때의 응력에 의해 산화물 반도체막에 크랙이 발생해버리는 것이 억제된다. 따라서, 가요성을 갖고, 만곡시켜서 사용하는 터치 패널 등에 이러한 산화물 반도체를 적절하게 사용할 수 있다.

[0404] 또한 반도체층으로서 이러한 결정성을 갖는 산화물 반도체를 사용함으로써 전기 특성의 변동이 억제되어, 신뢰성이 높은 트랜지스터를 실현할 수 있다.

[0405] 또한, 실리콘보다도 밴드갭이 넓은 산화물 반도체를 사용한 트랜지스터는, 그 낮은 오프 전류에 의해, 트랜지스터와 직렬로 접속된 용량 소자에 축적된 전하를 장기간에 걸쳐서 유지하는 것이 가능하다. 이러한 트랜지스터를 화소에 적용함으로써, 각 화소의 계조를 유지하면서, 구동 회로를 정지하는 것도 가능하게 된다. 그 결과, 극히 소비 전력이 저감된 표시 장치를 실현할 수 있다.

[0406] 반도체층은, 예를 들어 적어도 인듐, 아연 및 M(알루미늄, 티타늄, 갈륨, 게르마늄, 이트륨, 지르코늄, 란탄, 세륨, 주석, 네오디뮴 또는 하프늄 등의 금속)을 포함하는 In-M-Zn 산화물로 표기되는 막을 포함하는 것이 바람직하다. 또한, 그 산화물 반도체를 사용한 트랜지스터의 전기 특성 변동을 저감시키기 위해서, 그들과 함께, 스테빌라이저를 포함하는 것이 바람직하다.

[0407] 스테빌라이저로서는, 상기 M으로 기재된 금속을 포함하여, 예를 들어, 갈륨, 주석, 하프늄, 알루미늄, 또는 지르코늄 등이 있다. 또한, 다른 스테빌라이저로서는, 란타노이드인, 란탄, 세륨, 프라세오디뮴, 네오디뮴, 사마륨, 유로퓸, 가돌리늄, 테르븀, 디스프로슘, 홀뮴, 에르븀, 툴륨, 이테르븀, 루테튬 등이 있다.

[0408] 반도체층을 구성하는 산화물 반도체로서, 예를 들어, In-Ga-Zn계 산화물, In-Al-Zn계 산화물, In-Sn-Zn계 산화물, In-Hf-Zn계 산화물, In-La-Zn계 산화물, In-Ce-Zn계 산화물, In-Pr-Zn계 산화물, In-Nd-Zn계 산화물, In-Sm-Zn계 산화물, In-Eu-Zn계 산화물, In-Gd-Zn계 산화물, In-Tb-Zn계 산화물, In-Dy-Zn계 산화물, In-Ho-Zn계 산화물, In-Er-Zn계 산화물, In-Tm-Zn계 산화물, In-Yb-Zn계 산화물, In-Lu-Zn계 산화물, In-Sn-Ga-Zn계 산화물, In-Hf-Ga-Zn계 산화물, In-Al-Ga-Zn계 산화물, In-Sn-Al-Zn계 산화물, In-Sn-Hf-Zn계 산화물, In-Hf-Al-Zn계 산화물을 사용할 수 있다.

[0409] 또한, 여기서, In-Ga-Zn계 산화물이란, In과 Ga와 Zn을 주성분으로서 갖는 산화물이라고 하는 의미이며, In과 Ga와 Zn의 비율은 묻지 않는다. 또한, In과 Ga와 Zn 이외의 금속 원소가 들어 있어도 된다.

[0410] 또한, 반도체층과, 도전층은, 상기 산화물 중, 동일한 금속 원소를 갖고 있어도 된다. 반도체층과, 도전층을 동일한 금속 원소로 함으로써, 제조 비용을 저감시킬 수 있다. 예를 들어, 동일한 금속 조성의 금속 산화물 타깃을 사용함으로써 제조 비용을 저감시킬 수 있다. 또한 반도체층과 도전층을 가공할 때의 에칭 가스 또는 에칭액을 공통으로 사용할 수 있다. 단, 반도체층과, 도전층은, 동일한 금속 원소를 갖고 있어도, 조성이 상이한 경우가 있다. 예를 들어, 트랜지스터 및 용량 소자의 제작 공정 중에, 막 중의 금속 원소가 탈리되어, 상이한 금속 조성이 되는 경우가 있다.

[0411] 또한, 반도체층이 In-M-Zn 산화물일 때, Zn 및 O를 제외한 In과 M의 원자수 비율은, In 및 M의 합을 100atomic%라 했을 때, 바람직하게는 In이 25atomic%보다 높고, M이 75atomic% 미만, 더욱 바람직하게는 In이 34atomic%보다 높고, M이 66atomic% 미만으로 한다.

[0412] 반도체층은, 에너지갭이 2eV 이상, 바람직하게는 2.5eV 이상, 보다 바람직하게는 3eV 이상이다. 이와 같이, 에너지갭이 넓은 산화물 반도체를 사용함으로써 트랜지스터의 오프 전류를 저감할 수 있다.

[0413] 반도체층의 두께는, 3nm 이상 200nm 이하, 바람직하게는 3nm 이상 100nm 이하, 더욱 바람직하게는 3nm 이상 50nm 이하로 한다.

[0414] 반도체층이 In-M-Zn 산화물인 경우, In-M-Zn 산화물을 성막하기 위하여 사용하는 스퍼터링 타깃의 금속 원소의 원자수비는, In≥M, Zn≥M을 만족하는 것이 바람직하다. 이러한 스퍼터링 타깃의 금속 원소의 원자수비로서, In:M:Zn=1:1:1, In:M:Zn=1:1:1.2, In:M:Zn=3:1:2, In:M:Zn=4:2:3이 바람직하다. 또한, 성막되는 반도체층의 원자수비는 각각, 오차로서 상기 스퍼터링 타깃에 포함되는 금속 원소의 원자수비의 플러스 마이너스 40%의 변동을 포함한다.

[0415] 반도체층으로서는, 캐리어 밀도가 낮은 산화물 반도체막을 사용한다. 예를 들어, 반도체층은, 캐리어 밀도가 1×10^{17}개/㎤ 이하, 바람직하게는 1×10^{15}개/㎤ 이하, 더욱 바람직하게는 1×10^{13}개/㎤ 이하, 보다 바람직하게는 1

$\times 10^{11}$개/㎤ 이하의 산화물 반도체막을 사용할 수 있다. 그러한 산화물 반도체를, 고순도 진성 또는 실질적으로 고순도 진성의 산화물 반도체라 칭한다. 이에 의해 불순물 농도가 낮고, 결함 준위 밀도가 낮기 때문에, 안정적인 특성을 갖는 산화물 반도체라고 할 수 있다.

[0416] 또한, 이들에 한정되지 않고, 필요로 하는 트랜지스터의 반도체 특성 및 전기 특성(전계 효과 이동도, 역치 전압 등)에 따라서 적절한 조성의 것을 사용하면 된다. 또한, 필요로 하는 트랜지스터의 반도체 특성을 얻기 위해서, 반도체층의 캐리어 밀도나 불순물 농도, 결함 밀도, 금속 원소와 산소의 원자수비, 원자간 거리, 밀도 등을 적절한 것으로 하는 것이 바람직하다.

[0417] 반도체층에 있어서, 제14족 원소의 하나인 실리콘이나 탄소가 포함되면, 반도체층에 있어서 산소 결손이 증가하여, n형화되어버린다. 이 때문에, 반도체층에 있어서의 실리콘이나 탄소의 농도(2차 이온 질량 분석법에 의해 얻어지는 농도)를 2×10^{18}atoms/㎤ 이하, 바람직하게는 2×10^{17}atoms/㎤ 이하로 한다.

[0418] 또한, 알칼리 금속 및 알칼리 토금속은, 산화물 반도체와 결합하면 캐리어를 생성하는 경우가 있어, 트랜지스터의 오프 전류가 증대되어버리는 경우가 있다. 이 때문에 반도체층에 있어서의, 2차 이온 질량 분석법에 의해 얻어지는 알칼리 금속 또는 알칼리 토금속의 농도를, 1×10^{18}atoms/㎤ 이하, 바람직하게는 2×10^{16}atoms/㎤ 이하로 한다.

[0419] 또한, 반도체층에 질소가 포함되어 있으면, 캐리어인 전자가 발생하여, 캐리어 밀도가 증가하여, n형화되기 쉽다. 이 결과, 질소가 포함되어 있는 산화물 반도체를 사용한 트랜지스터는 노멀리온 특성이 되기 쉽다. 예를 들어, 2차 이온 질량 분석법에 의해 얻어지는 질소 농도는, 5×10^{18}atoms/㎤ 이하로 하는 것이 바람직하다.

[0420] 또한, 반도체층은, 예를 들어 비단결정 구조여도 된다. 비단결정 구조는, 예를 들어, CAAC-OS, 다결정 구조, 미결정 구조, 또는 비정질 구조를 포함한다. 비단결정 구조에 있어서, 비정질 구조는 가장 결함 준위 밀도가 높고, CAAC-OS는 가장 결함 준위 밀도가 낮다.

[0421] 반도체층은, 예를 들어 비정질 구조여도 된다. 비정질 구조의 산화물 반도체막은, 예를 들어, 원자 배열이 무질서해서, 결정 성분을 갖지 않는다. 또는, 비정질 구조의 산화물막은, 예를 들어, 완전한 비정질 구조이며, 결정부를 갖지 않는다.

[0422] 또한, 반도체층이, 비정질 구조의 영역, 미결정 구조의 영역, 다결정 구조의 영역, CAAC-OS의 영역, 단결정 구조의 영역 중, 2종 이상을 갖는 혼합막이어도 된다. 혼합막은, 예를 들어, 상술한 영역 중, 임의의 2종 이상의 영역을 포함하는 단층 구조, 또는 적층 구조를 갖는 경우가 있다.

[0423] 또는, 트랜지스터의 채널이 형성되는 반도체에 실리콘을 사용하는 것이 바람직하다. 실리콘으로서 아몰퍼스 실리콘을 사용해도 되지만, 특히 결정성을 갖는 실리콘을 사용하는 것이 바람직하다. 예를 들어, 미결정 실리콘, 다결정 실리콘, 단결정 실리콘 등을 사용하는 것이 바람직하다. 특히, 다결정 실리콘은, 단결정 실리콘에 비하여 저온에서 형성할 수 있고, 또한 아몰퍼스 실리콘에 비하여 높은 전계 효과 이동도와 높은 신뢰성을 구비한다. 이러한 다결정 반도체를 화소에 적용함으로써 화소의 개구율을 향상시킬 수 있다. 또한 표시 패널이 매우 고정밀한 경우에도, 게이트 구동 회로와 소스 구동 회로를 화소와 동일 기판 위에 형성하는 것이 가능하게 되어, 전자 기기를 구성하는 부품수를 저감할 수 있다.

[0424] 본 실시 형태에서 예시한 보텀 게이트 구조의 트랜지스터는, 제작 공정을 삭감할 수 있기 때문에 바람직하다. 또한 이때 아몰퍼스 실리콘을 사용함으로써 다결정 실리콘보다도 저온에서 형성할 수 있기 때문에, 반도체층보다도 하층의 배선이나 전극의 재료, 기판의 재료로서, 내열성이 낮은 재료를 사용하는 것이 가능하기 때문에, 재료의 선택폭을 확장할 수 있다. 예를 들어, 극히 대면적의 유리 기판 등을 적절하게 사용할 수 있다. 한편, 본 실시 형태에서 예시한 톱 게이트형의 트랜지스터는, 자기 정합적으로 불순물 영역을 형성하기 쉽기 때문에, 특성의 변동 등을 저감할 수 있기 때문에 바람직하다. 이때 특히, 다결정 실리콘이나 단결정 실리콘 등을 사용하는 경우에 적합하다.

[0425] 〔도전층〕

[0426] 트랜지스터의 게이트, 소스 및 드레인의 이외에, 터치 패널을 구성하는 각종 배선 및 전극 등의 도전층에 사용할 수 있는 재료로서는, 알루미늄, 티타늄, 크롬, 니켈, 구리, 이트륨, 지르코늄, 몰리브덴, 은, 탄탈륨, 또는 텅스텐 등의 금속, 또는 이것을 주성분으로 하는 합금 등을 들 수 있다. 또한 이들 재료를 포함하는 막을 단층으로, 또는 적층 구조로서 사용할 수 있다. 예를 들어, 실리콘을 포함하는 알루미늄막의 단층 구조, 티타늄막

위에 알루미늄막을 적층하는 2층 구조, 텅스텐막 위에 알루미늄막을 적층하는 2층 구조, 구리-마그네슘-알루미늄 합금막 위에 구리막을 적층하는 2층 구조, 티타늄막 위에 구리막을 적층하는 2층 구조, 텅스텐막 위에 구리막을 적층하는 2층 구조, 티타늄막 또는 질화티타늄막과, 그 위에 중첩하여 알루미늄막 또는 구리막을 적층하고, 또한 그 위에 티타늄막 또는 질화티타늄막을 형성하는 3층 구조, 몰리브덴막 또는 질화몰리브덴막과, 그 위에 중첩하여 알루미늄막 또는 구리막을 적층하고, 또한 그 위에 몰리브덴막 또는 질화몰리브덴막을 형성하는 3층 구조 등이 있다. 또한, 산화인듐, 산화주석 또는 산화아연을 포함하는 투명 도전 재료를 사용해도 된다. 또한, 망간을 포함하는 구리를 사용하면, 에칭으로 의한 형상의 제어성이 향상되기 때문에 바람직하다.

[0427] 또한, 투광성을 갖는 도전성 재료로서는, 산화인듐, 인듐주석 산화물, 인듐아연 산화물, 산화아연, 갈륨을 첨가한 산화아연 등의 도전성 산화물 또는 그래핀을 사용할 수 있다. 또는, 금, 은, 백금, 마그네슘, 니켈, 텅스텐, 크롬, 몰리브덴, 철, 코발트, 구리, 팔라듐, 또는 티타늄 등의 금속 재료나, 그 금속 재료를 포함하는 합금 재료를 사용할 수 있다. 또는, 그 금속 재료의 질화물(예를 들어, 질화티타늄) 등을 사용해도 된다. 또한, 금속 재료, 합금 재료(또는 그들의 질화물)를 사용하는 경우에는, 투광성을 가질 정도로 얇게 하면 된다. 또한, 상기 재료의 적층막을 도전층으로서 사용할 수 있다. 예를 들어, 은과 마그네슘의 합금과 인듐주석 산화물의 적층막 등을 사용하면, 도전성을 높일 수 있기 때문에 바람직하다. 이들은, 터치 패널을 구성하는 각종 배선 및 전극 등의 도전층이나, 표시 소자가 갖는 전극(화소 전극 및 공통 전극 등)에도 사용할 수 있다.

[0428] 〔절연층〕

[0429] 각 절연층, 오버코트, 스페이서 등에 사용할 수 있는 절연 재료로서는, 예를 들어, 아크릴, 에폭시 등의 수지, 실록산 결합을 갖는 수지 외에, 산화실리콘, 산화질화실리콘, 질화산화실리콘, 질화실리콘, 산화알루미늄 등의 무기 절연 재료를 사용할 수도 있다.

[0430] 또한 발광 소자는, 한 쌍의 투수성이 낮은 절연막의 사이에 형성되어 있는 것이 바람직하다. 이에 의해, 발광 소자에 물 등의 불순물이 침입하는 것을 억제할 수 있어, 장치의 신뢰성 저하를 억제할 수 있다.

[0431] 투수성이 낮은 절연막으로서는, 질화실리콘막, 질화산화실리콘막 등의 질소와 규소를 포함하는 막이나, 질화알루미늄막 등의 질소와 알루미늄을 포함하는 막 등을 들 수 있다. 또한, 산화실리콘막, 산화질화실리콘막, 산화알루미늄막 등을 사용해도 된다.

[0432] 예를 들어, 투수성이 낮은 절연막의 수증기 투과량은, 1×10^{-5}[g/(㎡·day)] 이하, 바람직하게는 1×10^{-6}[g/(㎡·day)] 이하, 보다 바람직하게는 1×10^{-7}[g/(㎡·day)] 이하, 더욱 바람직하게는 1×10^{-8}[g/(㎡·day)] 이하로 한다.

[0433] 〔발광 소자〕

[0434] 발광 소자로서는, 자발광이 가능한 소자를 사용할 수 있고, 전류 또는 전압에 의해 휘도가 제어되는 소자를 그 범주에 포함하고 있다. 예를 들어, 발광 다이오드(LED), 유기 EL 소자, 무기 EL 소자 등을 사용할 수 있다.

[0435] 발광 소자는, 톱 에미션형, 보텀 에미션형, 듀얼 에미션형 중 어느 것이어도 된다. 광을 취출하는 측의 전극에는, 가시광을 투과하는 도전막을 사용한다. 또한, 광을 취출하지 않는 측의 전극에는, 가시광을 반사하는 도전막을 사용하는 것이 바람직하다.

[0436] EL층은 적어도 발광층을 갖는다. EL층은, 발광층 이외의 층으로서, 정공 주입성이 높은 물질, 정공 수송성이 높은 물질, 정공 블록 재료, 전자 수송성이 높은 물질, 전자 주입성이 높은 물질, 또는 바이폴라성의 물질(전자 수송성 및 정공 수송성이 높은 물질) 등을 포함하는 층을 더 갖고 있어도 된다.

[0437] EL층에는 저분자계 화합물 및 고분자계 화합물 중 어느 것을 사용할 수도 있고, 무기 화합물을 포함하고 있어도 된다. EL층을 구성하는 층은, 각각, 증착법(진공 증착법을 포함한다), 전사법, 인쇄법, 잉크젯법, 도포법 등의 방법으로 형성할 수 있다.

[0438] 음극과 양극 사이에 발광 소자의 역치 전압보다 높은 전압을 인가하면, EL층에 양극측으로부터 정공이 주입되고, 음극측으로부터 전자가 주입된다. 주입된 전자와 정공은 EL층에서 재결합하여, EL층에 포함되는 발광 물질이 발광된다.

[0439] 발광 소자로서, 백색 발광의 발광 소자를 적용하는 경우에는, EL층에 2종류 이상의 발광 물질을 포함하는 구성으로 하는 것이 바람직하다. 예를 들어 2 이상의 발광 물질의 각각 발광이 보색의 관계가 되도록 발광 물질을 선택함으로써 백색 발광을 얻을 수 있다. 예를 들어, 각각 R(적색), G(녹색), B(청색), Y(황색), O(주황색) 등

의 발광을 나타내는 발광 물질, 또는 R, G, B 중 2 이상의 색의 스펙트럼 성분을 포함하는 발광을 나타내는 발광 물질 중, 2 이상을 포함하는 것이 바람직하다. 또한, 발광 소자로부터의 발광의 스펙트럼이, 가시광 영역의 파장(예를 들어 350nm 내지 750nm)의 범위 내에 2 이상의 피크를 갖는 발광 소자를 적용하는 것이 바람직하다. 또한, 노란 파장 영역에 피크를 갖는 재료의 발광 스펙트럼은, 녹색 및 적색의 파장 영역에도 스펙트럼 성분을 갖는 재료인 것이 바람직하다.

[0440] 보다 바람직하게는, EL층은, 하나의 색을 발광하는 발광 재료를 포함하는 발광층과, 다른 색을 발광하는 발광 재료를 포함하는 발광층이 적층된 구성으로 하는 것이 바람직하다. 예를 들어, EL층에 있어서의 복수의 발광층은, 서로 접하여 적층되어 있어도 되고, 어느 발광 재료도 포함하지 않는 영역을 개재하여 적층되어 있어도 된다. 예를 들어, 형광 발광층과 인광 발광층 사이에, 그 형광 발광층 또는 인광 발광층과 동일한 재료(예를 들어 호스트 재료, 어시스트 재료)를 포함하고, 또한 어느 발광 재료도 포함하지 않는 영역을 형성하는 구성으로 해도 된다. 이에 의해, 발광 소자의 제작이 용이해지고, 또한, 구동 전압이 저감된다.

[0441] 또한, 발광 소자는, EL층을 하나 갖는 싱글 소자여도 되고, 복수의 EL층이 전하 발생층을 개재하여 적층된 탠덤 소자여도 된다.

[0442] 가시광을 투과하는 도전막은, 예를 들어, 산화인듐, 인듐주석 산화물, 인듐아연 산화물, 산화아연, 갈륨을 첨가한 산화아연 등을 사용하여 형성할 수 있다. 또한, 금, 은, 백금, 마그네슘, 니켈, 텅스텐, 크롬, 몰리브덴, 철, 코발트, 구리, 팔라듐, 또는 티타늄 등의 금속 재료, 이들 금속 재료를 포함하는 합금, 또는 이들 금속 재료의 질화물(예를 들어, 질화티타늄) 등도, 투광성을 가질 정도로 얇게 형성함으로써 사용할 수 있다. 또한, 상기 재료의 적층막을 도전층으로서 사용할 수 있다. 예를 들어, 은과 마그네슘의 합금과 인듐주석 산화물의 적층막 등을 사용하면, 도전성을 높일 수 있기 때문에 바람직하다. 또한, 그래핀 등을 사용해도 된다.

[0443] 가시광을 반사하는 도전막은, 예를 들어, 알루미늄, 금, 백금, 은, 니켈, 텅스텐, 크롬, 몰리브덴, 철, 코발트, 구리, 또는 팔라듐 등의 금속 재료, 또는 이들 금속 재료를 포함하는 합금을 사용할 수 있다. 또한, 상기 금속 재료나 합금에, 란탄, 네오디뮴, 또는 게르마늄 등이 첨가되어 있어도 된다. 또한, 티타늄, 니켈, 또는 네오디뮴과, 알루미늄을 포함하는 합금(알루미늄 합금)을 사용해도 된다. 또한 구리, 팔라듐, 또는 마그네슘과, 은을 포함하는 합금을 사용해도 된다. 은과 구리를 포함하는 합금은, 내열성이 높기 때문에 바람직하다. 또한, 알루미늄막 또는 알루미늄 합금막에 접하여 금속막 또는 금속 산화물막을 적층함으로써, 알루미늄 합금막의 산화를 억제할 수 있다. 이러한 금속막, 금속 산화물막의 재료로서는, 티타늄이나 산화티타늄 등을 들 수 있다. 또한, 상기 가시광을 투과하는 도전막과 금속 재료를 포함하는 막을 적층해도 된다. 예를 들어, 은과 인듐주석 산화물의 적층막, 은과 마그네슘의 합금과 인듐주석 산화물의 적층막 등을 사용할 수 있다.

[0444] 전극은, 각각, 증착법이나 스퍼터링법을 사용하여 형성하면 된다. 그 밖에, 잉크젯법 등의 토출법, 스크린 인쇄법 등의 인쇄법, 또는 도금법을 사용하여 형성할 수 있다.

[0445] 〔접착층〕

[0446] 접착층으로서는, 자외선 경화형 등의 광경화형 접착제, 반응 경화형 접착제, 열경화형 접착제, 혐기형 접착제 등의 각종 경화형 접착제를 사용할 수 있다. 이들 접착제로서는 에폭시 수지, 아크릴 수지, 실리콘 수지, 페놀 수지, 폴리이미드 수지, 이미드 수지, PVC(폴리비닐클로라이드) 수지, PVB(폴리비닐부티랄) 수지, EVA(에틸렌비닐아세테이트) 수지 등을 들 수 있다. 특히, 에폭시 수지 등의 투습성이 낮은 재료가 바람직하다. 또한, 2액 혼합형의 수지를 사용해도 된다. 또한, 접착 시트 등을 사용해도 된다.

[0447] 또한, 상기 수지에 건조제를 포함하고 있어도 된다. 예를 들어, 알칼리 토금속의 산화물(산화칼슘이나 산화바륨 등)과 같이, 화학 흡착에 의해 수분을 흡착하는 물질을 사용할 수 있다. 또는, 제올라이트나 실리카 겔 등과 같이, 물리 흡착에 의해 수분을 흡착하는 물질을 사용해도 된다. 건조제가 포함되어 있으면, 수분 등의 불순물이 소자에 침입하는 것을 억제할 수 있어, 표시 패널의 신뢰성이 향상되기 때문에 바람직하다.

[0448] 또한, 상기 수지에 굴절률이 높은 필러나 광산란 부재를 혼합함으로써, 광 취출 효율을 향상시킬 수 있다. 예를 들어, 산화티타늄, 산화바륨, 제올라이트, 지르코늄 등을 사용할 수 있다.

[0449] 〔접속층〕

[0450] 접속층으로서는, 이방성 도전 필름(ACF: Anisotropic Conductive Film)이나, 이방성 도전 페이스트(ACP: Anisotropic Conductive Paste) 등을 사용할 수 있다.

[0451] 〔착색층〕

[0452] 착색층에 사용할 수 있는 재료로서는, 금속 재료, 수지 재료, 안료 또는 염료가 포함된 수지 재료 등을 들 수 있다.

[0453] 〔차광층〕

[0454] 차광층으로서 사용할 수 있는 재료로서는, 카본 블랙, 금속 산화물, 복수의 금속 산화물의 고용체를 포함하는 복합 산화물 등을 들 수 있다. 또한, 차광층에, 착색층의 재료를 포함하는 막의 적층막을 사용할 수도 있다. 예를 들어, 어떤 색의 광을 투과하는 착색층에 사용하는 재료를 포함하는 막과, 다른 색의 광을 투과하는 착색층에 사용하는 재료를 포함하는 막과의 적층 구조를 사용할 수 있다. 착색층과 차광층의 재료를 공통화함으로써, 장치를 공통화할 수 있는 외에 공정을 간략화할 수 있기 때문에 바람직하다.

[0455] 이상이 각 구성 요소에 관한 설명이다.

[0456] 본 실시 형태는, 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시 형태와 적절히 조합하여 실시할 수 있다.

[0457] (실시 형태 2)

[0458] 본 실시 형태에서는, 본 발명의 일 형태의 터치 패널 모듈에 적용 가능한 입력 장치(터치 센서)의 구동 방법의 예에 대하여 설명한다.

[0459] 도 43의 (A)는 상호 용량 방식의 터치 센서의 구성을 도시하는 블록도이다. 도 43의 (A)에서는, 펄스 전압 출력 회로(601), 전류 검출 회로(602)를 도시하고 있다. 또한 도 43의 (A)에서는, 펄스가 부여되는 전극(621), 전류의 변화를 검지하는 전극(622)을 각각 배선 X1-X6, 배선 Y1-Y6의 6개의 배선으로서 도시하고 있다. 또한, 전극의 수는 이것에 한정되지 않는다. 또한 도 43의 (A)는 전극(621) 및 전극(622)이 중첩됨, 또는 전극(621) 및 전극(622)이 근접하여 배치됨으로써 형성되는 용량(603)을 도시하고 있다. 또한, 전극(621)과 전극(622)은 그 기능을 서로 치환해도 된다.

[0460] 예를 들어, 실시 형태 1에서 예시한 배선(23)은 전극(621) 및 전극(622)의 한쪽에 대응하고, 배선(24)이 전극(621) 및 전극(622)의 다른쪽에 대응한다.

[0461] 펄스 전압 출력 회로(601)는 예를 들어 배선 X1-X6에 순서대로 펄스 전압을 입력하기 위한 회로이다. 전류 검출 회로(602)는 예를 들어 배선 Y1-Y6 각각에 흐르는 전류를 검출하기 위한 회로이다.

[0462] 배선 X1-X6 중 하나의 배선에 펄스 전압이 인가됨으로써, 용량(603)을 형성하는 전극(621) 및 전극(622) 사이에는 전계가 발생하고, 전극(622)에 전류가 흐른다. 이 전극 간에 발생하는 전계의 일부는, 손가락이나 스타일러스 등 피검지체가 근접 또는 접촉함으로써 차폐되어, 전극 간에 발생하는 전계의 강도가 변화한다. 그 결과, 전극(622)에 흐르는 전류의 크기가 변화한다.

[0463] 예를 들어, 피검지체의 근접, 또는 접촉이 없을 경우, 배선 Y1-Y6에 흐르는 전류의 크기는 용량(603)의 크기에 따른 값이 된다. 한편, 피검지체의 근접, 또는 접촉에 의해 전계의 일부가 차폐되었을 경우에는, 배선 Y1-Y6에 흐르는 전류의 크기가 감소하는 변화를 검출한다. 이것을 이용하여, 피검지체의 근접, 또는 접촉을 검출할 수 있다.

[0464] 또한 전류 검출 회로(602)는 하나의 배선에 흐르는 전류의 (시간적인) 적분값을 검출해도 된다. 그 경우에는, 예를 들어 적분 회로 등을 사용하여 검출을 행하면 된다. 또는, 전류의 피크값을 검출해도 된다. 그 경우에는, 예를 들어 전류를 전압으로 변환하고, 전압값의 피크값을 검출해도 된다.

[0465] 도 43의 (B)에는, 도 43의 (A)에 도시하는 상호 용량 방식의 터치 센서에 있어서의 입출력 파형의 타이밍 차트의 예를 도시한다. 도 43의 (B)에서는, 1 센싱 기간에 각 행렬의 검출을 행하는 것으로 한다. 또한 도 43의 (B)에서는, 피검지체의 접촉 또는 근접을 검출하지 않는 경우(비터치 시)와, 피검지체의 접촉 또는 근접을 검출한 경우(터치 시)의 2가지의 경우를 나란히 도시하고 있다. 여기서, 배선 Y1-Y6에 대해서는, 검출되는 전류의 크기에 대응하는 전압의 파형을 나타내고 있다.

[0466] 도 43의 (B)에 도시한 바와 같이, 배선 X1-X6에는 순차 펄스 전압이 부여된다. 이에 따라, 배선 Y1-Y6의 배선에 전류가 흐른다. 비터치 시에서는, 배선 X1-X6의 배선의 전압의 변화에 따라, 배선 Y1-Y6에는 마찬가지의 전류가 흐르기 때문에, 배선 Y1-Y6의 각각의 출력 파형은 마찬가지의 파형이 된다. 한편, 터치 시에는, 배선 Y1-

Y6 중, 피검지체가 접촉, 또는 근접하는 개소에 위치하는 배선에 흐르는 전류가 감소하기 때문에, 도 43의 (B)에 도시한 바와 같이, 출력 파형이 변화한다.

[0467] 도 43의 (B)에서는, 배선 X3과 배선 Y3이 교차하는 개소 또는 그 근방에, 피검지체가 접촉 또는 근접한 경우의 예를 도시하고 있다.

[0468] 이와 같이, 상호 용량 방식에서는 한 쌍의 전극 간에 발생하는 전계가 차폐되는 것에 기인하는 전류의 변화를 검출함으로써, 피검지체의 위치 정보를 취득할 수 있다. 또한, 검출 감도가 높은 경우에는, 피검지체가 검지면(예를 들어 터치 패널의 표면)으로부터 이격되어 있어도, 그 좌표를 검출할 수도 있다.

[0469] 또한, 터치 패널에 있어서는, 표시부의 표시 기간과, 터치 센서의 센싱 기간을 어긋나게 한 구동 방법을 사용함으로써, 터치 센서의 검출 감도를 높일 수 있다. 예를 들어, 표시의 1프레임 기간 동안에, 표시 기간과, 센싱 기간을 나누어서 행하면 된다. 또한 이때, 1프레임 기간 중에 2 이상의 센싱 기간을 설정하는 것이 바람직하다. 센싱의 빈도를 증가시킴으로써, 검출 감도를 보다 높일 수 있다.

[0470] 또한 펄스 전압 출력 회로(601) 및 전류 검출 회로(602)는 예를 들어 하나의 IC칩 중에 형성되어 있는 것이 바람직하다. 그 IC는, 예를 들어 터치 패널에 실장되는 것, 또는 전자 기기의 하우징 내의 기판에 실장되는 것이 바람직하다. 또한 가요성을 갖는 터치 패널로 할 경우에는, 구부린 부분에서는 기생 용량이 증대하여, 노이즈의 영향이 커져버릴 우려가 있기 때문에, 노이즈의 영향을 받기 어려운 구동 방법이 적용된 IC를 사용하는 것이 바람직하다. 예를 들어 시그널-노이즈비(S/N비)를 높이는 구동 방법이 적용된 IC를 사용하는 것이 바람직하다.

[0471] 본 실시 형태는, 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시 형태와 적절히 조합하여 실시할 수 있다.

[0472] (실시 형태 3)

[0473] 본 실시 형태에서는, 상기 실시 형태에 나타낸 트랜지스터(70), 트랜지스터(70a), 트랜지스터(70b), 트랜지스터(201), 트랜지스터(202) 등으로 치환하여 사용할 수 있는 트랜지스터의 일례에 대해서, 도면을 사용하여 설명한다.

[0474] 본 발명의 일 형태의 터치 패널 모듈(10)은 보텀 게이트형의 트랜지스터나, 톱 게이트형 트랜지스터 등의 다양한 형태의 트랜지스터를 사용하여 제작할 수 있다. 따라서, 기존의 제조 라인에 맞춰서, 사용하는 반도체층의 재료나 트랜지스터 구조를 용이하게 치환할 수 있다.

[0475] 〔보텀 게이트형 트랜지스터〕

[0476] 도 44의 (A1)은 보텀 게이트형의 트랜지스터의 일종인 채널 보호형의 트랜지스터(810)의 단면도이다. 도 44의 (A1)에 있어서, 트랜지스터(810)는 기판(771) 위에 형성되어 있다. 또한, 트랜지스터(810)는 기판(771) 위에 절연층(772)을 개재하여 전극(746)을 갖는다. 또한, 전극(746) 위에 절연층(726)을 개재하여 반도체층(742)을 갖는다. 전극(746)은 게이트 전극으로서 기능할 수 있다. 절연층(726)은 게이트 절연층으로서 기능할 수 있다.

[0477] 또한, 반도체층(742)의 채널 형성 영역 위에 절연층(741)을 갖는다. 또한, 반도체층(742)의 일부와 접하고, 절연층(726) 위에 전극(744a) 및 전극(744b)을 갖는다. 전극(744a)은 소스 전극 또는 드레인 전극의 한쪽으로서 기능할 수 있다. 전극(744b)은 소스 전극 또는 드레인 전극의 다른쪽으로서 기능할 수 있다. 전극(744a)의 일부, 및 전극(744b)의 일부는, 절연층(741) 위에 형성된다.

[0478] 절연층(741)은 채널 보호층으로서 기능할 수 있다. 채널 형성 영역 위에 절연층(741)을 형성함으로써, 전극(744a) 및 전극(744b)의 형성 시에 발생하는 반도체층(742)의 노출을 방지할 수 있다. 따라서, 전극(744a) 및 전극(744b)의 형성 시에, 반도체층(742)의 채널 형성 영역이 에칭되는 것을 방지할 수 있다. 본 발명의 일 형태에 의하면, 전기 특성이 양호한 트랜지스터를 실현할 수 있다.

[0479] 또한, 트랜지스터(810)는 전극(744a), 전극(744b) 및 절연층(741) 위에 절연층(728)을 갖고, 절연층(728) 위에 절연층(729)을 갖는다.

[0480] 예를 들어, 절연층(772)은 절연층(722)이나 절연층(705)과 마찬가지의 재료 및 방법을 사용하여 형성할 수 있다. 또한, 절연층(772)은 복수의 절연층의 적층이어도 된다. 또한, 예를 들어, 반도체층(742)은 반도체층(708)과 마찬가지의 재료 및 방법을 사용하여 형성할 수 있다. 또한, 반도체층(742)은 복수의 반도체층의 적층이어도 된다. 또한, 예를 들어, 전극(746)은 전극(706)과 마찬가지의 재료 및 방법을 사용하여 형성할 수

있다. 또한, 전극(746)은 복수의 도전층의 적층이어도 된다. 또한, 예를 들어, 절연층(726)은 절연층(707)과 마찬가지의 재료 및 방법을 사용하여 형성할 수 있다. 또한, 절연층(726)은 복수의 절연층의 적층이어도 된다. 또한, 예를 들어, 전극(744a) 및 전극(744b)은 전극(714) 또는 전극(715)과 마찬가지의 재료 및 방법을 사용하여 형성할 수 있다. 또한, 전극(744a) 및 전극(744b)은 복수의 도전층의 적층이어도 된다. 또한, 예를 들어, 절연층(741)은 절연층(726)과 마찬가지의 재료 및 방법을 사용하여 형성할 수 있다. 또한, 절연층(741)은 복수의 절연층의 적층이어도 된다. 또한, 예를 들어, 절연층(728)은 절연층(710)과 마찬가지의 재료 및 방법을 사용하여 형성할 수 있다. 또한, 절연층(728)은 복수의 절연층의 적층이어도 된다. 또한, 예를 들어, 절연층(729)은 절연층(711)과 마찬가지의 재료 및 방법을 사용하여 형성할 수 있다. 또한, 절연층(729)은 복수의 절연층의 적층이어도 된다.

[0481] 본 실시 형태에서 개시하는 트랜지스터를 구성하는 전극, 반도체층, 절연층 등은, 다른 실시 형태에 개시한 재료 및 방법을 사용하여 형성할 수 있다.

[0482] 반도체층(742)에 산화물 반도체를 사용하는 경우, 전극(724a) 및 전극(724b)의, 적어도 반도체층(742)과 접하는 부분에, 반도체층(742)의 일부로부터 산소를 빼앗아, 산소 결손을 발생시키는 것이 가능한 재료를 사용하는 것이 바람직하다. 반도체층(742) 중의 산소 결손이 발생한 영역은 캐리어 농도가 증가하여, 그 영역은 n형화되어, n형 영역(n^+층)이 된다. 따라서, 그 영역은 소스 영역 또는 드레인 영역으로서 기능할 수 있다. 반도체층(742)에 산화물 반도체를 사용하는 경우, 반도체층(742)으로부터 산소를 빼앗고, 산소 결손을 발생시키는 것이 가능한 재료의 일례로서, 텅스텐, 티타늄 등을 들 수 있다.

[0483] 반도체층(742)에 소스 영역 및 드레인 영역이 형성됨으로써, 전극(724a) 및 전극(724b)과 반도체층(742)의 접촉 저항을 저감할 수 있다. 따라서, 전계 효과 이동도나, 역치 전압 등의, 트랜지스터의 전기 특성을 양호한 것으로 할 수 있다.

[0484] 반도체층(742)에 실리콘 등의 반도체를 사용하는 경우에는, 반도체층(742)과 전극(724a) 사이, 및 반도체층(742)과 전극(724b) 사이에, n형 반도체 또는 p형 반도체로서 기능하는 층을 형성하는 것이 바람직하다. n형 반도체 또는 p형 반도체로서 기능하는 층은, 트랜지스터의 소스 영역 또는 드레인 영역으로서 기능할 수 있다.

[0485] 절연층(729)은 외부로부터의 트랜지스터에의 불순물의 확산을 방지하거나, 또는 저감하는 기능을 갖는 재료를 사용하여 형성하는 것이 바람직하다. 또한, 필요에 따라 절연층(729)을 생략할 수도 있다.

[0486] 또한, 반도체층(742)에 산화물 반도체를 사용하는 경우, 절연층(729)의 형성전 또는 형성 후, 또는 절연층(729)의 형성 전후에 가열 처리를 행해도 된다. 가열 처리를 행함으로써, 절연층(729)이나 다른 절연층 중에 포함되는 산소를 반도체층(742) 중에 확산시켜, 반도체층(742) 중의 산소 결손을 보충할 수 있다. 또는, 절연층(729)을 가열하면서 성막함으로써, 반도체층(742) 중의 산소 결손을 보충할 수 있다.

[0487] 또한, 일반적으로, CVD법은, 플라즈마를 이용하는 플라즈마 CVD(PECVD: Plasma Enhanced CVD)법, 열을 이용하는 열CVD(TCVD: Thermal CVD)법 등으로 분류할 수 있다. 또한 사용하는 원료 가스에 의해 금속 CVD(MCVD: Metal CVD)법, 유기 금속 CVD(MOCVD: Metal Organic CVD)법 등으로 분류할 수 있다.

[0488] 또한, 일반적으로, 증착법은, 저항 가열 증착법, 전자선 증착법, MBE(Molecular Beam Epitaxy)법, PLD(Pulsed Laser Deposition)법, IBAD(Ion Beam Assisted Deposition)법, ALD(Atomic Layer Deposition)법 등으로 분류할 수 있다.

[0489] 플라즈마 CVD법은, 비교적 저온에서 고품질의 막이 얻어진다. 또한, MOCVD법이나 증착법 등의, 성막 시에 플라즈마를 사용하지 않는 성막 방법을 사용하면, 피형성면에 대미지가 발생되기 어렵고, 또한, 결함이 적은 막이 얻어진다.

[0490] 또한, 일반적으로, 스퍼터링법은, DC 스퍼터링법, 마그네트론 스퍼터링법, RF 스퍼터링법, 이온빔 스퍼터링법, ECR(Electron Cyclotron Resonance) 스퍼터링법, 대향 타깃 스퍼터링법 등으로 분류할 수 있다.

[0491] 대향 타깃 스퍼터링법에서는, 플라즈마가 타깃 사이에 갇히기 때문에, 기판에 대한 플라즈마 대미지를 저감할 수 있다. 또한, 타깃의 기울기에 따라서는, 스퍼터링 입자의 기판에의 입사 각도를 얕게 할 수 있기 때문에, 단차 피복성을 높일 수 있다.

[0492] 도 44의 (A2)에 도시하는 트랜지스터(811)는 절연층(729) 위에 백 게이트 전극으로서 기능할 수 있는 전극(723)을 갖는 점이 트랜지스터(810)와 상이하다. 전극(723)은 전극(746)과 마찬가지의 재료 및 방법으로 형성할

수 있다.

[0493] 일반적으로, 백 게이트 전극은 도전층에서 형성되고, 게이트 전극과 백 게이트 전극으로 반도체층의 채널 형성 영역을 끼우도록 배치된다. 따라서, 백 게이트 전극은, 게이트 전극과 마찬가지로 기능시킬 수 있다. 백 게이트 전극의 전위는, 게이트 전극과 동일 전위로 해도 되고, 접지 전위(GND 전위)나, 임의의 전위로 해도 된다. 또한, 백 게이트 전극의 전위를 게이트 전극과 연동시키지 않고 독립하여 변화시킴으로써, 트랜지스터의 역치 전압을 변화시킬 수 있다.

[0494] 전극(746) 및 전극(723)은 모두 게이트 전극으로서 기능할 수 있다. 따라서, 절연층(726), 절연층(728), 및 절연층(729)은 각각이 게이트 절연층으로서 기능할 수 있다. 또한, 전극(723)은 절연층(728)과 절연층(729) 사이에 형성해도 된다.

[0495] 또한, 전극(746) 또는 전극(723)의 한쪽을, 「게이트 전극」이라 할 경우, 다른쪽을 「백 게이트 전극」이라 한다. 예를 들어, 트랜지스터(811)에 있어서, 전극(723)을 「게이트 전극」이라 할 경우, 전극(746)을 「백 게이트 전극」이라 한다. 또한, 전극(723)을 「게이트 전극」으로서 사용하는 경우에는, 트랜지스터(811)를 톱 게이트형의 트랜지스터의 일종이라고 생각할 수 있다. 또한, 전극(746) 및 전극(723) 중 어느 한쪽을, 「제1 게이트 전극」이라 하고, 다른쪽을 「제2 게이트 전극」이라 하는 경우가 있다.

[0496] 반도체층(742)을 끼워서 전극(746) 및 전극(723)을 형성함으로써, 나아가, 전극(746) 및 전극(723)을 동일 전위로 함으로써, 반도체층(742)에 있어서 캐리어가 흐르는 영역이 막 두께 방향에 있어서 보다 커지기 때문에, 캐리어의 이동량이 증가한다. 이 결과, 트랜지스터(811)의 온 전류가 커짐과 함께, 전계 효과 이동도가 높아진다.

[0497] 따라서, 트랜지스터(811)는 점유 면적에 비하여 큰 온 전류를 갖는 트랜지스터이다. 즉, 요구되는 온 전류에 비하여 트랜지스터(811)의 점유 면적을 작게 할 수 있다. 본 발명의 일 형태에 의하면, 트랜지스터의 점유 면적을 작게 할 수 있다. 따라서, 본 발명의 일 형태에 의하면, 집적도가 높은 반도체 장치를 실현할 수 있다.

[0498] 또한, 게이트 전극과 백 게이트 전극은 도전층으로 형성되기 때문에, 트랜지스터의 외부에서 발생하는 전계가, 채널이 형성되는 반도체층에 작용하지 않도록 하는 기능(특히 정전기 등에 대한 전계 차폐 기능)을 갖는다. 또한, 백 게이트 전극을 반도체층보다도 크게 형성하고, 백 게이트 전극으로 반도체층을 덮음으로써, 전계 차폐 기능을 높일 수 있다.

[0499] 또한, 전극(746) 및 전극(723)은 각각이 외부로부터의 전계를 차폐하는 기능을 갖기 때문에, 절연층(772)측 또는 전극(723) 상방에 발생하는 하전 입자 등의 전하가 반도체층(742)의 채널 형성 영역에 영향을 미치지 않는다. 이 결과, 스트레스 시험(예를 들어, 게이트에 부(-)의 전하를 인가한다 -GBT(Gate Bias-Temperature) 스트레스 시험)에 의한 열화가 억제된다. 또한, 드레인 전압의 크기에 따라, 온 전류가 흐르기 시작하는 게이트 전압(상승 전압)이 변화하는 현상을 경감할 수 있다. 또한, 이 효과는, 전극(746) 및 전극(723)이 동일 전위, 또는 상이한 전위인 경우에 있어서 발생한다.

[0500] 또한, BT 스트레스 시험은 가속 시험의 일종이며, 장기간의 사용에 의해 일어나는 트랜지스터의 특성 변화(경년변화)를 단시간에 평가할 수 있다. 특히, BT 스트레스 시험 전후에 있어서의 트랜지스터의 역치 전압의 변동량은, 신뢰성을 조사하기 위한 중요한 지표가 된다. 역치 전압의 변동량이 적을수록, 신뢰성이 높은 트랜지스터라고 할 수 있다.

[0501] 또한, 전극(746) 및 전극(723)을 갖고, 또한 전극(746) 및 전극(723)을 동일 전위로 함으로써, 역치 전압의 변동량이 저감된다. 이 때문에, 복수의 트랜지스터에 있어서의 전기 특성의 변동도 동시에 저감된다.

[0502] 또한, 백 게이트 전극을 갖는 트랜지스터는, 게이트에 정(+)의 전하를 인가하는 +GBT 스트레스 시험 전후에 있어서의 역치 전압의 변동도, 백 게이트 전극을 갖지 않은 트랜지스터보다 작다.

[0503] 또한, 백 게이트 전극을, 차광성을 갖는 도전막으로 형성함으로써, 백 게이트 전극측으로부터 반도체층에 광이 입사되는 것을 방지할 수 있다. 따라서, 반도체층의 광 열화를 방지하고, 트랜지스터의 역치 전압이 시프트되는 등의 전기 특성의 열화를 방지할 수 있다.

[0504] 본 발명의 일 형태에 의하면, 신뢰성이 양호한 트랜지스터를 실현할 수 있다. 또한, 신뢰성이 양호한 반도체 장치를 실현할 수 있다.

[0505] 도 44의 (B1)에, 보텀 게이트형의 트랜지스터의 하나인 채널 보호형의 트랜지스터(820)의 단면도를 도시한다.

트랜지스터(820)는 트랜지스터(810)와 거의 마찬가지의 구조를 갖고 있지만, 절연층(741)이 반도체층(742)의 단부를 덮고 있는 점이 상이하다. 또한, 반도체층(742)과 중첩되는 절연층(741)의 일부를 선택적으로 제거하여 형성한 개구부에 있어서, 반도체층(742)과 전극(744a)이 전기적으로 접속되어 있다. 또한, 반도체층(742)과 중첩되는 절연층(741)의 일부를 선택적으로 제거하여 형성한 다른 개구부에 있어서, 반도체층(742)과 전극(744b)이 전기적으로 접속되어 있다. 절연층(741)의, 채널 형성 영역과 중첩되는 영역은, 채널 보호층으로서 기능할 수 있다.

[0506] 도 44의 (B2)에 도시하는 트랜지스터(821)는 절연층(729) 위에 백 게이트 전극으로서 기능할 수 있는 전극(723)을 갖는 점이 트랜지스터(820)와 상이하다.

[0507] 절연층(729)을 형성함으로써, 전극(744a) 및 전극(744b)의 형성 시에 발생하는 반도체층(742)의 노출을 방지할 수 있다. 따라서, 전극(744a) 및 전극(744b)의 형성 시에 반도체층(742)의 박막화를 방지할 수 있다.

[0508] 또한, 트랜지스터(820) 및 트랜지스터(821)는 트랜지스터(810) 및 트랜지스터(811)보다도, 전극(744a)과 전극(746) 간의 거리와, 전극(744b)과 전극(746) 간의 거리가 길어진다. 따라서, 전극(744a)과 전극(746) 간에 발생하는 기생 용량을 작게 할 수 있다. 또한, 전극(744b)과 전극(746) 간에 발생하는 기생 용량을 작게 할 수 있다. 본 발명의 일 형태에 의하면, 전기 특성이 양호한 트랜지스터를 실현할 수 있다.

[0509] 도 44의 (C1)에 도시하는 트랜지스터(825)는 보텀 게이트형의 트랜지스터의 하나인 채널 에칭형의 트랜지스터이다. 트랜지스터(825)는 절연층(729)을 사용하지 않고 전극(744a) 및 전극(744b)을 형성한다. 이 때문에, 전극(744a) 및 전극(744b)의 형성 시에 노출되는 반도체층(742)의 일부가 에칭되는 경우가 있다. 한편, 절연층(729)을 형성하지 않기 때문에, 트랜지스터의 생산성을 높일 수 있다.

[0510] 도 44의 (C2)에 도시하는 트랜지스터(826)는 절연층(729) 위에 백 게이트 전극으로서 기능할 수 있는 전극(723)을 갖는 점이 트랜지스터(825)와 상이하다.

[0511] 〔톱 게이트형 트랜지스터〕

[0512] 도 45의 (A1)에, 톱 게이트형의 트랜지스터의 일종인 트랜지스터(830)의 단면도를 도시한다. 트랜지스터(830)는 절연층(772) 위에 반도체층(742)을 갖고, 반도체층(742) 및 절연층(772) 위에 반도체층(742)의 일부에 접하는 전극(744a), 및 반도체층(742)의 일부에 접하는 전극(744b)을 갖고, 반도체층(742), 전극(744a), 및 전극(744b) 위에 절연층(726)을 갖고, 절연층(726) 위에 전극(746)을 갖는다.

[0513] 트랜지스터(830)는 전극(746) 및 전극(744a), 및 전극(746) 및 전극(744b)이 중첩되지 않기 때문에, 전극(746) 및 전극(744a) 간에 발생하는 기생 용량, 및 전극(746) 및 전극(744b) 간에 발생하는 기생 용량을 작게 할 수 있다. 또한, 전극(746)을 형성한 후에, 전극(746)을 마스크로서 사용하여 불순물(755)을 반도체층(742)에 도입함으로써, 반도체층(742) 중에 자기 정합(셀프 얼라인먼트)적으로 불순물 영역을 형성할 수 있다(도 45의 (A3) 참조). 본 발명의 일 형태에 의하면, 전기 특성이 양호한 트랜지스터를 실현할 수 있다.

[0514] 또한, 불순물(755)의 도입은, 이온 주입 장치, 이온 도핑 장치 또는 플라즈마 처리 장치를 사용하여 행할 수 있다.

[0515] 불순물(755)로서는, 예를 들어, 제13족 원소 또는 제15족 원소 중, 적어도 1종류의 원소를 사용할 수 있다. 또한, 반도체층(742)에 산화물 반도체를 사용하는 경우에는, 불순물(755)로서, 희가스, 수소, 및 질소 중, 적어도 1종류의 원소를 사용하는 것도 가능하다.

[0516] 도 45의 (A2)에 도시하는 트랜지스터(831)는 전극(723) 및 절연층(727)을 갖는 점이 트랜지스터(830)와 상이하다. 트랜지스터(831)는 절연층(772) 위에 형성된 전극(723)을 갖고, 전극(723) 위에 형성된 절연층(727)을 갖는다. 전극(723)은 백 게이트 전극으로서 기능할 수 있다. 따라서, 절연층(727)은 게이트 절연층으로서 기능할 수 있다. 절연층(727)은 절연층(726)과 마찬가지의 재료 및 방법에 의해 형성할 수 있다.

[0517] 트랜지스터(811)와 마찬가지로, 트랜지스터(831)는 점유 면적에 비하여 큰 온 전류를 갖는 트랜지스터이다. 즉, 요구되는 온 전류에 비하여 트랜지스터(831)의 점유 면적을 작게 할 수 있다. 본 발명의 일 형태에 의하면, 트랜지스터의 점유 면적을 작게 할 수 있다. 따라서, 본 발명의 일 형태에 의하면, 집적도가 높은 반도체 장치를 실현할 수 있다.

[0518] 도 45의 (B1)에 예시하는 트랜지스터(840)는 톱 게이트형의 트랜지스터의 하나이다. 트랜지스터(840)는 전극(744a) 및 전극(744b)을 형성한 후에 반도체층(742)을 형성하는 점이 트랜지스터(830)와 상이하다. 또한, 도

45의 (B2)에 예시하는 트랜지스터(841)는 전극(723) 및 절연층(727)을 갖는 점이 트랜지스터(840)와 상이하다. 트랜지스터(840) 및 트랜지스터(841)에 있어서, 반도체층(742)의 일부는 전극(744a) 위에 형성되고, 반도체층(742)의 다른 일부는 전극(744b) 위에 형성된다.

[0519] 트랜지스터(811)와 마찬가지로, 트랜지스터(841)는 점유 면적에 비하여 큰 온 전류를 갖는 트랜지스터이다. 즉, 요구되는 온 전류에 비하여 트랜지스터(841)의 점유 면적을 작게 할 수 있다. 본 발명의 일 형태에 의하면, 트랜지스터의 점유 면적을 작게 할 수 있다. 따라서, 본 발명의 일 형태에 의하면, 집적도가 높은 반도체 장치를 실현할 수 있다.

[0520] 도 46의 (A1)에 예시하는 트랜지스터(842)는 톱 게이트형의 트랜지스터의 하나이다. 트랜지스터(842)는 절연층(729)을 형성한 후에 전극(744a) 및 전극(744b)을 형성하는 점이 트랜지스터(830)나 트랜지스터(840)와 상이하다. 전극(744a) 및 전극(744b)은 절연층(728) 및 절연층(729)에 형성한 개구부에 있어서 반도체층(742)과 전기적으로 접속한다.

[0521] 또한, 전극(746)과 중첩되지 않는 절연층(726)의 일부를 제거하고, 전극(746)과 나머지의 절연층(726)을 마스크로서 사용하여 불순물(755)을 반도체층(742)에 도입함으로써, 반도체층(742) 중에 자기 정합(셀프 얼라인먼트)적으로 불순물 영역을 형성할 수 있다(도 46의 (A3) 참조). 트랜지스터(842)는 절연층(726)이 전극(746)의 단부를 초과하여 연신되는 영역을 갖는다. 불순물(755)을 반도체층(742)에 도입할 때에 반도체층(742)의 절연층(726)을 통하여 불순물(755)이 도입된 영역의 불순물 농도는, 절연층(726)을 통하지 않고 불순물(755)이 도입된 영역보다도 작아진다. 따라서, 반도체층(742) 중의, 전극(746)과 중첩되는 부분에 인접하는 영역에 LDD(Lightly Doped Drain) 영역이 형성된다.

[0522] 도 46의 (A2)에 도시하는 트랜지스터(843)는 전극(723)을 갖는 점이 트랜지스터(842)와 상이하다. 트랜지스터(843)는 기판(771) 위에 형성된 전극(723)을 갖고, 절연층(772)을 통하여 반도체층(742)과 중첩된다. 전극(723)은 백 게이트 전극으로서 기능할 수 있다.

[0523] 또한, 도 46의 (B1)에 도시하는 트랜지스터(844) 및 도 46의 (B2)에 도시하는 트랜지스터(845)와 같이, 전극(746)과 중첩되지 않는 영역의 절연층(726)을 모두 제거해도 된다. 또한, 도 46의 (C1)에 도시하는 트랜지스터(846) 및 도 46의 (C2)에 도시하는 트랜지스터(847)와 같이, 절연층(726)을 남겨도 된다.

[0524] 트랜지스터(842) 내지 트랜지스터(847)도, 전극(746)을 형성한 후에, 전극(746)을 마스크로서 사용하여 불순물(755)을 반도체층(742)에 도입함으로써, 반도체층(742) 중에 자기 정합적으로 불순물 영역을 형성할 수 있다. 본 발명의 일 형태에 의하면, 전기 특성이 양호한 트랜지스터를 실현할 수 있다. 또한, 본 발명의 일 형태에 의하면, 집적도가 높은 반도체 장치를 실현할 수 있다.

[0525] 본 실시 형태는, 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시 형태와 적절히 조합하여 실시할 수 있다.

[0526] (실시 형태 4)

[0527] 본 실시 형태에서는, 본 발명의 일 형태의 터치 패널과, IC를 갖는 터치 패널 모듈의 구성예에 대해서, 도면을 참조하여 설명한다.

[0528] 도 47에, 터치 패널 모듈(6500)의 블록도를 도시한다. 터치 패널 모듈(6500)은 터치 패널(6510)과, IC(6520)를 갖는다.

[0529] 터치 패널(6510)은 표시부(6511)와, 입력부(6512)와, 주사선 구동 회로(6513)를 갖는다. 표시부(6511)은 복수의 화소, 복수의 신호선, 복수의 주사선을 갖고, 화상을 표시하는 기능을 갖는다. 입력부(6512)은 피검지체의 터치 패널(6510)에의 접촉, 또는 근접을 검지하는 복수의 센서 소자를 갖고, 터치 센서로서의 기능을 갖는다. 주사선 구동 회로(6513)는 표시부(6511)가 갖는 주사선에, 주사 신호를 출력하는 기능을 갖는다.

[0530] 여기에서는 설명을 용이하게 하기 위해서, 터치 패널(6510)이 구성으로서, 표시부(6511)와 입력부(6512)를 나누어서 명시하고 있지만, 화상을 표시하는 기능과, 터치 센서로서의 기능의 양쪽 기능을 갖는 소위 인셀형의 터치 패널로 하는 것이 바람직하다.

[0531] 입력부(6512)로서 사용할 수 있는 터치 센서의 방식으로서는, 예를 들어 정전 용량 방식을 적용할 수 있다. 정전 용량 방식으로서는, 표면형 정전 용량 방식, 투영형 정전 용량 방식 등이 있다. 또한 투영형 정전 용량 방식으로서는, 자기 용량 방식, 상호 용량 방식 등이 있다. 상호 용량 방식을 사용하면, 동시 다점 검출이 가능

해지기 때문에 바람직하다.

[0532] 또한 이것에 한정되지 않고, 손가락이나 스타일러스 등의 피검지체의 근접, 또는 접촉을 검지할 수 있는 다양한 방식의 센서를 입력부(6512)에 적용할 수도 있다. 예를 들어 센서의 방식으로서는, 정전 용량 방식 이외에도, 저항막 방식, 표면 탄성파 방식, 적외선 방식, 광학 방식 등 다양한 방식을 사용할 수 있다.

[0533] 인셀형의 터치 패널로서는, 대표적으로는 세미 인셀형과, 풀 인셀형이 있다. 세미 인셀형은, 표시 소자를 지지하는 기판과 대향 기판의 양쪽, 또는 대향 기판에 터치 센서를 구성하는 전극 등이 형성된 구성을 말한다. 한편, 풀 인셀형은, 표시 소자를 지지하는 기판에 터치 센서를 구성하는 전극 등을 형성한 구성을 말한다. 풀 인셀형의 터치 패널로 함으로써, 대향 기판의 구성을 간략화할 수 있기 때문에 바람직하다. 특히 풀 인셀형으로서, 표시 소자를 구성하는 전극이, 터치 센서를 구성하는 전극을 겸하는 구성으로 하면, 제작 공정을 간략화할 수 있어, 제작 비용을 저감할 수 있기 때문에 바람직하다.

[0534] 표시부(6511)는 HD(화소수 1280×720), FHD(화소수 1920×1080), WQHD(화소수 2560×1440), WQXGA(화소수 2560×1600), 4K(화소수 3840×2160), 8K(화소수 7680)×4320)와 같은 극히 높은 해상도를 갖고 있는 것이 바람직하다. 특히4K, 8K, 또는 그 이상의 해상도로 하는 것이 바람직하다. 또한, 표시부(6511)에 형성되는 화소의 화소 밀도(정세도)가 300ppi 이상, 바람직하게는 500ppi 이상, 보다 바람직하게는 800ppi 이상, 보다 바람직하게는 1000ppi 이상, 보다 바람직하게는 1200ppi 이상인 것이 바람직하다. 이렇게 높은 해상도이고 또한 높은 정세도를 갖는 표시부(6511)에 의해, 휴대형이나 가정 용도 등의 퍼스널 유스에 있어서는, 보다 현장감이나 깊이감 등을 높이는 것이 가능해진다.

[0535] IC(6520)는, 회로 유닛(6501), 신호선 구동 회로(6502), 센서 구동 회로(6503), 및 검출 회로(6504)를 갖는다. 회로 유닛(6501)은 타이밍 컨트롤러(6505)와, 화상 처리 회로(6506) 등을 갖는다.

[0536] 신호선 구동 회로(6502)는 표시부(6511)가 갖는 신호선에, 아날로그 신호인 영상 신호(비디오 신호라고도 한다)를 출력하는 기능을 갖는다. 예를 들어 신호선 구동 회로(6502)로서, 시프트 레지스터 회로와 버퍼 회로를 조합한 구성을 가질 수 있다. 또한, 터치 패널(6510)은 신호선에 접속하는 디멀티플렉서 회로를 갖고 있어도 된다.

[0537] 센서 구동 회로(6503)는 입력부(6512)가 갖는 센서 소자를 구동하는 신호를 출력하는 기능을 갖는다. 센서 구동 회로(6503)로서는, 예를 들어 시프트 레지스터 회로와 버퍼 회로를 조합한 구성을 사용할 수 있다.

[0538] 검출 회로(6504)는 입력부(6512)가 갖는 센서 소자로부터의 출력 신호를 회로 유닛(6501)으로 출력하는 기능을 갖는다. 예를 들어 검출 회로(6504)로서, 증폭 회로와, 아날로그/디지털 변환 회로(ADC: Analog-Digital Convertor)를 갖는 구성을 사용할 수 있다. 이때 검출 회로(6504)는 입력부(6512)로부터 출력되는 아날로그 신호를, 디지털 신호로 변환하여 회로 유닛(6501)으로 출력한다.

[0539] 회로 유닛(6501)이 갖는 화상 처리 회로(6506)는 터치 패널(6510)의 표시부(6511)를 구동하는 신호를 생성하여 출력하는 기능과, 입력부(6512)를 구동하는 신호를 생성하여 출력하는 기능과, 입력부(6512)로부터 출력된 신호를 해석하고, CPU(6540)로 출력하는 기능을 갖는다.

[0540] 보다 구체적인 예로서는, 화상 처리 회로(6506)는 CPU(6540)로부터의 명령에 따라 영상 신호를 생성하는 기능을 갖는다. 또한 화상 처리 회로(6506)는 표시부(6511)의 사양에 맞춰서 영상 신호에 신호 처리를 실시하고, 아날로그 영상 신호로 변환하고, 신호선 구동 회로(6502)에 공급하는 기능을 갖는다. 또한 화상 처리 회로(6506)는 CPU(6540)로부터의 명령에 따라, 센서 구동 회로(6503)로 출력하는 구동 신호를 생성하는 기능을 갖는다. 또한, 화상 처리 회로(6506)는 검출 회로(6504)로부터 입력된 신호를 해석하고, 위치 정보로서 CPU(6540)로 출력하는 기능을 갖는다.

[0541] 또한 타이밍 컨트롤러(6505)는 화상 처리 회로(6506)가 처리를 실시한 영상 신호 등에 포함되는 동기 신호를 기초로, 주사선 구동 회로(6513) 및 센서 구동 회로(6503)로 출력하는 신호(클럭 신호, 스타트 펄스 신호 등의 신호)를 생성하고, 출력하는 기능을 갖는다. 또한 타이밍 컨트롤러(6505)는 검출 회로(6504)가 신호를 출력하는 타이밍을 규정하는 신호를 생성하고, 출력하는 기능을 갖고 있어도 된다. 여기서, 타이밍 컨트롤러(6505)는 주사선 구동 회로(6513)로 출력하는 신호와, 센서 구동 회로(6503)로 출력하는 신호에, 각각 동기시킨 신호를 출력하는 것이 바람직하다. 특히, 표시부(6511)의 화소 데이터를 재기입하는 기간과, 입력부(6512)에서 센싱하는 기간을, 각각 나누는 것이 바람직하다. 예를 들어, 1프레임 기간을, 화소의 데이터를 재기입하는 기간과, 센싱하는 기간으로 나누어서 터치 패널(6510)을 구동할 수 있다. 또한, 예를 들어 1프레임 기간 중에 2 이상의 센

싱의 기간을 설정함으로써 검출 감도 및 검출 정밀도를 높일 수 있다.

[0542] 화상 처리 회로(6506)로서는, 예를 들어 프로세서를 갖는 구성으로 할 수 있다. 예를 들어 DSP(Digital Signal Processor), GPU(Graphics Processing Unit) 등의 마이크로프로세서를 사용할 수 있다. 또한 이들 마이크로프로세서를 FPGA(Field Programmable Gate Array)나 FPAA(Field Programmable Analog Array)와 같은 PLD(Programmable Logic Device)에 의해 실현한 구성으로 해도 된다. 프로세서에 의해 여러가지 프로그램으로부터의 명령을 해석하여 실행함으로써, 각종 데이터 처리나 프로그램 제어를 행한다. 프로세서에 의해 실행할 수 있는 프로그램은, 프로세서가 갖는 메모리 영역에 저장되어 있어도 되고, 별도로 형성되는 기억 장치에 저장되어 있어도 된다.

[0543] 또한, 터치 패널(6510)이 갖는 표시부(6511), 주사선 구동 회로(6513)나, IC(6520)가 갖는 회로 유닛(6501), 신호선 구동 회로(6502), 센서 구동 회로(6503), 검출 회로(6504), 또는 외부에 형성되는 CPU(6540) 등에, 채널 형성 영역에 산화물 반도체를 사용하고, 극히 낮은 오프 전류가 실현된 트랜지스터를 이용할 수도 있다. 그 트랜지스터는, 오프 전류가 매우 낮기 때문에, 그 트랜지스터를 기억 소자로서 기능하는 용량 소자에 유입된 전하(데이터)를 유지하기 위한 스위치로서 사용함으로써 데이터의 유지 기간을 장기에 걸쳐 확보할 수 있다. 예를 들어 이 특성을 화상 처리 회로(6506)의 레지스터나 캐시 메모리에 사용함으로써 필요할 때만 화상 처리 회로(6506)를 동작시키고, 다른 경우에는 직전의 처리 정보를 그 기억 소자에 대피시킴으로써, 노멀리 오프 컴퓨팅이 가능하게 되어, 터치 패널 모듈(6500), 및 이것이 실장되는 전자 기기의 저소비 전력화를 도모할 수 있다.

[0544] 또한, 여기에서는 회로 유닛(6501)이 타이밍 컨트롤러(6505)와 화상 처리 회로(6506)를 갖는 구성으로 했지만, 화상 처리 회로(6506) 자체, 또는 화상 처리 회로(6506)의 일부 기능을 갖는 회로를, IC(6520)의 외부에 형성해도 된다. 또는, 화상 처리 회로(6506)의 기능, 또는 일부의 기능을 CPU(6540)가 담당해도 된다. 예를 들어 회로 유닛(6501)이 신호선 구동 회로(6502), 센서 구동 회로(6503), 검출 회로(6504), 및 타이밍 컨트롤러(6505)를 갖는 구성으로 할 수도 있다.

[0545] 또한, 여기에서는 IC(6520)가 회로 유닛(6501)을 포함하는 예를 나타냈지만, 회로 유닛(6501)은 IC(6520)에 포함되지 않는 구성으로 할 수도 있다. 이때, IC(6520)는 신호선 구동 회로(6502), 센서 구동 회로(6503), 및 검출 회로(6504)를 갖는 구성으로 할 수 있다. 예를 들어 터치 패널 모듈(6500)에 IC를 복수 실장할 경우에는, 회로 유닛(6501)을 별도로 형성하고, 회로 유닛(6501)을 갖지 않은 IC(6520)를 복수 배치할 수도 있고, IC(6520)와, 신호선 구동 회로(6502)만을 갖는 IC를 조합하여 배치할 수도 있다.

[0546] 이와 같이, 터치 패널(6510)의 표시부(6511)를 구동하는 기능과, 입력부(6512)를 구동하는 기능을 하나의 IC에 내장한 구성으로 함으로써, 터치 패널 모듈(6500)에 실장하는 IC의 수를 저감시킬 수 있기 위해서, 비용을 저감할 수 있다.

[0547] 도 48의 (A), (B), (C)는 IC(6520)를 실장한 터치 패널 모듈(6500)의 개략도이다.

[0548] 도 48의 (A)에서는, 터치 패널 모듈(6500)은 기판(6531), 대향 기판(6532), 복수의 FPC(6533), IC(6520), IC(6530) 등을 갖는다. 또한 기판(6531)과 대향 기판(6532) 사이에 표시부(6511), 입력부(6512), 및 주사선 구동 회로(6513)를 갖고 있다. IC(6520) 및 IC(6530)는, COG(Chip On Glass) 방식 등의 실장 방법에 의해 기판(6531)에 실장되어 있다.

[0549] IC(6530)는, 상술한 IC(6520)에 있어서, 신호선 구동 회로(6502)만, 또는 신호선 구동 회로(6502) 및 회로 유닛(6501)을 갖는 IC이다. IC(6520)나 IC(6530)에는, FPC(6533)를 통하여 외부로부터 신호가 공급된다. 또한 FPC(6533)를 통하여 IC(6520)나 IC(6530)부터 외부로 신호를 출력할 수 있다.

[0550] 도 48의 (A)에서는 표시부(6511)를 사이에 두도록 주사선 구동 회로(6513)를 2개 형성하는 구성의 예를 도시하고 있다. 또한 IC(6520) 외에 IC(6530)를 갖는 구성을 도시하고 있다. 이와 같은 구성은, 표시부(6511)로서 극히 고해상도의 경우에, 적절하게 사용할 수 있다.

[0551] 도 48의 (B)는 하나의 IC(6520)와 하나의 FPC(6533)를 실장한 예를 도시하고 있다. 이와 같이, 기능을 하나의 IC(6520)에 집약시킴으로써, 부품 개수를 저감시킬 수 있기 때문에 바람직하다. 또한 도 48의 (B)에서는, 주사선 구동 회로(6513)를 표시부(6511)에 2개의 짧은 변 중, FPC(6533)에 가까운 측의 변을 따라서 배치한 예를 도시하고 있다.

[0552] 도 48의 (C)는 화상 처리 회로(6506) 등이 실장된 PCB(Printed Circuit Board)(6534)를 갖는 구성의 예를 도시하고 있다. 기판(6531) 위의 IC(6520) 및 IC(6530)와, PCB(6534)는, FPC(6533)에 의해 전기적으로 접속되어

있다. 여기서, IC(6520)에는, 상술한 화상 처리 회로(6506)를 갖지 않은 구성을 적용할 수 있다.

[0553] 또한 도 48의 각 도면에 있어서, IC(6520)나 IC(6530)는, 기판(6531)이 아닌 FPC(6533)에 실장되어 있어도 된다. 예를 들어 IC(6520)나 IC(6530)를 COF(Chip On Film) 방식이나 TAB(Tape Automated Bonding) 방식 등의 실장 방법에 의해 FPC(6533)에 실장하면 된다.

[0554] 도 48의 (A), (B)에 도시한 바와 같이, 표시부(6511)의 짧은 변측에 FPC(6533)나 IC(6520)(및 IC(6530)) 등을 배치하는 구성은 프레임폭 협소화가 가능하기 때문에, 예를 들어 스마트폰, 휴대 전화, 또는 태블릿 단말기 등의 전자 기기에 적절하게 사용할 수 있다. 또한, 도 48의 (C)에 도시한 바와 같은 PCB(6534)를 사용하는 구성은, 예를 들어 텔레비전 장치나 모니터 장치, 태블릿 단말기, 또는 노트북형의 퍼스널 컴퓨터 등에 적절하게 사용할 수 있다.

[0555] 본 실시 형태는, 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시 형태와 적절히 조합하여 실시할 수 있다.

[0556] (실시 형태 5)

[0557] 본 실시 형태에서는, 본 발명의 일 형태의 표시 장치, 또는 표시 시스템을 갖는 표시 모듈 및 전자 기기에 대해서, 도 49 내지 도 54를 사용하여 설명을 행한다.

[0558] 도 49에 도시하는 표시 모듈(8000)은 상부 커버(8001)와 하부 커버(8002) 사이에, FPC(8003)에 접속된 터치 패널(8004), 프레임(8009), 프린트 기판(8010), 배터리(8011)를 갖는다.

[0559] 본 발명의 일 형태의 표시 패널, 터치 패널, 또는 터치 패널 모듈은, 예를 들어, 터치 패널(8004)에 사용할 수 있다.

[0560] 상부 커버(8001) 및 하부 커버(8002)는 터치 패널(8004)의 사이즈에 맞춰서, 형상이나 치수를 적절히 변경할 수 있다.

[0561] 터치 패널(8004)은 저항막 방식 또는 정전 용량 방식의 터치 패널을 표시 패널에 중첩하여 사용할 수 있다. 또한, 터치 패널(8004)의 대향 기판(밀봉 기판)에, 터치 패널 기능을 갖게 하도록 하는 것도 가능하다. 또한, 터치 패널(8004)의 각 화소 내에 광 센서를 형성하여, 광학식의 터치 패널로 하는 것도 가능하다.

[0562] 또한, 투과형, 또는 반투과형의 액정 소자를 사용한 경우에는, 도 49에 도시하는 바와 같이 백라이트(8007)를 형성해도 된다. 백라이트(8007)는 광원(8008)을 갖는다. 또한, 도 49에 있어서, 백라이트(8007) 위에 광원(8008)을 배치하는 구성에 대하여 예시했지만, 이것에 한정되지 않는다. 예를 들어, 백라이트(8007)의 단부에 광원(8008)을 배치하고, 또한 광 확산판을 사용하는 구성으로 해도 된다. 또한, 유기 EL 소자 등의 자발광형의 발광 소자를 사용하는 경우, 또는 반사형 패널 등의 경우에 있어서는, 백라이트(8007)를 형성하지 않는 구성으로 해도 된다.

[0563] 프레임(8009)은 표시 패널(8006)의 보호 기능 외에, 프린트 기판(8010)의 동작에 의해 발생하는 전자파를 차단하기 위한 전자 실드로서의 기능을 갖는다. 또한 프레임(8009)은 방열판으로서의 기능을 갖고 있어도 된다.

[0564] 프린트 기판(8010)은 전원 회로, 비디오 신호 및 클럭 신호를 출력하기 위한 신호 처리 회로를 갖는다. 전원 회로에 전력을 공급하는 전원으로서는, 외부의 상용 전원이어도 되고, 별도로 형성한 배터리(8011)에 의한 전원이어도 된다. 배터리(8011)는 상용 전원을 사용하는 경우에는 생략 가능하다.

[0565] 또한, 터치 패널(8004)은 편광판, 위상차판, 프리즘 시트 등의 부재를 추가하여 형성해도 된다.

[0566] 본 발명의 일 형태의 표시 패널, 발광 패널, 센서 패널, 터치 패널, 터치 패널 모듈, 입력 장치, 표시 장치, 또는 입출력 장치를 사용하여, 전자 기기나 조명 장치를 제작할 수 있다. 본 발명의 일 형태의 입력 장치, 표시 장치, 또는 입출력 장치를 사용하여, 곡면을 갖고, 신뢰성이 높은 전자 기기나 조명 장치를 제작할 수 있다. 또한, 본 발명의 일 형태의 입력 장치, 표시 장치, 또는 입출력 장치를 사용하여, 가요성을 갖고, 신뢰성이 높은 전자 기기나 조명 장치를 제작할 수 있다. 또한 본 발명의 일 형태의 입력 장치, 또는 입출력 장치를 사용하여, 터치 센서의 검출 감도가 향상한 전자 기기나 조명 장치를 제작할 수 있다.

[0567] 전자 기기로서는, 예를 들어, 텔레비전 장치(텔레비전, 또는 텔레비전 수신기라고도 한다), 컴퓨터용 등의 모니터, 디지털 카메라, 디지털 비디오 카메라, 디지털 포토 프레임, 휴대 전화기(휴대 전화, 휴대 전화 장치라고도 한다), 휴대형 게임기, 휴대 정보 단말기, 음향 재생 장치, 파칭코기 등의 대형 게임기 등을 들 수 있다.

[0568] 또한, 본 발명의 일 형태의 전자 기기 또는 조명 장치는 가요성을 갖는 경우, 가옥이나 빌딩의 내벽 또는 외벽, 또는, 자동차의 내장 또는 외장의 곡면을 따라 내장하는 것도 가능하다.

[0569] 또한, 본 발명의 일 형태의 전자 기기는, 이차 전지를 갖고 있어도 되고, 비접촉 전력 전송을 사용하여, 이차 전지를 충전할 수 있다면 바람직하다.

[0570] 2차 전지로서는, 예를 들어, 겔상 전해질을 사용하는 리튬 폴리머 전지(리튬 이온 폴리머 전지) 등의 리튬 이온 이차 전지, 리튬 이온 전지, 니켈 수소 전지, 니카드 전지, 유기 라디칼 전지, 납 축전지, 공기 이차 전지, 니켈 아연 전지, 은 아연 전지 등을 들 수 있다.

[0571] 본 발명의 일 형태의 전자 기기는, 안테나를 갖고 있어도 된다. 안테나로 신호를 수신함으로써, 표시부에서 영상이나 정보 등의 표시를 행할 수 있다. 또한, 전자 기기가 이차 전지를 갖는 경우, 안테나를, 비접촉 전력 전송에 사용해도 된다.

[0572] 도 50의 (A) 내지 도 50의 (H), 및 도 51의 (A), (B)는 전자 기기를 도시하는 도면이다. 이 전자 기기는, 하우징(5000), 표시부(5001), 스피커(5003), LED 램프(5004), 조작키(5005)(전원 스위치, 또는 조작 스위치를 포함한다), 접속 단자(5006), 센서(5007)(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 광, 액, 자기, 온도, 화학 물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경도, 진동, 냄새 또는 적외선을 측정하는 기능을 포함하는 것), 마이크로폰(5008), 등을 가질 수 있다.

[0573] 도 50의 (A)는 모바일 컴퓨터이며, 상술한 것의 이외에, 스위치(5009), 적외선 포트(5010), 등을 가질 수 있다.

[0574] 도 50의 (B)는 기록 매체를 구비한 휴대형의 화상 재생 장치(예를 들어, DVD 재생 장치)로서, 상술한 것의 이외에, 제2 표시부(5002), 기록 매체 판독부(5011), 등을 가질 수 있다.

[0575] 도 50의 (C)는 텔레비전 장치이며, 상술한 것의 이외에, 스탠드(5012) 등을 가질 수 있다. 또한, 텔레비전 장치의 조작은, 하우징(5000)이 구비하는 조작 스위치나, 별체의 리모콘 조작기(5013)에 의해 행할 수 있다. 리모콘 조작기(5013)가 구비하는 조작키에 의해, 채널이나 음량의 조작을 행할 수 있고, 표시부(5001)에 표시되는 영상을 조작할 수 있다. 또한, 리모콘 조작기(5013)에, 그 리모콘 조작기(5013)로부터 출력하는 정보를 표시하는 표시부를 형성하는 구성으로 해도 된다.

[0576] 도 50의 (D)는 휴대형 유기기이며, 상술한 것의 이외에, 기록 매체 판독부(5011), 등을 가질 수 있다.

[0577] 도 50의 (E)는 텔레비전 수상 기능을 구비한 디지털 카메라이며, 상술한 것의 이외에, 안테나(5014), 셔터 버튼(5015), 수상부(5016), 등을 가질 수 있다.

[0578] 도 50의 (F)는 휴대형 유기기이며, 상술한 것의 이외에, 제2 표시부(5002), 기록 매체 판독부(5011), 등을 가질 수 있다.

[0579] 도 50의 (G)는 운반형 텔레비전 수상기이며, 상술한 것의 이외에, 신호의 송수신이 가능한 충전기(5017), 등을 가질 수 있다.

[0580] 도 50의 (H)는 손목 시계형 정보 단말기이며, 상술한 것 외에, 밴드(5018), 멈춤쇠(5019), 등을 가질 수 있다. 베젤 부분을 겸하는 하우징(5000)에 탑재된 표시부(5001)는 비직사각 형상의 표시 영역을 갖고 있다. 표시부(5001)는 시각을 나타내는 아이콘(5020), 기타의 아이콘(5021) 등을 표시할 수 있다.

[0581] 도 51의 (A)는 디지털 사이니지(Digital Signage: 전자 간판)이다. 도 51의 (B)는 원기둥형의 기둥에 형성된 디지털 사이니지이다.

[0582] 도 50의 (A) 내지 도 50의 (H), 및 도 51의 (A), (B)에 도시하는 전자 기기는, 여러가지 기능을 가질 수 있다. 예를 들어, 여러가지 정보(정지 화상, 동화상, 텍스트 화상 등)를 표시부에 표시하는 기능, 터치 패널 기능, 캘린더, 일자 또는 시각 등을 표시하는 기능, 여러가지 소프트웨어(프로그램)에 의해 처리를 제어하는 기능, 무선 통신 기능, 무선 통신 기능을 사용하여 여러가지 컴퓨터 네트워크에 접속하는 기능, 무선 통신 기능을 사용하여 여러가지 데이터의 송신 또는 수신을 행하는 기능, 기록 매체에 기록되어 있는 프로그램 또는 데이터를 판독하여 표시부에 표시하는 기능, 등을 가질 수 있다. 또한, 복수의 표시부를 갖는 전자 기기에 있어서는, 하나의 표시부를 주로 하여 화상 정보를 표시하고, 별도의 하나의 표시부를 주로 하여 문자 정보를 표시하는 기능, 또는, 복수의 표시부에 시차를 고려한 화상을 표시함으로써 입체적인 화상을 표시하는 기능, 등을 가질 수 있다. 또한, 수상부를 갖는 전자 기기에 있어서는, 정지 화상을 촬영하는 기능, 동화상을 촬영하는 기능, 촬영한 화상을 자동 또는 수동으로 보정하는 기능, 촬영한 화상을 기록 매체(외부 또는 카메라에 내장)에 보존하는 기능,

촬영한 화상을 표시부에 표시하는 기능, 등을 가질 수 있다. 또한, 도 50의 (A) 내지 도 50의 (H), 및 도 51의 (A), (B)에 도시하는 전자 기기가 가질 수 있는 기능은 이들에 한정되지 않고, 여러가지 기능을 가질 수 있다.

[0583] 도 52의 (A), (B), (C1), (C2), (D), (E)에, 만곡된 표시부(7000)를 갖는 전자 기기의 일례를 도시한다. 표시부(7000)는 그 표시면이 만곡하여 형성되고, 만곡된 표시면을 따라 표시를 행할 수 있다. 또한, 표시부(7000)는 가요성을 갖고 있어도 된다.

[0584] 표시부(7000)는 본 발명의 일 형태의 표시 패널, 발광 패널, 센서 패널, 터치 패널, 표시 장치, 또는 입출력 장치 등을 사용하여 제작된다. 본 발명의 일 형태에 의해 만곡된 표시부를 구비하고, 또한 신뢰성이 높은 전자 기기를 제공할 수 있다.

[0585] 도 52의 (A)에 휴대 전화기의 일례를 도시한다. 휴대 전화기(7100)는 하우징(7101), 표시부(7000), 조작 버튼(7103), 외부 접속 포트(7104), 스피커(7105), 마이크(7106) 등을 갖는다.

[0586] 도 52의 (A)에 도시하는 휴대 전화기(7100)는 표시부(7000)에 터치 센서를 구비한다. 전화를 거는, 또는 문자를 입력하는 등의 모든 조작은, 손가락이나 스타일러스 등으로 표시부(7000)에 접촉함으로써 행할 수 있다.

[0587] 또한, 조작 버튼(7103)의 조작에 의해, 전원의 ON, OFF 동작이나, 표시부(7000)에 표시되는 화상의 종류를 전환할 수 있다. 예를 들어, 메일 작성 화면으로부터, 메인 메뉴 화면으로 전환할 수 있다.

[0588] 도 52의 (B)에 텔레비전 장치의 일례를 도시한다. 텔레비전 장치(7200)는 하우징(7201)에 표시부(7000)가 내장되어 있다. 여기에서는, 스탠드(7203)에 의해 하우징(7201)을 지지한 구성을 도시하고 있다.

[0589] 도 52의 (B)에 도시하는 텔레비전 장치(7200)의 조작은, 하우징(7201)이 구비하는 조작 스위치나, 별체의 리모콘 조작기(7211)에 의해 행할 수 있다. 또는, 표시부(7000)에 터치 센서를 구비하고 있어도 되고, 손가락 등으로 표시부(7000)에 접촉함으로써 조작해도 된다. 리모콘 조작기(7211)는 그 리모콘 조작기(7211)로부터 출력하는 정보를 표시하는 표시부를 갖고 있어도 된다. 리모콘 조작기(7211)가 구비하는 조작키 또는 터치 패널에 의해 채널이나 음량의 조작을 행할 수 있고, 표시부(7000)에 표시되는 영상을 조작할 수 있다.

[0590] 또한, 텔레비전 장치(7200)는 수신기나 모뎀 등을 구비한 구성으로 한다. 수신기에 의해 일반의 텔레비전 방송의 수신을 행할 수 있다. 또한, 모뎀을 통하여 유선 또는 무선에 의한 통신 네트워크에 접속함으로써, 일방향(송신자로부터 수신자) 또는 쌍방향(송신자와 수신자 간, 또는 수신자 간끼리 등)의 정보 통신을 행하는 것도 가능하다.

[0591] 도 52의 (C1), (C2), (D), (E)에 휴대 정보 단말기의 일례를 도시한다. 제각기 휴대 정보 단말기는, 하우징(7301) 및 표시부(7000)를 갖는다. 또한, 조작 버튼, 외부 접속 포트, 스피커, 마이크, 안테나, 또는 배터리 등을 갖고 있어도 된다. 표시부(7000)에는 터치 센서를 구비한다. 휴대 정보 단말기의 조작은, 손가락이나 스타일러스 등으로 표시부(7000)에 접촉함으로써 행할 수 있다.

[0592] 도 52의 (C1)은 휴대 정보 단말기(7300)의 사시도이며, 도 52의 (C2)는 휴대 정보 단말기(7300)의 상면도이다. 도 52의 (D)는 휴대 정보 단말기(7310)의 사시도이다. 도 52의 (E)는 휴대 정보 단말기(7320)의 사시도이다.

[0593] 본 실시 형태에서 예시하는 휴대 정보 단말기는, 예를 들어, 전화기, 수첩 또는 정보 열람 장치 등으로부터 선택된 하나 또는 복수의 기능을 갖는다. 구체적으로는, 스마트폰으로서 각각 사용할 수 있다. 본 실시 형태에서 예시하는 휴대 정보 단말기는, 예를 들어, 이동 전화, 전자 메일, 문장 열람 및 작성, 음악 재생, 인터넷 통신, 컴퓨터 게임 등의 다양한 애플리케이션을 실행할 수 있다.

[0594] 휴대 정보 단말기(7300), 휴대 정보 단말기(7310) 및 휴대 정보 단말기(7320)는 문자나 화상 정보를 그 복수의 면에 표시할 수 있다. 예를 들어, 도 52의 (C1), (D)에 도시한 바와 같이, 3개의 조작 버튼(7302)을 하나의 면에 표시하고, 직사각형으로 나타내는 정보(7303)를 다른면에 표시할 수 있다. 도 52의 (C1), (C2)에서는, 휴대 정보 단말기의 상측에 정보가 표시되는 예를 도시하고, 도 52의 (D)에서는, 휴대 정보 단말기의 가로측에 정보가 표시되는 예를 도시한다. 또한, 휴대 정보 단말기의 3면 이상에 정보를 표시해도 되고, 도 52의 (E)에서는, 정보(7304), 정보(7305), 정보(7306)가 각각 상이한 면에 표시되어 있는 예를 도시한다.

[0595] 또한, 정보의 예로서는, SNS(소셜 네트워킹 서비스)의 통지, 전자 메일이나 전화 등의 착신을 알리는 표시, 전자 메일 등의 제목 또는 송신자명, 일시, 시각, 배터리의 잔량, 안테나 수신의 강도 등이 있다. 또는, 정보가 표시되어 있는 위치에, 정보 대신에 조작 버튼, 아이콘 등을 표시해도 된다.

[0596] 예를 들어, 휴대 정보 단말기(7300)의 사용자는, 양복의 가슴 주머니에 휴대 정보 단말기(7300)를 수납한 상태

에서, 그 표시(여기서는 정보(7303))를 확인할 수 있다.

[0597] 구체적으로는, 착신한 전화의 발신자의 전화 번호 또는 성명 등을, 휴대 정보 단말기(7300)의 상방으로부터 관찰할 수 있는 위치에 표시한다. 사용자는, 휴대 정보 단말기(7300)를 포켓으로부터 꺼내는 일 없이, 표시를 확인하고, 전화를 받을 것인지 여부를 판단할 수 있다.

[0598] 도 52의 (F) 내지 (H)에, 만곡된 발광부를 갖는 조명 장치의 일례를 도시하고 있다.

[0599] 도 52의 (F) 내지 (H)에 도시하는 각 조명 장치가 갖는 발광부는, 본 발명의 일 형태의 표시 패널, 발광 패널, 센서 패널, 터치 패널, 표시 장치, 또는 입출력 장치 등을 사용하여 제작된다. 본 발명의 일 형태에 의해, 만곡된 발광부를 구비하고, 또한 신뢰성이 높은 조명 장치를 제공할 수 있다.

[0600] 도 52의 (F)에 도시하는 조명 장치(7400)는 물결 형상의 발광면을 갖는 발광부(7402)를 구비한다. 따라서 디자인성이 높은 조명 장치가 되어 있다.

[0601] 도 52의 (G)에 도시하는 조명 장치(7410)가 구비하는 발광부(7412)는 볼록 형상으로 만곡된 2개의 발광부가 대칭적으로 배치된 구성을 포함하고 있다. 따라서 조명 장치(7410)를 중심으로 전방위를 비출 수 있다.

[0602] 도 52의 (H)에 도시하는 조명 장치(7420)는 오목형으로 만곡된 발광부(7422)를 구비한다. 따라서, 발광부(7422)로부터의 발광을, 조명 장치(7420)의 전방면에 집광하기 위해서, 특정한 범위를 밝게 비출 경우에 적합하다. 또한, 이와 마찬가지로 함으로써, 그림자가 생기기 어렵다고 하는 효과를 발휘한다.

[0603] 또한, 조명 장치(7400), 조명 장치(7410) 및 조명 장치(7420)가 구비하는 각각의 발광부는 가요성을 갖고 있어도 된다. 발광부를 가소성의 부재나 가동의 프레임 등의 부재로 고정하고, 용도에 맞춰서 발광부의 발광면을 자유자재로 만곡 가능한 구성으로 해도 된다.

[0604] 조명 장치(7400), 조명 장치(7410) 및 조명 장치(7420)는 각각, 조작 스위치(7403)를 구비하는 다이부(7401)와, 다이부(7401)에 지지되는 발광부를 갖는다.

[0605] 또한 여기에서는, 다이부에 의해 발광부가 지지된 조명 장치에 대하여 예시했지만, 발광부를 구비하는 하우징을 천장에 고정하거나, 또는 천장으로부터 매달아서 사용할 수도 있다. 발광면을 만곡시켜서 사용할 수 있기 때문에, 발광면을 오목형으로 만곡시켜서 특정한 영역을 밝게 비추거나, 또는 발광면을 볼록 형상으로 만곡시켜서 방 전체를 밝게 비출 수도 있다.

[0606] 도 53의 (A1), (A2), (B) 내지 (I)에, 가요성을 갖는 표시부(7001)를 갖는 휴대 정보 단말기의 일례를 도시한다.

[0607] 표시부(7001)는 본 발명의 일 형태의 표시 패널, 발광 패널, 센서 패널, 터치 패널, 표시 장치, 또는 입출력 장치 등을 사용하여 제작된다. 예를 들어, 곡률 반경 0.01㎜ 이상 150㎜ 이하로 구부릴 수 있는 표시 장치, 또는 입출력 장치 등을 적용할 수 있다. 또한, 표시부(7001)는 터치 센서를 구비하고 있어도 되고, 손가락 등으로 표시부(7001)에 접촉함으로써 휴대 정보 단말기를 조작할 수 있다. 본 발명의 일 형태에 의해, 가요성을 갖는 표시부를 구비하고, 또한 신뢰성이 높은 전자 기기를 제공할 수 있다.

[0608] 도 53의 (A1)은 휴대 정보 단말기의 일례를 도시하는 사시도이며, 도 53의 (A2)는 휴대 정보 단말기의 일례를 도시하는 측면도이다. 휴대 정보 단말기(7500)은 하우징(7501), 표시부(7001), 인출 부재(7502), 조작 버튼(7503) 등을 갖는다.

[0609] 휴대 정보 단말기(7500)는 하우징(7501) 내에 롤형으로 감긴 가요성을 갖는 표시부(7001)를 갖는다.

[0610] 또한, 휴대 정보 단말기(7500)는 내장된 제어부에 의해 영상 신호를 수신가능하고, 수신한 영상을 표시부(7001)에 표시할 수 있다. 또한, 휴대 정보 단말기(7500)에는 배터리가 내장되어 있다. 또한, 하우징(7501)에 커넥터를 접속하는 단자부를 구비하고, 영상 신호나 전력을 유선에 의해 외부로부터 직접 공급하는 구성으로 해도 된다.

[0611] 또한, 조작 버튼(7503)에 의해, 전원의 ON, OFF 동작이나 표시하는 영상의 전환 등을 행할 수 있다. 또한, 도 53의 (A1), (A2), (B)에서는, 휴대 정보 단말기(7500)의 측면에 조작 버튼(7503)을 배치하는 예를 도시하지만, 이것에 한정되지 않고, 휴대 정보 단말기(7500)의 표시면과 동일한 면(표면)이나, 이면에 배치해도 된다.

[0612] 도 53의 (B)에는, 표시부(7001)를 인출 부재(7502)에 의해 인출한 상태의 휴대 정보 단말기(7500)를 나타낸다. 이 상태에서 표시부(7001)에 영상을 표시할 수 있다. 또한, 표시부(7001)의 일부가 롤형으로 감긴 도 53의

(A1)의 상태와 표시부(7001)를 인출 부재(7502)에 의해 인출한 도 53의 (B)의 상태에서, 휴대 정보 단말기(7500)가 상이한 표시를 행하는 구성으로 해도 된다. 예를 들어, 도 53의 (A1)의 상태일 때에, 표시부(7001)의 롤형으로 감긴 부분을 비표시로 함으로써, 휴대 정보 단말기(7500)의 소비 전력을 낮출 수 있다.

[0613] 또한, 표시부(7001)를 인출한 때에 표시부(7001)의 표시면이 평면형이 되도록 고정하기 위해서, 표시부(7001)의 측부에 보강을 위한 프레임을 형성하고 있어도 된다.

[0614] 또한, 이 구성 이외에, 하우징에 스피커를 형성하고, 영상 신호와 함께 수신한 음성 신호에 의해 음성을 출력하는 구성으로 해도 된다.

[0615] 도 53의 (C) 내지 (E)에, 절첩 가능한 휴대 정보 단말기의 일례를 도시한다. 도 53의 (C)에서는, 전개한 상태, 도 53의 (D)에서는, 전개한 상태 또는 절첩한 상태의 한쪽으로부터 다른쪽으로 변화하는 도중의 상태, 도 53의 (E)에서는, 절첩한 상태의 휴대 정보 단말기(7600)를 나타낸다. 휴대 정보 단말기(7600)는 절첩한 상태에서는 가반성이 우수하고, 전개한 상태에서는, 이음매가 없는 넓은 표시 영역에 의해 일람성이 우수하다.

[0616] 표시부(7001)는 힌지(7602)에 의해 연결된 3개의 하우징(7601)에 지지되어 있다. 힌지(7602)를 통하여 2개의 하우징(7601) 사이를 굴곡시킴으로써, 휴대 정보 단말기(7600)를 전개한 상태로부터 절첩한 상태로 가역적으로 변형시킬 수 있다.

[0617] 도 53의 (F), (G)에, 절첩 가능한 휴대 정보 단말기의 일례를 도시한다. 도 53의 (F)에서는, 표시부(7001)가 내측으로 되도록 절첩한 상태, 도 53의 (G)에서는, 표시부(7001)가 외측이 되도록 절첩한 상태의 휴대 정보 단말기(7650)를 도시한다. 휴대 정보 단말기(7650)는 표시부(7001) 및 비표시부(7651)를 갖는다. 휴대 정보 단말기(7650)를 사용하지 않는 때에, 표시부(7001)가 내측으로 되도록 절첩함으로써, 표시부(7001)의 오염이나 흠집 발생을 억제할 수 있다.

[0618] 도 53의 (H)에, 가요성을 갖는 휴대 정보 단말기의 일례를 도시한다. 휴대 정보 단말기(7700)는 하우징(7701) 및 표시부(7001)를 갖는다. 또한, 입력 수단인 버튼(7703a, 7703b), 음성 출력 수단인 스피커(7704a, 7704b), 외부 접속 포트(7705), 마이크(7706) 등을 갖고 있어도 된다. 또한, 휴대 정보 단말기(7700)는 가요성을 갖는 배터리(7709)를 탑재할 수 있다. 배터리(7709)는 예를 들어 표시부(7001)와 중첩시켜 배치해도 된다.

[0619] 하우징(7701), 표시부(7001), 및 배터리(7709)는 가요성을 갖는다. 그로 인해, 휴대 정보 단말기(7700)를 원하는 형상으로 만곡시키는 것이나, 휴대 정보 단말기(7700)에 비틀기를 가하는 것이 용이하다. 예를 들어, 휴대 정보 단말기(7700)는 표시부(7001)가 내측 또는 외측이 되도록 절곡하여 사용할 수 있다. 또는, 휴대 정보 단말기(7700)를 롤형으로 감은 상태에서 사용할 수도 있다. 이렇게 하우징(7701) 및 표시부(7001)를 자유롭게 변형하는 것이 가능하기 때문에, 휴대 정보 단말기(7700)는 낙하한 경우, 또는 의도하지 않는 외력이 가해진 경우여도, 파손되기 어렵다고 하는 이점이 있다.

[0620] 또한, 휴대 정보 단말기(7700)는 경량이기 때문에, 하우징(7701)의 상부를 클립 등으로 파지하여 축 늘어뜨려서 사용하거나, 또는, 하우징(7701)을 자석 등으로 벽면에 고정하여 사용하는 등, 여러가지 상황에 있어서 편리성 좋게 사용할 수 있다.

[0621] 도 53의 (I)에 손목 시계형의 휴대 정보 단말기의 일례를 도시한다. 휴대 정보 단말기(7800)는 밴드(7801), 표시부(7001), 입출력 단자(7802), 조작 버튼(7803) 등을 갖는다. 밴드(7801)는 하우징으로서의 기능을 갖는다. 또한, 휴대 정보 단말기(7800)는 가요성을 갖는 배터리(7805)를 탑재할 수 있다. 배터리(7805)는 예를 들어 표시부(7001)나 밴드(7801)와 중첩시켜 배치해도 된다.

[0622] 밴드(7801), 표시부(7001), 및 배터리(7805)는 가요성을 갖는다. 그로 인해, 휴대 정보 단말기(7800)를 원하는 형상으로 만곡시키는 것이 용이하다.

[0623] 조작 버튼(7803)은 시각 설정 이외에, 전원의 온·오프 동작, 무선 통신의 온·오프 동작, 매너 모드의 실행 및 해제, 전력 절약 모드의 실행 및 해제 등, 여러가지 기능을 갖게 할 수 있다. 예를 들어, 휴대 정보 단말기(7800)에 내장된 오퍼레이팅 시스템에 의해, 조작 버튼(7803)의 기능을 자유롭게 설정할 수도 있다.

[0624] 또한, 표시부(7001)에 표시된 아이콘(7804)에 손가락 등으로 접촉함으로써, 애플리케이션을 기동할 수 있다.

[0625] 또한, 휴대 정보 단말기(7800)는 통신 규격에 준거한 근거리 무선 통신을 실행하는 것이 가능하다. 예를 들어 무선 통신 가능한 헤드셋과 상호 통신함으로써, 핸즈 프리로 통화할 수도 있다.

[0626] 또한, 휴대 정보 단말기(7800)는 입출력 단자(7802)를 갖고 있어도 된다. 입출력 단자(7802)를 갖는 경우, 다

른 정보 단말기와 커넥터를 통하여 직접 데이터의 주고받기를 행할 수 있다. 또한 입출력 단자(7802)를 통하여 충전을 행할 수도 있다. 또한, 본 실시 형태에서 예시하는 휴대 정보 단말기의 충전 동작은, 입출력 단자를 통하지 않고 비접촉 전력 전송에 의해 행해도 된다.

[0627] 도 54의 (A), (B), (C)에 절첩 가능한 손목 시계형의 휴대 정보 단말기의 일례를 도시한다. 휴대 정보 단말기(7900)는 표시부(7901), 하우징(7902), 하우징(7903), 밴드(7904), 조작 버튼(7905) 등을 갖는다.

[0628] 휴대 정보 단말기(7900)는 도 54의 (A)에 도시하는 바와 같이 하우징(7902)이 하우징(7903) 위에 중첩된 상태로부터, 도 54의 (B)에 도시하는 바와 같이 하우징(7902)을 들어 올리는 것에 의해, 도 54의 (C)에 도시한 바와 같이, 표시부(7901)가 전개된 상태로 가역적으로 변형시킬 수 있다. 그 때문에 휴대 정보 단말기(7900)는 예를 들어 통상적으로는 표시부(7901)를 절첩한 상태에서 사용하는 것이 가능하고, 또한 표시부(7901)를 전개함으로써 표시 영역을 확장하여 사용할 수 있다.

[0629] 또한, 표시부(7901)가 터치 패널로서의 기능을 가짐으로써, 표시부(7901)를 접촉함으로써 휴대 정보 단말기(7900)를 조작할 수 있다. 또한 조작 버튼(7905)을 누르거나, 돌리거나, 또는 상하 방향, 앞 방향, 또는 깊이 방향으로 비켜놓는 등의 조작에 의해, 휴대 정보 단말기(7900)를 조작할 수 있다.

[0630] 도 54의 (A)에 도시한 바와 같이, 하우징(7902)과 하우징(7903)이 중첩된 상태일 때, 하우징(7902)과 하우징(7903)이 의도하지 않고 이격되지 않도록 로크 기구를 갖는 것이 바람직하다. 이때, 예를 들어 조작 버튼(7905)을 누르는 등의 조작에 의해, 로크 상태를 해제할 수 있는 구성으로 하는 것이 바람직하다. 또한, 스프링 등의 복원력을 이용하여, 로크 상태를 해제했을 때에, 도 54의 (A)에 도시하는 상태로부터 도 54의 (C)에 도시하는 상태로 자동으로 변형되는 기구를 갖고 있어도 된다. 또는, 로크 기구 대신에 자력에 의해 하우징(7902)과 하우징(7903)이 상대적인 위치를 고정해도 된다. 자력을 사용함으로써 용이하게 하우징(7902)과 하우징(7903)을 탈착시킬 수 있다. 예를 들어 하우징(7902) 및 하우징(7903)의 한쪽에 강자성체를 배치하고, 다른 쪽에 강자성체나 상자성체 등의 자성체를, 2개의 하우징을 중첩했을 때에, 상기 강자성체와 중첩되는 위치에 배치하면 된다.

[0631] 도 54의 (A), (B), (C)에서는, 밴드(7904)의 구부러지는 방향에 대하여 개략 수직인 방향으로 표시부(7901)가 전개할 수 있는 구성을 도시했지만, 도 54의 (D), (E)에 도시한 바와 같이, 밴드(7904)의 구부러지는 방향에 대략 평행한 방향으로 표시부(7901)를 전개할 수 있는 구성으로 해도 된다. 또한 이때, 밴드(7904)에 감기도록, 표시부(7901)를 만곡시켜서 사용해도 된다.

[0632] 본 실시 형태에 있어서 설명한 전자 기기는, 어떤 정보를 표시하기 위한 표시부를 갖는 것을 특징으로 한다. 그 표시부에, 본 발명의 일 형태의 표시 패널, 터치 패널, 또는 터치 패널 모듈 등을 적용할 수 있다.

[0633] 본 실시 형태는, 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시 형태와 적절히 조합하여 실시할 수 있다.

부호의 설명

[0634] 10: 터치 패널 모듈

21: 기판

22: 터치 센서

23: 배선

23a: 배선

23b: 배선

24: 배선

24a: 배선

24b: 배선

26: 도전층

26a: 도전층

26b: 도전층

31: 기판

32: 표시부

34: 회로

35: 배선

36: 화소 전극

40: 발광 소자

37: 액정

38: 공통 전극

42: FPC

43: IC

47: EL층

48: 공통 전극

51: 신호선

52: 주사선

53: 용량선

54: 공통 배선

55: 전원선

60: 액정 소자

61: 편광판

62: 편광판

63: 백라이트

65: 착색층

66: 차광층

68: 접착층

70: 트랜지스터

70a: 트랜지스터

70b: 트랜지스터

71: 도전층

72: 반도체층

73: 절연층

74a: 도전층

74b: 도전층

75: 저저항 영역

76: 도전층

80: 화소 회로

81: 절연층

82: 절연층

83: 절연층

85: 용량 소자

90: 화소

91: 회로

102: EL층

103: 공통 전극

111: 화소 전극

112: 액정

113: 공통 전극

123: 절연층

124: 스페이서

130: 편광판

130a: 편광판

130b: 편광판

131: 착색층

132: 차광층

141: 접착층

142: 공간

143: 건조제

151: 화소 전극

152: 액정

153: 공통 전극

161: 기판

162: 기판

171: 기판

172: 기판

201: 트랜지스터

202: 트랜지스터

203: 용량 소자

204: 접속부

205: 트랜지스터

211: 절연층

212: 절연층

213: 절연층

214: 절연층

215: 절연층

216: 절연층

217: 절연층

218: 절연층

221: 도전층

222: 도전층

231: 반도체층

242: 접속층

243: 접속체

251: 접착층

252: 접착층

601: 펄스 전압 출력 회로

602: 전류 검출 회로

603: 용량

621: 전극

622: 전극

705: 절연층

706: 전극

707: 절연층

708: 반도체층

710: 절연층

711: 절연층

714: 전극

715: 전극

722: 절연층

723: 전극

724a: 전극

724b: 전극

726: 절연층

727: 절연층

728: 절연층

729: 절연층

741: 절연층

742: 반도체층

744a: 전극

744b: 전극

746: 전극

755: 불순물

771: 기판

772: 절연층

810: 트랜지스터

811: 트랜지스터

820: 트랜지스터

821: 트랜지스터

825: 트랜지스터

826: 트랜지스터

830: 트랜지스터

831: 트랜지스터

840: 트랜지스터

841: 트랜지스터

842: 트랜지스터

843: 트랜지스터

844: 트랜지스터

845: 트랜지스터

846: 트랜지스터

847: 트랜지스터

5000: 하우징

5001: 표시부

5002: 표시부

5003: 스피커

5004: LED 램프

5005: 조작키

5006: 접속 단자

5007: 센서

5008: 마이크로폰

5009: 스위치

5010: 적외선 포트

5011: 기록 매체 판독부

5012: 스탠드

5013: 리모콘 조작기

5014: 안테나

5015: 셔터 버튼

5016: 수상부

5017: 충전기

5018: 밴드

5019: 멈춤쇠

5020: 아이콘

5021: 아이콘

6500: 터치 패널 모듈

6501: 회로 유닛

6502: 신호선 구동 회로

6503: 센서 구동 회로

6504: 검출 회로

6505: 타이밍 컨트롤러

6506: 화상 처리 회로

6510: 터치 패널

6511: 표시부

6512: 입력부

6513: 주사선 구동 회로

6520: IC

6530: IC

6531: 기판

6532: 대향 기판

6533: FPC

6534: PCB

6540: CPU

7000: 표시부

7001: 표시부

7100: 휴대 전화기

7101: 하우징

7103: 조작 버튼

7104: 외부 접속 포트

7105: 스피커

7106: 마이크

7200: 텔레비전 장치

7201: 하우징

7203: 스탠드

7211: 리모콘 조작기

7300: 휴대 정보 단말기

7301: 하우징

7302: 조작 버튼

7303: 정보

7304: 정보

7305: 정보

7306: 정보

7310: 휴대 정보 단말기

7320: 휴대 정보 단말기

7400: 조명 장치

7401: 다이부

7402: 발광부

7403: 조작 스위치

7410: 조명 장치

7412: 발광부

7420: 조명 장치

7422: 발광부

7500: 휴대 정보 단말기

7501: 하우징

7502: 부재

7503: 조작 버튼

7600: 휴대 정보 단말기

7601: 하우징

7602: 힌지

7650: 휴대 정보 단말기

7651: 비표시부

7700: 휴대 정보 단말기

7701: 하우징

7703a: 버튼

7703b: 버튼

7704a: 스피커

7704b: 스피커

7705: 외부 접속 포트

7706: 마이크

7709: 배터리

7800: 휴대 정보 단말기

7801: 밴드

7802: 입출력 단자

7803: 조작 버튼

7804: 아이콘

7805: 배터리

7900: 휴대 정보 단말기

7901: 표시부

7902: 하우징

7903: 하우징

7904: 밴드

7905: 조작 버튼

8000: 표시 모듈

8001: 상부 커버

8002: 하부 커버

8003: FPC

8004: 터치 패널

8006: 표시 패널

8007: 백라이트

8008: 광원

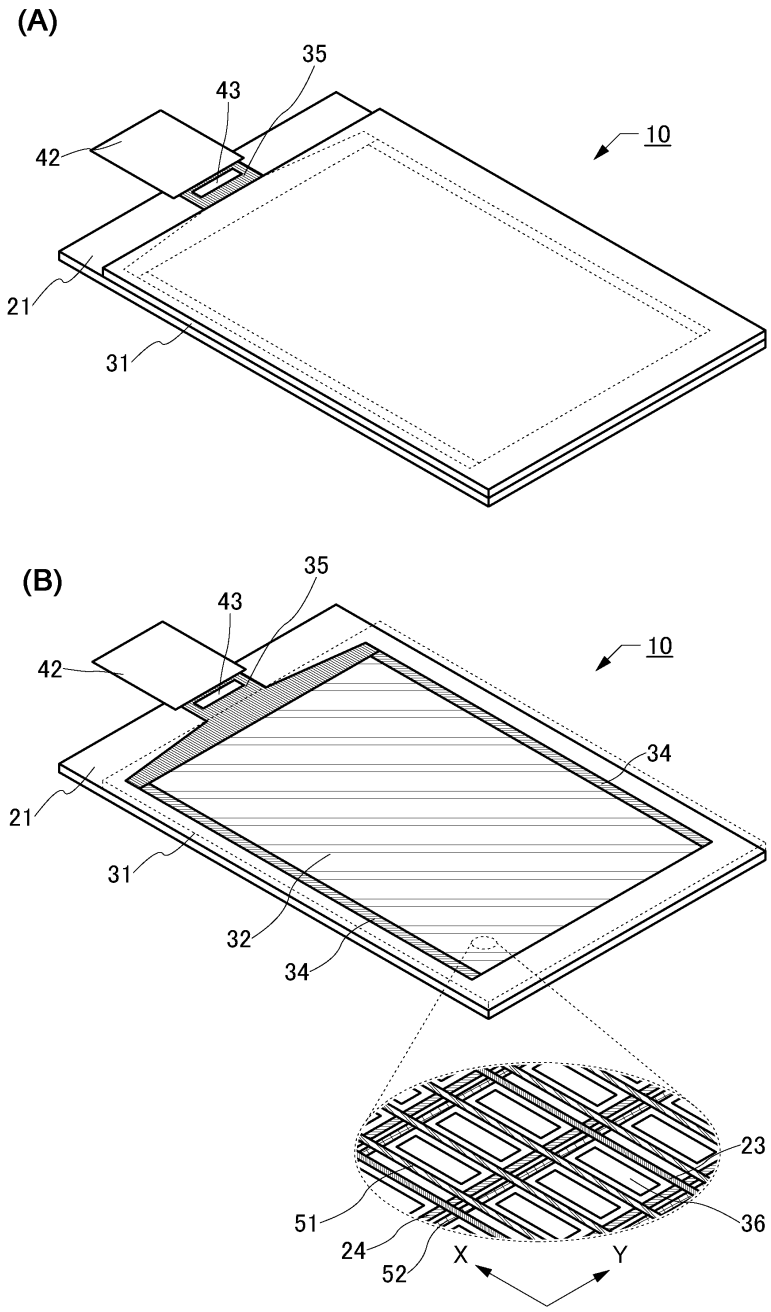
8009: 프레임

8010: 프린트 기판

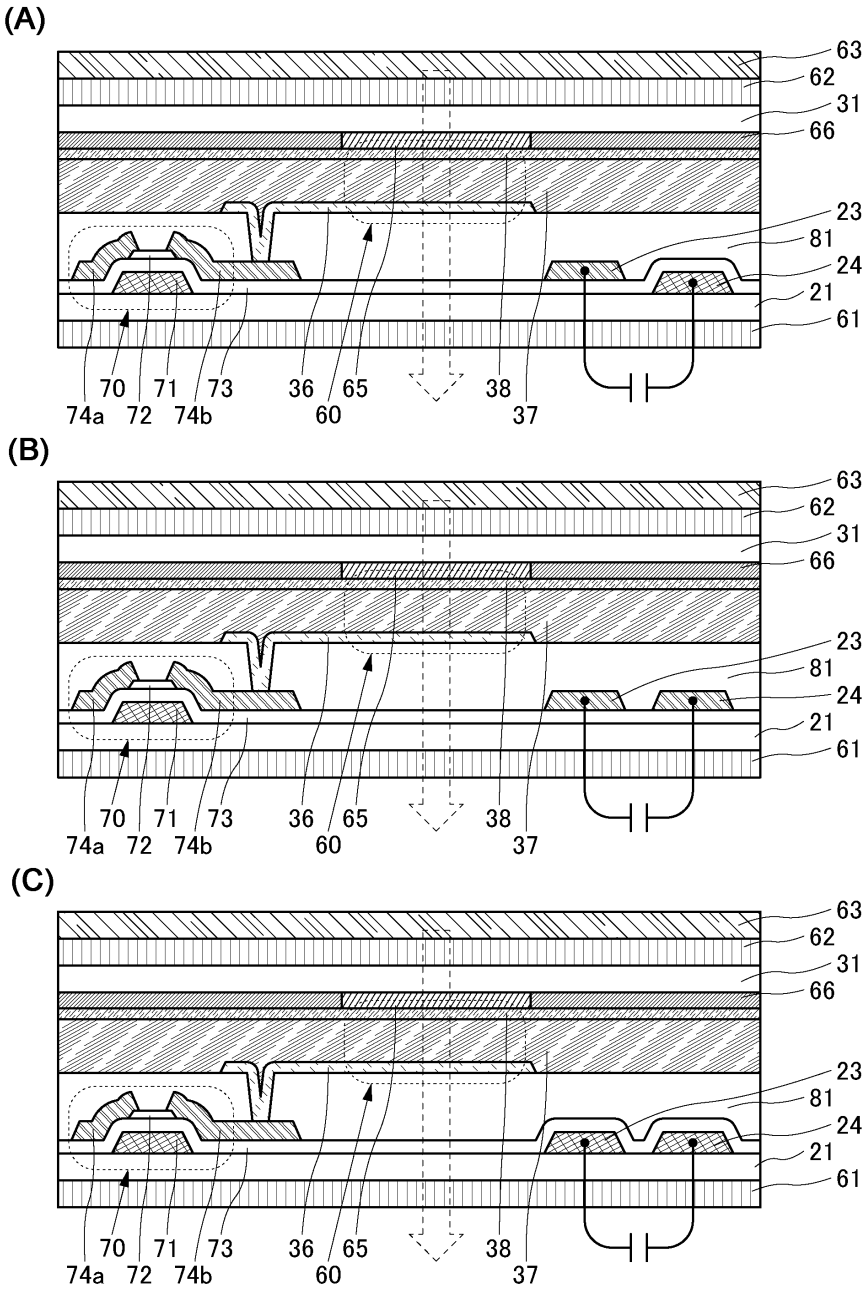
8011: 배터리

도면

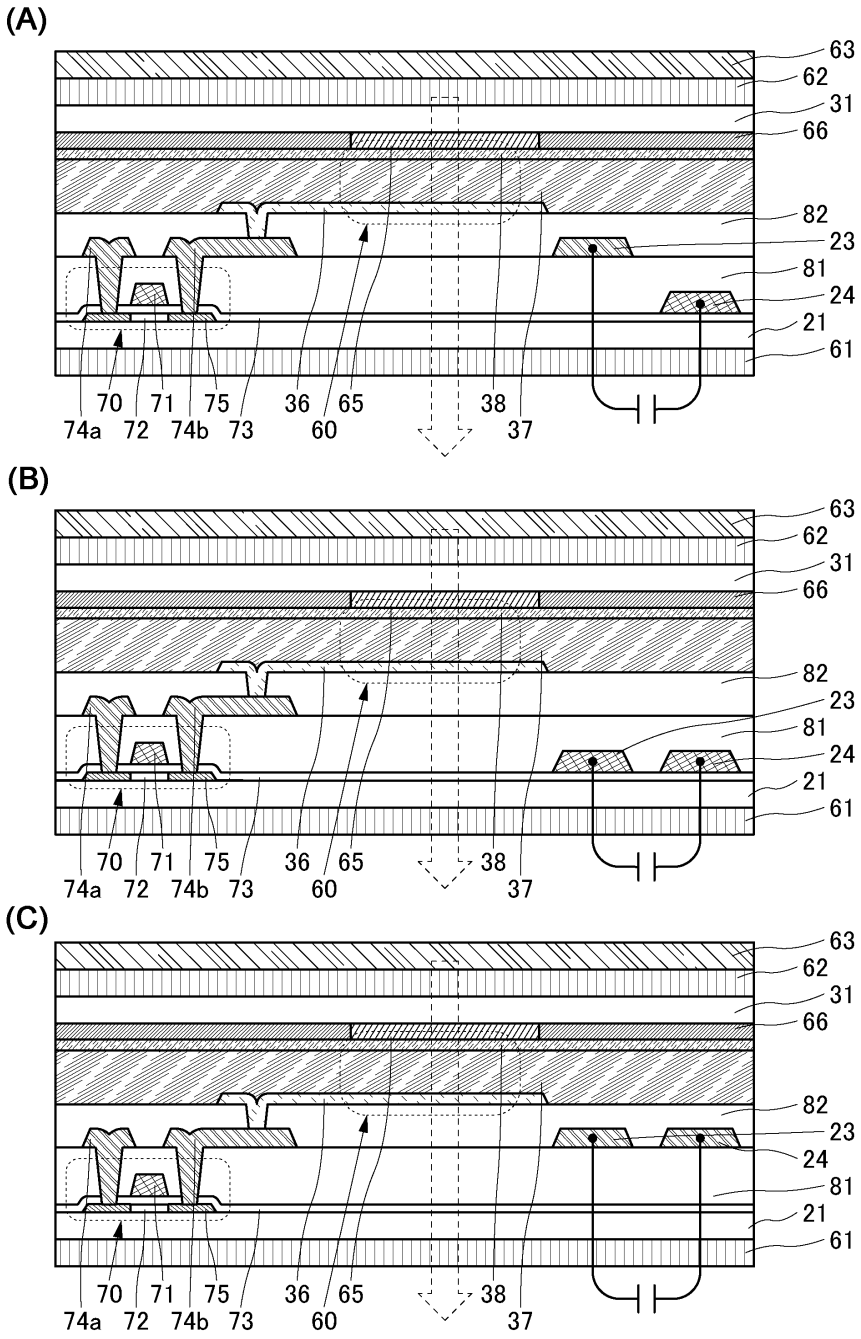
도면1



도면2

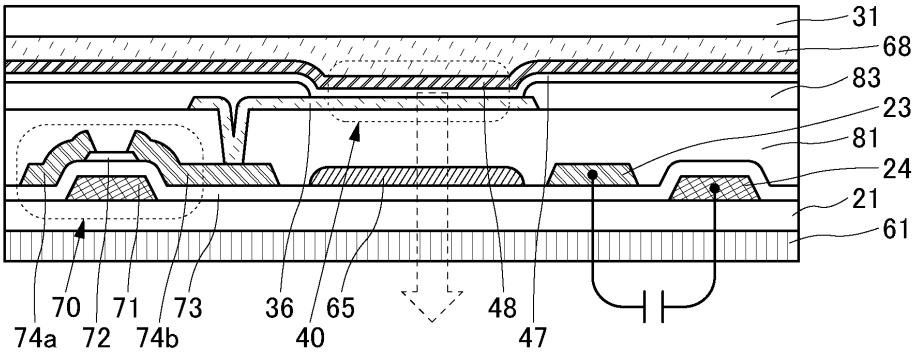

(A)
63
62
31
66
23
81
24
21
61
70
71
73
36
65
38
74a
72
74b
60
37
(B)
63
62
31
66
23
81
24
21
61
70
71
73
36
65
38
74a
72
74b
60
37
(C)
63
62
31
66
23
81
24
21
61
70
71
73
36
65
38
74a
72
74b
60
37

도면3

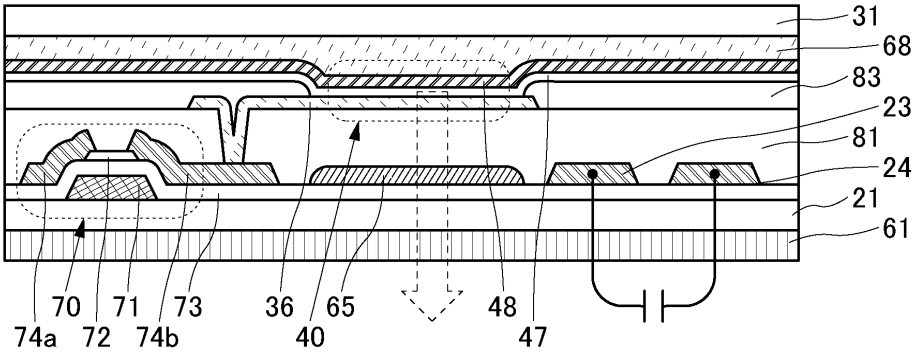

(A)
63
62
31
66
82
23
81
24
21
61
70
71
75
36
65
38
74a
72
74b
73
60
37
(B)
63
62
31
66
82
23
81
24
21
61
70
71
75
36
65
38
74a
72
74b
73
60
37
(C)
63
62
31
66
82
23
24
81
21
61
70
71
75
36
65
38
74a
72
74b
73
60
37

도면4

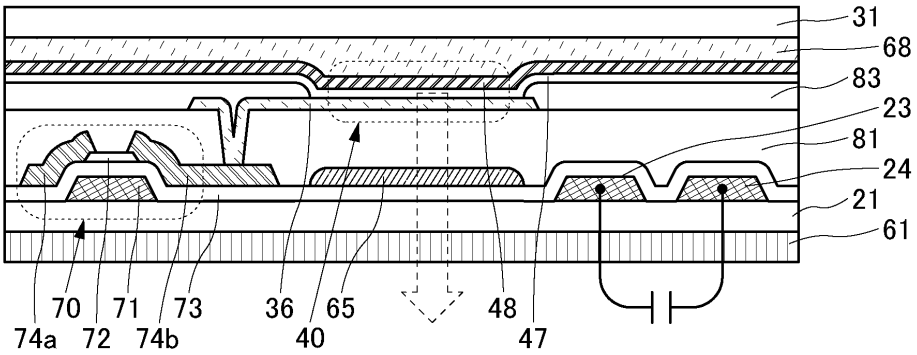
(A)


31
68
83
23
81
24
21
61
70
71
73
36
65
48
74a
72
74b
40
47

(B)

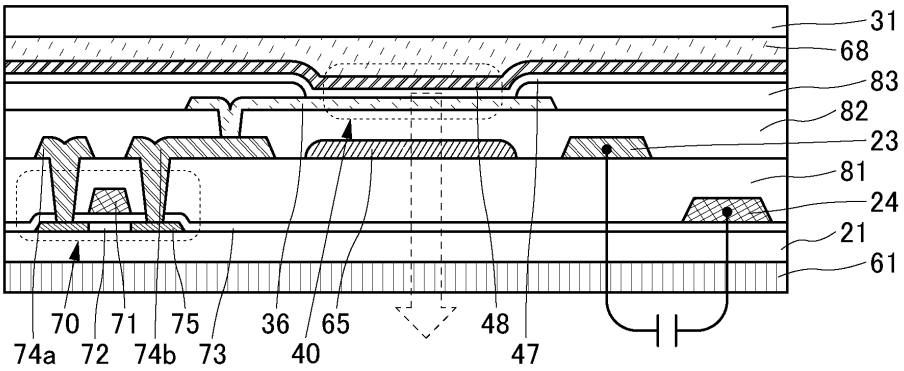

31
68
83
23
81
24
21
61
70
71
73
36
65
48
74a
72
74b
40
47

(C)

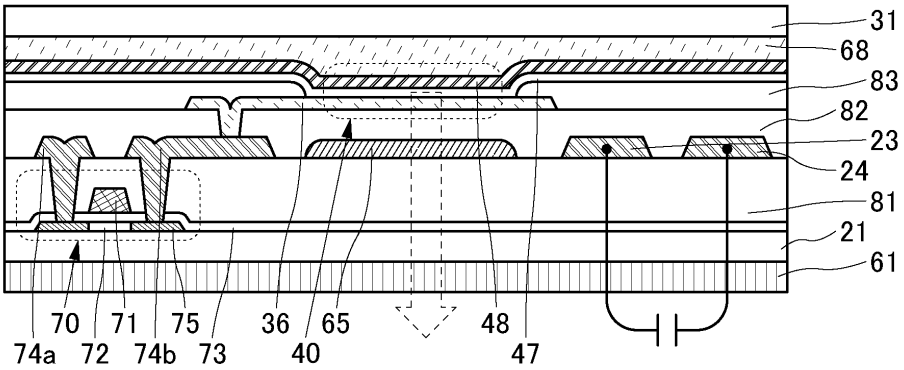

31
68
83
23
81
24
21
61
70
71
73
36
65
48
74a
72
74b
40
47

도면5

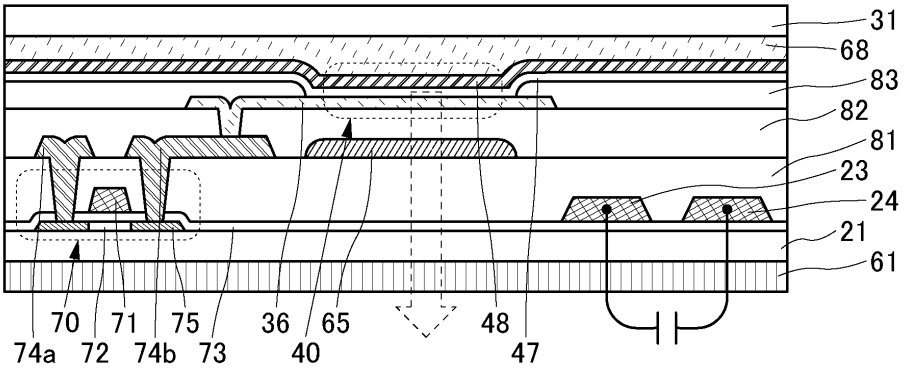
(A)


31
68
83
82
23
81
24
21
61
70
71
75
36
65
48
74a
72
74b
73
40
47

(B)

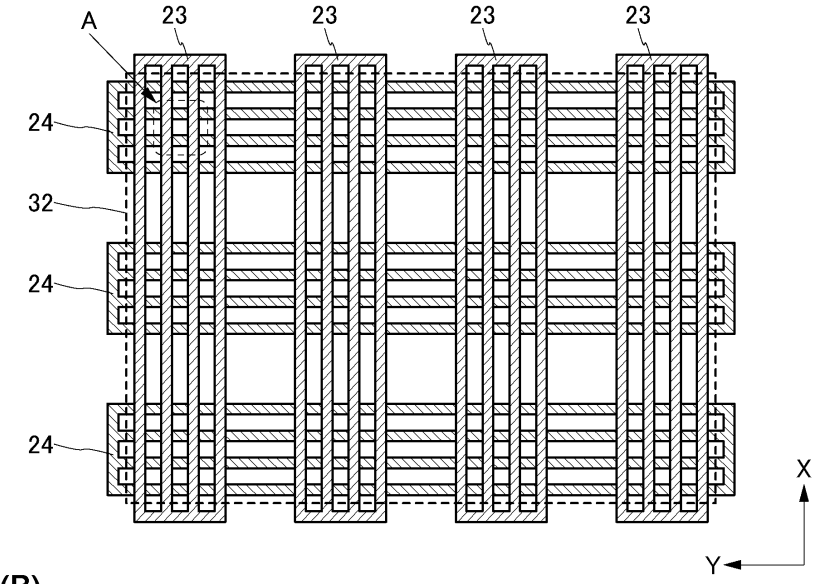

31
68
83
82
23
24
81
21
61
70
71
75
36
65
48
74a
72
74b
73
40
47

(C)

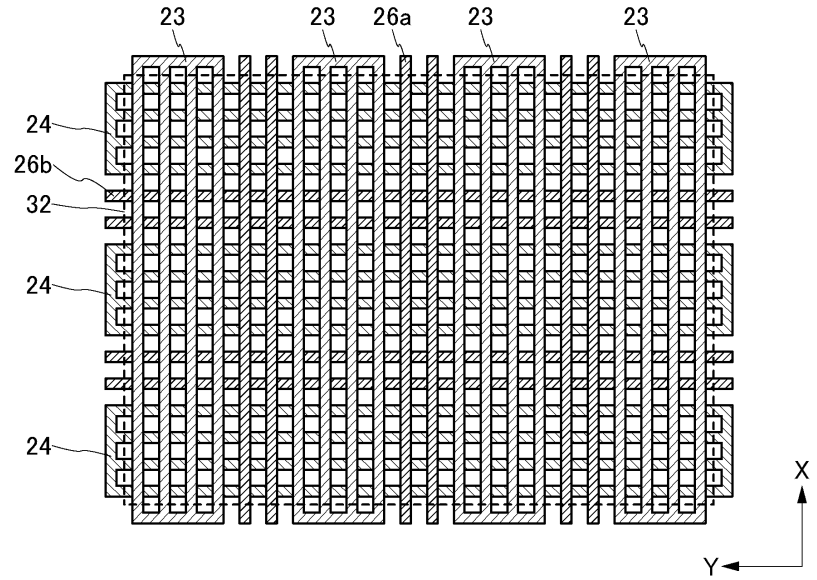

31
68
83
82
81
23
24
21
61
70
71
75
36
65
48
74a
72
74b
73
40
47

도면6

(A)

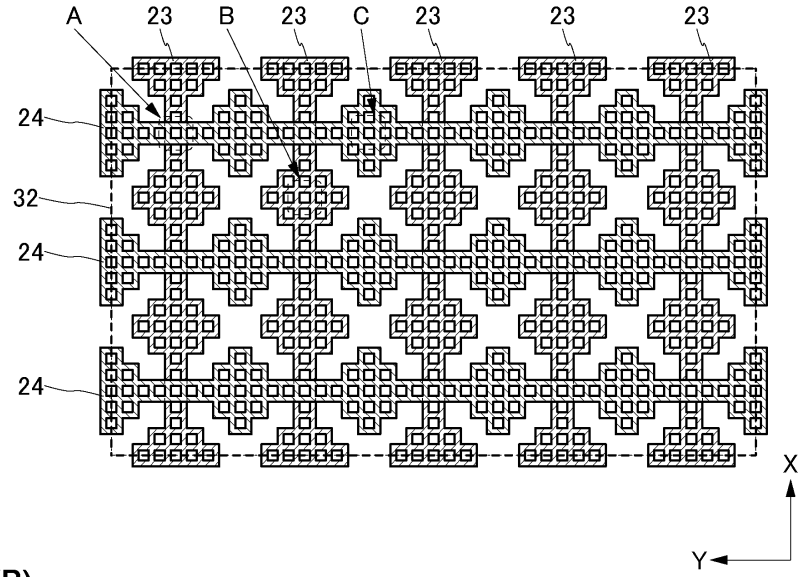


(B)

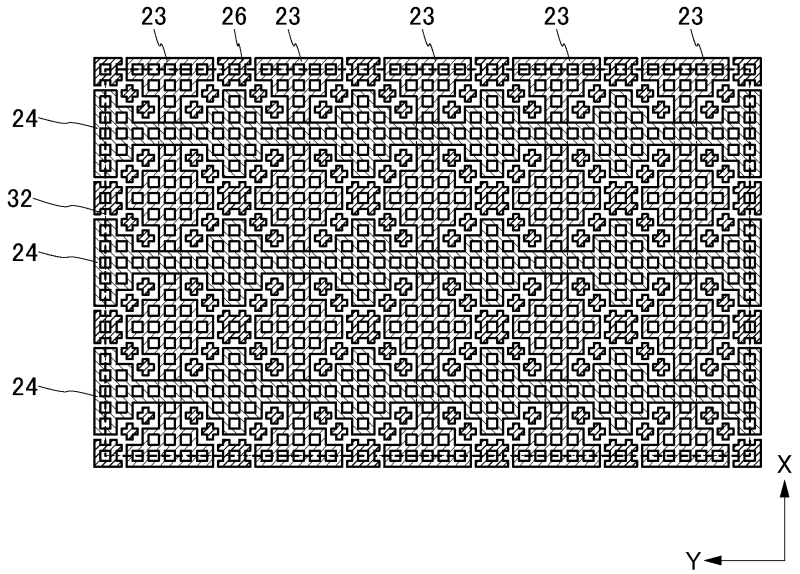


도면7

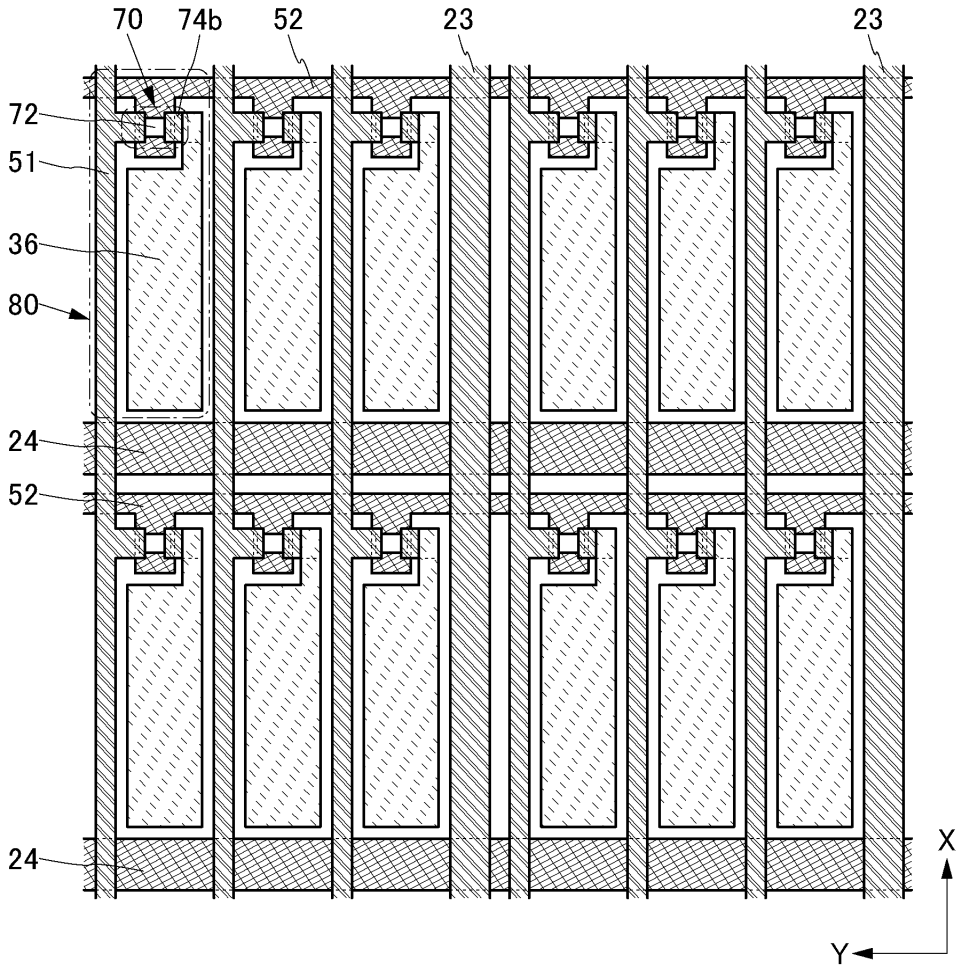
(A)



(B)

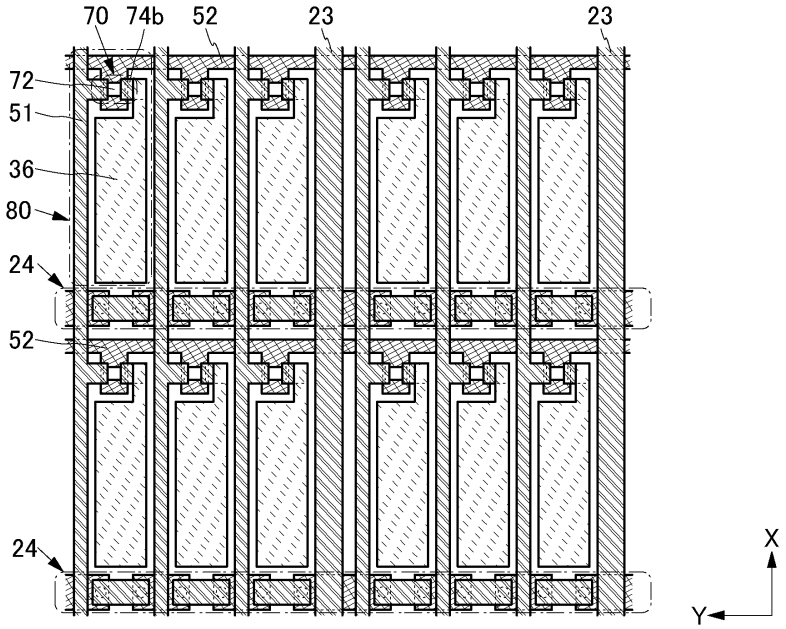


도면8

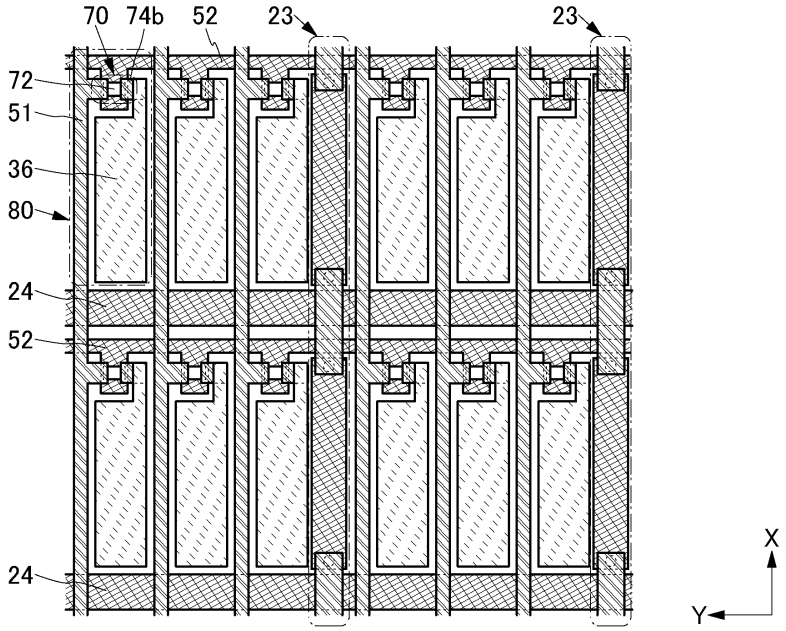


도면9

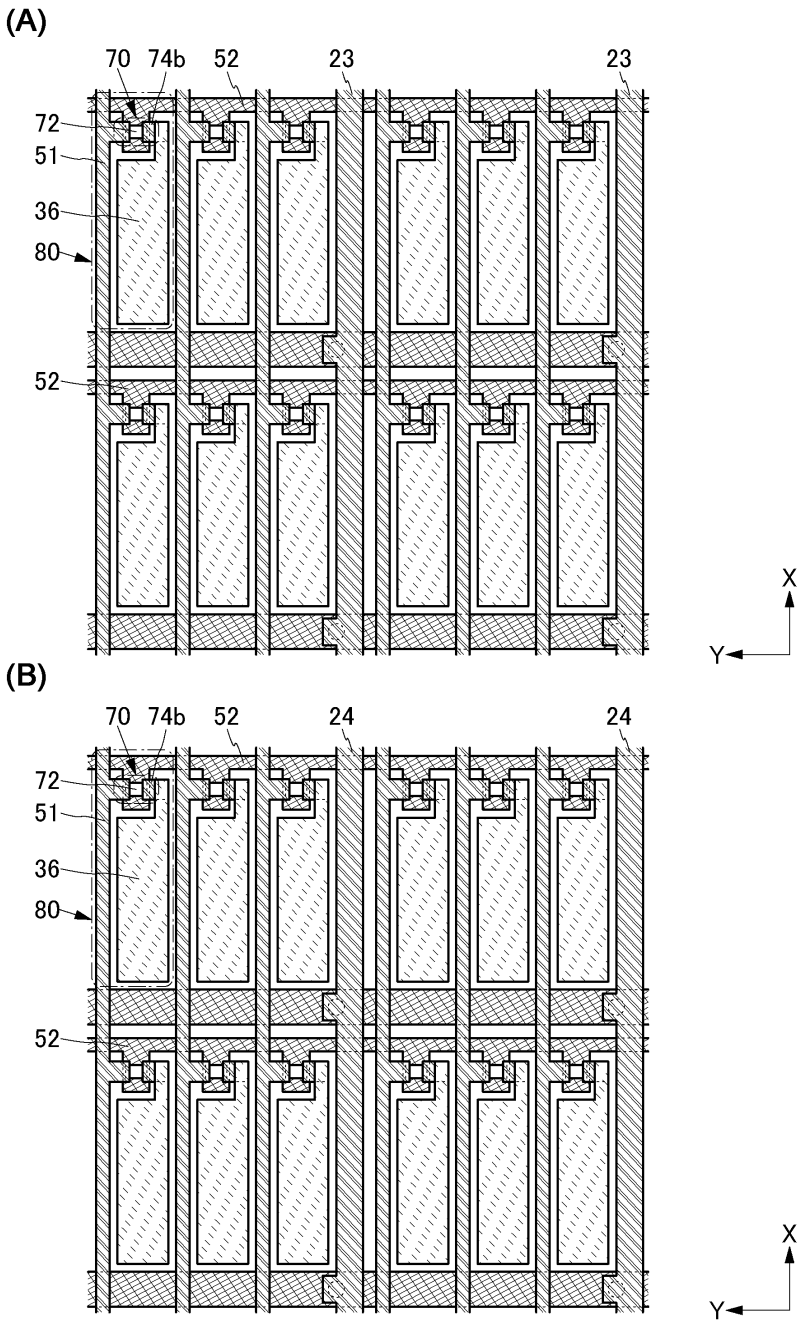
(A)


70
74b
52
23
23
72
51
36
80
24
52
24
X
Y

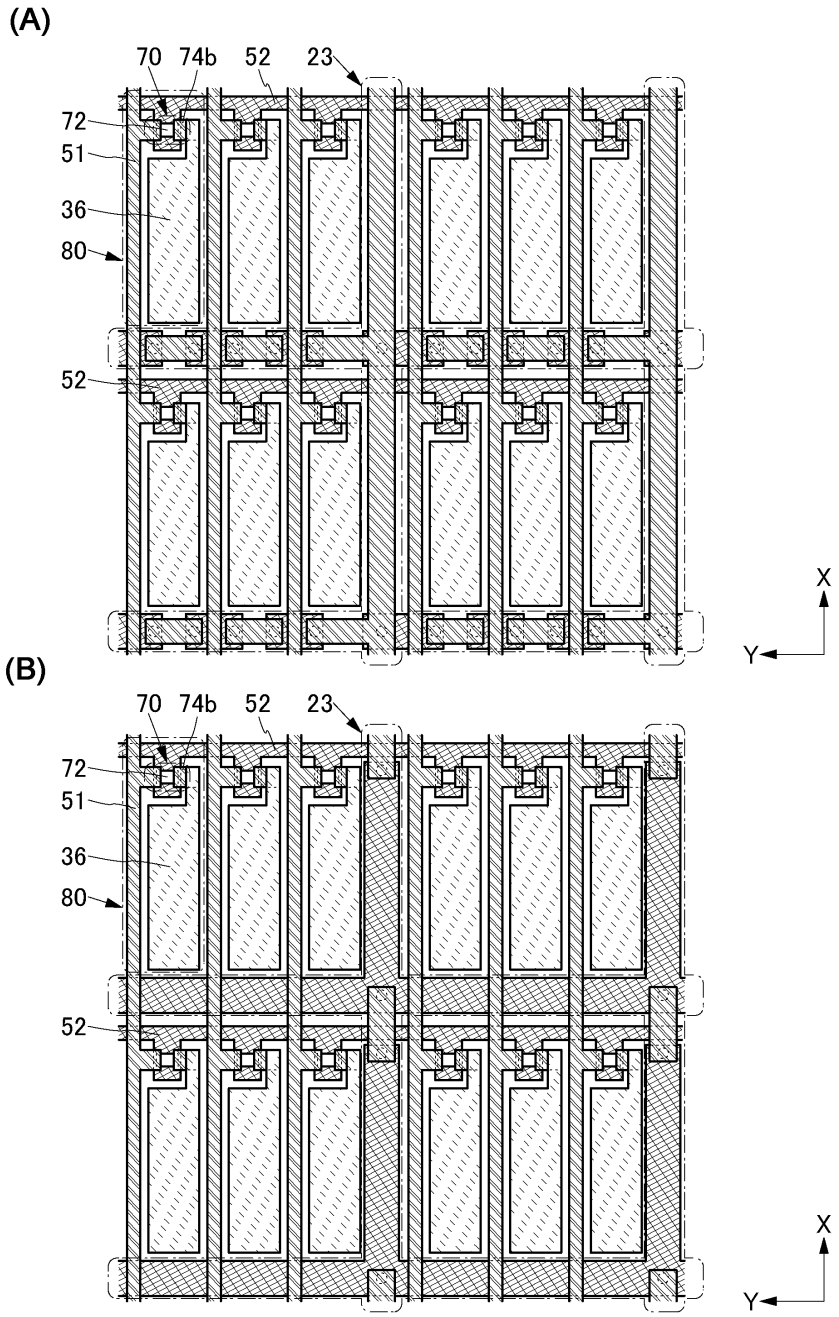
(B)


70
74b
52
23
23
72
51
36
80
24
52
24
X
Y

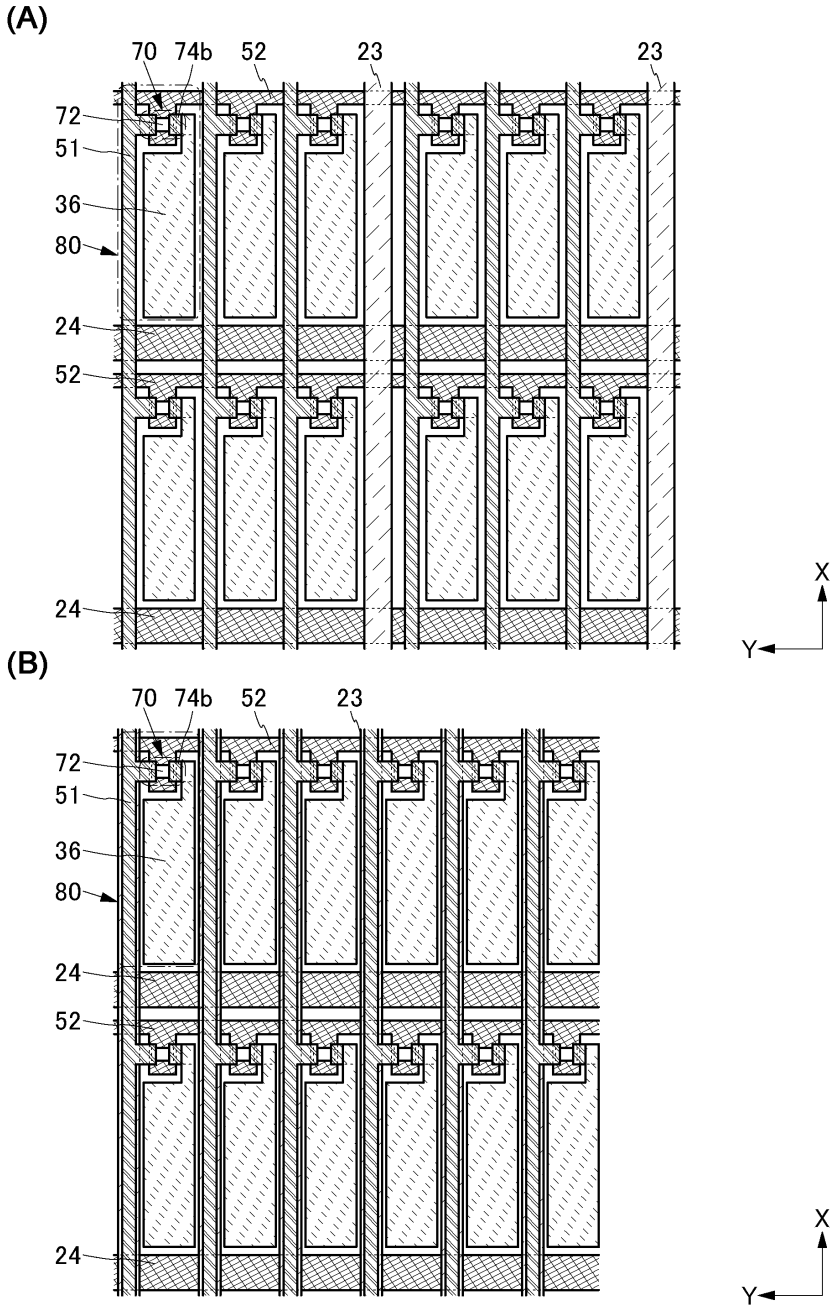
도면10



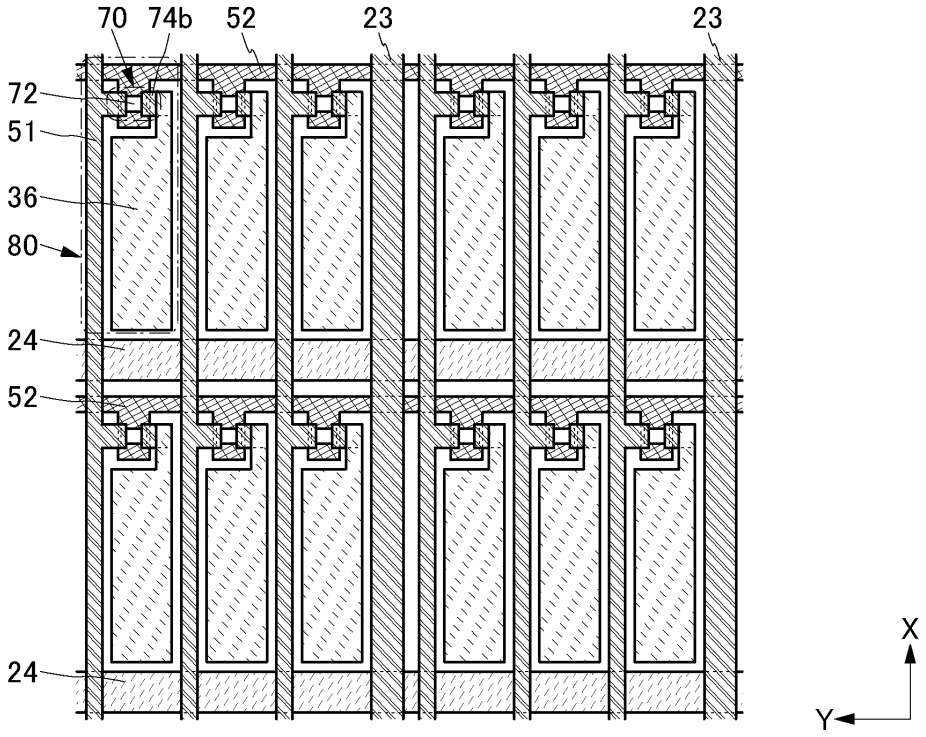
도면11



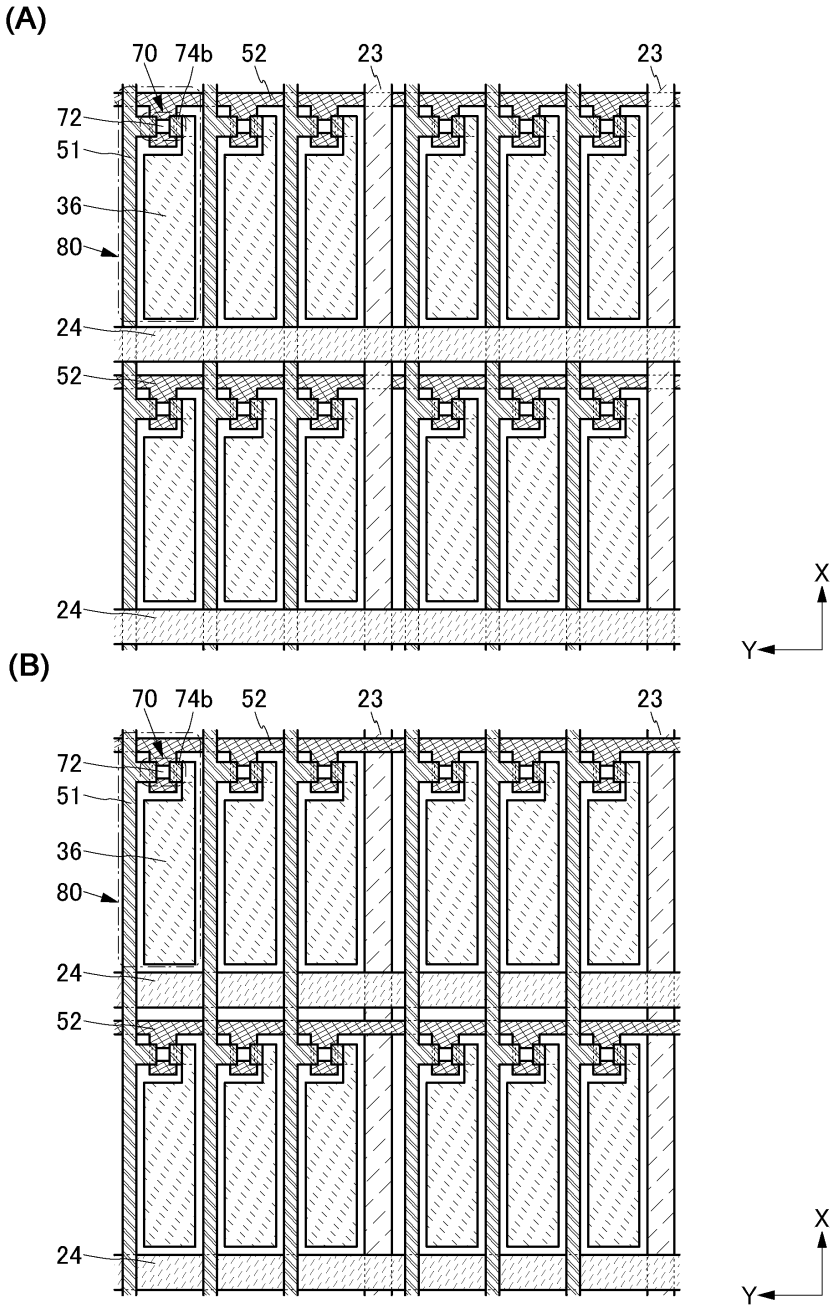
도면12


(A)
70
74b
52
23
23
72
51
36
80
24
52
24
X
Y
(B)
70
74b
52
23
72
51
36
80
24
52
24
X
Y

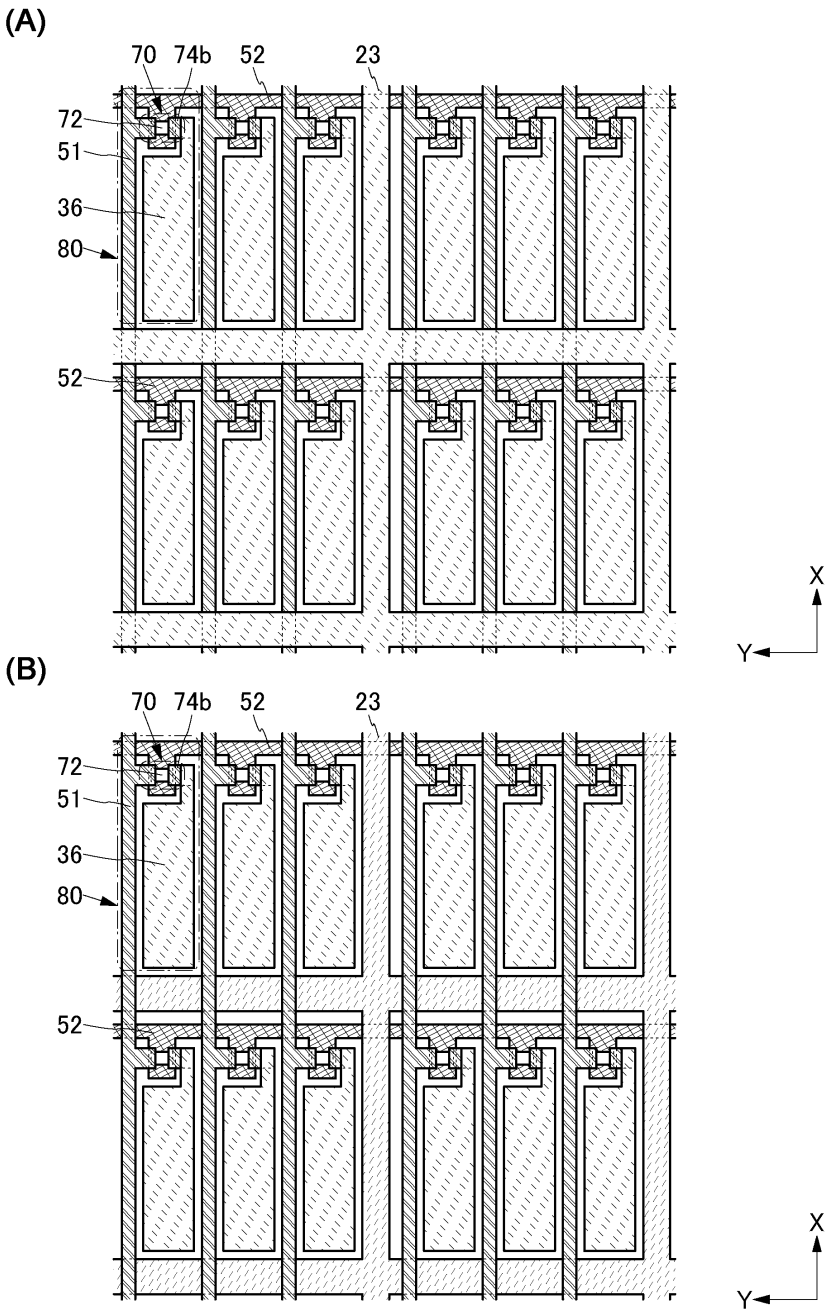
도면13



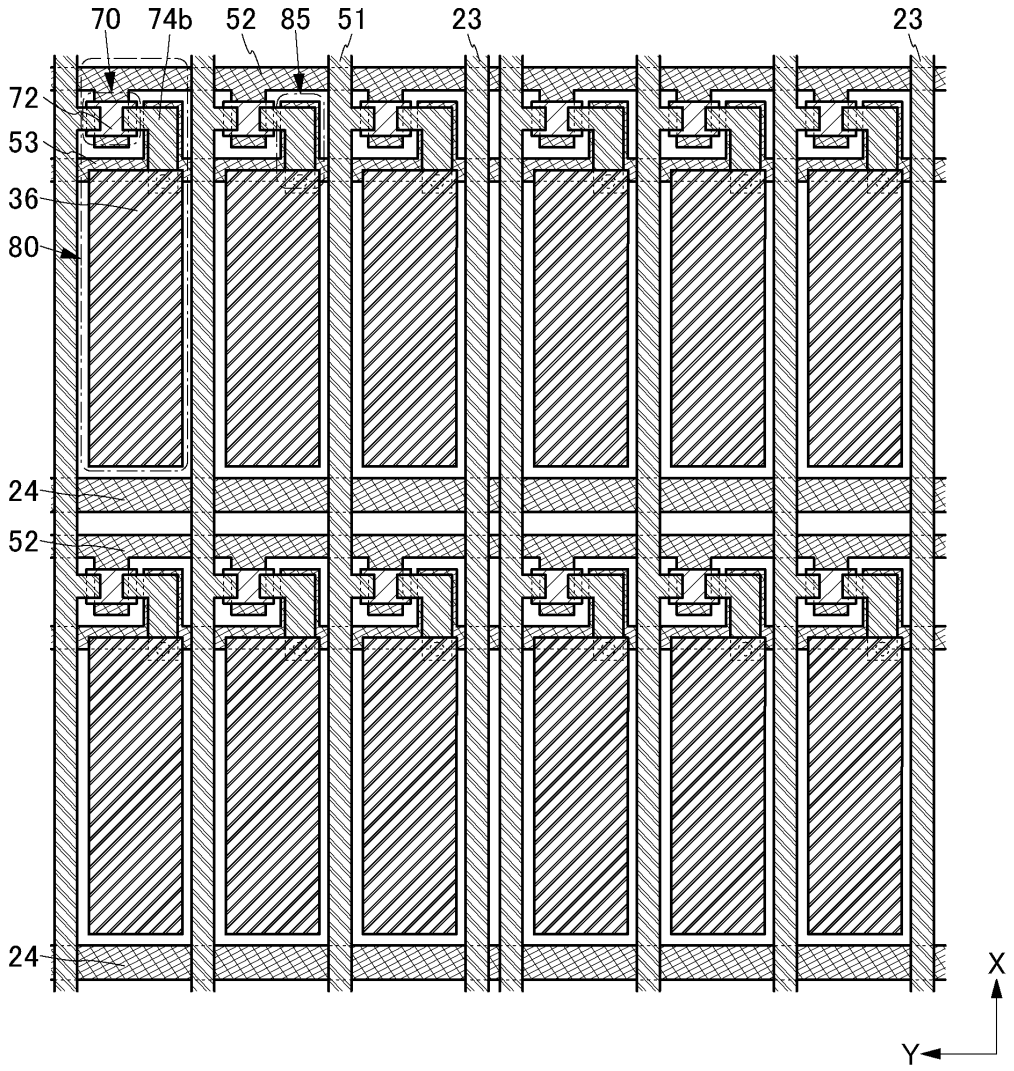
도면14


(A)
70
74b
52
23
23
72
51
36
80
24
52
24
X
Y
(B)
70
74b
52
23
23
72
51
36
80
24
52
24
X
Y

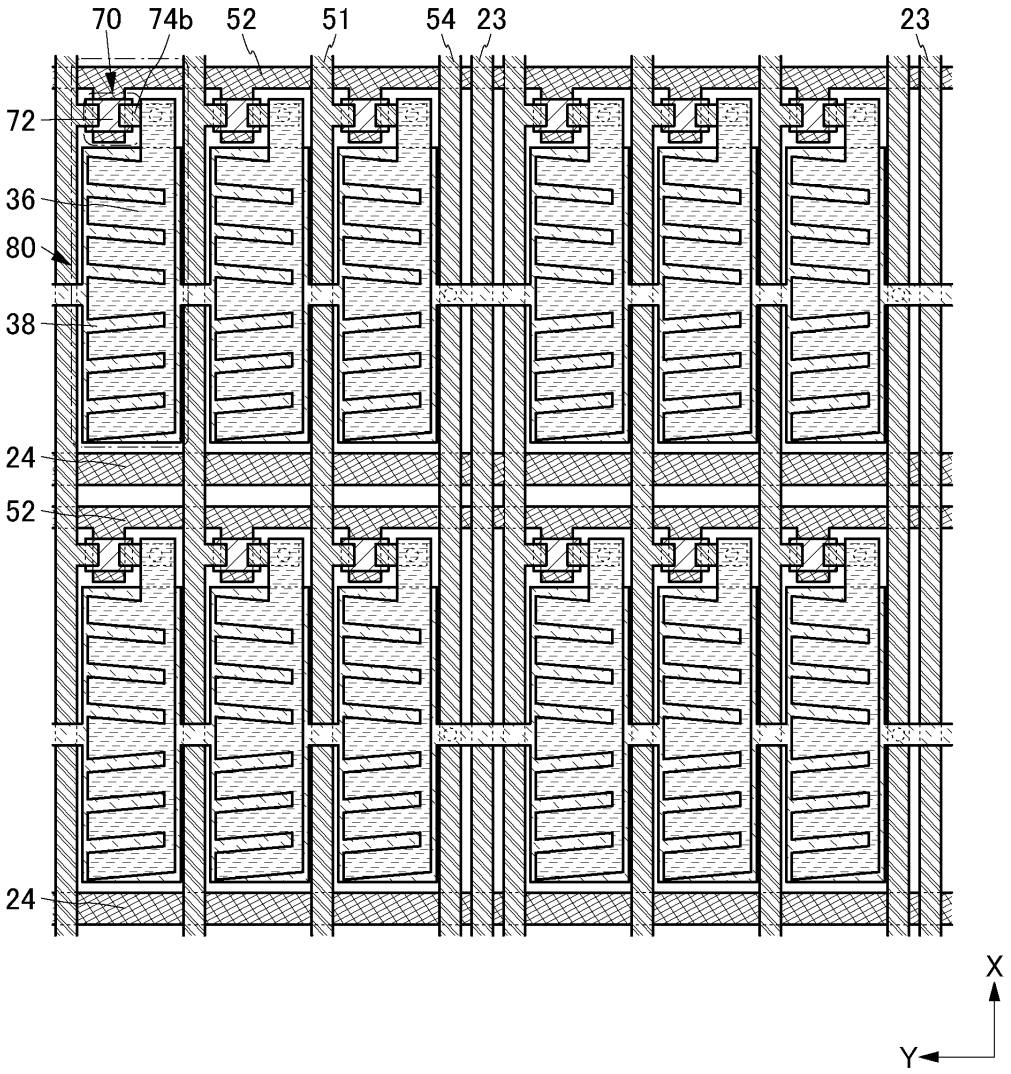
도면15



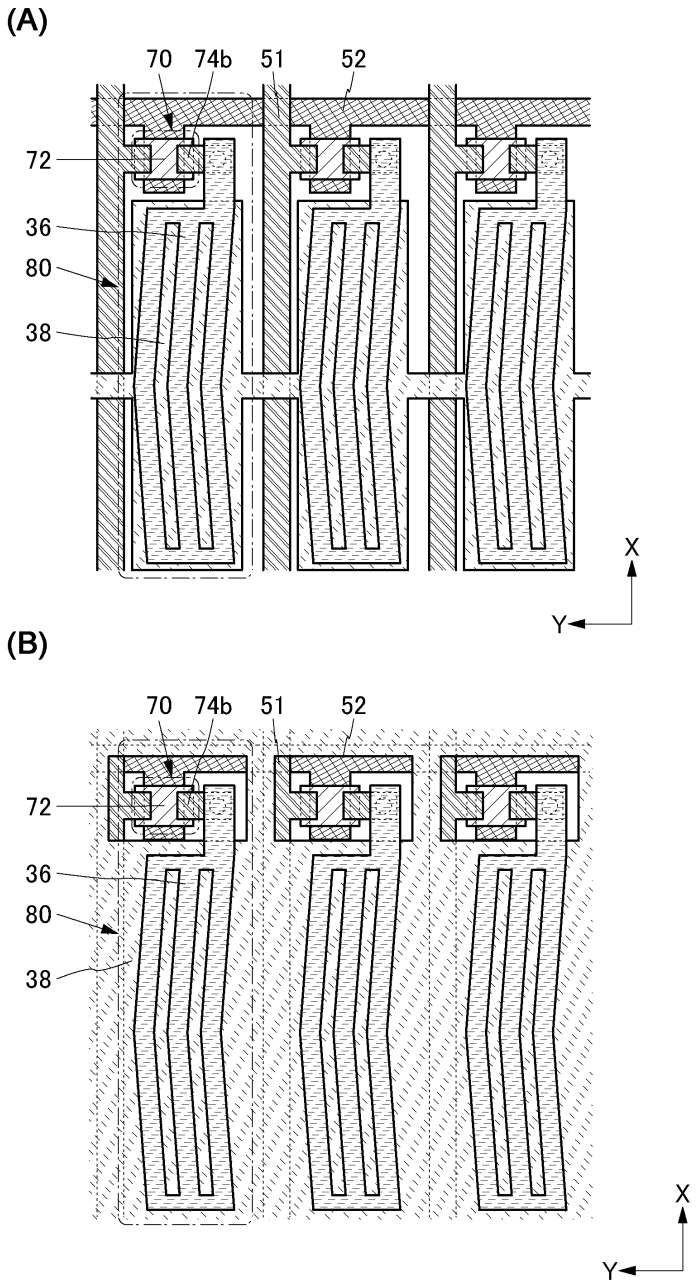
도면16



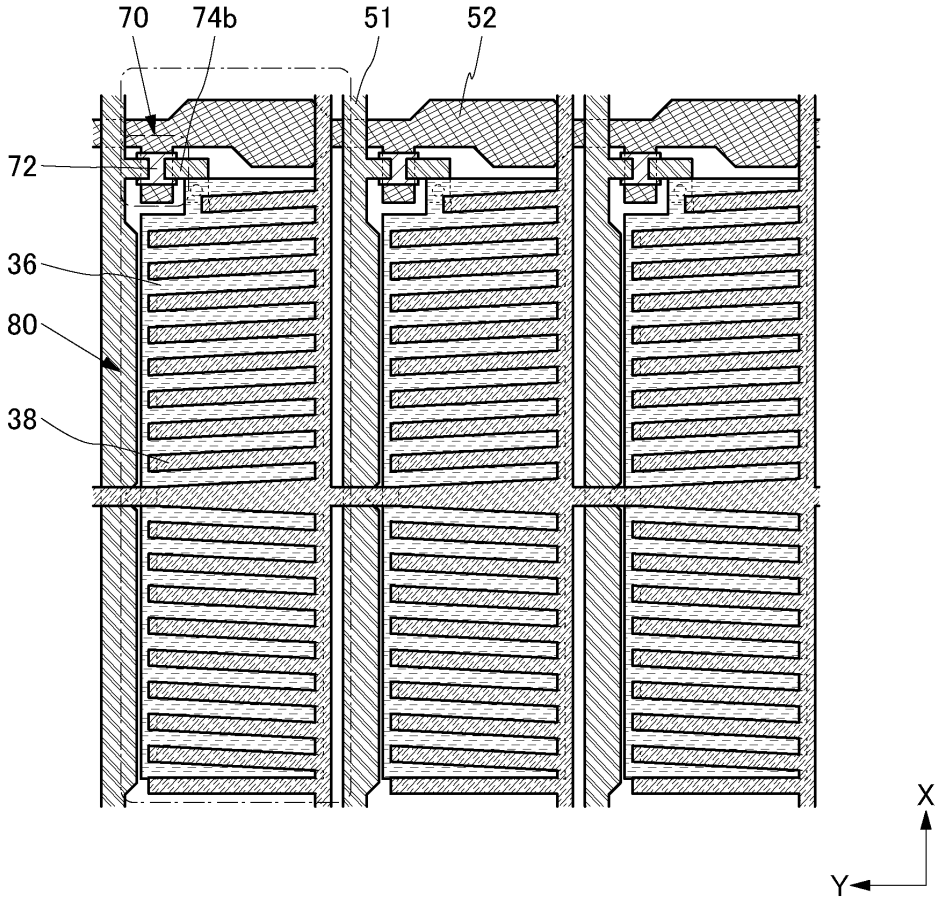
도면17



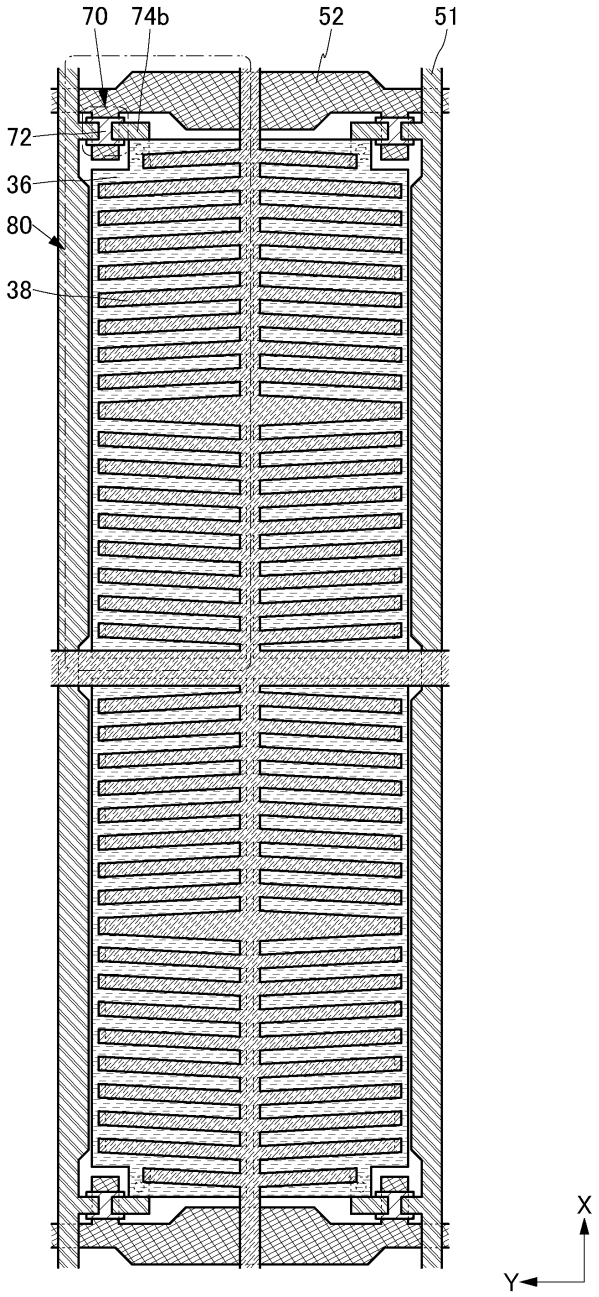
도면18



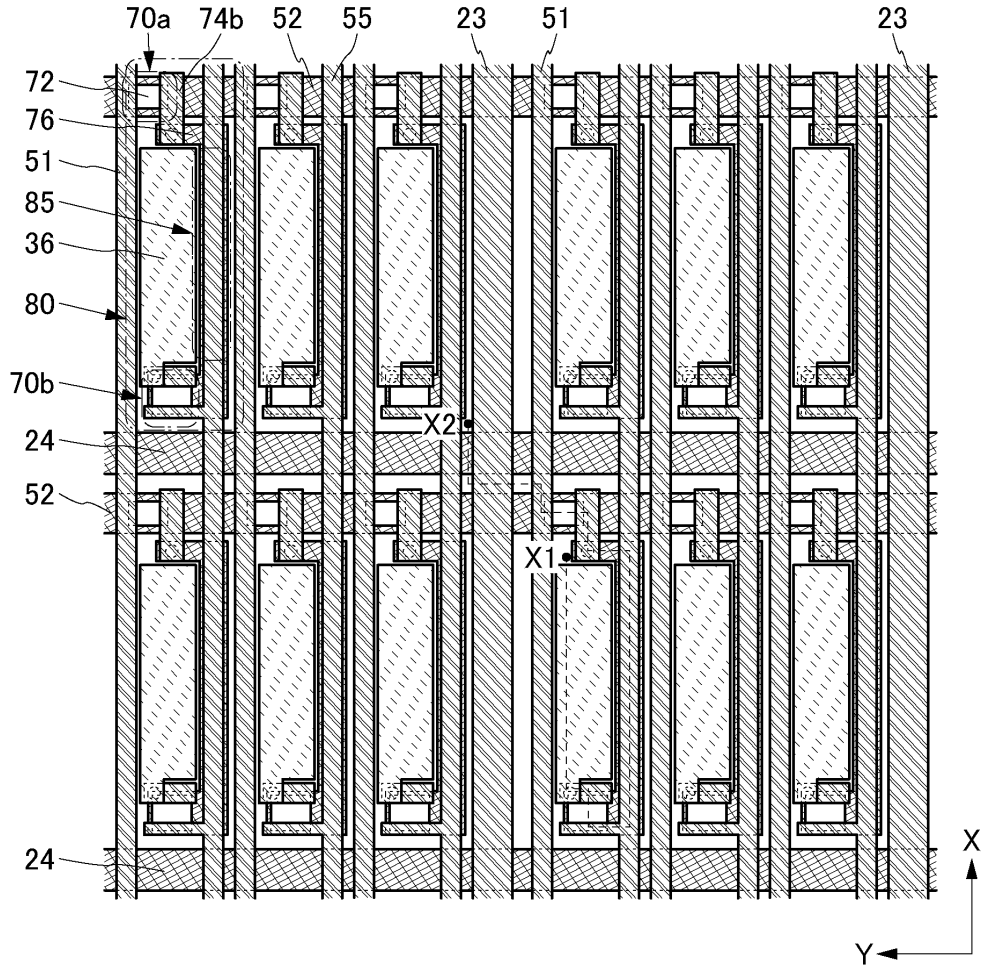
도면19



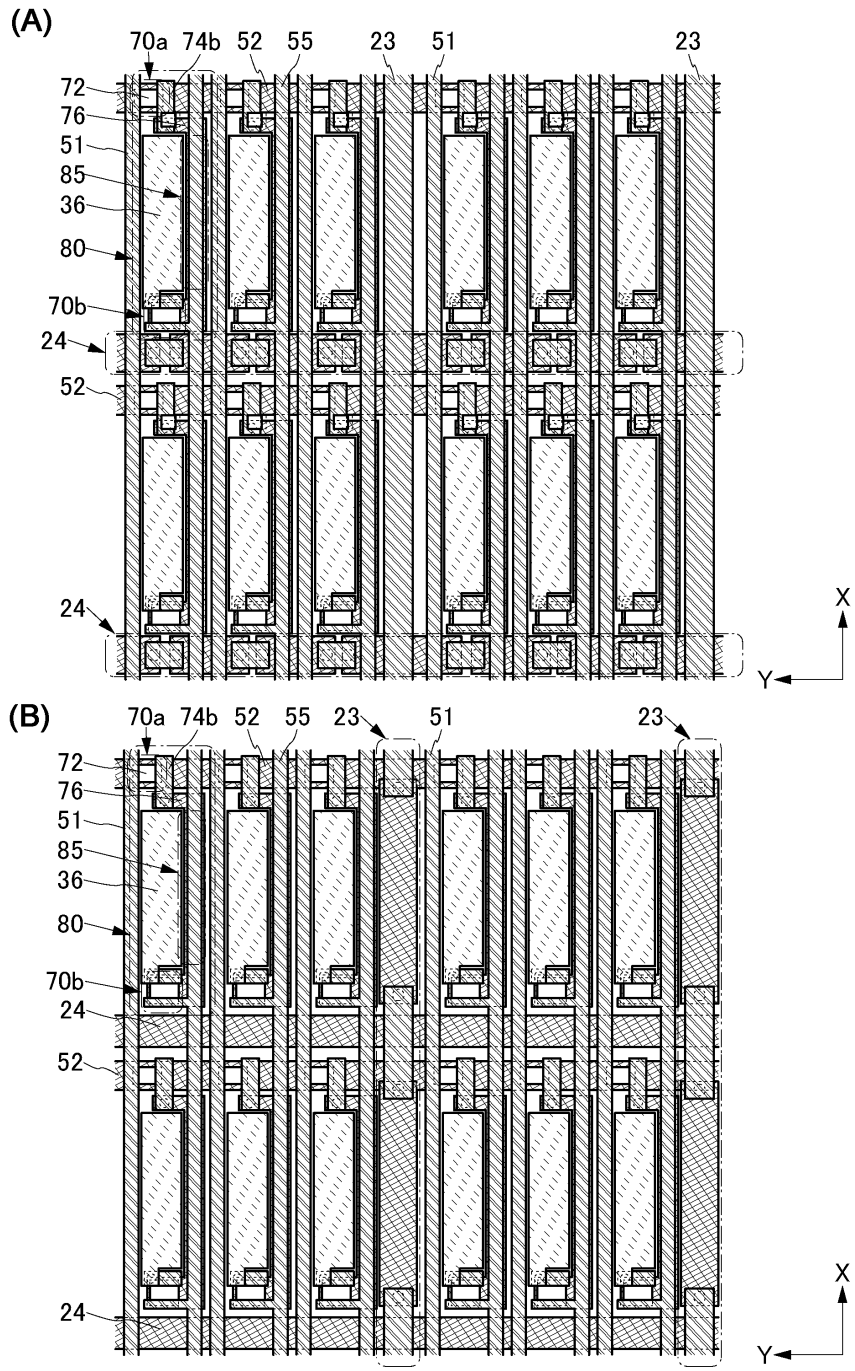
도면20



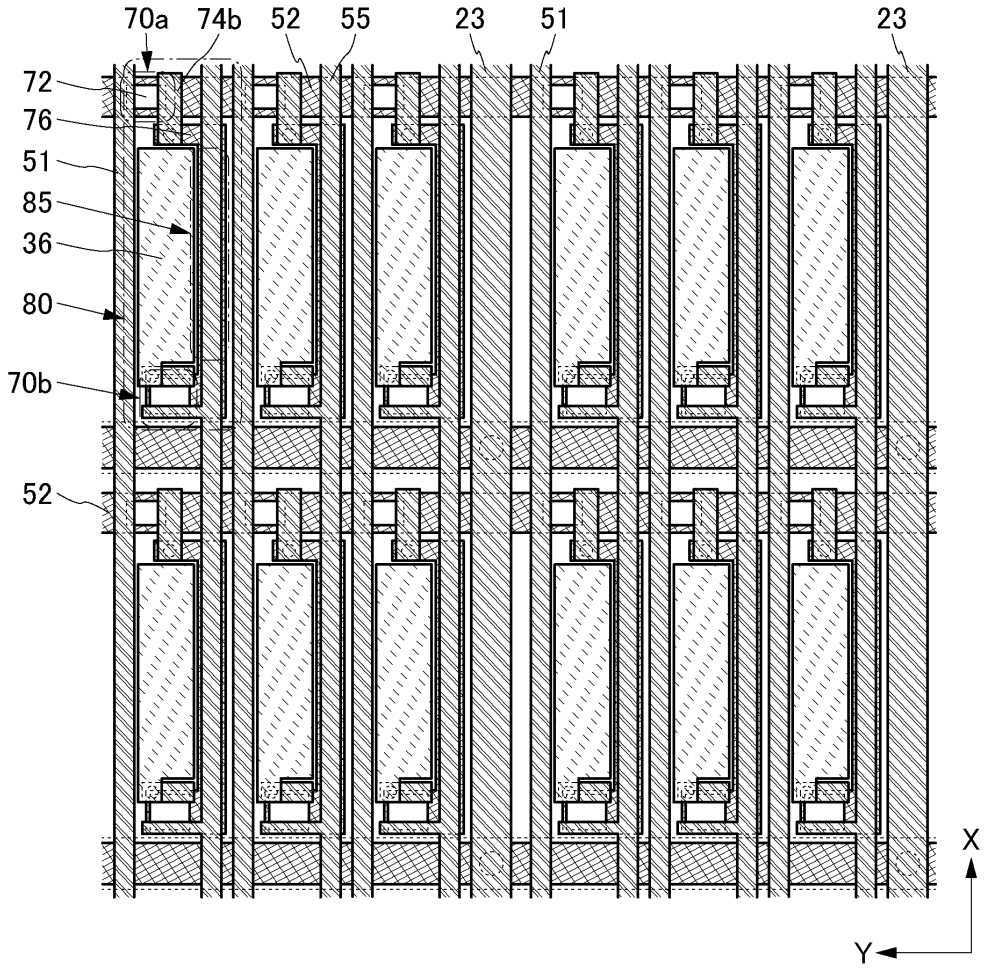
도면21



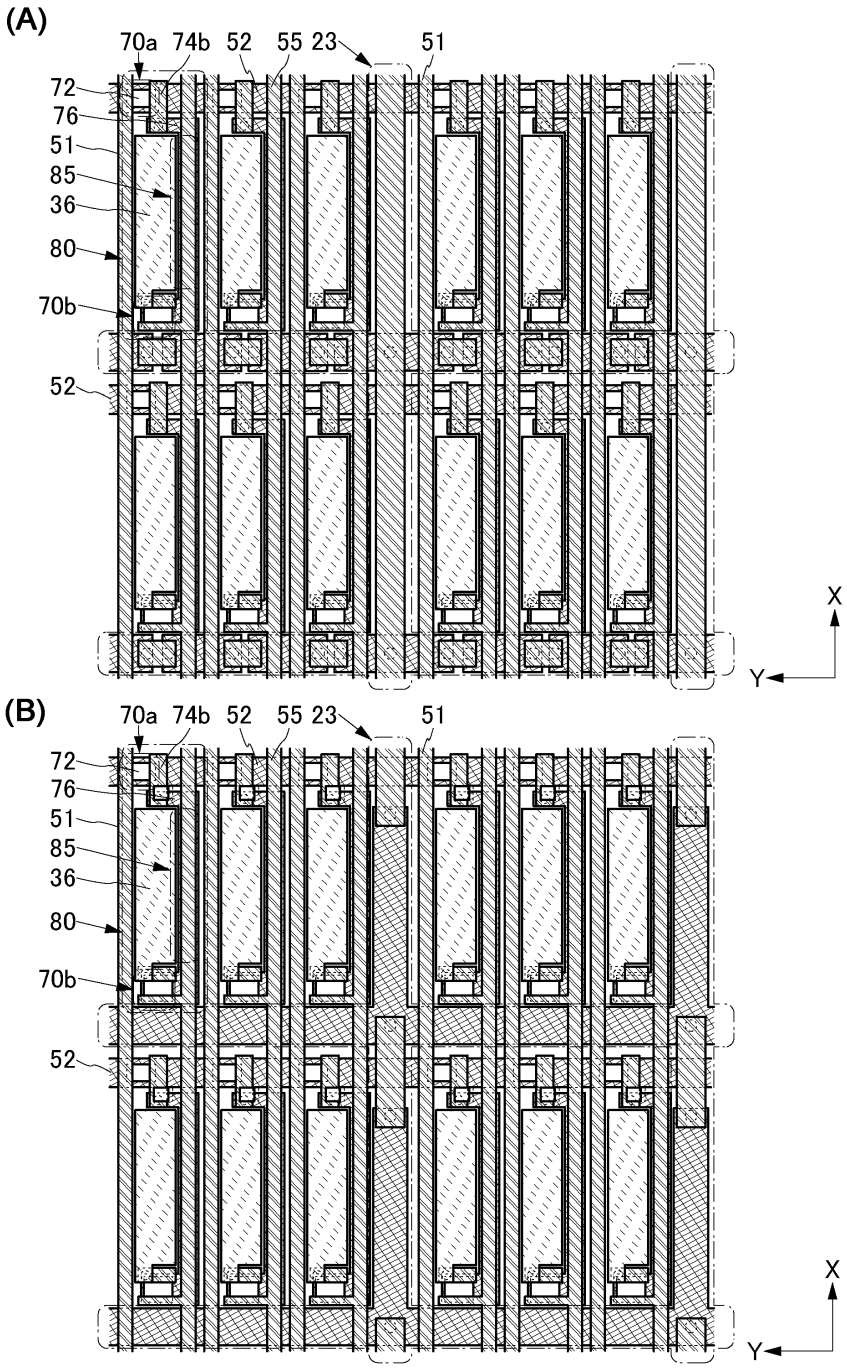
도면22


(A)
70a
74b
52
55
23
51
23
72
76
51
85
36
80
70b
24
52
24
X
Y
(B)
70a
74b
52
55
23
51
23
72
76
51
85
36
80
70b
24
52
24
X
Y

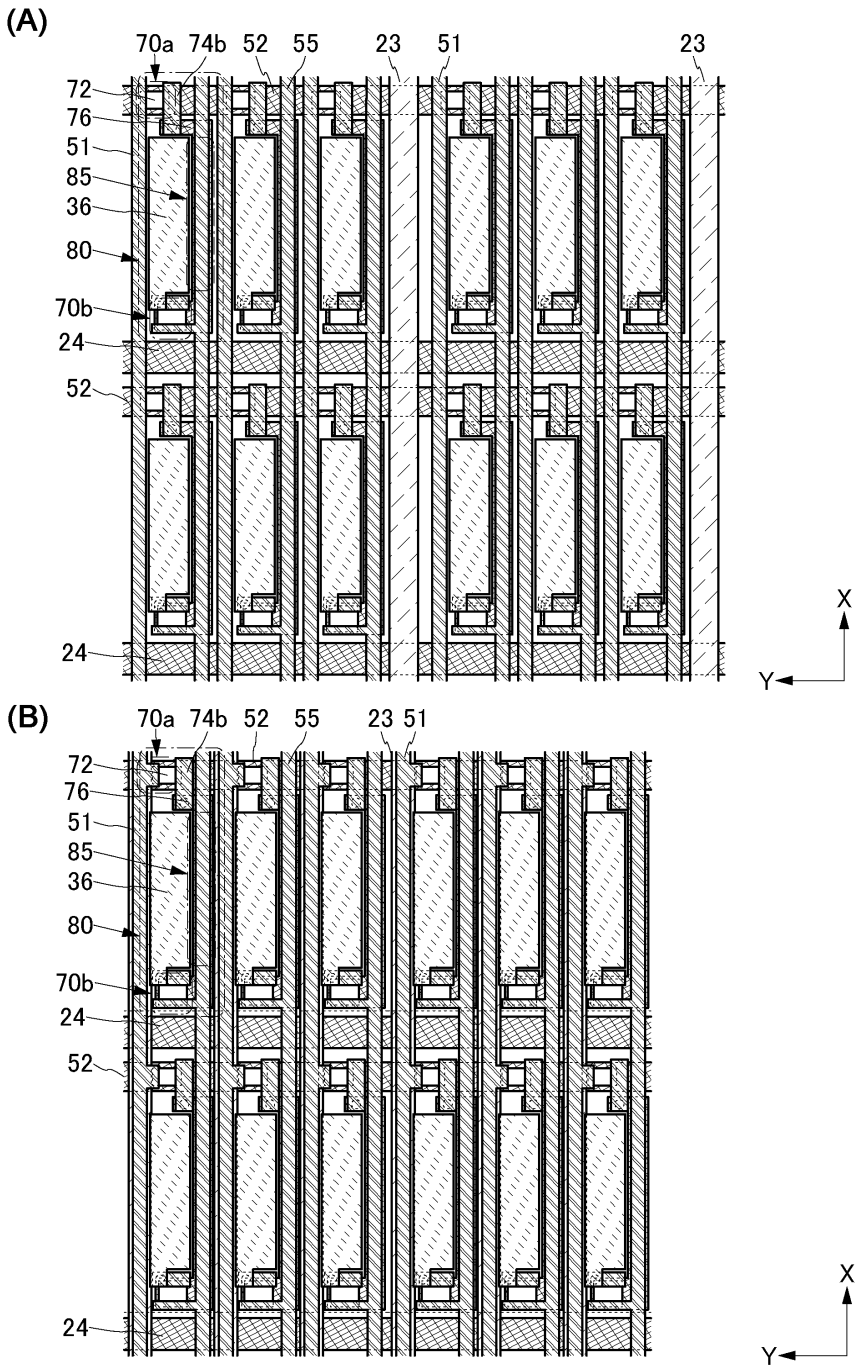
도면23



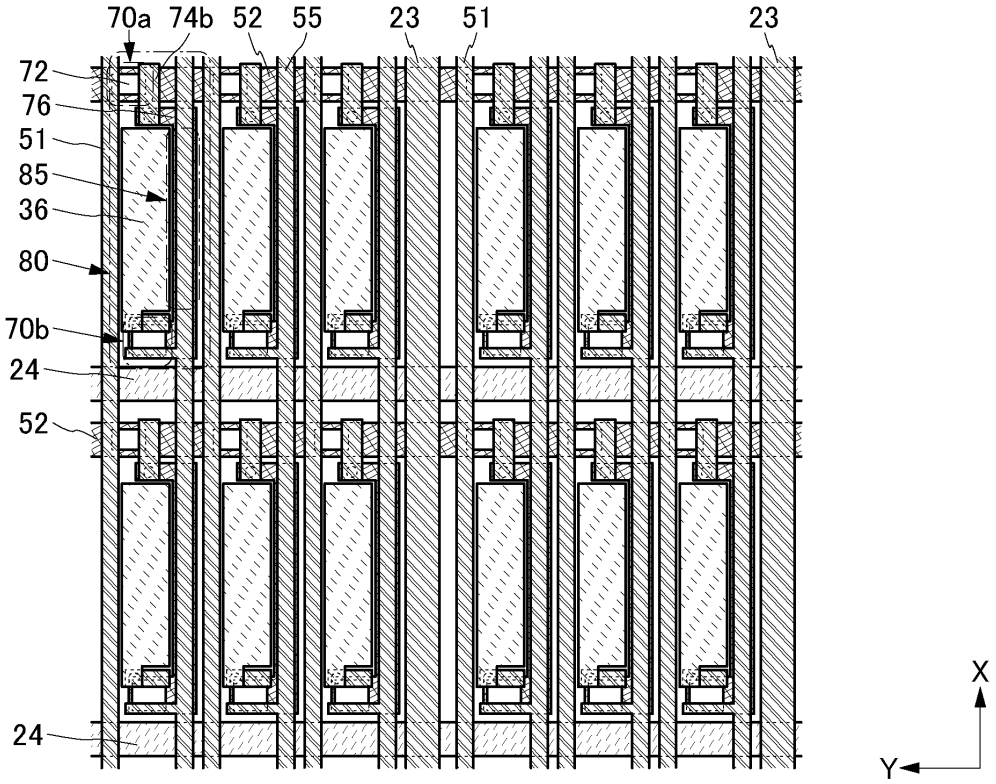
도면24


(A)
70a
74b
52
55
23
51
72
76
51
85
36
80
70b
52
X
Y
(B)
70a
74b
52
55
23
51
72
76
51
85
36
80
70b
52
X
Y

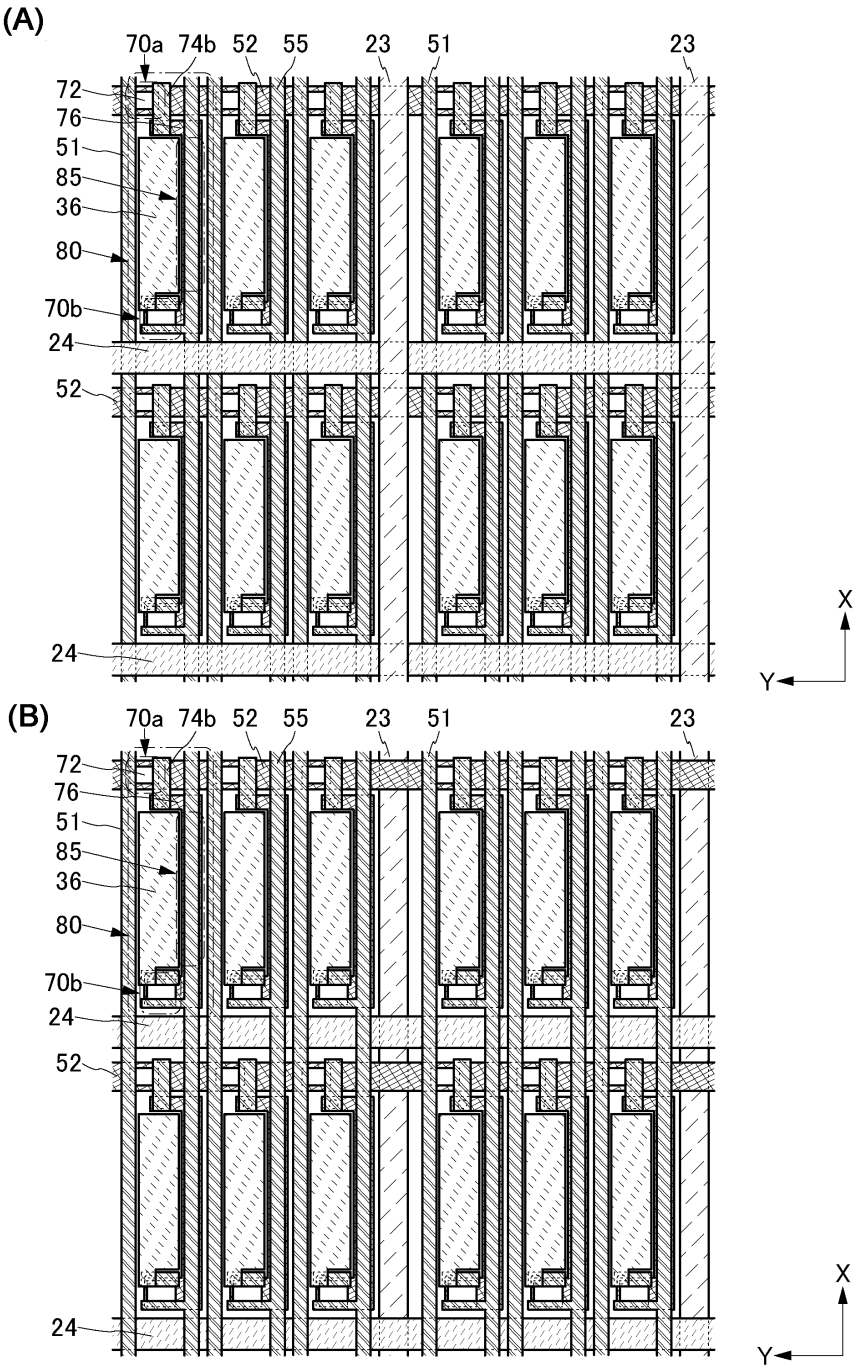
도면25


(A)
70a
74b
52
55
23
51
23
72
76
51
85
36
80
70b
24
52
24
X
Y
(B)
70a
74b
52
55
23
51
72
76
51
85
36
80
70b
24
52
24
X
Y

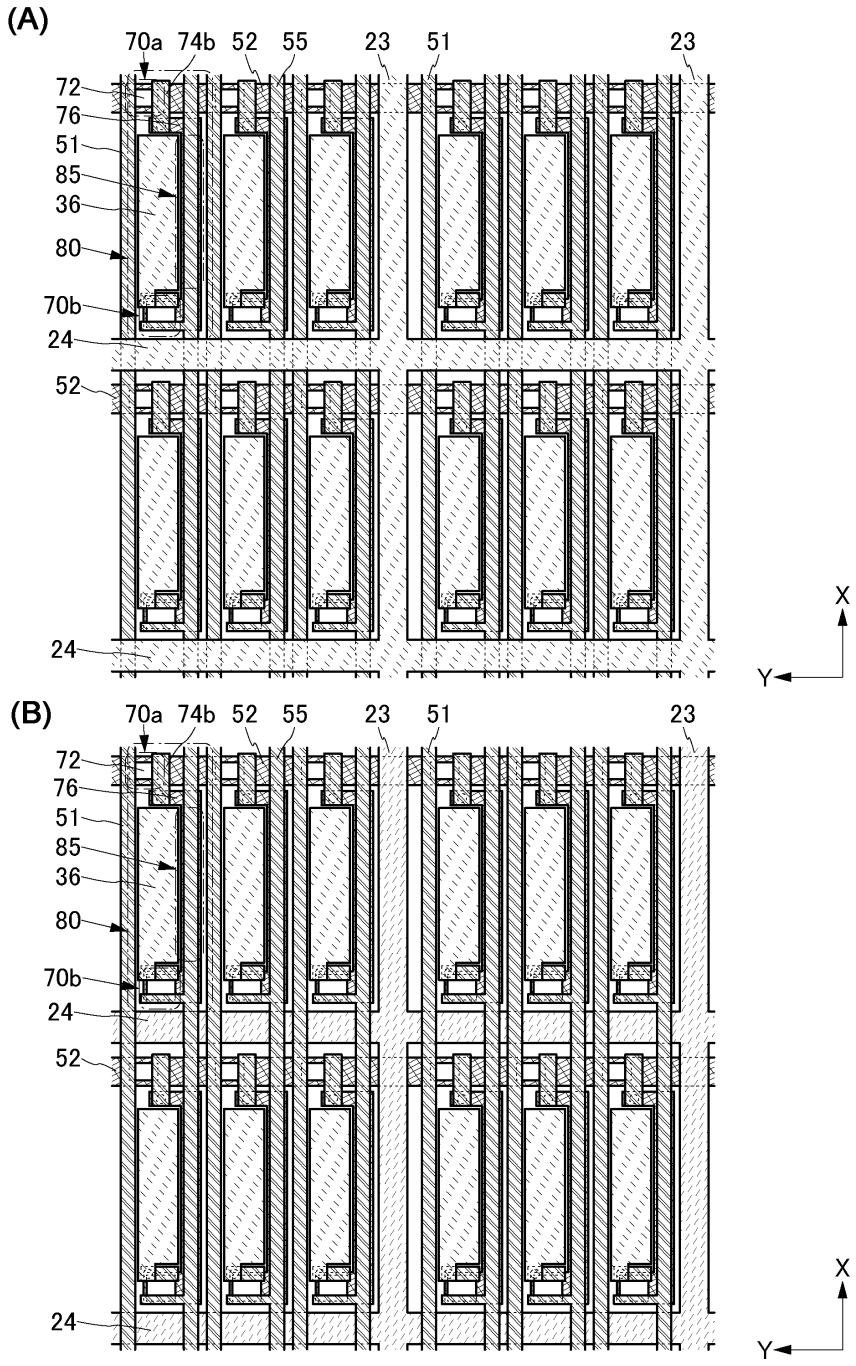
도면26



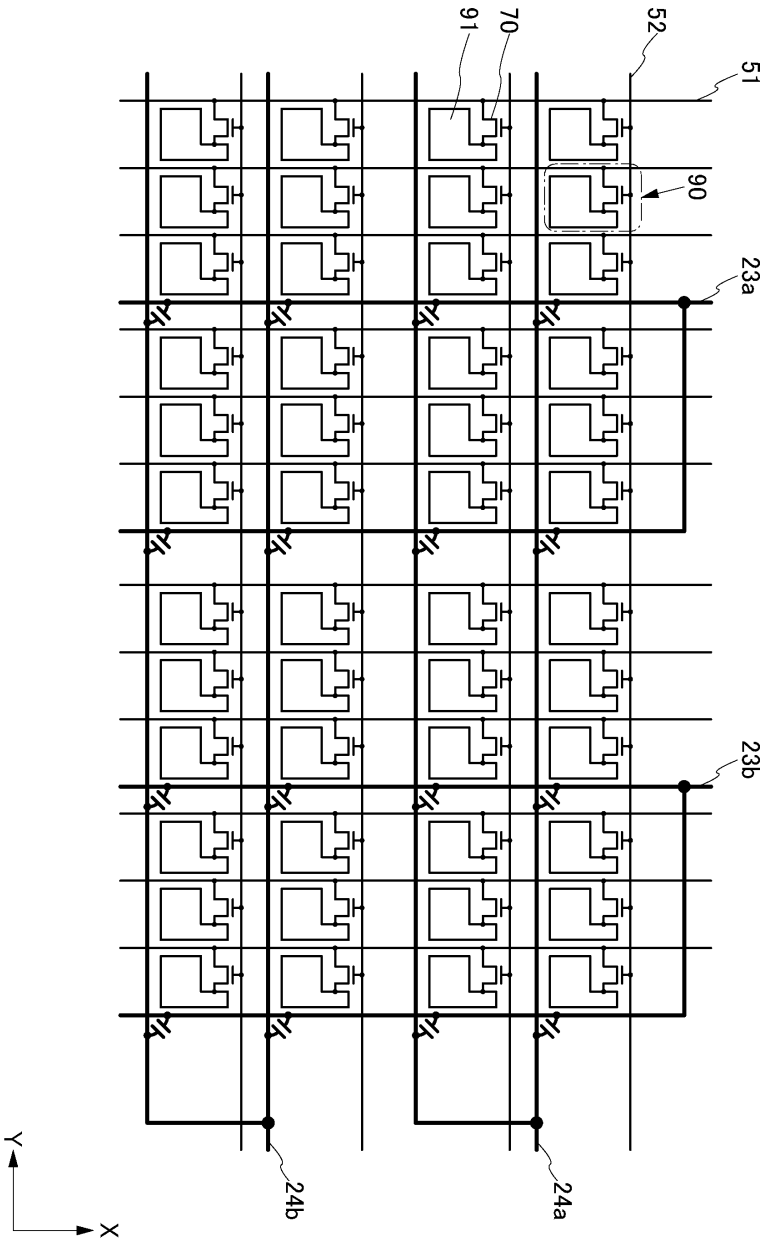
도면27


(A)
70a
74b
52
55
23
51
23
72
76
51
85
36
80
70b
24
52
24
X
Y
(B)
70a
74b
52
55
23
51
23
72
76
51
85
36
80
70b
24
52
24
X
Y

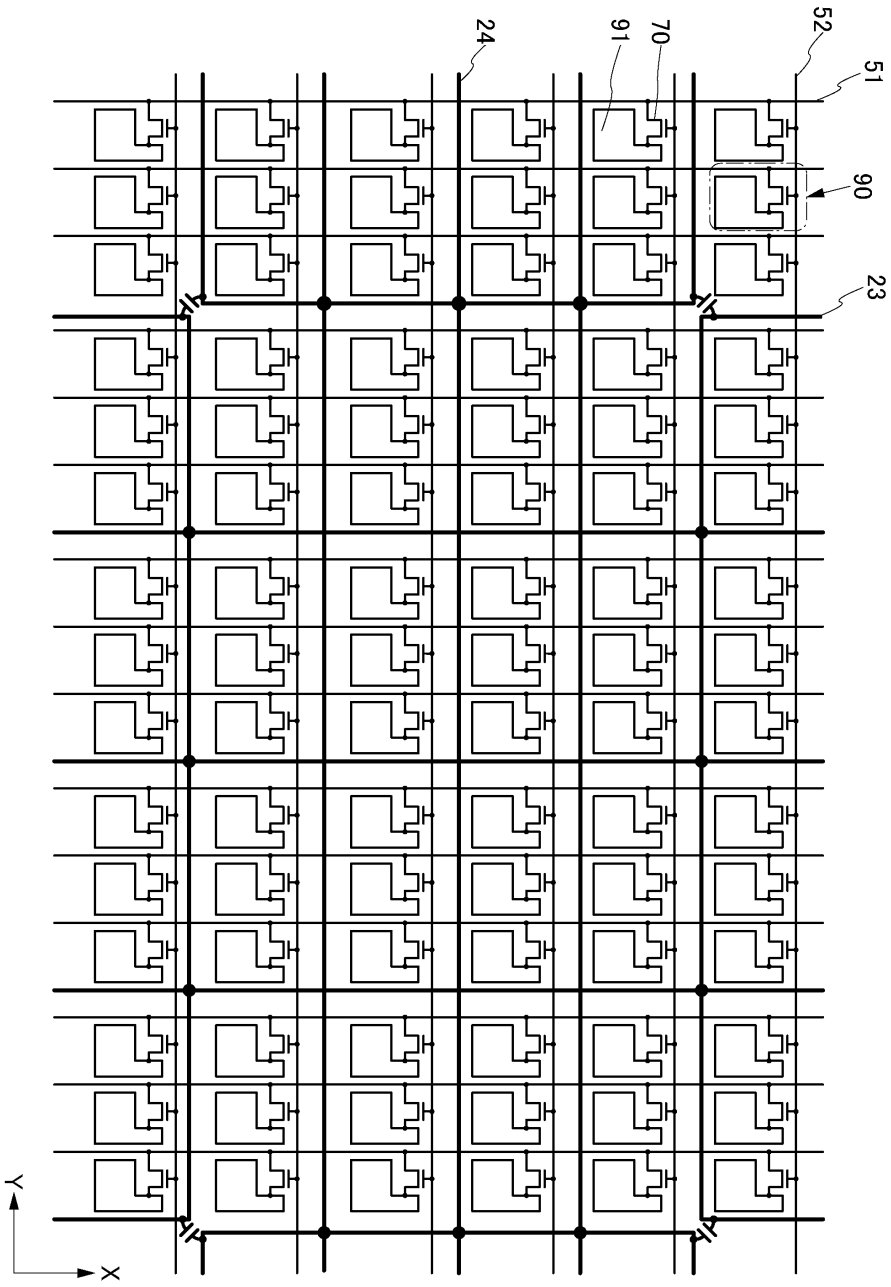
도면28


(A)
70a
74b
52
55
23
51
23
72
76
51
85
36
80
70b
24
52
24
X
Y
(B)
70a
74b
52
55
23
51
23
72
76
51
85
36
80
70b
24
52
24
X
Y

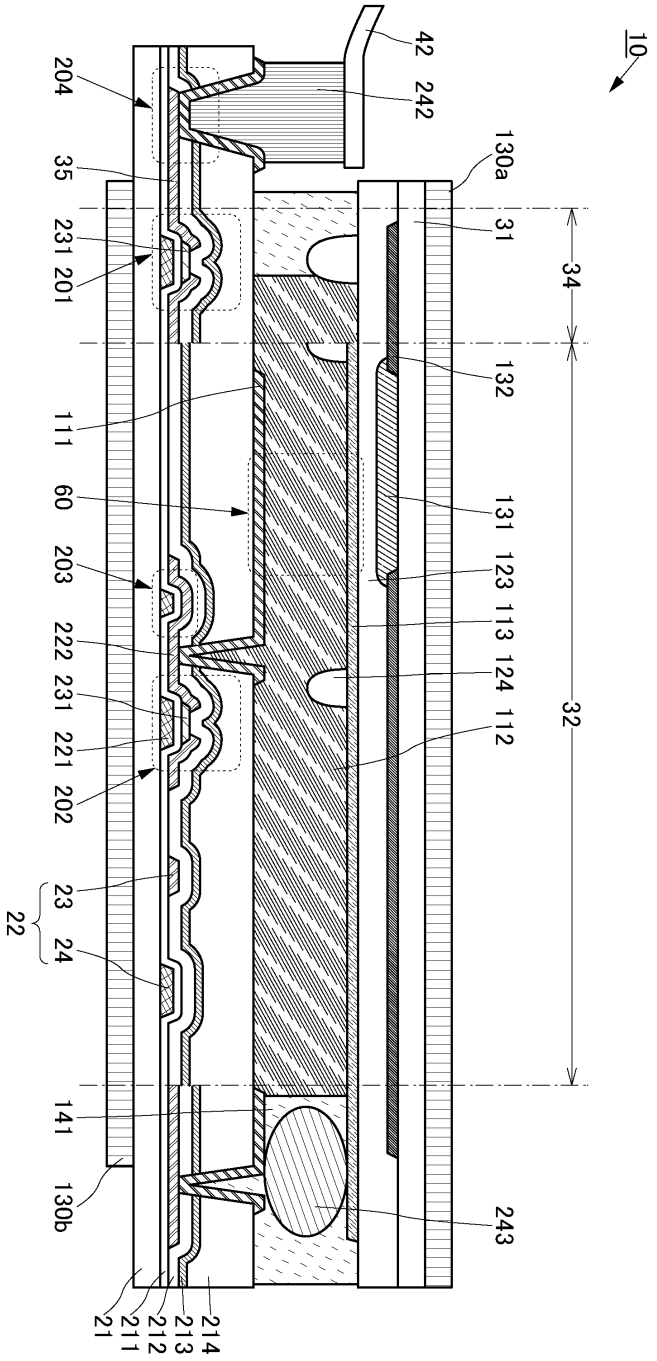
도면29



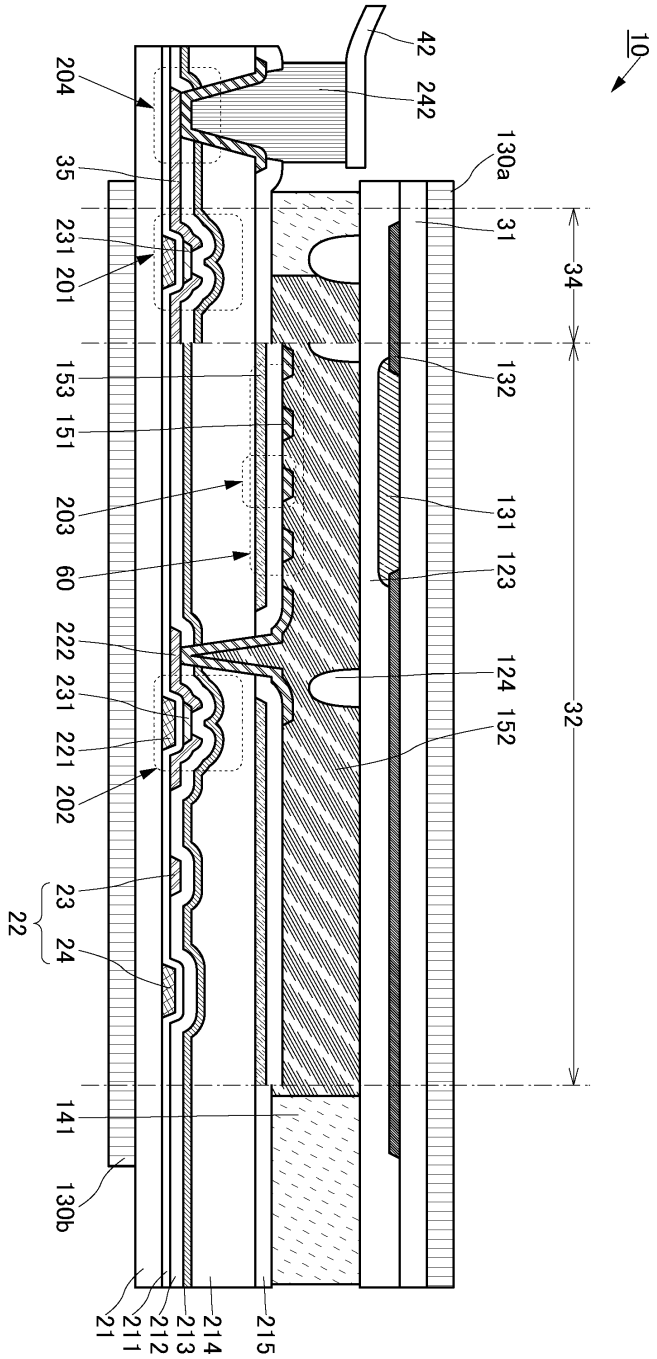
도면30



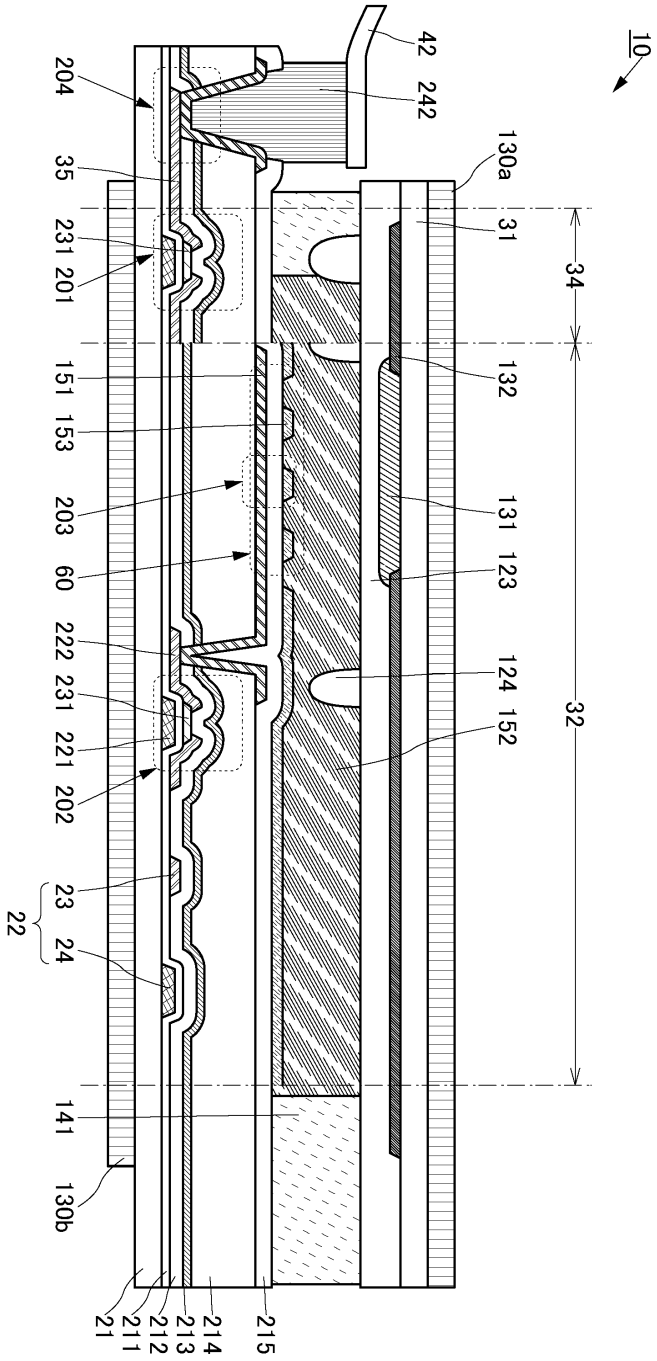
도면31


10
42
242
204
35
231
201
130a
31
34
132
111
60
131
203
123
113
222
231
124
221
112
32
202
23
22
24
141
130b
243
21
211
212
213
214

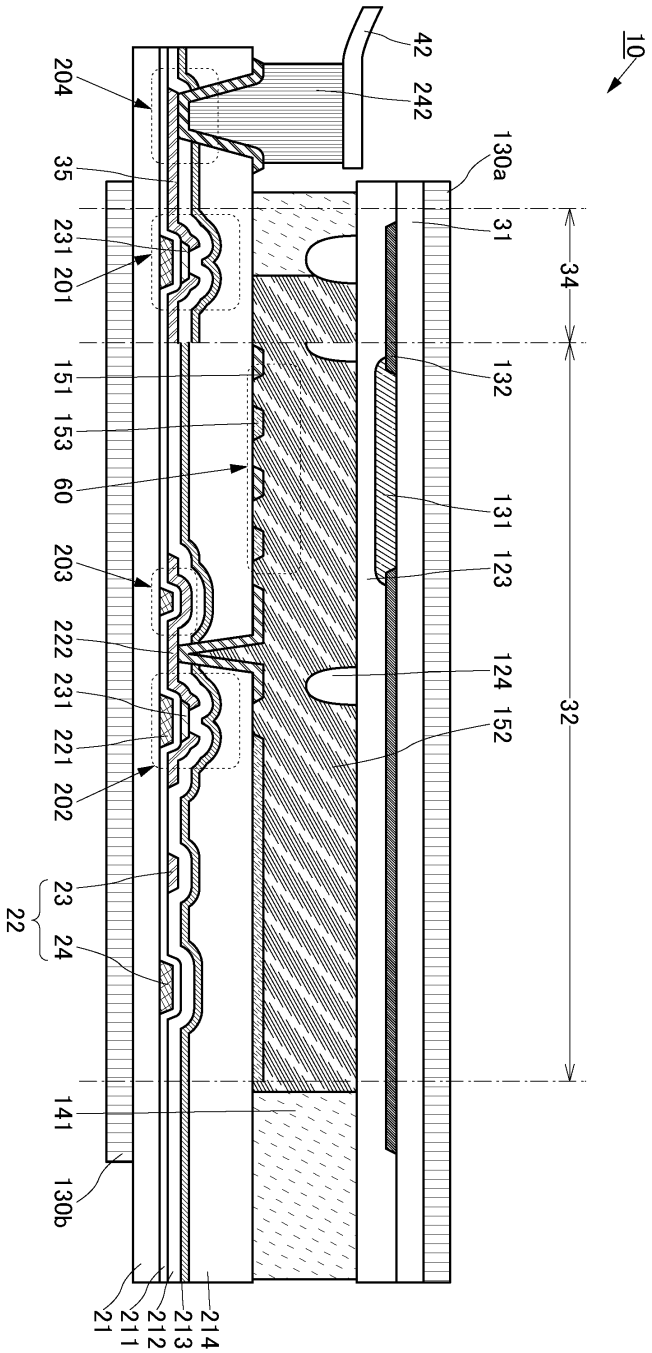
도면32


10
42
242
204
130a
35
31
231
201
34
153
132
151
203
131
60
123
222
124
231
152
221
32
202
23
22
24
141
130b
21
211
212
213
214
215

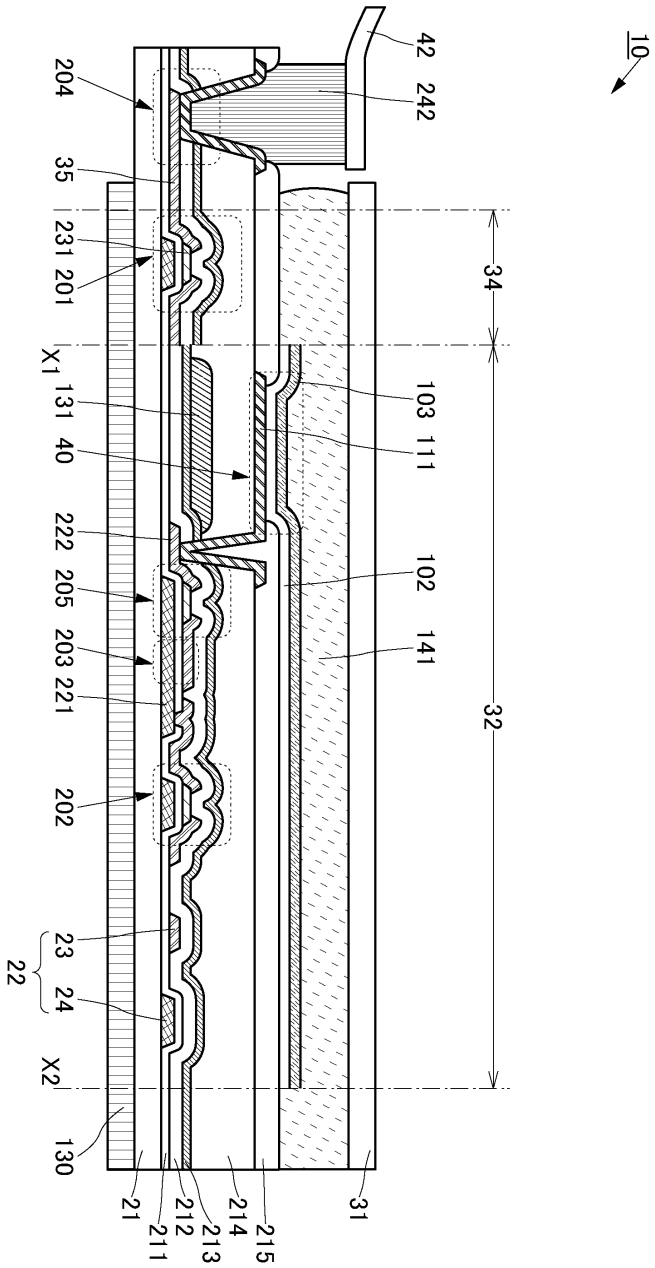
도면33


10
42
242
204
130a
35
31
231
201
34
151
132
153
203
131
60
123
222
124
231
152
221
32
202
23
22
24
141
130b
21
211
212
213
214
215

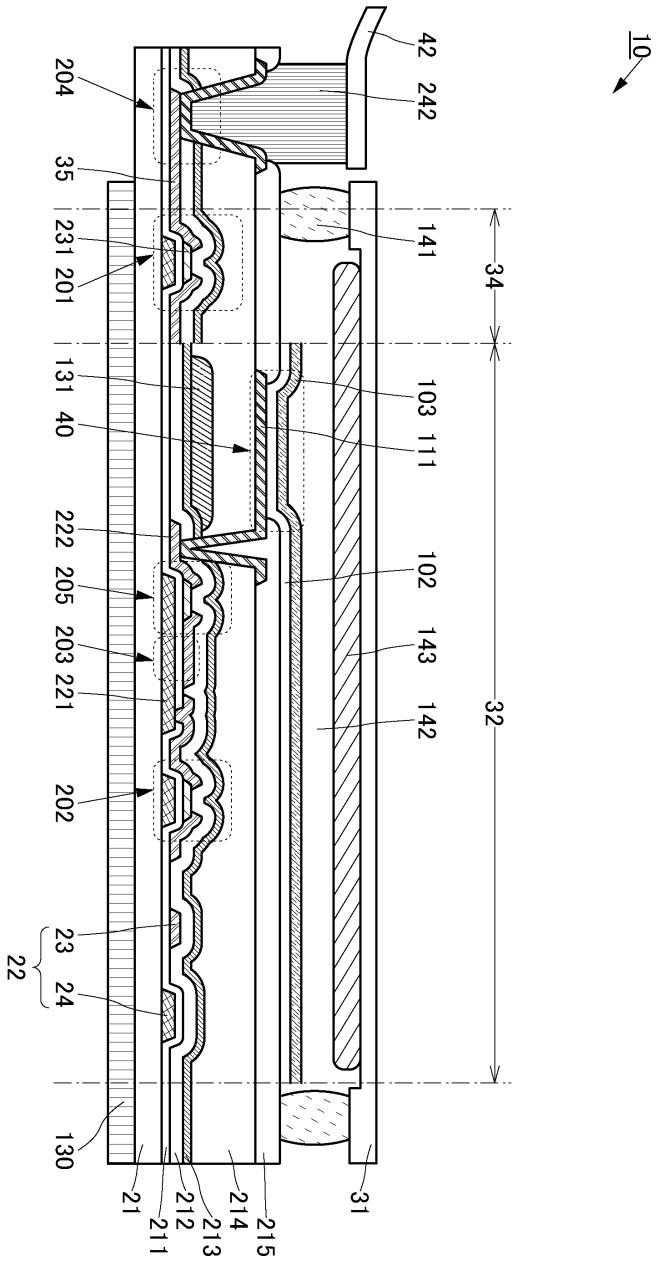
도면34


10
42
242
204
35
231
201
151
153
60
203
222
231
221
202
23
24
22
141
130b
21
211
212
213
214
130a
31
132
131
123
124
152
34
32

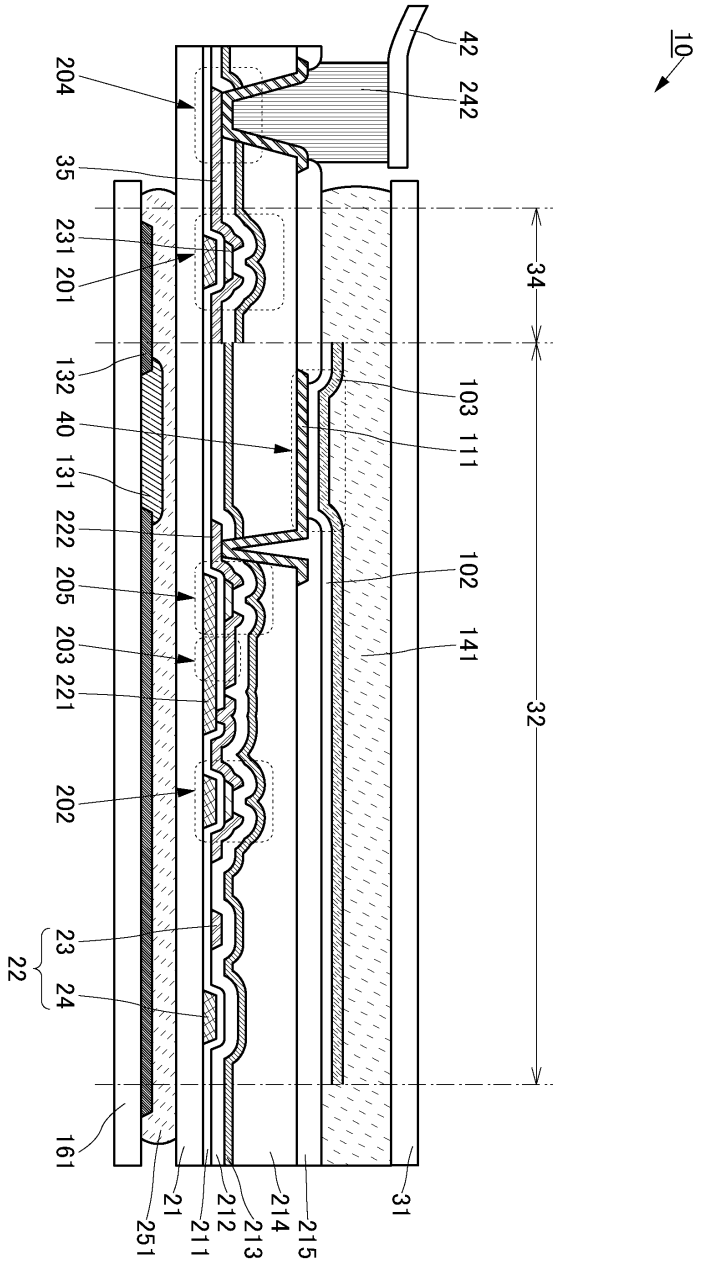
도면35


10
42
242
204
35
231
201
X1
131
40
222
205
203
221
202
23
22
24
X2
130
21
211
212
213
214
215
31
34
32
103
111
102
141

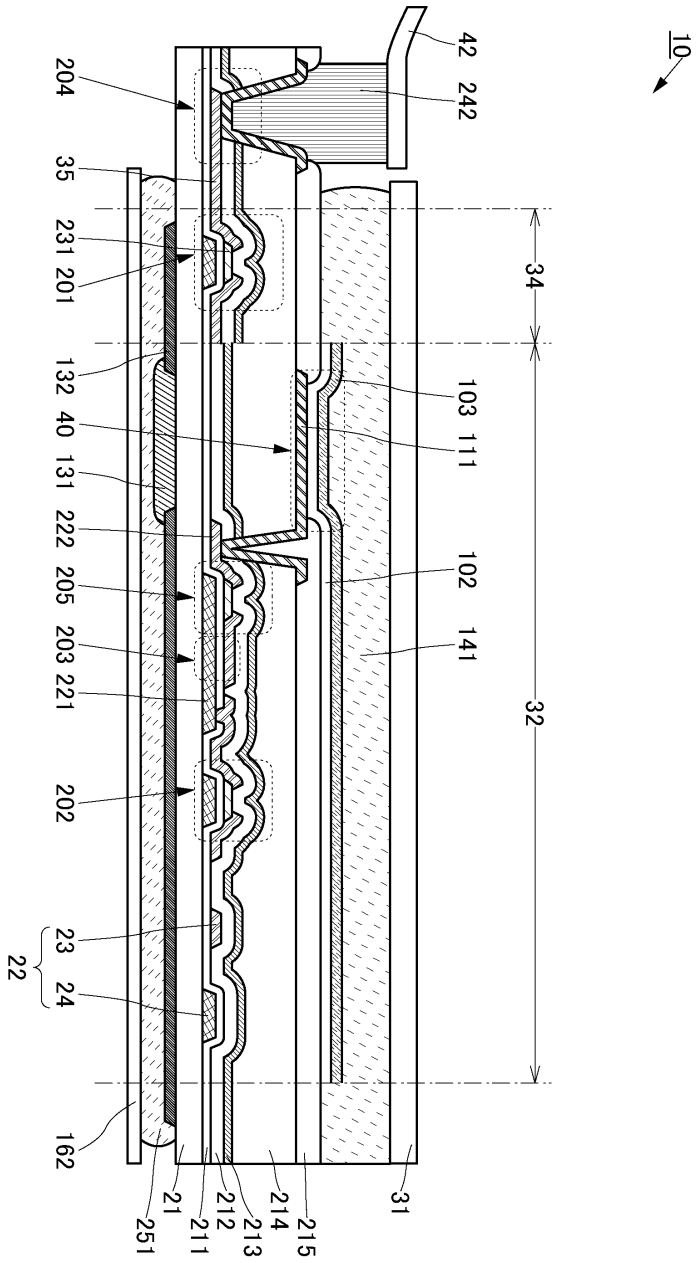
도면36


10
42
242
204
35
231
201
141
34
131
40
103
111
222
205
102
203
221
143
142
32
202
23
22
24
130
21
211
212
213
214
215
31

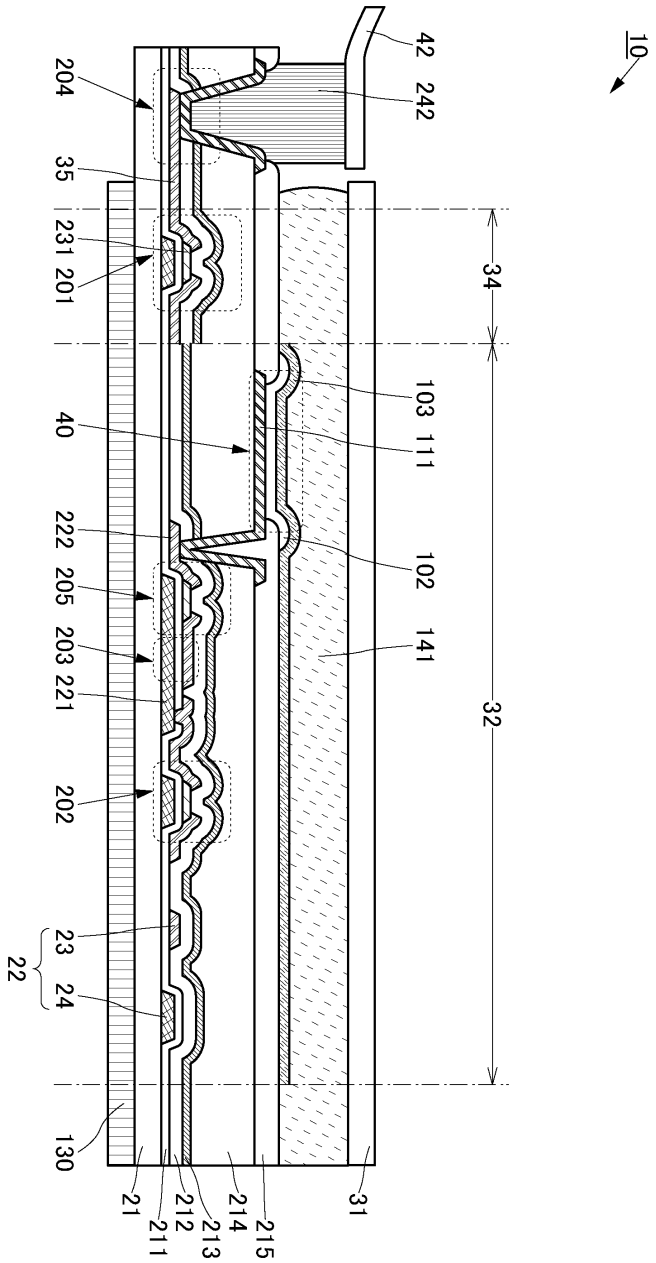
도면37


10
42
242
204
35
231
201
132
40
131
222
205
203
221
202
23
24
22
161
251
21
211
212
213
214
215
31
34
32
103
111
102
141

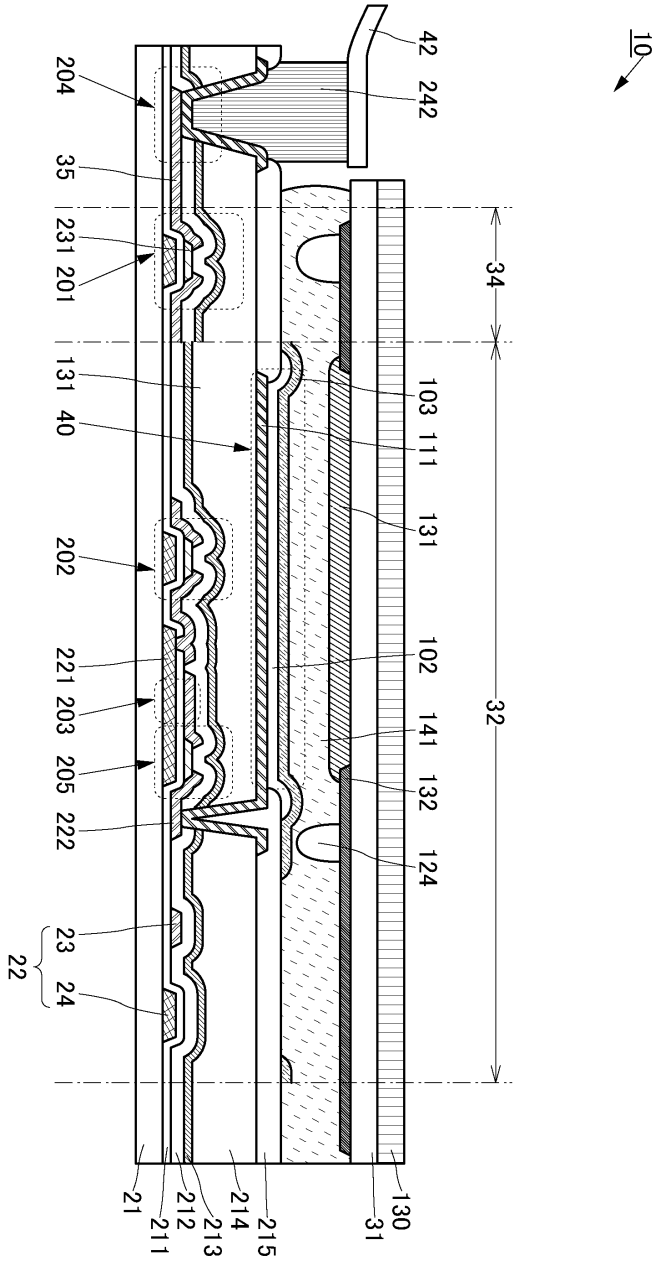
도면38


10
42
242
204
35
231
201
132
40
131
222
205
203
221
202
23
24
22
162
251
21
211
212
213
214
215
31
103
111
102
141
34
32

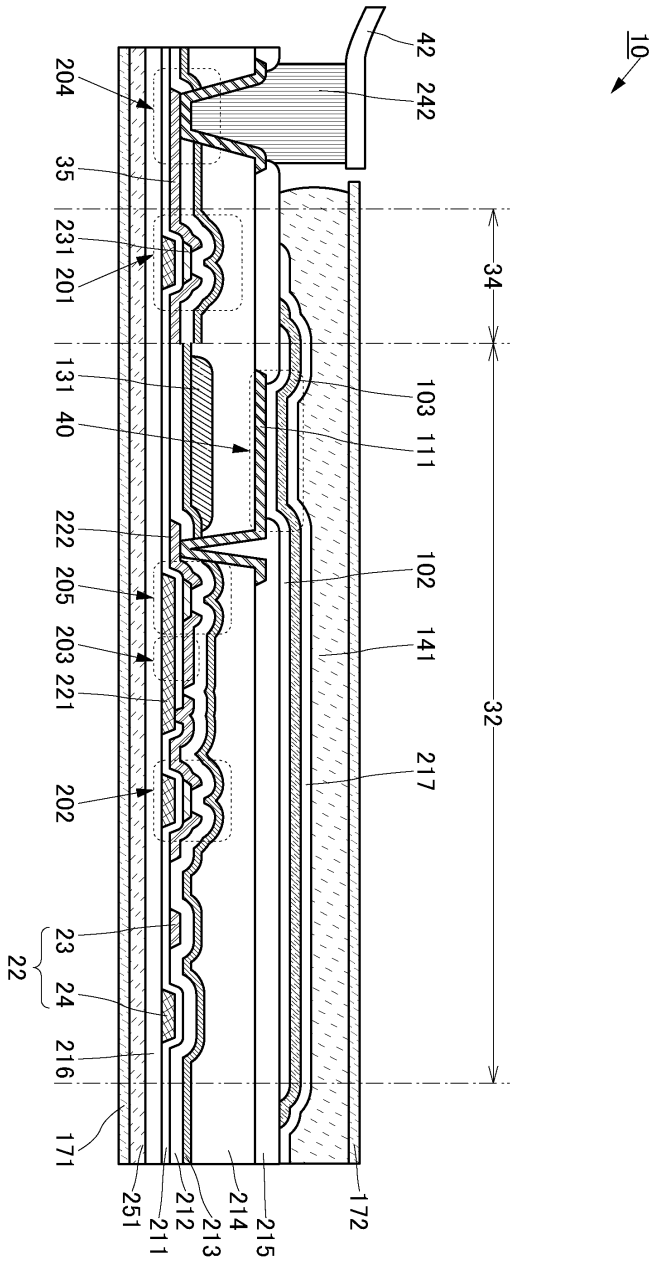
도면39


10
42
242
204
35
231
201
34
103
111
40
222
102
205
141
203
221
32
202
23
22
24
130
21
211
212
213
214
215
31

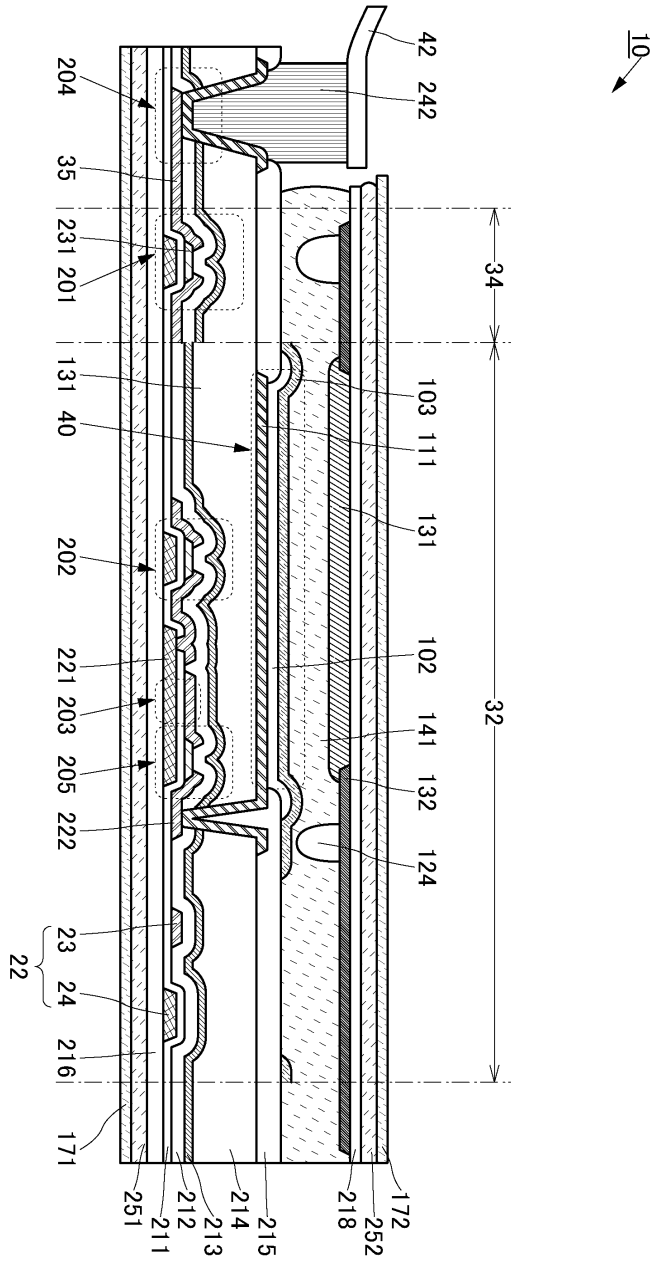
도면40


10
42
242
204
35
231
201
34
131
40
103
111
131
202
102
221
203
141
205
132
222
124
32
23
22
24
21
211
212
213
214
215
31
130

도면41

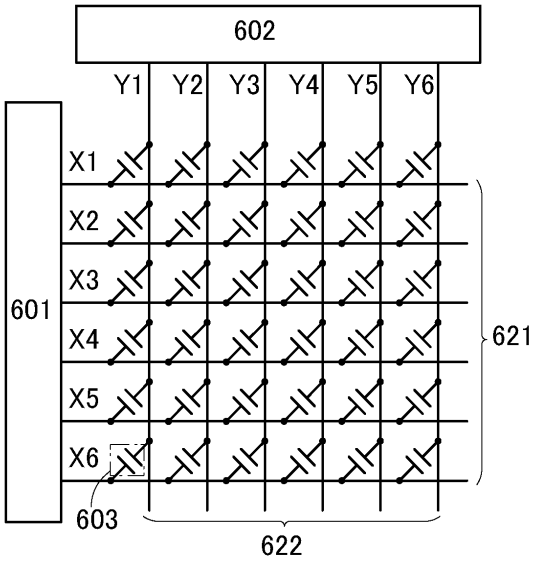

10
42
242
204
35
231
201
131
40
222
205
203
221
202
23
24
22
216
171
251
211
212
213
214
215
172
103
111
102
141
217
34
32

도면42

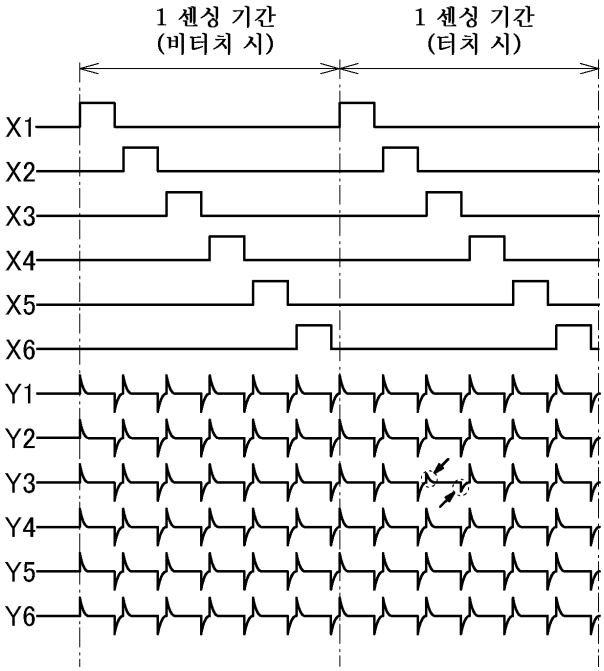

10
42
242
204
35
231
201
131
40
202
221
203
205
222
23
24
22
216
171
251
211
212
213
214
215
218
252
172
103
111
131
102
141
132
124
34
32

도면43

(A)

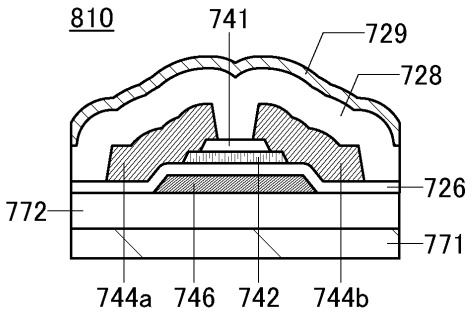

602
Y1
Y2
Y3
Y4
Y5
Y6
X1
X2
X3
X4
X5
X6
601
621
603
622

(B)

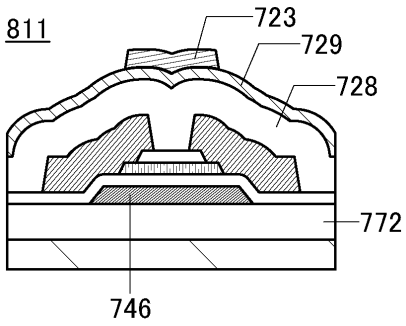

1 센싱 기간
(비터치 시)
1 센싱 기간
(터치 시)
X1
X2
X3
X4
X5
X6
Y1
Y2
Y3
Y4
Y5
Y6

도면44

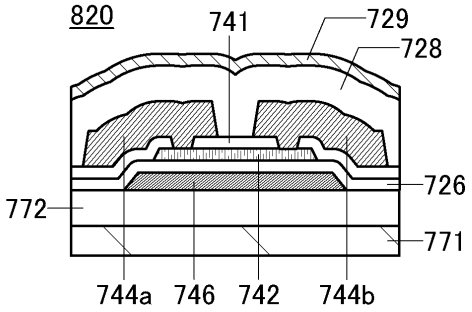
(A1)



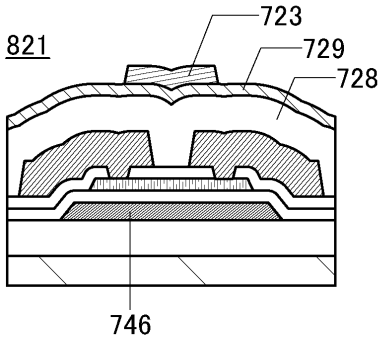
(A2)



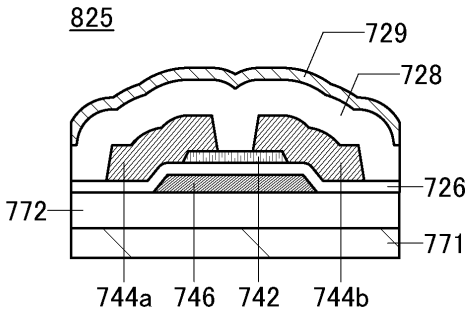
(B1)



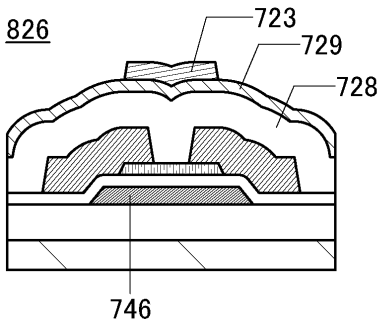
(B2)



(C1)

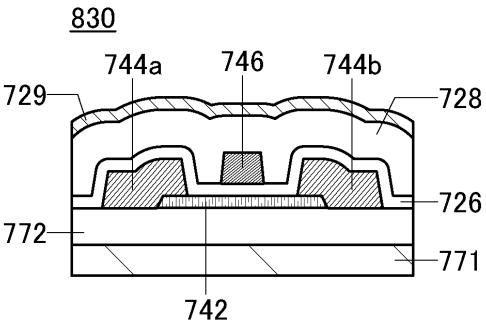


(C2)

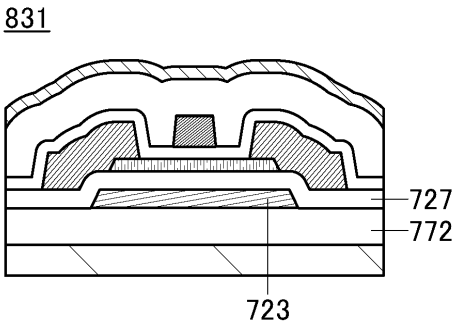


도면45

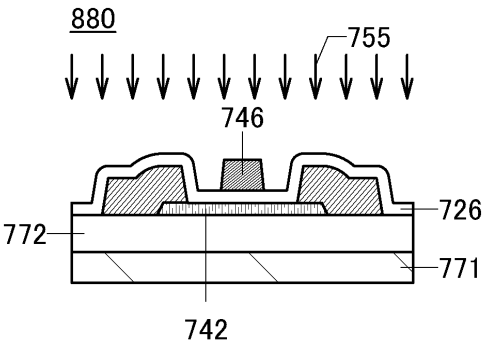
(A1)



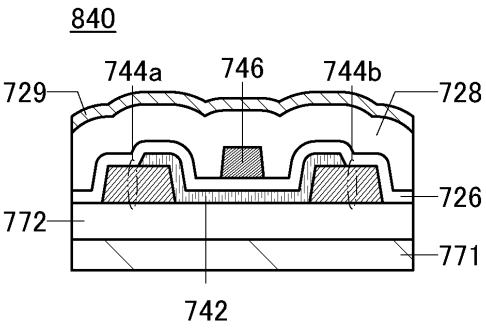
(A2)



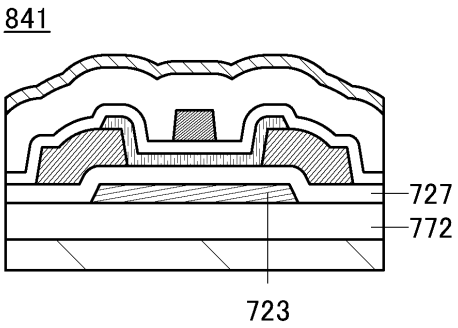
(A3)



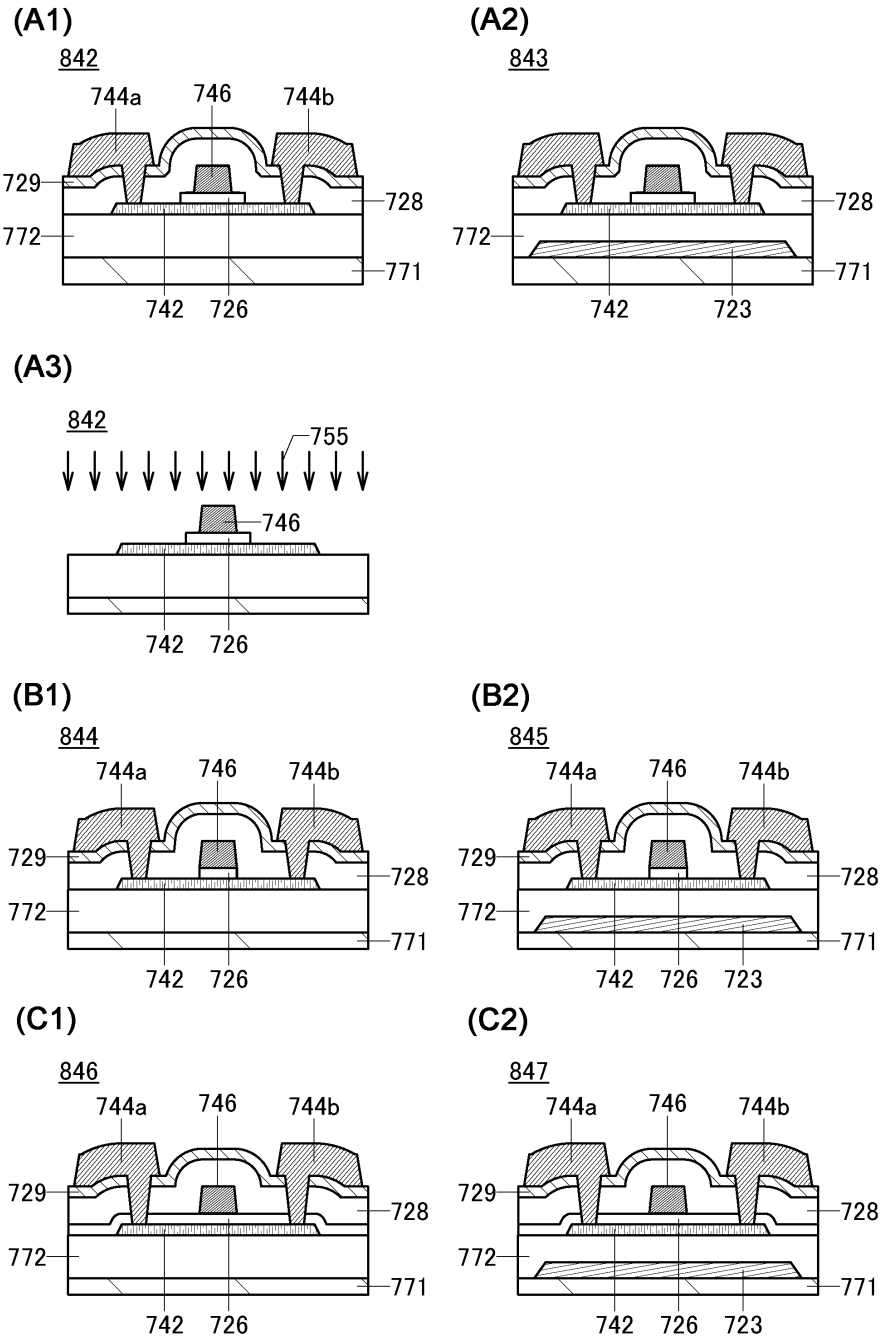
(B1)



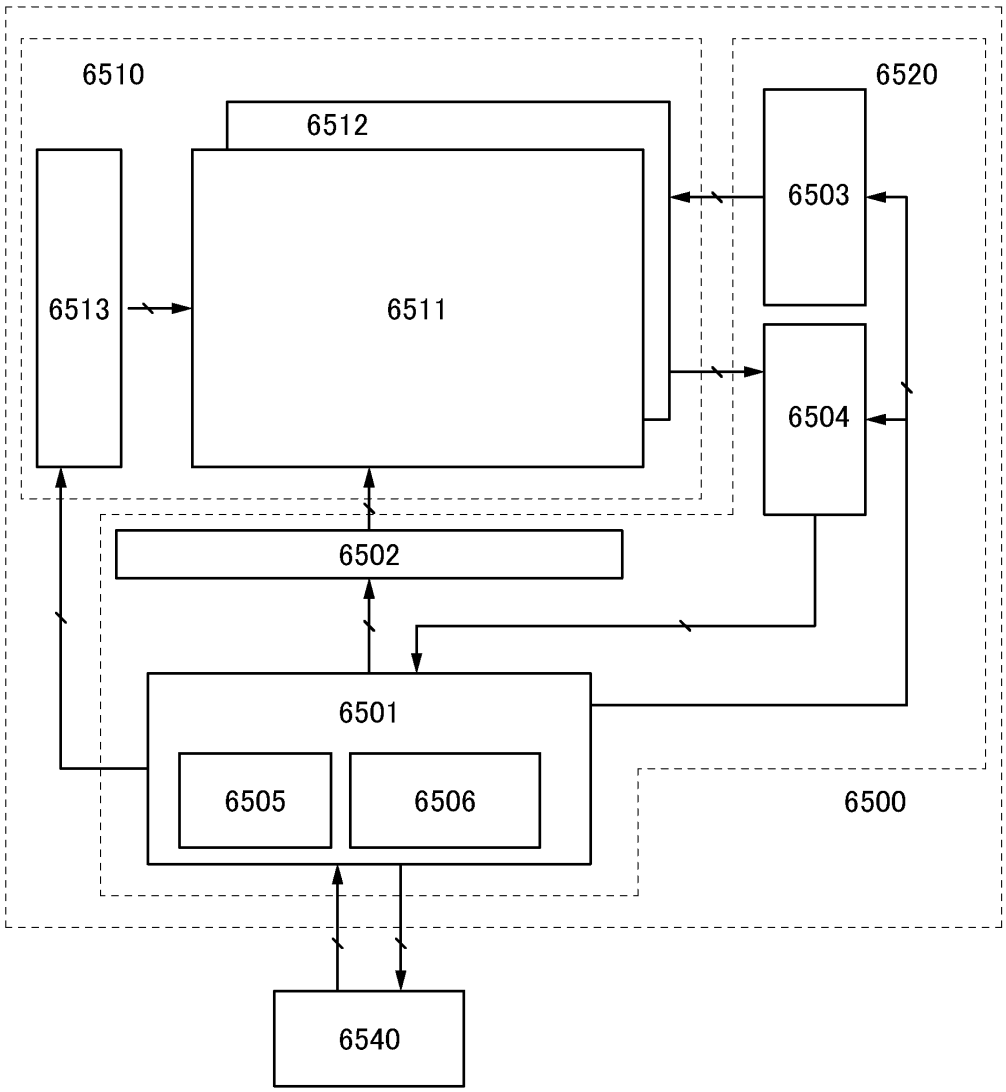
(B2)



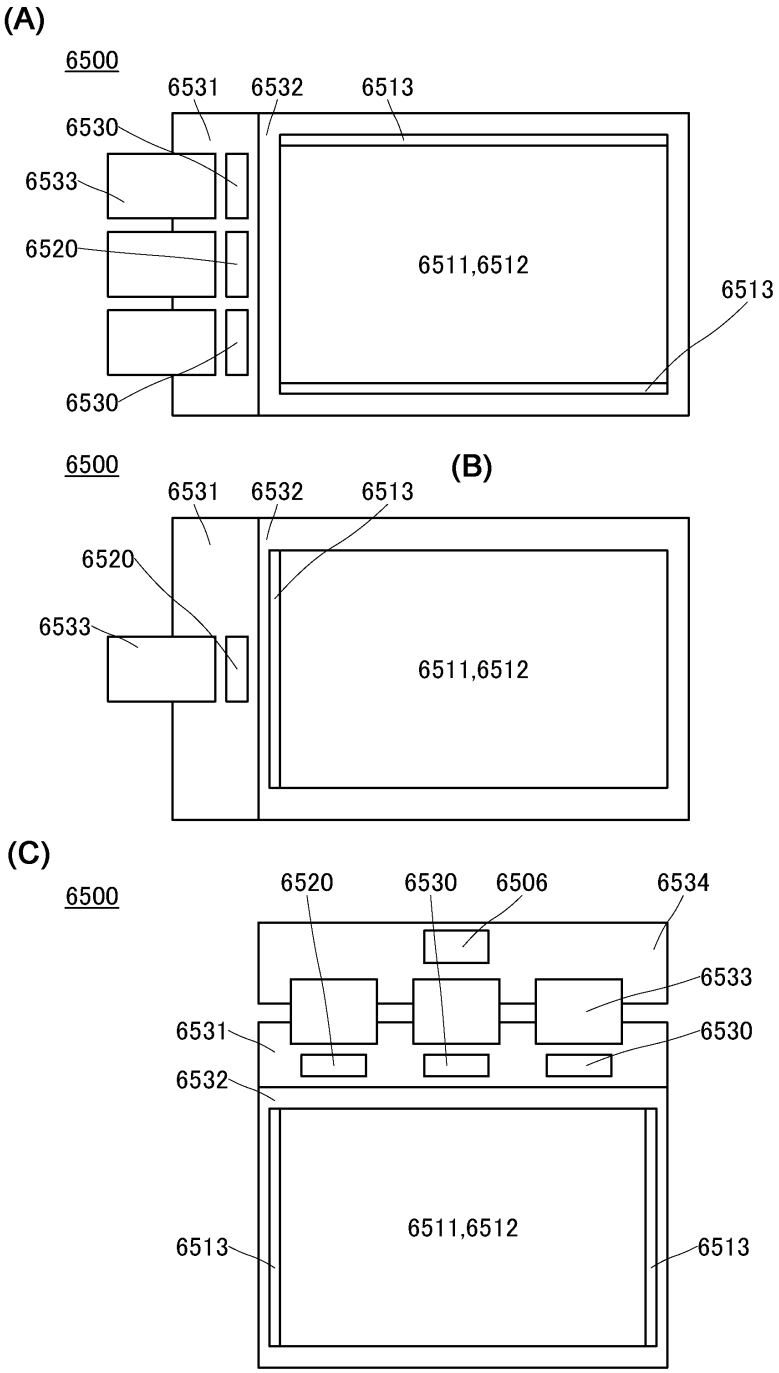
도면46


(A1)
842
744a
746
744b
729
728
772
771
742
726
(A2)
843
728
772
771
742
723
(A3)
842
755
746
742
726
(B1)
844
744a
746
744b
729
728
772
771
742
726
(B2)
845
744a
746
744b
729
728
772
771
742
726
723
(C1)
846
744a
746
744b
729
728
772
771
742
726
(C2)
847
744a
746
744b
729
728
772
771
742
726
723

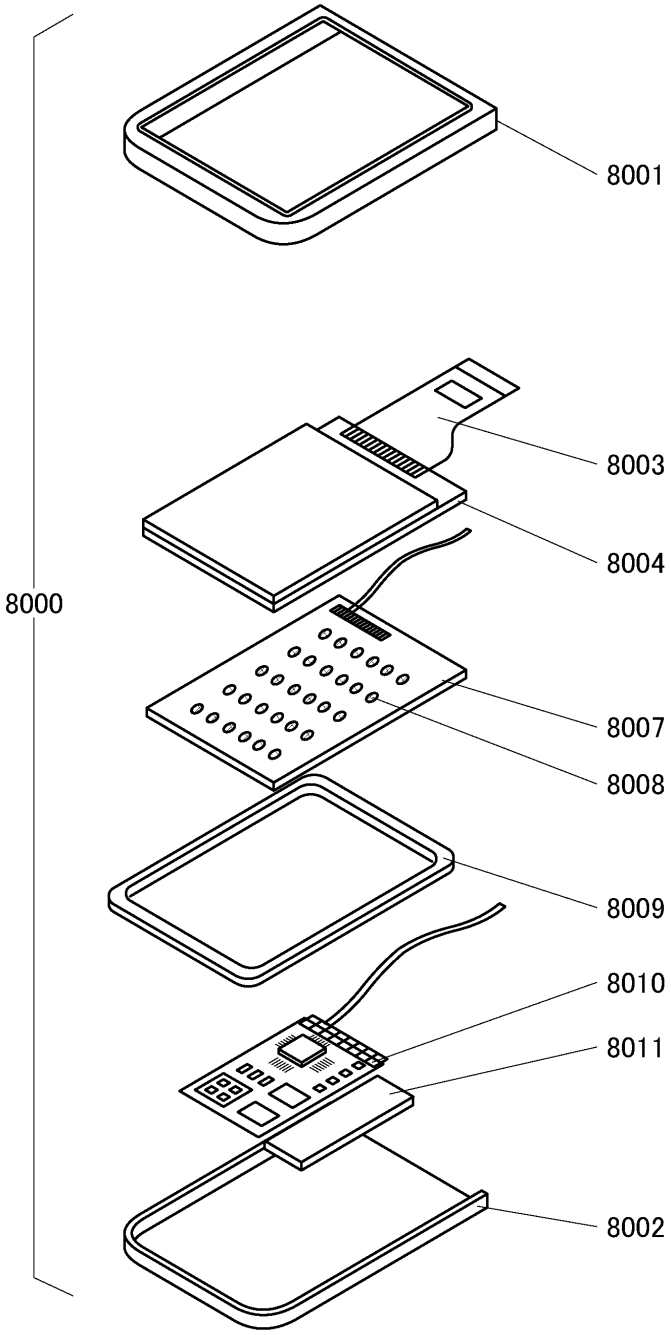
도면47


6510
6520
6512
6503
6513
6511
6504
6502
6501
6505
6506
6500
6540

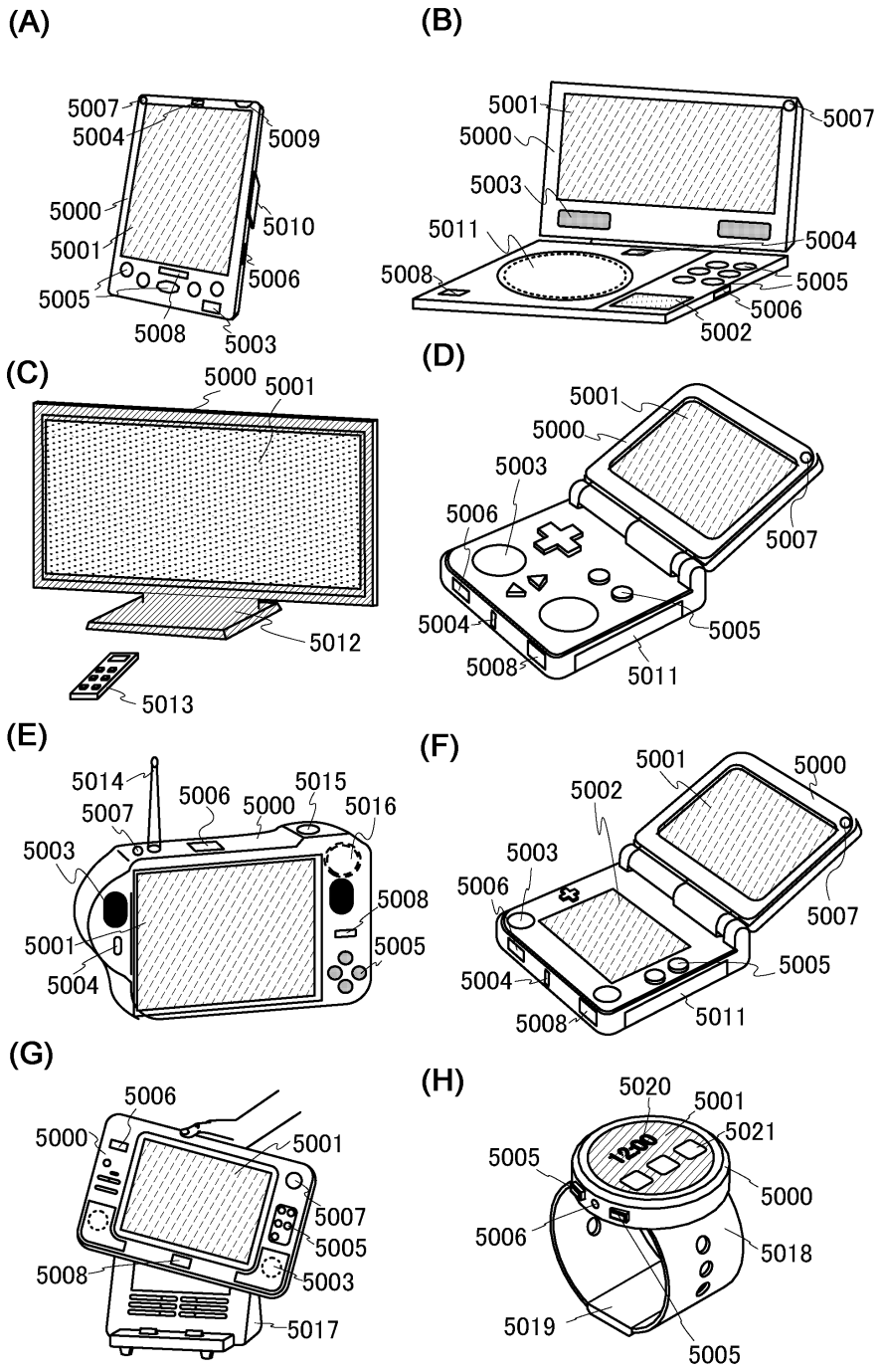
도면48


(A)
6500
6531
6532
6513
6530
6533
6520
6511,6512
6513
6530
6500
(B)
6531
6532
6513
6520
6533
6511,6512
(C)
6500
6520
6530
6506
6534
6533
6531
6530
6532
6511,6512
6513
6513

도면49

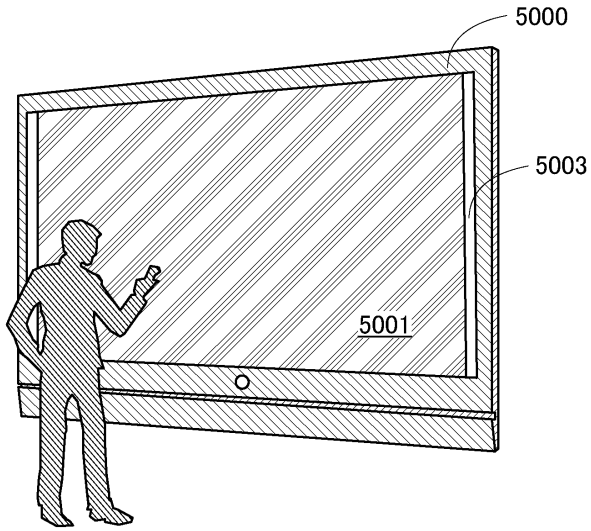


도면50

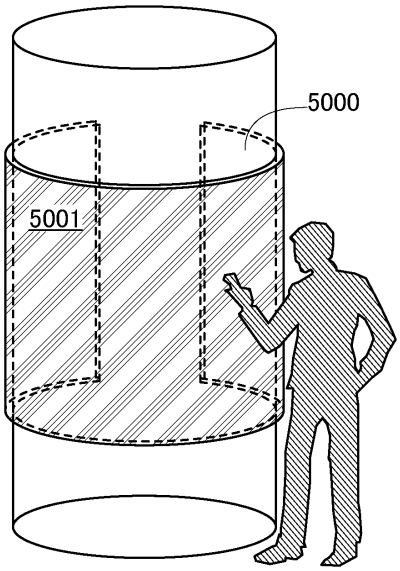

(A)
5007
5004
5009
5000
5010
5001
5006
5005
5008
5003
(B)
5001
5007
5000
5003
5011
5004
5008
5005
5006
5002
(C)
5000
5001
5012
5013
(D)
5001
5000
5003
5006
5007
5004
5005
5008
5011
(E)
5014
5006
5015
5007
5000
5016
5003
5008
5001
5005
5004
(F)
5001
5000
5002
5003
5006
5007
5004
5005
5008
5011
(G)
5006
5000
5001
5007
5005
5008
5003
5017
(H)
5020
5001
5021
5005
5000
5006
5018
5019
5005

도면51

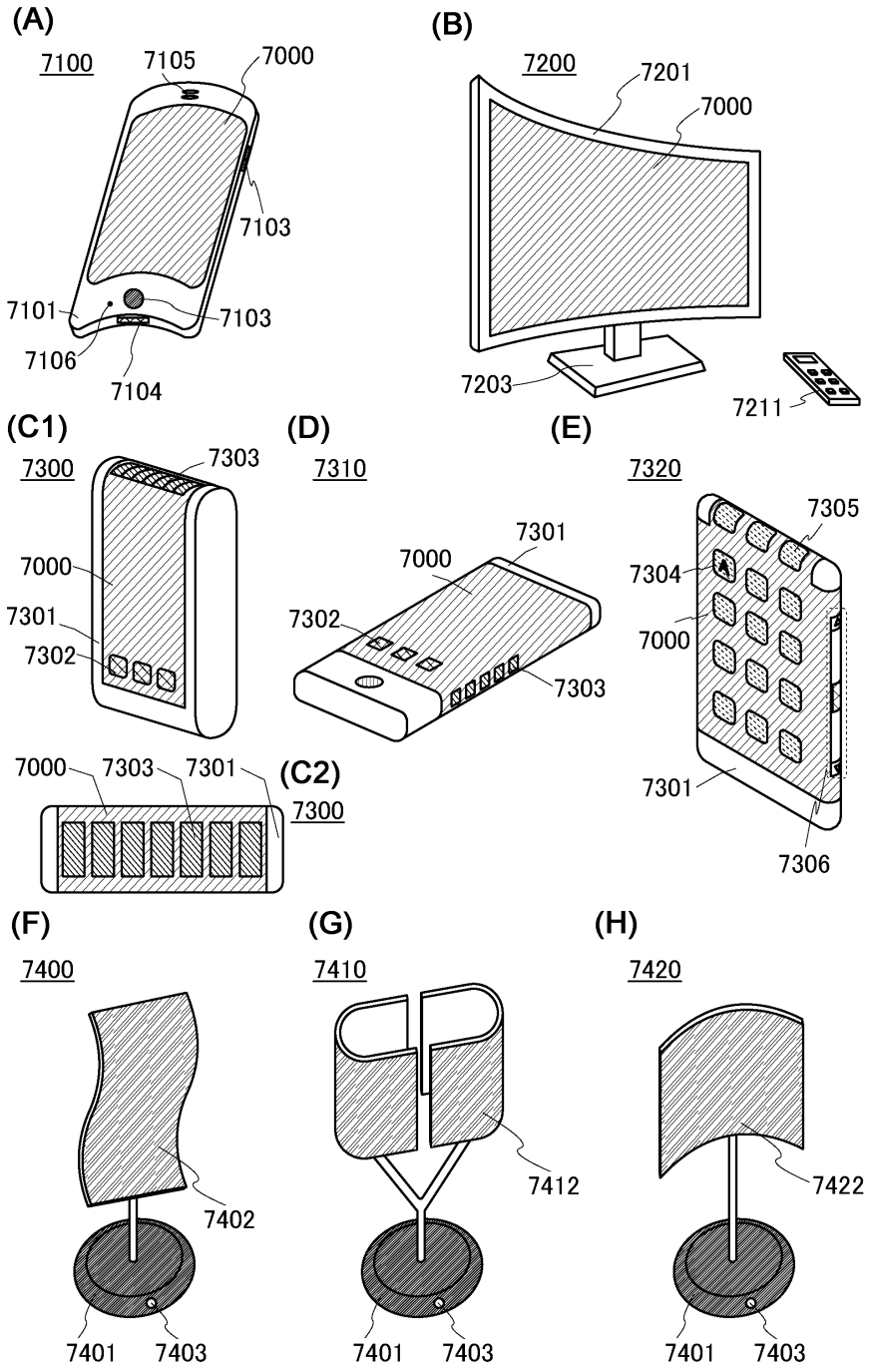
(A)



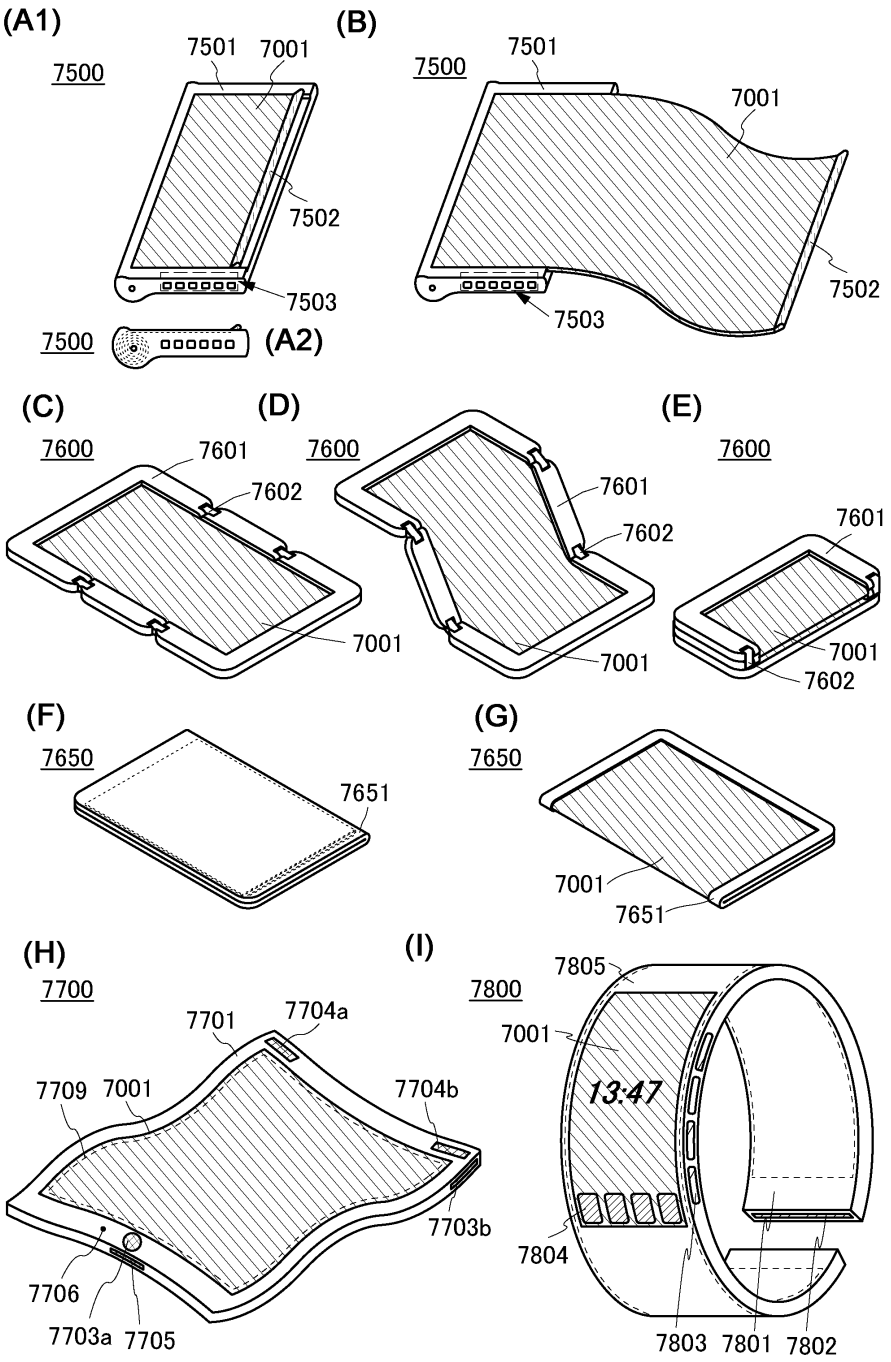
(B)



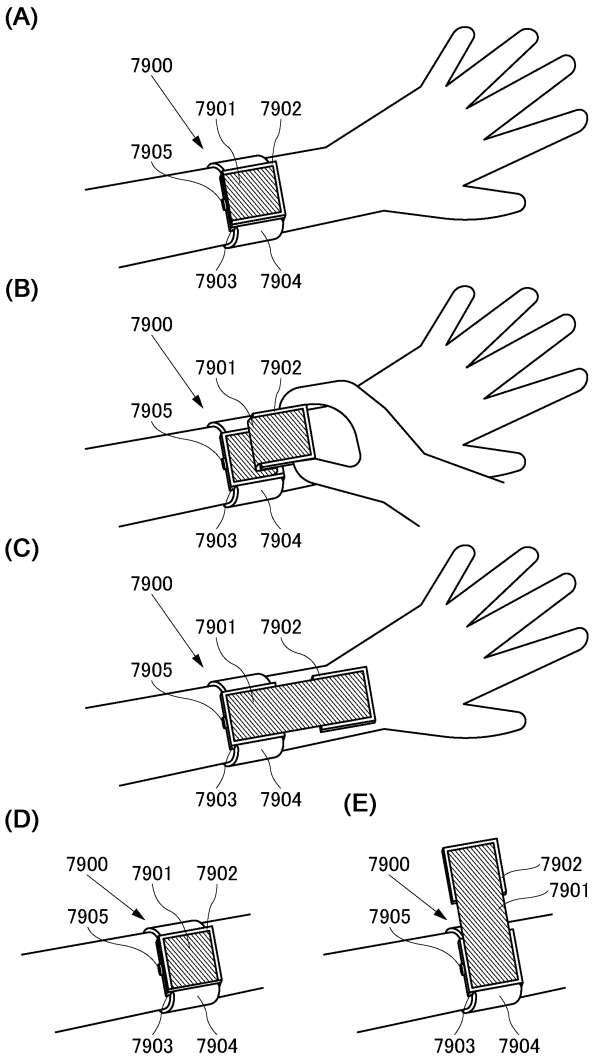
도면52


(A)
7100
7105
7000
7103
7101
7103
7106
7104
(B)
7200
7201
7000
7203
7211
(C1)
7300
7303
7000
7301
7302
(C2)
7000
7303
7301
7300
(D)
7310
7301
7000
7302
7303
(E)
7320
7305
7304
7000
7301
7306
(F)
7400
7402
7401
7403
(G)
7410
7412
7401
7403
(H)
7420
7422
7401
7403

도면53


(A1)
7500
7501
7001
7502
7503
7500
(A2)
(B)
7500
7501
7001
7502
7503
(C)
7600
7601
7602
7001
(D)
7600
7601
7602
7001
(E)
7600
7601
7001
7602
(F)
7650
7651
(G)
7650
7001
7651
(H)
7700
7701
7704a
7709
7001
7704b
7703b
7706
7703a
7705
(I)
7800
7805
7001
13:47
7804
7803
7801
7802

도면54


(A)
7900
7901
7902
7905
7903
7904
(B)
7900
7901
7902
7905
7903
7904
(C)
7900
7901
7902
7905
7903
7904
(D)
7900
7901
7902
7905
7903
7904
(E)
7900
7902
7901
7905
7903
7904