

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成28年7月14日(2016.7.14)

【公表番号】特表2015-523645(P2015-523645A)

【公表日】平成27年8月13日(2015.8.13)

【年通号数】公開・登録公報2015-051

【出願番号】特願2015-515142(P2015-515142)

【国際特許分類】

G 06 F 1/04 (2006.01)

G 06 F 1/30 (2006.01)

G 06 F 9/445 (2006.01)

【F I】

G 06 F 1/04 A

G 06 F 1/30 M

G 06 F 9/06 6 1 0 K

【手続補正書】

【提出日】平成28年5月24日(2016.5.24)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

プロセッサ装置がパワーダウンされている低電力状態からレジュームするという指示に応じて、前記低電力状態の間に揮発性メモリに記憶された第1のブート構成情報を用いて、前記プロセッサ装置を再初期化することを含み、

前記プロセッサ装置を再初期化することは、

前記第1のブート構成情報のコア状態情報に基づいて、前記プロセッサ装置のプロセッサコアのコンテキストを構成することであって、前記プロセッサコアの命令ポインタを、前記第1のブート構成情報の第1のブートコードのリセットベクトルに設定することを含む、ことと、

前記プロセッサコアを用いて前記第1のブートコードを実行することと、を含む方法。

【請求項2】

前記プロセッサ装置を再初期化することは、

不揮発性メモリに記憶されたメモリコントローラ構成情報を用いて、前記プロセッサ装置のメモリコントローラを構成することと、

前記構成されたメモリコントローラを介して前記揮発性メモリから前記第1のブート構成情報にアクセスすることと、

を含む請求項1の方法。

【請求項3】

前記メモリコントローラを構成することは、タイミング情報およびアドレスマッピング情報のうち少なくとも一方を構成することを含む請求項2の方法。

【請求項4】

前記プロセッサコアのコンテキストを構成することは、前記コア状態情報を用いて前記プロセッサコアの1つ以上のレジスタ値を復元することと、前記コア状態情報を用いて割込みコントローラ状態を復元することと、1つ以上の入力／出力(I/O)サブシステムを復元することと、のうち少なくとも1つをさらに含む請求項1の方法。

【請求項 5】

前記プロセッサ装置のパワーオンリセットに応じて、不揮発性メモリに記憶された第2のブートコードを実行することによって、前記プロセッサ装置を初期化することであって、前記コア状態情報を前記揮発性メモリに記憶することを含む、こと、
前記プロセッサ装置の初期化に続いて前記プロセッサ装置を前記低電力状態に置くこと、

をさらに含む請求項1の方法。

【請求項 6】

前記プロセッサ装置のパワーオンリセットに応じて、不揮発性メモリに記憶された第2のブート構成情報を用いて前記プロセッサ装置を初期化することと、

前記プロセッサ装置の初期化に続いて前記プロセッサ装置を前記低電力状態に置くことと、

をさらに含む請求項1の方法。

【請求項 7】

前記プロセッサ装置を初期化することは、前記第2のブート構成情報のブートコードを実行して、前記第1のブート情報のコピーを前記不揮発性メモリから前記揮発性メモリに転送することを含む請求項6の方法。

【請求項 8】

前記低電力状態は、アドバンストコンフィギュレーションアンドパワーインターフェース(ACPI)仕様に規定されたS3スリープ状態に実質的に準拠している請求項1の方法。

【請求項 9】

プロセッサ装置がパワーダウンされている低電力状態からレジュームするという指示に応じて、

前記プロセッサ装置のメモリコントローラを構成することと、

前記プロセッサ装置が、前記メモリコントローラを用いて、揮発性メモリから構成情報にアクセスすることと、

前記低電力状態の間に、前記構成情報を用いて、前記プロセッサ装置のプロセッサコアの命令ポインタを、前記揮発性メモリに保持されたブートコードのリセットベクトルに設定することと、

前記プロセッサ装置にて、前記メモリコントローラによって前記揮発性メモリからアクセスされたブートコードを実行することと、を含む方法。

【請求項 10】

前記低電力状態は、アドバンストコンフィギュレーションアンドパワーインターフェース(ACPI)仕様に規定されたS3スリープ状態に実質的に準拠している請求項9の方法。

【請求項 11】

不揮発性メモリにて、メモリコントローラ構成情報を記憶すること、をさらに含み、
前記メモリコントローラを構成することは、前記不揮発性メモリから前記メモリコントローラ構成情報にアクセスすることと、前記メモリコントローラ構成情報を用いて前記メモリコントローラを構成することと、を含む請求項9の方法。

【請求項 12】

前記メモリコントローラ構成情報は、タイミング情報およびアドレスマッピング情報のうち少なくとも一方を含む、請求項11の方法。

【請求項 13】

前記ブートコードは第1のブートコードを含み、

前記プロセッサ装置のパワーオンリセットに応じて、

前記プロセッサ装置にて、不揮発性メモリからアクセスされた第2のブートコードを実行することと、

前記第1のブートコードを、前記不揮発性メモリから前記揮発性メモリに転送すること

と、をさらに含む請求項 9 の方法。

【請求項 14】

プロセッサ装置を備えるシステムであって、
前記プロセッサ装置は、
揮発性メモリに接続可能なメモリコントローラと、
前記メモリコントローラに接続されたリセットコントローラであって、前記プロセッサ装置がパワーダウンされている低電力状態からレジュームするという指示に応じて、前記メモリコントローラを構成するリセットコントローラと、

前記メモリコントローラに接続されたプロセッサコアであって、前記低電力状態からレジュームするという指示に応じて、前記メモリコントローラを介して前記揮発性メモリからアクセスされるブート構成情報を用いて、前記プロセッサ装置を再初期化するプロセッサコアと、を備え、

前記ブート構成情報はブートコードを含み、

前記プロセッサコアは、前記プロセッサコアの命令ポインタを前記ブートコードのリセットベクトルに設定し、前記プロセッサコアを用いて前記ブートコードを実行することによって、前記プロセッサ装置を再初期化する、

システム。