

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96128204

※ 申請日期：96.8.1

※IPC 分類：G09G 3/30 2006-01

一、發明名稱：(中文/英文)

像素電路

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立成功大學

代表人：(中文/英文)

賴明詔

住居所或營業所地址：(中文/英文)

(701)台南市大學路 1 號

國 籍：(中文/英文)

中華民國

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 林志隆

2. 周冠汶

國 籍：(中文/英文)

1.2. 中華民國

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種像素電路，特別是指一種有機發光二極體的像素電路。

【先前技術】

由於有機發光二極體（OLED）顯示器具有自發光、亮度高、反應時間快及視角廣等優點，已逐漸地受到重視及被使用。

參閱圖 1，一 OLED 顯示器是藉由複數呈陣列式排列且可顯現不同色彩的像素電路來達到顯示影像的功能，而且是逐行或逐列循序掃描該等像素電路來決定每一像素電路顯現的色彩。每一像素電路包含一 OLED 1 及一驅動電路 2，其中，該驅動電路 2 輸出一驅動電流 I_{DRIVE} 到該 OLED 1，以使該 OLED 1 發出強度與該驅動電流 I_{DRIVE} 大小相關的光。

習知的第一種驅動電路 2 包括一第一電晶體 201、一第二電晶體 202 及一電容 203。該第一電晶體 201 及該第二電晶體 202 是 P 型薄膜電晶體（TFT），且每一電晶體 201、202 具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。

該第一電晶體 201 的控制端接收一掃描信號 SCAN。該第一電晶體 201 的第一端接收一資料電壓 V_{DATA} 。該第一電晶體 201 的第二端、該第二電晶體 202 的控制端及該電容 203 的一端電連接。該第二電晶體 202 的第一端及該電容

203 的另一端電連接，並接收一第一電源電壓 V_{DD} 。該第二電晶體 202 的第二端及該 OLED 1 的陽極電連接。該 OLED 1 的陰極接收一第二電源電壓 V_{SS} 。

該驅動電路 2 的時序如圖 2 所示。當該掃描信號 SCAN 是低電位時，該第一電晶體 201 的第一端及第二端導通，此時，該資料電壓 V_{DATA} 被傳送到該第二電晶體 202 的控制端，且該電容 203 根據該資料電壓 V_{DATA} 改變其跨壓。當該掃描信號 SCAN 是高電位時，該第一電晶體 201 的第一端及第二端不導通，此時，該電容 203 保持其跨壓。該第二電晶體 202 根據該電容 203 的跨壓，產生該驅動電流 I_{DRIVE} ，如下所示：

$$\begin{aligned} I_{DRIVE} &= \frac{1}{2} \mu_p C_{ox} \frac{W_{202}}{L_{202}} \left(V_{C,203} - |V_{TH,202}| \right)^2 \\ &= \frac{1}{2} \mu_p C_{ox} \frac{W_{202}}{L_{202}} \left(V_{DD} - V_{DATA} - |V_{TH,202}| \right)^2 \end{aligned}$$

其中， W_{202}/L_{202} 是該第二電晶體 202 的寬長比， $V_{C,203}$ 是該電容 203 的跨壓，而 $V_{TH,202}$ 是該第二電晶體 202 的臨界電壓 (threshold voltage)。

對於使用習知第一種驅動電路 2 的畫素電路而言，由於不同的畫素電路之第二電晶體 202 的臨界電壓會不相同，當接收相同的資料電壓 V_{DATA} 時，不同的畫素電路所產生的驅動電流 I_{DRIVE} 會不相同，導致所發出的光之強度也會不相同。而且，由於每一傳送該第一電源電壓 V_{DD} 的電源線通常是依序電連接到多個畫素電路，且該電源線的電阻值不為 0，因電流流過而產生的壓降 (IR drop) 會使得不同的

畫素電路所接收到的第一電源電壓 V_{DD} 不相同，當接收相同的資料電壓 V_{DATA} 時，不同的畫素電路所產生的驅動電流 I_{DRIVE} 會不相同，導致所發出的光之強度也會不相同。

參閱圖 3，習知的第二種驅動電路 2' 包括一第一電晶體 211、一第二電晶體 212 及一電容 213。該第一電晶體 211 及該第二電晶體 212 是 N 型 TFT，且每一電晶體 211、212 具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。

該第一電晶體 211 的控制端接收一掃描信號 SCAN。該第一電晶體 211 的第一端接收一資料電壓 V_{DATA} 。該第一電晶體 211 的第二端、該第二電晶體 212 的控制端及該電容 213 的一端電連接。該第二電晶體 212 的第一端接收一第一電源電壓 V_{DD} 。該第二電晶體 212 的第二端、該電容 213 的另一端及該 OLED 1 的陽極電連接。該 OLED 1 的陰極接收一第二電源電壓 V_{SS} 。

該驅動電路 2' 的時序如圖 4 所示。當該掃描信號 SCAN 是高電位時，該第一電晶體 211 的第一端及第二端導通，此時，該資料電壓 V_{DATA} 被傳送到該第二電晶體 212 的控制端，且該電容 213 根據該資料電壓 V_{DATA} 改變其跨壓。當該掃描信號 SCAN 是低電位時，該第一電晶體 211 的第一端及第二端不導通，此時，該電容 213 保持其跨壓。該第二電晶體 212 根據該電容 213 的跨壓，產生該驅動電流 I_{DRIVE} ，如下所示：

$$\begin{aligned}
 I_{DRIVE} &= \frac{1}{2} \mu_n C_{ox} \frac{W_{212}}{L_{212}} (V_{C,213} - V_{TH,212})^2 \\
 &= \frac{1}{2} \mu_n C_{ox} \frac{W_{212}}{L_{212}} (V_{DATA} - V_{OLED} - V_{TH,212})^2
 \end{aligned}$$

其中， W_{212}/L_{212} 是該第二電晶體 212 的寬長比， $V_{C,213}$ 是該電容 213 的跨壓， $V_{TH,212}$ 是該第二電晶體 212 的臨界電壓，而 V_{OLED} 是該 OLED 1 的跨壓。

對於使用習知第二種驅動電路 2' 的畫素電路而言，由於不同的畫素電路之第二電晶體 202 的臨界電壓會不相同，當接收相同的資料電壓 V_{DATA} 時，不同的畫素電路所產生的驅動電流 I_{DRIVE} 會不相同，導致所發出的光之強度也會不相同。而且，每一畫素電路的 OLED 1 會因為長時間操作而材料老化，使得其跨壓會逐漸上升，進而導致該畫素電路所產生的驅動電流 I_{DRIVE} 變小。

參閱圖 5，為了降低臨界電壓變異及電源電壓壓降的影響，中華民國發明專利第 228696 號揭露了習知的第三種驅動電路 2"。該第三種驅動電路 2" 包括一第一電晶體 221、一第二電晶體 222、一第三電晶體 223、一第四電晶體 224、一第五電晶體 225 及一電容 226。該第一至該第五電晶體 221~225 是 P 型 TFT，且每一電晶體 221~225 具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。

該第一電晶體 221 的控制端接收一目前掃描信號 $SCAN_k$ 。該第一電晶體 221 的第一端接收一資料電壓 V_{DATA} 。該第一電晶體 221 的第二端及該第二電晶體 222 的第一

端電連接（以下稱為 A 點）。該第二電晶體 222 的控制端、該第二電晶體 222 的第二端、該第三電晶體 223 的第一端、該第四電晶體 224 的控制端及該電容 226 的一端電連接（以下稱為 B 點）。該第三電晶體 223 的控制端接收一先前掃描訊號 $SCAN_{k-1}$ 。該第三電晶體 223 的第二端接收一地電壓。該第四電晶體 224 的第一端及該電容 226 的另一端電連接，且接收一第一電源電壓 V_{DD} 。該第四電晶體 224 的第二端及該第五電晶體 225 的第一端電連接。該第五電晶體 225 的控制端接收一控制信號 CTRL。該第五電晶體 225 的第二端及該 OLED 1 的陽極電連接。該 OLED 1 的陰極接收一第二電源電壓 V_{SS} 。

該驅動電路 2”的時序如圖 6 所示。當該先前掃描信號 $SCAN_{k-1}$ 是低電位、該目前掃描信號 $SCAN_k$ 是高電位而該控制信號 CTRL 是高電位時，該第三電晶體 223 的第一端及第二端導通，該第一電晶體 221 的第一端及第二端不導通，而該第五電晶體 225 的第一端及第二端不導通，此時，該地電壓被傳送到 B 點，且該第四電晶體 224 不產生該驅動電流 I_{DRIVE} 。

當該先前掃描信號 $SCAN_{k-1}$ 是高電位、該目前掃描信號 $SCAN_k$ 是低電位而該控制信號 CTRL 是高電位時，該第三電晶體 223 的第一端及第二端不導通，該第一電晶體 221 的第一端及第二端導通，而該第五電晶體 225 的第一端及第二端不導通，此時，該資料電壓 V_{DATA} 被傳送到 A 點，並透過該第二電晶體 222 提高 B 點的電壓，直到 B 點的電

壓=該資料電壓 V_{DATA} -|該第二電晶體 222 的臨界電壓|，且該第四電晶體 224 不產生該驅動電流 I_{DRIVE} 。

當該先前掃描信號 $SCAN_{k-1}$ 是高電位、該目前掃描信號 $SCAN_k$ 是高電位而該控制信號 CTRL 是低電位時，該第三電晶體 223 的第一端及第二端不導通，該第一電晶體 221 的第一端及第二端不導通，而該第五電晶體 225 的第一端及第二端導通，此時，該電容 226 保持其跨壓，且該第四電晶體 224 根據該電容 226 的跨壓，產生該驅動電流 I_{DRIVE} ，如下所示：

$$\begin{aligned} I_{DRIVE} &= \frac{1}{2} \mu_p C_{ox} \frac{W_{224}}{L_{224}} \left(V_{C,226} - |V_{TH,224}| \right)^2 \\ &= \frac{1}{2} \mu_p C_{ox} \frac{W_{224}}{L_{224}} \left(V_{DD} - V_B - |V_{TH,224}| \right)^2 \\ &= \frac{1}{2} \mu_p C_{ox} \frac{W_{224}}{L_{224}} \left(V_{DD} - V_{DATA} + |V_{TH,222}| - |V_{TH,224}| \right)^2 \end{aligned}$$

其中， W_{224}/L_{224} 是該第四電晶體 224 的寬長比， $V_{C,226}$ 是該電容 226 的跨壓， V_B 是 B 點的電壓， $V_{TH,224}$ 是該第四電晶體 224 的臨界電壓，而 $V_{TH,222}$ 是該第二電晶體 222 的臨界電壓。由於該第二電晶體 222 與該第四電晶體 224 的位置非常接近，其等的臨界電壓可視為相同，因此，

$$I_{DRIVE} = \frac{1}{2} \mu_p C_{ox} \frac{W_{224}}{L_{224}} (V_{DD} - V_{DATA})^2。$$

對於使用習知第三種驅動電路 2”的畫素電路而言，每一畫素電路的第四電晶體 224 的臨界電壓對該驅動電流 I_{DRIVE} 的影響會被該畫素電路的第二電晶體 222 的臨界電壓

消除。而且，藉由每一傳送該第一電源電壓 V_{DD} 的電源線只電連接到多個接收相同描掃信號 $SCAN_{k-1}$ 、 $SCAN_k$ 的畫素電路，由於該等畫素電路是同時被寫入資料電壓 V_{DATA} ，且此時不會產生驅動電流 I_{DRIVE} ，流過該電源線的電流為 0，使得該等畫素電路所接收到的第一電源電壓 V_{DD} 相同，可以消除該第一電源電壓 V_{DD} 的壓降對該等畫素電路之電容 226 跨壓的影響。當接收相同的資料電壓 V_{DATA} 時，不同的畫素電路所產生的驅動電流 I_{DRIVE} 會相同，導致所發出的光之強度也會相同。

雖然該第三種驅動電路 2”可以降低臨界電壓變異及電源電壓壓降的影響，但是卻較該第一種驅動電路 2 及該第二種驅動電路 2’多使用三個電晶體，使得該 OLED 顯示器的開口率（aperture ratio）（即有效發光顯示區域所佔的面積比率）下降，造成光的使用效率變差。

【發明內容】

因此，本發明之目的即在提供一種像素電路，可以補償臨界電壓變異的影響及消除電源電壓壓降的影響，且提高開口率及 OLED 的使用壽命。

於是，本發明像素電路包含一第一電晶體、一第二電晶體、一開關、一電容及一 OLED。每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。

該第一電晶體的控制端及該電容的一端電連接。該第一電晶體的第一端、該第二電晶體的第二端及該電容的另

一端電連接。該第一電晶體的 second 端及該 OLED 的陽極電連接。該 OLED 的陰極接收一掃描信號。該第二電晶體的控制端接收一參考電壓。該第二電晶體的第一端接收一電源信號。該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

本發明之另一目的即在提供一種像素電路，可以補償臨界電壓變異的影響及消除電源電壓壓降的影響。

於是，本發明像素電路包含一第一電晶體、一第二電晶體、一開關、一電容及一發光元件。每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。該發光元件具有一陽極及一陰極。

該第一電晶體的控制端及該電容的一端電連接。該第一電晶體的第一端、該第二電晶體的第二端及該電容的另一端電連接。該第一電晶體的第二端及該發光元件的陽極電連接。該發光元件的陰極接收一掃描信號。該第二電晶體的控制端接收一參考電壓。該第二電晶體的第一端接收一電源信號。該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

本發明之另一目的即在提供一種像素電路，可以補償臨界電壓變異的影響及消除 OLED 老化的影響，且提高開口率及 OLED 的使用壽命。

於是，本發明像素電路包含一第一電晶體、一第二電晶體、一開關、一電容及一 OLED。每一電晶體具有一第一

端、一第二端及一決定該第一端及該第二端是否導通的控制端。

該第一電晶體的控制端及該電容的一端電連接。該第一電晶體的第一端接收一電源信號。該第一電晶體的第二端、該第二電晶體的第一端及該電容的另一端電連接。該第二電晶體的控制端接收一參考電壓。該第二電晶體的第二端及該 OLED 的陽極電連接。該 OLED 的陰極接收一掃描信號。該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

本發明之另一目的即在提供一種像素電路，可以補償臨界電壓變異的影響及消除發光元件老化的影響。

於是，本發明像素電路包含一第一電晶體、一第二電晶體、一開關、一電容及一發光元件。每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。該發光元件具有一陽極及一陰極。

該第一電晶體的控制端及該電容的一端電連接。該第一電晶體的第一端接收一電源信號。該第一電晶體的第二端、該第二電晶體的第一端及該電容的另一端電連接。該第二電晶體的控制端接收一參考電壓。該第二電晶體的第二端及該發光元件的陽極電連接。該發光元件的陰極接收一掃描信號。該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

【實施方式】

有關本發明之前述及其他技術內容、特點與功效，在以下配合參考圖式之二個較佳實施例的詳細說明中，將可清楚地呈現。

參閱圖 7，本發明像素電路之第一較佳實施例包含一第一電晶體 31、一第二電晶體 32、一開關 30、一電容 34 及一 OLED 35。該開關 30 包括一第三電晶體 33。該第一至該第三電晶體 31~33 是 P 型 TFT，且每一電晶體 31~33 具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。

該第三電晶體 33 的控制端及該第二電晶體 32 的第一端電連接，並接收一電源信號 PVDD。該第三電晶體 33 的第一端接收一資料電壓 V_{DATA} 。該第三電晶體 33 的第二端、該第一電晶體 31 的控制端及該電容 34 的一端電連接（以下稱為 C 點）。該第一電晶體 31 的第一端、該第二電晶體 32 的第二端及該電容 34 的另一端電連接（以下稱為 D 點）。該第一電晶體 31 的第二端及該 OLED 35 的陽極電連接。該 OLED 35 的陰極接收一掃描信號 SCAN。該第二電晶體 32 的控制端接收一參考電壓 V_{REF} 。

該第一較佳實施例的時序如圖 8 所示，可以分為三個階段：

I. 準備階段

當該電源信號 PVDD 是高電位且該掃描信號 SCAN 是高電位時，該第三電晶體 33 的第一端及第二端不導通，而該第二電晶體 32 的第一端及第二端導通，此時，D 點的電

壓=該電源信號 PVDD 的高電位，該電容 34 保持其跨壓，且該第一電晶體 31 不產生一驅動該 OLED 35 的驅動電流 I_{DRIVE} 。

II. 資料輸入階段

當該電源信號 PVDD 是低電位而該掃描信號 SCAN 是高電位時，該第三電晶體 33 的第一端及第二端導通，而該第二電晶體 32 的第一端及第二端不導通，此時，該資料電壓 V_{DATA} 被傳送到 C 點，D 點的電壓從該電源信號 PVDD 的高電位被降低至該參考電壓 $V_{REF} + |$ 該第二電晶體 32 的臨界電壓 $|$ ，該 OLED 35 被反向偏壓，且該第一電晶體 31 不產生該驅動電流 I_{DRIVE} 。

III. 發光階段

當該電源信號 PVDD 是高電位而該掃描信號 SCAN 是低電位時，該第三電晶體 33 的第一端及第二端不導通，而該第二電晶體 32 的第一端及第二端導通，此時，該電容 34 保持其跨壓，該 OLED 35 被順向偏壓，且該第一電晶體 31 產生該驅動電流 I_{DRIVE} ，如下所示：

$$\begin{aligned} I_{DRIVE} &= \frac{1}{2} \mu_p C_{ox} \frac{W_{31}}{L_{31}} \left(V_{C,34} - |V_{TH,31}| \right)^2 \\ &= \frac{1}{2} \mu_p C_{ox} \frac{W_{31}}{L_{31}} \left(V_{REF} + |V_{TH,32}| - V_{DATA} - |V_{TH,31}| \right)^2 \end{aligned}$$

其中， W_{31}/L_{31} 是該第一電晶體 31 的寬長比， $V_{C,34}$ 是該電容 34 的跨壓， $V_{TH,31}$ 是該第一電晶體 31 的臨界電壓，而 $V_{TH,32}$ 是該第二電晶體 32 的臨界電壓。由於該第一電晶體 31 與該第二電晶體 32 的位置非常接近，其等的臨界電

壓可視為相同，因此，

$$I_{DRIVE} = \frac{1}{2} \mu_p C_{ox} \frac{W_{31}}{L_{31}} (V_{REF} - V_{DATA})^2。$$

在每一畫素電路中，該第一電晶體 31 的臨界電壓對該驅動電流 I_{DRIVE} 的影響會被該第二電晶體 32 的臨界電壓消除。而且，由於每一傳送該參考電壓 V_{REF} 的信號線不會有電流流過，該參考電壓 V_{REF} 不會產生壓降，使得不同的畫素電路所接收到的參考電壓 V_{REF} 相同。當接收相同的資料電壓 V_{DATA} 時，不同的畫素電路所產生的驅動電流 I_{DRIVE} 會相同，導致所發出的光之強度也會相同。

當該電源信號 PVDD 的高電位=9V，該電源信號 PVDD 的低電位=-18V，該掃描信號 SCAN 的高電位=9V，該掃描信號 SCAN 的低電位=-6V，該參考電壓=-6V，該資料電壓 V_{DATA} =-6.25V~-8.75V，該第一電晶體 31 的寬長比=4 μ m/25 μ m，該第二電晶體 32 的寬長比=4 μ m/60 μ m，該第三電晶體 33 的寬長比=4 μ m/4 μ m，該電容 34 的電容值=0.5pF，且該等電晶體 31~33 的臨界電壓偏移是 0V、-0.3V 及 +0.3V 時，該驅動電流 I_{DRIVE} 的模擬結果如圖 9 所示。由圖 9 可知，本實施例確實可以使不同的畫素電路所產生的驅動電流 I_{DRIVE} 相同。

值得注意的是，本實施例除了用於驅動該 OLED 35 之外，也可以用於驅動其它受電流驅動的發光元件，例如發光二極體 (LED)，且該等電晶體 31~33 除了是 P 型 TFT 之外，也可以是 P 型金屬氧化物半導體 (PMOS)。

參閱圖 10，本發明像素電路之第二較佳實施例包含一第一電晶體 41、一第二電晶體 42、一開關 40、一電容 44 及一 OLED 45。該開關 40 包括一第三電晶體 43。該第一及該第二電晶體 41、42 是 N 型 TFT，該第三電晶體 43 是 P 型 TFT，且每一電晶體 41~43 具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。

該第三電晶體 43 的控制端及該第一電晶體 41 的第一端電連接，並接收一電源信號 PVDD。該第三電晶體 43 的第一端接收一資料電壓 V_{DATA} 。該第三電晶體 43 的第二端、該第一電晶體 41 的控制端及該電容 44 的一端電連接（以下稱為 E 點）。該第一電晶體 41 的第二端、該第二電晶體 42 的第一端及該電容 44 的另一端電連接（以下稱為 F 點）。該第二電晶體 42 的控制端接收一參考電壓 V_{REF} 。該第二電晶體 42 的第二端及該 OLED 45 的陽極電連接。該 OLED 45 的陰極接收一掃描信號 SCAN。

該第二較佳實施例的時序如圖 11 所示，可以分為三個階段：

I. 準備階段

當該電源信號 PVDD 是低電位且該掃描信號 SCAN 是低電位時，該第三電晶體 43 的第一端及第二端導通，且該第二電晶體 42 的第一端及第二端導通，此時，該資料電壓 V_{DATA} 被傳送到 E 點，F 點的電壓=該掃描信號 SCAN 的低電位+該 OLED 45 的跨壓，該 OLED 45 被順向偏壓，且該第一電晶體 41 不產生一驅動該 OLED 45 的驅動電流 I_{DRIVE}

II. 資料輸入階段

當該電源信號 PVDD 是低電位而該掃描信號 SCAN 是高電位時，該第三電晶體 43 的第一端及第二端導通，而該第二電晶體 42 的第一端及第二端不導通，此時，該資料電壓 V_{DATA} 被傳送到 E 點，F 點的電壓從該掃描信號 SCAN 的低電位+該 OLED 45 的跨壓被提高至該參考電壓 V_{REF} -該第二電晶體 42 的臨界電壓，該 OLED 45 被反向偏壓，且該第一電晶體 41 不產生該驅動電流 I_{DRIVE} 。

III. 發光階段

當該電源信號 PVDD 是高電位而該掃描信號 SCAN 是低電位時，該第三電晶體 43 的第一端及第二端不導通，而該第二電晶體 42 的第一端及第二端導通，此時，該電容 44 保持其跨壓，該 OLED 45 被順向偏壓，且該第一電晶體 41 產生該驅動電流 I_{DRIVE} ，如下所示：

$$\begin{aligned} I_{DRIVE} &= \frac{1}{2} \mu_n C_{ox} \frac{W_{41}}{L_{41}} (V_{C,44} - V_{TH,41})^2 \\ &= \frac{1}{2} \mu_n C_{ox} \frac{W_{41}}{L_{41}} (V_{DATA} - V_{REF} + V_{TH,42} - V_{TH,41})^2 \end{aligned}$$

其中， W_{41}/L_{41} 是該第一電晶體 41 的寬長比， $V_{C,44}$ 是該電容 44 的跨壓， $V_{TH,41}$ 是該第一電晶體 41 的臨界電壓，而 $V_{TH,42}$ 是該第二電晶體 42 的臨界電壓。由於該第一電晶體 41 與該第二電晶體 42 的位置非常接近，其等的臨界電壓可視為相同，因此，

$$I_{DRIVE} = \frac{1}{2} \mu_n C_{ox} \frac{W_{41}}{L_{41}} (V_{DATA} - V_{REF})^2。$$

在每一畫素電路中，該第一電晶體 41 的臨界電壓對該驅動電流 I_{DRIVE} 的影響會被該第二電晶體 42 的臨界電壓消除，當接收相同的資料電壓 V_{DATA} 時，不同的畫素電路所產生的驅動電流 I_{DRIVE} 會相同，導致所發出的光之強度也會相同。而且，每一畫素電路所產生的驅動電流 I_{DRIVE} 不受該 OLED 45 的跨壓影響，不會因為該 OLED 45 材料老化而導致該驅動電流 I_{DRIVE} 變小。

值得注意的是，本實施例除了用於驅動該 OLED 45 之外，也可以用於驅動其它受電流驅動的發光元件，例如發光二極體 (LED)，且該等電晶體 41、42 除了是 N 型 TFT 之外，也可以是 N 型金屬氧化物半導體 (NMOS)，而該電晶體 43 除了是 P 型 TFT 之外，也可以是 PMOS。

歸納上述，本發明的該等實施例可以消除該第一電晶體的臨界電壓變異對該驅動電流 I_{DRIVE} 的影響，也可以消除電源電壓壓降或該 OLED 老化對該驅動電流 I_{DRIVE} 的影響。另外，本發明的該等實施例較利用習知的第三種驅動電路之像素電路少使用二個電晶體，可以提高開口率。而且，本發明的該等實施例會使該 OLED 在一段時間內被反向偏壓，可以釋放該 OLED 內部累積的電荷，以提高該 OLED 的使用壽命。因此確實能達到本發明之目的。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍，即大凡依本發明申請專利

範圍及發明說明內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。

【圖式簡單說明】

圖 1 是一種習知的像素電路之電路圖；

圖 2 是圖 1 的像素電路之時序圖；

圖 3 是另一種習知的像素電路之電路圖；

圖 4 是圖 3 的像素電路之時序圖；

圖 5 是又一種習知的像素電路之電路圖；

圖 6 是圖 5 的像素電路之時序圖；

圖 7 是本發明像素電路的第一較佳實施例之電路圖；

圖 8 是該第一較佳實施例之時序圖；

圖 9 是該第一較佳實施例之模擬圖；

圖 10 是本發明的第二較佳實施例之電路圖；及

圖 11 是該第二較佳實施例之時序圖。

【主要元件符號說明】

30····· 開關

31~33····· 電晶體

34····· 電容

35····· OLED

40····· 開關

41~43····· 電晶體

44····· 電容

45····· OLED

五、中文發明摘要：

一種像素電路，包含一第一電晶體、一第二電晶體、一開關、一電容及一 OLED。每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端。該第一電晶體的控制端及該電容的一端電連接。該第一電晶體的第一端、該第二電晶體的第二端及該電容的另一端電連接。該第一電晶體的第二端及該 OLED 的陽極電連接。該 OLED 的陰極接收一掃描信號。該第二電晶體的控制端接收一參考電壓。該第二電晶體的第一端接收一電源信號。該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

六、英文發明摘要：

十、申請專利範圍：

1. 一種像素電路，包含：

一第一電晶體及一第二電晶體，每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端；

一開關；

一電容；及

一有機發光二極體；

其中，該第一電晶體的控制端及該電容的一端電連接，該第一電晶體的第一端、該第二電晶體的第二端及該電容的另一端電連接，該第一電晶體的第二端及該有機發光二極體的陽極電連接，該有機發光二極體的陰極接收一掃描信號，該第二電晶體的控制端接收一參考電壓，該第二電晶體的第一端接收一電源信號，該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

2. 依據申請專利範圍第 1 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 P 型薄膜電晶體。

3. 依據申請專利範圍第 1 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。

4. 依據申請專利範圍第 3 項所述之像素電路，其中，該第一電晶體、該第二電晶體及該第三電晶體皆是 P 型薄膜電晶體。
5. 依據申請專利範圍第 1 項所述之像素電路，其中，該第二電晶體及該開關一次只有一個導通，且在該第一電晶體沒有產生電流來驅動該有機發光二極體時，該開關才導通。
6. 依據申請專利範圍第 5 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 P 型薄膜電晶體。
7. 依據申請專利範圍第 5 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。
8. 依據申請專利範圍第 7 項所述之像素電路，其中，該第一電晶體、該第二電晶體及該第三電晶體皆是 P 型薄膜電晶體。
9. 一種像素電路，包含：
 - 一第一電晶體及一第二電晶體，每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端；
 - 一開關；
 - 一電容；及

一發光元件，具有一陽極及一陰極；

其中，該第一電晶體的控制端及該電容的一端電連接，該第一電晶體的第一端、該第二電晶體的第二端及該電容的另一端電連接，該第一電晶體的第二端及該發光元件的陽極電連接，該發光元件的陰極接收一掃描信號，該第二電晶體的控制端接收一參考電壓，該第二電晶體的第一端接收一電源信號，該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

10. 依據申請專利範圍第 9 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 P 型薄膜電晶體。
11. 依據申請專利範圍第 9 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 P 型金屬氧化物半導體。
12. 依據申請專利範圍第 9 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。
13. 依據申請專利範圍第 12 項所述之像素電路，其中，該第一電晶體、該第二電晶體及該第三電晶體皆是 P 型薄膜電晶體。
14. 依據申請專利範圍第 12 項所述之像素電路，其中，該第一電晶體、該第二電晶體及該第三電晶體皆是 P 型金屬

氧化物半導體。

15. 依據申請專利範圍第 9 項所述之像素電路，其中，該第二電晶體及該開關一次只有一個導通，且在該第一電晶體沒有產生電流來驅動該發光元件時，該開關才導通。
16. 依據申請專利範圍第 15 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 P 型薄膜電晶體。
17. 依據申請專利範圍第 15 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 P 型金屬氧化物半導體。
18. 依據申請專利範圍第 15 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。
19. 依據申請專利範圍第 18 項所述之像素電路，其中，該第一電晶體、該第二電晶體及該第三電晶體皆是 P 型薄膜電晶體。
20. 依據申請專利範圍第 18 項所述之像素電路，其中，該第一電晶體、該第二電晶體及該第三電晶體皆是 P 型金屬氧化物半導體。
21. 一種像素電路，包含：
一第一電晶體及一第二電晶體，每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端；

- 一 開關；
- 一 電容；及
- 一 有機發光二極體；

其中，該第一電晶體的控制端及該電容的一端電連接，該第一電晶體的第一端接收一電源信號，該第一電晶體的第二端、該第二電晶體的第一端及該電容的另一端電連接，該第二電晶體的控制端接收一參考電壓，該第二電晶體的第二端及該有機發光二極體的陽極電連接，該有機發光二極體的陰極接收一掃描信號，該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

22. 依據申請專利範圍第 21 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型薄膜電晶體。
23. 依據申請專利範圍第 21 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。
24. 依據申請專利範圍第 23 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型薄膜電晶體，而該第三電晶體是 P 型薄膜電晶體。
25. 依據申請專利範圍第 21 項所述之像素電路，其中，該第二電晶體及該開關不會同時不導通，且在該開關不導通

時，該第一電晶體才產生電流來驅動該有機發光二極體。

26. 依據申請專利範圍第 25 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型薄膜電晶體。

27. 依據申請專利範圍第 25 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。

28. 依據申請專利範圍第 27 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型薄膜電晶體，而該第三電晶體是 P 型薄膜電晶體。

29. 一種像素電路，包含：

一第一電晶體及一第二電晶體，每一電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端；

一開關；

一電容；及

一發光元件，具有一陽極及一陰極；

其中，該第一電晶體的控制端及該電容的一端電連接，該第一電晶體的第一端接收一電源信號，該第一電晶體的第二端、該第二電晶體的第一端及該電容的另一端電連接，該第二電晶體的控制端接收一參考電壓，該

第二電晶體的 second 端及該發光元件的陽極電連接，該發光元件的陰極接收一掃描信號，該開關接收一資料電壓，並受該電源信號控制，以決定是否輸出該資料電壓到該第一電晶體的控制端。

30. 依據申請專利範圍第 29 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型薄膜電晶體。
31. 依據申請專利範圍第 29 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型金屬氧化物半導體。
32. 依據申請專利範圍第 29 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。
33. 依據申請專利範圍第 32 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型薄膜電晶體，而該第三電晶體是 P 型薄膜電晶體。
34. 依據申請專利範圍第 32 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型金屬氧化物半導體，而該第三電晶體是 P 型金屬氧化物半導體。
35. 依據申請專利範圍第 29 項所述之像素電路，其中，該第二電晶體及該開關不會同時不導通，且在該開關不導通時，該第一電晶體才產生電流來驅動該發光元件。
36. 依據申請專利範圍第 35 項所述之像素電路，其中，該第

一電晶體及該第二電晶體皆是 N 型薄膜電晶體。

37. 依據申請專利範圍第 35 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型金屬氧化物半導體。

38. 依據申請專利範圍第 35 項所述之像素電路，其中，該開關包括一第三電晶體，該第三電晶體具有一第一端、一第二端及一決定該第一端及該第二端是否導通的控制端，該第三電晶體的控制端接收該電源信號，該第三電晶體的第一端接收該資料電壓，該第三電晶體的第二端電連接到該第一電晶體的控制端。

39. 依據申請專利範圍第 38 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型薄膜電晶體，而該第三電晶體是 P 型薄膜電晶體。

40. 依據申請專利範圍第 38 項所述之像素電路，其中，該第一電晶體及該第二電晶體皆是 N 型金屬氧化物半導體，而該第三電晶體是 P 型金屬氧化物半導體。

十一、圖式

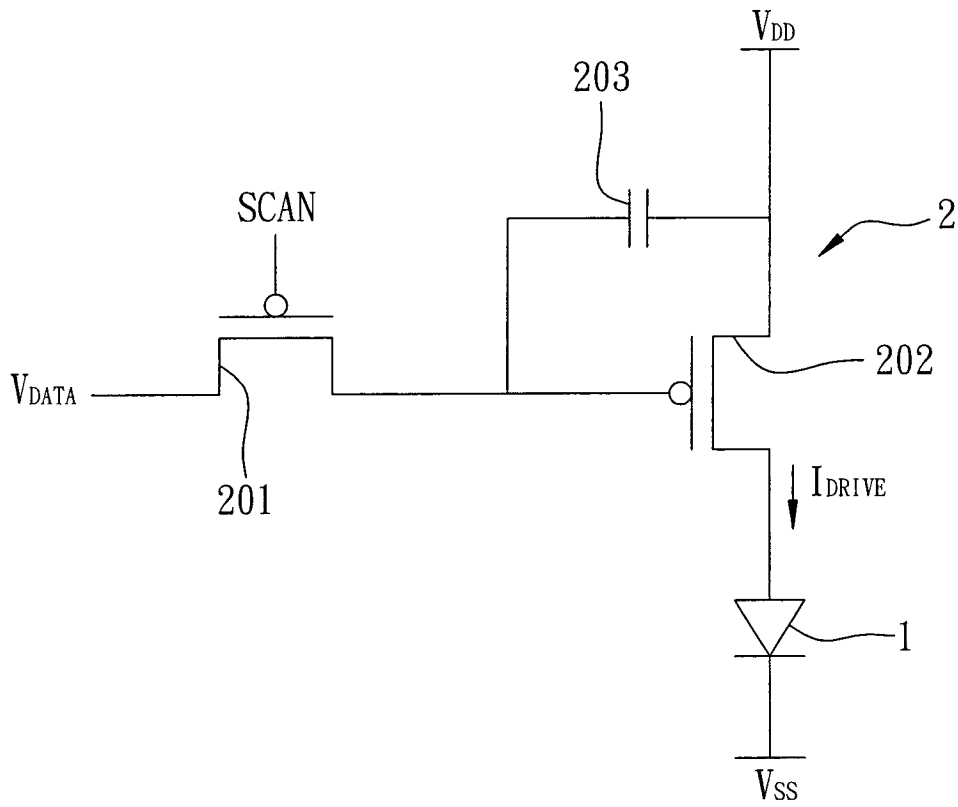


圖 1

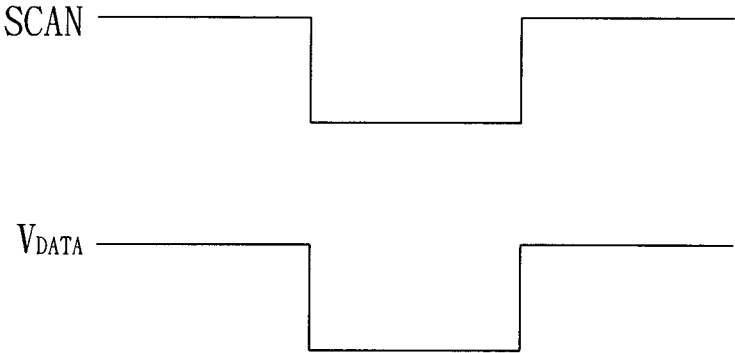


圖2

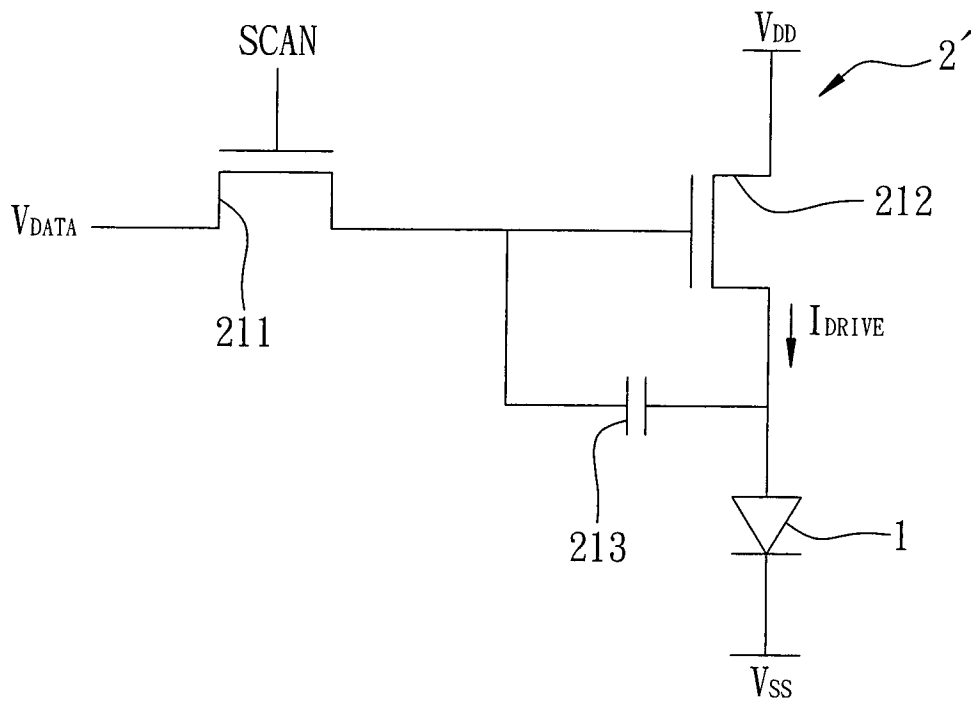


圖3

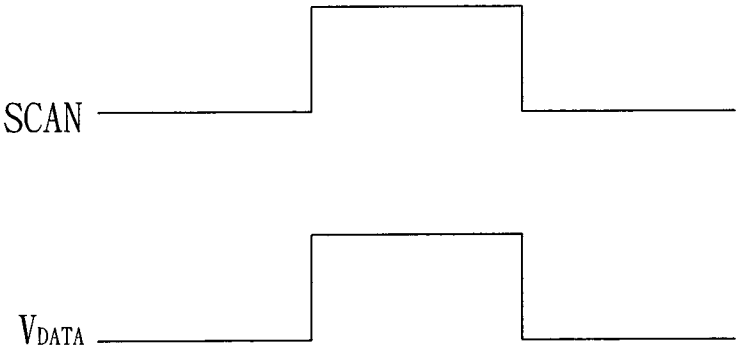


圖4

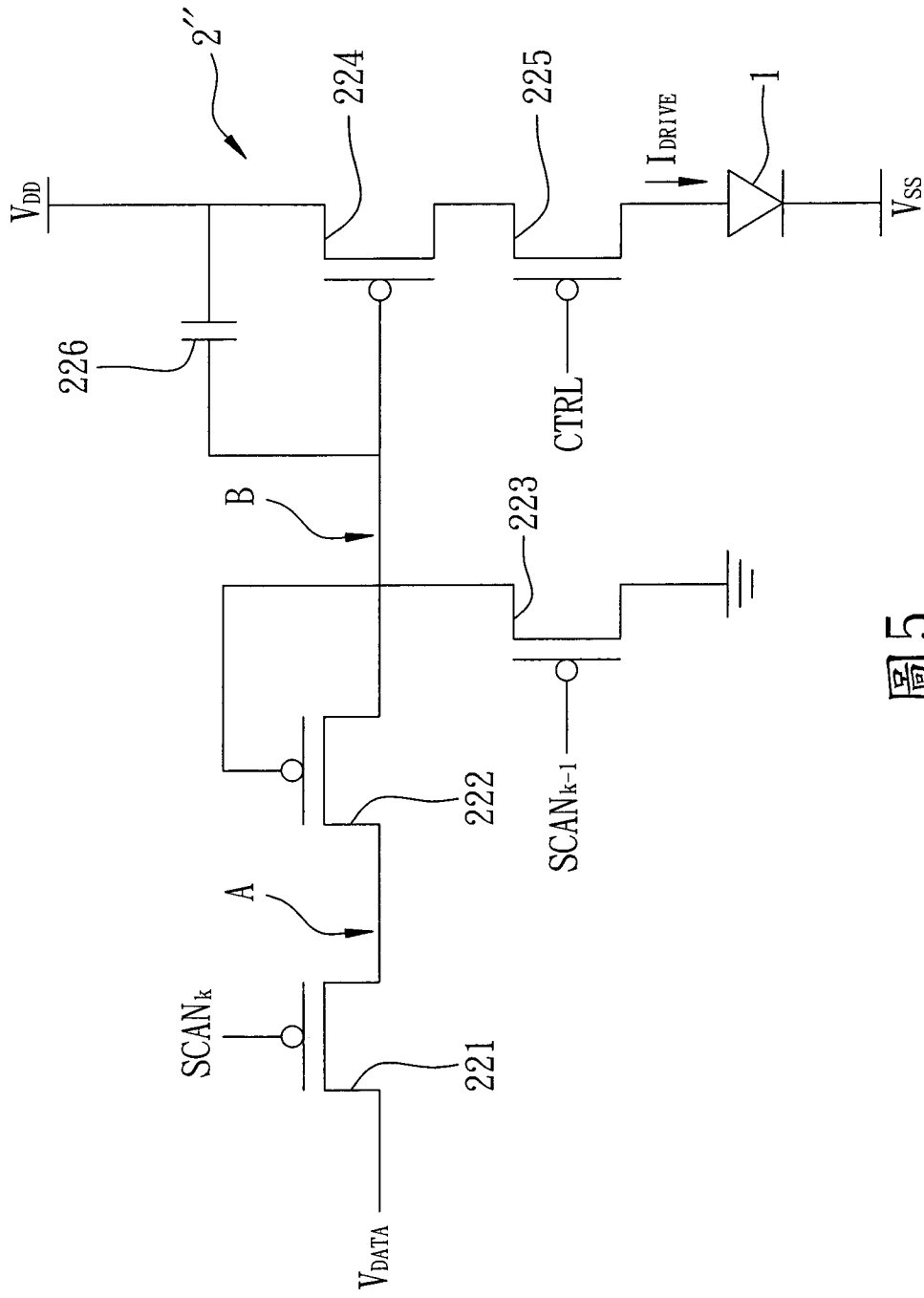


圖5

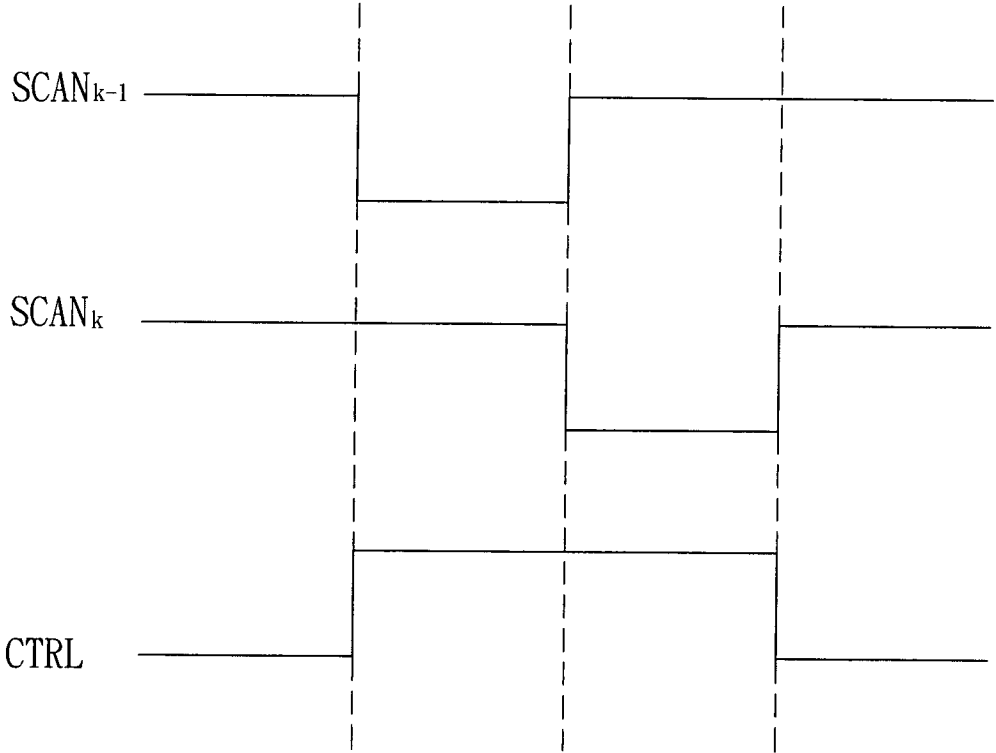


圖 6

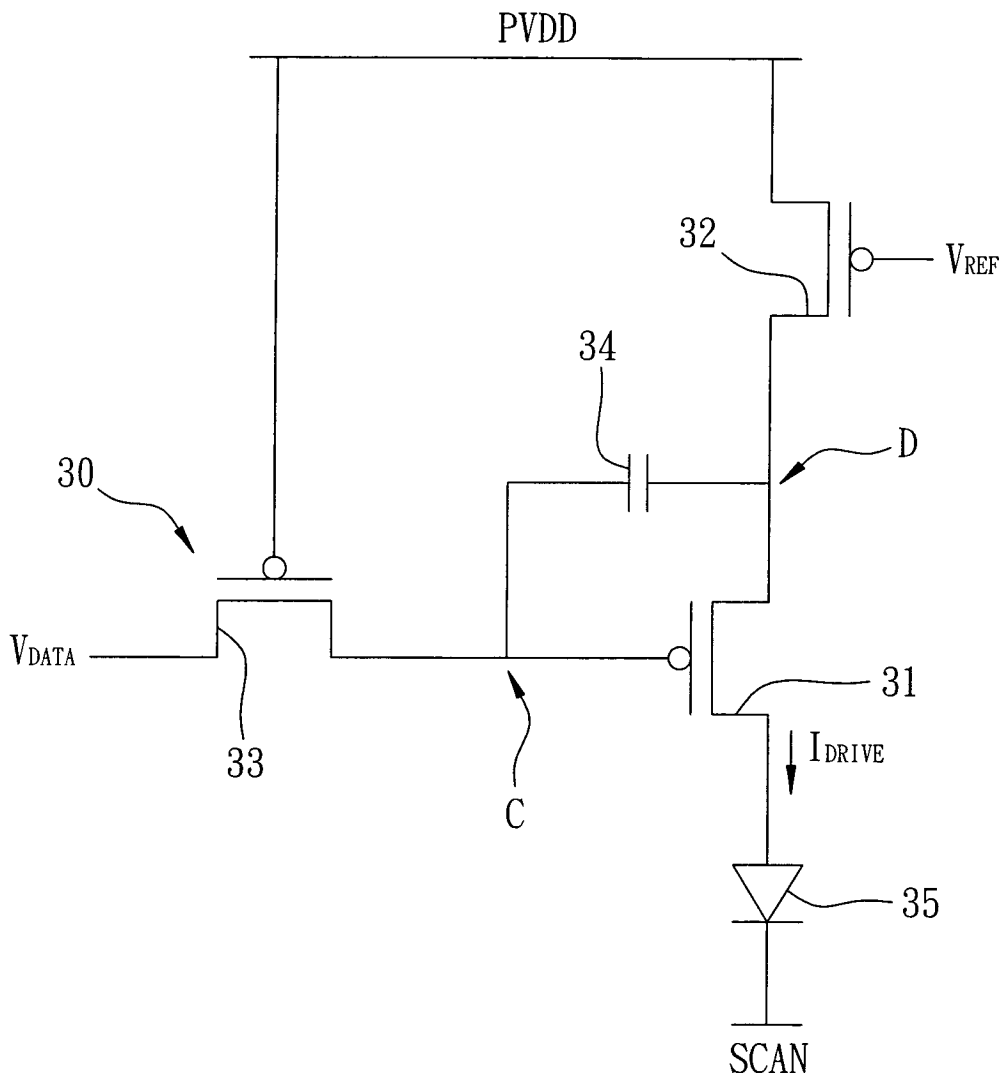


圖7

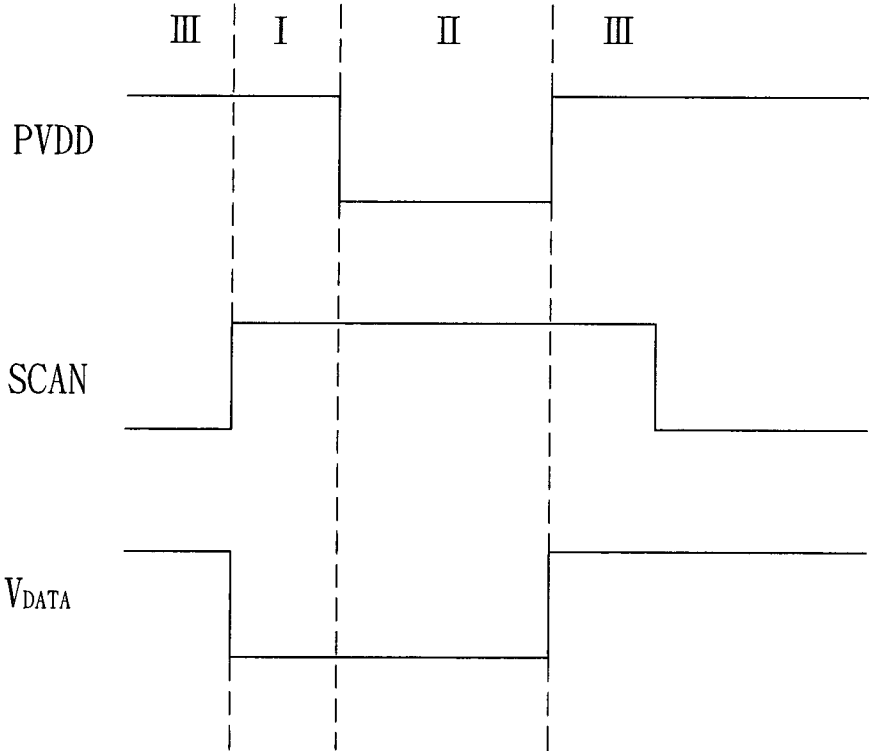


圖 8

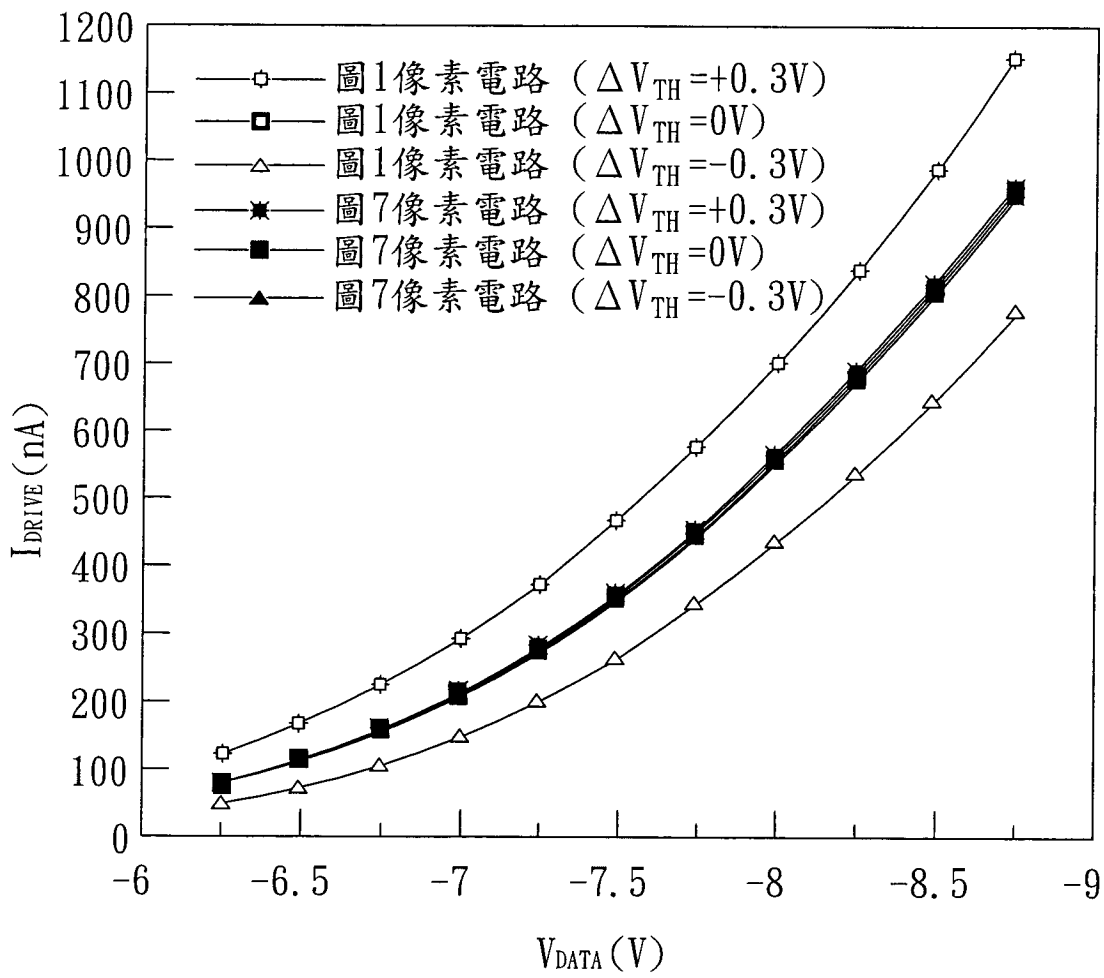


圖9

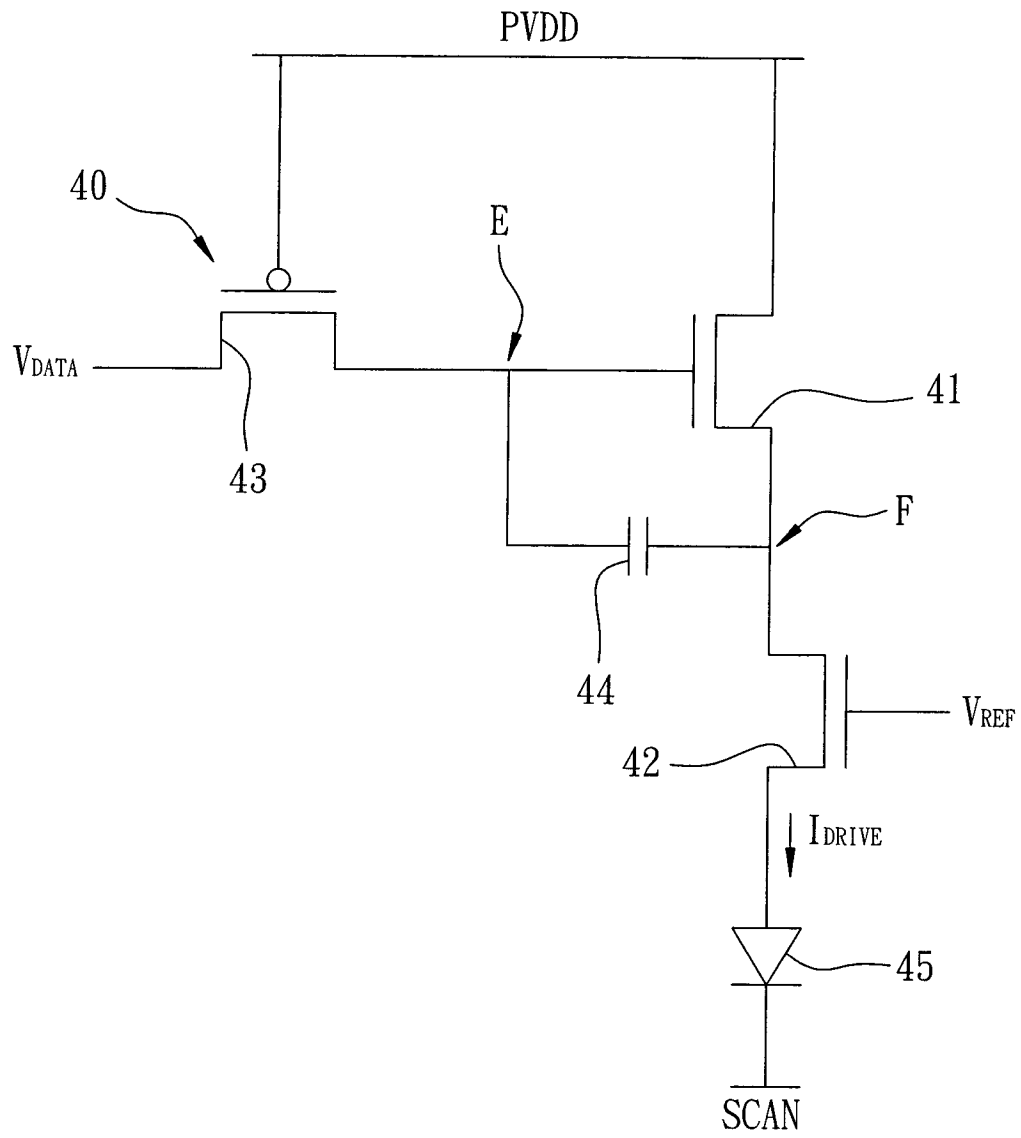


圖 10

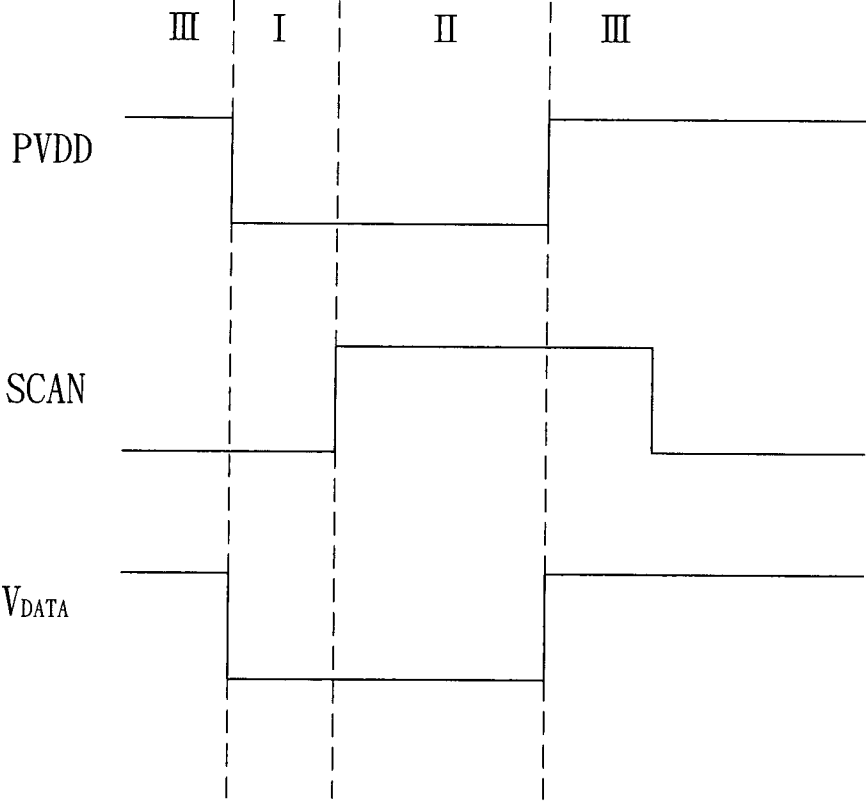


圖 11

七、指定代表圖：

(一)本案指定代表圖為：第 (7) 圖。

(二)本代表圖之元件符號簡單說明：

30……………開關

34……………電容

31~33……電晶體

35……………OLED

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：