

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7513668号
(P7513668)

(45)発行日 令和6年7月9日(2024.7.9)

(24)登録日 令和6年7月1日(2024.7.1)

(51)国際特許分類

F I

H 0 1 L	29/78	(2006.01)	H 0 1 L	29/78	6 5 2 G
H 0 1 L	29/12	(2006.01)	H 0 1 L	29/78	6 5 2 T
H 0 1 L	21/336	(2006.01)	H 0 1 L	29/78	6 5 3 A
H 0 1 L	29/06	(2006.01)	H 0 1 L	29/78	6 5 8 A
H 0 1 L	29/739	(2006.01)	H 0 1 L	29/06	3 0 1 D

請求項の数 17 (全14頁) 最終頁に続く

(21)出願番号 特願2022-122100(P2022-122100)
 (22)出願日 令和4年7月29日(2022.7.29)
 (65)公開番号 特開2024-18648(P2024-18648A)
 (43)公開日 令和6年2月8日(2024.2.8)
 審査請求日 令和6年5月20日(2024.5.20)
 早期審査対象出願

(73)特許権者 500216466
住重アテックス株式会社
愛媛県西条市今在家1501番地
 (74)代理人 100105924
弁理士 森下 賢樹
 (74)代理人 100116274
弁理士 富所 輝観夫
 (72)発明者 坂根 仁
愛媛県西条市今在家1501番地 住重
アテックス株式会社内
 (72)発明者 加藤 正史
愛知県名古屋市昭和区御器所町字木市2
9番 国立大学法人名古屋工業大学内
 (72)発明者 原田 俊太
愛知県名古屋市千種区不老町1番 国立
最終頁に続く

(54)【発明の名称】 半導体装置および半導体装置の製造方法

(57)【特許請求の範囲】

【請求項1】

炭化珪素からなる基板と、前記基板の第1面上の第1導電型の半導体層とを備える半導体装置に前記半導体層の上から水素イオンを照射して、 $1\mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域を形成することを備え、

前記高濃度水素領域の少なくとも一部は、前記第1導電型の半導体層内に形成されることを特徴とする半導体装置の製造方法。

【請求項2】

前記高濃度水素領域の少なくとも一部は、前記第1面から $5\mu\text{m}$ 以内に形成されることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

前記第1導電型の半導体層は、前記基板上のバッファ層と、前記バッファ層上の前記バッファ層よりも低不純物濃度である前記第1導電型のドリフト層とを備え、

前記高濃度水素領域の少なくとも一部は、前記バッファ層に形成されることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項4】

前記高濃度水素領域の少なくとも一部は、前記基板と前記バッファ層の界面に形成されることを特徴とする請求項3に記載の半導体装置の製造方法。

【請求項5】

前記第1導電型の半導体層は、前記基板上のバッファ層と、前記バッファ層上の前記バ

ツファ層よりも低不純物濃度である前記第 1 導電型のドリフト層とを備え、

前記高濃度水素領域の少なくとも一部は、前記ドリフト層に形成されることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 6】

前記第 1 導電型の半導体層は、前記基板上のバッファ層と、前記バッファ層上の前記バッファ層よりも低不純物濃度である前記第 1 導電型のドリフト層とを備え、

前記高濃度水素領域は、前記バッファ層および前記ドリフト層にわたって形成されることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 7】

前記高濃度水素領域における水素濃度のピーク値は、 $10^{16} / \text{cm}^3$ 以上であることを特徴とする請求項 1 に記載の半導体装置の製造方法。 10

【請求項 8】

前記高濃度水素領域における水素濃度は、 $10^{20} / \text{cm}^3$ 以下であることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 9】

前記水素イオンのドーズ量は、 $10^{12} / \text{cm}^2$ 以上であることを特徴とする請求項 1 から 8 のいずれか一項に記載の半導体装置の製造方法。

【請求項 10】

前記水素イオンのドーズ量は、 $10^{16} / \text{cm}^2$ 以下であることを特徴とする請求項 9 に記載の半導体装置の製造方法。 20

【請求項 11】

前記半導体層に前記第 1 導電型とは異なる第 2 導電型の不純物のイオンを照射することと、

前記第 2 導電型の不純物を活性化させるために 1500 以上の温度でアニールすることと、をさらに備え、

前記水素イオンの照射は、前記 1500 以上の温度でアニールする前に実行されることを特徴とする請求項 1 から 8 のいずれか一項に記載の半導体装置の製造方法。

【請求項 12】

前記基板の第 1 面とは反対側の第 2 面に金属電極層を形成することと、

前記金属電極層を 450 以上 800 以下の温度でアニールすることと、をさらに備え、 30

前記水素イオンの照射は、前記 450 以上 800 以下の温度でアニールする前に実行されることを特徴とする請求項 1 から 8 のいずれか一項に記載の半導体装置の製造方法。

【請求項 13】

水素濃度が $10^{15} / \text{cm}^3$ 以下となる前記高濃度水素領域の下端は、前記基板内または前記半導体層内に位置する、請求項 1 から 8 のいずれか一項に記載の半導体装置の製造方法。

【請求項 14】

水素濃度が $10^{15} / \text{cm}^3$ 以下となる前記高濃度水素領域の下端は、前記基板内に位置する、請求項 1 から 8 のいずれか一項に記載の半導体装置の製造方法。

【請求項 15】 40

水素濃度が $10^{15} / \text{cm}^3$ 以下となる前記高濃度水素領域の下端は、前記バッファ層内に位置する、請求項 3 に記載の半導体装置の製造方法。

【請求項 16】

水素濃度が $10^{15} / \text{cm}^3$ 以下となる前記高濃度水素領域の下端は、前記ドリフト層内に位置する、請求項 5 に記載の半導体装置の製造方法。

【請求項 17】

炭化珪素からなる基板と、

前記基板の上に設けられる第 1 導電型の半導体層と、

$1 \mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15} / \text{cm}^3$ を超える高濃度水素領域と、を備え、 50

前記高濃度水素領域の少なくとも一部は、前記第1導電型の半導体層内に形成され、水素濃度が $10^{15}/\text{cm}^3$ 以下となる前記高濃度水素領域の下端は、前記基板内または前記半導体層内に位置することを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置および半導体装置の製造方法に関する。

【背景技術】

【0002】

次世代のパワー半導体装置に用いる材料として、炭化珪素(SiC)が注目されている。例えば、SiC基板上にエピタキシャル層が形成され、エピタキシャル層内にトランジスタ構造が形成される。SiC半導体装置では、電流印加時にエピタキシャル層中の積層欠陥に注入キャリアがトラップされて積層欠陥エネルギーが低下し、積層欠陥の拡張につながるということが知られている。積層欠陥の拡張は、順方向電圧の上昇につながるために課題視されている。

10

【0003】

積層欠陥の拡張を抑制するため、エピタキシャル層内にプロトン照射してライフタイムキラーを生成し、注入キャリアが積層欠陥にトラップされる前にキャリアの再結合を促進する技術が提案されている。

【先行技術文献】

20

【特許文献】

【0004】

【文献】特開2019-102493号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ライフタイムキラーの生成によって積層欠陥の拡張を抑制しようとする場合、キャリアの十分な再結合を促進するために、深さ方向に広範囲にライフタイムキラーを生成する必要がある。エピタキシャル層の膜厚を大きくしたり、深さ方向に広範囲にプロトン照射したりする必要があり、製造コストの増加につながる。

30

【0006】

本発明のある態様の例示的な目的のひとつは、SiC半導体装置の電流印加時における積層欠陥の拡張を抑制する技術を提供することにある。

【課題を解決するための手段】

【0007】

本発明のある態様の半導体装置の製造方法は、炭化珪素からなる基板と、基板の第1面上の第1導電型の半導体層とを備える半導体装置に水素イオンを照射して、 $1\mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域を形成することを備える。高濃度水素領域の少なくとも一部は、第1導電型の半導体層内に形成される。

【0008】

40

本発明の別の態様は、半導体装置である。この半導体装置は、炭化珪素からなる基板と、基板上に設けられる第1導電型の半導体層と、 $1\mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域とを備える。高濃度水素領域の少なくとも一部は、第1導電型の半導体層内に形成される。

【0009】

なお、以上の構成要素の任意の組み合わせや本発明の構成要素や表現を、方法、装置、システムなどの間で相互に置換したのもまた、本発明の態様として有効である。

【発明の効果】

【0010】

本発明のある態様によれば、SiC半導体装置の電流印加時における積層欠陥の拡張を

50

抑制できる。

【図面の簡単な説明】

【0011】

【図1】実施の形態に係る半導体装置の構成例を模式的に示す断面図である。

【図2】水素イオン照射後の半導体装置の水素濃度の一例を示すグラフである。

【図3】比較例および実施例における高濃度水素領域の厚さと積層欠陥の拡張有無を示す表である。

【図4】高濃度水素領域の形成位置の別の例を模式的に示す図である。

【図5】半導体装置の製造工程を模式的に示す断面図である。

【図6】半導体装置の製造工程を模式的に示す断面図である。

10

【図7】半導体装置の製造工程を模式的に示す断面図である。

【図8】半導体装置の製造工程を模式的に示す断面図である。

【図9】半導体装置の製造工程を模式的に示す断面図である。

【図10】半導体装置の製造工程を模式的に示す断面図である。

【図11】半導体装置の製造工程を模式的に示す断面図である。

【図12】実施の形態に係る半導体装置の製造方法の一例を示すフローチャートである。

【発明を実施するための形態】

【0012】

以下、本発明を実施するための形態について詳細に説明する。なお、以下に述べる構成は例示であり、本発明の範囲を何ら限定するものではない。また、図面の説明において同一の要素には同一の符号を付し、重複する説明を適宜省略する。また、以下の説明において参照する図面において、各構成部材の大きさや厚みは説明の便宜上のものであり、必ずしも実際の寸法や比率を示すものではない。

20

【0013】

本実施の形態の概要を説明する。本実施の形態は、炭化珪素(SiC)からなる基板と、基板の第1面上に設けられる第1導電型の半導体層と、を備えるSiC半導体装置に関する。このようなSiC半導体装置では、基板と半導体層の界面近傍に存在する積層欠陥が電流印加時に拡張し、順方向電圧の上昇につながるものが課題視されている。

【0014】

本実施の形態では、基板と半導体層の界面近傍に水素イオンを照射し、積層欠陥を縁取る部分転位に水素を固着させ、電流印加時における積層欠陥の拡張を抑制する。部分転位に水素を固着させることにより、積層欠陥に注入キャリアがトラップされて積層欠陥エネルギーが低下することを抑制できる。

30

【0015】

本発明者らの知見によれば、水素イオンの照射によって、1 μ m以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域を形成することにより、積層欠陥の拡張を抑制できる。1 μ m以上の厚さにわたって高濃度水素領域を形成することにより、基板と半導体層の界面近傍に存在する積層欠陥を縁取る部分転位に十分な量の水素を固着させることができ、積層欠陥の拡張を好適に抑制できる。

【0016】

40

図1は、実施の形態に係る半導体装置10の構成例を模式的に示す断面図である。半導体装置10は、SiC半導体装置であり、金属酸化物半導体電界効果トランジスタ(MOSFET)である。半導体装置10は、基板12と、バッファ層14と、ドリフト層16と、ベース領域18と、ソース領域20と、ベースコンタクト領域22と、ゲート絶縁膜24と、ゲート電極26と、層間絶縁膜28と、ソース電極30と、ドレイン電極32とを備える。

【0017】

基板12は、第1導電型(例えばn型)または第2導電型(例えばp型)の炭化珪素(SiC)からなるSiC基板である。基板12は、例えば、n型SiC基板であり、n型不純物として例えば窒素(N)がドーピングされている。基板12の第1導電型または第2導

50

電型の不純物濃度は、 $1.0 \times 10^{18} / \text{cm}^3$ 以上であり、例えば $2.0 \times 10^{18} / \text{cm}^3$ 以上 $5.0 \times 10^{19} / \text{cm}^3$ 以下である。基板 12 は、第 1 面 12 a と、第 1 面 12 a とは反対側の第 2 面 12 b とを備える。第 1 面 12 a は、例えば、(0001) Si 面である。

【0018】

バッファ層 14 は、基板 12 の第 1 面 12 a 上にエピタキシャル成長される第 1 導電型の SiC 半導体層である。バッファ層 14 は、例えば、n 型 SiC 層であり、n 型不純物として例えば窒素 (N) がドーブされている。バッファ層 14 の第 1 導電型の不純物濃度は、基板 12 の第 1 導電型または第 2 導電型の不純物濃度よりも低く、ドリフト層 16 の第 1 導電型の不純物濃度よりも高い。バッファ層 14 の第 1 導電型の不純物濃度は、例えば $1.0 \times 10^{16} / \text{cm}^3$ 以上 $1.0 \times 10^{18} / \text{cm}^3$ 以下である。バッファ層 14 の厚さは、 $1.0 \mu\text{m}$ 以上 $5.0 \mu\text{m}$ 以下であり、例えば $1.5 \mu\text{m}$ 以上 $3.0 \mu\text{m}$ 以下であり、例えば $2.0 \mu\text{m}$ である。

10

【0019】

ドリフト層 16 は、バッファ層 14 上にエピタキシャル成長される第 1 導電型の SiC 半導体層である。ドリフト層 16 は、例えば n 型 SiC 層であり、n 型不純物として例えば窒素 (N) がドーブされている。ドリフト層 16 の第 1 導電型の不純物濃度は、バッファ層 14 の第 1 導電型の不純物濃度よりも低い。ドリフト層 16 の第 1 導電型の不純物濃度は、例えば $1.0 \times 10^{15} / \text{cm}^3$ 以上 $1.0 \times 10^{17} / \text{cm}^3$ 以下である。ドリフト層 16 の厚さは、バッファ層 14 の厚さよりも大きい。ドリフト層 16 の厚さは、 $5.0 \mu\text{m}$ 以上 $50 \mu\text{m}$ 以下であり、例えば $7.5 \mu\text{m}$ 以上 $15 \mu\text{m}$ 以下であり、例えば $10 \mu\text{m}$ である。

20

【0020】

ベース領域 18 は、ドリフト層 16 の上に設けられる第 2 導電型の SiC 半導体領域である。ベース領域 18 は、例えば p 型であり、p 型不純物として例えばアルミニウム (Al) がドーブされている。ベース領域 18 は、例えばドリフト層 16 に第 2 導電型の不純物イオンを照射することにより形成される。ベース領域 18 の第 2 導電型の不純物濃度は、ドリフト層 16 の第 1 導電型の不純物濃度より大きい。ベース領域 18 の第 2 導電型の不純物濃度は、例えば $1.0 \times 10^{16} / \text{cm}^3$ 以上 $1.0 \times 10^{18} / \text{cm}^3$ 以下である。

30

【0021】

ソース領域 20 は、ベース領域 18 の上に設けられる第 1 導電型の SiC 半導体領域である。ソース領域 20 は、ゲート絶縁膜 24 に隣接して設けられる。ソース領域 20 は、例えば n 型であり、n 型不純物として例えば窒素 (N) がドーブされている。ソース領域 20 は、例えばドリフト層 16 に第 1 導電型の不純物イオンを照射することにより形成される。ソース領域 20 の第 1 導電型の不純物濃度は、ドリフト層 16 より大きい。ソース領域 20 の第 1 導電型の不純物濃度は、 $1.0 \times 10^{18} / \text{cm}^3$ 以上であり、例えば $2.0 \times 10^{18} / \text{cm}^3$ 以上 $5.0 \times 10^{19} / \text{cm}^3$ 以下である。

【0022】

ベースコンタクト領域 22 は、ベース領域 18 の上に設けられる第 2 導電型の SiC 半導体領域である。ベースコンタクト領域 22 は、ゲート絶縁膜 24 から離れて設けられる。ベースコンタクト領域 22 は、例えば p 型であり、p 型不純物として例えばアルミニウム (Al) がドーブされている。ベースコンタクト領域 22 は、例えばドリフト層 16 に第 2 導電型の不純物イオンを照射することにより形成される。ベースコンタクト領域 22 の第 2 導電型の不純物濃度は、ベース領域 18 の第 2 導電型の不純物濃度より大きい。ベースコンタクト領域 22 の第 2 導電型の不純物濃度は、例えば $1.0 \times 10^{17} / \text{cm}^3$ 以上 $1.0 \times 10^{19} / \text{cm}^3$ 以下である。

40

【0023】

ゲート絶縁膜 24 は、ゲートトレンチ 34 の内壁面に設けられる。ゲート絶縁膜 24 は、ドリフト層 16、ベース領域 18 およびソース領域 20 に隣接するように設けられる。

50

ゲートトレンチ 34 は、ソース領域 20 の上面 20 a から基板 12 に向けて掘り下げられるように形成される。ゲートトレンチ 34 は、ソース領域 20 およびベース領域 18 を貫通してドリフト層 16 の上部に到達するように形成される。ゲート絶縁膜 24 は、酸化物材料で形成され、例えば SiO_2 で形成される。

【0024】

ゲート電極 26 は、ゲート絶縁膜 24 (ゲートトレンチ 34) の内側を埋めるように設けられる。ゲート電極 26 は、例えば、リン (P)、窒素 (N) などの n 型不純物がドーパされた多結晶シリコンで形成される。

【0025】

層間絶縁膜 28 は、ゲート絶縁膜 24 およびゲート電極 26 の上に設けられる。層間絶縁膜 28 は、任意の絶縁性材料で形成される。

10

【0026】

ソース電極 30 は、ソース領域 20、ベースコンタクト領域 22 および層間絶縁膜 28 の上に設けられる。ソース電極 30 は、ソース領域 20 の上面 20 a およびベースコンタクト領域 22 の上面 22 a に接触する。ソース電極 30 は、例えばクロム (Cr) やニッケル (Ni) などの金属材料で形成される。ソース電極 30 は、異なる金属材料の複数の金属層を積層させた金属多層膜で形成されてもよい。ソース電極 30 は、半導体装置 10 の表面に形成される表面金属電極層である。

【0027】

ドレイン電極 32 は、基板 12 の第 2 面 12 b に設けられる。ドレイン電極 32 は、基板 12 の第 2 面 12 b に接触する。ドレイン電極 32 は、例えばクロム (Cr) やニッケル (Ni) などの金属材料で形成される。ドレイン電極 32 は、異なる金属材料の複数の金属層を積層させた金属多層膜で形成されてもよい。ドレイン電極 32 は、半導体装置 10 の裏面に形成される裏面金属電極層である。

20

【0028】

半導体装置 10 の製造工程において、半導体装置 10 に水素イオンが照射され、 $1 \mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15} / \text{cm}^3$ を超える高濃度水素領域 40 が形成される。高濃度水素領域 40 の少なくとも一部は、第 1 導電型の半導体層であるバッファ層 14 またはドリフト層 16 に形成される。図 1 の例では、高濃度水素領域 40 の全体がバッファ層 14 に形成されており、高濃度水素領域 40 の上端 42 および下端 44 がバッファ層 14 に位置する。

30

【0029】

図 2 は、水素イオン照射後の半導体装置 10 の水素濃度の一例を示すグラフである。図 2 は、水素イオン照射のエネルギーを 960 keV とし、ドーズ量を $1.0 \times 10^{13} / \text{cm}^2$ とした場合を示す。図 2 の例において、水素濃度が $10^{15} / \text{cm}^3$ を超える高濃度水素領域 40 の厚さ範囲は、約 $1.9 \mu\text{m}$ である。図 2 の例において、高濃度水素領域 40 は、約 $1.1 \mu\text{m}$ の厚さ範囲 46 において、水素濃度が $10^{16} / \text{cm}^3$ を超える。図 2 の例において、高濃度水素領域 40 における水素濃度のピーク値は、 $1.1 \times 10^{17} / \text{cm}^3$ 程度である。このような高濃度水素領域 40 をバッファ層 14 に形成することにより、半導体装置 10 の電流印加時における積層欠陥の拡張を抑制できる。

40

【0030】

積層欠陥の拡張の有無は、X線トポグラフィ法またはフォトルミネッセンス法により確認することができる。まず、電流印加前の半導体装置 10 に存在する積層欠陥の位置を X線トポグラフィ法またはフォトルミネッセンスによって確認し、電流印加後に積層欠陥が拡張しているか否かを X線トポグラフィ法またはフォトルミネッセンス法によって観察することができる。なお、電流印加によって注入キャリアを発生させるのではなく、紫外光を照射することによってキャリアを発生させ、積層欠陥の拡張有無を確認することもできる。

【0031】

図 3 は、比較例および実施例における高濃度水素領域 40 の厚さと積層欠陥の拡張有無を示す表である。図 3 は、水素イオンを照射するドーズ量を $1.0 \times 10^{10} / \text{cm}^2 \sim 1$

50

$1.0 \times 10^{16} / \text{cm}^2$ の範囲で変化させたときの積層欠陥の拡張有無をまとめたものである。高濃度水素領域 40 の厚さが $1 \mu\text{m}$ 未満となる比較例 1、2 では、積層欠陥の拡張が確認された。一方、高濃度水素領域 40 の厚さが $1 \mu\text{m}$ 以上となる実施例 1～5 では、積層欠陥の拡張が確認されなかったため、積層欠陥の拡張を抑制できることが分かった。

【0032】

なお、ドーズ量を $1.0 \times 10^{16} / \text{cm}^2$ より多くした場合においても積層欠陥の拡張を抑制できると考えられる。しかしながら、ドーズ量を $1.0 \times 10^{16} / \text{cm}^2$ より多くすることは、生産性の観点から好ましくない。

【0033】

図 4 (a)～図 4 (d) は、高濃度水素領域 40 a～40 d の形成位置の別の例を模式的に示す図である。

10

【0034】

図 4 (a) に示す高濃度水素領域 40 a は、基板 12 およびバッファ層 14 にわたって形成されており、基板 12 とバッファ層 14 の界面である第 1 面 12 a にまたがって形成される。高濃度水素領域 40 a の上端 42 a は、バッファ層 14 に位置し、高濃度水素領域 40 a の下端 44 a は、基板 12 に位置する。高濃度水素領域 40 a の少なくとも一部は、基板 12 およびバッファ層 14 に形成される。

【0035】

図 4 (b) に示す高濃度水素領域 40 b は、基板 12、バッファ層 14 およびドリフト層 16 にわたって形成される。高濃度水素領域 40 b は、基板 12 とバッファ層 14 の界面である第 1 面 12 a にまたがって形成され、かつ、バッファ層 14 とドリフト層 16 の界面 36 にまたがって形成される。高濃度水素領域 40 b の上端 42 b は、ドリフト層 16 に位置し、高濃度水素領域 40 b の下端 44 b は、基板 12 に位置する。高濃度水素領域 40 b の少なくとも一部は、基板 12、バッファ層 14 およびドリフト層 16 に形成される。

20

【0036】

図 4 (c) に示す高濃度水素領域 40 c は、バッファ層 14 およびドリフト層 16 にわたって形成される。高濃度水素領域 40 c は、バッファ層 14 とドリフト層 16 の界面 36 にまたがって形成される。高濃度水素領域 40 c の上端 42 c は、ドリフト層 16 に位置し、高濃度水素領域 40 c の下端 44 c は、バッファ層 14 に位置する。高濃度水素領域 40 c の少なくとも一部は、バッファ層 14 およびドリフト層 16 に形成される。

30

【0037】

図 4 (d) に示す高濃度水素領域 40 d は、ドリフト層 16 のみに形成される。高濃度水素領域 40 d の上端 42 d および下端 44 d は、ドリフト層 16 に位置する。

【0038】

高濃度水素領域 40、40 a～40 d は、基板 12 の第 1 面 12 a に近い位置に形成されることが好ましい。高濃度水素領域 40、40 a～40 d の少なくとも一部は、基板 12 の第 1 面 12 a から $5 \mu\text{m}$ 以内に形成されることが好ましい。高濃度水素領域 40、40 a～40 d の上端 42、42 a～42 d または下端 44、44 a～44 d は、基板 12 の第 1 面 12 a から $5 \mu\text{m}$ 以内に位置することが好ましい。高濃度水素領域 40、40 a～40 d の上端 42、42 a～42 d または下端 44、44 a～44 d は、基板 12 の第 1 面 12 a から $4 \mu\text{m}$ 以内、 $3 \mu\text{m}$ 以内または $2 \mu\text{m}$ 以内に形成されてもよい。

40

【0039】

高濃度水素領域 40、40 a～40 d の水素濃度は、半導体装置 10 の製造工程に含まれるアニール処理によって事後的に低下する可能性がある。例えば、水素イオンの照射後にアニール処理が実行される場合、アニール処理によって水素が拡散して水素濃度が低下しうる。このとき、積層欠陥を縁取る部分転位に固着した水素は、アニール処理後であっても固着した状態を維持する。つまり、アニール処理によって拡散する水素は、積層欠陥を縁取る部分転位に固着しておらず、積層欠陥の拡張抑制に寄与しないと考えられる。本実施の形態によれば、半導体装置 10 の完成時におけるバッファ層 14 またはドリフト層

50

16における水素濃度が $1.0 \times 10^{15} / \text{cm}^2$ 以下であっても、水素イオン照射後のバッファ層14またはドリフト層16における水素濃度が $1 \mu\text{m}$ 以上の厚さにわたって $1.0 \times 10^{15} / \text{cm}^2$ を超えていれば、積層欠陥の拡張を抑制できる。

【0040】

なお、水素イオン照射後にアニール処理を実行しない場合、半導体装置10のバッファ層14またはドリフト層16における水素濃度が $1.0 \times 10^{15} / \text{cm}^2$ を超えた状態を維持する可能性がある。この場合、水素イオンの照射によって高濃度水素領域40、40a~40dを形成できているため、積層欠陥の拡張を抑制できる。

【0041】

つづいて、半導体装置10の製造方法について説明する。図5~図11は、半導体装置の製造工程を模式的に示す断面図である。

10

【0042】

まず、図5に示すように、基板12の第1面12a上にバッファ層14を形成し、バッファ層14上にドリフト層16を形成する。バッファ層14およびドリフト層16は、化学気相成長(CVD; Chemical Vapor Deposition)などの任意のエピタキシャル成長法を用いて形成できる。バッファ層14およびドリフト層16の成長温度は、例えば1500以上1700以下である。

【0043】

次に、図6に示すように、ドリフト層16の上から水素イオン50を照射し、バッファ層14に高濃度水素領域40を形成する。水素イオン50の照射は、任意のイオン照射装置を用いて実行できる。例えば、サイクロトロン方式やバンデグラフ方式のイオン照射装置を用いて水素イオン50を照射できる。水素イオン50は、基板12の第2面12b(裏面)から照射されてもよい。

20

【0044】

次に、図7に示すように、ドリフト層16の上から第2導電型の不純物となる第2不純物イオン52を照射し、ベース領域18およびベースコンタクト領域22を形成する。第2不純物イオン52は、例えばアルミニウムイオンである。ベース領域18は、ドリフト層16の全面に第2不純物イオン52を照射することによって形成できる。ベースコンタクト領域22は、ベースコンタクト領域22となる領域以外をマスクした状態で、第2不純物イオン52を照射することによって形成できる。

30

【0045】

次に、図8に示すように、ドリフト層16の上から第1導電型の不純物となる第1不純物イオン54を照射し、ソース領域20を形成する。第1不純物イオン54は、例えば窒素イオンである。ソース領域20は、ソース領域20となる領域以外(例えばベースコンタクト領域22)をマスクした状態で、第1不純物イオン54を照射することによって形成できる。

【0046】

つづいて、ベース領域18、ソース領域20およびベースコンタクト領域22に注入した第1導電型または第2導電型の不純物を活性化するために第1温度でアニール処理を実行する。第1温度は、1500以上であり、例えば1600以上1800以下である。第1温度でアニール処理をすることにより、水素イオン50の照射によってバッファ層14に形成される格子欠陥を回復させることができる。また、第1温度でアニール処理をすることにより、拡張欠陥を縁取る部分転位に固着していない水素が拡散し、高濃度水素領域40の水素濃度が $1 \times 10^{15} / \text{cm}^3$ 以下に低下しうる。

40

【0047】

次に、図9に示すように、ゲートトレンチ34を形成する。例えば、ゲートトレンチ34を形成する領域以外にマスクを形成し、マスクの開口領域においてソース領域20、ベース領域18およびドリフト層16をドライエッチングすることにより、ゲートトレンチ34を形成できる。

【0048】

50

つづいて、ゲートトレンチ 3 4 の内壁面にゲート絶縁膜 2 4 を形成する。ゲート絶縁膜 2 4 は、例えば、ゲートトレンチ 3 4 の内壁面を 7 0 0 ~ 1 0 0 0 程度の温度で熱酸化することにより形成できる。つづいて、ゲート絶縁膜 2 4 の内側にゲート電極 2 6 を形成する。ゲート電極 2 6 は、C V D などの任意の技術を用いて形成できる。

【 0 0 4 9 】

次に、図 1 0 に示すように、ソース領域 2 0、ベースコンタクト領域 2 2、ゲート絶縁膜 2 4 およびゲート電極 2 6 の上に層間絶縁膜 2 8 を形成する。層間絶縁膜 2 8 は、C V D などの任意の技術を用いて形成できる。つづいて、基板 1 2 の第 2 面 1 2 b にドレイン電極 3 2 (裏面金属電極層) を形成する。ドレイン電極 3 2 は、スパッタリング法や蒸着法などの任意の成膜技術を用いて形成できる。

10

【 0 0 5 0 】

ドレイン電極 3 2 の形成後、ドレイン電極 3 2 を第 2 温度でアニールし、ドレイン電極 3 2 を基板 1 2 の第 2 面 1 2 b にオーミック接触させる。第 2 温度は、4 5 0 以上であり、例えば 6 0 0 以上 8 0 0 以下である。

【 0 0 5 1 】

次に、図 1 1 に示すように、層間絶縁膜 2 8 の一部を除去し、ソース領域 2 0 の上面 2 0 a およびベースコンタクト領域 2 2 の上面 2 2 a を露出させる。つづいて、図 1 に示されるソース電極 3 0 (表面金属電極層) を形成する。ソース電極 3 0 は、スパッタリング法や蒸着法などの任意の成膜技術を用いて形成できる。

【 0 0 5 2 】

ソース電極 3 0 の形成後、ソース電極 3 0 を第 3 温度でアニールし、ソース電極 3 0 をソース領域 2 0 およびベースコンタクト領域 2 2 にオーミック接触させる。第 3 温度は、3 0 0 以上であり、例えば 3 5 0 以上 5 0 0 以下である。

20

【 0 0 5 3 】

以上の工程により、図 1 の半導体装置 1 0 ができあがる。

【 0 0 5 4 】

図 1 2 は、実施の形態に係る半導体装置 1 0 の製造方法の一例を示すフローチャートである。まず、基板 1 2 の第 1 面 1 2 a 上に第 1 導電型の半導体層 (例えば、バッファ層 1 4 およびドリフト層 1 6) を形成する (S 1 0)。次に、水素イオン 5 0 を照射して、1 μm 以上の厚さにわたって水素濃度が $1 0^{15} / \text{cm}^3$ を超える高濃度水素領域 4 0 を形成する (S 1 2)。第 2 導電型の不純物のイオン 5 2 を照射してベース領域 1 8 およびベースコンタクト領域 2 2 を形成し (S 1 4)、第 1 導電型の不純物のイオン 5 4 を照射してソース領域 2 0 を形成する (S 1 6)。

30

【 0 0 5 5 】

つづいて、半導体装置 1 0 を 1 5 0 0 以上の第 1 温度でアニールし (S 1 8)、ベース領域 1 8、ソース領域 2 0 およびベースコンタクト領域 2 2 の不純物を活性化させる。次に、ゲートトレンチ 3 4 を形成し、ゲートトレンチ 3 4 内にゲート絶縁膜 2 4 およびゲート電極 2 6 を形成する (S 2 0)。次に、ゲート電極 2 6 上に層間絶縁膜 2 8 を形成する (S 2 2)。

【 0 0 5 6 】

つづいて、基板 1 2 の第 2 面 1 2 b に裏面金属電極層 (ドレイン電極 3 2) を形成し、4 5 0 以上の第 2 温度でアニールする (S 2 4)。次に、層間絶縁膜 2 8 の一部を除去し (S 2 6)、層間絶縁膜 2 8 の上に表面金属電極層 (ソース電極 3 0) を形成し、3 0 0 以上の第 3 温度でアニールする (S 2 8)。

40

【 0 0 5 7 】

本実施の形態によれば、1 μm 以上の厚さにわたって水素濃度が $1 0^{15} / \text{cm}^3$ を超える高濃度水素領域 4 0 が形成されるように水素イオン 5 0 を照射することにより、積層欠陥の拡張を抑制できる。特に、バッファ層 1 4 やドリフト層 1 6 に存在する積層欠陥が上方に拡張することを抑制し、積層欠陥がベース領域 1 8、ソース領域 2 0 およびベースコンタクト領域 2 2 に到達することを抑制できる。これにより、半導体装置 1 0 の通電使用

50

に伴う性能低下を抑制できる。

【 0 0 5 8 】

本実施の形態によれば、水素イオン 5 0 の照射後に 1 5 0 0 以上の第 1 温度でアニール処理を実行することにより、水素イオン 5 0 の照射によってバッファ層 1 4 やドリフト層 1 6 などに形成される格子欠陥を回復させることができる。これにより、格子欠陥に起因するキャリアのライフタイムの減少を抑制することができ、デバイス特性への影響を抑制できる。

【 0 0 5 9 】

図 1 2 のフローにおいて、S 1 2 ~ S 1 6 の工程の順序を入れ替えてもよい。例えば、S 1 4 の第 2 不純物イオン 5 2 の照射後に、S 1 2 の水素イオン 5 0 の照射を実行してもよいし、S 1 6 の第 1 不純物イオン 5 4 の照射後に、S 1 2 の水素イオン 5 0 の照射を実行してもよい。また、S 1 6 の第 1 不純物イオン 5 4 の照射後に、S 1 4 の第 2 不純物イオン 5 2 の照射を実行してもよい。

10

【 0 0 6 0 】

図 1 2 のフローにおいて、S 1 8 の第 1 温度のアニール処理後に S 1 2 の水素イオン 5 0 の照射を実行してもよい。この場合、S 2 4 の第 2 温度のアニール処理によって、水素イオン 5 0 の照射によって生じた格子欠陥を回復させることができる。S 1 2 の水素イオン 5 0 の照射工程は、S 1 8 と S 2 0 の間に実行してもよいし、S 2 0 と S 2 2 の間に実行してもよいし、S 2 2 と S 2 4 の間に実行してもよい。

【 0 0 6 1 】

図 1 2 のフローにおいて、S 2 4 の第 2 温度のアニール処理後に S 1 2 の水素イオン 5 0 の照射を実行してもよい。この場合、S 1 2 の水素イオン 5 0 の照射工程は、S 2 4 と S 2 6 の間に実行してもよいし、S 2 6 と S 2 8 の間に実行してもよい。この場合、S 2 8 のアニール処理の第 3 温度が低いため、高濃度水素領域 4 0 に注入された水素の拡散が抑制される。この場合、半導体装置 1 0 の完成時において、高濃度水素領域 4 0 における水素濃度が $1.0 \times 10^{15} / \text{cm}^2$ を超えた状態を維持してもよい。

20

【 0 0 6 2 】

図 1 2 のフローにおいて、S 2 2 ~ S 2 8 の工程の順序を入れ替えてもよい。例えば、S 2 4 の裏面金属電極層（ドレイン電極 3 2）の形成後に、S 2 2 の層間絶縁膜 2 8 の形成を実行してもよい。その他、S 2 4 の裏面金属電極層（ドレイン電極 3 2）の形成工程は、S 2 6 の工程後であってもよいし、S 2 8 の工程後であってもよい。

30

【 0 0 6 3 】

上述の実施の形態では、半導体装置 1 0 が MOSFET である場合について示した。本実施の形態は、基板、バッファ層およびドリフト層の積層構造を備えていれば、MOSFET 以外の SiC 半導体装置にも適用可能である。例えば、半導体装置 1 0 は、接合型電界効果トランジスタ（JFET）、バイポーラトランジスタ（BJT）、絶縁ゲート型バイポーラトランジスタ（IGBT）などのトランジスタであってもよいし、ショットキーバリアダイオード、PINダイオードなどのダイオードであってもよい。

【 0 0 6 4 】

以上、本発明を実施例にもとづいて説明した。本発明は上記実施形態に限定されず、種々の設計変更が可能であり、様々な変形例が可能であること、またそうした変形例も本発明の範囲にあることは、当業者に理解されるところである。

40

【符号の説明】

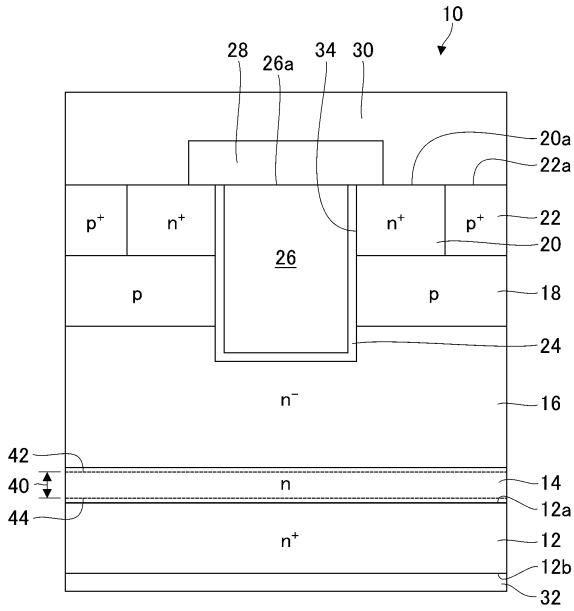
【 0 0 6 5 】

1 0 ... 半導体装置、1 2 ... 基板、1 2 a ... 第 1 面、1 2 b ... 第 2 面、1 4 ... バッファ層、1 6 ... ドリフト層、4 0 ... 高濃度水素領域。

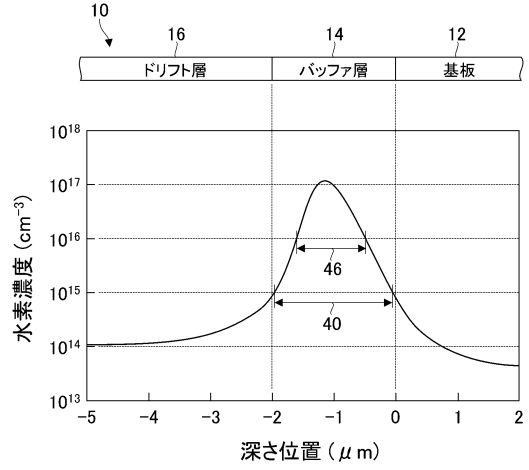
50

【図面】

【図 1】



【図 2】



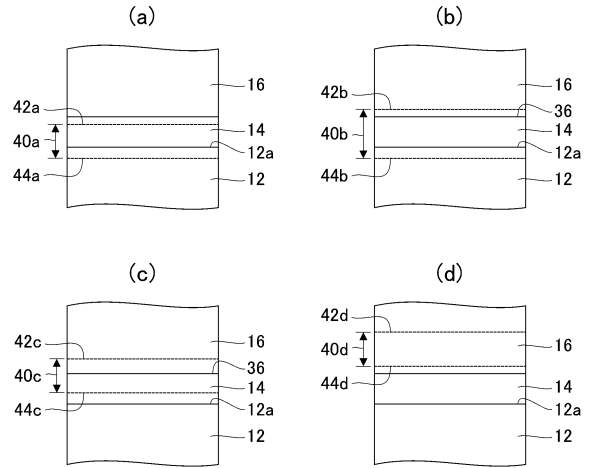
10

20

【図 3】

	水素イオン ドーズ量(cm^2)	高濃度水素領域 の厚さ(μm)	積層欠陥の 拡張有無
比較例1	1.0×10^{10}	0	有
比較例2	1.0×10^{11}	0.25	有
実施例1	1.0×10^{12}	1.12	無
実施例2	1.0×10^{13}	1.91	無
実施例3	1.0×10^{14}	>5	無
実施例4	1.0×10^{15}	>5	無
実施例5	1.0×10^{16}	>5	無

【図 4】

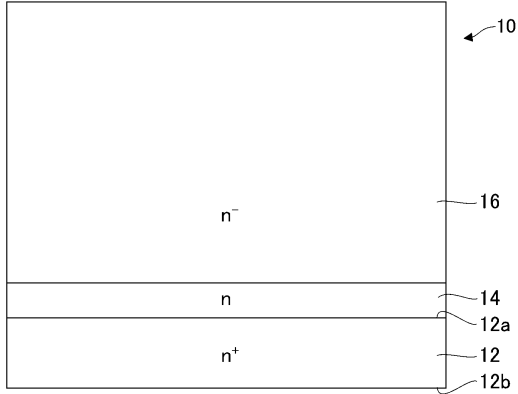


30

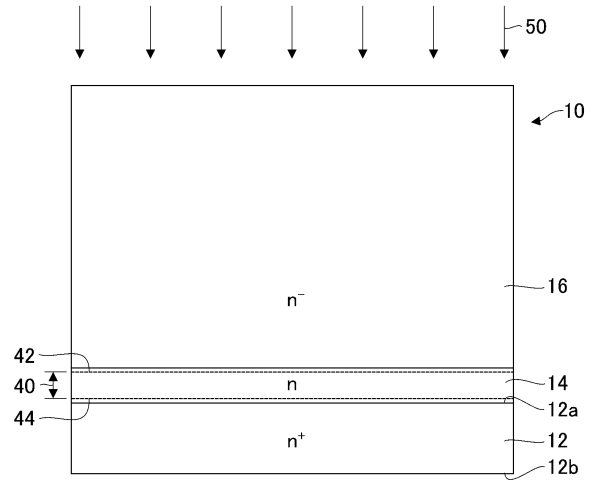
40

50

【 5 】

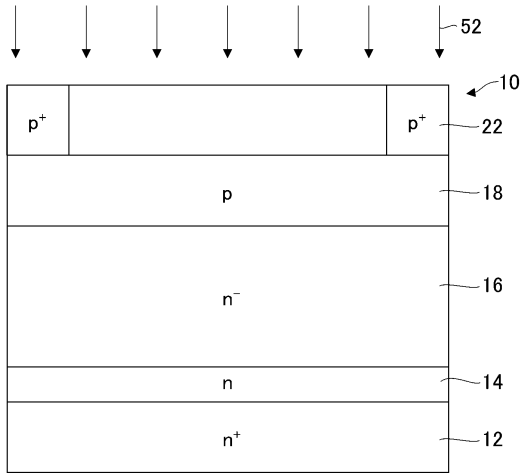


【 6 】

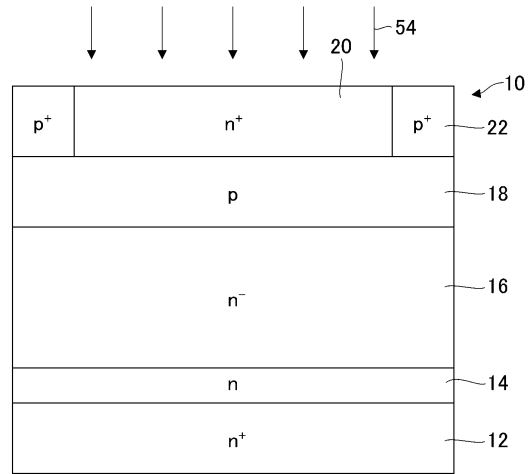


10

【 7 】



【 8 】



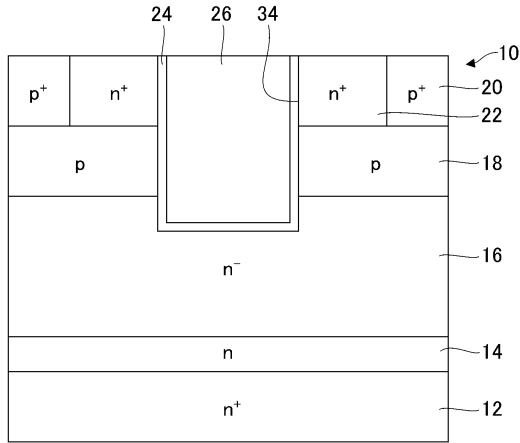
20

30

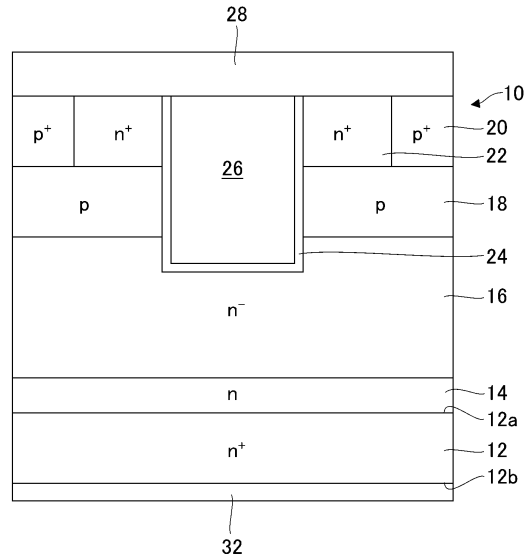
40

50

【図9】

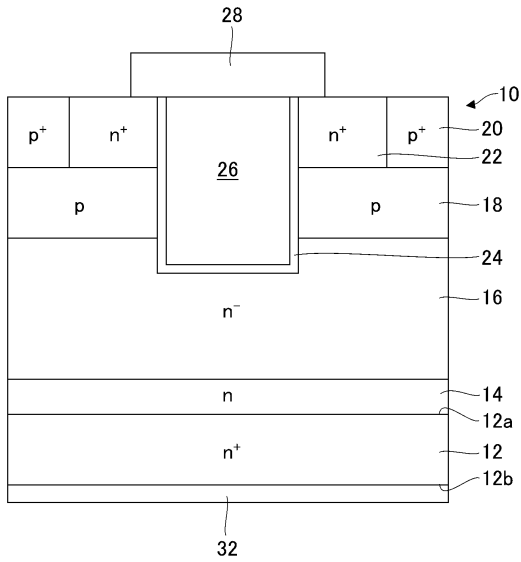


【図10】

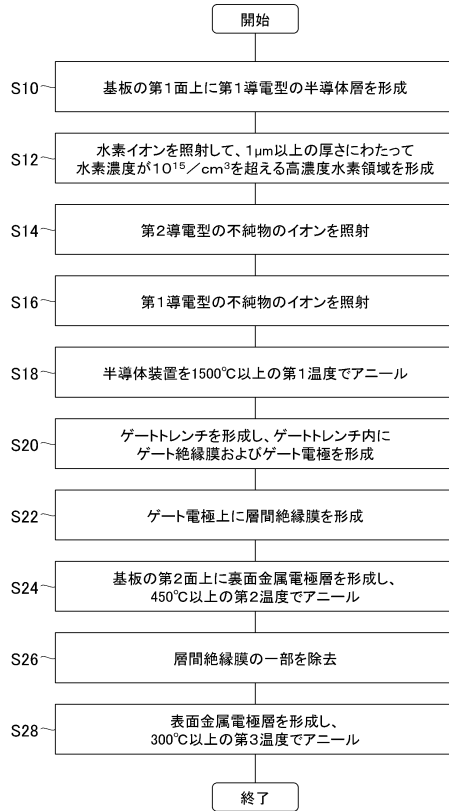


10

【図11】



【図12】



20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 1 L	29/06	3 0 1 V
H 0 1 L	29/78	6 5 8 E
H 0 1 L	29/78	6 5 5 A

大学法人東海国立大学機構内

審査官 杉山 芳弘

- (56)参考文献
- 米国特許出願公開第 2 0 1 9 / 0 1 6 5 0 9 0 (U S , A 1)
 - 米国特許出願公開第 2 0 1 9 / 0 1 6 5 1 5 1 (U S , A 1)
 - 米国特許出願公開第 2 0 1 3 / 0 2 7 7 7 9 3 (U S , A 1)
 - 国際公開第 2 0 1 6 / 1 1 4 0 5 7 (W O , A 1)
 - 特開 2 0 2 1 - 1 4 5 1 1 1 (J P , A)
 - 国際公開第 2 0 2 0 / 0 8 0 2 9 5 (W O , A 1)
 - 国際公開第 2 0 1 6 / 1 2 0 9 9 9 (W O , A 1)
 - 特開 2 0 1 7 - 1 6 8 7 7 6 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)

H 0 1 L 2 9 / 7 8
H 0 1 L 2 9 / 1 2
H 0 1 L 2 1 / 3 3 6
H 0 1 L 2 9 / 0 6
H 0 1 L 2 9 / 7 3 9