

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年5月6日(06.05.2010)

PCT

(10) 国際公開番号
WO 2010/050606 A1

- (51) 国際特許分類:
H01G 4/33 (2006.01) H01L 21/822 (2006.01)
H01G 4/12 (2006.01) H01L 27/04 (2006.01)
- (21) 国際出願番号: PCT/JP2009/068738
- (22) 国際出願日: 2009年10月26日(26.10.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-277299 2008年10月28日(28.10.2008) JP
- (71) 出願人(米国を除く全ての指定国について): 太陽誘電株式会社(TAIYO YUDEN CO., LTD.) [JP/JP]; 〒1100005 東京都台東区上野6丁目16番20号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 高橋 智之(TAKAHASHI, Tomoyuki) [JP/JP]; 〒1100005 東京都台東区上野6丁目16番20号 太陽誘電株式会社内 Tokyo (JP). 森戸 健太郎(MORITO, Kentarou) [JP/JP]; 〒1100005 東京都台東区上野6丁目16番20号 太陽誘電株式会社内 Tokyo (JP). 笹島 裕一(SASAJIMA, Yuichi) [JP/JP]; 〒1100005 東京都台東区上野6丁目16番20号 太陽誘電株式会社内 Tokyo (JP). 武 宜成(TAKE, Yoshinari) [JP/JP]; 〒1100005 東京都台東

区上野6丁目16番20号 太陽誘電株式会社内 Tokyo (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

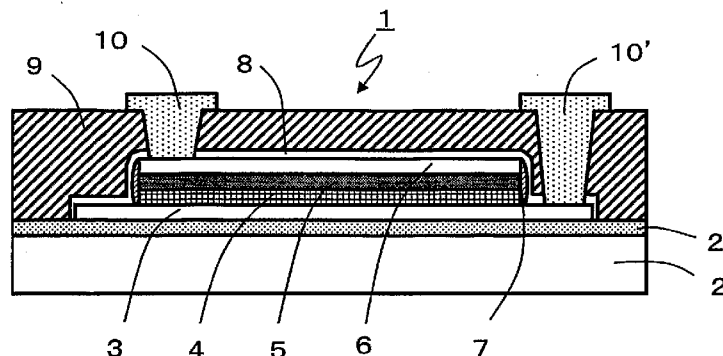
添付公開書類:

- 国際調査報告(条約第21条(3))

(54) Title: THIN FILM MIM CAPACITORS AND MANUFACTURING METHOD THEREFOR

(54) 発明の名称: 薄膜MIMキャパシタ及びその製造方法

図1



(57) Abstract: Proposed are thin film MIM capacitors with which deterioration of insulating properties and leakage current properties can be sufficiently prevented. Also proposed is a manufacturing method for the thin film MIM capacitors. For the thin film MIM capacitor (1), a lower electrode (3), a base metal thin film (4), a dielectric thin film (5) and an upper electrode (6) are laminated in this order on a substrate (2). The base metal thin film (4), the dielectric thin film (5) and the upper electrode (6) are formed to approximately the same area. The lower electrode (3) has a configuration that differs from the other thin films to form a part for external connection. The side surfaces of the base metal thin film (4), the dielectric thin film (5) and the upper electrode (6) are covered with a base metal oxide (7) the comprises the same metal atoms as the base metal thin film (4).

(57) 要約:

[続葉有]

WO 2010/050606 A1

絶縁特性およびリーク電流特性の劣化を防止する効果が十分に得られる薄膜MIMキャパシタを提案するとともに、その薄膜MIMキャパシタを製造する方法を提案する。薄膜MIMキャパシタ1は、基板2の上に下部電極3、卑金属薄膜4、誘電体薄膜5および上部電極6が順次積層されている。卑金属薄膜4、誘電体薄膜5および上部電極6は略同じ面積に形成されており、下部電極3は外部との接続部分を形成するために他の薄膜と異なる形状となっている。卑金属薄膜4、誘電体薄膜5および上部電極6の側面は卑金属薄膜4と同じ金属原子を含む卑金属酸化物7で覆われている。

明細書

薄膜MIMキャパシタ及びその製造方法

技術分野

本発明は、薄膜MIM (Metal-Insulator-Metal) キャパシタとその製造方法に関するものである。

背景技術

近年、電子機器の小型化が進んでおり、これに用いられるコンデンサ等の回路部品も小型化が進んできている。このような小型化の要求に対応可能な電子部品の一つとして、薄膜MIMキャパシタに代表される薄膜電子部品がある。図18に示すような薄膜MIMキャパシタ31は、絶縁性の基板32の上に、スパッタリング法、蒸着法、CVD法あるいはゾルゲル法等の薄膜形成プロセスによって下部電極33、誘電体薄膜35及び上部電極36を形成することによって得られる。得られたキャパシタの構造が、金属（下部電極）－絶縁体（誘電体薄膜）－金属（上部電極）となるので、薄膜MIMキャパシタと呼ばれる。このような薄膜MIMキャパシタ31は、厚さが1 μ m以下の誘電体層を形成することが容易なため、高い静電容量が得られるものである。

薄膜MIMキャパシタ31は、フォトリソグラフィ技術を用いて、ドライエッチング等の方法で所望の形状に加工される。加工された薄膜MIMキャパシタのキャパシタ部分の側面は、上部電極36および下部電極33がむき出しになっているため、このままでは上部電極36と下部電極33とが短絡しやすい状態にある。そのため、薄膜MIMキャパシタ31は通常絶縁体39によって全体が被覆される。この絶縁体39は薄膜MIMキャパシタ31と同様に薄膜形成プロセスによって形成される。絶縁体39に被覆された薄膜MIMキャパシタは、該絶縁体39を貫通して上部電極36および下部電極33と接続する引出導体40および40'によって静電容量が取り出される。この引出導体40および40'は電解メッキ等の方法で形成される。

しかし、この絶縁体39および引出導体40、40'を形成するときに発生する水素によって、薄膜MIMキャパシタ31の絶縁特性およびリーク電流特性が劣化してしまうことがあった。そのため、薄膜MIMキャパシタ31は絶縁性水素バリア層38が被覆されている。この絶縁性水素バリア層38は、 Al_2O_3 、 TiO_2 、 Ta_2O_5 、 SiN などの薄膜で構成されている。

特許文献1 特開2006-190716号公報

発明の開示

発明が解決しようとする課題

絶縁性水素バリア層38は、スパッタリング法等によって形成される。しかし、薄膜MIMキャパシタのキャパシタ部分の側面に形成される絶縁性水素バリア層の厚さ t_2 は、その他の部分に形成される絶縁性水素バリア層の厚さ t_1 と比較して薄くなってしまう傾向がある。そのため、水素バリア性能が十分に発揮されず、絶縁特性およびリーク電流特性の劣化を防止する効果が十分に得られないことがあった。

本発明は、上記のような課題を解決して、絶縁特性およびリーク電流特性の劣化を防止する効果が十分に得られる薄膜MIMキャパシタを提案するとともに、その薄膜MIMキャパシタを製造する方法を提案するものである。

課題を解決するための手段

本発明では第一の解決手段として、基板と、該基板上に形成された下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された上部電極と、を有する薄膜MIMキャパシタにおいて、前記下部電極と前記誘電体薄膜との間に、卑金属薄膜または卑金属酸化物薄膜が形成されており、前記誘電体薄膜および前記上部電極の側面が、前記卑金属薄膜または前記卑金属酸化物薄膜を構成する金属と同じ金属原子を含む絶縁性の酸化物で覆われている薄膜MIMキャパシタを提案する。

上記第一の解決手段の薄膜MIMキャパシタは、側面が絶縁体である卑金属酸化物で覆われるため、その上に形成される絶縁性水素バリア層と合わせて十分な絶縁体の厚さを確保することができる。これにより絶縁特性およびリーク電流特性の劣化を防止する効果が十分に得られるようになる。

また、薄膜MIMキャパシタの側面の卑金属酸化物は、薄膜MIMキャパシタを構成する卑金属薄膜または卑金属酸化物薄膜を構成する金属と同じ金属原子を含んでいる。そのため、薄膜MIMキャパシタの側面の卑金属酸化物と、薄膜MIMキャパシタの側面と、の密着が良好になる。

また、本発明では第二の解決手段として上記第一の解決手段に加えて、前記卑金属薄膜または前記卑金属酸化物薄膜を構成する金属がAl、TiまたはTaである薄膜MIMキャパシタを提案する。Al₂O₃、TiO₂、Ta₂O₅は良好な水素バリア性能を有している。上記第二の解決手段によれば、薄膜MIMキャパシタの側面の卑金属酸化物がAl₂O₃、TiO₂、Ta₂O₅になるので、薄膜MIMキャパシタの側面における絶縁性水素バリア層の厚さが厚くなる。これにより絶縁特性およびリーク電流特性の劣化を防止する効果がさらに得られるようになる。

なお、上記第一の解決手段において、前記下部電極を卑金属薄膜で形成しても良い。この場合、薄膜MIMキャパシタの側面の卑金属酸化物が下部電極を構成する金属と同じ金属を含むことになるので、薄膜MIMキャパシタの側面の卑金属酸化物と、薄膜MIMキャパシタの側面と、の密着がより良好になる。

また、本発明では第三の解決手段として、上記第一の解決手段で提案された薄膜MIMキャパシタの製造方法において、基板上に、下部電極となる金属膜、卑金属薄膜、誘電体薄膜、および上部電極となる金属膜を順次形成するステップと、前記卑金属薄膜、前記誘電体薄膜、および前記上部電極となる金属膜をドライエッチングによって一括して加工するとともに、前記卑金属薄膜、前記誘電体薄膜および前記上部電極の側面に前記卑金属薄膜のエッチング物を再付着させるステップと、前記エッチング物のみ、または前記エッチング物と前記卑金属薄膜の両方、を酸化処理するステップと、を有する薄膜MIMキャパシタの製造方法を提案する。

上記第三の解決手段によれば、薄膜MIMキャパシタの側面を覆う卑金属酸化物を、ドライエッチングと同時に形成することができる。このため、薄膜MIMキャパシタの側面に絶縁体を形成するためのプロセスを新たに設ける必要がなく、簡易な方法で薄膜MIMキャパシタの側面の絶縁特性およびリーク電流特性を向上させることができる。

発明の効果

本発明によれば、絶縁特性およびリーク電流特性の劣化を防止する効果が十分に得られる薄膜MIMキャパシタを得ることができる。

図面の簡単な説明

図1 本発明の薄膜MIMキャパシタの第一の実施形態を示す模式断面図である。

図2 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図3 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図4 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図5 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図6 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図7 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図8 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図9 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図10 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図11 本発明の薄膜MIMキャパシタの製造プロセスを示す模式断面図である。

図 1 2 本発明の薄膜 M I M キャパシタの製造プロセスを示す模式断面図である。

図 1 3 本発明の薄膜 M I M キャパシタの第一の実施形態の変形例を示す模式断面図である。

図 1 4 本発明の薄膜 M I M キャパシタの第二の実施形態を示す模式断面図である。

図 1 5 本発明の薄膜 M I M キャパシタの第二の実施形態の製造プロセスを示す模式断面図である。

図 1 6 本発明の薄膜 M I M キャパシタの第二の実施形態の製造プロセスを示す模式断面図である。

図 1 7 本発明の薄膜 M I M キャパシタの第二の実施形態の製造プロセスを示す模式断面図である。

図 1 8 従来の薄膜 M I M キャパシタを示す模式断面図である。

発明を実施するための最良の形態

本発明の薄膜 M I M キャパシタに係る第一の実施形態について、図面に基づいて説明する。図 1 は本発明の薄膜 M I M キャパシタの第一の実施形態を示す模式断面図である。

薄膜 M I M キャパシタ 1 は、基板 2 の上に下部電極 3、卑金属薄膜 4、誘電体薄膜 5 および上部電極 6 が順次積層されている。卑金属薄膜 4、誘電体薄膜 5 および上部電極 6 は略同じ面積に形成されており、下部電極 3 は外部との接続部分を形成するために他の薄膜と異なる形状となっている。卑金属薄膜 4、誘電体薄膜 5 および上部電極 6 の側面は卑金属酸化物 7 で覆われている。下部電極 3、卑金属薄膜 4、誘電体薄膜 5、上部電極 6 および卑金属酸化物 7 は絶縁性水素バリア層 8 で被覆され、さらに絶縁体 9 で覆われている。上部電極 6 は引出導体 10 によって外部と接続され、下部電極 3 は引出導体 10' によって外部と接続される。なお、基板 2 が S i 基板の場合、絶縁性を確保するため、基板 2 と下部電極 3 との間に S i O₂ 層 2' が形成される。

基板 2 としては、前述の S i 基板のほか、アルミナ基板等の絶縁性基板が好適に用いられる。S i 基板の場合には前述のように S i O₂ 層 2' を形成するが、アルミナ基板のような絶縁性基板ではその必要は特にない。なお、以下の説明では、薄膜 M I M キャパシタ 1 を単品のディスクリット部品について説明するため、基板 2 は部品一個分の大きさで表されている。基板 2 は実際には、一度に複数のディスクリット部品を製造して後で切断分割できるように集合基板の形で用意されるか、多層基板や半導体装置の基板の一部として用意される。

下部電極 3 および上部電極 6 は、P t、P d、A u 等の貴金属の他、R u O₂ や I r O₂ 等の導電性酸化物が好適に用いられる。下部電極 3 と上部電極 6 は、同じ物質を用いても良いし、異なる物質を用いても良い。下部電極 3 は外部との接続部分を形成するために、上部電極 6 とは別々にエ

ッチング加工される。このことを利用して、下部電極3となる金属薄膜を、卑金属薄膜4、誘電体薄膜5および上部電極6を一括してエッチング加工するときのエッチングストップ層とすることもできる。

卑金属薄膜4は、酸化によって絶縁性を有する卑金属が使用可能であるが、Al、Ti、Taが好適に用いられる。卑金属薄膜4はここでは下部電極の一部として機能する。卑金属薄膜4は、卑金属薄膜4、誘電体薄膜5および上部電極6の側面を覆う卑金属酸化物7と同じ金属原子を含んでいる。そのため、卑金属酸化物7との密着性が良い。よって卑金属薄膜4は卑金属酸化物7を卑金属薄膜4、誘電体薄膜5および上部電極6の側面により強固に密着させることができる。

誘電体薄膜5は、チタン酸バリウム (BaTiO_3 : 以下BTと略する。)、チタン酸ストロンチウム (SrTiO_3 : 以下STと略する。)、チタン酸バリウムストロンチウム (BaSrTiO_3 : 以下BSTと略する。) 等の誘電体材料で構成されている。特にBSTが好適に用いられる。誘電体薄膜5はその厚さが薄いほど薄膜MIMキャパシタ1の静電容量を大きくすることができる。誘電体薄膜5は、その厚みが1 μm 以下のnmオーダーで形成される。

卑金属酸化物7は、前述のように卑金属薄膜4、誘電体薄膜5および上部電極6の側面を覆っている。この卑金属酸化物7によって薄膜MIMキャパシタ1の絶縁性を確保することができる。この卑金属酸化物7は、卑金属薄膜4と同じ金属原子を含んでいる。そのため、卑金属薄膜4とより強固に密着し、さらに誘電体薄膜5および上部電極6の側面により強固に密着する。また、卑金属酸化物7を構成する金属原子がAl、Ti、Taであれば、絶縁性水素バリア層としての働きを持つようになる。これによって、卑金属薄膜4、誘電体薄膜5および上部電極6の側面に形成される絶縁性水素バリア層の厚みを厚くすることができる。

絶縁性水素バリア層8は、後工程の絶縁体9の形成工程や引出導体の形成工程にて発生する水素や、薄膜MIMキャパシタ1を電子回路に実装するときあるいは実装後に発生する水素が下部電極3、誘電体薄膜5及び上部電極6に侵入しないようにする役割を有している。絶縁性水素バリア層8は、 Al_2O_3 、 TiO_2 、 Ta_2O_5 、 SiN などの材料で形成される。

絶縁層9は必要に応じて絶縁性水素バリア層8を覆うように形成される。絶縁層8の材料としては Al_2O_3 、 SiO_2 等が好適に用いられる。また、引出導体10はビアホールを通して上部電極6と接続され、引出導体10'はビアホールを通して下部電極3と接続される。引出導体10および10'は導電率の比較的高いCuが好適に用いられる。

次に薄膜MIMキャパシタの製造プロセスについて説明する。なお、製造条件等は以下の説明の記載内容に限定されることはなく、本発明の範囲内で種々の変更が可能である。

まず図2に示すように、基板2を用意する。ここで基板2はSi基板とする。基板2上には、 SiO_2 層2'が形成されている。 SiO_2 層2'

は、Si基板の絶縁性が比較的低いため、絶縁性を良好にするために形成される。このような基板2は、SiO₂層2'が予め形成されたSi基板を用意するか、または、Si基板表面を酸化処理してSiO₂層2'を形成することによって用意する。

続いて図3に示すように、基板2のSiO₂層2'上の全面に、下部電極3となる金属薄膜、卑金属薄膜4、誘電体薄膜5および上部電極6となる金属薄膜を順次形成する。形成方法としては、既存のスパッタリング法、蒸着法、CVD法あるいはゾルゲル法等の薄膜形成プロセスが用いられる。

続いて図4に示すように、フォトリソストを用いてパターンニングを行う。フォトリソストとしては、露光した部分が溶解除去されるポジ型、または露光した部分がパターンとして残るネガ型、のどちらを用いても良い。フォトリソストを上部電極6となる金属薄膜上の全面に塗布し、露光して現像する。次いで100℃で熱処理を行い、パターンニングされたレジスト膜RG1を形成する。次にこのレジスト膜RG1を形成した基板をドライエッチング装置のチャンバーに入れる。通常は薄膜MIMキャパシタの側面にエッチングで除去された薄膜の粒子すなわちエッチング物が再付着しないようにチャンバー内の温度を200℃以上に設定する。しかし本発明ではその必要がないので、チャンバー内の温度は常温で良い。

続いてドライエッチングを行い、図5に示すような状態にする。ドライエッチングの方法としては、反応性イオンエッチング法(Reactive Ion Etching: 以下RIEと略する。)が好適に用いられる。RIEによって上部電極6となる金属薄膜、誘電体薄膜5および卑金属薄膜4を一括してエッチングする。このとき、エッチングによって形成された側面にエッチング物4'が付着する。このエッチング物4'はエッチングによって除去された卑金属薄膜4の粒子が再付着したものである。通常の薄膜MIMキャパシタではエッチング物が再付着しないように側面を傾斜面に加工する。しかし本発明はこのようなエッチング物を敢えて再付着させることを特徴とするものであるため、側面を傾斜面に加工する必要はない。なお、RIEの方法としては、ICP(Inductively Coupled Plasma)型の装置を用いて行う。

続いて図6に示すように、レジスト膜RG1を除去し、エッチング物4'を酸化処理して卑金属酸化物7を形成する。レジスト膜RG1は、薬液によって除去する方法の他、酸素プラズマに曝露してアッシング処理によって除去する方法がある。酸素プラズマによるアッシング処理では、エッチング物4'の酸化処理を同時に行うことができる。酸素プラズマによるアッシング処理は、バレル型のアッシング装置を使用し、例えば酸素=100sccm、バイアスパワー240W、圧力100Paの条件で行う。レジスト膜RG1を薬液で除去した場合には、アニールによってエッチング物4'を酸化処理する。アニールは、例えば大気中や酸素雰囲気中で600℃、30分間の条件で行う。

続いて図7に示すように、卑金属薄膜4、誘電体薄膜5上部電極6および卑金属酸化物7をレジスト膜RG2で覆い、下部電極3のパターニングを行う。パターニングの方法は前述のレジスト膜RG1の場合と同様である。続いてRIEを行い、図8に示すように、下部電極3となる金属薄膜の、レジスト膜RG2に覆われていない部分を除去する。続いて図9に示すように、レジスト膜RG2を除去して下部電極3を形成する。レジスト膜RG2を除去する方法は、前述のレジスト膜RG1の場合と同様である。

なお、エッチング物4'の酸化処理は、レジスト膜RG2を除去した後あるいはレジスト膜RG2の除去と同時に行っても良い。すなわち、レジスト膜RG1の除去は薬液で行い、その後エッチング物4'の酸化処理をせずにレジスト膜RG2を形成して下部電極3のパターニングを行う。そしてレジスト膜RG2を除去した後あるいはレジスト膜RG2の除去と同時にエッチング物4'の酸化処理を行い、卑金属酸化物7を形成する。

続いて図10に示すように、絶縁性水素バリア層8を形成する。絶縁性水素バリア層8は、既存の薄膜形成プロセスによって形成することができる。ここで、卑金属薄膜4、誘電体薄膜5および上部電極6の側面において、絶縁性水素バリア層8の厚さが、その他の部分の絶縁性水素バリア層8の厚さよりも薄く形成される。しかし、卑金属酸化物7が存在するので、絶縁性の低下を防止することができる。また、卑金属酸化物7がAl、Ti、Taの酸化物であれば水素バリア性能の低下も防止することができる。

続いて図11に示すように、絶縁体9を形成して、キャパシタ部分全体を被覆する。絶縁体9は、既存の薄膜形成プロセスによって形成することができる。続いて図12に示すように、上部電極6に達するビアホールVHおよび下部電極3に達するビアホールVH'を形成する。ビアホールVHおよびVH'はドライエッチングによって形成することができる。続いてビアホールVHおよびVH'を含む絶縁体9の表面全面に、無電解CuメッキによってCu膜を形成してシード層（図示せず）を形成する。次いで電解Cuメッキを行い、シード層上にCuを析出させる。次いで化学機械研磨（Chemical Mechanical Polishing：CMP）等によってビアホールVHおよびVH'に充填されたCu以外の余分なCuを除去し、引出導体10および10'を形成する。このようにして、図1に示す薄膜MIMキャパシタ1が得られる。

なお、本発明の薄膜MIMキャパシタの第一の実施形態の変形例として、図13に示す薄膜MIMキャパシタ11がある。図1に示す薄膜MIMキャパシタ1と異なる点は、卑金属薄膜4の代わりに卑金属酸化物薄膜14が形成されている点である。この卑金属酸化物薄膜14は、図1に示す薄膜MIMキャパシタ1の卑金属薄膜4を、エッチング物4'の酸化処理の時に同時に酸化するか、あるいは最初の薄膜形成時から卑金属酸化物薄膜を形成するなどの方法で形成される。薄膜形成時から卑金属酸化物薄膜を形成する方法では、卑金属酸化物17を形成するときに酸化処理が不要になる。

次に、本発明の薄膜MIMキャパシタに係る第二の実施形態について説明する。図14に示す薄膜MIMキャパシタ21は、下部電極24が卑金属薄膜で形成されている点が図1に示す薄膜MIMキャパシタ1と異なる。

このような薄膜MIMキャパシタ21は、次のようにして得られる。まず、第一の実施形態の製造プロセスのうち、下部電極から上部電極を形成するプロセスを、図15に示すとおりに変更する。すなわち、基板22上に、下部電極24となる卑金属薄膜、誘電体薄膜25および上部電極26となる金属薄膜を既存の薄膜プロセスによって順次形成する。

次いで図16に示すように、レジスト膜RG21を形成してパターニングを行う。パターニングの方法は前述の第一の実施形態のプロセスと同様である。続いて図17に示すように、上部電極26となる金属薄膜、誘電体薄膜25および下部電極24となる卑金属薄膜の一部をRIEによって一括してエッチング加工する。このとき、下部電極24となる卑金属薄膜の一部が除去されて生じたエッチング物24'が誘電体薄膜25および上部電極26の側面に再付着する。このエッチング物24'を酸化処理することにより、卑金属酸化物27が形成される。

以上、本発明の実施形態について説明したが、本発明は上記実施形態に限定されるものではなく、本発明の範囲内で種々の変更が可能である。

符号の説明

- 1、11、21、31 薄膜MIMキャパシタ
- 2、12、22、32 基板
- 2a、12a、22a、32a SiO₂層
- 3、13、33 下部電極
- 4 卑金属薄膜
- 4' エッチング物
- 5、15、25、35 誘電体薄膜
- 6、16、26、36 上部電極
- 7、17、27 卑金属酸化物
- 8、18、28、38 絶縁性水素バリア層
- 9、19、29、39 絶縁体
- 10、10'、20、20'、30、30'、40、40' 引出

導体

- 14 卑金属酸化物薄膜
- 24 下部電極（卑金属薄膜）

請求の範囲

1. 基板と、該基板上に形成された下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された上部電極と、を有する薄膜MIMキャパシタにおいて、

前記下部電極と前記誘電体薄膜との間に、卑金属薄膜または絶縁性の卑金属酸化物薄膜が形成されており、前記誘電体薄膜および前記上部電極の側面が、前記卑金属薄膜または前記卑金属酸化物薄膜を構成する金属と同じ金属原子を含む絶縁性の酸化物で覆われていることを特徴とする薄膜MIMキャパシタ。

2. 前記卑金属薄膜または前記卑金属酸化物薄膜を構成する金属がAl、TiまたはTaであることを特徴とする請求項1に記載の薄膜MIMキャパシタ。

3. 基板と、該基板上に形成された下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された上部電極と、を有する薄膜MIMキャパシタにおいて、前記下部電極は卑金属薄膜で形成されており、前記誘電体薄膜および前記上部電極の側面が、前記下部電極を構成する金属と同じ金属原子を含む絶縁性の酸化物で覆われていることを特徴とする薄膜MIMキャパシタ。

4. 基板と、該基板上に形成された下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された上部電極と、を有する薄膜MIMキャパシタの製造方法において、
基板上に、下部電極となる金属膜、卑金属薄膜、誘電体薄膜、および上部電極となる金属膜を順次形成するステップと、
前記卑金属薄膜、前記誘電体薄膜、および前記上部電極となる金属膜をドライエッチングによって一括して加工するとともに、前記卑金属薄膜、前記誘電体薄膜および前記上部電極の側面に前記卑金属薄膜のエッチング物を再付着させるステップと、
前記エッチング物のみ、または前記エッチング物と前記卑金属薄膜の両方、を酸化処理するステップと、
を有することを特徴とする薄膜MIMキャパシタの製造方法。

5. 基板と、該基板上に形成された下部電極と、該下部電極上に形成された誘電体層薄膜と、該誘電体薄膜上に形成された上部電極と、を有する薄膜MIMキャパシタの製造方法において、
基板上に、下部電極となる卑金属薄膜、誘電体薄膜、および上部電極となる金属膜を順次形成するステップと、

前記卑金属薄膜の一部、前記誘電体薄膜、および前記上部電極となる金属膜をドライエッチングによって一括して加工するとともに、前記誘電体薄膜および前記上部電極の側面に前記卑金属薄膜のエッチング物を再付着させるステップと、
前記エッチング物のみを酸化処理するステップと、
を有することを特徴とする薄膜MIMキャパシタの製造方法。

図面

図 1

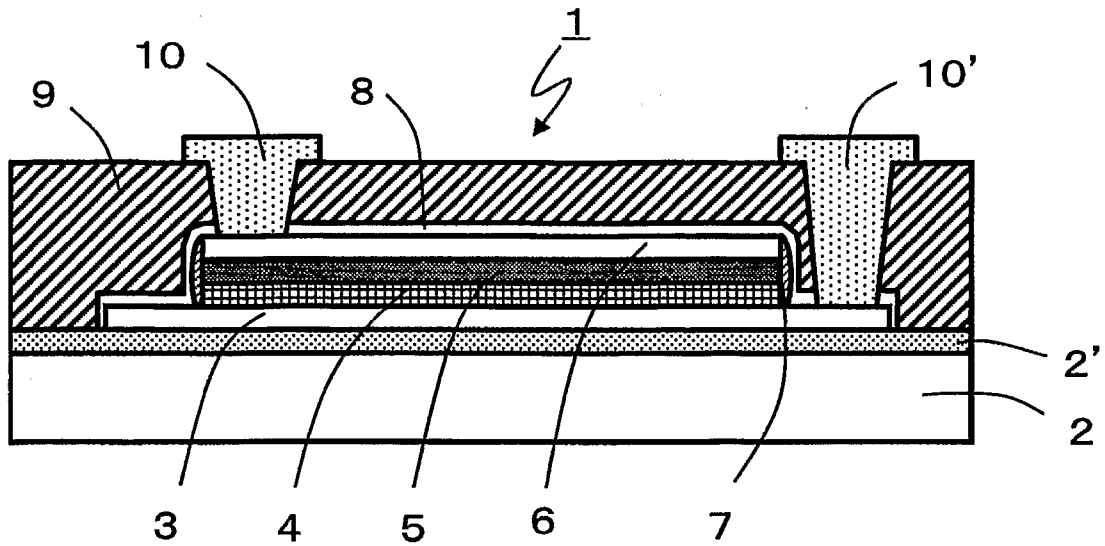


図 2



図 3

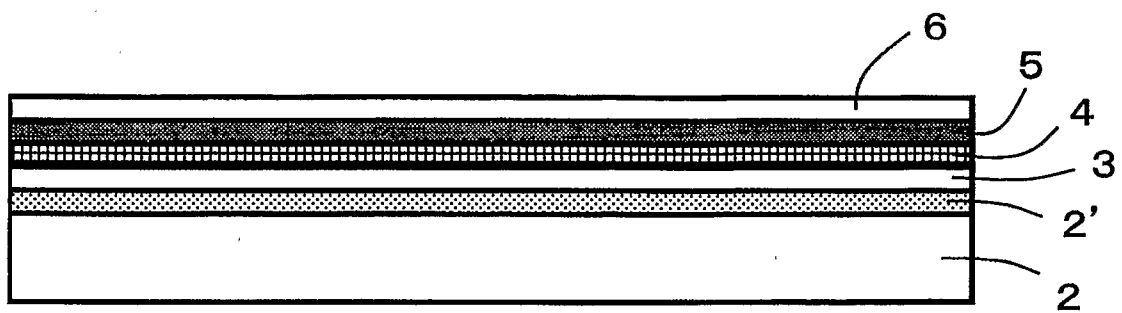


図 4

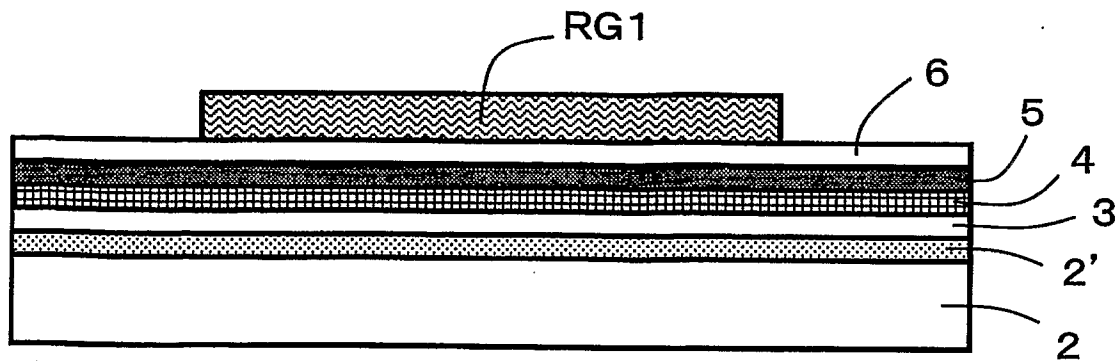


図 5

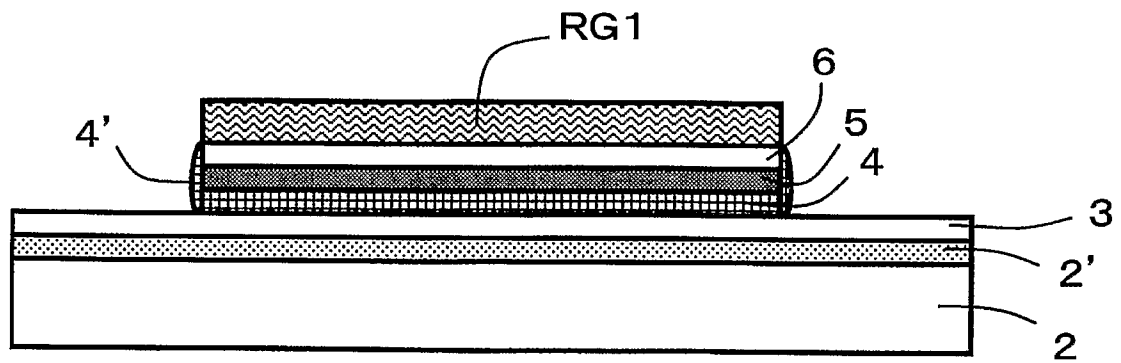


図 6

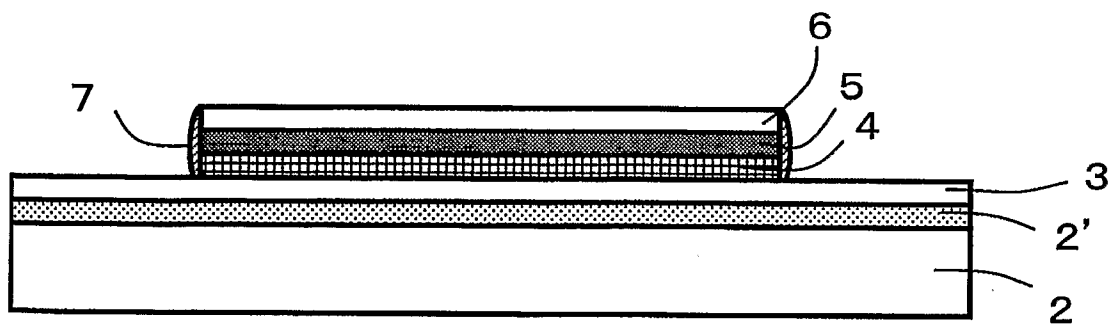


図 7

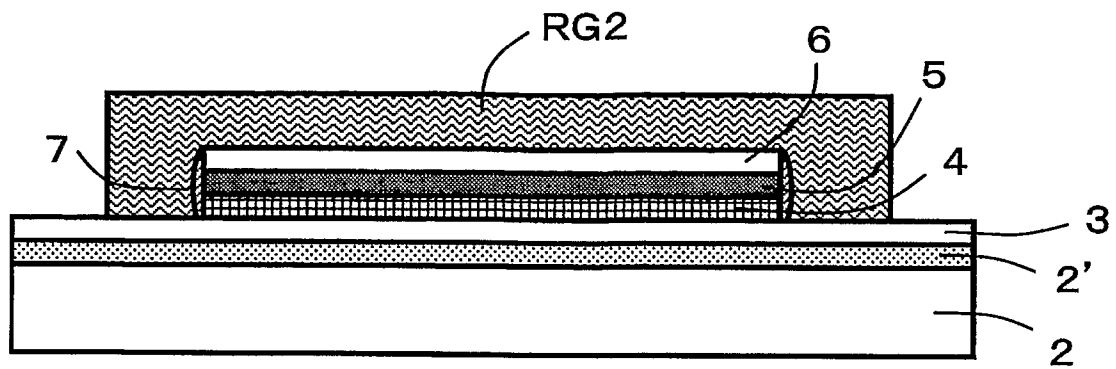


図 8

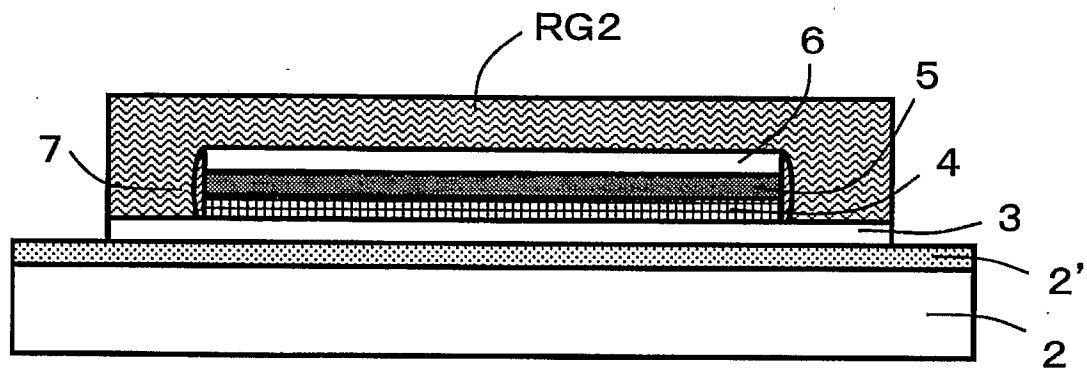


図 9

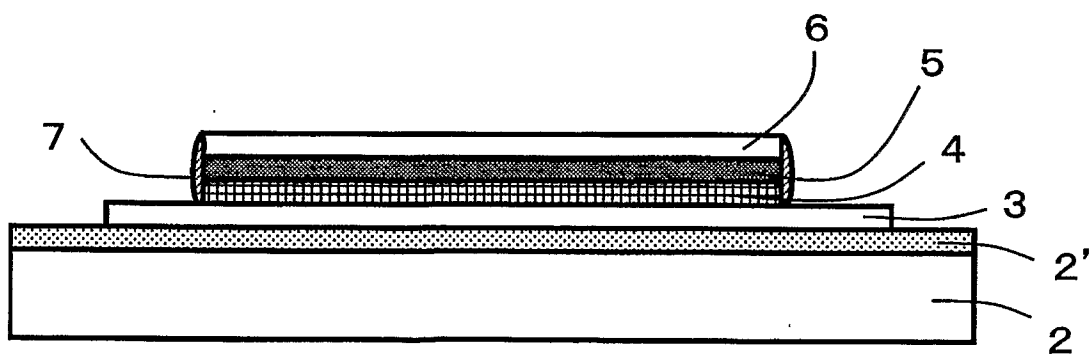


図10

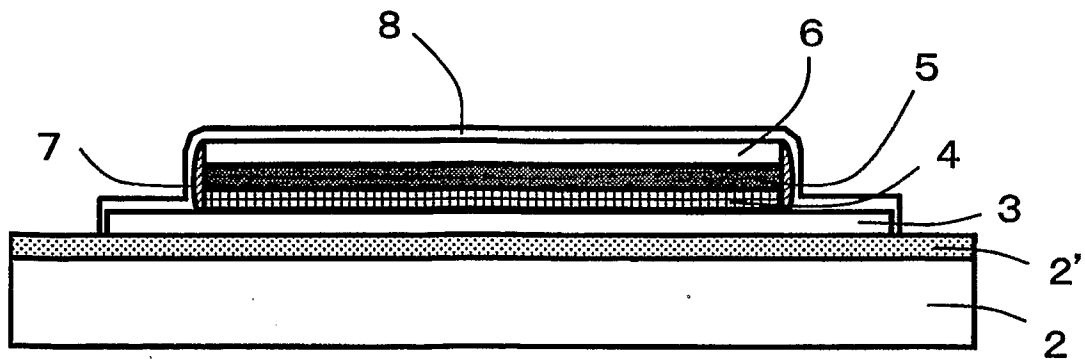


図11

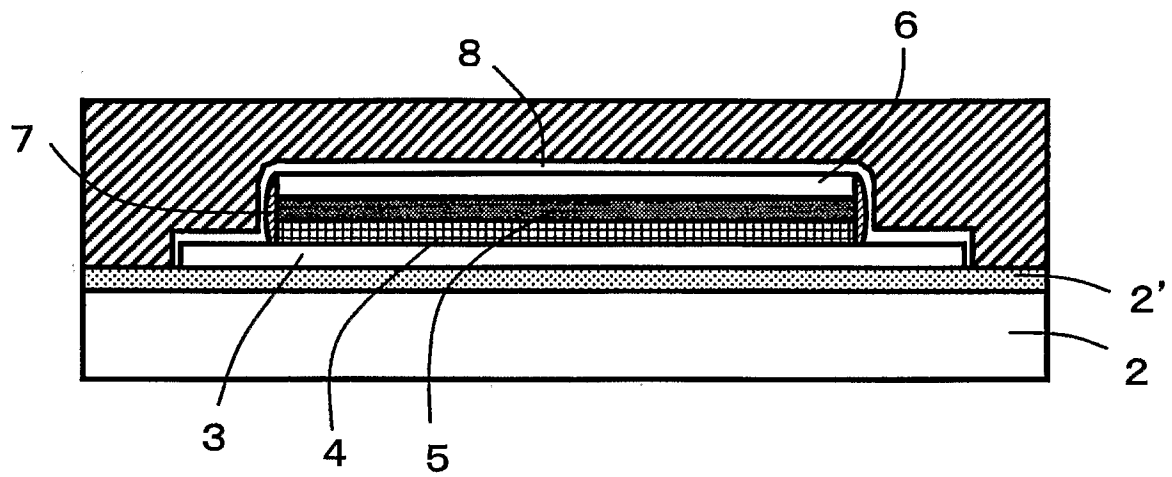


図12

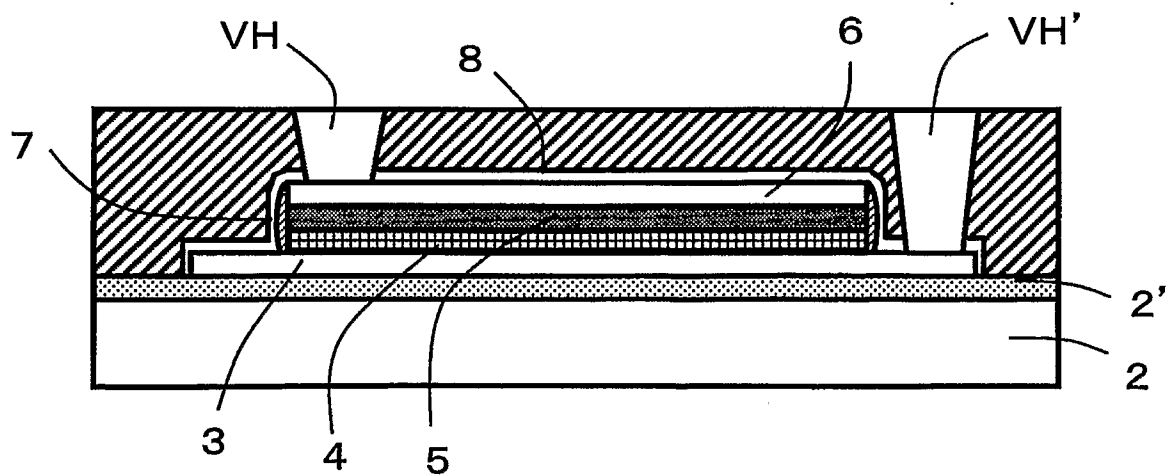


図 1 3

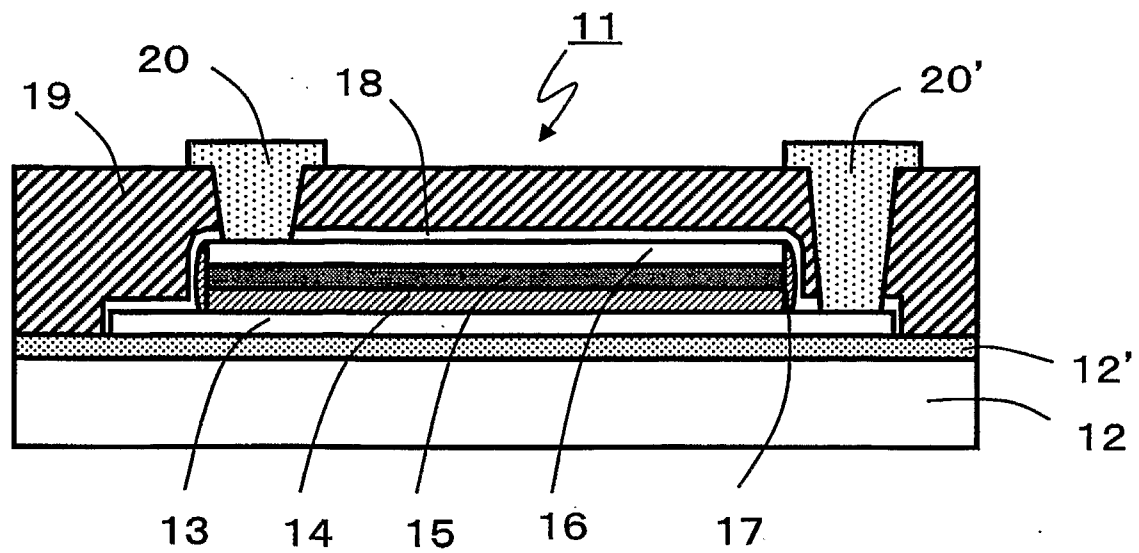


図 1 4

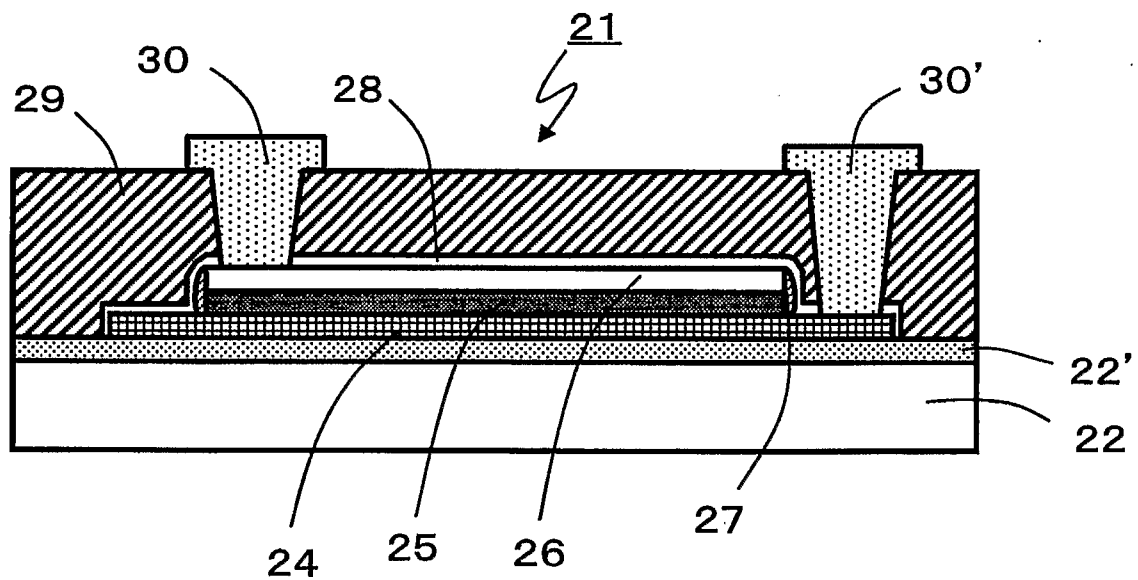


図 1 5

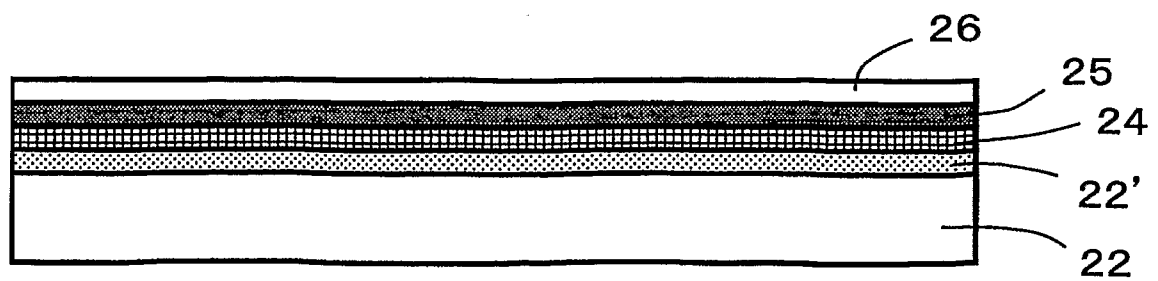


図 1 6

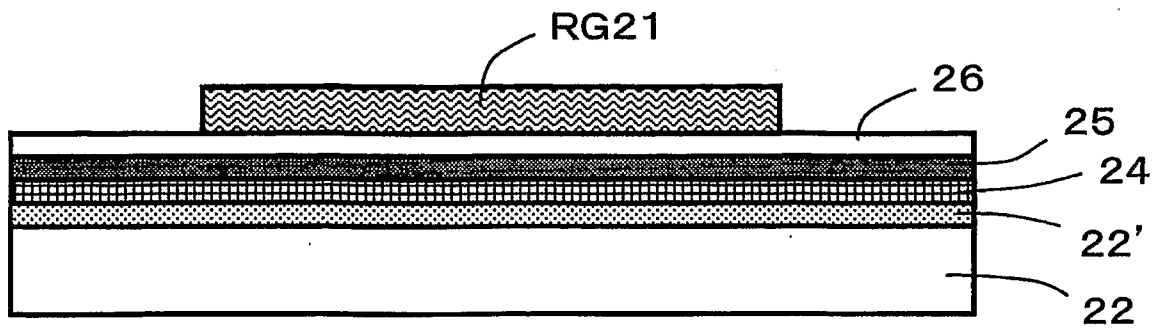


図 1 7

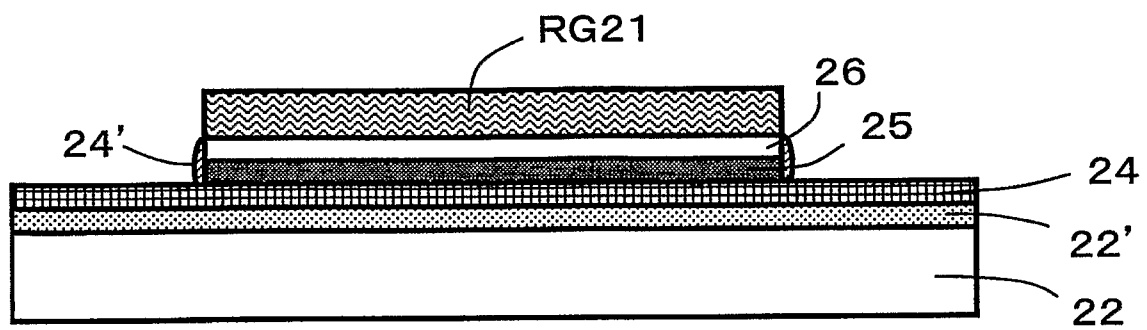
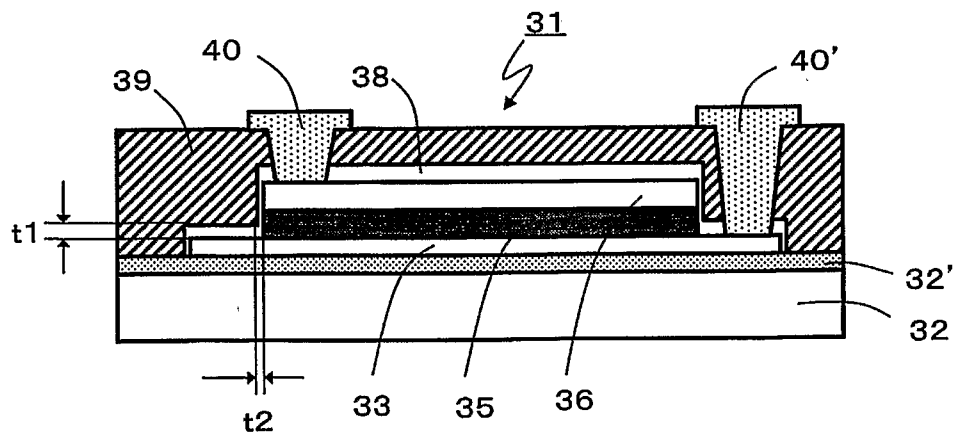


図 1 8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/068738

A. CLASSIFICATION OF SUBJECT MATTER

H01G4/33(2006.01)i, H01G4/12(2006.01)i, H01L21/822(2006.01)i, H01L27/04(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/33, H01G4/12, H01L21/822, H01L27/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2010

Kokai Jitsuyo Shinan Koho 1971-2010 Toroku Jitsuyo Shinan Koho 1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-164506 A (Toshiba Corp.), 07 June 2002 (07.06.2002), claims; paragraphs [0009] to [0022]; fig. 1 to 4 (Family: none)	1-5
Y	JP 2007-243017 A (Toshiba Corp.), 20 September 2007 (20.09.2007), paragraph [0006]; fig. 1 (Family: none)	1-5
Y	JP 2001-085626 A (Fuji Electric Co., Ltd.), 30 March 2001 (30.03.2001), claims; paragraphs [0011] to [0015]; fig. 1 to 5 (Family: none)	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search

14 January, 2010 (14.01.10)

Date of mailing of the international search report

26 January, 2010 (26.01.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/068738

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-150804 A (Bae Yeon Kim), 30 May 2000 (30.05.2000), paragraphs [0011] to [0021] & US 6358811 B1 & KR 10-2000-0034885 A	1-5
Y	JP 2002-093797 A (Samsung Electronics Co., Ltd.), 29 March 2002 (29.03.2002), paragraphs [0029] to [0035], [0042] to [0044]; fig. 1 to 3 & US 2002/0001971 A1 & US 2005/0073803 A1 & KR 10-2002-0001264 A	1-5
Y	JP 2003-115545 A (Sony Corp.), 18 April 2003 (18.04.2003), claims; paragraph [0002]; fig. 1 to 2 (Family: none)	1-5
Y	JP 2001-111007 A (Samsung Electronics Co., Ltd.), 20 April 2001 (20.04.2001), paragraphs [0105] to [0119]; fig. 15 & GB 2358287 A & GB 22092 D0 & TW 425696 B & KR 10-2001-0029442 A & CN 1292571 A	1-5
Y	JP 2002-280528 A (Toshiba Corp.), 27 September 2002 (27.09.2002), paragraphs [0067] to [0071]; fig. 39 to 43 & US 6611014 B1	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01G4/33(2006.01)i, H01G4/12(2006.01)i, H01L21/822(2006.01)i, H01L27/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01G4/33, H01G4/12, H01L21/822, H01L27/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2002-164506 A（株式会社東芝）2002.06.07, 特許請求の範囲, 段落【0009】-【0022】, 第1-4図（ファミリーなし）	1 - 5
Y	JP 2007-243017 A（株式会社東芝）2007.09.20, 段落【0006】, 第1図（ファミリーなし）	1 - 5
Y	JP 2001-085626 A（富士電機株式会社）2001.03.30, 特許請求の範囲, 段落【0011】-【0015】, 第1-5図（ファミリーなし）	1 - 5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 4 . 0 1 . 2 0 1 0

国際調査報告の発送日

2 6 . 0 1 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

桑原 清

5 R

9 3 7 5

電話番号 03-3581-1101 内線 3565

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2000-150804 A (金培淵) 2000. 05. 30, 段落【0011】 - 【0021】 & US 6358811 B1 & KR 10-2000-0034885 A	1 - 5
Y	JP 2002-093797 A (三星電子株式会社) 2002. 03. 29, 段落【0029】 - 【0035】, 【0042】 - 【0044】, 第 1-3 図 & US 2002/0001971 A1 & US 2005/0073803 A1 & KR 10-2002-0001264 A	1 - 5
Y	JP 2003-115545 A (ソニー株式会社) 2003. 04. 18, 特許請求の範囲, 段落【0002】, 第 1-2 図 (ファミリーなし)	1 - 5
Y	JP 2001-111007 A (三星電子株式会社) 2001. 04. 20, 段落【0105】 - 【0119】, 第 15 図 & GB 2358287 A & GB 22092 D0 & TW 425696 B & KR 10-2001-0029442 A & CN 1292571 A	1 - 5
Y	JP 2002-280528 A (株式会社東芝) 2002. 09. 27, 段落【0067】-【0071】, 第 39-43 図 & US 6611014 B1	1 - 5