

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年4月12日(12.04.2018)



(10) 国際公開番号

WO 2018/066320 A1

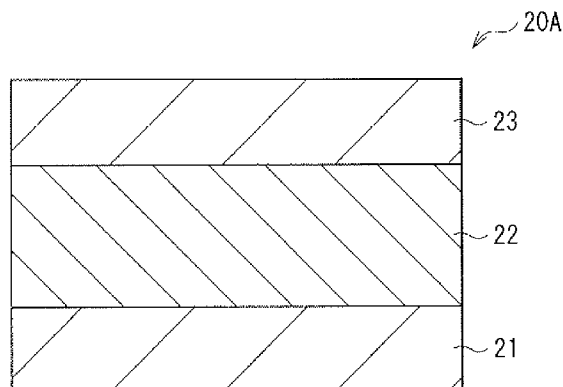
- (51) 国際特許分類:
H01L 21/8239 (2006.01) *H01L 45/00* (2006.01)
H01L 27/105 (2006.01) *H01L 49/00* (2006.01)
- (21) 国際出願番号: PCT/JP2017/032811
- (22) 国際出願日: 2017年9月12日(12.09.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-196669 2016年10月4日(04.10.2016) JP
特願 2017-008138 2017年1月20日(20.01.2017) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

- (72) 発明者: 清 宏彰(SEL, Hiroaki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 大場 和博(OHBA, Kazuhiro); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 曾根 威之(SONE, Takeyuki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 野々口 誠二(NONOGUCHI, Seiji); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 五十嵐 実(IKARASHI,

(54) Title: SWITCH ELEMENT, STORAGE DEVICE AND MEMORY SYSTEM

(54) 発明の名称: スイッチ素子および記憶装置ならびにメモリシステム



(57) Abstract: A switch element according to one embodiment of the present disclosure is provided with a first electrode, a second electrode that is arranged to face the first electrode, and a switch layer that is disposed between the first electrode and the second electrode. The switch layer contains at least one chalcogen element selected from among tellurium (Te), selenium (Se) and sulfur (S) and at least one first element selected from among phosphorus (P) and arsenic (As), while additionally containing at least one second element selected from among boron (B) and carbon (C) and/or at least one third element selected from among aluminum (Al), gallium (Ga) and indium (In).

(57) 要約: 【解決手段】本開示の一実施形態のスイッチ素子は、第1電極と、第1電極と対向配置された第2電極と、第1電極と第2電極との間に設けられたスイッチ層とを備え、スイッチ層は、テルル(Te)、セレン(Se)および硫黄(S)から選ばれる少なくとも1種のカルコゲン元素と、リン(P)およびヒ素(As)から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素(B)および炭素(C)から選ばれる少なくとも1種の第2元素と、アルミニウム(Al)、ガリウム(Ga)およびインジウム(In)から選ばれる少なくとも1種の第3元素との少なくとも一方を含む。



Minoru); 〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿 1 丁目 1 5 番 9 号 さわだビル 3 階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

スイッチ素子および記憶装置ならびにメモリシステム

技術分野

[0001] 本開示は、電極間にカルコゲナイド層を有するスイッチ素子およびこれを備えた記憶装置ならびにメモリシステムに関する。

背景技術

[0002] 近年、R e R A M (Resistance Random Access Memory)やP R A M (Phase-Change Random Access Memory) (登録商標)等の抵抗変化型メモリに代表されるデータストレージ用の不揮発性メモリの大容量化が求められている。しかし、現行のアクセストランジスタを用いた抵抗変化型メモリでは、単位セルあたりのフロア面積が大きくなる。このため、例えばN A N D型等のフラッシュメモリと比較すると、同じ設計ルールを用いて微細化しても大容量化が容易ではなかった。これに対して、交差する配線間の交点(クロスポイント)にメモリ素子を配置する、所謂クロスポイントアレイ構造を用いた場合には、単位セルあたりのフロア面積が小さくなり、大容量化を実現することが可能となる。

[0003] クロスポイント型のメモリセルには、メモリ素子のほかにセル選択用の選択素子(スイッチ素子)が設けられる。スイッチ素子としては、例えばP N ダイオードやアバランシェダイオードあるいは金属酸化物を用いて構成されたスイッチ素子が挙げられる(例えば、非特許文献1, 2参照)。また、その他に、例えばカルコゲナイド材料を用いたスイッチ素子(オボニック閾値スイッチ(O T S ; Ovonic Threshold Switch)素子)が挙げられる(例えば、特許文献1, 2および非特許文献3参照)。

先行技術文献

特許文献

[0004] 特許文献1：特開2006-86526号公報

特許文献2：特開2010-157316号公報

非特許文献

[0005] 非特許文献1：J i u n - J i a H u a n g 他，2011 IEEE IEDM11-733～736

非特許文献2：W o o t a e L e e 他，2012 IEEE VLSI Technology symposium p.37～38

非特許文献3：M y o u n g - J a e L e e 他，2012 IEEE IEDM 2.6.1～2.6.4

発明の概要

[0006] ところで、クロスポイント型のメモリセルアレイでは、大容量化を実現するために、スイッチ素子の閾値電圧の安定性が求められている。

[0007] 閾値電圧の安定性を向上させることが可能なスイッチ素子およびこれを備えた記憶装置ならびにメモリシステムを提供することが望ましい。

[0008] 本開示の一実施形態のスイッチ素子は、第1電極と、第1電極と対向配置された第2電極と、第1電極と第2電極との間に設けられたスイッチ層とを備えたものであり、スイッチ層は、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素との少なくとも一方を含む。

[0009] 本開示の一実施形態の記憶装置は、複数のメモリセルを備えたものであり、各メモリセルは、メモリ素子およびメモリ素子に直接接続された上記本開示の一実施形態のスイッチ素子を含む。

[0010] 本開示の一実施形態のメモリシステムは、プロセッサを含むホストコンピュータと、複数のメモリセルを含むメモリセルアレイによって構成されたメモリと、ホストコンピュータからのコマンドに従ってメモリに対してリクエスト制御を行うメモリコントローラとを備えたものであり、複数のメモリセ

ルは、それぞれ、メモリ素子およびメモリ素子に直接接続された上記本開示の一実施形態のスイッチ素子を含む。

[0011] 本開示の一実施形態のスイッチ素子および一実施形態の記憶装置ならびに一実施形態のメモリシステムでは、スイッチ層を、テルル (Te)、セレン (Se) および硫黄 (S) から選ばれる少なくとも1種のカルコゲン元素と、リン (P) およびヒ素 (As) から選ばれる少なくとも1種の第1元素と、ホウ素 (B) および炭素 (C) から選ばれる少なくとも1種の第2元素ならびにアルミニウム (Al)、ガリウム (Ga) およびインジウム (In) から選ばれる少なくとも1種の第3元素の少なくとも一方の元素とを含む構成とするようにした。これにより、スイッチ層を構成するアモルファス構造が安定化し、閾値電圧の変動を抑制することが可能となる。

[0012] 本開示の一実施形態のスイッチ素子および一実施形態の記憶装置ならびに一実施形態のメモリシステムによれば、上記元素を用いてスイッチ層を形成するようにしたので、スイッチ層を構成するアモルファス構造が安定化する。よって閾値電圧の安定性を向上させることが可能となる。

[0013] なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれの効果であってもよい。

図面の簡単な説明

[0014] [図1]本開示の第1の実施の形態に係るスイッチ素子の構成の一例を表す断面図である。

[図2]本開示の第1の実施の形態に係るスイッチ素子の構成の他の例を表す断面図である。

[図3]本開示の第1の実施の形態に係るスイッチ素子の構成の他の例を表す断面図である。

[図4]本開示の第1の実施の形態に係るスイッチ素子の構成の他の例を表す断面図である。

[図5]本開示の第1の実施の形態に係るメモリセルアレイの概略構成の一例を表す図である。

[図6]図5に示したメモリセルの構成の一例を表す断面図である。

[図7]図5に示したメモリセルの構成の他の例を表す断面図である。

[図8]図5に示したメモリセルの構成の他の例を表す断面図である。

[図9]図1に示したスイッチ素子におけるI-V特性の一例を表す図である。

[図10]図1に示したメモリ素子におけるI-V特性の一例を表す図である。

[図11]図5に示したメモリセルにおけるI-V特性の一例を表す図である。

[図12]図5に示したメモリセルにおけるI-V特性の一例を表す図である。

[図13]一般的なメモリセルアレイにおけるI-V特性の一例を重ねて表す図である。

[図14]本開示の第2の実施の形態に係るスイッチ素子の構成の一例を表す断面図である。

[図15]ドリフトを説明するインターバル時間と閾値電圧との関係を表す特性図である。

[図16]本開示の第3の実施の形態に係るスイッチ素子の構成の一例を表す断面図である。

[図17]本開示の変形例1におけるメモリセルアレイの概略構成を表す図である。

[図18]本開示の変形例2におけるメモリセルアレイの概略構成の一例を表す図である。

[図19]本開示の変形例2におけるメモリセルアレイの概略構成の他の例を表す図である。

[図20]本開示の変形例2におけるメモリセルアレイの概略構成の他の例を表す図である。

[図21]本開示の変形例2におけるメモリセルアレイの概略構成の他の例を表す図である。

[図22]本開示のメモリシステムを備えたデータ記憶システムの構成を表すブロック図である。

[図23]実験1における各サイクル後の閾値電圧の変化を表す特性図である。

[図24]実験 1 におけるサイクル数と閾値電圧との関係を表す特性図である。

[図25]実験 2 におけるサイクル数と閾値電圧との関係を表す特性図である。

発明を実施するための形態

[0015] 以下、本開示における実施の形態について、図面を参照して詳細に説明する。以下の説明は本開示の一具体例であって、本開示は以下の態様に限定されるものではない。また、本開示は、各図に示す各構成要素の配置や寸法、寸法比等についても、それらに限定されるものではない。なお、説明する順序は、下記の通りである。

1. 第 1 の実施の形態

(スイッチ層が、カルコゲン元素と、P および As のうちの少なくとも 1 種の元素と、B および C のうちの少なくとも 1 種の元素とを含む例)

1-1. スイッチ素子の構成

1-2. メモリセルアレイの構成

1-3. 作用・効果

2. 第 2 の実施の形態

(スイッチ層が、カルコゲン元素と、P および As のうちの少なくとも 1 種の元素と、Al、Ga、In のうちの少なくとも 1 種の元素とを含む例)

2-1. スイッチ素子の構成

2-2. 作用・効果

3. 第 3 の実施の形態

(スイッチ層が、カルコゲン元素と、P および As のうちの少なくとも 1 種の元素と、B および C のうちの少なくとも 1 種の元素と、Al、Ga、In のうちの少なくとも 1 種の元素とを含む例)

3-1. スイッチ素子の構成

3-2. 作用・効果

4. 変形例

4-1. 変形例 1 (平面構造を有するメモリセルアレイの他の例)

4-2. 変形例 2 (3次元構造を有するメモリセルアレイの例)

5. 適用例（データ記憶システム）

6. 実施例

[0016] <1. 第1の実施の形態>

(1-1. スイッチ素子の構成)

図1は、本開示の第1の実施の形態に係るスイッチ素子（スイッチ素子20A）の断面構成の一例を表したものである。このスイッチ素子20Aは、例えば、図5に示した、所謂クロスポイントアレイ構造を有するメモリセルアレイ1において複数配設されたうちの任意の記憶素子（メモリ素子30；図5）を選択的に動作させるためのものである。スイッチ素子20A（スイッチ素子20；図5）は、メモリ素子30（具体的にはメモリ層31）に直列に接続されており、下部電極21（第1電極）、スイッチ層22および上部電極23（第2電極）をこの順に有するものである。

[0017] 下部電極21は、半導体プロセスに用いられる配線材料、例えば、タングステン（W）、窒化タングステン（WN）、窒化チタン（TiN）、炭素（C）、銅（Cu）、アルミニウム（Al）、モリブデン（Mo）、タンタル（Ta）、窒化タンタル（Ta₂N₅）およびシリサイド等により構成されている。なお、下部電極21とスイッチ層22との間には、W、WN、TiN、TiW、Ta₂N₅、炭素（C）等からなる、例えば1nm～30nmの単層膜あるいは積層膜を形成するようにしてもよい。これにより、下部電極21とスイッチ層22との間に良好な界面が形成される。

[0018] スイッチ層22は、印加電圧を所定の閾値電圧（スイッチング閾値電圧）以上に上げることにより低抵抗状態に変化し、印加電圧を上記の閾値電圧（スイッチング閾値電圧）より低い電圧に下げることにより高抵抗状態に変化するものである。即ち、スイッチ層22は負性微分抵抗特性を有するものであり、スイッチ素子20Aに印加される電圧が所定の閾値電圧（スイッチング閾値電圧）を超えたときに、電流を数桁倍流すようになるものである。また、スイッチ層22は、図示しない電源回路（パルス印加手段）から下部電極21および上部電極23を介した電圧パルスあるいは電流パルスの印加に

よらず、スイッチ層 22 を構成するアモルファス構造が安定して維持されるものである。なお、スイッチ層 22 は、電圧印加によるイオンの移動によって形成される伝導パスが印加電圧消去後にも維持される等のメモリ動作をしない。

[0019] スイッチ層 22 は、周期律表第 16 族の元素、具体的には、テルル (Te)、セレン (Se) および硫黄 (S) から選ばれる少なくとも 1 種のカルコゲン元素を含んで構成されている。OTS (Ovonic Threshold Switch) 現象を有するスイッチ素子 20 では、スイッチングのための電圧バイアスを印加してもスイッチ層 22 を構成するアモルファス構造が安定して維持されることが望ましく、アモルファス構造が安定であるほど、安定してOTS現象を生じさせることができる。本実施の形態のスイッチ層 22 は、上記カルコゲン元素の他に、リン (P) およびヒ素 (As) から選ばれる少なくとも 1 種の元素 (第 1 元素) を含んで構成されている。更に、スイッチ層 22 は、ホウ素 (B) および炭素 (C) から選ばれる少なくとも 1 種の元素 (第 2 元素) を含んで構成されている。

[0020] 第 1 元素であるリン (P) およびヒ素 (As) は、カルコゲン元素と結合しやすい。従って、スイッチ層 22 の構成元素としてリン (P) およびヒ素 (As) の少なくとも一方を添加することで、スイッチ層 22 内のカルコゲン元素はリン (P) およびヒ素 (As) と互いに結合して、アモルファス構造を安定化させる。

[0021] 比較的原子半径の大きな元素に比較的原子半径の小さな元素が添加されると、構成元素の原子半径の差が大きくなり、結晶構造を形成することが容易ではなくなり、アモルファス構造が安定化しやすくなる。よって、スイッチ層 22 のように、原子半径の比較的大きな Te 等のカルコゲン元素を含む層内に比較的原子半径の小さなホウ素 (B) 等の元素が添加されている場合には、層内には原子半径の異なる複数の元素が存在することとなり、アモルファス構造が安定化する。

[0022] ホウ素 (B) は、半金属のなかでも単体でも導電性が低いので、スイッチ

層 2 2 内にホウ素 (B) が含まれることにより、スイッチ層 2 2 の抵抗値が高くなる。また、ホウ素 (B) は、カルコゲン元素と比較して原子半径が小さいので、スイッチ層 2 2 内にホウ素 (B) が含まれることにより、スイッチ層 2 2 のアモルファス構造が安定化し、OTS 現象が安定して発現する。

[0023] 炭素 (C) は、グラファイト等で見られる sp^2 軌道をとる構造以外では、スイッチ層 2 2 を高抵抗化することができる。また、炭素 (C) は、カルコゲン元素と比較してイオン半径が小さいので、スイッチ層 2 2 のアモルファス構造が安定化し、OTS 現象が安定して発現する。

[0024] スwitch層 2 2 は、カルコゲン元素と、リン (P) およびヒ素 (As) から選ばれる少なくとも 1 種の第 1 元素と、ホウ素 (B) および炭素 (C) から選ばれる少なくとも 1 種の第 2 元素とを以下の範囲で含むことが好ましい。カルコゲン元素は、20 原子%以上 70 原子%以下の範囲で含むことが好ましい。第 1 元素は、3 原子%以上 40 原子%以下の範囲で含むことが好ましい。第 2 元素は、3 原子%以上 50 原子%以下の範囲で含むことが好ましい。

[0025] スwitch層 2 2 は、上記元素のほかに、さらに窒素 (N) および酸素 (O) のうちの少なくとも 1 種を含んでいてもよい。更に、スイッチ層は、ケイ素 (Si) およびゲルマニウム (Ge) のうちの少なくとも 1 種を含んでいてもよい。なお、スイッチ層 2 2 が窒素 (N) や酸素 (O) を含む場合には、スイッチ層 2 2 は、窒素 (N) および酸素 (O) を除いた組成比の合計を 100 原子%として第 1 元素および第 2 元素を上記範囲で含むことが好ましい。

[0026] 窒素 (N) は、ホウ素 (B)、炭素 (C)、またはケイ素 (Si) 等と結合しやすい。そのため、スイッチ層 2 2 内に、窒素 (N) と、ホウ素 (B)、炭素 (C) またはケイ素 (Si) とがスイッチ層 2 2 に含まれることにより、スイッチ層 2 2 の抵抗値が高くなる。例えば、窒素 (N) とホウ素 (B) とが結合した $a-BN$ のバンドギャップは、アモルファス状態でも 5 以上となっている。このように、スイッチ層 2 2 内に、窒素 (N) が含まれてい

る場合には、スイッチ層22内に窒素(N)が含まれていない場合と比べて、スイッチ層22の抵抗値が大きいので、リーク電流が抑制される。また、窒素(N)、ホウ素(B)、炭素(C)、ケイ素(Si)との結合物がスイッチ層22内に分散することにより、アモルファス構造が安定化する。

[0027] スwitch層22は、BAsTe、BAsTeN、BAsTeO、BCAsTe、BCAsTeN、BCAsTeO、BPAsTe、BPAsTeN、BPAsTeO、BCPAsTe、BCPAsTeN、BCPAsTeO、BAsSe、BAsSeN、BAsSeO、BCAsSe、BCAsSeN、BCAsSeO、BPAsSe、BPAsSeN、BPAsSeO、BCPAsSe、BCPAsSeN、BCPAsSeOのうちのいずれかの元素構成により形成されていることが好ましい。

[0028] なお、スイッチ層22は、本開示の効果を損なわない範囲でこれら以外の元素を含んでいてもかまわない。

[0029] 上部電極23は、下部電極21と同様に公知の半導体配線材料を用いることができるが、ポストアニールを経てもスイッチ層22と反応しない安定な材料が好ましい。

[0030] 本実施の形態のスイッチ素子20Aは、初期状態ではその抵抗値は高く（高抵抗状態（オフ状態））、電圧を印加すると、ある電圧（スイッチング閾値電圧）において低く（低抵抗状態（オン状態））なるスイッチ特性を有する。また、スイッチ素子20Aは、印加電圧をスイッチング閾値電圧より下げる、あるいは、電圧の印加を停止すると高抵抗状態に戻るものであり、オン状態が維持されない。即ち、スイッチ素子20Aは、図示しない電源回路（パルス印加手段）から下部電極21および上部電極23を介して電圧パルスあるいは電流パルスの印加によって、スイッチ層22の相変化（非晶質相（アモルファス相）と結晶相）を生じることによるメモリ動作がないものである。

[0031] 本実施の形態のスイッチ素子20は、上記スイッチ素子20Aの構成の他に、以下の構成をとることができる。

[0032] 図2に示したスイッチ素子20Bは、下部電極21とスイッチ層22との間に、高抵抗層24を設けたものである。高抵抗層24は、例えば、スイッチ層22よりも絶縁性が高く、例えば、金属元素あるいは非金属元素の酸化物や窒化物、またはこれらの混合物を含んで構成されている。なお、図2では、高抵抗層24を下部電極21側に設けた例を示したが、これに限らず、上部電極23側に設けられていてもかまわない。また、高抵抗層24は、スイッチ層22を挟んで、下部電極21側および上部電極23側の両方に設けられていてもかまわない。更に、スイッチ層22および高抵抗層24をそれぞれ複数組積層した多層構造としてもよい。

[0033] 図3に示したスイッチ素子20Cは、スイッチ層22を、上記元素を含んで構成されると共に、互いに組成の異なる第1層22Aと第2層22Bとの積層構造として形成したものである。なお、図3では、2層構造としたが、3層以上が積層されていてもかまわない。

[0034] 図4に示したスイッチ素子20Dは、スイッチ層22を、上記元素を含む第1層22Aと、上記元素以外の元素も含んで構成された第3層22Cとの積層構造として形成したものである。なお、第1層22Aと第3層22Cとの積層順は、特に問わず、第3層22Cが上部電極23側に設けられていてもかまわない。また、第3層22Cは、上記元素以外の元素を含み、互いに組成の異なる複数の層から構成されていてもよい。第1層22Aも、上記元素を含み、互いに組成の異なる複数の層から構成されていてもよい。更に、第1層22Aおよび第3層22Cを、それぞれ複数の層を用いて構成する場合には、これらが交互に積層された構造としてもよい。

[0035] (1-2. メモリセルアレイの構成)

図5は、メモリセルアレイ1の構成の一例を斜視的に表したものである。メモリセルアレイ1は、本開示の「記憶装置」の一具体例に相当する。メモリセルアレイ1は、所謂クロスポイントアレイ構造を備えており、例えば、図5に示したように、各ワード線WLと各ビット線BLとが互に対向する位置(クロスポイント)に1つずつ、メモリセル10を備えている。つまり

、メモリセルアレイ 1 は、複数のワード線WLと、複数のビット線BLと、クロスポイントごとに1つずつ配置された複数のメモリセル10とを備えている。このように、本実施の形態のメモリセルアレイ 1 では、複数のメモリセル10を平面（2次元，XY平面方向）に配置した構成とすることができる。

[0036] 各ワード線WLは、互いに共通の方向に延在している。各ビット線BLは、ワード線WLの延在方向とは異なる方向（例えば、ワード線WLの延在方向と直交する方向）であって、かつ互いに共通の方向に延在している。なお、複数のワード線WLは、1または複数の層内に配置されており、例えば、図18に示したように、複数の階層に分かれて配置されていてもよい。複数のビット線BLは、1または複数の層内に配置されており、ワード線WLと同様に、例えば、図18に示したように、複数の階層に分かれて配置されていてもよい。

[0037] メモリセルアレイ 1 は、基板上に2次元配置された複数のメモリセル10を備えている。基板は、例えば、各ワード線WLおよび各ビット線BLと電氣的に接続された配線群や、その配線群と外部回路とを連結するための回路等を有している。メモリセル10は、メモリ素子30と、メモリ素子30に直接接続されたスイッチ素子20とを含んで構成されている。具体的には、メモリ素子30を構成するメモリ層31と、スイッチ素子20を構成するスイッチ層22とが、中間電極41を介して積層された構成を有する。スイッチ素子20は、本開示の「スイッチ素子」の一具体例に相当する。メモリ素子30、本開示の「メモリ素子」の一具体例に相当する。

[0038] メモリ素子30は、例えば、ビット線BL寄りに配置され、スイッチ素子20が、例えば、ワード線WL寄りに配置されている。なお、メモリ素子30がワード線WL寄りに配置され、スイッチ素子20がビット線BL寄りに配置されていてもよい。また、ある層内において、メモリ素子30がビット線BL寄りに配置され、スイッチ素子20がワード線WL寄りに配置されている場合に、その層に隣接する層内において、メモリ素子30がワード線W

L 寄りに配置され、スイッチ素子 20 がビット線 B L 寄りに配置されていてもよい。また、各層において、メモリ素子 30 がスイッチ素子 20 上に形成されていてもよいし、その逆に、スイッチ素子 20 がメモリ素子 30 上に形成されていてもよい。

[0039] (メモリ素子)

図 6 は、メモリセルアレイ 1 におけるメモリセル 10 の断面構成の一例を表したものである。メモリ素子 30 は、下部電極と、下部電極に対向配置された上部電極 32 と、下部電極および上部電極 32 の間に設けられたメモリ層 31 とを有している。メモリ層 31 は、例えば、下部電極側から抵抗変化層 31 B およびイオン源層 31 A が積層された積層構造を有する。なお、本実施の形態では、メモリ素子 30 を構成するメモリ層 31 と、スイッチ素子 20 を構成するスイッチ層 22 との間に設けられている中間電極 41 が、上記メモリ素子 30 の下部電極を兼ねている。

[0040] イオン源層 31 A は、電界の印加によって抵抗変化層 31 B 内に伝導パスを形成する可動元素を含んでいる。この可動元素は、例えば、遷移金属元素、アルミニウム (Al)、銅 (Cu) またはカルコゲン元素である。カルコゲン元素としては、例えば、テルル (Te)、セレン (Se)、または硫黄 (S) が挙げられる。遷移金属元素としては、周期律表第 4 族～第 6 族の元素であり、例えば、チタン (Ti)、ジルコニウム (Zr)、ハフニウム (Hf)、バナジウム (V)、ニオブ (Nb)、タンタル (Ta)、クロム (Cr)、モリブデン (Mo) またはタングステン (W) 等が挙げられる。イオン源層 31 A は、上記可動元素を 1 種あるいは 2 種以上含んで構成されている。また、イオン源層 31 A は、酸素 (O)、窒素 (N)、上記可動元素以外の元素 (例えば、マンガン (Mn)、コバルト (Co)、鉄 (Fe)、ニッケル (Ni)、または白金 (Pt)) またはケイ素 (Si) 等を含んでもかまわない。

[0041] 抵抗変化層 31 B は、例えば、金属元素もしくは非金属元素の酸化物、または、金属元素もしくは非金属元素の窒化物によって構成されており、中間

電極 4 1 および上部電極 3 2 の間に所定の電圧を印加した場合に抵抗変化層 3 1 B の抵抗値が変化するものである。例えば、中間電極 4 1 および上部電極 3 2 の間に電圧が印加されると、イオン源層 3 1 A に含まれる遷移金属元素が抵抗変化層 3 1 B 内に移動して伝導パスが形成され、これにより抵抗変化層 3 1 B が低抵抗化する。また、抵抗変化層 3 1 B 内で酸素欠陥や窒素欠陥等の構造欠陥が生じて伝導パスが形成され、抵抗変化層 3 1 B が低抵抗化する。また、抵抗変化層 3 1 B が低抵抗化するときに印加される電圧の向きとは逆方向の電圧が印加されることによって、伝導パスが切断されるか、または導電性が変化し、抵抗変化層は高抵抗化する。

[0042] なお、抵抗変化層 3 1 B に含まれる金属元素および非金属元素は、必ずしも全てが酸化物の状態でなくてもよく、一部が酸化されている状態であってもよい。また、抵抗変化層 3 1 B の初期抵抗値は、例えば数 $M\Omega$ から数百 $G\Omega$ 程度の素子抵抗が実現できればよく、素子の大きさやイオン源層の抵抗値によってもその最適値が変化するが、その膜厚は例えば $1\text{ nm} \sim 10\text{ nm}$ 程度が好ましい。

[0043] (スイッチ素子)

スイッチ素子 2 0 は、例えば、下部電極 2 1 と上部電極との間にスイッチ層 2 2 が設けられたものであり、上記図 1 ～図 4 に示したスイッチ素子 2 0 A, 2 0 B, 2 0 C, 2 0 D のいずれかの構成を有するものである。この他、後述するスイッチ素子 5 0, 6 0 の構成も適用できる。本実施の形態では、メモリ素子 3 0 を構成するメモリ層 3 1 と、スイッチ素子 2 0 を構成するスイッチ層 2 2 との間に設けられている中間電極 4 1 が、上記上部電極を兼ねている。また、下部電極 2 1 は、ビット線 B L を兼ねていてもよいし、ビット線 B L とは別体で設けられていてもよい。下部電極 2 1 がビット線 B L とは別体で設けられている場合には、下部電極 2 1 は、ビット線 B L と電氣的に接続されている。なお、スイッチ素子 2 0 がワード線 W L 寄りに設けられている場合には、下部電極 2 1 は、ワード線 W L を兼ねていてもよいし、ワード線 W L とは別体で設けられていてもよい。ここで、下部電極 2 1 がワ

ード線WLとは別体で設けられている場合には、下部電極21は、ワード線WLと電氣的に接続されている。

[0044] 中間電極41は、スイッチ素子20の電極（例えば、上部電極23）を兼ねていてもよいし、スイッチ素子20の電極とは別体で設けられていてもよい。メモリ素子30の上部電極32は、ワード線WLまたはビット線BLを兼ねていてもよいし、ワード線WLおよびビット線BLとは別体で設けられていてもよい。上部電極32がワード線WLおよびビット線BLとは別体で設けられている場合には、上部電極32は、ワード線WLまたはビット線BLと電氣的に接続されている。上部電極32は、半導体プロセスに用いられる配線材料によって構成されている。上部電極32は、例えば、タングステン（W）、窒化タングステン（WN）、窒化チタン（TiN）、炭素（C）、銅（Cu）、アルミニウム（Al）、モリブデン（Mo）、タンタル（Ta）、窒化タンタル（Ta₂N₅）、チタンタングステン（TiW）、またはシリサイド等により構成されている。

[0045] 中間電極41は、例えば、電界の印加によってスイッチ層22およびイオン源層31Aに含まれるカルコゲン元素が拡散することを防ぐ材料によって構成されていることが好ましい。これは、例えば、イオン源層31Aにはメモリ動作し書き込み状態を保持させる元素として遷移金属元素が含まれているが、遷移金属元素が電界の印加によってスイッチ層22に拡散するとスイッチ特性が劣化する虞があるためである。従って、中間電極41は、遷移金属元素の拡散およびイオン伝導を防止するバリア性を有するバリア材料を含んで構成されていることが好ましい。バリア材料としては、例えば、タングステン（W）、窒化タングステン（WN）、窒化チタン（TiN）、炭素（C）、モリブデン（Mo）、タンタル（Ta）、窒化タンタル（Ta₂N₅）、チタンタングステン（TiW）、またはシリサイド等が挙げられる。中間電極41は、上記材料1種または複数を用いた単層膜あるいは積層膜として形成される。

[0046] また、メモリセル10は、図6に示した構成以外に以下の構成をとること

ができる。

[0047] 図7に示したメモリセル10では、メモリ素子30は、イオン源層31Aと上部電極32との間に抵抗変化層31Bが設けられた構成を有する。図8に示したメモリセル10では、中間電極41が省略され、スイッチ層22およびイオン源層31Aが、抵抗変化層31Bを間に積層された構成を有する。なお、図6～図8に示したメモリセル10では、スイッチ素子20は、図1に示したスイッチ素子20Aの構成を例に示したが、これに限らず、図2～図4に示したスイッチ素子20B、20C、20Dのいずれの構成であってもよい。また、後述するスイッチ素子50、60の構成であってもよい。更に、スイッチ素子20はメモリ素子30、例えば交互に、複数積層された構成としてもよい。

[0048] また、本実施の形態のメモリセルアレイ1では、メモリ素子30は、例えば、ヒューズやアンチヒューズを用いた一度だけ書き込みが可能なOTP (One Time Programmable) メモリ、単極性の相変化メモリである、例えばPCRAM、あるいは磁気抵抗変化素子を用いた磁気メモリ等、いずれのメモリ形態を採ることが可能である。

[0049] (1-3. 作用・効果)

前述したように、クロスポイント型のメモリセルアレイでは、クロスポイントの数を増やすことにより、大容量化を実現することができる。しかし、クロスポイント毎に配置されるスイッチ素子の閾値電圧のバラつきが大きいと、メモリ素子とスイッチ素子とを組み合わせたメモリセルにおいて抵抗変化が生じる電圧のバラつきが大きくなり、メモリセルの高抵抗状態と低抵抗状態の読み出し電圧の範囲（読み出しマージン）が小さくなる。

[0050] また、書き換え可能なメモリでは、繰り返し寿命の長さが求められている。このため、メモリを構成するスイッチ素子にもより多くの繰り返し動作回数に対する安定性が求められるが、一般に、スイッチ素子は、繰り返し動作させることによって特性が劣化していく。この特性の劣化は、閾値電圧を減少あるいは増加させ、メモリを構成する複数のスイッチ素子間の閾値電圧の

バラつきを生じさせる。この繰り返し動作によるスイッチ素子毎の閾値電圧のバラつきは、上記のように読み出しマージンを減少させ、クロスポイント毎にスイッチ素子を有するクロスポイント型のメモリセルアレイの動作を困難にする。このことから、クロスポイント型のメモリセルアレイの大容量化を実現するためには、スイッチ素子の繰り返し動作における閾値電圧の安定性が求められている。

[0051] (メモリセルの I-V 特性)

図 9～図 12 は、メモリセル 10 の書き込み時（例えば、順バイアス）および消去時（例えば、逆バイアス）における印加電圧と、電極に流れる電流値との関係を表したものである。実線は電圧印加時における I-V 特性を、点線は印加電圧を減少方向に掃引した際の I-V 特性を表している。

[0052] 図 9 は、スイッチ素子 20 の I-V 特性を表したものである。スイッチ素子 20 に順バイアス（ここでは、書き込み電圧）が印加されると、スイッチ素子 20 では、印加電圧の増加に伴って電流が上昇し、ある閾値電圧（スイッチング閾値電圧）を超えると O-T-S 動作により急激に電流が増大、あるいは抵抗が低くなり、オン状態となる。この後、印加電圧を減少させていくと、スイッチ素子 20 の電極に流れる電流値は徐々に減少する。例えば、スイッチ素子 20 を構成する材料および形成条件にもよるが、増加時とほぼ同等の閾値電圧で急激に抵抗が上昇してオフ状態となる。なお、図 9 中の H1 がスイッチ素子 20 の選択比である。

[0053] 図 10 は、メモリ素子 30 の I-V 特性を表したものである。図 10 からわかるように、メモリ素子 30 では、印加電圧の増加に伴って電流値が上昇し、ある閾値電圧においてメモリ層 31 の抵抗変化層における伝導パスの形成による書き込み動作が行われ、メモリ層 31 が低抵抗状態へと変化して電流が増大する。即ち、メモリ素子 30 は、書き込み電圧の印加によって低抵抗状態となり、この低抵抗状態は印加電圧停止後も維持される。

[0054] 図 11 は、メモリセル 10 の I-V 特性を表したものである。メモリセル 10 の書き込み電圧の印加開始および停止における電流値のスイッチング挙動

は、スイッチ素子20およびメモリ素子30のI-V曲線A1, B1を合わせた図11のI-V曲線C1となる。このようなメモリセル10では、例えば、 $V/2$ バイアス方式において、メモリセル10の読み出し電圧(V_{read})がI-V曲線C1上の、2か所の急峻な抵抗変化を迎える電圧の間(図11の矢印Aの範囲)の電圧に設定され、 $V_{read}/2$ が V_{read} の半分の電圧に設定される。これにより、 V_{read} バイアスと $V_{read}/2$ バイアスとの電流比で定義される選択比(オン/オフ比)が大きくなる。また、上記のように、メモリセル10のI-V曲線C1は、スイッチ素子20のI-V曲線A1と、メモリ素子30のI-V曲線B1とを合わせたものであるので、スイッチ素子20の閾値前後の抵抗変化(あるいは電流変化)が大きいほど選択比(オン/オフ比)が大きくなる。また、選択比が大きければ大きいほど読み出しマージンが大きくなるため、誤読み出しすることなくクロスポイントアレイサイズを大きくすることが可能となり、メモリセルアレイ1の更なる大容量化が可能となる。

[0055] これは、読み出し動作だけでなく、書き込み動作についても同様である。図12は、図11と同様に、メモリセル10のI-V特性を表したものである。上述したように、クロスポイントアレイでは、対象のメモリセル10と同じビット線BLあるいはワード線WLに多数のビットが接続されている。このため、図12に示したように、 $V_{write}/2$ とI-V曲線C1の点線のSet状態のI-Vループの交点で示される、 $V_{write}/2$ にバイアスされた非選択時のリーク電流が大きいと、非選択のメモリセル10で誤書き込みを生じる虞がある。よって、書き込み動作では、メモリ素子30を書き込む際に必要な電流が得られる電圧に書き込み電圧 V_{write} が設定されたうえで、 $V_{write}/2$ にバイアスされた非選択のメモリセル10が誤書き込みを生じない程度のリーク電流に抑える必要がある。即ち、 $V_{write}/2$ にバイアスされた非選択時のリーク電流が小さければ小さいほど、大規模なクロスポイントアレイを誤書き込みなく動作させることができる。従って、書き込み動作時もスイッチ素子20のオン/オフ比を大きくすることが、メモリセルアレイ1の容量

量化につながる。

- [0056] 一方、逆バイアス（ここでは消去電圧）が印加されると、スイッチ素子20の消去電圧印加時における電流値の変化は、書き込み電圧を印加した際と同様の挙動を示す（図9のI-V曲線A2）。これに対して、メモリ素子30の消去電圧印加時における電流値の変化は、消去閾値電圧よりも大きな電圧の印加によって、低抵抗状態から高抵抗状態へと変化する（図10のI-V曲線B2）。更に、メモリセル10の消去電圧印加時における電流値の変化は、書き込み電圧印加時と同様に、スイッチ素子20のI-V曲線A2とメモリ素子30のI-V曲線B2とを合わせたものとなる（図11または図12のI-V曲線C2）。
- [0057] なお、 $V/2$ バイアス方式では、例えば、読み出しバイアスが書き込み側に設定された場合でも、 $V_{reset}/2$ バイアスでの消去時のリーク電流が問題となる。即ち、リーク電流が大きい場合は、意図しない誤消去が生じる恐れがある。従って、正バイアスを印加する場合と同様に、スイッチ素子20のオン/オフ比を大きく、オフ時のリーク電流を小さくするほど、クロスポイントアレイの大規模化に有利となる。即ち、メモリセルアレイ1の大容量化につながる。
- [0058] ところで、図9～図12からわかるように、スイッチ素子20、メモリ素子30およびメモリセル10は、消去電圧が印加されたときにも、書き込み電圧が印加されたときと同様のI-Vカーブが得られる。つまり、スイッチ素子20、メモリ素子30およびメモリセル10は、双方向特性を有している。スイッチ素子20、メモリ素子30およびメモリセル10のI-V特性は、実際には、素子ごとにバラつきを持っている。そのため、メモリセルアレイ1に含まれる複数の（例えば120個の）メモリセル10は、例えば、図13に模式的に示したような、閾値電圧バラつきを有している。なお、図13において、黒塗りした箇所は、素子ごとのI-Vカーブにバラつきが存在していることを示している。
- [0059] 図13の書き込み時のI-V特性において、右側のI-Vカーブにある急峻な

電流値の変化は、スイッチ素子20がオン状態であるときにメモリ素子30がオフ状態からオン状態にスイッチした様子を表している。つまり、 ΔV_{th2} は、メモリ素子30の閾値電圧バラつきを表している。また、図13の書き込み時のI-V特性において、左側のI-Vカーブにある急峻な電流値の変化は、メモリ素子30がオン状態であるときにスイッチ素子20がオン状態からオフ状態に戻った様子を表している。つまり、 ΔV_{th1} は、スイッチ素子20の閾値電圧バラつきを表している。図13の書き込み時のI-V特性において、右側のI-Vカーブと、左側のI-Vカーブとの間の隙間が、読み出しマージンRMである。即ち、 ΔV_{th1} および ΔV_{th2} が大きいほど、メモリセルアレイにおける読み出しマージンRMが狭くなることがわかる。

[0060] このように、クロスポイント型のメモリセルアレイの大容量化には、スイッチ素子の繰り返し動作における閾値電圧の安定性が重要である。しかしながら、カルコゲナイド材料を用いたスイッチ素子では、一般的に閾値電圧のバラつきや繰り返し動作による特性の劣化が課題と認知されている。例えば、前述した非特許文献3では、SiGeAsTeからなるスイッチ層を備えたスイッチ素子が例示されているが、このスイッチ素子では、閾値電圧約1.2Vにおいて、閾値電圧値の約40%ほどのバラつきが確認される。

[0061] 一方、後述する実施例の実験1-1において挙げたBCTeN材料からなるスイッチ素子では、閾値電圧は約3.5Vと大きく、書き込み電圧が2.5V程度の抵抗変化メモリ素子であっても十分に動作が可能である。更に、閾値電圧のバラつきを比較的抑制することができるため、動作ウィンドウの確保がしやすい。しかしながら、このスイッチ素子には、繰り返し動作させた際に、劣化等により閾値電圧が低下していく傾向が確認される。

[0062] これに対して、本実施の形態のスイッチ素子20では、スイッチ層22を、テルル(Te)、セレン(Se)および硫黄(S)から選ばれる少なくとも1種のカルコゲン元素と、リン(P)およびヒ素(As)から選ばれる少なくとも1種の第1元素と、ホウ素(B)および炭素(C)から選ばれる少なくとも1種の第2元素とを含んで構成するようにした。これにより、スイ

ツチ層 22 を構成するアモルファス構造が安定化され、繰り返し動作による閾値電圧の変動が減少し、バラつきが低減される。即ち、繰り返し動作における閾値電圧の安定性を向上させることが可能となる。

[0063] 以上のことから、本実施の形態のスイッチ素子 20 では、スイッチ層 22 を、カルコゲン元素と、リン (P) およびヒ素 (As) から選ばれる少なくとも 1 種の元素と、ホウ素 (B) および炭素 (C) から選ばれる少なくとも 1 種の元素とを含んで構成するようにしたので、繰り返し動作における閾値電圧の安定性が向上する。よって、クロスポイント型のメモリセルアレイの大容量化および高寿命化を実現することが可能となる。

[0064] 次に、本開示の第 2 の実施の形態および第 3 の実施の形態ならびに変形例について説明する。以下では、上記第 1 の実施の形態と同様の構成要素については同一の符号を付し、適宜その説明を省略する。

[0065] < 2. 第 2 の実施の形態 >

(2-1. スイッチ素子の構成)

図 14 は、本開示の第 2 の実施の形態に係るスイッチ素子 (スイッチ素子 50) の断面構成の一例を表したものである。このスイッチ素子 50 は、上記第 1 の実施の形態におけるスイッチ素子 20 (20A, 20B, 20C, 20D) と同様に、例えば、図 5 に示した、所謂クロスポイントアレイ構造を有するメモリセルアレイ 1 において複数配設されたうちの任意の記憶素子 (メモリ素子 30) を選択的に動作させるためのものである。スイッチ素子 50 は、下部電極 21 (第 1 電極)、スイッチ層 52 および上部電極 23 (第 2 電極) をこの順に有するものである。

[0066] 下部電極 21 および上部電極 23 は、上記第 1 の実施の形態において挙げた材料、例えば、タングステン (W)、窒化タングステン (WN)、窒化チタン (TiN)、炭素 (C)、銅 (Cu)、アルミニウム (Al)、モリブデン (Mo)、タンタル (Ta)、窒化タンタル (Ta₂N₅) およびシリサイド等により構成されている。なお、下部電極 21 とスイッチ層 52 との間には、W、WN、TiN、TiW、Ta₂N₅、炭素 (C) 等からなる、例えば 1

nm～30nmの単層膜あるいは積層膜を形成するようにしてもよい。これにより、下部電極21とスイッチ層52との間に良好な界面が形成される。

[0067] 本実施の形態のスイッチ層52は、上記第1の実施の形態におけるスイッチ層22と同様に、周期律表第16族の元素、具体的には、テルル(Te)、セレン(Se)および硫黄(S)から選ばれる少なくとも1種のカルコゲン元素を含んで構成されている。OTS現象を有するスイッチ素子20では、スイッチングのための電圧バイアスを印加してもスイッチ層52はアモルファス構造を安定して維持することが必要であり、アモルファス構造が安定であるほど、安定してOTS現象を生じさせることができる。スイッチ層52は、上記カルコゲン元素の他に、リン(P)およびヒ素(As)から選ばれる少なくとも1種の元素(第1元素)を含んで構成されている。更に、スイッチ層52は、アルミニウム(Al)、ガリウム(Ga)およびインジウム(In)から選ばれる少なくとも1種の元素(第3元素)を含んで構成されている。

[0068] 第3元素であるガリウム(Ga)等のホウ素(B)を除く周期律表第13族の元素は、カルコゲン元素と、例えば、GaTeや、Ga₂Te₃のような安定な化合物を形成する。ガリウム(Ga)は、リン(P)やヒ素(As)とも、GaPやGaAsのような安定な化合物を形成する。リン(P)およびヒ素(As)は、カルコゲン元素と結合しやすい。従って、カルコゲン元素と、ガリウム(Ga)等のBを除く周期律表第13族の元素と、リン(P)およびヒ素(As)は、互いに結合して、アモルファス構造をとりやすくなる。

[0069] スwitch層52は、カルコゲン元素と、リン(P)およびヒ素(As)から選ばれる少なくとも1種の第1元素と、アルミニウム(Al)、ガリウム(Ga)およびインジウム(In)から選ばれる少なくとも1種の第3元素とを以下の範囲で含むことが好ましい。カルコゲン元素は、20原子%以上70原子%以下の範囲で含むことが好ましい。第1元素は、3原子%以上40原子%以下の範囲で含むことが好ましい。第3元素は3原子%以上40原

子%以下の範囲で含むことが好ましい。

[0070] スイッチ層22は、上記元素のほかに、さらに窒素（N）および酸素（O）のうちの少なくとも1種を含んでいてもよい。窒素（N）は、アルミニウム（Al）やガリウム（Ga）と結合して高抵抗な化合物を形成する。なお、スイッチ層22が窒素（N）や酸素（O）を含む場合には、スイッチ層22は、窒素（N）および酸素（O）を除いた組成比の合計を100原子%としてカルコゲン元素、第1元素および第3元素を上記範囲で含むことが好ましい。

[0071] スイッチ層22は、例えば、GaPTe、GaPSe、GaPTeO、GaPSeO、GaPTeN、GaPSeN、AlAsTe、AlAsSe、GaAsTe、GaAsSe、AlAsTeO、AlAsSeO、GaAsTeO、GaAsSeO、AlAsTeN、AlAsSeN、GaAsTeN、GaAsSeNのうちのいずれかの元素構成により形成されていることが好ましい。

[0072] また、スイッチ層52は、ケイ素（Si）およびゲルマニウム（Ge）のうちの少なくとも1種を含んでいてもよい。スイッチ層52にケイ素（Si）あるいはゲルマニウム（Ge）等が含まれる場合には、窒素（N）は、これらの元素とも結合して高抵抗な化合物を形成する。即ち、アルミニウム（Al）やガリウム（Ga）等の第3元素と、ケイ素（Si）あるいはゲルマニウム（Ge）と、窒素（N）とを用いてスイッチ層52を構成することにより、高い抵抗値を有するスイッチ層52を形成することが可能となる。例えば、窒素（N）とアルミニウム（Al）との化合物のバンドギャップは、6.2前後となっている。これにより、窒素（N）を含まない場合と比較して、リーク電流の発生が抑制される。アルミニウム（Al）やガリウム（Ga）等の第3元素と、ケイ素（Si）あるいはゲルマニウム（Ge）と、窒素（N）とを含むスイッチ層52は、層内に、これらが互いに結合した化合物が分散するようになる。これにより、アモルファス構造が安定化する。

[0073] スイッチ層22は、例えば、GaGeAsTe、GaGeAsSe、Ga

GeAsTeO、GaGeAsSeO、GaGeAsTeN、GaGeAsSeN、GaSiAsTe、GaSiAsSe、GaSiAsTeO、GaSiAsSeO、GaSiAsTeN、GaSiAsSeNのいずれかの元素構成により形成されていることが好ましい。

[0074] 上記元素構成の中でも、スイッチ層52は、例えばGaGeAsSeNの元素構成であることがより好ましい。この元素構成における各元素の組成比は、例えば、窒素（N）を除いた状態で、以下の範囲となっていることが望ましい。カルコゲン元素のセレン（Se）は、40原子%以上60原子%以下であることが好ましい。第1元素のヒ素（As）は、20原子%以上40原子%以下であることが好ましい。第3元素のガリウム（Ga）は、3原子%以上10原子%以下であることが好ましい。また、ゲルマニウム（Ge）は5原子%以上15原子%以下であることが好ましい。窒素（N）の添加量としては全構成元素に対して5原子%以上20原子%以下であることが好ましい。

[0075] 上記元素構成において、第1元素のヒ素（As）が上記範囲よりも多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のヒ素（As）が上記範囲よりも少ない場合には、繰り返し耐久性がやや低下する。第3元素のガリウム（Ga）が上記範囲よりも多い場合には、リーク電流値がやや増加する。第3元素のガリウム（Ga）が上記範囲よりも少ない場合には、ガリウム（Ga）の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下する。ゲルマニウム（Ge）が上記範囲から外れる場合には、アモルファス構造の安定性が低下してドリフト指標がやや悪化する。窒素（N）の添加量が上記範囲よりも多い場合には、アモルファス構造の安定性が低下してドリフト指標がやや悪化する。窒素（N）の添加量が上記範囲よりも少ない場合には、繰り返し動作の耐久性がやや低下する。

[0076] （2-2. 作用・効果）

スイッチ素子の閾値電圧のバラツキの原因としては、上述した繰り返し動作による特性の劣化の他に、経時変化による閾値電圧の変動がある（ドリフ

ト)。ドリフトとは、例えば、図15に示したように、最後のスイッチ動作が起きてから時間（インターバル時間）の経過と共に次のスイッチ動作における閾値電圧が変動していく現象のことである。メモリセルアレイでは、各々のスイッチ素子のインターバル時間は通常異なるため、ドリフトの影響が大きい場合、スイッチ素子間の動作閾値電圧にバラつきが生じ、動作エラーの原因となる。従って、クロスポイント型のメモリセルアレイの大容量化を実現するためには、スイッチ素子のインターバル時間による閾値電圧の変化を低減することが求められる。

[0077] これに対して、本実施の形態では、スイッチ層22をテルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素とを含んで構成するようにした。これにより、スイッチ動作に伴う電界がスイッチ層52に印加された場合でも、構造変化や原子変異が生じにくい安定なアモルファス構造を実現することが可能となる。よって、ドリフトを低減することが可能となる。

[0078] 以上のことから、本実施の形態のスイッチ素子50では、スイッチ層22をカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種とを含んで構成するようにした。これにより、ドリフトが低減され、スイッチ素子50のインターバル時間による閾値電圧のバラつきが低減され、閾値電圧の安定性を向上させることが可能となる。よって、クロスポイント型のメモリセルアレイの大容量化および高寿命化を実現することが可能となる。

[0079] <3. 第3の実施の形態>

（3-1. スイッチ素子の構成）

図16は、本開示の第3の実施の形態に係るスイッチ素子（スイッチ素子60）の断面構成の一例を表したものである。このスイッチ素子60は、上

記第1の実施の形態におけるスイッチ素子20(20A, 20B, 20C, 20D)および第2の実施の形態におけるスイッチ素子50と同様に、例えば、図5に示した、所謂クロスポイントアレイ構造を有するメモリセルアレイ1において複数配設されたうちの任意の記憶素子(メモリ素子30)を選択的に動作させるためのものである。スイッチ素子60は、下部電極21(第1電極)、スイッチ層62および上部電極23(第2電極)をこの順に有するものである。

[0080] 下部電極21および上部電極23は、上記第1の実施の形態において挙げた材料、例えば、タングステン(W)、窒化タングステン(WN)、窒化チタン(TiN)、炭素(C)、銅(Cu)、アルミニウム(Al)、モリブデン(Mo)、タンタル(Ta)、窒化タンタル(TaN)およびシリサイド等により構成されている。なお、下部電極21とスイッチ層62との間には、W、WN、TiN、TiW、TaN、炭素(C)等からなる、例えば1nm~30nmの単層膜あるいは積層膜を形成するようにしてもよい。これにより、下部電極21とスイッチ層62との間に良好な界面が形成される。

[0081] 本実施の形態のスイッチ層62は、上記第1の実施の形態におけるスイッチ層22と同様に、周期律表第16族の元素、具体的には、テルル(Te)、セレン(Se)および硫黄(S)から選ばれる少なくとも1種のカルコゲン元素を含んで構成されている。OTS現象を有するスイッチ素子20では、スイッチングのための電圧バイアスを印加してもスイッチ層52はアモルファス構造を安定して維持することが必要であり、アモルファス構造が安定であるほど、安定してOTS現象を生じさせることができる。スイッチ層52は、上記カルコゲン元素の他に、リン(P)およびヒ素(As)から選ばれる少なくとも1種の元素(第1元素)、ホウ素(B)および炭素(C)から選ばれる少なくとも1種の元素(第2元素)およびアルミニウム(Al)、ガリウム(Ga)およびインジウム(In)から選ばれる少なくとも1種の第3元素を含んで構成されている。

[0082] スイッチ層62は、カルコゲン元素と、リン(P)およびヒ素(As)か

ら選ばれる少なくとも1種の第1元素と、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素とを以下の範囲で含むことが好ましい。カルコゲン元素は、20原子%以上70原子%以下の範囲で含むことが好ましい。第1元素は、3原子%以上40原子%以下の範囲で含むことが好ましい。第2元素は、3原子%以上50原子%以下の範囲で含むことが好ましい。第3元素は3原子%以上40原子%以下の範囲で含むことが好ましい。

[0083] スイッチ層62は、上記元素のほかに、さらに窒素（N）および酸素（O）のうちの少なくとも1種を含んでいてもよい。窒素（N）は、アルミニウムや（Al）やガリウム（Ga）と結合して高抵抗な化合物を形成する。なお、スイッチ層62が窒素（N）や酸素（O）を含む場合には、スイッチ層62は、窒素（N）および酸素（O）を除いた組成比の合計を100原子%としてカルコゲン元素、第1元素、第2元素および第3元素を上記範囲で含むことが好ましい。

[0084] また、スイッチ層62は、ケイ素（Si）およびゲルマニウム（Ge）のうちの少なくとも1種を含んでいてもよい。スイッチ層62にケイ素（Si）あるいはゲルマニウム（Ge）等が含まれる場合には、窒素（N）は、これらの元素とも結合して高抵抗な化合物を形成する。即ち、アルミニウム（Al）やガリウム（Ga）等の第3元素と、ケイ素（Si）あるいはゲルマニウム（Ge）と、窒素（N）とを用いてスイッチ層62を構成することにより、高い抵抗値を有するスイッチ層62を形成することが可能となる。例えば、窒素（N）とアルミニウム（Al）との化合物のバンドギャップは、6.2前後となっている。これにより、窒素（N）を含まない場合と比較して、リーク電流の発生が抑制される。アルミニウム（Al）やガリウム（Ga）等の第3元素と、ケイ素（Si）あるいはゲルマニウム（Ge）と、窒素（N）とを含むスイッチ層62は、層内に、これらが互いに結合した化合物が分散するようになる。これにより、アモルファス構造が安定化する。

[0085] スイッチ層62は、例えば、BGaPTe、BGaAsTe、BGaPTeN、BGaAsTeN、BGaPTeO、BGaAsTeO、BGaCPTe、BGaCAste、BGaCPTeN、BGaCAsteN、BGaCPTeO、BGaCAsteO、BGaPSe、BGaAsSe、BGaPSeN、BGaAsSeN、BGaPSeO、BGaAsSeO、BGaCPSe、BGaCAsteSe、BGaCPSeN、BGaCAsteSeN、BGaCPSeO、BGaCAsteSeOのうちのいずれかの元素構成により形成されていることが好ましい。あるいは、例えば、BAIGaPTe、BAIGaAsTe、BAIGaPTeN、BAIGaAsTeN、BAIGaPTeO、BAIGaAsTeO、BAIGaCPTe、BAIGaCAste、BAIGaCPTeN、BAIGaCAsteN、BAIGaCPTeO、BAIGaCAsteO、BAIGaPSe、BAIGaAsSe、BAIGaPSeN、BAIGaAsSeN、BAIGaPSeO、BAIGaAsSeO、BAIGaCPSe、BAIGaCAsteSe、BAIGaCPSeN、BAIGaCAsteSeN、BAIGaCPSeO、BAIGaCAsteSeOのうちのいずれかの元素構成により形成されていることが好ましい。また、例えば、BGaInPTe、BGaInAsTe、BGaInPTeN、BGaInAsTeN、BGaInPTeO、BGaInAsTeO、BGaInCPTe、BGaInCAste、BGaInCPTeN、BGaInCAsteN、BGaInCPTeO、BGaInCAsteO、BGaInPSe、BGaInAsSe、BGaInPSeN、BGaInAsSeN、BGaInPSeO、BGaInAsSeO、BGaInCPSe、BGaInCAsteSe、BGaInCPSeN、BGaInCAsteSeN、BGaInCPSeO、BGaInCAsteSeOのうちのいずれかの元素構成により形成されていることが好ましい。

[0086] この他、スイッチ層62は、以下の構成を用いてもよい。例えば、第1元素としてリン(P)を含み、第2元素としてホウ素(B)と炭素(C)を含む場合には、スイッチ層62は、BGaPCTeNの元素構成をとることが

好ましい。この元素構成では、各元素の組成比が、窒素（N）を除いた状態で、以下の範囲となっていることが望ましい。カルコゲン元素は、45原子%以上55原子%以下であることが好ましい。第1元素のリン（P）は、5原子%以上15原子%以下であることが好ましい。第2元素であるホウ素（B）および炭素（C）は、合計20原子%以上30原子%以下であることが好ましい。第3元素であるガリウム（Ga）は、8原子%以上18原子%以下であることが好ましい。また、窒素（N）の添加量としては全構成元素に対して5原子%以上15原子%以下であることが好ましい。

[0087] 上記元素構成において、第1元素のリン（P）が上記範囲より多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のリン（P）が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。第2元素であるホウ素（B）および炭素（C）が上記範囲より多い場合には、閾値電圧のバラつきが増加する傾向にある。第2元素であるホウ素（B）および炭素（C）が上記範囲より少ない場合には、強固な結合を形成するホウ素（B）や炭素（C）が減少することで耐熱性がやや低下する。第3元素のガリウム（Ga）が上記範囲より多い場合には、繰り返し耐性がやや低下する。第3元素のガリウム（Ga）が上記範囲よりも少ない場合には、ガリウム（Ga）の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下し、例えばドライエッチによるダメージが増大する。窒素（N）の添加量が上記範囲より多い場合には、アモルファス構造の安定性が低下して繰り返し耐久性がやや低下する。窒素（N）の添加量が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。

[0088] また、スイッチ層62は、BGaInCPTeNの元素構成としてもよい。ガリウム（Ga）およびインジウム（In）は同じ価数を取り、また、性質も似ているが、原子（イオン）半径が異なる。上記のように、第3元素としてガリウム（Ga）だけでなく、インジウム（In）も含む場合には、それぞれの含有量を調整することで、アモルファス構造をより安定化することができ、繰り返し動作等の特性を改善することが可能となる。この元素構成

における各元素の組成比は、例えば、窒素（N）を除いた状態で、以下の範囲となっていることが望ましい。カルコゲン元素は、55原子%以上65原子%以下であることが好ましい。第1元素のリン（P）は、8原子%以上18原子%以下であることが好ましい。第2元素であるホウ素（B）および炭素（C）は、合計10原子%以上20原子%以下であることが好ましい。第3元素であるガリウム（Ga）は、5原子%以上20原子%以下であることが好ましく、インジウム（In）は、5原子%以上20原子%以下であることが好ましい。また、窒素（N）の添加量としては全構成元素に対して5原子%以上15原子%以下であることが好ましい。

[0089] 上記元素構成において、第1元素のリン（P）が上記範囲より多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のリン（P）が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。第2元素であるホウ素（B）および炭素（C）が上記範囲より少ない場合には、強固な結合を形成するホウ素（B）や炭素（C）が減少することで耐熱性がやや低下する。第2元素であるホウ素（B）および炭素（C）が上記範囲より多い場合には、閾値電圧のバラつきが増加する傾向にある。第3元素のガリウム（Ga）およびインジウム（In）が上記範囲よりも少ない場合には、ガリウム（Ga）およびインジウム（In）の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下し、例えばドライエッチによるダメージが増大する。第3元素のガリウム（Ga）およびインジウム（In）が上記範囲より多い場合には、繰り返し耐性がやや低下する。窒素（N）の添加量が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。窒素（N）の添加量が上記範囲より多い場合には、アモルファス構造の安定性が低下して繰り返し耐久性がやや低下する。

[0090] また、スイッチ層62は、BGaCGePTeNの元素構成としてもよい。ゲルマニウム（Ge）を追加することにより、閾値電圧のバラつきを改善することが可能となる。この元素構成における各元素の組成比は、例えば、窒素（N）を除いた状態で、以下の範囲となっていることが望ましい。カル

コゲン元素は、50原子%以上60原子%以下であることが好ましい。第1元素のリン(P)は、3原子%以上10原子%以下であることが好ましい。第2元素であるホウ素(B)および炭素(C)は、合計20原子%以上30原子%以下であることが好ましい。第3元素であるガリウム(Ga)は、3原子%以上10原子%以下であることが好ましい。ゲルマニウム(Ge)は、8原子%以上20原子%以下であることが好ましい。また、窒素(N)の添加量としては全構成元素に対して3原子%以上10原子%以下であることが好ましい。

[0091] 上記元素構成において、第1元素のリン(P)が上記範囲より多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のリン(P)が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。第2元素であるホウ素(B)および炭素(C)が上記範囲より多い場合には、閾値電圧のバラつきが増加する傾向にある。第2元素であるホウ素(B)および炭素(C)が上記範囲より少ない場合には、強固な結合を形成するホウ素(B)や炭素(C)が減少することで耐熱性がやや低下する。第3元素のガリウム(Ga)が上記範囲より多い場合には、繰り返し耐性がやや低下する。第3元素のガリウム(Ga)が上記範囲よりも少ない場合には、ガリウム(Ga)の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下し、例えばドライエッチによるダメージが増大する。ゲルマニウム(Ge)が上記範囲より多い場合にもアモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。ゲルマニウム(Ge)が上記範囲より少ない場合には、アモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。窒素の添加量が上記範囲より多い場合には、アモルファス構造の安定性が低下して繰り返し耐久性がやや低下する。窒素の添加量が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。

[0092] また、スイッチ層62は、第1元素として、リン(P)の代わりにヒ素(As)を用い、BGaCASTeNの元素構成としてもよい。この元素構成における各元素の組成比は、例えば、窒素(N)を除いた状態で、以下の範

囲となっていることが望ましい。カルコゲン元素は、30原子%以上50原子%以下であることが好ましい。第1元素のヒ素（As）は、12原子%以上22原子%以下であることが好ましい。第2元素であるホウ素（B）および炭素（C）は、合計15原子%以上35原子%以下であることが好ましい。第3元素であるガリウム（Ga）は、15原子%以上25原子%以下であることが好ましい。また、窒素（N）の添加量としては全構成元素に対して3原子%以上15原子%以下であることが好ましい。

[0093] 上記元素構成において、第1元素のヒ素（As）が上記範囲より多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のヒ素（As）が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。窒素の添加量が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。第2元素であるホウ素（B）および炭素（C）が上記範囲より多い場合には、閾値電圧のバラつきが増加する傾向にある。第2元素であるホウ素（B）および炭素（C）が上記範囲より少ない場合には、強固な結合を形成するホウ素（B）や炭素（C）が減少することで耐熱性がやや低下する。第3元素のガリウム（Ga）が上記範囲より多い場合には、繰り返し耐久性がやや低下する。第3元素のガリウム（Ga）が上記範囲よりも少ない場合には、ガリウム（Ga）の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下し、例えばドライエッチによるダメージが増大する。窒素の添加量が上記範囲より多い場合には、アモルファス構造の安定性が低下して繰り返し耐久性がやや低下する。

[0094] また、スイッチ層62は、BGaCSiAsTeNの元素構成としてもよい。ケイ素（Si）を追加することにより、閾値電圧のバラつきを改善することが可能となる。この元素構成における各元素の組成比は、例えば、窒素（N）を除いた状態で、以下の範囲となっていることが望ましい。カルコゲン元素は、25原子%以上35原子%以下であることが好ましい。第1元素のヒ素（As）は、12原子%以上22原子%以下であることが好ましい。第2元素であるホウ素（B）および炭素（C）は、合計17原子%以上27

原子%以下であることが好ましい。第3元素であるガリウム (Ga) は、16原子%以上26原子%以下であることが好ましい。ケイ素 (Si) は、5原子%以上15原子%以下であることが好ましい。また、窒素 (N) の添加量としては全構成元素に対して3原子%以上15原子%以下であることが好ましい。

[0095] 上記元素構成において、第1元素のヒ素 (As) が上記範囲より多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のヒ素 (As) が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。第2元素であるホウ素 (B) および炭素 (C) が上記範囲より多い場合には、閾値電圧のバラつきが増加する傾向にある。第2元素であるホウ素 (B) および炭素 (C) が上記範囲より少ない場合には、強固な結合を形成するホウ素 (B) や炭素 (C) が減少することで耐熱性がやや低下する。第3元素のガリウム (Ga) が上記範囲より多い場合には、繰り返し耐性がやや低下する。第3元素のガリウム (Ga) が上記範囲よりも少ない場合には、ガリウム (Ga) の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下し、例えばドライエッチによるダメージが増大する。ケイ素 (Si) が上記範囲より多い場合にもアモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。ケイ素 (Si) が上記範囲より少ない場合には、アモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。窒素の添加量が上記範囲より多い場合には、アモルファス構造の安定性が低下して繰り返し耐久性がやや低下する。窒素の添加量が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。

[0096] また、スイッチ層62は、BGaCGeAsTeNの元素構成としてもよい。ゲルマニウム (Ge) を追加することにより、閾値電圧のバラつきを改善することが可能となる。この元素構成における各元素の組成比は、例えば、窒素 (N) を除いた状態で、以下の範囲となっていることが望ましい。カルコゲン元素は、25原子%以上35原子%以下であることが好ましい。第1元素のヒ素 (As) は、15原子%以上25原子%以下であることが好ま

しい。第2元素であるホウ素（B）および炭素（C）は、合計10原子%以上20原子%以下であることが好ましい。第3元素であるガリウム（Ga）は、20原子%以上30原子%以下であることが好ましい。ゲルマニウム（Ge）は、8原子%以上20原子%以下であることが好ましい。また、窒素（N）の添加量としては全構成元素に対して3原子%以上15原子%以下であることが好ましい。

[0097] 上記元素構成において、第1元素のヒ素（As）が上記範囲より多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のヒ素（As）が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。第2元素であるホウ素（B）および炭素（C）が上記範囲より多い場合には、閾値電圧のバラつきが増加する傾向にある。第2元素であるホウ素（B）および炭素（C）が上記範囲より少ない場合には、強固な結合を形成するホウ素（B）や炭素（C）が減少することで耐熱性がやや低下する。第3元素のガリウム（Ga）が上記範囲より多い場合には、繰り返し耐性がやや低下する。第3元素のガリウム（Ga）が上記範囲よりも少ない場合には、ガリウム（Ga）の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下し、例えばドライエッチによるダメージが増大する。ゲルマニウム（Ge）が上記範囲より多い場合にもアモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。ゲルマニウム（Ge）が上記範囲より少ない場合には、アモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。窒素の添加量が上記範囲より多い場合には、アモルファス構造の安定性が低下して繰り返し耐久性がやや低下する。窒素の添加量が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。

[0098] また、スイッチ層62は、カルコゲン元素としてテルル（Te）の代わりに同族のセレン（Se）を用いてもよい。セレン（Se）を用いた場合、スイッチ層62はテルル（Te）を用いた場合と比較してバンドギャップが大きくなるため、セレン（Se）を用いることでスイッチ層がより高抵抗化し

てリーク電流値を小さくすることが可能となる。なお、セレン（S e）とテルル（T e）は同族であるため、元素構成における各元素の組成比は、テルル（T e）の場合と同様になる。即ち、窒素（N）を除いた状態で、セレン（S e）は20原子%以上70原子%以下、第1元素であるヒ素（A s）は3原子%以上40原子%以下、第2元素であるホウ素（B）と炭素（C）は3原子%以上50原子%以下、第3元素であるガリウム（G a）は、40原子%以下の範囲で含むことが好ましい。また、窒素（N）の添加量としては全構成元素に対して0原子%以上30原子%以下であることが好ましい。

[0099] セレン（S e）を用いたスイッチ層62としては、例えばB G a C A s S e Nの元素構成とすることが好ましい。この元素構成における各元素の組成比は、例えば、窒素（N）を除いた状態で、以下の範囲となっていることが望ましい。カルコゲン元素のセレン（S e）は、40原子%以上60原子%以下であることが好ましい。第1元素のヒ素（A s）は、30原子%以上40原子%以下であることが好ましい。第3元素のガリウム（G a）は、3原子%以上10原子%以下であることが好ましい。また、ホウ素（B）および炭素（C）は3原子%以上15原子%以下であることが好ましい。窒素（N）の添加量としては全構成元素に対して5原子%以上20原子%以下であることが好ましい。

[0100] 上記元素構成において、第1元素のヒ素（A s）が上記範囲よりも多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のヒ素（A s）が上記範囲よりも少ない場合には、繰り返し耐久性がやや低下する。第3元素のガリウム（G a）が上記範囲よりも多い場合には、リーク電流値がやや増加する。第3元素のガリウム（G a）が上記範囲よりも少ない場合には、ガリウム（G a）の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下する。ホウ素（B）および炭素（C）が上記範囲よりも多い場合には、繰り返し動作における閾値電圧のバラつきがやや増加する。ホウ素（B）および炭素（C）が上記範囲よりも少ない場合には、耐熱性がやや低下する。窒素（N）の添加量が上記範囲よりも多い場合には、

は、アモルファス構造の安定性が低下してドリフトがやや悪化する。窒素（N）の添加量が上記範囲より少ない場合には、繰り返し動作の耐久性がやや低下する。更に、スイッチ層62は、ケイ素（Si）を含んだBGaCSiAsSeNのような構成としてもよい。その場合には、ケイ素（Si）は3原子%以上20原子%以下であることが好ましい。

[0101] なお、スイッチ層62は、本開示の効果を損なわない範囲でこれら以外の元素を含んでいてもかまわない。

[0102] 例えば、第1元素としてリン（P）を有する場合、例えばZnBCGaPTeNのように亜鉛（Zn）を添加することで、閾値電圧のバラつきをさらに改善することができる。この元素構成における各元素の組成比は、例えば、窒素（N）を除いた状態で、以下の範囲となっていることが望ましい。カルコゲン元素は、55原子%以上65原子%以下であることが好ましい。第1元素のリン（P）は、5原子%以上15原子%以下であることが好ましい。第2元素であるホウ素（B）および炭素（C）は、合計10原子%以上20原子%以下であることが好ましい。第3元素であるガリウム（Ga）は、5原子%以上15原子%以下であることが好ましい。亜鉛（Zn）は、5原子%以上15原子%以下であることが好ましい。また、窒素（N）の添加量としては全構成元素に対して3原子%以上15原子%以下であることが好ましい。

[0103] 上記元素構成において、第1元素のリン（P）が上記範囲より多い場合には、アモルファス構造の安定性が低下して耐熱性がやや低下する。第1元素のリン（P）が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。第2元素であるホウ素（B）および炭素（C）が上記範囲より多い場合には、閾値電圧のバラつきが増加する傾向にある。第2元素であるホウ素（B）および炭素（C）が上記範囲より少ない場合には、強固な結合を形成するホウ素（B）や炭素（C）が減少することで耐熱性がやや低下する。第3元素のガリウム（Ga）が上記範囲より多い場合には、繰り返し耐性がやや低下する。第3元素のガリウム（Ga）が上記範囲よりも少ない場合には、

ガリウム（Ga）の効果が小さくなり、化学的安定性が低下してプロセス耐久性がやや低下し、例えばドライエッチによるダメージが増大する。亜鉛（Zn）が上記範囲より多い場合にもアモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。亜鉛（Zn）が上記範囲より少ない場合には、アモルファス構造の安定性が低下して閾値電圧のバラつきがやや大きくなる。窒素の添加量が上記範囲より多い場合には、アモルファス構造の安定性が低下して繰り返し耐久性がやや低下する。窒素の添加量が上記範囲より少ない場合には、繰り返し耐久性がやや低下する。

[0104] （３－２．作用・効果）

前述したように、スイッチ素子の閾値電圧のバラつきには、繰り返し動作による特性の劣化によって生じるバラつきと、経時変化による閾値電圧の変動（ドリフト）によるバラつきの２つがある。クロスポイント型のメモリセルアレイの大容量化を実現するためには、繰り返し動作による閾値電圧のバラつきおよび経時変化による閾値電圧のバラつきの両方を低減することが望ましい。

[0105] これに対して、本実施の形態では、スイッチ層２２をテルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも１種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも１種の第１元素と、ホウ素（B）および炭素（C）から選ばれる少なくとも１種の第２元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも１種の第３元素とを含んで構成するようにした。これにより、スイッチ層６２を構成するアモルファス構造が安定化され、繰り返し動作による閾値電圧の変動および経時変化による閾値電圧の変動を減少させることが可能となる。即ち、繰り返し動作および経時変化に対する閾値電圧の安定性を向上させることが可能となる。

[0106] 以上、本実施の形態のスイッチ素子６０では、カルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも１種と、ホウ素（B）および炭素（C）から選ばれる少なくとも１種と、アルミニウム（Al）、ガリ

ウム（Ga）およびインジウム（In）から選ばれる少なくとも１種とを用いてスイッチ層６２を形成するようにした。これにより、繰り返し動作による閾値電圧のバラつきおよび経時変化による閾値電圧のバラつきの両方を低減することが可能となり、閾値電圧の安定性をより向上させることが可能となる。よって、クロスポイント型のメモリセルアレイの大容量化および高寿命化を実現することが可能となる。

[0107] なお、上記第２の実施の形態および第３の実施の形態では、スイッチ素子５０およびスイッチ素子６０の構成の一例として、それぞれ、図１４および図１６を挙げたがこれに限らない。例えば、スイッチ素子５０およびスイッチ素子６０は、上記第１の実施の形態におけるスイッチ素子２０Ａの他の例として図２～図４に挙げたスイッチ素子２０Ｂ，２０Ｃ，２０Ｄの積層構造としてもよい。

[0108] ＜４．変形例＞

（４－１．変形例１）

図１７は、本開示の変形例に係るメモリセルアレイ２の構成の一例を斜視的に表したものである。このメモリセルアレイ２は、上記メモリセルアレイ１と同様に、所謂クロスポイントアレイ構造を備えたものである。本変形例では、メモリ素子３０は、互いに共通の方向に延在する各ビット線ＢＬに沿ってメモリ層３１が延在している。スイッチ素子２０は、ビット線ＢＬの延在方向とは異なる方向（例えば、ビット線ＢＬの延在方向と直交する方向）に延在するワード線ＷＬに沿ってスイッチ層２２が延在している。複数のワード線ＷＬと、複数のビット線ＢＬとのクロスポイントでは、中間電極４１を介して、スイッチ層２２とメモリ層３１とが積層された構成となっている。

[0109] このように、スイッチ素子２０およびメモリ素子３０が、クロスポイントだけでなく、それぞれ、ワード線ＷＬの延在方向およびビット線ＢＬの延在方向に延在して設けられた構成とすることにより、ビット線ＢＬあるいはワード線ＷＬとなる層と同時にスイッチ素子層あるいはメモリ素子層を成膜し

、一括してフォトリソグラフィのプロセスによる形状加工を行うことができる。よって、プロセス工程を削減することが可能となる。

[0110] なお、図17に示したメモリセルアレイ2のスイッチ素子20は、上記第2の実施の形態および第3の実施の形態のスイッチ素子50、60に置き換えることができる。

[0111] (4-2. 変形例2)

図18～図21は、本開示の変形例に係る3次元構造を有するメモリセルアレイ3～6の構成の一例を斜視的に表したものである。3次元構造を有するメモリセルアレイでは、各ワード線WLは、互いに共通の方向に延在している。各ビット線BLは、ワード線WLの延在方向とは異なる方向（例えば、ワード線WLの延在方向と直交する方向）であって、かつ互いに共通の方向に延在している。更に、複数のワード線WLおよび複数のビット線BLは、それぞれ、複数の層内に配置されている。

[0112] 複数のワード線WLが複数の階層に分かれて配置されている場合、複数のワード線WLが配置された第1の層と、複数のワード線WLが配置された、第1の層に隣接する第2の層との間の層内に、複数のビット線BLが配置されている。複数のビット線BLが複数の階層に分かれて配置されている場合、複数のビット線BLが配置された第3の層と、複数のビット線BLが配置された、第3の層に隣接する第4の層との間の層内に、複数のワード線WLが配置されている。複数のワード線WLが複数の階層に分かれて配置されるとともに、複数のビット線BLが複数の階層に分かれて配置されている場合、複数のワード線WLおよび複数のビット線BLは、メモリセルアレイの積層方向において交互に配置されている。

[0113] 本変形例のメモリセルアレイでは、ワード線WLもしくはビット線BLのどちらから一方がZ軸方向に平行に備わり、残りのもう一方がXY平面方向に平行に備わった、縦型のクロスポイント構造を有する。例えば、図18に示したように、複数のワード線WLはそれぞれX軸方向に、複数のビット線BLはそれぞれZ軸方向に延伸し、それぞれのクロスポイントにメモリセル1

0が配置された構成としてもよい。また、図19に示したように、X軸方向およびZ軸方向にそれぞれ延伸する複数のワード線WLおよび複数のビット線BLのクロスポイントの両面に、それぞれメモリセル10が配置された構成としてもよい。更に、図20に示したように、Z軸方向に延伸する複数のビット線BLと、X軸方向またはY軸方向の2方向に延伸する2種類の複数のワード線WLとを有する構成としてもよい。更にまた、複数のワード線WLおよび複数のビット線BLは必ずしも一方向に延伸する必要はない。例えば、図21に示したように、例えば、複数のビット線BLはZ軸方向に延伸し、複数のワード線WLは、X軸方向に延伸する途中でY軸方向に屈曲し、さらに、X軸方向に屈曲し、XY平面において、いわゆるUの字状に延伸するようにしてもよい。

[0114] 以上のように、本開示のメモリセルアレイは、複数のメモリセル10を平面（2次元、XY平面方向）に配置し、さらにZ軸方向に積層させた3次元構造とするで、より高密度且つ大容量な記憶装置を提供することができる。

[0115] <5. 適用例>

図22は、上記実施の形態において説明したメモリセル10を含むメモリセルアレイ1（またはメモリセルアレイ2～5）を有する不揮発性メモリシステム（メモリシステム400）を備えたデータ記憶システム（データ記憶システム500）の構成を表したものである。このデータ記憶システム500は、ホストコンピュータ100と、メモリコントローラ200と、メモリ300とから構成されている。メモリシステム400は、メモリコントローラ200と、メモリ300とから構成されている。

[0116] ホストコンピュータ100は、メモリ300に対してデータのリード処理およびライト処理や、エラー訂正に関する処理等を指令するコマンドを発行するものである。このホストコンピュータ100は、ホストコンピュータ100としての処理を実行するプロセッサ110と、メモリコントローラ200との間のやりとりを行うためのコントローラインターフェース101とを備える。

- [0117] メモリコントローラ200は、ホストコンピュータ100からのコマンドに従って、メモリ300に対するリクエスト制御を行うものである。このメモリコントローラ200は、制御部210と、ECC処理部220と、データバッファ230と、ホストインターフェース201と、メモリンターフェース202とを備える。
- [0118] 制御部210は、メモリコントローラ200全体の制御を行うものである。この制御部210は、ホストコンピュータ100から指令されたコマンドを解釈して、メモリ300に対して必要なリクエストを要求する。
- [0119] ECC処理部220は、メモリ300に記録されるデータのエラー訂正コード（ECC : Error Correcting Code）の生成およびメモリ300から読み出したデータのエラー検出および訂正処理を実行するものである。
- [0120] データバッファ230は、ホストコンピュータ100から受け取ったライトデータや、メモリ300から受け取ったリードデータ等を転送する際に一時的に保持するためのバッファである。
- [0121] ホストインターフェース201は、ホストコンピュータ100との間のやりとりを行うためのインターフェースである。メモリンターフェース202は、メモリ300との間のやりとりを行うためのインターフェースである。
- [0122] メモリ300は、制御部310と、メモリセルアレイ320と、コントローラインターフェース301とを備えている。制御部310は、メモリ300全体の制御を行うものであり、メモリコントローラ200から受け取った要求に従って、メモリセルアレイ320に対するアクセスを制御する。コントローラインターフェース301は、メモリコントローラ200との間のやりとりを行うためのインターフェースである。
- [0123] メモリセルアレイ320は、複数のワード線WLと、複数のビット線BLと、各々の交点にあるクロスポイントごとに1つずつ配置された複数のメモリセル10を備えたクロスポイントアレイ構造のメモリセルアレイ1（または2～5）が用いられている。メモリセル10は、上記実施の形態において説明したスイッチ素子20（スイッチ素子20A, 20B, 20C, 20D

）と、メモリ素子とから構成されている。このメモリ素子は、上述したように、抵抗変化層と、電界の印加によってその抵抗変化層に伝導パスを形成する可動元素を含むイオン源層との積層構造を有する抵抗変化メモリ（メモリ素子 30）である。この他、例えば、金属酸化物を用いた R e R A M（Resistive Random Access Memory）やヒューズやアンチヒューズズを用いた一度だけ書き込みが可能な O T P（One Time Programmable）メモリ、単極性の相変化メモリ P C R A M、あるいは磁気抵抗変化素子を用いた磁気メモリ等の不揮発メモリ（N V M : Non-Volatile Memory）を用いてもよい。

[0124] メモリセルアレイ 320 を構成する各メモリセル 10 は、データ領域 321、E C C 領域 322 を含む。データ領域 321 は、通常のデータを記憶するための領域である。

[0125] このように、本開示のスイッチ素子 20 を含むクロスポイント型のメモリセルアレイ 1（またはメモリセルアレイ 2～5）をメモリシステムに用いることにより、動作速度等のパフォーマンスを向上させることが可能である。

[0126] <6. 実施例>

以下、本開示の具体的な実施例について説明する。

[0127] （実験 1）

まず、T i N よりなる下部電極を逆スパッタによってクリーニングした。次に、成膜チャンバー内に窒素を流しながらリアクティブスパッタによって T i N 上に B C T e N からなるスイッチ層を 20 nm～50 nm の膜厚で成膜したのち、W を 30 nm の膜厚で形成して上部電極とした。この後、パターンニングおよび 320℃、2 時間の熱処理を行い、1 トランジスタ－1 スwitch素子を作製した（実験例 1－1）。表 1 は、実験例 1－1 のスイッチ層の構成元素および後述する 10 回目と 1 E 6 回目との閾値電圧の差（ $\Delta V_{th_{10th-1E6}}$ （表 1 Δ では、 V_{th} と表記））を記したものである。続いて、1 E 6 回繰り返し動作を行い、所定のサイクル後の閾値電圧を測定した。測定条件は、制限電流を 100 μ A m、パルス幅を 1 μ 秒とし、印加電圧 6 V のパルスストレスとした。図 23 は、その測定結果をまとめたものである。

[0128] [表1]

実験例	スイッチ層	ΔV_{th}
1-1	BCTeN	0.6

[0129] スイッチ素子は、何度繰り返し動作させても常に一定の閾値電圧で動作することが望ましく、スイッチ素子の駆動方法や構成材料により閾値電圧の変動を抑えることが求められている。実験例1-1では、閾値電圧(V_{th})は、1E3回直後まではほぼ一定の3.6Vを保っていたが、それ以降は徐々に低下していった。ここで、10回目と1E6回目の閾値電圧の差を $\Delta V_{th_{10th-1E6}}$ (式1)と定義する。実験例1-1における $\Delta V_{th_{10th-1E6}}$ の値は0.6Vであり、繰り返し動作回数が増えるほど、閾値電圧が低下することがわかった。

[0130] (数1)

$$\Delta V_{th_{10th-1E6}} = V_{th}(\text{after } 1E6 \text{ cycle}) - V_{th}(\text{after } 10 \text{ cycle}) \cdots (1)$$

[0131] 次に、実験例1-1において、300回繰り返し動作を行った際の閾値電圧のバラつきを測定した。図24は、その結果をまとめたものである。300回繰り返し動作における実験例1-1の繰り返し動作後の閾値電圧の平均は約3.6Vであり、その最大値と最小値との差は約0.7Vであった。

[0132] (実験2)

次に、スイッチ層を上記実施の形態で挙げた元素を用いて形成した以外は、実験1と同様の方法を用いて8種類のスイッチ素子を作製した(実験例2-1～実験例2-8)。その後、実験例1-1と同様に、10回目と1E6回目との閾値電圧の差($\Delta V_{th_{10th-1E6}}$)を算出し、各スイッチ層の構成と共に、表2にまとめた。

[0133]

[表2]

実験例	スイッチ層	ΔV_{th}
2-1	BCGaPTeN	0.2
2-2	BCGaPTe	0.1
2-3	BCGaPTeO	0.2
2-4	BCGaAsTeN	0.1
2-5	CGaPTeN	0.2
2-6	CGaAsTeN	0.2
2-7	BCAsTeN	0.1
2-8	BCAsTe	0.1

[0134] 表2から、実験例2-1～実験例2-8では、10回目および1E6回目の繰り返し動作後の閾値電圧 (V_{th}) の変動幅 $\Delta V_{th_{10th-1E6}}$ が、実験例1-1の0.6Vと比較して、0.2V以下と小さくなった。実験例1-1および実験例2-1のスイッチ層の構成には、ガリウム (Ga) およびリン (P) の有無に違いがある。実験例1-1および実験例2-7のスイッチ層の構成には、ヒ素 (As) の有無に違いがある。また、実験例2-1と実験例2-2の比較、および実験例2-7と実験例2-8の比較から、窒素 (N) は含まなくてもよいことがわかった。実験例2-3から、窒素 (N) の代わりに酸素 (O) でもよいことがわかった。更に、実験例2-4から、リン (P) の代わりにヒ素 (As) を用いてもよいことがわかった。更にまた、実験例2-5および実験例2-6から、炭素 (C) を含んでいれば、ホウ素 (B) を含まなくてもよいことがわかった。以上のことから、繰り返し動作による閾値電圧の変動幅 $\Delta V_{th_{10th-1E6}}$ は、スイッチ層を、ホウ素 (B) あるいは炭素 (C) と、リン (P) あるいはヒ素 (As) と、テルル (Te) を含んだ構成することで改善できることがわかった。また、ホウ素 (B) あるいは炭素 (C) と、リン (P) あるいはヒ素 (As) と、ガリウム (Ga) と

、テルル（Te）を含んだ構成とすることで改善できることがわかった。

[0135] 次に、実験1と同様の方法を用いて、実験例2-1において、300回繰り返し動作を行った際の閾値電圧のバラツキの測定を行った。図25は、その結果をまとめたものである。実験例2-1における繰り返し動作後の閾値電圧は、300回まで約3.0Vでほぼ一定であった。また、その最大値と最小値との差は約0.15Vであった。ここで、閾値電圧の大きさに対するバラツキの大きさの割合を、閾値電圧の最大値と最小値との差を閾値電圧の平均値で割って算出し、これを繰り返し動作における閾値電圧のバラツキの指標（バラツキ指標）とした。

[0136] 実験例1-1におけるバラツキ指標は0.24であるのに対して、実験例2-1におけるバラツキ指標は0.05であり、実験例1-1と比較して0.19小さかった。同様に、実験例2-7におけるバラツキ指標は0.06であり、実験例1-1と比較して0.18小さかった。従って、実験例2-1および実験例2-7におけるスイッチ素子は、繰り返し動作における閾値電圧のバラツキが大きく改善されていることがわかった。即ち、読み出しマージンRMを広げることができたことがわかった。この結果は、スイッチ層内に、ホウ素（B）あるいは炭素（C）およびリン（P）あるいはヒ素（As）が同時に存在することによると考えられる。または、ホウ素（B）あるいは炭素（C）およびリン（P）あるいはヒ素（As）ならびにガリウム（Ga）が同時に存在することによると考えられる。以下にその理由を説明する。

[0137] ホウ素（B）および炭素（C）は、上述したように、リン（P）、ヒ素（As）、テルル（Te）等と比較して原子半径が小さい。BおよびCと、P、As、Te等とが同時に含まれるスイッチ層においては、BおよびCの原子半径と、他元素の原子半径との差が大いため、結晶構造をとりにくくなる。よって、BやCを含まないAsやPとTe等からなるスイッチ層よりも、アモルファス構造が安定化すると推測される。また、BおよびCは共有結合性が強く、これにより、アモルファス中のカルコゲン元素は安定化する。従

って、BおよびCの一方またはその両方を用いることでスイッチ層を構成するアモルファス構造が安定化すると推測される。

[0138] ヒ素 (As) や同族のリン (P) は、例えば、テルル (Te) やセレン (Se) 等のカルコゲン元素とカルコゲナイドガラスを形成する。また、ヒ素 (As) や同族のリン (P) は、 As_2Te_3 や As_2Se_3 のようなカルコゲン元素よりも高融点な化合物を形成する。このことから、ヒ素 (As) およびリン (P) とテルル (Te) およびセレン (Se) とは、原子間の結合も強いと推測される。よって、As および P の一方またはその両方を用いることでスイッチ層内のカルコゲン元素が安定化され、スイッチ層を構成するアモルファス構造が安定化すると推測される。

[0139] ガリウム (Ga) は、リン (P) やヒ素 (As) と、例えば GaP や GaAs のような安定な化合物を形成する。また、ガリウム (Ga) は、カルコゲン元素とも、例えば GaTe や Ga_2Te_3 のような化合物を形成する。更に、例えばヒ素 (As) は、上記のように、カルコゲン元素と結合しやすい。従って、ガリウム (Ga) と、リン (P) あるいはヒ素 (As) と、カルコゲン元素とは、互いに結合してアモルファス構造を形成しやすいと推測できる。なお、ガリウム (Ga) と同じ周期律表第 13 族に属し、同様な性質を持つアルミニウム (Al) やインジウム (In) も、例えば、リン (P) やヒ素 (As) と AlAs や InP のような化合物を形成する。また、カルコゲン元素と、例えば、InTe のような化合物を形成する。従って、ガリウム (Ga) に限らず、アルミニウム (Al) またはインジウム (In) を用いることでも同様の効果が得られることは容易に推測できる。更に、アルミニウム (Al)、ガリウム (Ga) およびインジウム (In) から選ばれる周期律表第 13 族元素を 2 種類以上用いた場合でも、同様の効果が得られると推測される。

[0140] なお、本開示のスイッチ素子のスイッチ特性は、カルコゲン元素による公知の OTS 特性が元になっているため、Te 以外のカルコゲン元素 (セレン (Se) および硫黄 (S)) を 1 種あるいは複数種類用いた場合についても

同様の結果が得られることは容易に推測される。

[0141] 以上のことから、テルル (Te)、セレン (Se) および硫黄 (S) から選ばれる少なくとも1種のカルコゲン元素と、リン (P) およびヒ素 (As) から選ばれる少なくとも1種の元素と、ホウ素 (B) および炭素 (C) から選ばれる少なくとも1種の元素とを選択し、これらが均質に混ざり合ったアモルファス構造を形成した場合、各々の元素が安定となって融点や結晶化温度が上昇した安定なアモルファス構造が得られると推測される。更に、アルミニウム (Al)、ガリウム (Ga) およびインジウム (In) から選ばれる少なくとも1種の元素を加え、これらが均質に混ざり合ったアモルファス構造を形成した場合にも、各々の元素が安定となって融点や結晶化温度が上昇した安定なアモルファス構造が得られると推測される。安定なアモルファス構造では、繰り返しスイッチ動作させた場合の電界や熱による構成元素の他の層への拡散や構造変質が起きにくくなる。その結果、繰り返し動作に対する閾値電圧が安定化すると推測される。

[0142] また、本実験からスイッチ層には、窒素 (N) や酸素 (O) を添加してもよいことがわかった。窒素 (N) および酸素 (O) は、構成元素と結合してアモルファス構造の安定化に寄与すると考えられている。これにより、繰り返し特性と同時にリーク電流を低減させる等のスイッチ素子特性が改善されると推測される。

[0143] (実験3)

続いて、スイッチ層を構成する元素の組成比について調べた。まず、実験1、2と同様の方法を用いて、それぞれ構成元素あるいは組成比の異なるスイッチ層を有する24種類のスイッチ素子を作製した(実験例3-1~実験例3-24)。その後、各スイッチ素子特性を測定すると共に、実験例2-1等と同様に、10回目と1E6回目との閾値電圧の差($\Delta V_{th_{10th-1E6}}$)および繰り返し動作における閾値電圧のバラつき指標を算出した。また、RBS/NRA組成分析で各実験例3-1~実験例3-24の組成比を分析した。ここで、構成元素のうち、テルル (Te)、セレン (Se) および硫黄 (

S) から選ばれる少なくとも 1 種のカルコゲン元素、リン (P) およびヒ素 (As) から選ばれる少なくとも 1 種の元素 (第 1 元素)、ホウ素 (B) および炭素 (C) から選ばれる少なくとも 1 種のカルコゲン元素、ホウ素 (B) および炭素 (C) から選ばれる少なくとも 1 種の元素 (第 2 元素)、アルミニウム (Al)、ガリウム (Ga) およびインジウム (In) から選ばれる少なくとも 1 種の元素 (第 3 元素) およびその他の元素の含有比 (原子量比) の合計を 100 として各元素 (カルコゲン元素、第 1 元素、第 2 元素、第 3 元素およびその他の元素) の組成比を算出した。なお、ここで算出された数値は、窒素 (N) および酸素 (O) を除いた状態での値である。表 3 は、各実験例 3-1 ~ 実験例 3-24 における各スイッチ層の構成、窒素 (N) および酸素 (O) を除いた状態での構成元素の組成比、0 回目と 1E6 回目との閾値電圧の差 ($\Delta V_{th_{10^{th}-1E6}}$) および閾値電圧のバラつき指標をまとめたものである。

[0144]

[表3]

実験例	スイッチ層の 元素構成	組成比					$\Delta V_{th10th-1E6}$	バラ つき 指標
		カルコゲン 元素	第 1 元素	第 2 元素	第 3 元素	その他 の元素		
3-1	BCAsSeN	42	28	30	0	0	0.4	0.19
3-2	BCGaAsTeN	58	1	16	25	0	0.8	0.3
3-3	BCAlGaPTeN	13	31	16	40	0	動作せず	
3-4	BCGaAsTeN	60	3	19	18	0	0.2	0.17
3-5	BCAlPTeN	20	30	20	30	0	0.3	0.11
3-6	BCAlAsTeN	35	10	15	40	0	0.2	0.13
3-7	BCAlGaPTeN	25	40	18	17	0	0.2	0.09
3-8	BCAlGaAsTeN	70	5	15	10	0	0.2	0.08
3-9	BCAlGaAsTeN	27	12	16	45	0	0.2	0.17
3-10	CGaPTeN	24	47	15	14	0	動作せず	
3-11	CGaAsTeN	74	5	11	10	0	動作せず	
3-12	CAIGaPTeN	50	29	1	20	0	膜剥がれ確認	
3-13	CGaPTeN	53	29	3	15	0	1	0.36
3-14	CGaAsTeN	21	13	50	16	0	0.4	0.13
3-15	BCGaPTeN	22	7	60	11	0	0.3	0.17
3-16	BCGaPTeN	52	10	25	13	0	動作せず	
3-17	BCGaInPTeN	60	12	14	24	0	0.3	0.15
3-18	BCGaGePTeN	54	4	24	4	14	0.2	0.09
3-19	BCGaAsTeN	45	17	18	20	0	0.3	0.09
3-20	BCGaSiAsTeN	31	17	22	21	9	0.2	0.11
3-21	BCGaGeAsTeN	32	20	13	24	11	0.2	0.08
3-22	ZnBCGaPTeN	58	9	15	7	11	0.2	0.09
3-23	BGaCAsSeN	47	28	20	5	0	0.1	0.06
3-24	BCGaSiAsSeN	35	20	35	5	5	0.1	0.05

[0145] まず、カルコゲン元素（ここでは、Te）の含有量に注目した。カルコゲン元素の含有量が13原子%の実験例3-3では、スイッチ素子として動作しなかった。カルコゲン元素は、スイッチ素子としての特性を得るために最も重要な元素である。このため、実験例3-3では、相対的にカルコゲン元素の含有量が少なかったため、スイッチ特性が得られなかったと推測される。一方、カルコゲン元素の含有量が74原子%の実験例3-11では、プロセス中に膜剥がれが生じた。これは、カルコゲン元素が多すぎて膜質が悪化

したからである。このことから、カルコゲン元素は、20原子%以上70原子%以下の範囲で含有することが好ましいことがわかった。

[0146] 次に、リン(P)およびヒ素(As)から選ばれる第1元素の含有量に注目した。第1元素の含有量が1原子%の実験例3-2では、 ΔV_{th-1E6} が0.8と大きかった。また、他の実験例と比較して、バラつき指標も0.30と大きかった。第1元素の含有量が47原子%の実験例3-10では、スイッチ素子として動作しなかった。これは、スイッチ層に含まれる第1元素が多すぎたためと考えられる。このことから、第1元素は3原子%以上40原子%以下の範囲で含有することが好ましいことがわかった。

[0147] 続いて、ホウ素(B)および炭素(C)から選ばれる第2元素の含有量に注目した。第2元素の含有量が1原子%の実験例3-12では、 ΔV_{th-1E6} が1.0と大きく、また、閾値電圧のバラつき指標も0.36と、他の実験例と比較して大きかった。第2元素の含有量が60原子%の実験例3-15では、スイッチ素子として動作しなかった。これは、スイッチ層に含まれる第1元素が多すぎたためと考えられる。このことから、第2元素は3原子%以上50原子%以下の範囲で含有することが好ましいことがわかった。

[0148] 次に、アルミニウム(Al)、ガリウム(Ga)およびインジウム(In)から選ばれる第3元素の含有量に注目した。第3元素を含まない実験例3-1では、 ΔV_{th-1E6} が0.4であり、また、閾値電圧のバラつき指標が0.19と、実験例1-1と比較して閾値電圧のバラつきが改善した。即ち、スイッチ層は、カルコゲン元素、第1元素および第2元素のみで、本開示の効果が得られることがわかった。これに対して、第3元素の含有量が45原子%の実験例3-9では、スイッチ素子として動作しなかった。これは、スイッチ層に含まれる第3元素が多すぎたためと考えられる。このことから、第3元素は0原子%以上40原子%以下の範囲で含有することが好ましいことがわかった。

[0149] 以上のことから、本開示のスイッチ素子を構成するスイッチ層は、窒素(N)および酸素(O)を除いた元素の合計を100としたときに、テルル(Te)

T e)、セレン (S e) および硫黄 (S) から選ばれる少なくとも1種のカルコゲン元素は20原子%以上70原子%以下で含有することが好ましいといえる。リン (P) およびヒ素 (A s) から選ばれる少なくとも1種の第1元素は、3原子%以上40原子%以下の範囲で含有することが好ましいといえる。ホウ素 (B) および炭素 (C) から選ばれる少なくとも1種の第2元素は、3原子%以上50原子%以下の範囲で含有することが好ましいといえる。アルミニウム (A l)、ガリウム (G a) およびインジウム (I n) から選ばれる少なくとも1種の第3元素は、0原子%以上40原子%以下の範囲で含有することが好ましいといえる。

[0150] また、実験例3-1～実験例3-24では、窒素 (N) を全構成元素に対して3原子%以上30原子%以下の範囲で添加した。更に、ここでは示していないが、窒素 (N) を30原子%より多く添加したスイッチ素子では、動作不良や特性不良、あるいはスイッチ層の膜剥れが生じやすかった。更にまた、窒素 (N) は、実験2の結果から、添加してもしなくてもよいことがわかった。これらのことから、実験3で示した構成以外の組成比や、他の添加元素を含むスイッチ層を備えたスイッチ素子では必ずしも断言できないが、スイッチ層を構成する全構成元素に対する窒素 (N) は、30原子%以下での範囲で含有することが好ましいといえる。また、酸素 (O) についても、実験2の結果から、添加してもしなくてもよいことがわかった。更に、窒素 (N) と酸素 (O) が同時に添加されていてもよいことがわかっている。更にまた、ここでは示していないが、実験例2や実験例3に示した元素構成のスイッチ素子に対して窒素 (N) の代わりに酸素 (O) を添加した場合や、窒素 (N) および酸素 (O) の両方を添加した場合には、スイッチ層を構成する全構成元素に対する酸素 (O) の含有量が30原子%を超えるとスイッチ層が高抵抗化し、スイッチ素子としての特性が得られなくなった。このことから、実験3で示した構成以外の組成比や、他の添加元素を含むスイッチ層を備えたスイッチ素子では必ずしも断言できないが、スイッチ層を構成する全構成元素に対する酸素 (O) は、30原子%以下での範囲で含有するこ

とが好ましいといえる。

[0151] 更に、本開示のスイッチ素子において第1元素として用いられるリン(P)およびヒ素(As)は周期律表上で同じ族に属しているが、ヒ素(As)はリン(P)と比較して16族のカルコゲン元素と化合物を作りやすい。このことから、ヒ素(As)のスイッチ素子を構成する他の元素との最適な組成比は、リン(P)よりも多くなると推測される。このように、好ましい特性が得られる最適な組成範囲は、構成元素の組み合わせによって異なることが推測される。

[0152] 例えば、実験例3-16～実験例3-24のスイッチ素子では、 $\Delta V_{th_{10t}}$ およびバラつき指標共に比較的良好な値を示した。従って、本開示のスイッチ素子では、実験例3-16～実験例3-24の元素構成および組成範囲がより好適であると推測できる。

[0153] 例えば、例えば実験例3-16のように、第1元素としてリン(P)を含み、BCGaPTeNから構成されているスイッチ素子では、その組成比としてより好ましい範囲は、窒素(N)を除いた組成比で、カルコゲン元素は45原子%以上55原子%以下、第1元素のリン(P)は5原子%以上15原子%以下、第2元素のホウ素(B)および炭素(C)の合計は20原子%以上30原子%以下および第3元素のガリウム(Ga)は8原子%以上18原子%以下であることがわかった。窒素(N)の添加量は、全構成元素に対して5原子%以上15原子%以下であることが好ましいことがわかった。

[0154] 実験例3-17のように、第3元素としてガリウム(Ga)に加えてインジウム(In)も含み、BCGaInPTeNから構成されているスイッチ素子では、繰り返し動作等の特性が改善することがわかった。これは、ガリウム(Ga)とインジウム(In)とが、同じ価数および似た性質を有するものの、原子(イオン)半径が異なるため、それぞれの含有量を調整することで、アモルファスの構造をより安定化することができたからと推測できる。この元素構成を有するスイッチ素子では、その組成比としてより好ましい範囲は、窒素(N)を除いた組成比で、カルコゲン元素は55原子%以上6

5原子%以下、第1元素のリン（P）は8原子%以上18原子%以下、第2元素のホウ素（B）および炭素（C）の合計は10原子%以上20原子%以下および第3元素のガリウム（Ga）は5原子%以上20原子%以下、同じく、第3元素のインジウム（In）は5原子%以上20原子%以下であることがわかった。窒素（N）の添加量は、全構成元素に対して5原子%以上15原子%以下であることが好ましいことがわかった。

[0155] また、スイッチ層は、例えば、実験例3-18や実験例3-24の結果から、その他の添加元素として、BやCと強い結合を作るSiやGeを含んで形成するようにしてもよいことがわかった。これら元素を添加することで、アモルファス構造がより安定化する可能性がある。更に、スイッチ層は、ケイ素（Si）やゲルマニウム（Ge）と同時に窒素（N）や酸素（O）を用いてもよい。ケイ素（Si）やゲルマニウム（Ge）と窒素（N）や酸素（O）を同時に添加することで、繰り返し特性と同時にリーク電流を低減させる等のスイッチ素子特性を改善することができる。

[0156] 実験例3-18のように、その他の元素としてゲルマニウム（Ge）を加えたBCGaGePTeNから構成されているスイッチ素子では、閾値電圧のバラつきが改善した。この元素構成を有するスイッチ素子では、その組成比としてより好ましい範囲は、窒素（N）を除いた組成比で、カルコゲン元素は50原子%以上60原子%以下、第1元素のリン（P）は3原子%以上10原子%以下、第2元素のホウ素（B）および炭素（C）の合計は20原子%以上30原子%以下、第3元素のガリウム（Ga）は3原子%以上10原子%以下およびその他の元素であるゲルマニウム（Ge）は8原子%以上20原子%以下であることがわかった。窒素（N）の添加量は、全構成元素に対して3原子%以上10原子%以下であることが好ましいことがわかった。

[0157] 実験例3-19のように、第1元素としてリン（P）の代わりにヒ素（As）に用いたBCGaAsTeNから構成されているスイッチ素子では、その組成比としてより好ましい範囲は、窒素（N）を除いた組成比で、カルコゲン元素は30原子%以上50原子%以下、第1元素のヒ素（As）は12

原子%以上22原子%以下、第2元素のホウ素（B）および炭素（C）の合計は15原子%以上35原子%以下および第3元素のガリウム（Ga）は15原子%以上25原子%以下であることがわかった。窒素（N）の添加量は、全構成元素に対して3原子%以上15原子%以下であることが好ましいことがわかった。

[0158] 実験例3-20のように、その他の元素としてケイ素（Si）を加えたBCGaSiAsTeNから構成されているスイッチ素子では、閾値電圧のバラつきが改善することがわかった。この元素構成を有するスイッチ素子では、その組成比としてより好ましい範囲は、窒素（N）を除いた組成比で、カルコゲン元素は25原子%以上35原子%以下、第1元素のヒ素（As）は12原子%以上22原子%以下、第2元素のホウ素（B）および炭素（C）の合計は17原子%以上27原子%以下、第3元素のガリウム（Ga）は16原子%以上26原子%以下およびその他の元素であるケイ素（Si）は5原子%以上15原子%以下であることがわかった。窒素（N）の添加量は、全構成元素に対して3原子%以上15原子%以下であることが好ましいことがわかった。

[0159] 実験例3-21のように、その他の元素としてゲルマニウム（Ge）を加えたBCGaGeAsTeNから構成されているスイッチ素子では、閾値電圧のバラつきが改善することがわかった。この元素構成を有するスイッチ素子では、その組成比としてより好ましい範囲は、窒素（N）を除いた組成比で、カルコゲン元素は25原子%以上35原子%以下、第1元素のヒ素（As）は15原子%以上25原子%以下、第2元素のホウ素（B）および炭素（C）の合計は10原子%以上20原子%以下、第3元素のガリウム（Ga）は20原子%以上30原子%以下およびその他の元素であるゲルマニウム（Ge）は8原子%以上20原子%以下であることがわかった。窒素（N）の添加量は、全構成元素に対して3原子%以上15原子%以下であることが好ましいことがわかった。

[0160] 実験例3-22のように、その他の元素としてケイ素（Si）やゲルマニ

ウム (Ge) の他に、亜鉛 (Zn) を加えた ZnBCGaPTeN から構成されているスイッチ素子でも、閾値電圧のバラつきが改善することがわかった。この元素構成を有するスイッチ素子では、その組成比としてより好ましい範囲は、窒素 (N) を除いた組成比で、カルコゲン元素は 55 原子%以上 65 原子%以下、第 1 元素のリン (P) は 5 原子%以上 15 原子%以下、第 2 元素のホウ素 (B) および炭素 (C) の合計は 10 原子%以上 20 原子%以下、第 3 元素のガリウム (Ga) は 5 原子%以上 15 原子%以下およびその他の元素である亜鉛 (Zn) は 5 原子%以上 15 原子%以下であることがわかった。窒素 (N) の添加量は、全構成元素に対して 3 原子%以上 15 原子%以下であることが好ましいことがわかった。

[0161] 実験例 3-23 のように、カルコゲン元素としてセレン (Se)、第 1 元素としてヒ素 (As) と共に、第 3 元素としてガリウム (Ga) を含有する BGaCAsSeN から構成されているスイッチ素子でも、閾値電圧のバラつきが改善することがわかった。この元素構成を有するスイッチ素子では、その組成比としてより好ましい範囲は、窒素 (N) を除いた組成比で、カルコゲン元素セレン (Se) は 20 原子%以上 70 原子%以下、第 1 元素のヒ素 (As) は 3 原子%以上 40 原子%以下、第 2 元素のホウ素 (B) および炭素 (C) の合計は 3 原子%以上 50 原子%以下および第 3 元素のガリウム (Ga) は 3 原子%以上 40 原子%以下であることがわかった。窒素 (N) の添加量は、全構成元素に対して 0 原子%以上 30 原子%以下であることが好ましいことがわかった。また、スイッチ層は、実験例 3-24 のように、ケイ素 (Si) を含んだ BGaCSiAsSeN のような構成としてもよい。この場合、ケイ素 (Si) は 3 原子%以上 20 原子%以下であることが好ましいことがわかった。

[0162] (実験 4)

まず、TiN よりなる下部電極を逆スパッタによってクリーニングした。次に、成膜チャンバー内に窒素を流しながらリアクティブスパッタによって TiN 上に BCTeN からなるスイッチ層を 5 nm ~ 50 nm の膜厚で成膜

したのち、Wを30nmの膜厚で形成して上部電極とした。この後、パターンニングおよび320℃、2時間の熱処理を行い、1トランジスタ－1スイッチ素子を作製した（実験例4－1）。表4は、実験例4－1のスイッチ層の構成元素および後述するドリフト指標を記したものである。

[0163] [表4]

実験例	スイッチ層	ドリフト指標(V)
4-1	BCTeN	0.50

[0164] スwitch素子のスイッチ動作がおきる閾値電圧は、最後にスイッチ動作させてからの時間（インターバル時間）の長さに影響を受けることが知られている（ドリフト）。一般的に、スイッチ素子は、前回のスイッチ動作からのインターバル時間が長いほど、次のスイッチ動作における閾値電圧が上昇する傾向にある。理想的なスイッチ素子としては、インターバル時間の長さにかかわらず常に閾値電圧が一定で変化しないことが望ましい。そこで、前回のスイッチ動作からのインターバル時間の長さと共に、閾値電圧がどのくらい上昇したかを評価するために、「ドリフト指標」を定義して測定を行い、ドリフトを評価した。具体的には、スイッチ素子に対してパルス電圧を印加して確実にスイッチ動作をさせ（時刻0）、その後のインターバル時間として100ms経過した後に（時刻100ms）再度スイッチ動作をさせるパルスを印加し、時刻0からの閾値電圧の変化量を測定した。この閾値電圧の変化量をドリフト指標とした。実験例4－1では、ドリフト指標は0.50Vであった。

[0165] （実験5）

次に、実験4と同様の方法を用いて9種類のスイッチ素子を作製した（実験例5－1～実験例5－9）。その後、実験例4－1と同様に、ドリフト指標を測定し、各スイッチ層の構成と共に、表5にまとめた。

[0166]

[表5]

実験例	スイッチ層	ドリフト指標(V)
5-1	B24-C6-As28-Te42-N	0.22
5-2	B24-C6-As28-Te42	0.25
5-3	B30-As28-Se42-N	0.16
5-4	B12-C3-Ga5-As30-Se50-N	0.04
5-5	Ga25-As20-Se55	0.10
5-6	Ga25-As20-Se55-N	0.09
5-7	Ga5-Ge12-As33-Se50	0.09
5-8	Ga5-Ge12-As33-Se50-N	0.08
5-9	Ga5-Si12-As33-Se50-N	0.06

[0167] 表5から、実験例5-1～実験例5-9ではドリフト指標がいずれも0.25以下であり、実験例4-1の0.50Vと比較して半分以下となった。実験例4-1および実験例5-1のスイッチ層の構成には、ヒ素(As)の有無に違いがある。即ち、ドリフトは、スイッチ層をホウ素(B)、炭素(C)、ヒ素(As)、テルル(Te)および窒素(N)からなる元素構成とすることで改善できることがわかった。実験例5-2は、実験例5-1のスイッチ層の構成から窒素(N)を省いたものである。実験例5-3は、実験例5-1のスイッチ層の構成から炭素(C)を省くと共に、テルル(Te)の代わりにセレン(Se)を用いたものである。これら実験例5-1～実験例5-3の結果から、ドリフトは、スイッチ層を、少なくとも、ホウ素(B)あるいは炭素(C)と、ヒ素(As)と、セレン(Se)あるいはテルル(Te)とからなる元素構成とすることで改善できることがわかった。

[0168] 更に、ガリウム(Ga)を用いた実験例5-4～実験例5-9では、ドリフト指標がさらに改善された。実験例5-5および実験例5-6の結果から、少なくとも、ガリウム(Ga)、ヒ素(As)およびセレン(Se)から

なる構成とすることでドリフト指標改善された。実験例 5-8 は実験例 5-6 の構成にさらにゲルマニウム (Ge) を添加したものであり、実験例 5-9 は実験例 5-8 のゲルマニウム (Ge) の代わりにケイ素 (Si) を添加したものである。これらも実験例 5-6 および実験例 5-8 と同様にドリフト指標が改善した。また、ここでは示していないが、AsSe や AsSeN のみの構成ではプロセス後のアニール工程後に膜浮きや膜剥がれ等が発生し、ドリフト指標も含む諸特性が大幅に悪化した。従って、ドリフトは、スイッチ層をセレンや (Se) やテルル (Te) 等のカルコゲン元素と、ヒ素 (As) と、ホウ素 (B) あるいは炭素 (C) とを用いて構成することで改善できることがわかった。更に、ドリフトは、スイッチ層をセレンや (Se) やテルル (Te) 等のカルコゲン元素と、ヒ素 (As) と、ガリウム (Ga) とを用いて構成することでより大きく改善できることがわかった。

[0169] ドリフトが改善される理由としては以下のことが考えられる。例えば、ヒ素 (As) はテルル (Te) やセレン (Se) とカルコゲナイドガラスを形成し、カルコゲナイドガラスを形成する。また、ヒ素 (As) は、 As_2Te_3 や As_2Se_3 のようなカルコゲン元素よりも高融点な化合物を形成する。従って、ヒ素 (As) はカルコゲン元素との原子間に強い結合を形成し、カルコゲン元素を安定化させると推測される。これにより、アモルファス構造の安定性が向上すると推測される。また、ヒ素 (As) と同族の P (リン) も、同様の性質を持つと推定される。よって、カルコゲン元素と共に、ヒ素 (As) およびガリウム (Ga) を用いてスイッチ層を構成することで、スイッチ層にスイッチ素子動作に伴う電界が印加された場合でも、構造変化や原子変位が生じにくい安定なアモルファス構造を実現でき、スイッチング閾値電圧の経時変化を抑制することができると考えられる。

[0170] また、ガリウム (Ga) は、リン (P) やヒ素 (As) と、例えば GaP や GaAs のような安定な化合物を形成することが知られている。更に、カルコゲン元素とガリウム (Ga) は、例えば GaTe や Ga_2Te_3 のような化合物を形成する。また、例えばヒ素 (As) はカルコゲン元素と結合しやす

い。このことから、ガリウム（Ga）と、リン（P）あるいはヒ素（As）と、カルコゲン元素とは、互いに結合してアモルファス構造を形成しやすいと推測できる。即ち、ガリウム（Ga）はカルコゲン元素とも、ヒ素（As）やリン（P）のニクトゲン元素とも安定な結合を形成することができ、且つ、アモルファス構造を形成する。従って、スイッチ層は、カルコゲン元素とリン（P）やヒ素（As）と共にガリウム（Ga）を同時に含むことで、スイッチ素子動作に伴う電界が印加された場合でも、構造変化や原子変位が特に生じにくい安定なアモルファス構造を実現でき、スイッチング閾値電圧の経時変化を抑制することができると考えられる。

[0171] なお、ガリウム（Ga）と同じ周期律表第13族に属し、同様な性質を持つアルミニウム（Al）やインジウム（In）も、例えば、リン（P）やヒ素（As）とAlAsやInPのような化合物を形成する。また、カルコゲン元素と、例えば、InTeのような化合物を形成する。従って、ガリウム（Ga）に限らず、アルミニウム（Al）またはインジウム（In）を用いることでも同様の効果が得られることは容易に推測できる。また、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる周期律表第13族元素を2種類以上用いた場合でも、同様の効果が得られると推測される。

[0172] 上述したように、ホウ素（B）および炭素（C）は、リン（P）、ヒ素（As）、テルル（Te）等と比較して原子半径が小さい。このため、ホウ素（B）あるいは炭素（C）と、リン（P）あるいはヒ素（As）と、テルル（Te）等のカルコゲン元素とを含むスイッチ層では、ホウ素（B）あるいは炭素（C）の原子半径と、他元素の原子半径との差が大いため結晶構造をとりにくくなる。よって、ホウ素（B）あるいは炭素（C）と、リン（P）あるいはヒ素（As）と、テルル（Te）等のカルコゲン元素とを含むスイッチ層は、ホウ素（B）や炭素（C）を含まず、リン（P）あるいはヒ素（As）と、テルル（Te）等のカルコゲン元素とからなるスイッチ層よりも、アモルファス構造が安定化すると推測される。また、ホウ素（B）および

炭素（C）は共有結合性が強いため、アモルファス中のカルコゲン元素と共有結合を形成して安定化する。従って、ホウ素（B）および炭素（C）の一方またはその両方を用いることでスイッチ層を構成するアモルファス構造が安定化し、スイッチ素子動作に伴う電界が印加された場合でも、構造変化や原子変位が生じにくい安定なアモルファス構造を実現でき、スイッチング閾値電圧の経時変化を抑制することができると考えられる。

[0173] なお、本開示のスイッチ素子のスイッチ特性は、カルコゲン元素による公知のOTS特性が元になっているため、Te以外のカルコゲン元素（セレン（Se）および硫黄（S））を1種あるいは複数種類用いた場合についても同様の結果が得られることは容易に推測される。

[0174] 以上のことから、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素とを用い、これらが均質に混ぜ合わせることで互いに安定な結合が形成され、融点や結晶化温度が上昇した安定なアモルファス構造が得られると推測される。即ち、上記元素構成とすることで、スイッチ素子動作に伴う電界が印加された場合でも、これらの構成で特に構造変化や原子変位が生じにくい安定なアモルファス構造を有するスイッチ層を実現でき、スイッチング閾値電圧の経時変化を抑制することができると考えられる。

[0175] また、スイッチ層には、上記の構成元素に対して、窒素（N）や酸素（O）を添加してもよい。窒素（N）および酸素（O）は、構成元素と結合してアモルファス構造の安定化に寄与すると考えられ、スイッチ素子動作に伴う電界が印加された場合でも、構造変化や原子変位が生じにくい安定なアモルファス構造を実現でき、スイッチング閾値電圧の経時変化であるドリフトを抑制することができると考えられる。

[0176] 更に、スイッチ層は、その他に添加元素として、ケイ素（Si）やゲルマニウム（Ge）を添加するようにしてもよい。これら元素を添加することで

、アモルファス構造がより安定化する可能性がある。更に、スイッチ層は、ケイ素（S i）やゲルマニウム（G e）と同時に窒素（N）や酸素（O）を用いてもよい。ケイ素（S i）やゲルマニウム（G e）と窒素（N）や酸素（O）を同時に添加することで、スイッチ素子動作に伴う電界が印加された場合でも、構造変化や原子変位が生じにくい安定なアモルファス構造を実現でき、スイッチング閾値電圧の経時変化であるドリフトを抑制することができると思われる。

[0177] また、実験3および実験5、また、ここでは具体的には示していないが同じ元素構成で様々な組成のスイッチ素子のドリフト指標を測定した結果、カルコゲン元素が20原子%以下になるとスイッチ動作に必要なカルコゲン元素が不足してスイッチ動作しなくなることがわかった。また、カルコゲン元素が70原子%以上になると、膜質が悪化してプロセス中に膜剥がれが生じることがわかった。更に、第1元素の含有量が3原子%以下になると第1元素の不足によりドリフト指標が悪化し、40原子%以上になると第1元素の含有割合が多すぎて動作不良となった。同様に、第3元素も3原子%以下になると第3元素の不足によりドリフト指標が悪化し、40原子%以上になると第3元素の含有割合が多すぎて動作不良となった。従って、スイッチ層22は、カルコゲン元素を20原子%以上70原子%以下の範囲で含むことが好ましく、第1元素を3原子%以上40原子%以下の範囲で含むことが好ましいことがわかった。第3元素を3原子%以上40原子%以下の範囲で含むことが好ましいことがわかった。

[0178] 更に、実験例5-4の結果から、より好ましいスイッチ素子の元素構成としては、例えば、B G a C A s S e Nであることがわかった。この元素構成とすることで、アモルファス構造がより安定化し、大きなドリフト改善効果が得られたと推定される。ここでは具体的な実験結果は示していないが、上記元素構成における組成範囲としては、カルコゲン元素であるセレン（S e）が40原子%以上60原子%以下、第1元素であるヒ素（A s）が30原子%以上40原子%以下、第3元素であるガリウム（G a）が3原子%以上

10原子%以下、さらにホウ素（B）および炭素（C）が3原子%以上15原子%以下であることが好ましいことがわかった。また、窒素（N）の添加量としては全構成元素に対して5原子%以上20原子%以下であることが好ましいことがわかった。

[0179] 同様に、実験例5－6の結果から、より好ましいスイッチ素子の元素構成としては、例えば、GaGeAsSeNであることがわかった。ここでは具体的な実験結果は示していないが、上記元素構成における組成範囲としては、カルコゲン元素であるセレン（Se）が40原子%以上60原子%以下、第1元素であるヒ素（As）が20原子%以上40原子%以下、第3元素であるガリウム（Ga）が3原子%以上10原子%以下であり、さらにゲルマニウム（Ge）が5原子%以上15原子%以下であることが好ましいことがわかった。また、窒素（N）の添加量としては全構成元素に対して5原子%以上20原子%以下であることが好ましいことがわかった。

[0180] 更に、上述したように、スイッチ層の構成元素として、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素と、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素を含むことで、繰り返し動作における閾値電圧のバラつきを改善することができることがわかった。また、スイッチ層の構成元素として、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素と、アルミニウム（Al）、ガリウム（Ga）、インジウム（In）から選ばれる少なくとも1種の第3元素を含むことで、ドリフトを改善し、素子間の閾値電圧のバラつきを改善することができることがわかった。従って、実験5の実験例5－4のようにカルコゲン元素、第1元素、第2元素および第3元素を含んで構成することで、繰り返し動作における閾値電圧バラつきおよびドリフト改善による素子間の閾値電圧バラつきの両方を改善することができることは容易に推測できる。

[0181] 以上、第1～第3の実施の形態およびその変形例を挙げて本開示を説明したが、本開示内容は上記実施の形態等に限定されるものではなく、種々変形が可能である。なお、本明細書中に記載された効果は、あくまで例示である。本開示の効果は、本明細書中に記載された効果に限定されるものではない。本開示内容が、本明細書中に記載された効果以外の効果を持ってもよい。

[0182] また、例えば、本開示は以下のような構成を取ることができる。

(1)

第1電極と、

前記第1電極と対向配置された第2電極と、

前記第1電極と前記第2電極との間に設けられたスイッチ層とを備え、

前記スイッチ層は、テルル (Te)、セレン (Se) および硫黄 (S) から選ばれる少なくとも1種のカルコゲン元素と、リン (P) およびヒ素 (As) から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素 (B) および炭素 (C) から選ばれる少なくとも1種の第2元素と、アルミニウム (Al)、ガリウム (Ga) およびインジウム (In) から選ばれる少なくとも1種の第3元素との少なくとも一方を含む

スイッチ素子。

(2)

前記スイッチ層は、非晶質相と結晶相との相変化を伴うことなく、印加電圧を所定の閾値電圧以上とすることにより低抵抗状態に、前記閾値電圧より下げることにより高抵抗状態に変化する、前記(1)に記載のスイッチ素子。

(3)

前記スイッチ層には、カルコゲン元素が20原子%以上70原子%以下、前記第1元素が3原子%以上40原子%以下、前記第2元素および前記第3元素の少なくとも一方を3原子%以上含む、前記(1)または(2)に記載のスイッチ素子。

(4)

前記スイッチ層が前記第2元素を含む場合には、その含有量の上限は50原子%以下である、前記(3)に記載のスイッチ素子。

(5)

前記スイッチ層が前記第3元素を含む場合には、その含有量の上限は40原子%以下である、前記(3)に記載のスイッチ素子。

(6)

前記スイッチ層は、さらに窒素(N)および酸素(O)のうちの少なくとも1種を含む、前記(1)乃至(5)のうちのいずれかに記載のスイッチ素子。

(7)

前記スイッチ層には、窒素(N)または酸素(O)を除いた組成比の合計を100原子%とした場合、カルコゲン元素が20原子%以上70原子%以下、前記第1元素が3原子%以上40原子%以下、前記第2元素および前記第3元素の少なくとも一方を3原子%以上含む、前記(1)乃至(6)のうちのいずれかに記載のスイッチ素子。

(8)

前記スイッチ層が前記第2元素を含む場合には、その含有量の上限は50原子%以下である、前記(7)に記載のスイッチ素子。

(9)

前記スイッチ層が前記第3元素を含む場合には、その含有量の上限は40原子%以下である、前記(7)に記載のスイッチ素子。

(10)

前記スイッチ層は、BAsTe、BAsTeN、BAsTeO、BCAsTe、BCAsTeN、BCAsTeO、BPAsTe、BPAsTeN、BPAsTeO、BCPAsTe、BCPAsTeN、BCPAsTeO、BAsSe、BAsSeN、BAsSeO、BCAsSe、BCAsSeN、BCAsSeO、BPAsSe、BPAsSeN、BPAsSeO、BC

PAsSe、BCPA s SeN、BCPA s SeOのうちのいずれかの組成を含む、前記（１）乃至（９）のうちのいずれかに記載のスイッチ素子。

（１１）

前記スイッチ層は、BGaPTe、BGaAsTe、BGaPTeN、BGaAsTeN、BGaPTeO、BGaAsTeO、BGaCPTe、BGaCA s Te、BGaCPTeN、BGaCA s TeN、BGaCPTeO、BGaCA s TeO、BGaPSe、BGaAsSe、BGaPSeN、BGaAsSeN、BGaPSeO、BGaAsSeO、BGaCPSe、BGaCA s Se、BGaCPSeN、BGaCA s SeN、BGaCPSeO、BGaCA s SeOのうちのいずれかの組成を含む、前記（１）乃至（９）のうちのいずれかに記載のスイッチ素子。

（１２）

前記スイッチ層は、BA l GaPTe、BA l GaAsTe、BA l GaPTeN、BA l GaAsTeN、BA l GaPTeO、BA l GaAsTeO、BA l GaCPTe、BA l GaCA s Te、BA l GaCPTeN、BA l GaCA s TeN、BA l GaCPTeO、BA l GaCA s TeO、BA l GaPSe、BA l GaAsSe、BA l GaPSeN、BA l GaAsSeN、BA l GaPSeO、BA l GaAsSeO、BA l GaCPSe、BA l GaCA s Se、BA l GaCPSeN、BA l GaCA s SeN、BA l GaCPSeO、BA l GaCA s SeOのうちのいずれかの組成を含む、前記（１）乃至（９）のうちのいずれかに記載のスイッチ素子。

（１３）

前記スイッチ層は、BGa l nPTe、BGa l nAsTe、BGa l nPTeN、BGa l nAsTeN、BGa l nPTeO、BGa l nAsTeO、BGa l nCPTe、BGa l nCA s Te、BGa l nCPTeN、BGa l nCA s TeN、BGa l nCPTeO、BGa l nCA s TeO、BGa l nPSe、BGa l nAsSe、BGa l nPSeN、BGa

InAsSeN、BGaInPSeO、BGaInAsSeO、BGaInCPSe、BGaInCAsSe、BGaInCPSeN、BGaInCAsSeN、BGaInCPSeO、BGaInCAsSeOのうちのいずれかの組成を含む、前記（１）乃至（９）のうちのいずれかに記載のスイッチ素子。

（１４）

前記スイッチ層は、GaPTe、GaPSe、GaPTeO、GaPSeO、GaPTeN、GaPSeN、AlAsTe、AlAsSe、GaAsTe、GaAsSe、AlAsTeO、AlAsSeO、GaAsTeO、GaAsSeO、AlAsTeN、AlAsSeN、GaAsTeN、GaAsSeN、GaGeAsTe、GaGeAsSe、GaGeAsTeO、GaGeAsSeO、GaGeAsTeN、GaGeAsSeN、GaSiAsTe、GaSiAsSe、GaSiAsTeO、GaSiAsSeO、GaSiAsTeN、GaSiAsSeNのうちのいずれかの組成を含む、前記（１）乃至（９）のうちのいずれかに記載のスイッチ素子。

（１５）

前記スイッチ層は、ケイ素（Si）およびゲルマニウム（Ge）のうちの少なくとも１種を含む、前記（１）乃至（１４）のうちのいずれかに記載のスイッチ素子。

（１６）

複数のメモリセルを備え、

前記複数のメモリセルは、それぞれ、メモリ素子および前記メモリ素子に直接接続されたスイッチ素子を含み、

前記スイッチ素子は、

第１電極と、

前記第１電極と対向配置された第２電極と、

前記第１電極と前記第２電極との間に設けられたスイッチ層とを備え、

前記スイッチ層は、テルル（Te）、セレン（Se）および硫黄（S）か

ら選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素との少なくとも一方を含む

記憶装置。

（17）

前記メモリ素子は、相変化メモリ素子、抵抗変化メモリ素子および磁気抵抗メモリ素子のいずれかである、前記（16）に記載の記憶装置。

（18）

前記複数のメモリセルは、2つ以上積層されている、前記（16）または（17）に記載の記憶装置。

（19）

プロセッサを含むホストコンピュータと、
複数のメモリセルを含むメモリセルアレイによって構成されたメモリと、
前記ホストコンピュータからのコマンドに従って前記メモリに対してリクエスト制御を行うメモリコントローラとを備え、

前記複数のメモリセルは、それぞれ、メモリ素子および前記メモリ素子に直接接続されたスイッチ素子を含み、

前記スイッチ素子は、

第1電極と、

前記第1電極と対向配置された第2電極と、

前記第1電極と前記第2電極との間に設けられたスイッチ層とを備え、

前記スイッチ層は、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少な

くとも1種の第3元素との少なくとも一方を含む
メモリシステム。

符号の説明

[0183] 1～6…メモリセルアレイ、10…メモリセル、20…スイッチ素子、21…下部電極、22…スイッチ層、23, 32…上部電極、24…高抵抗層、30…メモリ素子、31…メモリ層、31A…イオン源層、31B…抵抗変化層、41…中間電極、BL…ビット線、RM…読み出しマージン、WL…ワード線、 ΔV_{th1} …スイッチ素子の閾値電圧バラつき、 ΔV_{th2} …メモリ素子の閾値電圧バラつき。

請求の範囲

- [請求項1] 第1電極と、
前記第1電極と対向配置された第2電極と、
前記第1電極と前記第2電極との間に設けられたスイッチ層とを備え、
前記スイッチ層は、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素との少なくとも一方を含む
スイッチ素子。
- [請求項2] 前記スイッチ層は、非晶質相と結晶相との相変化を伴うことなく、印加電圧を所定の閾値電圧以上とすることにより低抵抗状態に、前記閾値電圧より下げることににより高抵抗状態に変化する、請求項1に記載のスイッチ素子。
- [請求項3] 前記スイッチ層には、カルコゲン元素が20原子%以上70原子%以下、前記第1元素が3原子%以上40原子%以下、前記第2元素および前記第3元素の少なくとも一方を3原子%以上含む、請求項1に記載のスイッチ素子。
- [請求項4] 前記スイッチ層が前記第2元素を含む場合には、その含有量の上限は50原子%以下である、請求項3に記載のスイッチ素子。
- [請求項5] 前記スイッチ層が前記第3元素を含む場合には、その含有量の上限は40原子%以下である、請求項3に記載のスイッチ素子。
- [請求項6] 前記スイッチ層は、さらに窒素（N）および酸素（O）のうちの少なくとも1種を含む、請求項1に記載のスイッチ素子。
- [請求項7] 前記スイッチ層には、窒素（N）または酸素（O）を除いた組成比

の合計を100原子%とした場合、カルコゲン元素が20原子%以上70原子%以下、前記第1元素が3原子%以上40原子%以下、前記第2元素および前記第3元素の少なくとも一方を3原子%以上含む、請求項1に記載のスイッチ素子。

[請求項8] 前記スイッチ層が前記第2元素を含む場合には、その含有量の上限は50原子%以下である、請求項7に記載のスイッチ素子。

[請求項9] 前記スイッチ層が前記第3元素を含む場合には、その含有量の上限は40原子%以下である、請求項7に記載のスイッチ素子。

[請求項10] 前記スイッチ層は、BAsTe、BAsTeN、BAsTeO、BCAsTe、BCAsTeN、BCAsTeO、BPAsTe、BPAsTeN、BPAsTeO、BCPAste、BCPAsteN、BCPAsteO、BAsSe、BAsSeN、BAsSeO、BCAsSe、BCAsSeN、BCAsSeO、BPAsSe、BPAsSeN、BPAsSeO、BCPAste、BCPAsteN、BCPAsteOのうちのいずれかの組成を含む、請求項1に記載のスイッチ素子。

[請求項11] 前記スイッチ層は、BGaPte、BGaAsTe、BGaPteN、BGaAsTeN、BGaPteO、BGaAsTeO、BGaCPte、BGaCAste、BGaCPteN、BGaCAsteN、BGaCPteO、BGaCAsteO、BGaPSe、BGaAsSe、BGaPSeN、BGaAsSeN、BGaPSeO、BGaAsSeO、BGaCPSe、BGaCAsteSe、BGaCPSeN、BGaCAsteSeN、BGaCPSeO、BGaCAsteSeOのうちのいずれかの組成を含む、請求項1に記載のスイッチ素子。

[請求項12] 前記スイッチ層は、BAIGaPte、BAIGaAsTe、BAIGaPteN、BAIGaAsTeN、BAIGaPteO、BAIGaAsTeO、BAIGaCPte、BAIGaCAste、BAIGaCPteN、BAIGaCAsteN、BAIGaCPte

O、BAIGaCASTeO、BAIGaPSe、BAIGaAsSe、BAIGaPSeN、BAIGaAsSeN、BAIGaPSeO、BAIGaAsSeO、BAIGaCPSe、BAIGaCASSe、BAIGaCPSeN、BAIGaCASSeN、BAIGaCPSeO、BAIGaCASSeOのうちのいずれかの組成を含む、請求項1に記載のスイッチ素子。

[請求項13] 前記スイッチ層は、BGaInPTe、BGaInAsTe、BGaInPTeN、BGaInAsTeN、BGaInPTeO、BGaInAsTeO、BGaInCPTe、BGaInCASTe、BGaInCPTeN、BGaInCASTeN、BGaInCPTeO、BGaInCASTeO、BGaInPSe、BGaInAsSe、BGaInPSeN、BGaInAsSeN、BGaInPSeO、BGaInAsSeO、BGaInCPSe、BGaInCASSe、BGaInCPSeN、BGaInCASSeN、BGaInCPSeO、BGaInCASSeOのうちのいずれかの組成を含む、請求項1に記載のスイッチ素子。

[請求項14] 前記スイッチ層は、GaPTe、GaPSe、GaPTeO、GaPSeO、GaPTeN、GaPSeN、AlAsTe、AlAsSe、GaAsTe、GaAsSe、AlAsTeO、AlAsSeO、GaAsTeO、GaAsSeO、AlAsTeN、AlAsSeN、GaAsTeN、GaAsSeN、GaGeAsTe、GaGeAsSe、GaGeAsTeO、GaGeAsSeO、GaGeAsTeN、GaGeAsSeN、GaSiAsTe、GaSiAsSe、GaSiAsTeO、GaSiAsSeO、GaSiAsTeN、GaSiAsSeNのうちのいずれかの組成を含む、請求項1に記載のスイッチ素子。

[請求項15] 前記スイッチ層は、ケイ素（Si）およびゲルマニウム（Ge）のうちの少なくとも1種を含む、請求項1に記載のスイッチ素子。

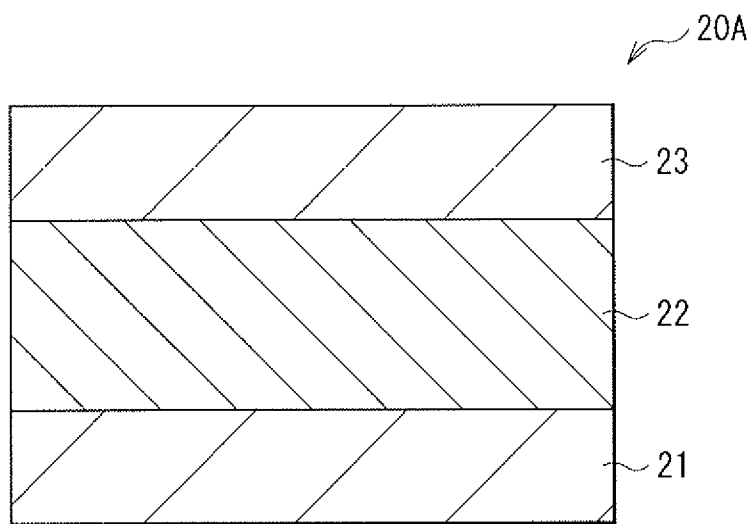
- [請求項16] 複数のメモリセルを備え、
前記複数のメモリセルは、それぞれ、メモリ素子および前記メモリ素子に直接接続されたスイッチ素子を含み、
前記スイッチ素子は、
第1電極と、
前記第1電極と対向配置された第2電極と、
前記第1電極と前記第2電極との間に設けられたスイッチ層とを備え、
前記スイッチ層は、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素との少なくとも一方を含む
記憶装置。
- [請求項17] 前記メモリ素子は、相変化メモリ素子、抵抗変化メモリ素子および磁気抵抗メモリ素子のいずれかである、請求項16に記載の記憶装置。
- [請求項18] 前記複数のメモリセルは、2つ以上積層されている、請求項16に記載の記憶装置。
- [請求項19] プロセッサを含むホストコンピュータと、
複数のメモリセルを含むメモリセルアレイによって構成されたメモリと、
前記ホストコンピュータからのコマンドに従って前記メモリに対してリクエスト制御を行うメモリコントローラとを備え、
前記複数のメモリセルは、それぞれ、メモリ素子および前記メモリ素子に直接接続されたスイッチ素子を含み、

前記スイッチ素子は、
第1電極と、
前記第1電極と対向配置された第2電極と、
前記第1電極と前記第2電極との間に設けられたスイッチ層とを備え、

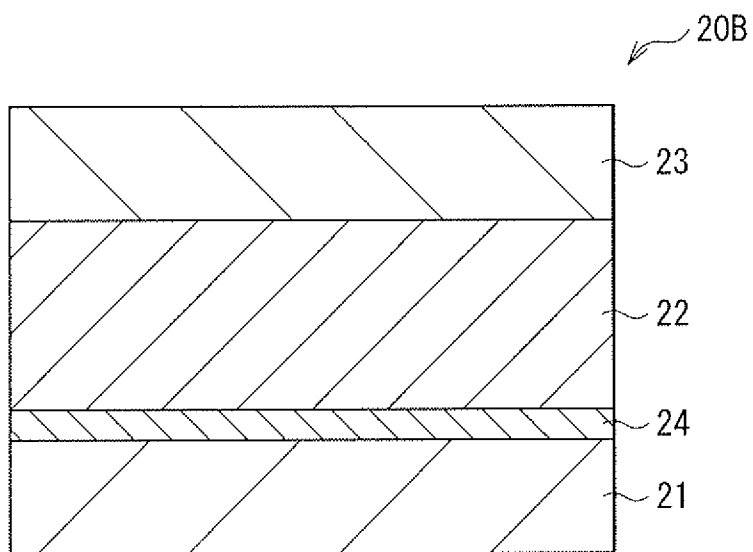
前記スイッチ層は、テルル（Te）、セレン（Se）および硫黄（S）から選ばれる少なくとも1種のカルコゲン元素と、リン（P）およびヒ素（As）から選ばれる少なくとも1種の第1元素とを含み、さらに、ホウ素（B）および炭素（C）から選ばれる少なくとも1種の第2元素と、アルミニウム（Al）、ガリウム（Ga）およびインジウム（In）から選ばれる少なくとも1種の第3元素との少なくとも一方を含む

メモリシステム。

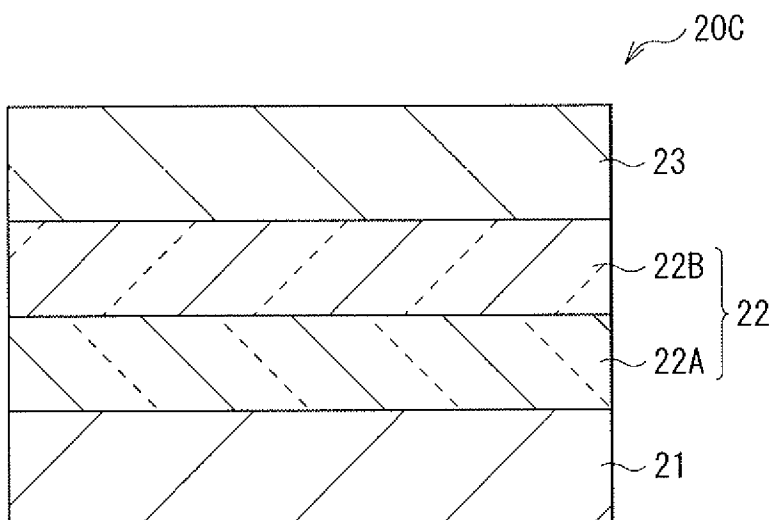
[図1]



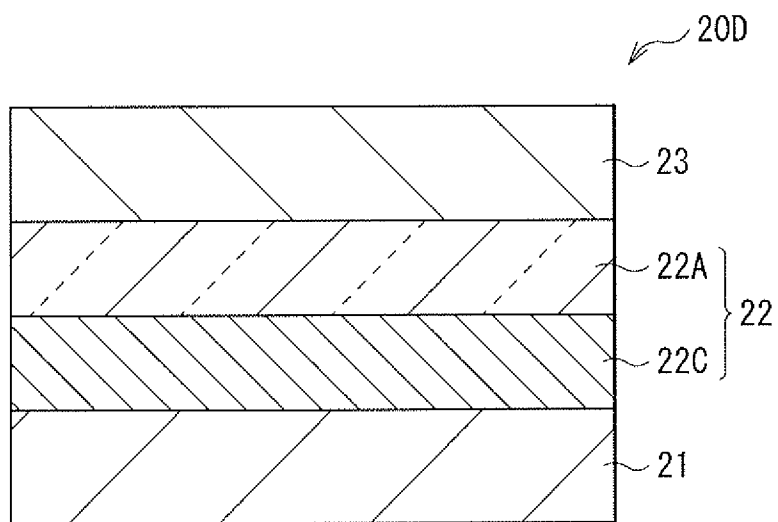
[図2]



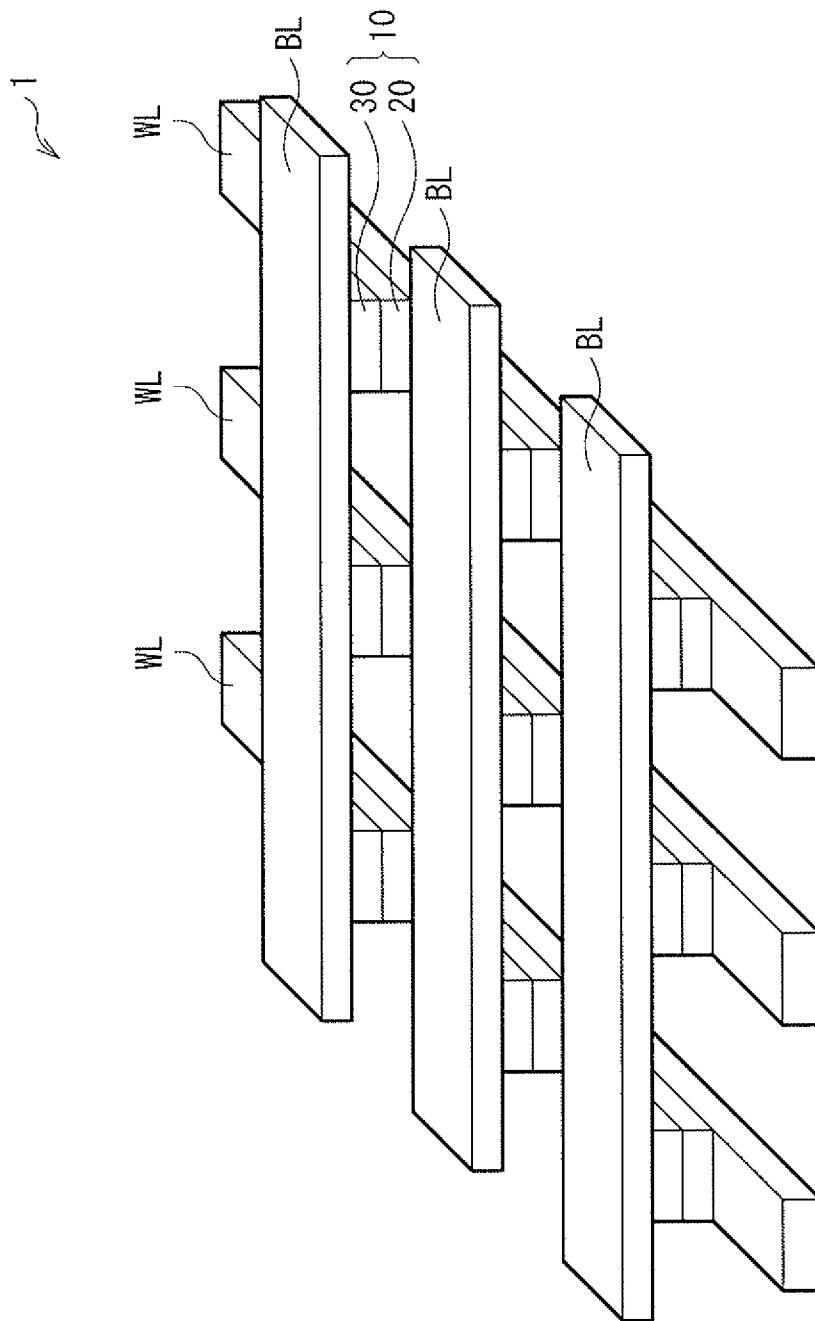
[図3]



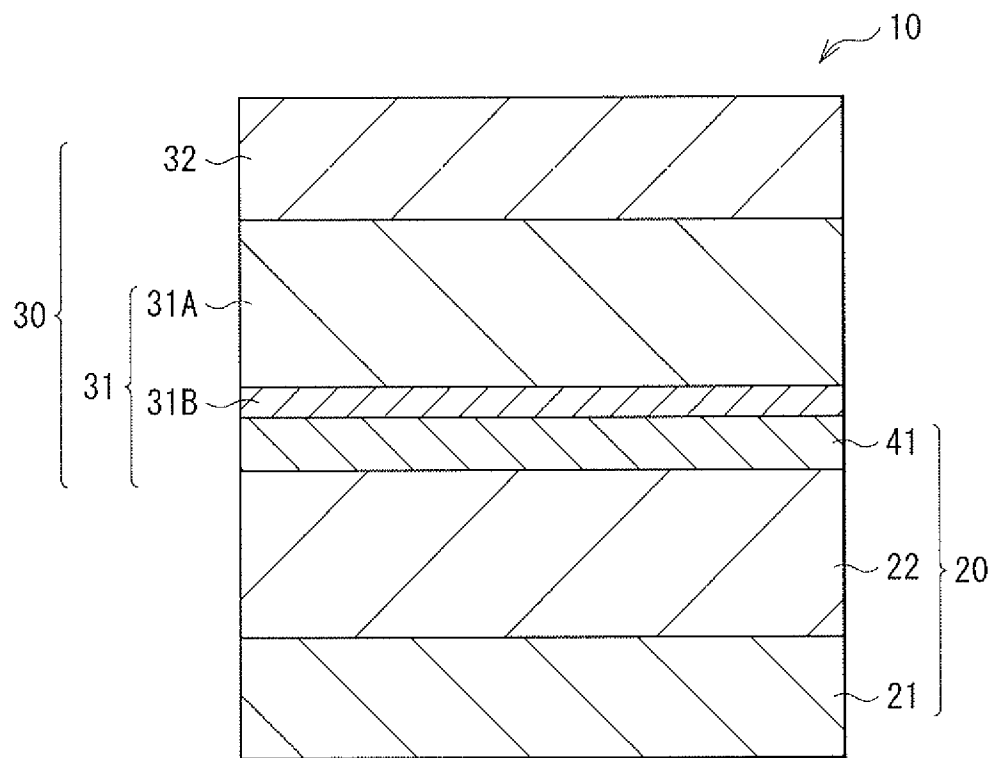
[図4]



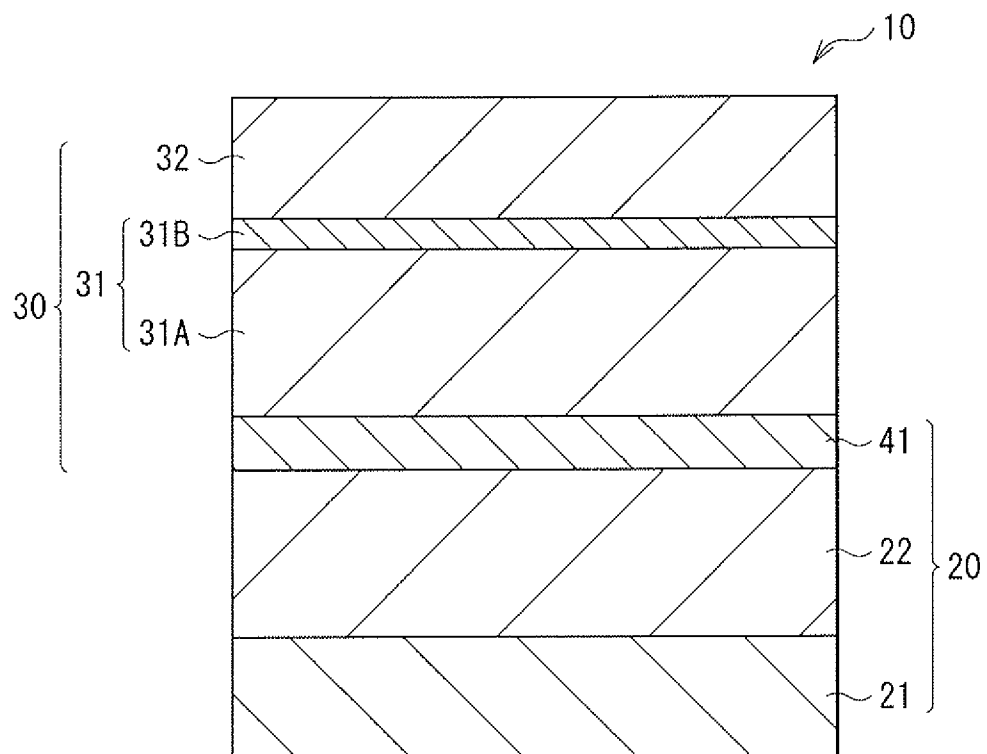
[図5]



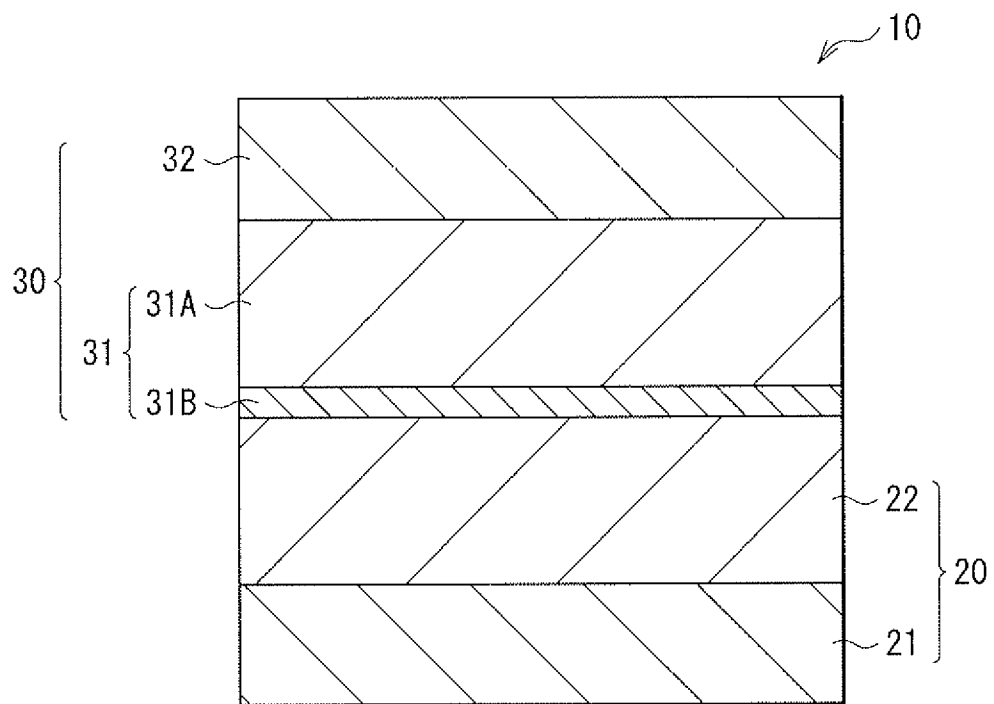
[図6]



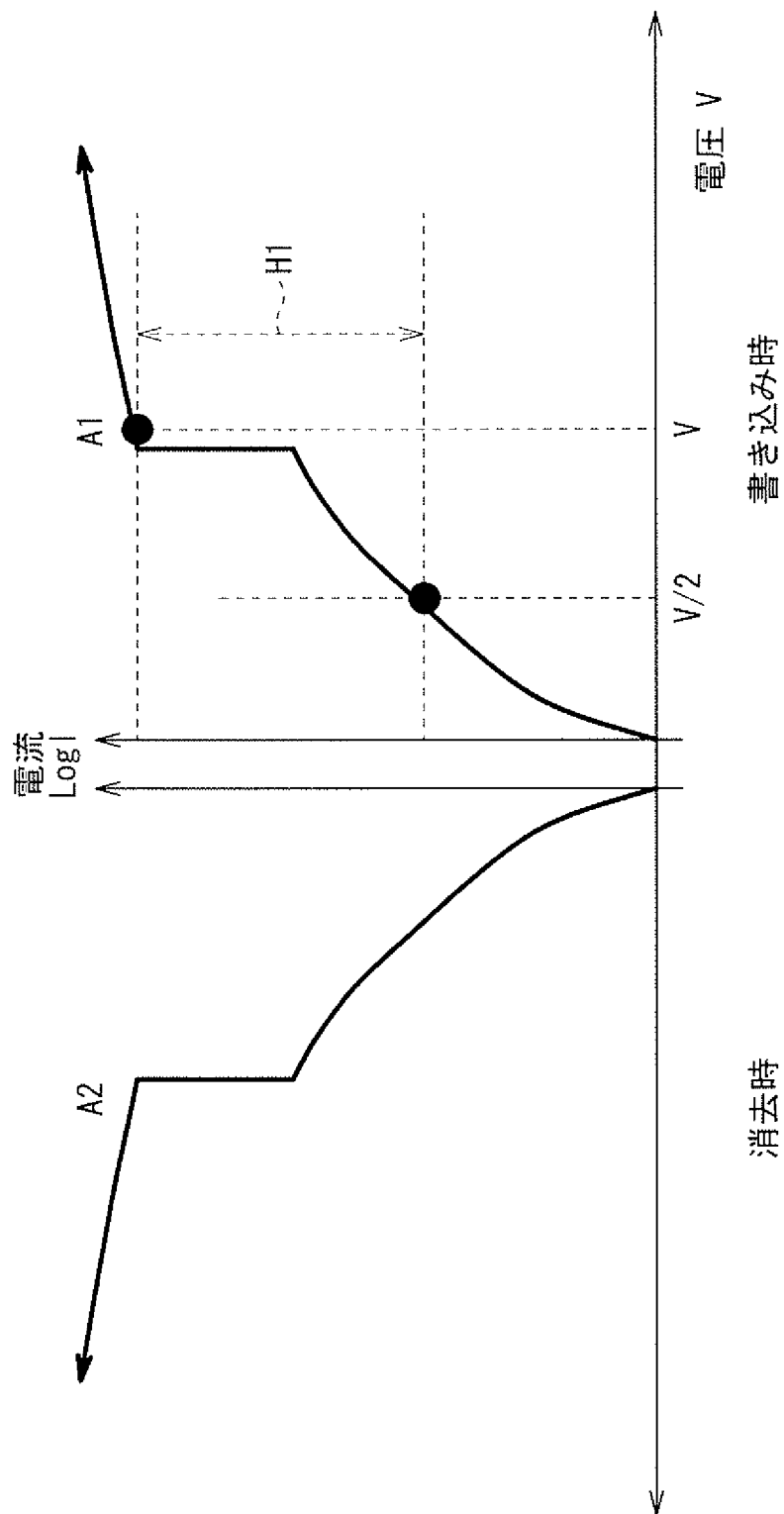
[図7]



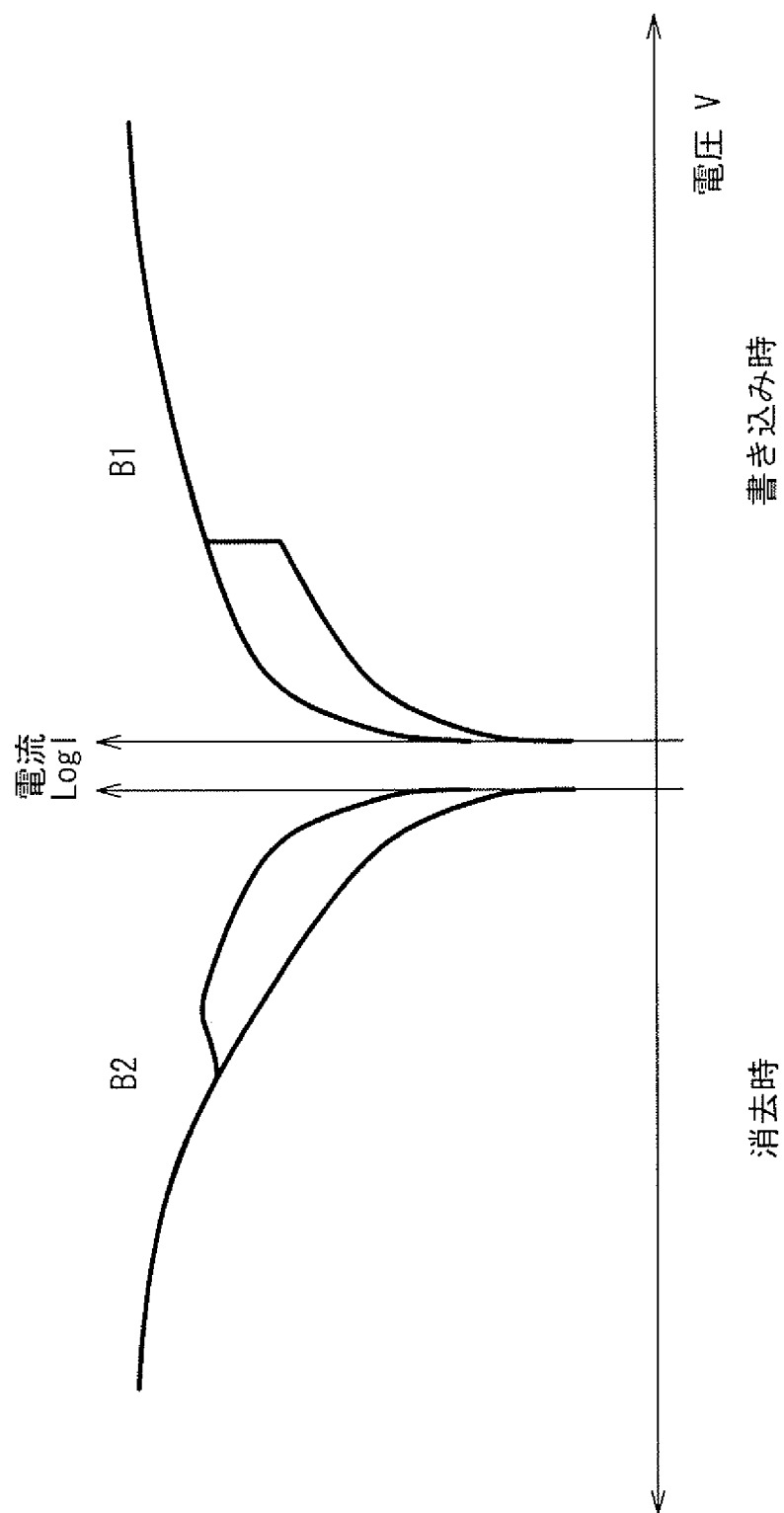
[図8]



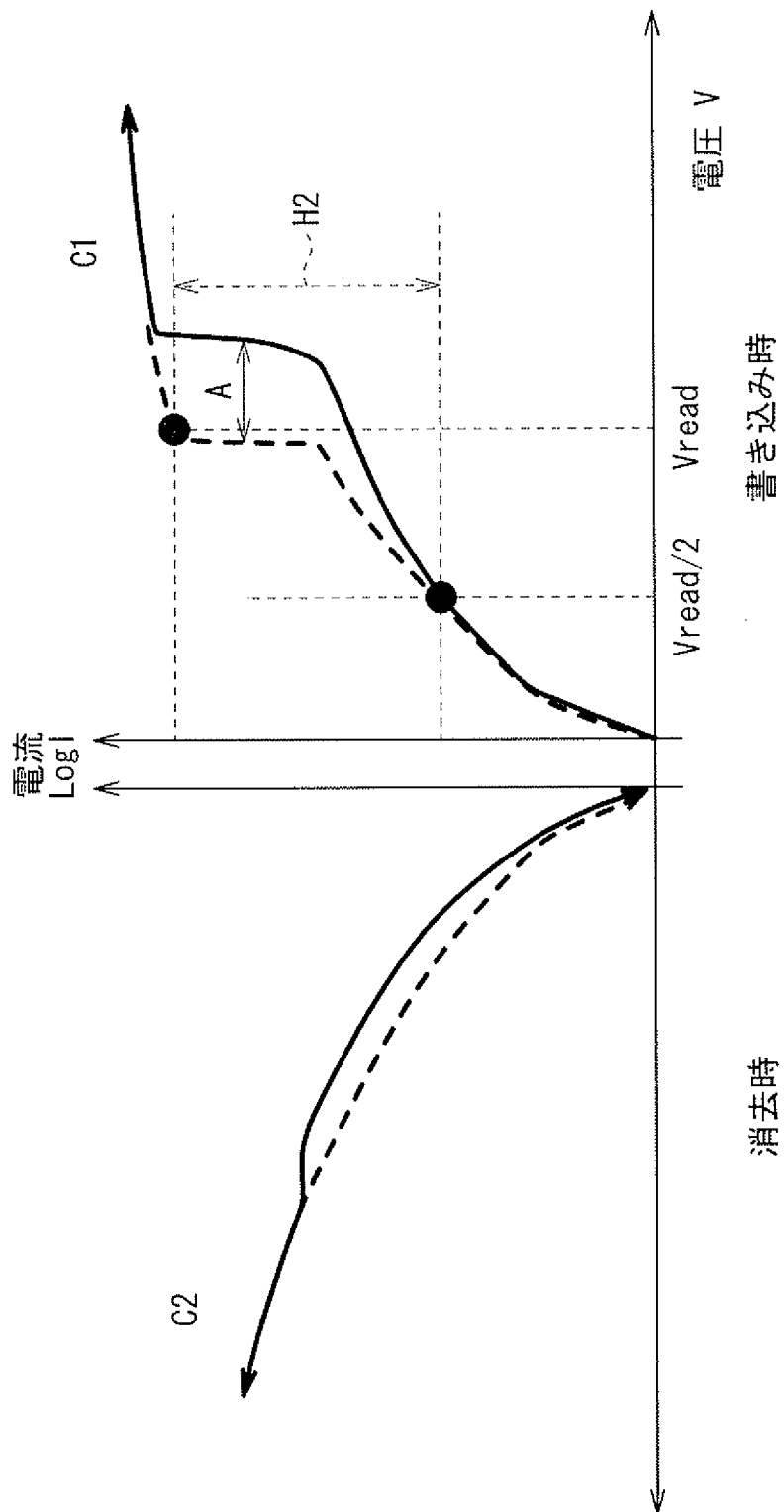
[図9]



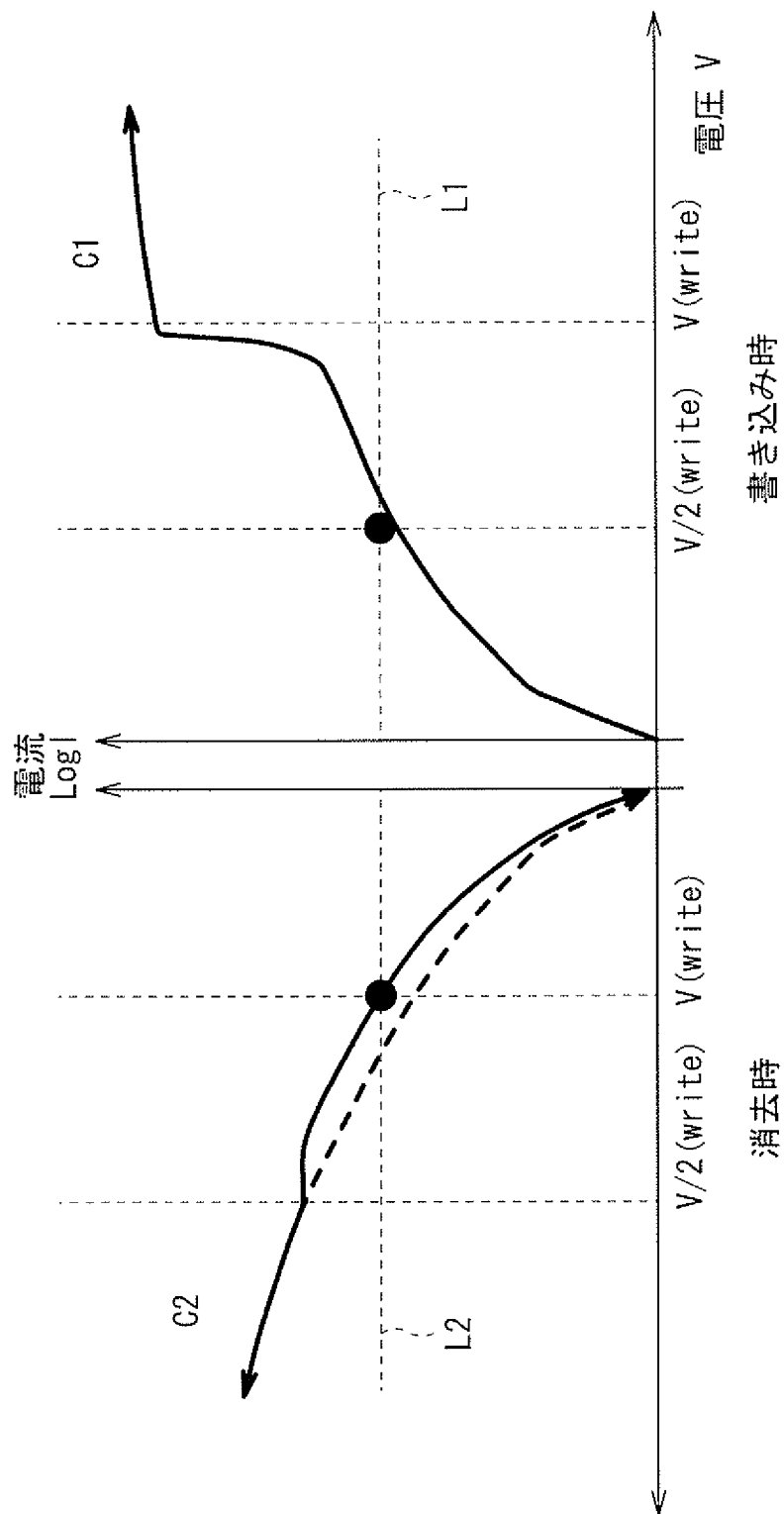
[図10]



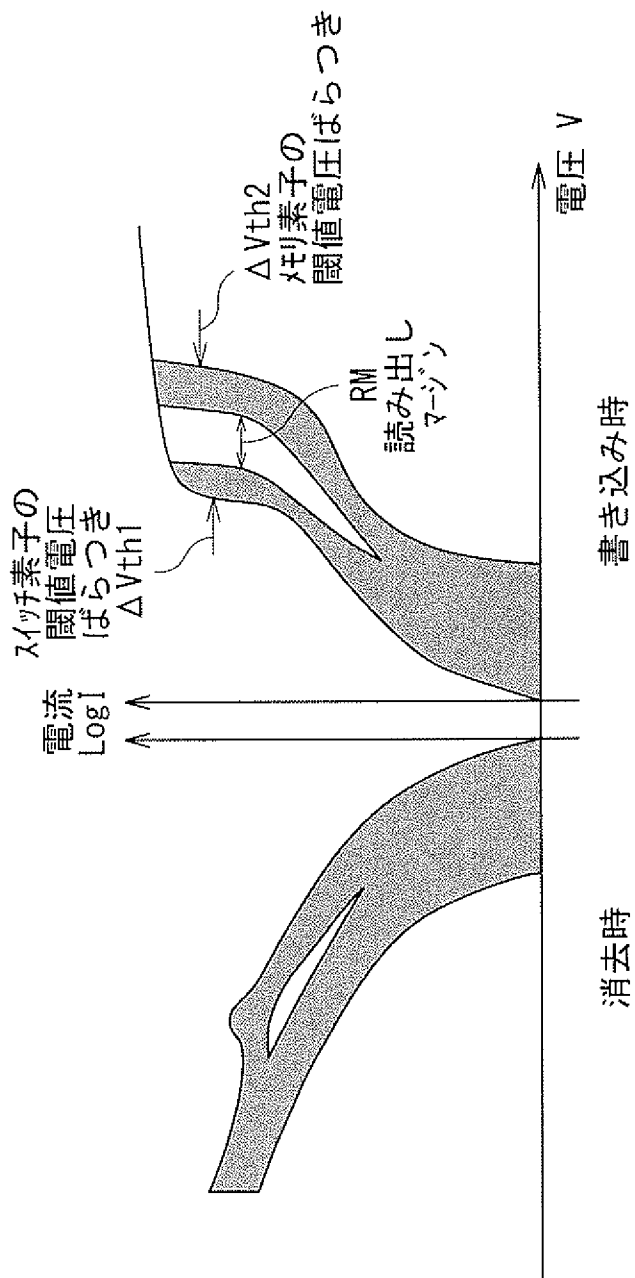
[図11]



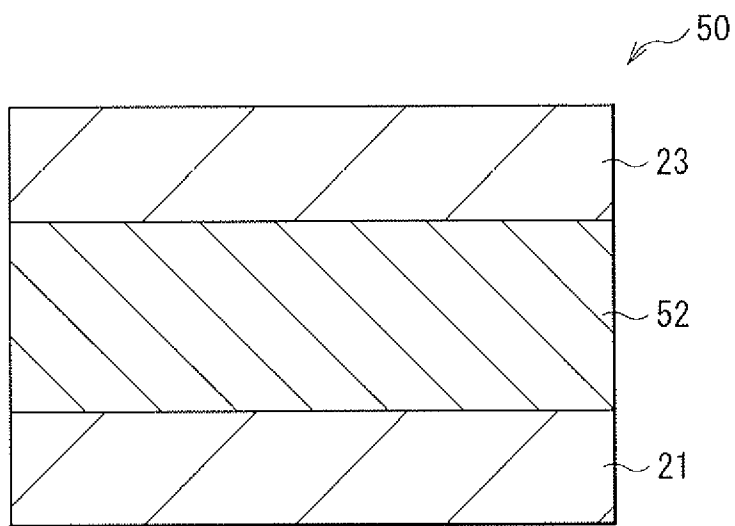
[図12]



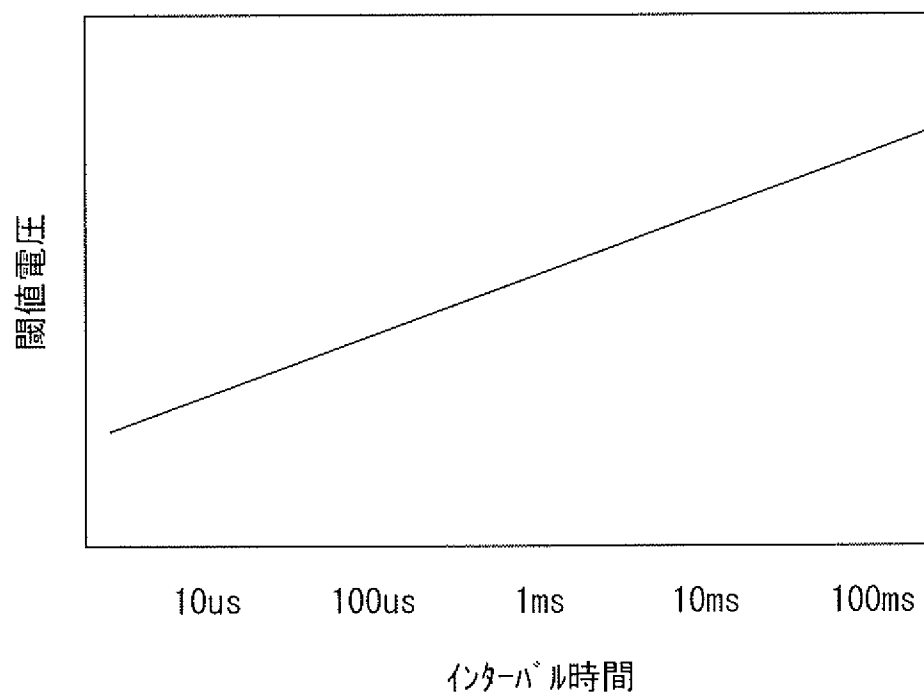
[図13]



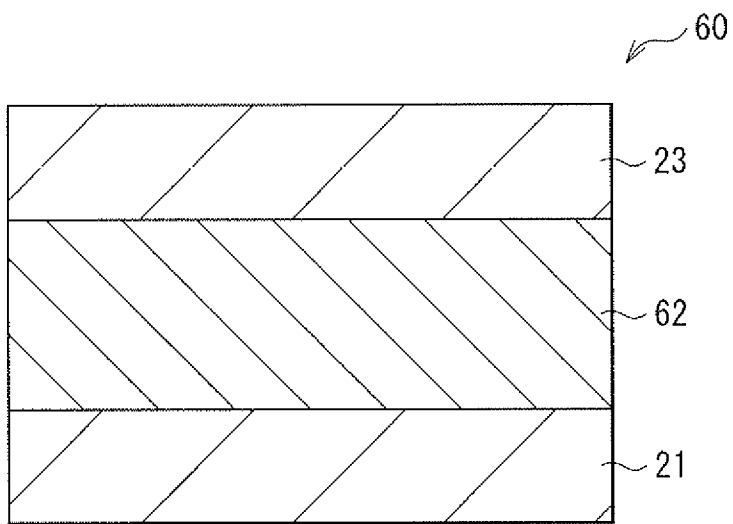
[図14]



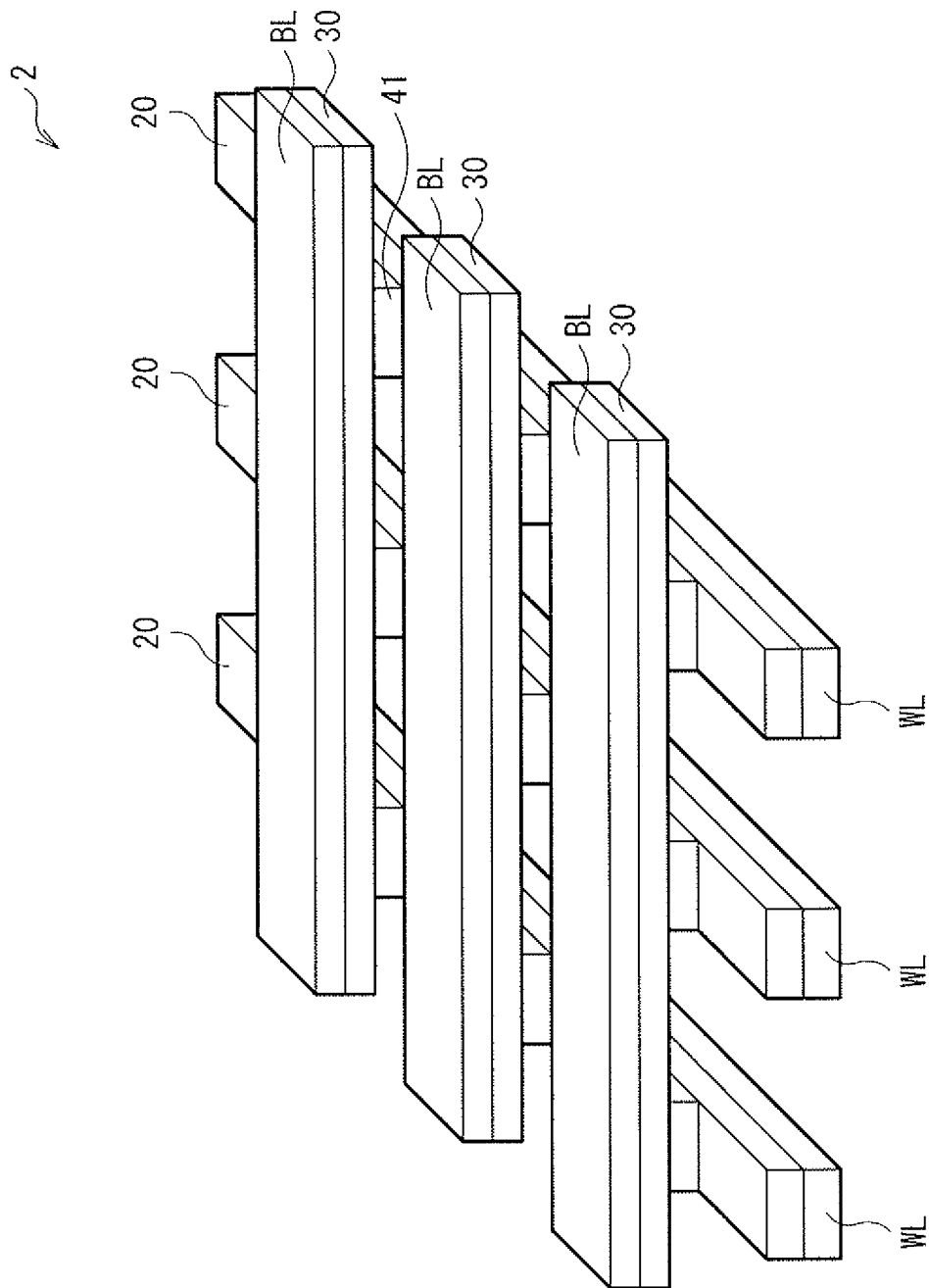
[図15]



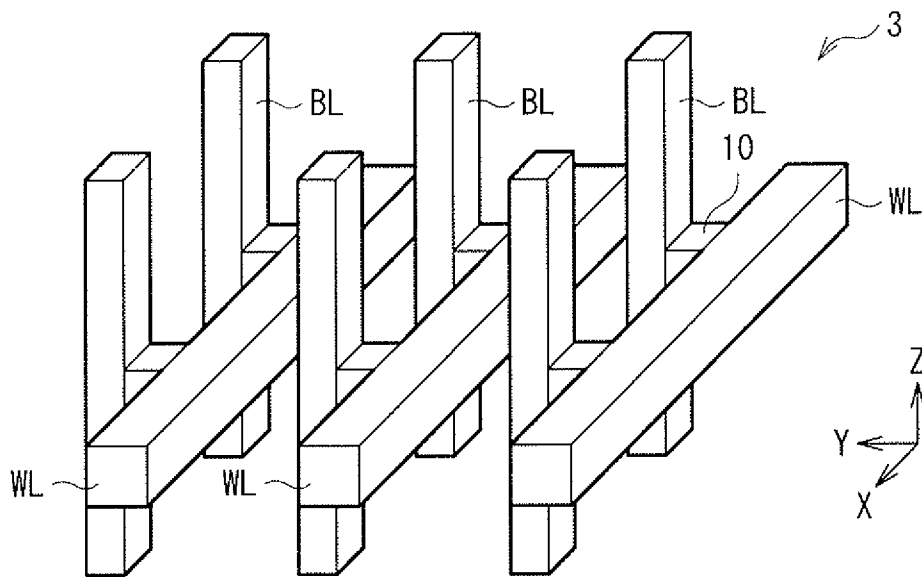
[図16]



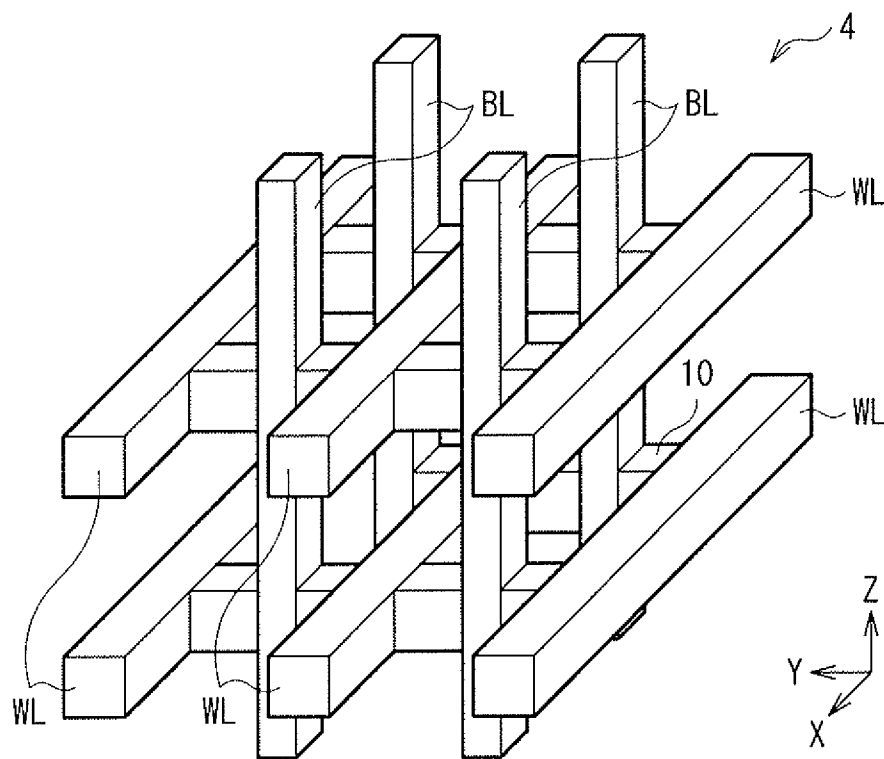
[図17]



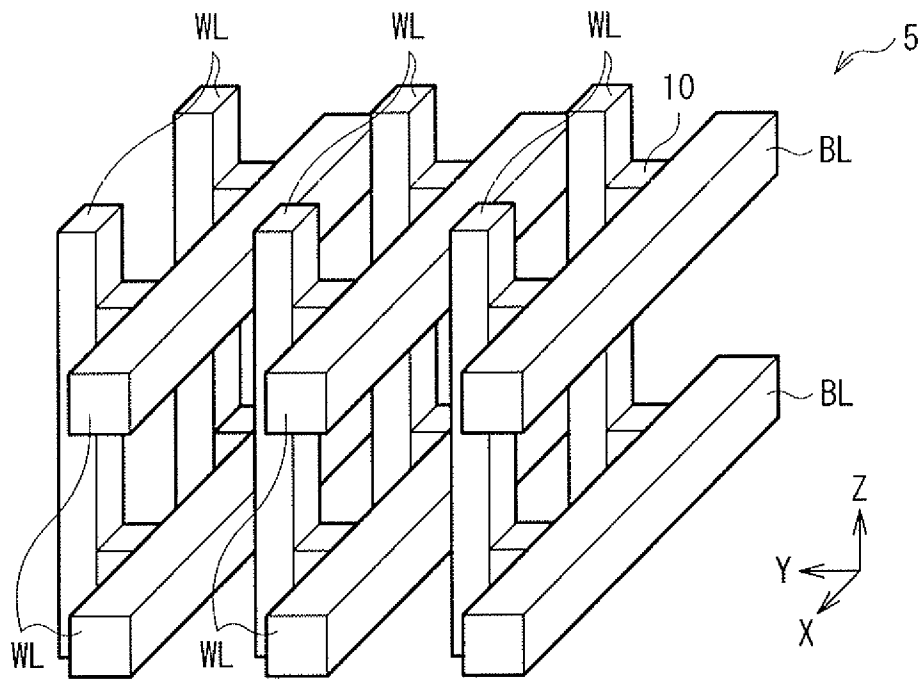
[図18]



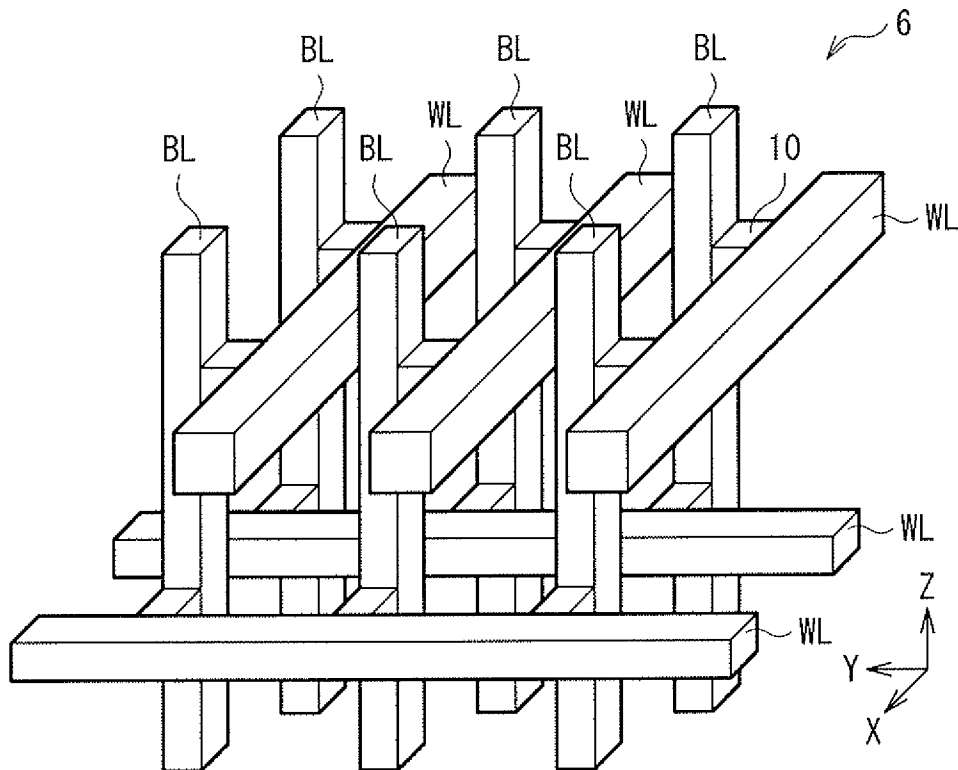
[図19]



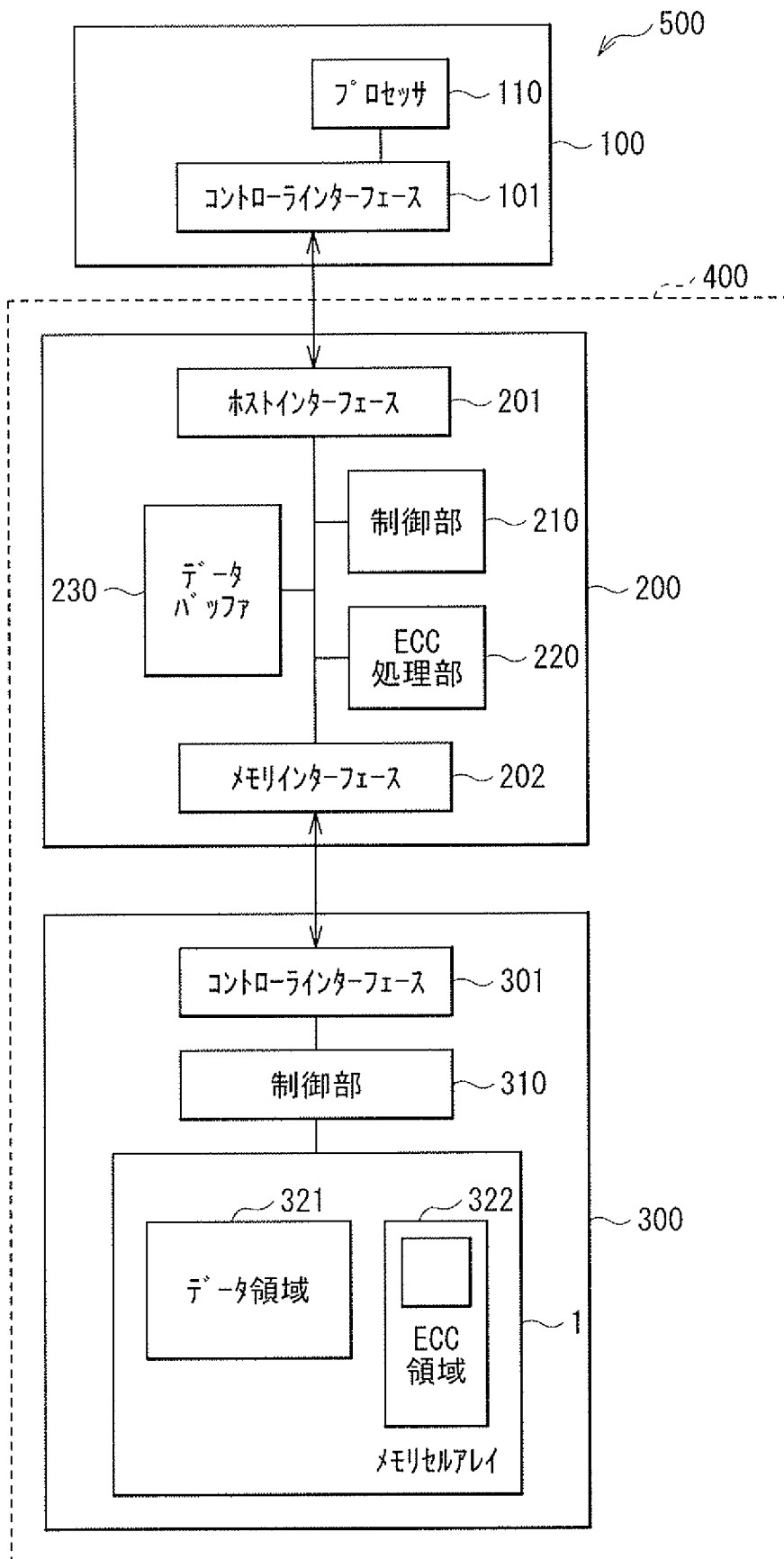
[図20]



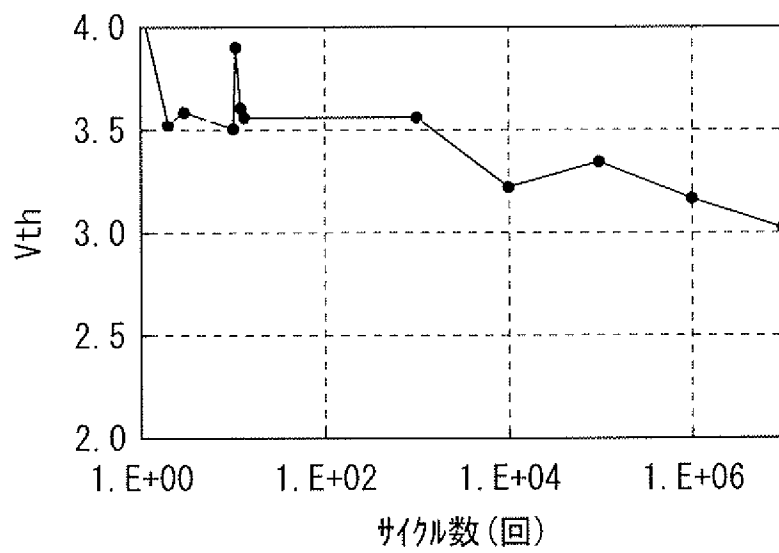
[図21]



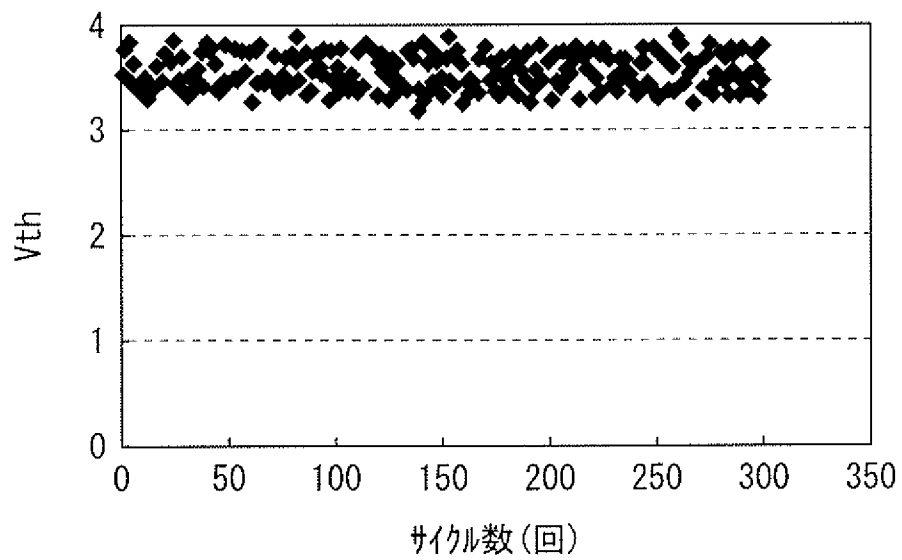
[図22]



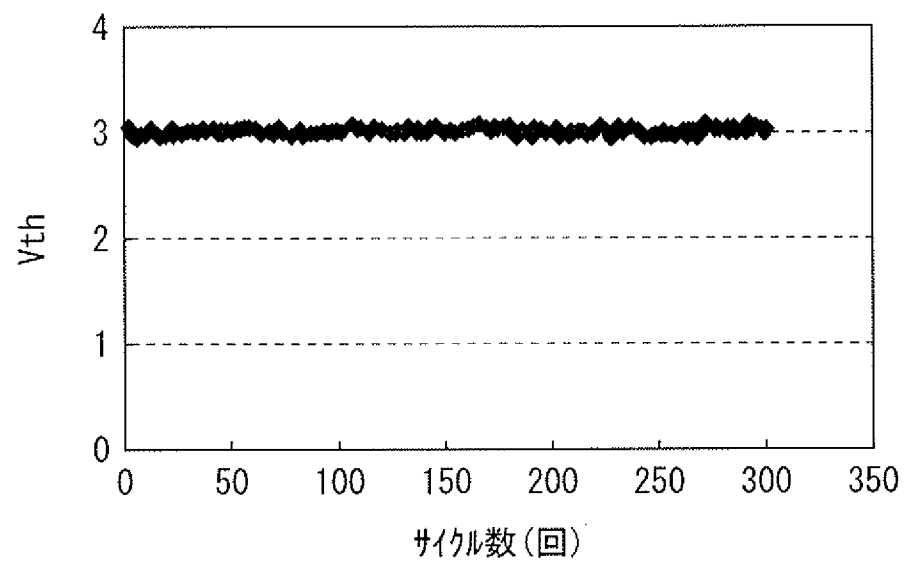
[図23]



[図24]



[図25]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/032811

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/8239(2006.01)i, H01L27/105(2006.01)i, H01L45/00(2006.01)i,
H01L49/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/8239, H01L27/105, H01L45/00, H01L49/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 2015/107945 A1 (Sony Corp.), 23 July 2015 (23.07.2015), paragraphs [0017] to [0163]; fig. 1, 7 & US 2016/0336378 A1 paragraphs [0064] to [0210]; fig. 1, 7 & KR 2016-0110375 A & TW 201535373 A	1-12, 14-18 13, 19
Y	JP 2012-219330 A (Ulvac, Inc.), 12 November 2012 (12.11.2012), paragraphs [0077] to [0079] (Family: none)	13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30 October 2017 (30.10.17)

Date of mailing of the international search report
07 November 2017 (07.11.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/032811

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-534835 A (Ovonyx, Inc.), 24 September 2009 (24.09.2009), paragraphs [0033] to [0036]; fig. 5 & US 2007/0247899 A1 paragraphs [0042] to [0045]; fig. 5 & WO 2007/127014 A2 & KR 2008-0114801 A & CN 101427396 A & TW 200746145 A	19
A	WO 2016/129306 A1 (Sony Corp.), 18 August 2016 (18.08.2016), paragraphs [0016] to [0074]; fig. 1, 7 & CN 107210302 A	1-19

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L21/8239(2006.01)i, H01L27/105(2006.01)i, H01L45/00(2006.01)i, H01L49/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L21/8239, H01L27/105, H01L45/00, H01L49/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	WO 2015/107945 A1 (ソニー株式会社) 2015.07.23, [0017]-[0163], 図 1, 7 & US 2016/0336378 A1, [0064]-[0210], FIGS. 1, 7 & KR 2016-0110375 A & TW 201535373 A	1-12, 14-18 13, 19
Y	JP 2012-219330 A (株式会社アルバック) 2012.11.12, [0077]-[0079] (ファミリーなし)	13

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

30.10.2017

国際調査報告の発送日

07.11.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

加藤 俊哉

5 F

9554

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-534835 A (オボニックス インク) 2009. 09. 24, [0033]-[0036], 図 5 & US 2007/0247899 A1, [0042]-[0045], FIG. 5 & WO 2007/127014 A2 & KR 2008-0114801 A & CN 101427396 A & TW 200746145 A	19
A	WO 2016/129306 A1 (ソニー株式会社) 2016. 08. 18, [0016]-[0074], 図 1, 7 & CN 107210302 A	1-19