

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 5 月 7 日(07.05.2015)



(10) 国際公開番号
WO 2015/064232 A1

- (51) 国際特許分類:
H01L 23/473 (2006.01) H01L 25/18 (2006.01)
H01L 25/07 (2006.01)
- (21) 国際出願番号: PCT/JP2014/074485
- (22) 国際出願日: 2014 年 9 月 17 日(17.09.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-224424 2013 年 10 月 29 日(29.10.2013) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者: 山田 教文(YAMADA Takafumi); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 松井 茂, 外(MATSUI Shigeru et al.); 〒1040061 東京都中央区銀座八丁目 1 6 番 5 号 銀座中央ビル 2 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

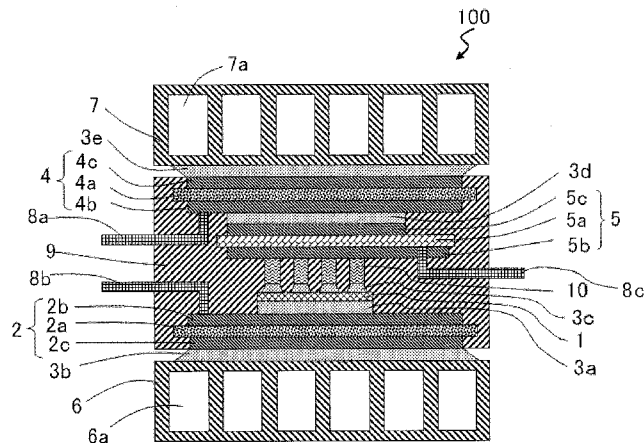
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))
- 補正された請求の範囲 (条約第 19 条(1))

(54) Title: SEMICONDUCTOR MODULE

(54) 発明の名称: 半導体モジュール



(57) Abstract: The purpose of the present invention is to provide a semiconductor module which can improve cooling capability in a semiconductor module that uses a pin bonding. A semiconductor module is provided with: a semiconductor element (1); pins (10) that are electrically and thermally connected to the top of the semiconductor element (1); a pin wiring board (5) which is provided with a first metal foil (5b) on the rear face, and a second metal foil (5c) on a front face, respectively, of a pin wiring-use insulating substrate (5a), and wherein the first metal foil (5b) and the pins (10) are bonded; a first DCB substrate (2) which is provided with a third metal foil (2b) on a front face, and a fourth metal foil (2c) on a rear face, respectively, of a first ceramic insulating substrate (2a), and wherein the third metal foil (2b) is bonded to the lower surface of the semiconductor element (1); a first cooler (6) which is thermally connected to the fourth metal foil (2c); and a second cooler (7) which is thermally connected to the second metal foil (5c).

(57) 要約:

[続葉有]

WO 2015/064232 A1



ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールを提供することを目的とする。半導体素子 1 と、半導体素子 1 の上面に電気的および熱的に接続されたピン 10 と、ピン配線用絶縁基板 5 a の裏面に第 1 金属箔 5 b、おもて面に第 2 金属箔 5 c を備え、かつ第 1 金属箔 5 b とピン 10 とが接合しているピン配線基板 5 と、第 1 セラミック絶縁基板 2 a のおもて面に第 3 金属箔 2 b、裏面に第 4 金属箔 2 c を備え、かつ、第 3 金属箔 2 b が半導体素子 1 の下面に接合されている第 1 DCB 基板 2 と、第 4 金属箔 2 c に熱的に接続された第 1 冷却器 6 と、第 2 金属箔 5 c に熱的に接続された第 2 冷却器 7 とを備える。

明 細 書

発明の名称：半導体モジュール

技術分野

[0001] 本発明は、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上させた半導体モジュールに関する。

背景技術

[0002] 冷却能力を向上した半導体モジュールに関する文献として、次の特許文献 1、2 の半導体モジュールが知られている。

[0003] 特許文献 1 には、両面に金属箔が配置された絶縁基板の間に半導体チップと金属板とを備え、各絶縁基板の外側を冷却器と接合させている構造が開示されている。

[0004] 特許文献 2 には、両面に金属箔が配置された絶縁基板の間に半導体チップとリード電極とを備え、各絶縁基板の外側に銅ベースを配置し、さらに各銅ベース（放熱板）の外側にヒートシンク（冷却器）を配置した構造が開示されている。

[0005] また、ピン接合を利用した半導体モジュールを開示した文献として、特許文献 3 が知られている。特許文献 3 には、半導体チップとプリント基板をインプラントピンで接続した構造が開示されている。

先行技術文献

特許文献

[0006] 特許文献 1：WO 2009/125779 号公報

特許文献 2：特開 2007-251076 号公報

特許文献 3：WO 2011/083737 号公報

発明の概要

発明が解決しようとする課題

[0007] 特許文献 1 の発明には、半導体素子へ通電時にワイヤボンディングされたワイヤと電極との間に熱応力がかかり長期間のオンオフの繰り返しによって

ワイヤが電極から剥離し易いという問題点がある。

[0008] 特許文献2の発明は、特許文献1のワイヤに相当するものをリード電極に置き換えているものの、同様に剥離現象が生じる恐れがある。

[0009] 特許文献3には、上記の剥離現象を抑制する対策として考え出されたピン接合構造の半導体モジュールが開示されている。しかしながら、該半導体モジュールにおいて半導体素子の冷却面は片面のみであり、冷却能力が低く、大電力化することが難しいという問題点がある。

[0010] したがって、本発明の目的は、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上させた半導体モジュールを提供することにある。

課題を解決するための手段

[0011] 上記目的を達成するため、本発明の半導体モジュールは、半導体素子と、前記半導体素子の上面に電気的および熱的に接続されたピンと、ピン配線用絶縁基板、前記ピン配線用絶縁基板の裏面に配置した第1金属箔、および前記ピン配線用絶縁基板のおもて面に配置した第2金属箔を備えており、かつ前記第1金属箔と前記ピンとが接合しているピン配線基板と、第1セラミック絶縁基板、前記第1セラミック絶縁基板のおもて面に配置した第3金属箔、および前記第1セラミック絶縁基板の裏面に配置した第4金属箔を備えており、前記第3金属箔は、前記半導体素子の下面に接合されている第1DCB基板と、前記第4金属箔に熱的に接続された第1冷却器と、前記第2金属箔に熱的に接続された第2冷却器と、を備えることを特徴とする。

[0012] 本発明の半導体モジュールの一実施形態において、第2セラミック絶縁基板、前記第2セラミック絶縁基板の裏面に配置した第5金属箔、および前記第2セラミック絶縁基板のおもて面に配置した第6金属箔を備えた第2DCB基板を備え、前記第2金属箔と前記第2冷却器との間に第2DCB基板を配置して熱的に接続されていることが好ましい。

[0013] 本発明の半導体モジュールの他の実施形態において、前記第2金属箔と前記第2冷却器との間にヒートスプレッドを配置して熱的に接続されていることが好ましい。

- [0014] 本発明の上記の実施形態に係る半導体モジュールにおいては、前記半導体素子および前記ピンの組は複数を備えることができる。
- [0015] 本発明の上記の実施形態に係る半導体モジュールにおいては、前記半導体素子の入力端子および出力端子は、前記第 1 冷却器と前記第 2 冷却器との間から外部に導出することができる。
- [0016] 本発明の半導体モジュールの別の実施形態においては、前記半導体モジュールを 1 単位とする、半導体モジュールユニットが、前記半導体素子の入力端子および出力端子が出ていない側面を対面させて、横一列に複数並べられていることを特徴とする。
- [0017] 本発明の上記半導体モジュールにおいては、前記第 1 冷却器および第 2 冷却器はそれぞれ前記モジュールユニットの列全体を覆うように一体となっていることが好ましい。
- [0018] 本発明の半導体モジュールにおいては、前記半導体モジュールの前記第 1 冷却器および前記第 1 冷却器に熱的に接続される面と、前記半導体モジュールの前記第 2 冷却器および前記第 2 冷却器に熱的に接続される面とを除いて封止樹脂で封止されていることが好ましい。

発明の効果

- [0019] 本発明によれば、半導体素子表面にピンを介して電氣的に接続されているピン配線基板は、半導体素子に熱的にも接続されていることから、伝熱面積を広げるヒートスプレッドとして機能し、半導体モジュールの上面からも多くの熱を伝熱することができる。2つの冷却器を用い、半導体モジュールを上面及び下面から冷却することによって、冷却能力を高め、大出力の半導体モジュールを提供することができる。

図面の簡単な説明

- [0020] [図1]本発明の第 1 の実施形態に係る半導体モジュールの断面模式図である。
- [図2]本発明の第 1 の実施形態に係る半導体モジュールにおいて、2 個以上の半導体素子を備える半導体モジュールの断面模式図である。
- [図3]本発明の第 2 の実施形態に係る半導体モジュールの断面模式図である。

[図4]本発明の第3の実施形態に係る半導体モジュールの斜視図である。

発明を実施するための形態

[0021] 以下、図面を参照しながら本発明に係る半導体モジュールの実施形態を説明する。同一の構成要素については、同一の符号を付け、重複する説明は省略する。なお、本発明は、下記の実施形態に限定されるものではなく、その要旨を変更しない範囲内で適宜変形して実施することができるものである。

[0022] (本発明の第1の実施形態)

まず、本発明に係る第1の実施形態について説明する。

[0023] 図1には、本発明の第1の実施形態に係る半導体モジュール100の断面模式図が示されている。半導体モジュール100は、半導体素子1、第1DCB基板2、第1セラミック絶縁基板2a、第3金属箔2b、第4金属箔2c、ハンダ3a、ハンダ3b、ハンダ3c、ハンダ3d、ハンダ3e、第2DCB基板4、第2セラミック絶縁基板4a、第5金属箔4b、第6金属箔4c、ピン配線基板5、ピン配線用絶縁基板5a、第1金属箔(回路層)5b、第2金属箔5c、第1冷却器6、冷媒通路6a、第2冷却器7、冷媒通路7a、端子8a、端子8b、端子8c、封止樹脂9、ピン10を備えている。

[0024] 半導体素子1は、特に限定されないが、例えば、IGBT(Insulated Gate Bipolar Transistor)やパワーMOSFET(Metal Oxide Semiconductor Field Effect Transistor)やFWD(Free Wheeling Diode)であってもよく、これらを1つの半導体素子の中で縦方向に形成されたRB-IGBT(Reverse Blocking-Insulated Gate Bipolar Transistor)やRC-IGBT(Reverse Conducting-Insulated Gate Bipolar Transistor)であってもよい。

[0025] ピン配線基板5は、ピン配線用絶縁基板5a、第1金属箔(回路層)5b、

第2金属箔5cからなり、第1金属箔（回路層）5bが半導体素子1に対向するように配置されている。ピン配線用絶縁基板5aは、特に限定されないが、誘電率が低く、熱伝導率の高い材料が好ましく、例えば Si_3N_4 、 AlN 、 Al_2O_3 を使用することができる。第1金属箔（回路層）5bと第2金属箔5cは、特に限定されないが、電気抵抗が低く、熱伝導率の高い材料が好ましく、例えば銅を使用することができる。

[0026] ピン10は、特に限定されないが、電気抵抗が低く熱伝導率が高い金属、具体的には銅が好ましい。ピン10の一端はハンダ3cによって半導体素子1の上面にハンダ接合され、他端は第1金属箔（回路層）5bに接合されている。上記構造によれば、半導体素子1で発生する熱はピン10を介して第1金属箔5b、ピン配線用絶縁基板5a、第1金属箔5cに伝えることができ、ピン配線基板5は伝熱面積を広げるヒートスプレッドとして機能し、半導体モジュール100の冷却効率を高めることができる。また、ピン10は、1つの半導体素子1に対して複数のピンを配置することが好ましい。こうすることによって、電気抵抗を減らすと共に、熱伝導性能を向上できる。

[0027] 第1DCB基板2は、第1セラミック絶縁基板2aと第3金属箔2bと第4金属箔2cからなり、第1セラミック絶縁基板2aのおもて面に第3金属箔2bが配置され、第1セラミック絶縁基板2aの裏面に第4金属箔2cが配置されている。第1DCB基板2の第3金属箔2bは、半導体素子1の下面に接合されている。DCBとは、Direct Copper Bondingの略であり、セラミック絶縁基板に銅などの金属箔が直接接合されている。セラミック絶縁基板2aが絶縁性のため、第3金属箔2bと第4金属箔2cとは電氣的に絶縁されている。なお、セラミック絶縁基板2aの材質は、特に限定されないが、熱伝導率の高い材料であることが好ましく、例えば AlN を用いることができる。

[0028] 半導体素子1の下面と第3金属箔2bとはハンダ3aによって電氣的および熱的に接続されている。第3金属箔2bと第4金属箔2cは第1セラミック絶縁基板2aによって電氣的に絶縁されているが、この間の熱伝導は良い

。第1 DCB基板2の第4金属箔2cと第1冷却器6の外壁とはハンダ3bによって接続されている。

[0029] ピン配線基板5と第2冷却器7との間には、第2 DCB基板4が配置されている。第2 DCB基板4は、第2セラミック絶縁基板4a、第5金属箔4b、第6金属箔4cからなり、第2セラミック絶縁基板4aの裏面に第5金属箔4bが配置され、第2セラミック絶縁基板4aのおもて面に第6金属箔が配置されている。ピン配線基板5の第2金属箔5cは、ハンダ3dによって、第2 DCB基板4の第5金属箔4bと電気的および熱的に接続されている。第2 DCB基板4の第5金属箔4bと第6金属箔4cは第2セラミック絶縁基板4aによって電気的に絶縁されているが、この間の熱伝導はよい。第2 DCB基板4の第6金属箔4cと第2冷却器7の外壁とはハンダ3eによって接続されている。

[0030] このような構成によれば、半導体素子から発生する熱を、半導体素子1の下面から第1 DCB基板2を介して第1冷却器6へ伝熱すると共に、半導体素子1の上面に接続されたピン10を経由してピン配線用基板5へ伝熱し、次に第2 DCB基板4へ伝熱し、さらに第2冷却器7へ伝熱することができる。ピン配線基板5は、配線用の基板としてだけでなく、伝熱面積を広げるヒートスプレッドとしての役割も担うが、第2 DCB基板4は熱流をさらに分散させてホットスポットの発生を防止することができる。

[0031] なお、半導体モジュールは、半導体素子1を1個備えるものに限らず、半導体素子1およびピン10の組を複数備えている構造にしてもよい。

[0032] 図2には、本発明の第2の実施形態による縦構造で、半導体素子1を2個備える半導体モジュール101の断面模式図が示されている。半導体モジュールは半導体素子1を並列接続で並べることで半導体モジュールの定格出力を増大させることができる。また、複数の半導体素子1の種類をそれぞれ異なる種類の半導体素子に変えてもよい。例えば、IGBTとFWDを並列接続にして、逆起電力に対する保護効果を付与することができる。

[0033] (本発明の第2の実施形態)

次に、本発明に係る第2の実施形態について説明する。

[0034] 図3には、本発明の第2の実施形態に係る半導体モジュール102の断面模式図が示されている。半導体モジュール102は、半導体素子1、第1DCB基板2、第1セラミック絶縁基板2a、第3金属箔2b、第4金属箔2c、ハンダ3a、ハンダ3b、ハンダ3c、ハンダ3d、ハンダ3e、ヒートスプレッド11、第6金属箔4c、ピン配線基板5、ピン配線用絶縁基板5a、第1金属箔(回路層)5b、第2金属箔5c、第1冷却器6、冷媒通路6a、第2冷却器7、冷媒通路7a、端子8a、端子8b、端子8c、封止樹脂9、ピン10を備えている。

[0035] 本発明の第2の実施形態において、ピン配線基板5と第2冷却器7との間には、ヒートスプレッド11が配置されている。ヒートスプレッド11の材質としては、熱伝導率の高い金属が用いられ、例えば、銅を用いることが望ましい。ヒートスプレッド11の厚さは、半導体素子1の発熱量および過渡的に生じる発熱の増加量と第2冷却器7の冷却能力の余裕度に応じて設計される。

[0036] ピン配線基板5の第2金属箔5cは、ハンダ3dによって、ヒートスプレッド11と電気的および熱的に接続されている。さらにヒートスプレッド11と第2冷却器7の外壁とはハンダ3eによって接続されている。

[0037] このような構成によれば、半導体素子から発生する熱を、半導体素子1の下面から第1DCB基板2を介して第1冷却器6へ伝熱すると共に、半導体素子1の上面に接続されたピン10を経由してピン配線用基板5へ伝熱し、次にヒートスプレッド11へ伝熱し、さらに第2冷却器7へ伝熱することができる。ピン配線基板5は、配線用の基板としてだけでなく、伝熱面積を広げるヒートスプレッドとしての役割も担うが、ヒートスプレッド11は熱伝導のよい金属を使用しているために、熱流をさらに分散させてホットスポットの発生を防止することができる。

[0038] なお、半導体モジュール102の出力が低く、半導体モジュール102の発熱温度に対する融点と絶縁性能を満足できると判断される場合は、ガラス

繊維入りエポキシ樹脂製などのプリント基板を用いてもよい

[0039] また、ヒートスプレッド 11 を厚くし熱容量を増やすことで、半導体素子の発熱量が急激に増加した時にヒートスプレッドの熱容量による緩衝作用が働き、半導体素子の温度上昇を緩やかにすることができる。

[0040] 第 2 実施形態は、半導体素子 1 から第 2 冷却器 7 に至る伝熱経路の熱抵抗が低く、ヒートスプレッドの熱容量による緩衝作用によって過渡熱による温度上昇も抑制しているため、冷却能力に非常に優れている。

[0041] (本発明の第 3 の実施形態)

次に、本発明に係る第 3 の実施形態について説明する。

[0042] 本発明の第 3 の実施形態に係る半導体モジュールでは、実施形態 1 ～ 2 に記載された半導体モジュールの複数個を、入力端子および出力端子が出ていない側面を対面させて横一列に複数並べた構造にすることができる。そして、第 1 冷却器 6 および第 2 冷却器 7 は前記半導体モジュールの列全体を被覆するように、それぞれを一体化することができる。

[0043] 図 4 には、半導体モジュール 3 個を横一列に複数並べた本発明の第 4 の実施形態に係る半導体モジュール 103 の斜視図が示されている。第 1 冷却器 6 および第 2 冷却器 7 はそれぞれ一体になっている。

[0044] 第 1 冷却器 6 には、冷媒入口 6b、冷媒出口 6c が備えられている。第 2 冷却器 7 には、冷媒入口 7b、冷媒出口 7c が備えられている。第 1 冷却器 6 と第 2 冷却器 7 の冷媒の流れる方向は、対向する方向に流すことが好ましい。このようにすれば、半導体モジュール 103 を効率的に冷却できる。

[0045] 以上のように、本発明の実施例によれば、ピン接合を利用した半導体モジュールにおいて、冷却能力を高めた半導体モジュールを提供できる。

符号の説明

[0046] 1 半導体素子

2 第 1 DCB 基板

2a 第 1 セラミック絶縁基板

2b 第 3 金属箔

- 2 c 第4 金属箔
- 3 a ハンダ
- 3 b ハンダ
- 3 c ハンダ
- 3 d ハンダ
- 3 e ハンダ
- 4 第2 D C B 基板
- 4 a 第2 セラミック絶縁基板
- 4 b 第5 金属箔
- 4 c 第6 金属箔
- 5 ピン配線基板
- 5 a ピン配線用絶縁基板
- 5 b 第1 金属箔(回路層)
- 5 c 第2 金属箔
- 6 第1 冷却器
- 6 a 冷媒通路
- 6 b 冷媒入口
- 6 c 冷媒出口
- 7 第2 冷却器
- 7 a 冷媒通路
- 7 b 冷媒入口
- 7 c 冷媒出口
- 8 a 端子
- 8 a 1 端子
- 8 b 端子
- 8 c 端子
- 9 封止樹脂
- 1 0 ピン

- 1 1 ヒートスプレッダ
- 1 0 0 半導体モジュール
- 1 0 1 半導体モジュール
- 1 0 2 半導体モジュール
- 1 0 3 半導体モジュール

請求の範囲

- [請求項1] 半導体素子と、
前記半導体素子の上面に電気的および熱的に接続されたピンと、
ピン配線用絶縁基板、前記ピン配線用絶縁基板の裏面に配置した第1金属箔、および前記ピン配線用絶縁基板のおもて面に配置した第2金属箔を備えており、かつ前記第1金属箔と前記ピンとが接合しているピン配線基板と、
第1セラミック絶縁基板、前記第1セラミック絶縁基板のおもて面に配置した第3金属箔、および前記第1セラミック絶縁基板の裏面に配置した第4金属箔を備えており、前記第3金属箔は、前記半導体素子の下面に接合されている第1DCB基板と、
前記第4金属箔に熱的に接続された第1冷却器と、
前記第2金属箔に熱的に接続された第2冷却器と、
を備えることを特徴とする半導体モジュール。
- [請求項2] 第2セラミック絶縁基板、前記第2セラミック絶縁基板の裏面に配置した第5金属箔、および前記第2セラミック絶縁基板のおもて面に配置した第6金属箔を備えた第2DCB基板を備え、
前記第2金属箔と前記第2冷却器との間に第2DCB基板を配置して熱的に接続されている請求項1に記載の半導体モジュール。
- [請求項3] 前記第2金属箔と前記第2冷却器との間にヒートスプレッドを配置して熱的に接続されていることを特徴とする請求項1に記載の半導体モジュール。
- [請求項4] 前記半導体素子および前記ピンの組を複数備えている請求項1～3のいずれか1項に記載の半導体モジュール。
- [請求項5] 前記半導体素子の入力端子および出力端子は、前記第1冷却器と前記第2冷却器との間から外部に導出されている請求項1～4のいずれか1項に記載の半導体モジュール。
- [請求項6] 請求項1～5のいずれか1項に記載の半導体モジュールを1単位と

する、半導体モジュールユニットが、前記半導体素子の入力端子および出力端子が出ていない側面を対面させて、横一列に複数並べられていることを特徴とする半導体モジュール。

[請求項7] 前記第1冷却器および第2冷却器はそれぞれ前記モジュールユニットの列全体を覆うように一体になっていることを特徴とする請求項6に記載の半導体モジュール。

[請求項8] 前記半導体モジュールの前記第1冷却器および前記第1冷却器に熱的に接続される面と、
前記半導体モジュールの前記第2冷却器および前記第2冷却器に熱的に接続される面と、
を除いて封止樹脂で封止されている請求項1～7のいずれか1項に記載の半導体モジュール。

補正された請求の範囲
[2015年2月27日(27.02.2015)国際事務局受理]

[請求項 1]

半導体素子と、

前記半導体素子の上面に電気的および熱的に接続されたピンと、

ピン配線用絶縁基板、前記ピン配線用絶縁基板の裏面に配置した第 1 金属箔、および前記ピン配線用絶縁基板のおもて面に配置した第 2 金属箔を備えており、かつ前記第 1 金属箔と前記ピンとが接合しているピン配線基板と、

第 1 セラミック絶縁基板、前記第 1 セラミック絶縁基板のおもて面に配置した第 3 金属箔、および前記第 1 セラミック絶縁基板の裏面に配置した第 4 金属箔を備えており、前記第 3 金属箔は、前記半導体素子の下面に接合されている第 1 DCB 基板と、

前記第 4 金属箔に熱的に接続された第 1 冷却器と、

前記第 2 金属箔に熱的に接続された第 2 冷却器と、

を備えることを特徴とする半導体モジュール。

[請求項 2] (追加)

前記ピン配線用絶縁基板は、 Si_3N_4 、 AlN 、 Al_2O_3 から選ばれるいずれかの材料を使用されていることを特徴とする半導体モジュール。

[請求項 3] (補正後)

第 2 セラミック絶縁基板、前記第 2 セラミック絶縁基板の裏面に配置した第 5 金属箔、および前記第 2 セラミック絶縁基板のおもて面に配置した第 6 金属箔を備えた第 2 DCB 基板を備え、

前記第 2 金属箔と前記第 2 冷却器との間に第 2 DCB 基板を配置して熱的に接続されている請求項 1 又は 2 に記載の半導体モジュール

[請求項 4] (補正後)

前記第 2 金属箔と前記第 2 冷却器との間にヒートスプレッドを配置して熱的に接続されていることを特徴とする請求項 1 又は 2 に記載の半導体モジュール。

[請求項 5] (補正後)

前記半導体素子および前記ピンの組を複数備えている請求項 1 ～ 4 のいずれか 1 項に記載の半

導体モジュール。

〔請求項6〕（補正後）

前記半導体素子の入力端子および出力端子は、前記第1冷却器と前記第2冷却器との間から外部に導出されている請求項1～5のいずれか1項に記載の半導体モジュール。

〔請求項7〕（補正後）

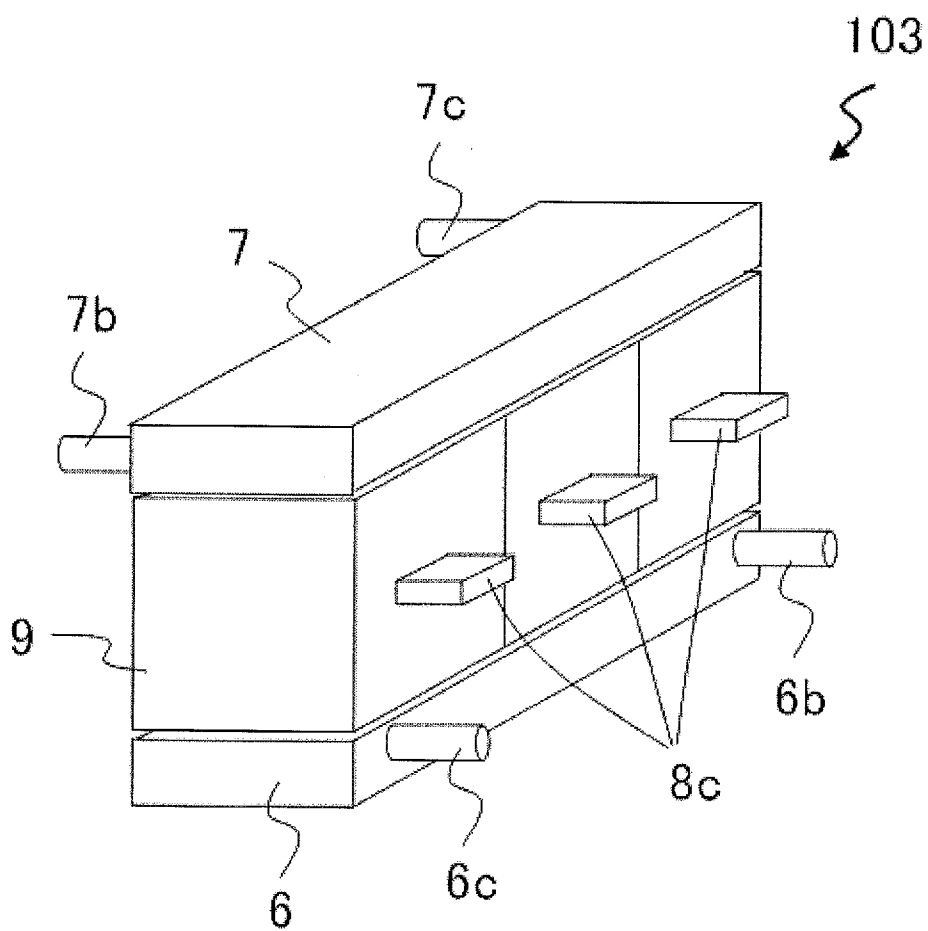
請求項1～6のいずれか1項に記載の半導体モジュールを1単位とする、半導体モジュールユニットが、前記半導体素子の入力端子および出力端子が出ていない側面を対面させて、横一列に複数並べられていることを特徴とする半導体モジュール。

〔請求項8〕（補正後）

前記第1冷却器および第2冷却器はそれぞれ前記モジュールユニットの列全体を覆うように一体になっていることを特徴とする請求項7に記載の半導体モジュール。

〔請求項9〕（補正後）

前記半導体モジュールの前記第1冷却器および前記第1冷却器に熱的に接続される面と、
前記半導体モジュールの前記第2冷却器および前記第2冷却器に熱的に接続される面と、
を除いて封止樹脂で封止されている請求項1～8のいずれか1項に記載の半導体モジュール。



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/074485

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/473(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/473, H01L25/07, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-64852 A (Octec Inc.), 26 March 2009 (26.03.2009), paragraphs [0026] to [0087]; fig. 1 to 4 (Family: none)	1-8
Y	JP 2007-251076 A (Hitachi, Ltd.), 27 September 2007 (27.09.2007), paragraphs [0009] to [0018]; fig. 1 & US 2007/0216013 A1 & DE 102007004005 A	1-8
Y	JP 2005-93593 A (Denso Corp.), 07 April 2005 (07.04.2005), paragraph [0027]; fig. 3 (Family: none)	6-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 December 2014 (04.12.14)

Date of mailing of the international search report
22 December 2014 (22.12.14)

Name and mailing address of the ISA/
Japan Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/473(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/473, H01L25/07, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-64852 A（株式会社オクテック）2009.03.26, 段落【0026】～【0087】、図1～4（ファミリーなし）	1-8
Y	JP 2007-251076 A（株式会社日立製作所）2007.09.27, 段落【0009】～【0018】、図1 & US 2007/0216013 A1 & DE 102007004005 A	1-8
Y	JP 2005-93593 A（株式会社デンソー）2005.04.07, 段落【0027】、図3（ファミリーなし）	6-7

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 1 2 . 2 0 1 4

国際調査報告の発送日

2 2 . 1 2 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小川 将之

5 D

9 6 3 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1