

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 8 月 6 日 (06.08.2020)



(10) 国际公布号
WO 2020/155411 A1

(51) 国际专利分类号:

G02F 1/1362 (2006.01)

(21) 国际申请号: PCT/CN2019/083133

(22) 国际申请日: 2019 年 4 月 18 日 (18.04.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:

201910086223.7 2019 年 1 月 29 日 (29.01.2019) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 李迁(LI, Qian); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙)(ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE

(54) 发明名称: 阵列基板

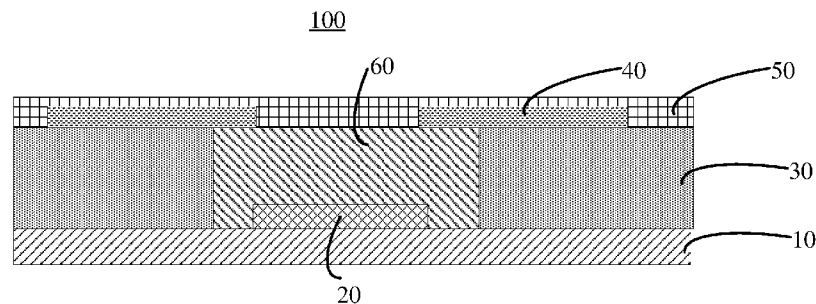


图 1

(57) Abstract: Disclosed is an array substrate (100). By means of using an adjustment dielectric layer (60), stray capacitance between a grid electrode metal layer (20) and an electrode layer (40) is reduced, thereby preventing the occurrence of a dark fringe phenomenon affected by an edge electric field and an ambient environment, and thus improving the display quality.

(57) 摘要: 阵列基板(100), 通过采用调节介质层(60)来降低栅极金属层(20)与电极层(40)之间的寄生电容, 从而避免边缘电场及周围环境的影响而出现暗纹现象, 进而提高显示质量。



WO 2020/155411 A1

阵列基板

技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种阵列基板。

背景技术

[0002] HVA(High Vertical Alignment，高垂直排列)模式主要是负性液晶在加电过程中，受到电场力的作用会发生转动，通过紫外光照射后在配向膜上形成一层聚合物膜层，即液晶经过HVA过程在配向膜上形成特定的预倾角。

[0003] 一般阵列基板会在像素电极开口区存在金属走线，在HVA制程中，当在阵列基板和彩膜基板上同步加电固化液晶过程中，此时会形成边缘电场，从而干扰液晶的转动和配向效果。由于受边缘电场及周围环境的影响会出现暗纹现象。

发明概述

技术问题

[0004] 本申请实施例的目的提供一种阵列基板，以解决受边缘电场及周围环境的影响会出现暗纹现象的技术问题。

问题的解决方案

技术解决方案

[0005] 本申请实施例提供了一种阵列基板，包括：

[0006] 基板；

[0007] 一栅极金属层，所述栅极金属层设置在所述基板上；

[0008] 一层间介质层，所述层间介质层设置在所述基板以及所述栅极金属层上；

[0009] 一电极层，所述电极层设置在所述层间介质层上；

[0010] 一配向层，所述配向层设置在所述电极层上，所述配向层为PI层；以及

[0011] 一调节介质层，所述调节介质层设置在所述栅极金属层以及所述配向层之间的区域并与所述层间介质层以及所述电极层相连，所述调节介质层用于降低所述栅极金属层与所述电极层之间的寄生电容。

[0012] 在本申请所述的阵列基板中，所述调节介质层的介电常数小于所述层间介质层

的介电常数；所述调节介质层设置于在所述基板上并将所述栅极金属层包覆，所述调节介质层的上表面与所述电极层的下表面以及所述配向层的下表面连接，所述调节介质层四周与所述层间介质层连接。

[0013] 在本申请所述的阵列基板中，所述调节介质层的介电常数为2~4。

[0014] 在本申请所述的阵列基板中，所述调节介质层为光刻胶材料。

[0015] 在本申请所述的阵列基板中，所述调节介质层为采用光刻胶材料进行涂布并光刻形成。

[0016] 在本申请所述的阵列基板中，所述调节介质层的介电常数大于所述层间介质层的介电常数；

[0017] 所述调节介质层与所述栅极金属层相对，所述调节介质层设置在所述层间介质层上，且所述调节介质层的四周与所述电极层相连，所述调节介质层的上表面与所述配向层的下表面相连。

[0018] 在本申请所述的阵列基板中，所述调节介质层的介电常数大于10。

[0019] 在本申请所述的阵列基板中，所述层间介质层为氮化硅层。

[0020] 在本申请所述的阵列基板中，所述调节介质层包括第一调节介质层以及第二调节介质层；

[0021] 所述第二调节介质层设置在所述基板上并将所述栅极金属层包覆，所述第二调节介质层的上表面与所述电极层的下表面以及所述第一调节介质层的下表面连接，所述第二调节介质层四周与所述层间介质层连接，所述第二调节介质层的介电常数小于所述层间介质层的介电常数；

[0022] 所述第一调节介质层与所述栅极金属层相对，所述第一调节介质层设置在所述第二调节介质层上，且所述第一调节介质层的四周与所述电极层相连，所述第一调节介质层的上表面与所述配向层的下表面相连；所述第一调节介质层的介电常数大于所述层间介质层的介电常数。

[0023] 在本申请所述的阵列基板中，所述第二调节介质层为氮化硅层，其介电常数为6~8；所述第一调节介质层采用介电常数大于10的非金属绝缘材料制成。

[0024] 本申请实施例还提供了一种阵列基板，包括：

[0025] 基板；

- [0026] 一栅极金属层，所述栅极金属层设置在所述基板上；
- [0027] 一层间介质层，所述层间介质层设置在所述基板以及所述栅极金属层上；
- [0028] 一电极层，所述电极层设置在所述层间介质层上；
- [0029] 一配向层，所述配向层设置在所述电极层上；以及
- [0030] 一调节介质层，所述调节介质层设置在所述栅极金属层以及所述配向层之间的区域并与所述层间介质层以及所述电极层相连，所述调节介质层用于降低所述栅极金属层与所述电极层之间的寄生电容。
- [0031] 在本申请所述的阵列基板中，所述调节介质层的介电常数小于所述层间介质层的介电常数；所述调节介质层设置于在所述基板上并将所述栅极金属层包覆，所述调节介质层的上表面与所述电极层的下表面以及所述配向层的下表面连接，所述调节介质层四周与所述层间介质层连接。
- [0032] 在本申请所述的阵列基板中，所述调节介质层的介电常数为2~4。
- [0033] 在本申请所述的阵列基板中，所述调节介质层为光刻胶材料。
- [0034] 在本申请所述的阵列基板中，所述调节介质层为采用光刻胶材料进行涂布并光刻形成。
- [0035] 在本申请所述的阵列基板中，所述调节介质层的介电常数大于所述层间介质层的介电常数；
- [0036] 所述调节介质层与所述栅极金属层相对，所述调节介质层设置在所述层间介质层上，且所述调节介质层的四周与所述电极层相连，所述调节介质层的上表面与所述配向层的下表面相连。
- [0037] 在本申请所述的阵列基板中，所述调节介质层的介电常数大于10。
- [0038] 在本申请所述的阵列基板中，所述层间介质层为氮化硅层。
- [0039] 在本申请所述的阵列基板中，所述调节介质层包括第一调节介质层以及第二调节介质层；
- [0040] 所述第二调节介质层设置在所述基板上并将所述栅极金属层包覆，所述第二调节介质层的上表面与所述电极层的下表面以及所述第一调节介质层的下表面连接，所述第二调节介质层四周与所述层间介质层连接，所述第二调节介质层的介电常数小于所述层间介质层的介电常数；

[0041] 所述第一调节介质层与所述栅极金属层相对，所述第一调节介质层设置在所述第二调节介质层上，且所述第一调节介质层的四周与所述电极层相连，所述第一调节介质层的上表面与所述配向层的下表面相连；所述第一调节介质层的介电常数大于所述层间介质层的介电常数。

[0042] 在本申请所述的阵列基板中，所述第二调节介质层为氮化硅层，其介电常数为6~8；所述第一调节介质层采用介电常数大于10的非金属绝缘材料制成。

发明的有益效果

有益效果

[0043] 本申请实施例的阵列基板，通过采用调节介质层来降低栅极金属层与电极层之间的寄生电容，从而避免边缘电场及周围环境的影响而出现暗纹现象，进而提高显示质量。

对附图的简要说明

附图说明

[0044] 为了更清楚地说明本申请中的技术方案，下面将对实施方式描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施方式，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0045] 图1为本申请实施例提供的阵列基板的第一种结构示意图；

[0046] 图2为本申请实施例提供的阵列基板的第二种结构示意图；以及

[0047] 图3为本申请实施例提供的阵列基板的第三种结构示意图。

发明实施例

本发明的实施方式

[0048] 这里所公开的具体结构和功能细节仅仅是代表性的，并且是用于描述本申请的示例性实施例的目的。但是本申请可以通过许多替换形式来具体实现，并且不应当被解释成仅仅受限于这里所阐述的实施例。

[0049] 在本申请的描述中，需要理解的是，术语“中心”、“横向”、“上”、“下”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为

基于附图所示的方位或位置关系，仅是为了便于描述本申请和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中，除非另有说明，“多个”的含义是两个或两个以上。另外，术语“包括”及其任何变形，意图在于覆盖不排他的包含。

[0050] 在本申请的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本申请中的具体含义。

[0051] 这里所使用的术语仅仅是为了描述具体实施例而不意图限制示例性实施例。除非上下文明确地另有所指，否则这里所使用的单数形式“一个”、“一项”还意图包括复数。还应当理解的是，这里所使用的术语“包括”和/或“包含”规定所陈述的特征、整数、步骤、操作、单元和/或组件的存在，而不排除存在或添加一个或更多其他特征、整数、步骤、操作、单元、组件和/或其组合。

[0052] 本申请实施例提供了一种阵列基板，包括：基板；一栅极金属层，栅极金属层设置在基板上；一层间介质层，层间介质层设置在基板以及栅极金属层上；一电极层，电极层设置在层间介质层上；一配向层，配向层设置在电极层上；以及一调节介质层，调节介质层设置在栅极金属层以及配向层之间的区域并与层间介质层以及电极层相连，调节介质层用于降低栅极金属层与电极层之间的寄生电容。

[0053] 在一些实施例中，请参照图1，图1为本申请实施例提供的阵列基板的第一种结构示意图。如图1所示，该阵列基板100包括：基板10、一栅极金属层20、层间介质层30、电极层40、配向层50、调节介质层60。

[0054] 其中，该栅极金属层20设置在基板10上。该层间介质层30设置在基板10以及栅极金属层20上。该电极层40设置在层间介质层40上。该配向层50设置在电极层4

0上。该调节介质层60设置在基板10上并将栅极金属层20包覆，调节介质层60的上表面与电极层40的下表面以及配向层50的下表面连接，调节介质层60四周与层间介质层30连接。

[0055] 在本实施例中，该调节介质层60的介电常数小于该层间介质层30的介电常数。其中，该层间介质层30为氮化硅层，其介电常数为6~8。该调节介质层60的介电常数为2~4，该调节介质层60可以采用光刻胶材料。该调节介质层60为采用光刻胶材料进行涂布并光刻形成。该配向层50为PI层。该配向层60用于对液晶层进行配向。

[0056] 该调节介质层60用于降低该栅极金属层20与该电极层40之间的寄生电容，从而提高显示质量。该栅极金属层20采用金属材料并采用物理气相沉淀法沉淀形成。该层间介质层30采用化学气相沉积法沉淀形成，当然，该层间介质层30除了采用氮化硅以外，还可以采用二氧化硅等材料。

[0057] 其中，该电极层40包括多个电极，其作为阵列基板的像素电极。该电极层40可以采用ITO制成。制作该电极层40时，先采用ITO沉积形成一层ITO层，然后采用光刻法进行图形化处理，以得到多个像素电极。

[0058] 本申请实施例的阵列基板，通过采用调节介质层来降低栅极金属层与电极层之间的寄生电容，从而避免边缘电场及周围环境的影响而出现暗纹现象，进而提高显示质量。

[0059] 在另一些实施例中，请参照图2，图2为本申请实施例提供的阵列基板的第二种结构示意图。如图2所示，该阵列基板200包括：基板10、一栅极金属层20、层间介质层30、电极层40、配向层50、调节介质层60。

[0060] 其中，该栅极金属层20设置在基板10上。该层间介质层30设置在基板10以及栅极金属层20上。该电极层40设置在层间介质层40上。该配向层50设置在电极层40上。该调节介质层60与栅极金属层20相对，调节介质层60设置在层间介质层30上，且调节介质层60的四周与电极层40相连，调节介质层60的上表面与配向层50的下表面相连。

[0061] 在本实施例中，该调节介质层60的介电常数大于该层间介质层30的介电常数。其中，该层间介质层30为氮化硅层，其介电常数为6~8。该调节介质层60的介电

常数大于10，该调节介质层60可以采用介电常数大于10的非金属材料。该配向层50为PI层。该配向层60用于对液晶层进行配向。

[0062] 该调节介质层60用于降低该栅极金属层20与该电极层40之间的寄生电容，从而提高显示质量。该栅极金属层20采用金属材料并采用物理气相沉淀法沉淀形成。该层间介质层30采用化学气相沉积法沉淀形成，当然，该层间介质层30除了采用氮化硅以外，还可以采用二氧化硅等材料。

[0063] 其中，电极层40包括多个电极，其作为阵列基板的像素电极。该电极层40可以采用ITO制成。制作该电极层40时，先采用ITO沉积形成一层ITO层，然后采用光刻法进行图形化处理，以得到多个像素电极。

[0064] 本申请实施例的阵列基板，通过采用调节介质层来降低栅极金属层与电极层之间的寄生电容，从而避免边缘电场及周围环境的影响而出现暗纹现象，进而提高显示质量。

[0065] 在另一些实施例中，请参照图3，图3为本申请实施例提供的阵列基板的第三种结构示意图。如图3所示，该阵列基板300包括：基板10、一栅极金属层20、层间介质层30、电极层40、配向层50、调节介质层60。

[0066] 其中，该栅极金属层20设置在基板10上。该层间介质层30设置在基板10以及栅极金属层20上。该电极层40设置在层间介质层40上。该配向层50设置在电极层40上。

[0067] 进一步的，该调节介质层60可以包括第一调节介质层61以及第二调节介质层62。该第二调节介质层62设置在基板10上并将栅极金属层20包覆。该第二调节介质层62的上表面与电极层40的下表面以及第一调节介质层61的下表面连接，第二调节介质层62四周与层间介质层30连接。该第二调节介质层61的介电常数小于该层间介质层30的介电常数。该第二介质层62为氮化硅层，其介电常数为6~8。

[0068] 该第一调节介质层61与栅极金属层20相对，第一调节介质层61设置在第二调节介质层62上，且第一调节介质层61的四周与电极层40相连，第一调节介质层61的上表面与配向层50的下表面相连。该第一调节介质层61的介电常数大于该层间介质层30的介电常数。该第一调节介质层61采用介电常数大于10的非金属绝

缘材料制成。

[0069] 该调节介质层60用于降低该栅极金属层20与该电极层40之间的寄生电容，从而提高显示质量。

[0070] 本申请实施例的阵列基板，通过采用调节介质层来降低栅极金属层与电极层之间的寄生电容，从而避免边缘电场及周围环境的影响而出现暗纹现象，进而提高显示质量。

[0071] 以上对本申请实施方式提供的阵列基板进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施方式的说明只是用于帮助理解本申请。同时，对于本领域的技术人员，依据本申请的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本申请的限制。

权利要求书

- [权利要求 1] 一种阵列基板，其包括：
- 基板；
- 一栅极金属层，所述栅极金属层设置在所述基板上；
- 一层间介质层，所述层间介质层设置在所述基板以及所述栅极金属层上；
- 一电极层，所述电极层设置在所述层间介质层上；
- 一配向层，所述配向层设置在所述电极层上，所述配向层为PI层；以及
- 一调节介质层，所述调节介质层设置在所述栅极金属层以及所述配向层之间的区域并与所述层间介质层以及所述电极层相连，所述调节介质层用于降低所述栅极金属层与所述电极层之间的寄生电容。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中，所述调节介质层的介电常数小于所述层间介质层的介电常数；所述调节介质层设置于在所述基板上并将所述栅极金属层包覆，所述调节介质层的上表面与所述电极层的下表面以及所述配向层的下表面连接，所述调节介质层四周与所述层间介质层连接。
- [权利要求 3] 根据权利要求2所述的阵列基板，其中，所述调节介质层的介电常数为2~4。
- [权利要求 4] 根据权利要求3所述的阵列基板，其中，所述调节介质层为光刻胶材料。
- [权利要求 5] 根据权利要求4所述的阵列基板，其中，所述调节介质层为采用光刻胶材料进行涂布并光刻形成。
- [权利要求 6] 根据权利要求1所述的阵列基板，其中，所述调节介质层的介电常数大于所述层间介质层的介电常数；
- 所述调节介质层与所述栅极金属层相对，所述调节介质层设置在所述层间介质层上，且所述调节介质层的四周与所述电极层相连，所述调节介质层的上表面与所述配向层的下表面相连。

- [权利要求 7] 根据权利要求6所述的阵列基板，其中，所述调节介质层的介电常数大于10。
- [权利要求 8] 根据权利要求1所述的阵列基板，其中，所述层间介质层为氮化硅层。
- [权利要求 9] 根据权利要求1所述的阵列基板，其中，所述调节介质层包括第一调节介质层以及第二调节介质层；
所述第二调节介质层设置在所述基板上并将所述栅极金属层包覆，所述第二调节介质层的上表面与所述电极层的下表面以及所述第一调节介质层的下表面连接，所述第二调节介质层四周与所述层间介质层连接，所述第二调节介质层的介电常数小于所述层间介质层的介电常数；
所述第一调节介质层与所述栅极金属层相对，所述第一调节介质层设置在所述第二调节介质层上，且所述第一调节介质层的四周与所述电极层相连，所述第一调节介质层的上表面与所述配向层的下表面相连；所述第一调节介质层的介电常数大于所述层间介质层的介电常数。
- [权利要求 10] 根据权利要求9所述的阵列基板，其中，所述第二调节介质层为氮化硅层，其介电常数为6~8；所述第一调节介质层采用介电常数大于10的非金属绝缘材料制成。
- [权利要求 11] 一种阵列基板，其包括：
基板；
一栅极金属层，所述栅极金属层设置在所述基板上；
一层间介质层，所述层间介质层设置在所述基板以及所述栅极金属层上；
一电极层，所述电极层设置在所述层间介质层上；
一配向层，所述配向层设置在所述电极层上；以及
一调节介质层，所述调节介质层设置在所述栅极金属层以及所述配向层之间的区域并与所述层间介质层以及所述电极层相连，所述调节介质层用于降低所述栅极金属层与所述电极层之间的寄生电容。

- [权利要求 12] 根据权利要求11所述的阵列基板，其中，所述调节介质层的介电常数小于所述层间介质层的介电常数；所述调节介质层设置于在所述基板上并将所述栅极金属层包覆，所述调节介质层的上表面与所述电极层的下表面以及所述配向层的下表面连接，所述调节介质层四周与所述层间介质层连接。
- [权利要求 13] 根据权利要求12所述的阵列基板，其中，所述调节介质层的介电常数为2~4。
- [权利要求 14] 根据权利要求13所述的阵列基板，其中，所述调节介质层为光刻胶材料。
- [权利要求 15] 根据权利要求14所述的阵列基板，其中，所述调节介质层为采用光刻胶材料进行涂布并光刻形成。
- [权利要求 16] 根据权利要求11所述的阵列基板，其中，所述调节介质层的介电常数大于所述层间介质层的介电常数；
所述调节介质层与所述栅极金属层相对，所述调节介质层设置在所述层间介质层上，且所述调节介质层的四周与所述电极层相连，所述调节介质层的上表面与所述配向层的下表面相连。
- [权利要求 17] 根据权利要求16所述的阵列基板，其中，所述调节介质层的介电常数大于10。
- [权利要求 18] 根据权利要求11所述的阵列基板，其中，所述层间介质层为氮化硅层。
- [权利要求 19] 根据权利要求11所述的阵列基板，其中，所述调节介质层包括第一调节介质层以及第二调节介质层；
所述第二调节介质层设置在所述基板上并将所述栅极金属层包覆，所述第二调节介质层的上表面与所述电极层的下表面以及所述第一调节介质层的下表面连接，所述第二调节介质层四周与所述层间介质层连接，所述第二调节介质层的介电常数小于所述层间介质层的介电常数；
所述第一调节介质层与所述栅极金属层相对，所述第一调节介质层设

置在所述第二调节介质层上，且所述第一调节介质层的四周与所述电极层相连，所述第一调节介质层的上表面与所述配向层的下表面相连；所述第一调节介质层的介电常数大于所述层间介质层的介电常数。

[权利要求 20] 根据权利要求19所述的阵列基板，其中，所述第二调节介质层为氮化硅层，其介电常数为6~8；所述第一调节介质层采用介电常数大于10的非金属绝缘材料制成。

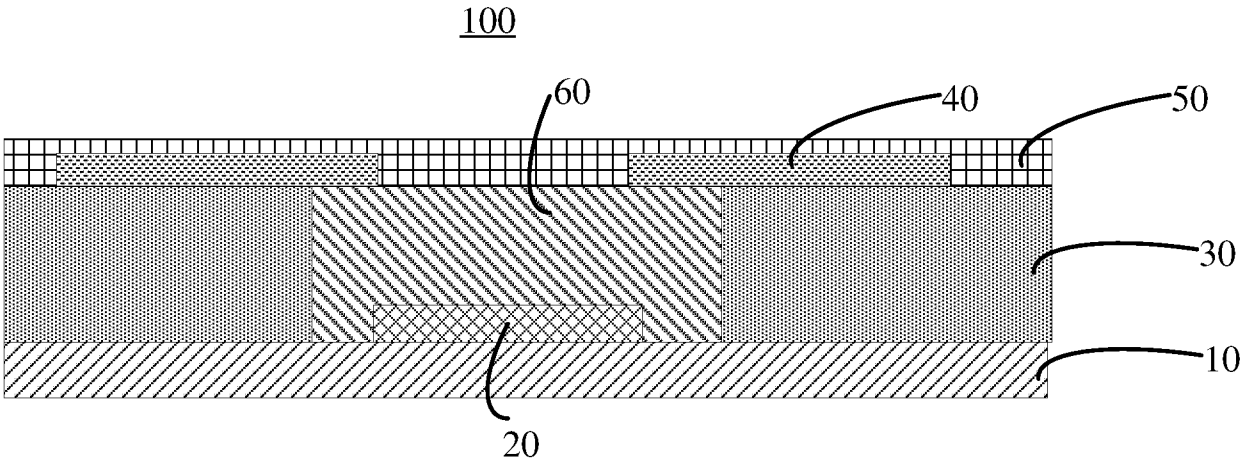


图 1

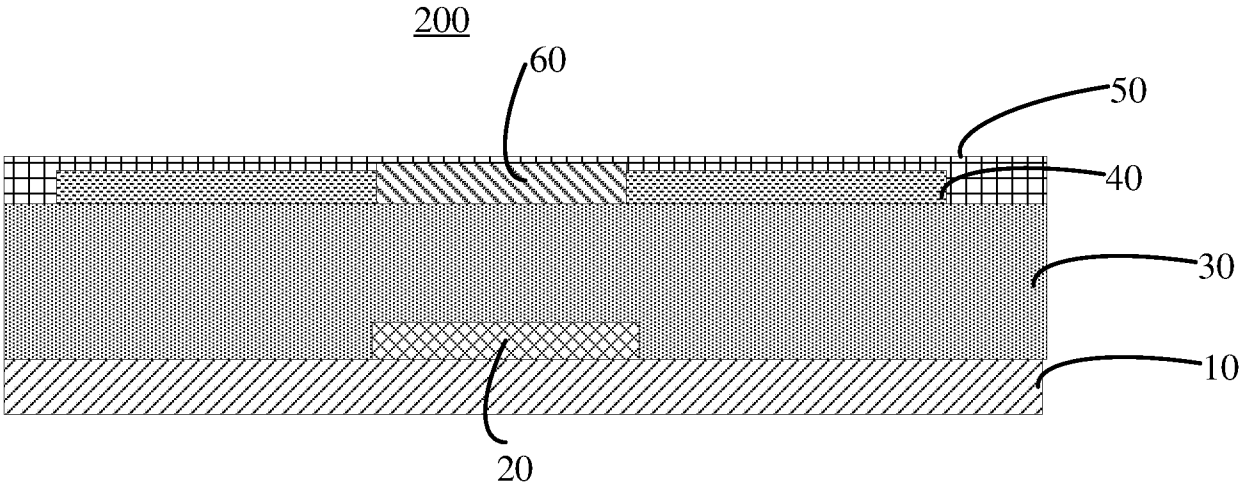


图 2

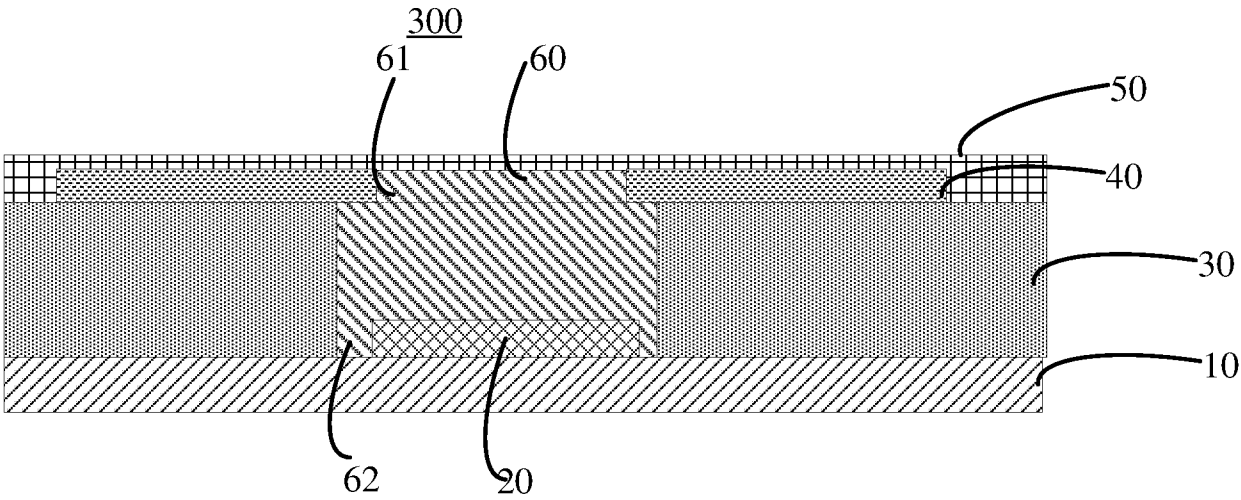


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/083133

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOCZ: 华星光电, 李迁, 显示, 基板, 栅极, 金属, 介质, 电极, 寄生电容, 介电常数, 绝缘, 条纹, 氮化硅, display+, plate, substrate, grid, metal, medium, electrode, parasitic capacitance, dielectric constant, insulat+, stripe, silicon nitride

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107085335 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 22 August 2017 (2017-08-22) description, paragraphs 0045-0087, and figures 1-6(i)	1-5, 8, 11-15, 18
X	CN 104155818 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 19 November 2014 (2014-11-19) description, paragraphs 0033-0053, and figures 1-9	1-5, 8, 11-15, 18
X	CN 102854678 A (AU OPTRONICS CORP.) 02 January 2013 (2013-01-02) description, paragraphs 0037-0049, and figures 2-4	1-5, 8, 11-15, 18
A	CN 101840121 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 22 September 2010 (2010-09-22) entire document	1-20
A	CN 202049316 U (BOE TECHNOLOGY GROUP CO., LTD.) 23 November 2011 (2011-11-23) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

20 September 2019

Date of mailing of the international search report

28 October 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/083133**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2015255029 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 10 September 2015 (2015-09-10) entire document	1-20
A	KR 20120072579 A (LG DISPLAY CO., LTD.) 04 July 2012 (2012-07-04) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/083133

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107085335	A	22 August 2017	None			
CN	104155818	A	19 November 2014	None			
CN	102854678	A	02 January 2013	None			
CN	101840121	A	22 September 2010	CN	101840121	B	23 May 2012
CN	202049316	U	23 November 2011	None			
US	2015255029	A1	10 September 2015	JP	2016066046	A	28 April 2016
KR	20120072579	A	04 July 2012	None			

国际检索报告

国际申请号

PCT/CN2019/083133

A. 主题的分类

G02F 1/1362(2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNKI, CNPAT, WPI, EPDOC; 华星光电, 李迁, 显示, 基板, 栅极, 金属, 介质, 电极, 寄生电容, 介电常数, 绝缘, 条纹, 氮化硅, display+, plate, substrate, grid, metal, medium, electrode, parasitic capacitance, dielectric constant, insulat+, stripe, silicon nitride

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 107085335 A (京东方科技集团股份有限公司等) 2017年 8月 22日 (2017 - 08 - 22) 说明书第0045-0087段, 附图1-6(i)	1-5, 8, 11-15, 18
X	CN 104155818 A (京东方科技集团股份有限公司等) 2014年 11月 19日 (2014 - 11 - 19) 说明书第0033-0053段, 附图1-9	1-5, 8, 11-15, 18
X	CN 102854678 A (友达光电股份有限公司) 2013年 1月 2日 (2013 - 01 - 02) 说明书第0037-0049段, 附图2-4	1-5, 8, 11-15, 18
A	CN 101840121 A (北京京东方光电科技有限公司) 2010年 9月 22日 (2010 - 09 - 22) 全文	1-20
A	CN 202049316 U (京东方科技集团股份有限公司) 2011年 11月 23日 (2011 - 11 - 23) 全文	1-20
A	US 2015255029 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2015年 9月 10日 (2015 - 09 - 10) 全文	1-20
A	KR 20120072579 A (LG DISPLAY CO., LTD.) 2012年 7月 4日 (2012 - 07 - 04) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 9月 20日

国际检索报告邮寄日期

2019年 10月 28日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

邢济武

电话号码 86-(10)-53962427

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/083133

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	107085335	A	2017年 8月 22日	无	
CN	104155818	A	2014年 11月 19日	无	
CN	102854678	A	2013年 1月 2日	无	
CN	101840121	A	2010年 9月 22日	CN 101840121	B 2012年 5月 23日
CN	202049316	U	2011年 11月 23日	无	
US	2015255029	A1	2015年 9月 10日	JP 2016066046	A 2016年 4月 28日
KR	20120072579	A	2012年 7月 4日	无	