Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 842956

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 11.07.79 (21) 2796698/18-24

с присоединением заявки № —

(23) Приоритет —

Опубликовано 30.06.81. Бюллетень № 24

Дата опубликования описания 05.07.81

(51) М. Кл.³ G 11 C 11/00

(53) УДК 681.327 (088.8)

(72) Авторы изобретения В. И. Сбытов, В. М. Смирнов и Ю. А. Шикунов

(71) Заявитель —

ВСЕСОЮЗНАЯ ПАТЕНТНО-ТЕХНИЧЕСКАЯ БИБЛИОТЕКА

(54) ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО

1

Изобретение относится к запоминающим устройствам и может быть использовано в качестве сверхоперативной памяти или буферного запоминающего устройства.

Известно устройство, содержащее блок местного управления, дешифратор, регистры и элементы И по две группы на каждый регистр [1].

Недостатком этого устройства является малое быстродействие.

Наиболее близким техническим решением к предлагаемому является буферное запоминающее устройство, содержащее блок местного управления, блоки формирования адресов записи и считывания, регистры и группы элементов И по числу регистров, выходы каждого регистра подключены к одним входам элементов И соответствующей группы, другие входы элементов И каждой группы объединены и соединены с выходами блока формирования адресов считывания, выходы элементов И всех групп поразрядно объединены и соединены с одноименными выходами устройства, входы блоков формирования адресов записи и считывания подключены к выходам блока местного управления, информационные входы регистров поразрядно объединены и соединены с одноименными входами устройства. Управляющие входы регистров подключенных к выходам блока формирования адресов записи [2].

2

Недостатками этого устройства являются невысокие быстродействия и надежность, обусловленные тем, что при одновременном обращении к одному и тому же регистру на запись и считывание, информация сначала считывается, а затем записывается, что возможно только в том случае, если информация существует на входных шинах достаточно долго, а если информация поступает на запись асинхронно со считыванием и со скоростью, равной или близкой к скорости записи, возможны потери информации.

Цель изобретения — повышение быстродействия и надежности устройства.

Поставленная цель достигается тем, что в запоминающее устройство, содержащее регистры, группы элементов И по числу регистров, блок местного управления, формирователь адресных сигналов записи и формирователь адресных сигналов считывания, причем выходы регистров подключены к первым входам элементов И соответствующей группы, выходы элементов И групп соеди-

нены с одноименными выходами устройства, информационные входы регистров соединены с одноименными входами устройства, входы формирователей адресных сигналов считывания и записи подключены соответственно к первому и второму выходам блока местного управления, введены коммутатор и четыре группы дополнительных элементов И, причем вход коммутатора подключен к третьему выходу блока местного управления, а первый и второй выходы соединены с первыми входами дополнительных элементов И первой и второй групп и третьей и четвертой групп соответственно, вторые входы дополнительных элементов И первой и четвертой групп подключены к соответствующим выходам формирователя адресных сигналов считывания, вторые входы дополнительных элементов И второй и третьей групп соединены с соответствующими выходами формирователя адресных сигналов записи, выходы дополнительных элементов третьей и первой групп подключены соответственно к управляющим входам одних из регистров и ко вторым входам элементов И соответствующих групп, выходы дополнительных элементов И второй и четвертой групп соединены соответственно с управляющими входами других регистров и со вторыми входами элементов И соответствующих групп.

На фиг. 1 изображена функциональная схема предлагаемого устройства; на фиг. 2 — временные диаграммы работы устройства.

Устройство содержит (фиг. 1) блок 1 местного управления, формирователь 2 адресных сигналов считывания, формирователь 3 адресных сигналов записи, регистры 4 с управляющими входами 5 и выходами 6, группы элементов И 7 с выходами 8, входы 9 и выходы 10 устройства, коммутатор 11 с первым 12 и вторым 13 выходами, первую 14, вторую 15, третью 16 и четвертую 17 группы дополнительных элементов И.

Выходы 6 регистров 4 подключены к первым входам элементов И 7 соответствующей группы. Выходы элементов И 7 групп соединены с одноименными выходами 10 устройства. Информационные входы регистров 4 соединены с одноименными входами 9 устройства. Входы формирователя 2 адресных сигналов считывания и формирователя 3 адресных сигналов записи подключены соответственно к первому и второму выходам блока 1 местного управления.

Вход коммутатора 11 подключен к третьему выходу блока 1 местного управления, а первый 12 и второй 13 выходы соединены с первыми входами дополнительных элементов И первой 14 и второй 15 групп, третьей 16 и четвертой 17 групп соответственно. Вторые входы дополнительных элементов И первой 14 и четвертой 17 групп подключены к соответствующим выходам формирователя 2 адресных сигналов считывания. Вторые входы дополнительных элементов И второй 15 и третьей 16 групп соединены с соответствующими выходами формирователя 3 адресных сигналов записи. Выходы дополнительных элементов третьей 16 и первой 14 групп подключены соответственно к управляющим входам 5 одних из регистров 4 и ко вторым входам элементов И 7 соответствующих групп. Выходы дополнительных элементов И второй 15 и четвертой 17 групп соединены соответственно с управляющими входами 5 других регистров 4 и со вторыми входами элементов И 7 соответствующих групп.

На фиг. 2 изображены сигналы определенной частоты, переключающие коммутатор 11 (фиг. 2*а*) и поступающие для записи в устройство информационные сигналы с более высокой частотой (фиг. 2*б*) или пачками слов (фиг. 2*в*). На фиг. 2*г* и 2*д* показаны информационные сигналы, считываемые из запоминающего устройства.

Устройство работает следующим образом.

По сигналам блока 1 местного управления (фиг. 1) поступающим на вход коммутатора 11, одни из регистров 4 выбираются для записи в них информации, а другие — для считывания информации из них, что определяется сигналами с выходов коммутатора 11. Если с первого выхода 12 коммутатора 11 выдается сигнал разрешения, то со второго выхода 13 — сигнал запрета, и наоборот. Сигнал разрешения, выдаваемый с первого выхода 12 коммутатора 11, открывает дополнительные элементы И первой 14 и второй 15 групп, а сигнал запрета со второго выхода 13 закрывает дополнительные элементы И третьей 16 и четвертой 17 групп. В этом случае одна половина регистров 4 (верхние на фиг. 1) выбрана для считывания, а другая половина регистров 4 выбрана для записи. Формирователь 3 адресных сигналов записи по сигналам блока 1 местного управления вырабатывает адрес регистра 4, в который должна быть записана информация, поступающая по входам 9 устройства на входы всех регистров 4.

Сигналы записи через дополнительные элементы И второй 15 группы поступают на управляющие входы 5 регистров 4, обеспечивая запись информации.

Одновременно по сигналам, поступающим с блока 1 местного управления, формирователь 2 адресных сигналов считывания вырабатывает адреса регистров 4, с которых должна быть считана информация. Сигналы считывания через дополнительные элементы И первой 14 группы поступают на вторые входы элементов И 7 соответствующих групп. Информация с выхода 6 выбранного регистра 4 проходит на выходы 8 элементов И 7 группы, а затем на выходы 10 устройства.

Если сигнал разрешения со второго выхода 13 коммутатора 11 поступает на элементы И третьей 16 и четвертой 17 групп и открывает их, а сигнал запрета, поступающий с первого выхода 12 коммутатора 11, закры-

вает дополнительные элементы И первой 14 и второй 15 групп, то верхняя половина регистров 4 выбрана для записи, а нижняя для считывания.

В этом случае сигналы записи поступают на входы дополнительных элементов И третьей 16 группы, а с их выходов на управляющие входы 5 соответствующих регистров 4, обеспечивая запись информации.

Одновременно сигналы считывания поступают на входы дополнительных элементов И четвертой группы 17, а с их выходов на объединенные вторые входы элементов И 7 групп, и разрешают считывание информации.

Переключение коммутатора 11 может производиться внешними сигналами (фиг. 2*а*) после записи или после считывания информации из одной половины регистров 4. Если информация в устройстве отсутствует, то коммутатор 11 не переключается и считывание не происходит.

Предлагаемое буферное запоминающее устройство является унифицированным. Если информация поступает на запись с более высокой частотой и пачками слов в произвольные моменты времени (фиг. 2*б* или 2*в*), оно может при считывании передавать информацию с трансформированной частотой и более равномерно (фиг. 2*г* и 2*д*).

В предлагаемом устройстве скорость записи информации определяется только быстродействием регистров, формирователя адресных сигналов записи, а считывания — быстродействием формирователя адресных сигналов считывания и элементов И групп, так как обращение на запись и считывание всегда производятся к разным регистрам 4 запоминающего устройства, за счет чего достигается высокое быстродействие и повышается надежность устройства.

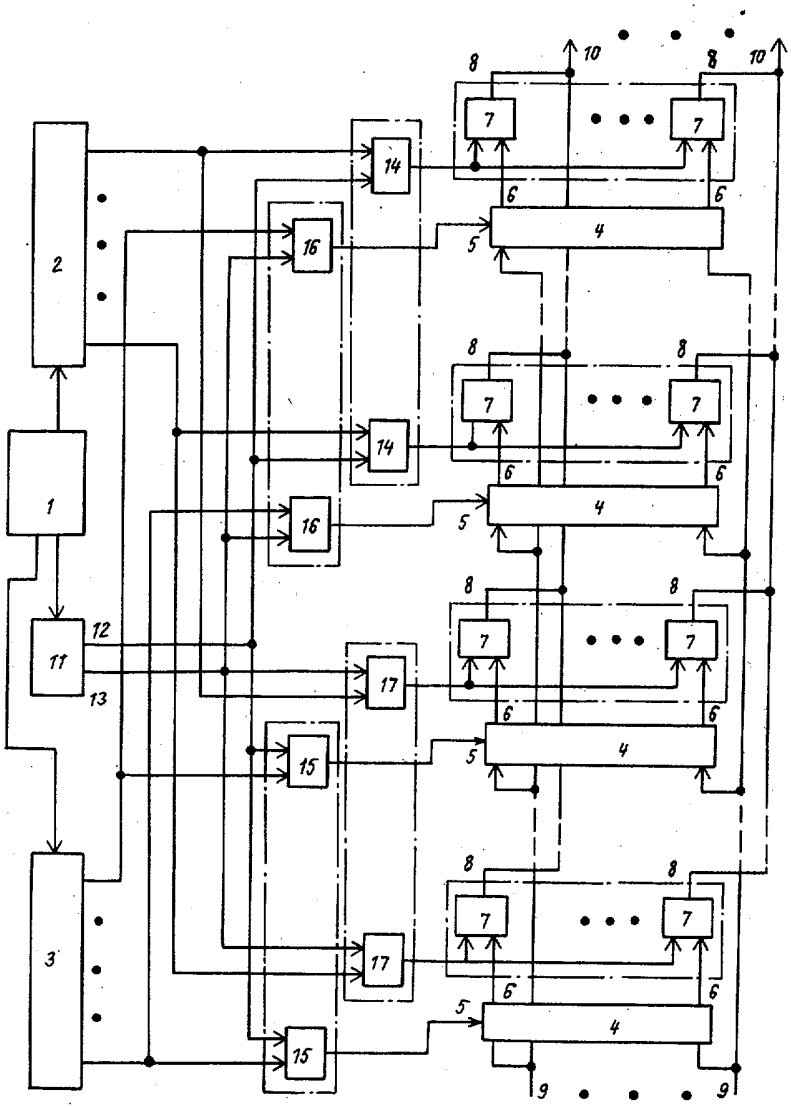
Формула изобретения

Запоминающее устройство, содержащее регистры, группы элементов И по числу регистров, блок местного управления, формирователь адресных сигналов записи и формирователь адресных сигналов считывания, причем выходы регистров подключены к первым входам элементов И соответствующей группы, выходы элементов И групп соединены с одноименными выходами устройства, информационные входы регистров соединены с одноименными входами устройства, входы формирователей адресных сигналов считывания и записи подключены соответственно к первому и второму выходам блока местного управления, *отличающееся* тем, что, с целью повышения быстродействия и надежности устройства, оно содержит коммутатор и четыре группы дополнительных элементов И, причем вход коммутатора подключен к третьему выходу блока местного управления, а первый и второй выходы соединены с первыми входами дополнительных элементов И первой и второй групп и третьей и четвертой групп соответственно, вторые входы дополнительных элементов И первой и четвертой групп подключены к соответствующим выходам формирователя адресных сигналов считывания, вторые входы дополнительных элементов И второй и третьей групп соединены с соответствующими выходами формирователя адресных сигналов записи, выходы дополнительных элементов третьей и первой групп подключены соответственно к управляющим входам одних из регистров и ко вторым входам элементов И соответствующих групп, выходы дополнительных элементов И второй и четвертой групп соединены соответственно с управляющими входами других регистров и со вторыми входами элементов И соответствующих групп.

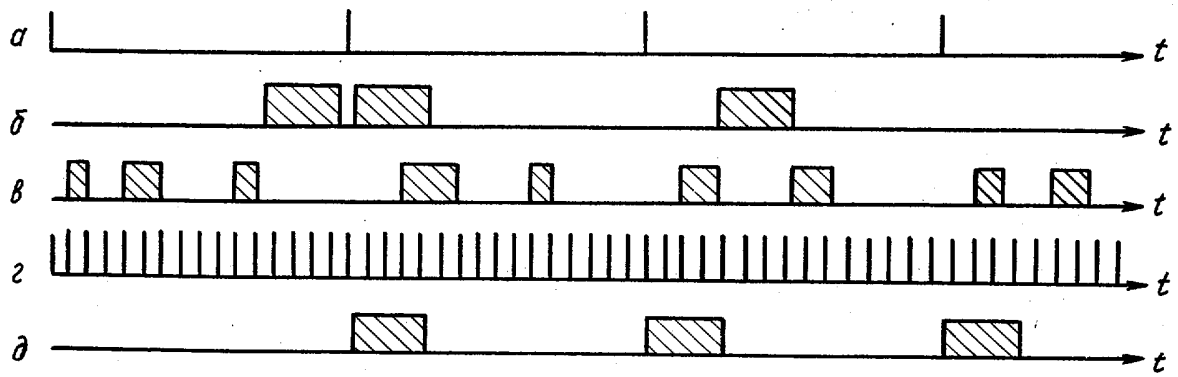
Источники информации,
принятые во внимание при экспертизе

1. Шигин А. Г. и Дерюгин А. А. Цифровые вычислительные машины. М., «Энергия», 1975, с. 508.

2. Авторское свидетельство СССР № 631984, кл. G 11 C 11/00, 1977 (прототип).



Фиг. 1



Фиг. 2

Составитель Т. Зайцева
Редактор В. Матюхина Техред А. Бойкас Корректор С. Щомак
Заказ 5119/68 Тираж 645 Подписное.
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж—35, Раушская наб., д. 4/5
Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4