



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I883285 B

(45)公告日：中華民國 114 (2025) 年 05 月 11 日

(21)申請案號：110139167

(22)申請日：中華民國 110 (2021) 年 10 月 22 日

(51)Int. Cl. : C23C16/26 (2006.01)

C23C16/455 (2006.01)

C23C16/52 (2006.01)

H01L21/54 (2006.01)

H01J37/32 (2006.01)

(30)優先權：2020/10/26 美國

17/079,630

(71)申請人：美商應用材料股份有限公司(美國) APPLIED MATERIALS, INC. (US)

美國

(72)發明人：沈澤清 SHEN, ZEQING (CN)；戚波 QI, BO (US)；馬禮克 亞伯希吉特巴蘇

MALLICK, ABHIJIT BASU (IN)

(74)代理人：李世章；彭國洋

(56)參考文獻：

TW 201708597A

US 2016/0099167A1

審查人員：鐘文宏

申請專利範圍項數：18 項 圖式數：4 共 50 頁

(54)名稱

HDP 犧牲碳隙填充

(57)摘要

本申請描述了用碳隙填充法來填充基板特徵，與此同時留有孔隙的方法。該等方法包括以下步驟：使製程氣體流入高密度電漿化學氣相沉積(HDP-CVD)腔室，該腔室容納具有至少一個特徵的基板，該製程氣體包含煙反應物；生成電漿；以及沉積碳膜。

Methods for filling a substrate feature with a carbon gap fill, while leaving a void, are described. Methods comprise flowing a process gas into a high density plasma chemical vapor deposition (HDP-CVD) chamber, the chamber housing a substrate having at least one feature, the process gas comprising a hydrocarbon reactant, generating a plasma, and depositing a carbon film.

指定代表圖：

符號簡單說明：

202:基板

208:碳膜

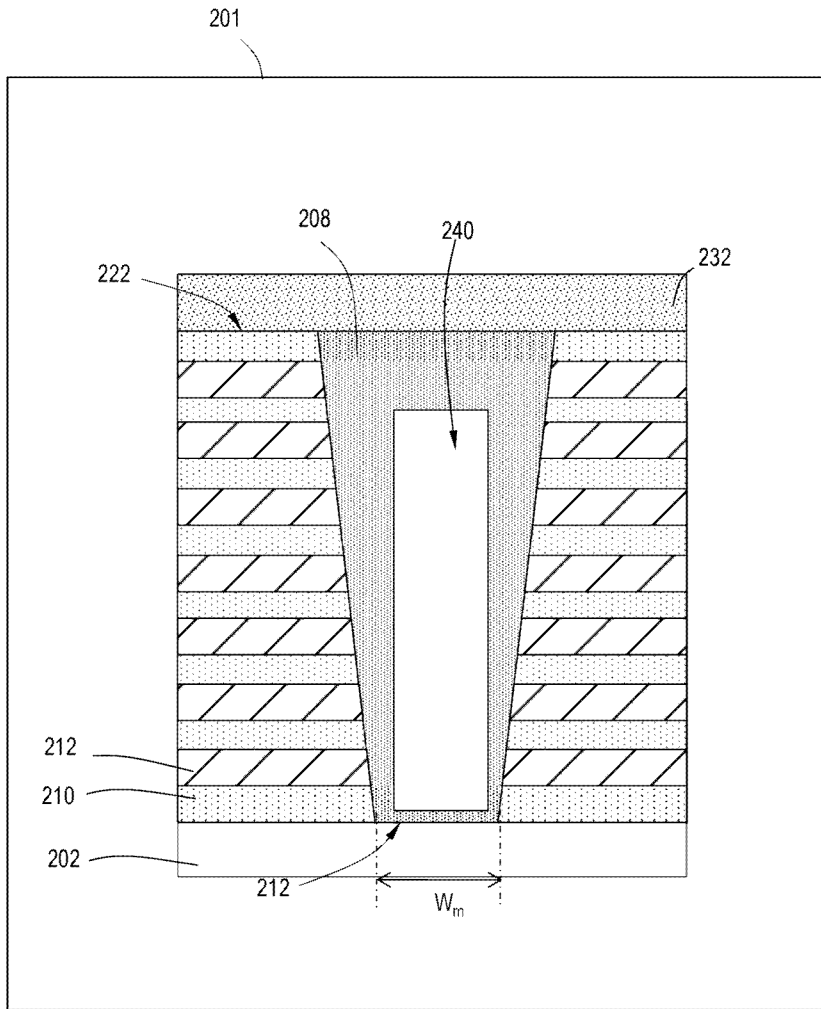
210:第一材料

212:第二材料

222:頂表面

232:膜

240:孔隙

 $W_m$ :寬度

第2E圖



I883285

**【發明摘要】****【中文發明名稱】** HDP 犧牲碳隙填充**【英文發明名稱】** HDP SACRIFICIAL CARBON GAPFILL**【中文】**

本申請描述了用碳隙填充法來填充基板特徵，與此同時留有孔隙的方法。該等方法包括以下步驟：使製程氣體流入高密度電漿化學氣相沉積(HDP-CVD)腔室，該腔室容納具有至少一個特徵的基板，該製程氣體包含烴反應物；生成電漿；以及沉積碳膜。

**【英文】**

Methods for filling a substrate feature with a carbon gap fill, while leaving a void, are described. Methods comprise flowing a process gas into a high density plasma chemical vapor deposition (HDP-CVD) chamber, the chamber housing a substrate having at least one feature, the process gas comprising a hydrocarbon reactant, generating a plasma, and depositing a carbon film.

**【指定代表圖】** 第( 2E )圖。**【代表圖之符號簡單說明】**

202：基板

208：碳膜

210：第一材料

212：第二材料

222：頂表面

232：膜

240：孔隙

W m : 寬度

【特徵化學式】

無

## 【發明說明書】

【中文發明名稱】 HDP 犧牲碳隙填充

【英文發明名稱】 HDP SACRIFICIAL CARBON GAPFILL

【技術領域】

【0001】 本揭露之實施例大體而言係關於填充基板特徵的方法。更特定而言，本揭露之實施例係關於使用高密度電漿化學氣相沉積 (high density plasma chemical vapor deposition; HDP CVD) 腔室用碳填充特徵的方法。

【先前技術】

【0002】 在微電子元件製造中，對於許多應用需要填充深寬比 (aspect ratios; AR) 大於 10:1 且無孔隙的窄溝槽。一種應用為用於淺溝槽隔離 (shallow trench isolation; STI)。對於此應用，膜需要在整個溝槽中具有高品質 (例如，具有小於 2 的濕蝕刻速率比)，並且具有非常低的洩漏。一種過去已經成功的方法為可流動 CVD。在此方法中，使寡聚物以氣相小心形成，該氣相在表面上冷凝，隨後「流動」到溝槽中。然而，所沉積膜的品質非常差，並且需要諸如蒸氣退火及 UV 固化的處理步驟。

【0003】 超高密度儲存裝置可以使用三維 (three-dimensional; 3D) 堆疊記憶體結構生產。例如，3D NAND 堆疊記憶體裝置可以由交替導電層及介電層的陣列形成。穿過記憶體層形成記憶體孔，並且藉由用適當

的材料填充記憶體孔來形成 NAND 串。隨著結構尺寸的減小及深寬比的增大，所沉積膜的後固化方法變得困難。

**【0004】** 邏輯及記憶體應用都需要碳間隙填充製程。碳材料可以使用電漿蝕刻移除，而不會影響底層材料。在多層 3D NAND 生產中，需要犧牲記憶體孔塞製程來保護底層記憶體孔，並在底層的頂部沉積上層。此類製程需要滿足輸送量、乾蝕刻可移除性及高溫（約 850 °C）穩定性的要求。當前的非晶矽（amorphous silicon; aSi）犧牲填充方法存在多個整合問題。因此，需要提供在高溫下穩定的非晶碳材料的間隙填充製程。

**【發明內容】**

**【0005】** 本揭露之一或多個實施例係關於一種形成膜之方法。該方法包括以下步驟：使製程氣體流入高密度電漿化學氣相沉積（HDP-CVD）腔室，該腔室容納具有至少一個特徵的基板，該製程氣體包含氫碳比（H:C）小於或等於 2:1 的烴反應物及氫（H<sub>2</sub>）、氦（He）及氬（Ar）中的一或多者，此基板在約 400 °C 至約 650 °C 的溫度及小於約 50 mTorr 的壓力下處理；藉由源 RF 生成電漿；藉由偏置 RF 使離子加速，並在至少一個特徵中沉積碳膜，好碳膜在至少一個特徵中具有孔隙。RF 能量經由線圈感應耦合到腔室中，並產生高密度電漿。

**【0006】** 本揭露之另一實施例係關於一種形成膜之方法。方法包括以下步驟：使製程氣體流入高密度電漿化學氣相沉積（HDP-CVD）腔室，該腔室容納具有基板表面的基

板，該製程氣體包含氫碳比(H:C)小於或等於2:1的烴反應物及氫(H<sub>2</sub>)、氦(He)及氬(Ar)中的一或多者；由源RF生成電漿；藉由偏置RF使離子加速；以及在基板表面上沉積碳膜，該基板表面上具有至少一個特徵，該至少一個特徵延伸從基板表面至底表面的特徵深度，該至少一個特徵具有由第一側壁及第二側壁限定的寬度，其中第一膜沉積在基板表面及該至少一個特徵的第一側壁、第二側壁及底表面上，碳膜具有孔隙，該孔隙位於特徵之寬度內距離該特徵之底表面第一距離處。

**【0007】** 本揭露之其他實施例係關於一種製造記憶體裝置之方法。在一或多個實施例中，方法包括以下步驟：在基板上形成膜堆疊，該膜堆疊包括複數個交替的第一材料層及第二材料層，並且該膜堆疊具有堆疊厚度；蝕刻該膜堆疊以形成記憶體孔開口，該記憶體孔開口延伸從該膜堆疊之頂表面至底表面的深度，該記憶體孔開口具有由第一側壁及第二側壁限定的寬度；將基板裝入高密度電漿化學氣相沉積(HDP-CVD)腔室；使製程氣體流入高密度電漿化學氣相沉積(HDP-CVD)腔室，該製程氣體包含氫碳比(H:C)小於或等於2:1的烴反應物及氫(H<sub>2</sub>)、氦(He)及氬(Ar)中的一或多者，該膜堆疊在約400℃至約650℃的溫度及小於約50 mTorr的壓力下；以及在膜堆疊表面上及記憶體孔開口之第一側壁、第二側壁及底表面上沉積碳膜，該碳膜具有孔隙，該孔隙位於記憶體孔開口之寬度內距離記憶體孔開口之底表面第一距離處的。

**【圖式簡單說明】**

**【0008】** 為了能夠詳細理解本揭示案之上述特徵的方式，可以藉由參考實施例來獲得上文簡要概述的本揭示案之更特定描述，其中一些實施例在附圖中圖示。然而，應注意，附圖僅圖示本揭露的典型實施方式並因此不應視為對本揭露範圍的限制，因為本揭露可承認其他同等有效的實施方式。

**【0009】** 第 1 A 圖至第 1 D 圖圖示了根據本揭露之一或多個實施例的基板的剖視圖；

**【0010】** 第 2 A 圖至第 2 E 圖圖示了根據本揭露之一或多個實施例的基板的剖視圖；

**【0011】** 第 3 圖圖示了根據本揭露之實施例的製程流程。

**【0012】** 第 4 A 圖圖示了根據一或多個實施例的高密度電漿化學氣相沉積 (HDP-CVD) 系統；並且

**【0013】** 第 4 B 圖圖示了可用於第 4 B 圖中的高密度電漿化學氣相沉積 (HDP-CVD) 中的氣環的剖視圖。

**【實施方式】**

**【0014】** 在描述本揭示案之若干示例性實施例之前，應理解，本揭示案不限於構造詳圖或在以下具體實施方式中闡述的製程步驟。本揭示案能夠用於其他實施例，並且能夠以各種方式實踐或進行。

**【0015】** 本文中使用的術語「大約」是指大約或接近，在數值或範圍的上下文中，是指數值  $\pm 15\%$  或更小的變化。例

如，相差 $\pm 14\%$ 、 $\pm 10\%$ 、 $\pm 5\%$ 、 $\pm 2\%$ 或 $\pm 1\%$ 的值將滿足約的定義。

**【0016】** 如在本說明書及所附申請專利範圍中所使用的，術語「基板」及「晶圓」可交換使用，指製程作用於其上的表面及表面的一部分。本領域技術人員亦將理解，除非上下文另外明確指出，否則對基板的引用亦僅指基板的部分。另外，對在基板上沉積的引用可意謂光基板及具有在其上沉積或形成一或多個膜或特徵的基板兩者。

**【0017】** 如本文使用的「基板」，指任意基板或在基板上形成的材料表面，在製造製程中在所述基板或材料表面上執行膜處理。例如，在其上可執行處理的基板表面根據應用包括材料，諸如矽、二氧化矽、應變矽、絕緣體上矽(SOI)、碳摻雜氧化矽、四氫化三矽、摻雜矽、鍺、砷化鎵、玻璃、藍寶石，以及任意其他材料，諸如金屬、金屬氮化物、金屬合金，以及其他導電材料。基板包括但不限於半導體晶圓。基板可暴露於預處理製程中以研磨、蝕刻、還原、氧化、羥基化（或以其他方式生成或接枝目標化學部分以賦予化學功能）、退火及/或烘烤基板表面。除了直接在基板本身的表面上的膜處理外，在本揭露中，所揭示之膜處理步驟的任一步亦可在基板上形成的下層上執行，如下文更詳細地說明，以及術語「基板表面」意欲包括如上下文指出的此種下層。因此，例如，在膜/層或部分膜/層已經沉積在基板表面上的情況下，新沉積的膜/層的暴露

表面變成基板表面。給定基板表面包含什麼將取決於將沉積的什麼膜，以及使用的特定化學作用。

**【0018】** V - N A N D 或 3 D - N A N D 結構用於快閃記憶體應用。V - N A N D 裝置為豎直堆疊的 N A N D 結構，該等豎直堆疊的 N A N D 結構具有以塊形式佈置的大量單元。如本文所使用的，術語「3 D - N A N D」係指一種電子（固態）非揮發性電腦存儲記憶體，其中記憶體單元以多層堆疊。3 D N A N D 記憶體通常包括包括浮閘電晶體的複數個記憶體單元。傳統上，3 D N A N D 記憶體單元包括圍繞位元線以三維方式佈置的複數個 N A N D 記憶體結構。

**【0019】** 3 D N A N D 技術中的一個關鍵步驟是能夠豎直沉積額外的層以提高能力。在多層 3 D N A N D 生產中，需要犧牲記憶體孔塞製程來保護底層記憶體孔。在後續製程之前，記憶體孔需要用特定的材料填充並平坦化。此類製程需要滿足輸送量、乾蝕刻可移除性及高溫（例如，850°C）穩定性的要求。

**【0020】** 其他方法包括基於非晶矽的製程或其他基於非晶碳的製程。非晶矽材料需要濕法移除製程，此會對氧化物/氮化物堆產生有害影響。其他非晶碳材料的沉積速率低，輸送量慢，在高溫下不穩定。

**【0021】** 本揭露之實施例提供了使用高密度電漿化學氣相沉積（HDP-CVD）腔室在具有小尺寸的高深寬比（AR）特徵中沉積膜（例如，非晶碳（a-C））的方法。一些實施例有利地提供犧牲碳膜，以填充具有小尺寸的高AR溝槽，與

此同時在溝槽/特徵中留下孔隙。一或多個實施例的犧牲碳膜在退火溫度下具有高熱穩定性。

**【0022】** 本文提供了使用高密度電漿化學氣相沉積(HDP CVD)填充間隙的方法。根據各種實施方式，藉由HDP CVD將含碳膜(諸如非晶碳膜)沉積到基板上的間隙中以填充間隙。在一或多個實施例中，方法可包括在HDP CVD沉積期間使用低氫含量製程氣體以提供間隙填充。一或多個實施例的非晶碳材料可經由氧(O<sub>2</sub>)電漿容易地移除，從而消除對氧化物/氮化物堆疊的影響。

**【0023】** 在一或多個實施例中，特徵選自溝槽、通孔、字線狹縫及記憶體孔。在特定實施例中，特徵為記憶體孔。在非常特定的實施例中，特徵為NAND裝置中的記憶體孔。在一或多個實施例中，填充特徵，亦即間隙填充。在一些實施例中，藉由HDP CVD執行間隙填充。

**【0024】** 高密度電漿化學氣相沉積(HDP CVD)係一種定向CVD製程，其包括將帶電前體物物質導向基板的步驟。本文使用的高密度電漿化學氣相沉積(HDP-CVD)不同於電漿增強化學氣相沉積技術，亦稱為PECVD。HDP-CVD反應器通常採用感應耦合電漿，而PECVD反應器通常採用電容耦合電漿。HDP-CVD製程條件及得到的膜為不同的PECVD製程。例如，本文描述的各種HDP反應器在小於約50 MTORR的壓力下操作，其中電漿密度大於 $10^{17}$ 個離子/ $M^3$ ，例如 $10^{17}$ 個離子/ $M^3$ 至 $10^{19}$ 個離子/ $M^3$ 。相反，

PECVD 製程在更高的壓力及更低的電漿密度下運行，例如  $10^{14}$  個離子/ $M^3$  至  $10^{16}$  個離子/ $M^3$ 。

**【0025】** 對於線圈，HDP 反應器可以 2 MHz 的電漿頻率點燃電漿，對於放置晶圓的基座，HDP 反應器可以 13.56 MHz 的頻率點燃電漿。相反，在電容耦合電漿反應器中，13.56 MHz 的電漿頻率用於產生應用於噴淋頭或基座的電漿，2 MHz 應用於噴淋頭或基座。HDP 反應器中的離子能量可能大於 PECVD 反應器中的離子能量。因此，在 HDP-CVD 反應器中沉積的膜的組成及特性不同於在 PECVD 反應器中沉積的膜的組成及特性。對於碳基間隙填充，PECVD 中較低的電漿密度通常無法產生足夠的離解以實現高通量。

**【0026】** 在一或多個實施例中，處理期間的基板溫度可在約  $400^{\circ}C$  至約  $650^{\circ}C$  的範圍內，或在約  $510^{\circ}C$  至約  $650^{\circ}C$  的範圍內。在一或多個實施例中，腔室壓力保持在低於 50 mTorr、或低於 40 mTorr、或低於 30 mTorr、或低於 20 mTorr，或低於 10 mTorr 的的值。在一或多個實施例中，基板溫度由離子物質的密度、壓力及偏置功率控制。

**【0027】** 在一或多個實施例中，高頻 RF 電源或其他電源可用於偏置基板。在沉積操作期間，基板通常偏向於將帶電物質向下引導到特徵的底部，例如，記憶體孔。在一或多個實施例中，HDP-CVD 期間的偏置功率在約 0 到 9500 W 的範圍內，偏置功率隨基板表面積而縮放。在一或多個實

施例中，偏壓功率及壓力對於設計孔隙尺寸及位置至關重要。

**【0028】** 第 1 A 圖圖示了根據一或多個實施例的電子裝置 100 的部分剖視圖。在一些實施例中，提供具有特徵 106 的基板 102 以用於在 HDP-CVD 處理腔室 101 中進行處理。如在本說明書及所附申請專利範圍中所使用的，術語「提供」意味著可以對基板進行處理（例如，放置在處理腔室內）。為說明目的，圖式圖示了具有單一特徵之基板；然而，熟習本領域之技術者應理解可存在多於一個特徵。特徵 106 之形狀可為任何適當的形狀，包括但不限於尖峰、溝槽及圓柱形通孔。如此方面使用，術語「特徵」意謂任何故意的表面不規則。特徵的合適實例包括但不限於溝槽、字線狹縫及記憶體孔，其具有頂部、兩個側壁及底部，峰值具有頂部及兩個側壁。特徵可具有任何適當的深寬比（特徵之深度與特徵之寬度的比值）。在一些實施例中，深寬比大於或等於約 5:1、10:1、15:1、20:1、25:1、30:1、35:1、40:1、或 45:1、或 50:1、或 55:1、或 60:1、或 65:1、或 70:1、或 75:1、或 80:1、或 85:1、或 90:1、或 95:1、或 100:1。

**【0029】** 在一或多個實施例中，基板 102 具有基板表面 120。至少一個特徵 106 在基板表面 120 中形成開口。至少一個特徵 106 從基板表面 120 至底表面 112 延伸特徵深度  $D_f$ 。在一或多個實施例中，至少一個特徵的深度  $D_f$  在約 50 nm 至約 10000 nm 的範圍內。

【0030】 至少一個特徵 106 具有第一側壁 114 及第二側壁 116，其定義了至少一個特徵 106 的寬度  $W$ 。由側壁 114、116 及底表面 112 形成的開口區域亦稱為間隙。在一或多個實施例中，寬度  $W$  沿至少一個特徵 106 的深度  $D_f$  為均勻的。在其他實施例中，至少一個特徵 106 頂部的寬度  $W$  大於至少一個特徵 106 之底表面 112 的寬度  $W$ 。

【0031】 在一或多個實施例中，至少一個特徵 106 包括記憶體孔或字線狹縫。因此，在一或多個實施例中，基板 102 包括記憶體裝置或邏輯裝置，例如 NAND、VNAND、DRAM 等。

【0032】 參考第 1B 圖至第 1D 圖，在一或多個實施例中，在基板表面 120、及至少一個特徵 106 的壁 114、116 及底部 112 上形成碳膜 108。如第 1B 圖至第 1D 圖所示，在一或多個實施例中，碳膜 108 具有位於至少一個特徵 106 的寬度  $W$  內的孔隙 122。

【0033】 在一些實施例中，碳膜 108 為連續膜。如本文使用，術語「連續的」指覆蓋沒有間隙或裸點的整個暴露表面的層，所述間隙或裸點露出了在沉積層下面的材料。連續層可能具有間隙或裸點，所述間隙或裸點具有少於約 1% 的膜的總體表面積的表面積。

【0034】 在一或多個實施例中，具有形成在其上的至少一個特徵 106 的基板 102 放置在 HDP-CVD 腔室 101 中以進行處理。參考第 1B 圖，在一或多個實施例中，在基板表面

120、及至少一個特徵106的壁114、116及底部112上形成碳膜108。

**【0035】** 在一或多個實施例中，碳膜108藉由將製程氣體流入高密度電漿化學氣相沉積(HDP-CVD)腔室101而形成。在一或多個實施例中，製程氣體包含氫碳比(H:C)小於或等於2:1的烴反應物以及氫(H<sub>2</sub>)、氦(He)及氬(Ar)中的一或多種。在一些實施例中，製程氣體包含氫碳比(H:C)小於或等於1:1的烴反應物。

**【0036】** 在一些實施例中，烴反應物包含烯烴及炔烴中的一或多種。如本文所用，術語「烯烴」指含有碳-碳雙鍵的烴。烯烴為一種只有一個雙鍵的無環烴。如本文所用，術語「炔烴」指包含至少一個碳-碳三鍵的不飽和烴。在一或多個實施例中，烴反應物選自由以下組成之群組：乙炔(C<sub>2</sub>H<sub>2</sub>)、丙烯(C<sub>3</sub>H<sub>6</sub>)、乙烯(C<sub>2</sub>H<sub>4</sub>)、及甲基乙炔(C<sub>3</sub>H<sub>4</sub>)。

**【0037】** 用於沉積碳膜的烴製程氣體的非限制性實例包括乙炔(C<sub>2</sub>H<sub>2</sub>)/氫(H<sub>2</sub>)/氦(He)/氬(Ar)、丙烯(C<sub>3</sub>H<sub>6</sub>)/氫(H<sub>2</sub>)/氦(He)/氬(Ar)、乙烯(C<sub>2</sub>H<sub>4</sub>)/氫(H<sub>2</sub>)/氦(He)/氬(Ar)及甲基乙炔(C<sub>3</sub>H<sub>4</sub>)/氫(H<sub>2</sub>)/氦(He)/氬(Ar)。

**【0038】** 隨後將碳膜108沉積到特徵106中，並在側壁114、116及底部112上形成，但在至少一個特徵106中留下孔隙122。根據各種實施例，填充間隙可以單個沉積或多個沉積中執行。

【0039】 在一或多個實施例中，藉由在HDP CVD沉積中使用烴製程氣體，可提供間隙填充步驟。這在第1A圖至第1D圖中示意性地表示，其描繪了在沉積階段使用碳膜108填充的特徵106的剖視圖。隨著沉積的進行，再沉積及優先生長形成尖峰110。這導致特徵106頂部關閉，進而導致孔隙122。

【0040】 孔隙122被圖示為碳膜108中的矩形開口。然而，熟習本領域者將理解，這僅僅是為了說明目的。孔隙122的形狀及尺寸可以變化。

【0041】 在一或多個實施例中，烴製程氣體以約10 sccm至約150 sccm（包括約15 sccm至約135 sccm）範圍內的流速流入HDP-CVD處理腔室。標準立方釐米/分鐘（sccm）為一種流量測量單位，表示在給定流體（通常為氣體）的溫度及壓力標準條件下的立方釐米/分鐘（ $\text{cm}^3/\text{min}$ ）。

【0042】 在一或多個實施例中，氬氣（Ar）以約40 sccm至約60 sccm的流速引入/流入HDP-CVD腔室。在一或多個實施例中，氫氣（H<sub>2</sub>）以約0 sccm至約500 sccm（包括約0 sccm至約300 sccm，及約0 sccm至約200 sccm）範圍內的流速引入/流入HDP-CVD腔室。在一或多個實施例中，氦氣（He）以約0 sccm至約500 sccm範圍內以及約0 sccm至約300 sccm範圍內的流速引入/流入HDP-CVD腔室。

【0043】 在一或多個實施例中，在約400℃至約650℃範圍內的溫度及小於約50 mTorr的壓力下處理基板。在一些實施例中，壓力小於約40 mTorr，或小於約30 mTorr，或小於約20 mTorr，或小於約10 mTorr。

【0044】 在製程氣體流入HDP-CVD腔室後，產生電漿以在至少一個特徵106及基板表面122上形成碳膜108。

【0045】 在一或多個實施例中，碳膜108具有優異的熱穩定性。碳膜108在大於或等於800℃的溫度下退火1小時後，碳膜108的收縮率小於15%。在一些實施例中，碳膜108的收縮率小於10%。

【0046】 第2A圖至第2E圖圖示了根據一或多個實施例的記憶體裝置200（例如，NAND裝置）的部分剖視圖。在一些實施例中，提供具有特徵214的基板202以用於在HDP-CVD處理腔室201中進行處理。特徵214之形狀可為任何適當的形狀，包括但不限於尖峰、溝槽及圓柱形通孔。如此方面使用，術語「特徵」意謂任何故意的表面不規則。特徵的合適實例包括但不限於溝槽、字線狹縫及記憶體孔，其具有頂部、兩個側壁及底部，峰值具有頂部及兩個側壁。特徵可具有任何適當的深寬比（特徵之深度與特徵之寬度的比值）。在一些實施例中，深寬比大於或等於約5:1、10:1、15:1、20:1、25:1、30:1、35:1、40:1、45:1、50:1、55:1、60:1、65:1、70:1、75:1、80:1、85:1、90:1、95:1、或100:1。在一或多個實施例中，特徵214包括記憶體孔。

【0047】 在一或多個實施例中，基板 202 具有基板表面 222。至少一個特徵 214 在基板表面 222 中形成開口。至少一個特徵 214 從基板表面 222 至底表面 220 延伸特徵深度  $D_m$ 。至少一個特徵 214 具有第一側壁 216 及第二側壁 218，其定義了至少一個特徵 214 的寬度  $W_m$ 。在一或多個實施例中，寬度  $W_m$  沿至少一個特徵 214 的深度  $D_m$  為均勻的。在其他實施例中，至少一個特徵 214 頂部的寬度  $W_m$  大於至少一個特徵 214 之底表面 220 的寬度  $W_m$ 。

【0048】 在一或多個實施例中，至少一個特徵 214 包括記憶體孔或字線狹縫。因此，在一或多個實施例中，裝置 200 包括記憶體裝置或邏輯裝置，例如 NAND、VNAND、DRAM 等。

【0049】 在一或多個實施例中，裝置 200 包括一膜堆疊，包括沉積在半導體基板 202 上的複數個交替的第一材料 210 層及第二材料 212 層。在一或多個實施例中，第一材料 210 及第二材料 212 獨立地包括氧化物材料、氮化物材料及多晶矽材料中的一或多種。在特定實施例中，第一材料 210 為氮化物材料，以及第二材料 212 為沉積在半導體基板 202 上的氧化物材料 212。

【0050】 半導體基板 202 可以為任何合適的基板材料。在一或多個實施例中，半導體基板 202 包括半導體材料，例如矽 (Si)、碳 (C)、鍺 (Ge)、矽鍺 (SiGe)、砷化鎵 (GaAs)、磷酸銦 (InP)、砷化銦鎵 (InGaAs)、銦鋁砷化物 (InAlAs)、鍺 (Ge)、矽鍺 (SiGe)、銅銦硒化鎵

(CIGS)、其他半導體材料或其任何組合。在一或多個實施例中，半導體基板102包含矽(Si)、鍺(Ge)、鎵(Ga)、砷(As)、銦(In)、磷(P)、銅(Cu)、或硒(Se)中的一或多個。儘管本文描述了可以形成基板202的材料的一些實例，但是可以用作可上其上構造無源及有源電子裝置(例如，電晶體、記憶體、電容器、電感器、電阻器、開關、積體電路、放大器、光電子元件或任何其他電子元件)的底座的任何材料落在本發明的精神及範圍內。

**【0051】** 第2A圖至第2C圖圖示了根據一或多個實施例的方法處理記憶體裝置200的部分剖視圖。第3圖圖示了根據本揭示之一或多個實施例的處理方法300的製程流程圖。參考第2A圖至第2C圖及第3圖，在一或多個實施例中，在基板202上形成至少一個特徵214。在一些實施例中，基板202用於在操作302之前進行處理。在一或多個實施例中，基板202上已經形成至少一個特徵214。在其他實施例中，在操作302，在基板202上形成至少一個特徵214。在一或多個實施例中，至少一個特徵從基板表面222延伸特徵深度 $D_m$ 至底表面220，至少一個特徵具有由第一側壁216及第二側壁218定義的寬度 $W_m$ 。

**【0052】** 在一或多個實施例中，在操作304，將具有形成在其上的膜堆疊204的基板202放置在HDP-CVD腔室201中進行處理。參考第2B圖，在一或多個實施例中，在基板表面222、及至少一個特徵214的壁216、218及底部220上形成碳膜208。

**【0053】** 在一或多個實施例中，碳膜 208 藉由將製程氣體流入高密度電漿化學氣相沉積 (HDP-CVD) 腔室 101 而形成。在一或多個實施例中，製程氣體包含氫碳比 (H:C) 小於或等於 2:1 的烴反應物以及氫 (H<sub>2</sub>)、氦 (He) 及氬 (Ar) 中的一或多種。在一些實施例中，製程氣體包含氫碳比 (H:C) 小於或等於 1:1 的烴反應物。

**【0054】** 在一些實施例中，烴反應物包含烯烴及炔烴中的一或多種。如本文所用，術語「烯烴」指含有碳-碳雙鍵的烴。烯烴為一種只有一個雙鍵的無環烴。如本文所用，術語「炔烴」指包含至少一個碳-碳三鍵的不飽和烴。在一或多個實施例中，烴反應物選自由以下組成之群組：乙炔 (C<sub>2</sub>H<sub>2</sub>)、丙烯 (C<sub>3</sub>H<sub>6</sub>)、乙烯 (C<sub>2</sub>H<sub>4</sub>)、及甲基乙炔 (C<sub>3</sub>H<sub>4</sub>)。

**【0055】** 用於沉積碳膜的烴製程氣體的非限制性實例包括乙炔 (C<sub>2</sub>H<sub>2</sub>)/氫 (H<sub>2</sub>)/氦 (He)/氬 (Ar)、丙烯 (C<sub>3</sub>H<sub>6</sub>)/氫 (H<sub>2</sub>)/氦 (He)/氬 (Ar)、乙烯 (C<sub>2</sub>H<sub>4</sub>)/氫 (H<sub>2</sub>)/氦 (He)/氬 (Ar) 及甲基乙炔 (C<sub>3</sub>H<sub>4</sub>)/氫 (H<sub>2</sub>)/氦 (He)/氬 (Ar)。

**【0056】** 隨後將碳膜 208 沉積在記憶體孔 214 中，並在側壁 216、218 及底部 220 上形成，但在記憶體孔 214 中留下孔隙 240。根據各種實施例，填充間隙可以單個沉積或多個沉積中執行。

**【0057】** 孔隙 240 在第 2C 圖中被圖示為碳膜 208 中的矩形開口。然而，熟習本領域者將理解，這僅僅是為了說明目的。孔隙 240 的形狀及尺寸可以變化。

【0058】 在一或多個實施例中，藉由在HDP CVD沉積中使用煙製程氣體，可提供間隙填充步驟。這在第2A圖至第2C圖中示意性地表示，第2A圖至第2C圖描繪了在使用HDP-CVD的沉積階段填充有碳膜208的特徵214的剖視圖。隨著沉積的進行，參考第2B圖，尖端206形成。這導致記憶體孔214頂部關閉，進而導致孔隙240。在不打算受理論約束的情況下，填充記憶體孔214並有意形成孔隙240，以便在以後製造NAND元件時更容易移除碳膜208。記憶體孔為高深寬比結構，其中深度遠大於其寬度。若記憶體孔214完全填充有碳膜208，則移除膜將花費非常長的時間，並且在移除期間可能損壞元件。若碳膜208僅位於記憶體保持器214的頂部，則在其下有孔隙240，溶劑或電漿可滲透到孔隙240中以使碳膜208更容易移除。

【0059】 在一或多個實施例中，煙以約10 sccm至約150 sccm（包括約15 sccm至約135 sccm）範圍內的流速流入HDP-CVD處理腔室。標準立方釐米每分鐘（sccm）為一流速測量單位，其指示在給定流體（通常為氣體）的溫度及壓力的標準條件下的立方釐米每分鐘（ $\text{cm}^3/\text{min}$ ）。

【0060】 在一或多個實施例中，氬氣（Ar）以約40 sccm至約60 sccm的流速引入/流入HDP-CVD腔室。在一或多個實施例中，氫氣（ $\text{H}_2$ ）以約0 sccm至約500 sccm（包括約0 sccm至約300 sccm，及約0 sccm至約200 sccm）範圍內的流速引入/流入HDP-CVD腔室。在一或多個實施例中，氦氣（He）以約0 sccm至約500 sccm範圍內以及

約 0 sccm 至約 300 sccm 範圍內的流速引入 / 流入 HDP-CVD 腔室。

【0061】 在一或多個實施例中，在約 400 °C 至約 650 °C 範圍內的溫度及小於約 50 mTorr 的壓力下處理裝置 200。在一些實施例中，壓力小於約 40 mTorr，或小於約 30 mTorr，或小於約 20 mTorr，或小於約 10 mTorr。

【0062】 在一或多個實施例中，碳膜 208 具有優異的熱穩定性。碳膜 208 在大於或等於 800 °C 的溫度下退火 1 小時後，碳膜 208 的收縮率小於 20%。在一些實施例中，碳膜 208 的收縮率小於 15%。在一些實施例中，碳膜 208 的收縮率小於 10%。

【0063】 如第 2C 圖所示，在一或多個實施例中，碳膜 208 具有位於至少一個特徵 214 的寬度  $W_m$  內的孔隙 240。

【0064】 在判定點 310 處，確定是否已實現碳膜 208 的所需膜特性。若已實現所需特性，則在操作 312 處提供裝置 200 以進行進一步處理。若未實現所需特性，則製程返回到操作 306，其中將基板再次暴露於烴處理氣體。

【0065】 第 2D 圖及第 2E 圖圖示了根據一或多個實施例的記憶體裝置 200 的部分剖視圖。在操作 312 處，裝置 200 可經受各種後處理方法。例如，參考第 2D 圖，對碳膜 208 進行蝕刻或平坦化，使得碳膜 208 與裝置 200 的頂表面 222 實質上共面。碳膜 208 可藉由實習本領域者已知的任何合適製程進行蝕刻或平坦化，包括但不限於化學機械研磨 (chemical mechanical polishing; CMP)、濕法蝕

刻、基於電漿的濺射蝕刻、化學蝕刻、SICONI®蝕刻、反應離子蝕刻(reactive ion etching; RIE)、高密度電漿(HDP)蝕刻等。在一些實施例中，蝕刻碳膜208的步驟包括將碳膜208暴露於包含 $\text{NF}_3$ 、 $\text{CL}_2$ 、 $\text{HBR}$ 、 $\text{C}_4\text{F}_6$ 、 $\text{C}_2\text{F}_4$ 、 $\text{H}_2$ 、 $\text{Ar}$ 、 $\text{He}$ 或 $\text{N}_2$ 中的一或多種的蝕刻化學物。在一或多個實施例中，碳膜208藉由化學機械研磨(CMP)平坦化。

**【0066】** 參考第2E圖，在頂表面222及碳膜208的頂表面上沉積膜232。在一或多個實施例中，膜232可以由任何合適的材料組成。在一些實施例中，膜232包括氮化矽(SiN)或氧化矽( $\text{SiO}_x$ )中的一或多種。在一或多個實施例中，膜232藉由原子層沉積或電漿增強化學氣相沉積(PECVD)形成。在一或多個實施例中，膜232覆蓋間隙填充碳膜208，並在退火期間減少底層間隙填充碳膜208的收縮。在一或多個實施例中，膜232可在退火後移除。

**【0067】** 根據一或多個實施例，裝置200在形成層之前及/或之後進行處理。此處理可在相同腔室中或一或多個分隔處理腔室中執行。

**【0068】** 一或多個實施例的方法可在HDP-CVD反應器中實施。此類反應器可採用多種不同形式。通常，設備將包括一或多個腔室或「反應器」(有時包括多個站)，以容納一或多個基板且適合基板處理。每個腔室可容納一或多個基板進行處理。一或多個腔室將基板保持在一或多個限定位置(在此位置內有或沒有運動，例如旋轉、振動或其

他攪動)。在製程中，每個基板都由基座、真空卡盤及/或靜電卡盤固定到位。對於要加熱基板的某些操作，設備可能包括加熱器，如加熱板。合適的反應器實例為CENTURA ULTIMA® HDP-CVD腔室/系統，可從加利福尼亞州聖克拉拉市北卡羅來納州的應用材料公司獲得。

**【0069】** 結合下面的第4A圖及第4B圖提供HDP-CVD腔室/系統的概述。第4A圖示意性地圖示了一個實施例中的此類HDP-CVD系統610的結構。系統610包括腔室613、真空系統670、源電漿系統680A、基板偏置電漿系統680B、氣體輸送系統633及遠端電漿清洗系統650。

**【0070】** 腔室613的上部包括圓頂614，圓頂614由陶瓷介電材料（諸如氧化鋁或氮化鋁）製成。圓頂614限定電漿處理區域616的上邊界。電漿處理區域616在底部由基板617的上表面及基板支撐構件618限定。

**【0071】** 加熱板623及冷板624位於圓頂614上方，並與圓頂614熱耦合。加熱板623及冷板624允許將圓頂溫度控制在約400°C至約650°C的範圍內的約±10°C範圍內。這允許優化各種製程的圓頂溫度。例如，與沉積製程相比，在清洗或蝕刻製程中期望將圓頂維持在更高的溫度。對圓頂溫度的精確控制亦可以減少腔室中的薄片或顆粒數量，並提高沉積層與基板之間的附著力。

**【0072】** 腔室613的下部包括主體構件622，此主體構件將腔室連接至真空系統。基板支撐構件的底部621安裝在主體構件622上，並與主體構件622形成一個連續的內表

面。基板藉由機器人葉片（未圖示）穿過腔室 613 側面的插入物 / 拆卸開口（未圖示）來移入及移出腔室 613。升舉銷（未圖示）在電機（亦未圖示）的控制下升高隨後降低，以將基板從上載入位置 657 處的機器人葉片移動到下處理位置 656，其中基板放置在基板支撐構件 618 的基板接收部分上。基板接收部分 619 包括靜電卡盤 620，其在基板處理期間將基板固定到基板支撐構件 618。在特定實施例中，基板支撐構件 618 由氧化鋁或鋁陶瓷材料製成。

**【0073】** 真空系統 670 包括節氣門體 625，節氣門體 625 內有雙葉節流閥 626，並附接至閘閥 627 及渦輪分子泵 628。應注意的是，節氣門體 625 對氣流的阻力最小，並允許對稱泵送。閘閥 627 可將泵 628 與節氣門體 625 隔離，亦可藉由在節流閥 626 完全打開時，限制排氣流量來控制壓力。節流閥、閘閥及渦輪分子泵的佈置允許精確穩定地控制高達約 1 毫托至約 2 毫托的腔室壓力。

**【0074】** 源電漿系統 680 A 包括頂部線圈 629 及側面線圈 630，安裝在圓頂 614 上。對稱接地遮罩件（未圖示）減少了線圈之間的電耦合。頂部線圈 629 由頂部源 RF (SRF) 發生器 631 A 供電，而側線圈 630 由側 SRF 發生器 631 B 供電，允許每個線圈的獨立功率級及工作頻率。這種雙線圈系統允許控制腔室 613 中的徑向離子密度，從而改善電漿均勻性。側線圈 630 及頂部線圈 629 通常為感應驅動的，不需要輔助電極。在特定實施例中，頂源 RF 發生器 631 A 在標稱 2 MHz 下提供高達 10000 瓦的 RF 功率，側源 RF 60

發生器 631B 在標稱 2 MHz 下提供高達 10500 瓦的 RF 功率。頂部及側面 RF 發生器的工作頻率可偏離標稱工作頻率（例如，分別為 1.7 - 1.9 MHz 及 1.9 - 2.1 MHz），以提高電漿生成效率。

**【0075】** 基板偏置電漿系統 680B 包括偏置 RF (bias RF; 「BRF」) 發生器 631C 及偏置匹配網路 632C。偏置電漿系統 680B 電容性地將基板部分 617 耦合到主體構件 622，主體構件 622 用作互補電極。偏置電漿系統 680B 用於增強源電漿系統 680A 產生的電漿物質（例如離子）到基板表面的傳輸。在特定實施例中，基板偏置 RF 發生器以約 13.56 MHz 的頻率提供高達 10000 瓦的 RF 功率。

**【0076】** RF 發生器 631A 及 631B 包括數位控制合成器。每個發生器包括 RF 控制電路（未圖示），其測量從腔室及線圈返回到發生器的反射功率，並調整操作頻率以獲得最低反射功率，如熟習本領域者所理解。RF 發生器通常設計為在特性阻抗為 50 歐姆的負載下工作。RF 功率可從具有不同於發生器之特性阻抗的負載反射。這可以減少傳輸到負載的功率。此外，負載反射回發生器的功率可能會超載並損壞發生器。由於電漿的阻抗可能在小於 5 歐姆到大於 900 歐姆的範圍內，這取決於電漿離子密度等因素，而且反射功率可能為頻率的函數，根據反射功率調整發生器頻率可增加從 RF 發生器傳輸到電漿的功率，並保護發生器。另一種降低反射功率及提高效率的方法為使用匹配網路。

**【0077】** 匹配網路 632A 及 632B 將發生器 631A 及 631B 的輸出阻抗與其各自的線圈 629 及 630 匹配。RF 控制電路可藉由改變匹配網路內電容器的值來調諧兩個匹配網路，以隨著負載的變化使發生器與負載匹配。當從負載反射回發生器的功率超過一定限制時，RF 控制電路可調諧匹配網路。提供恆定匹配並有效禁止 RF 控制電路調諧匹配網路的一種方法，為將反射功率限制設置為高於反射功率的任何預期值。這可能藉由將匹配網路在其最近的狀態保持穩定，而有助於在某些條件下穩定電漿。

**【0078】** 其他措施亦可能有助於穩定電漿。例如，RF 控制電路可用於確定傳送到負載（電漿）的功率，並可增加或減少發生器輸出功率，以在層沉積期間保持傳送功率基本恆定。

**【0079】** 氣體輸送系統 633 藉由氣體輸送管線 638（僅圖示其中一些）將來自若干來源 634A ~ 634E 的氣體輸送至用於處理基板的腔室。如熟習本領域者所理解的，用於來源 634A ~ 634E 的實際源以及輸送管線 638 到腔室 613 的實際連接根據在腔室 613 內執行的沉積及清理製程而變化。氣體穿過氣環 637 及 / 或頂部噴嘴 645 引入腔室 613。第 4B 圖為腔室 613 的簡化部分剖視圖，圖示了氣環 637 的額外細節。

**【0080】** 在一個實施例中，第一及第二氣源 634A 及 634B，以及第一及第二氣體流量控制器 635A' 及 635B' 藉由氣體輸送管線 638（僅圖示了其中的一些）向氣環 637

中的環形增壓腔室 636 提供氣體。氣環 637 具有複數個源氣體噴嘴 639（僅為說明目的圖示其中一個），其在基板上提供均勻的氣流。可改變噴嘴長度及噴嘴角度，以允許在單個腔室內針對特定製程修整均勻性輪廓及氣體利用效率。在特定實施例中，氣環 637 具有由氧化鋁陶瓷製成的 12 個源氣體噴嘴。

**【0081】** 氣環 637 亦具有複數個氧化劑氣體噴嘴 640（僅圖示其中一個），在一個實施例中，其與源氣體噴嘴 639 共面且短於源氣體噴嘴 639，並且在一個實施例中，從主體增壓腔室 641 接收氣體。在一些實施例中，期望在將氣體注入腔室 613 之前不要混合源氣體及氧化劑氣體。在其他實施例中，在將氣體注入腔室 613 之前，可藉由在主體增壓腔室 641 及氣環增壓腔室 636 之間提供孔口（未圖示）來混合氧化劑氣體及源氣體。在一個實施例中，第三、第四及第五氣體源 634C、634D 及 634D'，以及第三及第四氣體流量控制器 635C 及 635D'，藉由氣體輸送管線 638 向主體增壓腔室提供氣體。其他閥，諸如 643B（未圖示其他閥），可能會切斷從流量控制器到腔室的氣體。在實施本發明的某些實施例中，源 634A 包括煙源，源 634B 包括分子氫 ( $H_2$ ) 源，源 634C 包括氦 ( $He$ ) 源，以及源 634D 包括氬 ( $Ar$ ) 源。

**【0082】** 在使用易燃、有毒或腐蝕性氣體的實施例中，可能需要消除沉積後氣體輸送管線中殘留的氣體。例如，可使用三通閥（如閥 643B）將腔室 613 與輸送管線 638A 隔

離，並將輸送管線 638 A 通風至真空前管線 644 來實現這一點。如第 4 A 圖所示，其他類似閥，諸如 643 A 及 643 C，可安裝在其他氣體輸送管線上。此類三通閥可儘可能靠近腔室 613 放置，以最小化未排氣的氣體輸送管線（三通閥及腔室之間）的體積。此外，雙向（開關閥）（未圖示）可置於質量流量控制器（mass flow controller; 「MFC」）與腔室之間或氣源與 MFC 之間。

**【0083】** 再次參考第 4 A 圖，腔室 613 亦具有頂部噴嘴 645 及頂部通風口 646。頂部噴嘴 645 及頂部通風口 646 允許獨立控制氣體的頂部及側面流動，這提高了膜的均勻性，並允許微調膜的沉積及摻雜參數。頂部通風口 646 為頂部噴嘴 645 周圍的環形開口。在一個實施例中，第一氣源 634 A 供應源氣體噴嘴 639 及頂部噴嘴 645。源噴嘴 MFC 635 A' 控制輸送至源氣體噴嘴 639 的氣體量，頂部噴嘴 MFC 635 A 控制輸送至頂部氣體噴嘴 645 的氣體量。類似地，兩個 MFC 635 B 及 635 B' 可用於控制從單一氧氣源（諸如，源 634 B）流向頂部通風口 646 及氧化劑氣體噴嘴 640 的氧氣流量。在一些實施例中，不從任何側噴嘴向腔室供應氧氣。供應至頂部噴嘴 645 及頂部通風口 646 的氣體在流入腔室 613 之前可以保持分離，或者在流入腔室 613 之前可以在頂部增壓腔室 648 中混合氣體。相同氣體的單獨來源可用於供應腔室的不同部分。

**【0084】** 提供產生遠端微波的電漿清洗系統 650，用於定期清洗腔室部件上的沉積殘留物。清洗系統包括遠端微波

發生器 651，其從反應器腔體 653 中的清洗氣源 634E（例如，分子氟、三氟化氮、其他氟碳化合物或等效物）產生電漿。電漿產生的反應性物質藉由塗敷器管 655 通過清洗氣體進料口 654 輸送至腔室 613。用於容納清洗電漿的材料（例如腔體 653 及塗敷器管 655）必須能夠抵抗電漿的侵蝕。反應器腔體 653 及進料口 654 之間的距離應儘可能短，因為理想電漿物質的濃度可能會隨著與反應器腔體 653 的距離而下降。在遠端腔體中產生清洗電漿允許使用高效微波發生器，並且不會使腔室元件受到溫度、輻射或輝光放電的轟擊，輝光放電可能存在於原位形成的電漿中。因此，相對敏感的元件，諸如靜電卡盤 620，不需要如原位電漿清洗製程所要求的那樣用虛設晶圓覆蓋或以其他方式保護。在第 4A 圖中，電漿清洗系統 650 佈置在腔室 613 上方，儘管亦可以使用其他位置。

**【0085】** 可在靠近頂部噴嘴的位置設置擋板 661，以將經由頂部噴嘴供應的源氣體流引導至腔室，並引導遠端產生的電漿流。經由頂部噴嘴 645 提供的源氣體通過中央通道 662 導入腔室，而經由清洗氣體進料口 654 提供的遠端產生的電漿物質藉由擋板 661 導入腔室 613 的側面。

**【0086】** 實例

**【0087】** 實例 1：

**【0088】** 將具有帶記憶體孔的氧/氮化物膜堆疊的基板放置在 HDP CVD 處理腔室中。製程氣體 He/Ar/C<sub>2</sub>H<sub>2</sub> 流入處理腔室。基板保持在 500 °C 的溫度及 3 mtorr 的壓力下。

使用 RF 源生成電漿。在基板上的記憶體孔中形成非晶碳 (a-C) 層。記憶體孔中留有孔隙。基板在 800 °C 的溫度下退火 1 小時。碳膜經受住 800 °C 退火，其中收縮率 > 25 %。

【0089】 實例 2：

【0090】 將具有帶記憶體孔的氧/氮化物膜堆疊的基板放置在 HDP CVD 處理腔室中。製程氣體 He/Ar/C<sub>2</sub>H<sub>2</sub> 流入處理腔室。基板保持在 550 °C 的溫度及 10 mtorr 的壓力下。使用 RF 源生成電漿。在基板上的記憶體孔中形成非晶碳 (a-C) 層。記憶體孔中留有孔隙。基板在 800 °C 的溫度下退火 1 小時。碳膜經受住 800 °C 退火，其中收縮率 15.5 %。

【0091】 實例 3：

【0092】 將具有帶記憶體孔的氧/氮化物膜堆疊的基板放置在 HDP CVD 處理腔室中。製程氣體 H<sub>2</sub>/He/Ar/C<sub>2</sub>H<sub>2</sub> 流入處理腔室。基板保持在 592 °C 的溫度及 4.2 mtorr 的壓力下。使用 RF 源生成電漿。在記憶體孔的基板上形成一層非晶碳 (a-C)。記憶體孔中留有孔隙。基板在 800 °C 的溫度下退火 1 小時。碳膜經受住 800 °C 退火，其中收縮率 < 10 %。

【0093】 就應力、間隙填充及熱穩定性而言，實例 3 的製程比實例 1 及實例 2 的製程具有更多的製程餘量。實例 3 中形成的碳膜在 800 °C 下退火 1 h 後顯示 < 10 % 的收縮率。

【0094】 空間相對用語，諸如「之下」、「下方」、「下部」、「上方」、「上部」及類似者，在此為便於描述可用於描述諸圖中所圖示一個元件或特徵與另一（些）元件

或（多個）特徵之關係。應理解，除圖形中描繪的取向外，空間相對術語意欲包含元件在使用或操作中的不同取向。例如，若圖式中的裝置被翻轉，則被描述為「低於」或「在……下方」其他元素或特徵的元素將被定向為「高於」其他元素或特徵。因此，示例性術語「低於」可以包括高於及低於兩者的方向。裝置可為不同朝向（旋轉90度或在其他的方向）及在此使用的空間相對的描述詞可因此同樣地解釋。

**【0095】** 在描述本文所論述的材料及方法的上下文中（尤其在以下申請專利範圍的上下文中）使用術語「一」及「一」以及「該」及類似參考物應被解釋為包括單數及複數，除非本文中另有說明或與上下文明確矛盾。除非本文另有說明，否則本文中對數值範圍的敘述僅旨在作為單獨引用此範圍內的每個單獨數值的簡寫方法，並且每個單獨數值併入本說明書中，如同其在本文中單獨敘述一樣。除非本文另有說明或上下文另有明確矛盾，否則本文的所有方法均可按任何適當循序執行。使用本文提供的任何及所有實例或示例性語言（例如，「諸如」）僅旨在更好地說明材料及方法，並且不構成對範圍的限制，除非另有聲明。說明書中的任何語言都不應被解釋為表明任何未主張保護的元素對於所揭示的材料及方法的實踐至關重要。

**【0096】** 在本說明書中對「一個實施例」、「某些實施例」、「一或多個實施例」或「實施例」的引用意味著結合實施例描述的特定特徵、結構、材料或特性包括在本發明的至

少一個實施例中。因此，在本說明書的各個地方出現諸如「在一或多個實施例中」、「在某些實施例中」、「在一個實施例中」或「在實施例中」之類的短語不一定指本發明的同一實施例。在一或多個實施例中，以任何合適的方式組合特定特徵、結構、材料或特性。

**【0097】** 儘管已經參考特定實施例描述了本文揭示內容，但應理解，此等實施例僅為說明本揭示案之原理及應用。對於熟習此項技術者而言顯而易見地為，在不脫離本揭示案之精神及範疇的情況下，可對本揭示案之方法及設備進行各種修改及變化。因此，本揭示案意欲覆蓋此種修改及變化，只要它們落入所附申請專利範圍及其等同物之範圍內。

**【符號說明】**

**【0098】**

1 0 0 : 電子裝置

1 0 1 : H D P - C V D 處理腔室

1 0 2 : 基板

1 0 6 : 特徵

1 0 8 : 碳膜

1 1 0 : 尖峰

1 1 2 : 底表面

1 1 4 : 第一側壁

1 1 6 : 壁

1 2 0 : 基板表面

1 2 2 : 孔 隙

2 0 0 : 記 憶 體 裝 置

2 0 1 : H D P - C V D 處 理 腔 室

2 0 2 : 基 板

2 0 4 : 膜 堆 疊

2 0 6 : 尖 端

2 0 8 : 碳 膜

2 1 0 : 第 一 材 料

2 1 2 : 第 二 材 料

2 1 4 : 特 徵

2 1 6 : 壁

2 1 8 : 壁

2 2 0 : 底 部

2 2 2 : 頂 表 面

2 3 2 : 膜

2 4 0 : 孔 隙

3 0 0 : 處 理 方 法

3 0 2 : 操 作

3 0 4 : 操 作

3 0 6 : 操 作

3 0 8 : 操 作

3 1 0 : 操 作

3 1 2 : 操 作

6 1 0 : 系 統

- 6 1 3 : 腔 室
- 6 1 4 : 圓 頂
- 6 1 6 : 電 漿 處 理 區 域
- 6 1 7 : 基 板
- 6 1 8 : 基 板 支 撐 構 件
- 6 1 9 : 基 板 接 收 部 分
- 6 2 0 : 靜 電 卡 盤
- 6 2 1 : 底 部
- 6 2 2 : 主 體 構 件
- 6 2 3 : 加 熱 板
- 6 2 4 : 冷 板
- 6 2 5 : 節 氣 門 體
- 6 2 6 : 雙 葉 節 流 閥
- 6 2 7 : 閘 閥
- 6 2 8 : 泵
- 6 2 9 : 頂 部 線 圈
- 6 3 0 : 側 線 圈
- 6 3 1 A : 頂 部 源 R F ( S R F ) 發 生 器
- 6 3 1 B : 側 S R F 發 生 器
- 6 3 1 C : 偏 置 R F 發 生 器
- 6 3 2 A : 匹 配 網 路
- 6 3 2 B : 匹 配 網 路
- 6 3 2 C : 偏 置 匹 配 網 路
- 6 3 3 : 氣 體 輸 送 系 統

- 6 3 4 A : 氣體源
- 6 3 4 B : 氣體源
- 6 3 4 C : 氣體源
- 6 3 4 D : 氣體源
- 6 3 4 D' : 氣體源
- 6 3 4 E : 氣體源
- 6 3 5 A : 質量流量控制器
- 6 3 5 A' : 氣體流量控制器
- 6 3 5 B : 氣體流量控制器
- 6 3 5 B' : 氣體流量控制器
- 6 3 5 C : 氣體流量控制器
- 6 3 5 D : 氣體流量控制器
- 6 3 5 D' : 氣體流量控制器
- 6 3 6 : 環形增壓腔室 / 氣環增壓腔室
- 6 3 7 : 氣環
- 6 3 8 : 氣體輸送管線
- 6 3 8 A : 輸送管線
- 6 3 9 : 源氣體噴嘴
- 6 4 0 : 氧化劑氣體噴嘴
- 6 4 1 : 主體增壓腔室
- 6 4 3 A : 閥
- 6 4 3 B : 閥
- 6 4 3 C : 閥
- 6 4 4 : 真空前管線

- 6 4 5 : 頂 部 氣 體 噴 嘴
- 6 4 6 : 頂 部 通 風 口
- 6 4 8 : 頂 部 增 壓 腔 室
- 6 5 0 : 的 電 漿 清 洗 系 統
- 6 5 1 : 遠 端 微 波 發 生 器
- 6 5 3 : 反 應 器 腔 體
- 6 5 4 : 進 料 口
- 6 5 5 : 塗 敷 器 管
- 6 5 6 : 下 處 理 位 置
- 6 5 7 : 上 載 入 位 置
- 6 6 1 : 擋 板
- 6 6 2 : 中 央 通 道
- 6 7 0 : 真 空 系 統
- 6 8 0 A : 源 電 漿 系 統
- 6 8 0 B : 基 板 偏 置 電 漿 系 統
- D f : 深 度
- D m : 深 度
- W : 寬 度
- W m : 寬 度

## 【發明申請專利範圍】

【請求項1】 一種形成一膜之方法，該方法包括以下步驟：

使一製程氣體流入一高密度電漿化學氣相沉積 (HDP-CVD) 腔室，該腔室容納具有至少一個特徵和一基板表面的一基板，該製程氣體包含氫碳比(H:C)小於或等於 2:1 的一烴反應物及氫(H<sub>2</sub>)、氦(He)及氬(Ar)中的一或多者，該基板在約 400°C 至約 650°C 的範圍內的一溫度及小於約 50 mTorr 的一壓力下處理；

生成一電漿；

在該至少一個特徵中沉積一碳膜，該碳膜在該至少一個特徵中具有一孔隙；

蝕刻或平坦化該碳膜，使得該碳膜基本上與該基板表面共面，以及在該基板表面及該碳膜之一頂表面上沉積一第二膜；及

對該基板進行退火，其中該第二膜減少了在退火期間該碳膜的收縮。

【請求項2】 如請求項1所述之方法，其中該烴反應物包含一烯烴及一炔烴中的一或多者。

【請求項3】 如請求項2所述之方法，其中該烴反應物選自由以下組成之群組：乙炔(C<sub>2</sub>H<sub>2</sub>)、丙烯(C<sub>3</sub>H<sub>6</sub>)、乙烯(C<sub>2</sub>H<sub>4</sub>)、及甲基乙炔(C<sub>3</sub>H<sub>4</sub>)。

【請求項4】 如請求項1所述之方法，其中該碳膜包含一非晶碳(a-C)膜。

- 【請求項5】 如請求項1所述之方法，其中該至少一個特徵選自一溝槽、一通孔、一字線狹縫及一記憶體孔中的一或多者。
- 【請求項6】 如請求項5所述之方法，其中該至少一個特徵具有一大於或等於約50:1的深寬比。
- 【請求項7】 如請求項5所述之方法，其中該至少一個特徵延伸從該基板之一頂表面至一底表面的一特徵深度，並具有由一第一側壁及一第二側壁限定的一寬度，並且其中該碳膜沉積在該頂表面、該第一側壁、該第二側壁、及該底表面上，並且該孔隙位於該至少一個特徵的該寬度內距離該特徵之該底表面一第一距離處。
- 【請求項8】 一種形成一膜之方法，該方法包括以下步驟：
- 使一製程氣體流入一高密度電漿化學氣相沉積(HDP-CVD)腔室，該腔室容納具有一基板表面的一基板，該製程氣體包含一氫碳比(H:C)小於或等於2:1的一烴反應物及氫(H<sub>2</sub>)、氦(He)及氬(Ar)中的一或多者；
- 生成一電漿；
- 在該基板表面上沉積一碳膜，該基板表面上具有至少一個特徵，該至少一個特徵延伸從該基板表面至一底表面的一深度，該至少一個特徵具有由一第一側壁及一第二側壁限定的一寬度，其中該碳膜沉積在該至少一個特徵的該基板表面、該第一側壁、該第二側壁及該底表面

上，該碳膜具有一孔隙，該孔隙位於該特徵的該寬度內距離該特徵之該底表面一第一距離處

蝕刻或平坦化該碳膜，使得該碳膜基本上與該基板表面共面，以及在該基板表面及該碳膜之一頂表面上沉積一第二膜；及

對該基板進行退火，其中該第二膜減少了在退火期間該碳膜的收縮。

【請求項9】 如請求項8所述之方法，其中該第二膜包含氮化矽(SiN)或氧化矽(SiO<sub>x</sub>)中的一或多者。

【請求項10】 如請求項8所述之方法，其中該基板在約400°C至約640°C之一溫度及小於約50 mTorr之一壓力下處理。

【請求項11】 如請求項8所述之方法，其中該烴反應物選自由以下組成之群組：乙炔(C<sub>2</sub>H<sub>2</sub>)、丙烯(C<sub>3</sub>H<sub>6</sub>)、乙烯(C<sub>2</sub>H<sub>4</sub>)、及甲基乙炔(C<sub>3</sub>H<sub>4</sub>)。

【請求項12】 如請求項8所述之方法，其中該碳膜包含一非晶碳(a-C)膜。

【請求項13】 如請求項8所述之方法，其中該特徵具有大於或等於約10:1之一深寬比。

【請求項14】 如請求項8所述之方法，其中該至少一個特徵的該深度在約50 nm至約10000 nm之一範圍內。

【請求項15】 一種製造一記憶體裝置之方法，該方法包括以下步驟：

在一基板上形成一膜堆疊，該膜堆疊包括複數個交替

的第一材料層及第二材料層，並且該膜堆疊具有一堆疊厚度；

蝕刻該膜堆疊以形成一記憶體孔開口，該記憶體孔開口延伸從該膜堆疊之一頂表面至一底表面的一深度，該記憶體孔開口具有由一第一側壁及一第二側壁限定的一寬度；

將該基板裝入一高密度電漿化學氣相沉積 (HDP-CVD) 腔室；

使一製程氣體流入該高密度電漿化學氣相沉積 (HDP-CVD) 腔室，該製程氣體包含一氫碳比 (H:C) 小於或等於 2:1 的一烴反應物及氫 (H<sub>2</sub>)、氦 (He) 及氬 (Ar) 中的一或多者，該膜堆疊在約 400 °C 至約 650 °C 的一溫度及小於約 50 mTorr 的一壓力下；

將一碳膜沉積在該膜堆疊的該頂表面上，以及該記憶體孔開口之該第一側壁、該第二側壁及該底表面上，該碳膜具有一孔隙，該孔隙位於該記憶體孔之該寬度內距離該記憶體孔開口的該底表面一第一距離處；

蝕刻或平坦化該碳膜，使得該碳膜基本上與該膜堆疊的該頂表面共面，以及在該膜堆疊的該頂表面及該碳膜之一頂表面上沉積一第二膜；及

對該基板進行退火，其中該第二膜減少了在退火期間該碳膜的收縮。

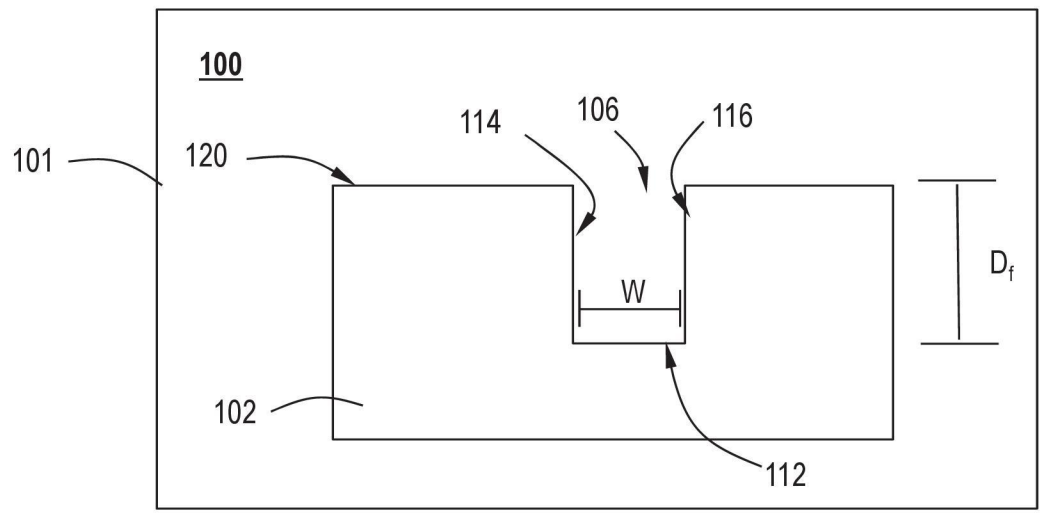
【請求項 16】如請求項 15 所述之方法，其中該烴反應物選自由以下組成之群組：乙炔 (C<sub>2</sub>H<sub>2</sub>)、丙烯 (C<sub>3</sub>H<sub>6</sub>)、

乙烯( $C_2H_4$ )、及甲基乙炔( $C_3H_4$ )。

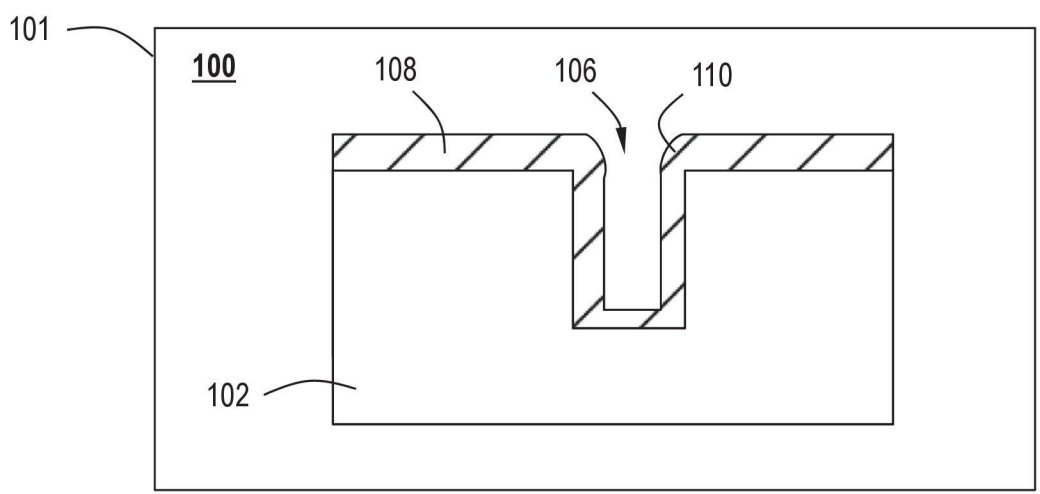
【請求項17】如請求項15所述之方法，其中該第二膜包含氮化矽(SiN)或氧化矽( $SiO_x$ )中的一或多者。

【請求項18】如請求項15所述之方法，其中該第一材料及該第二材料獨立地包含一氧化物材料、一氮化物材料及一多晶矽材料中的一或多者。

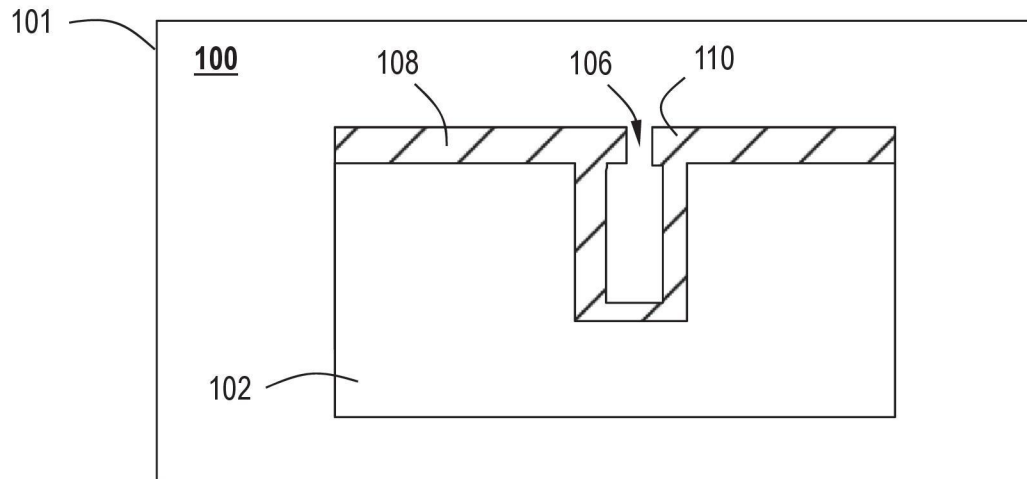
【發明圖式】



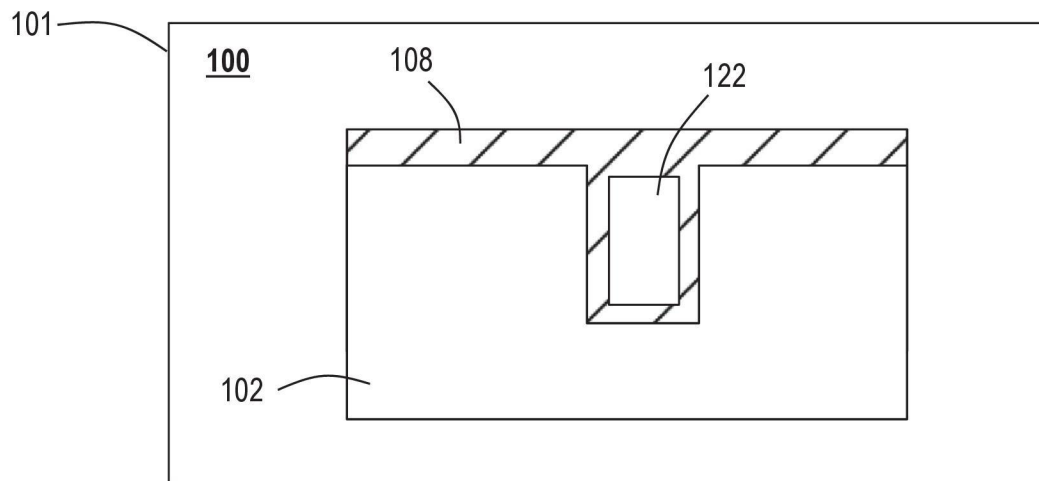
第1A圖



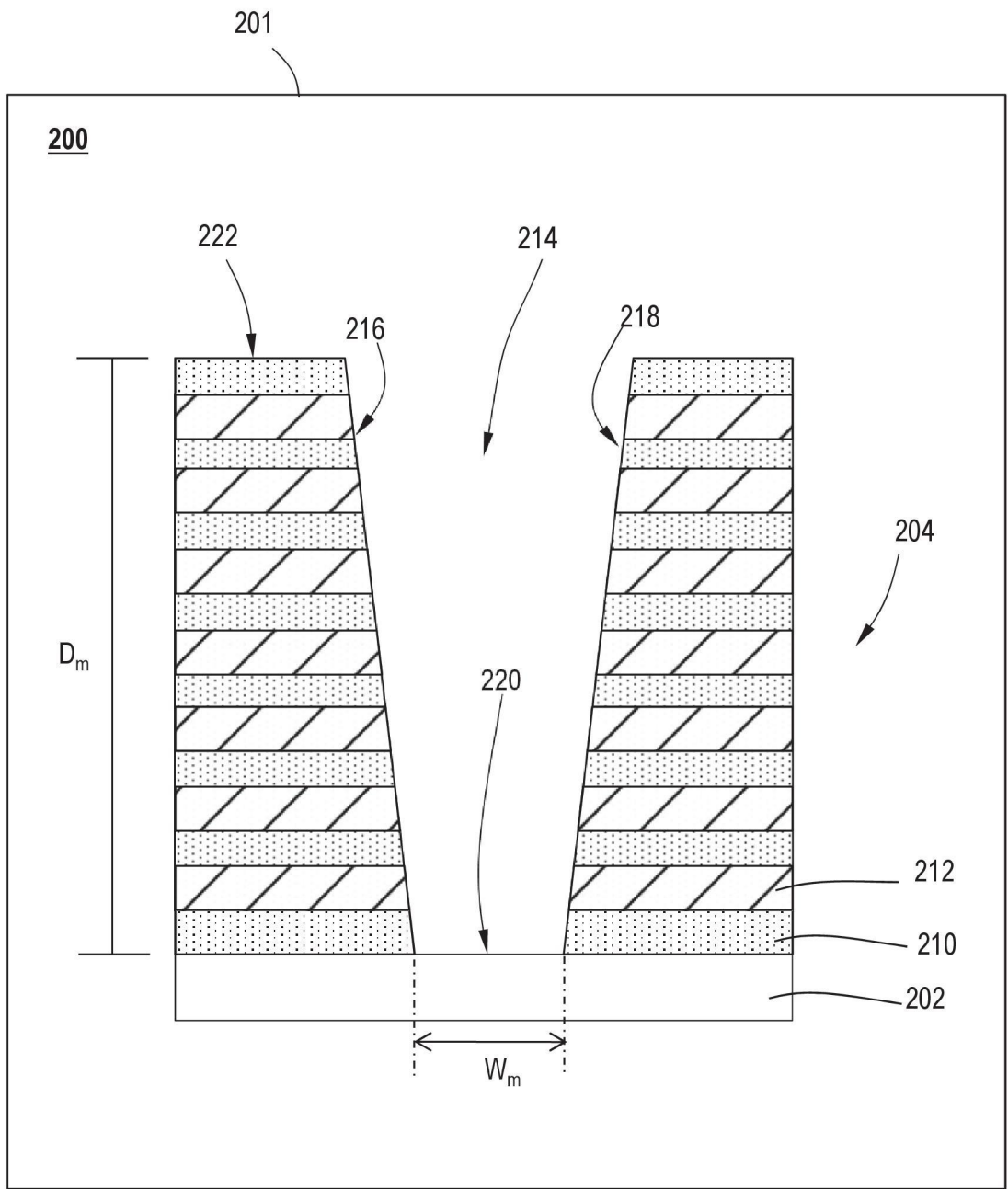
第1B圖



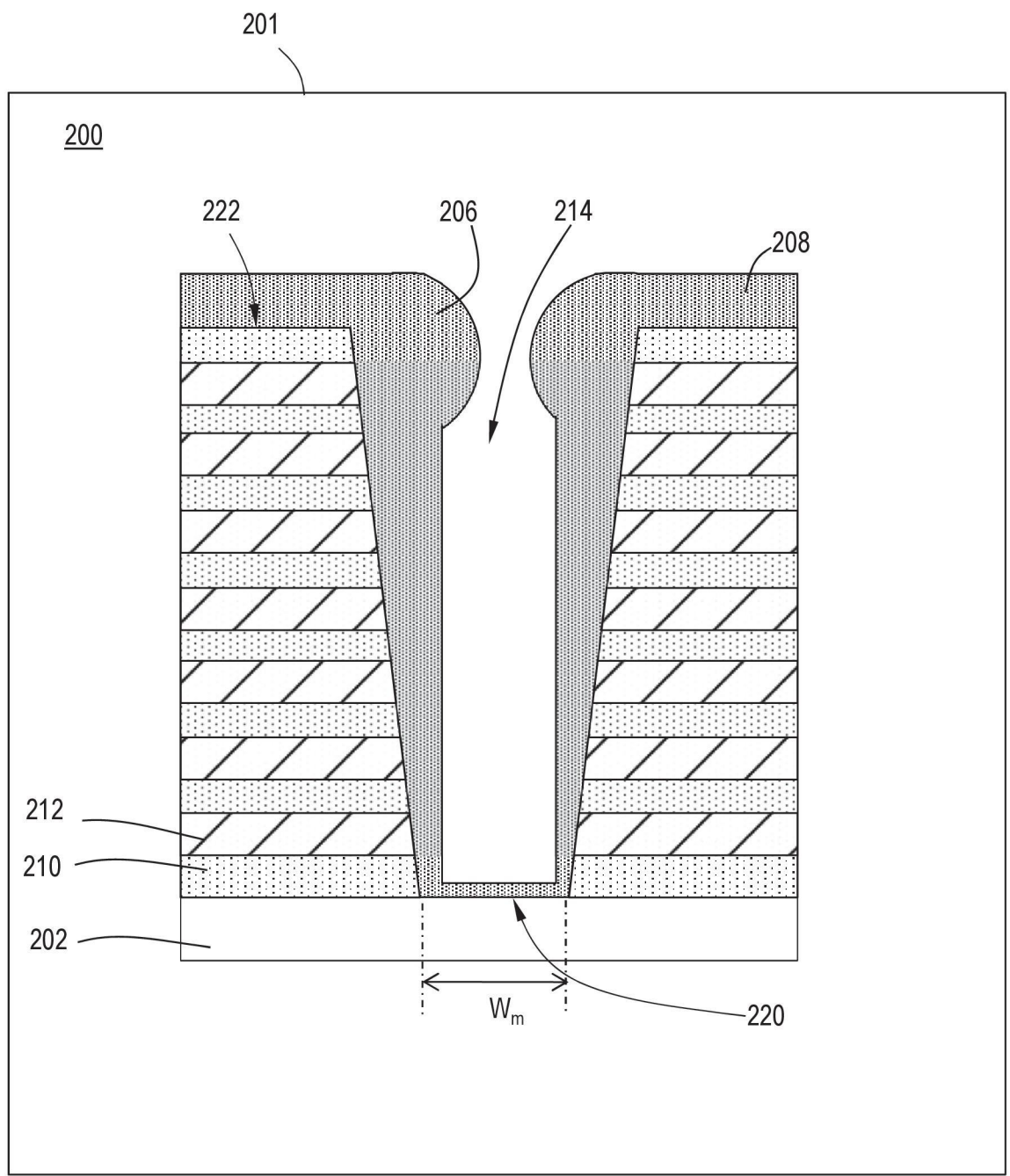
第1C圖



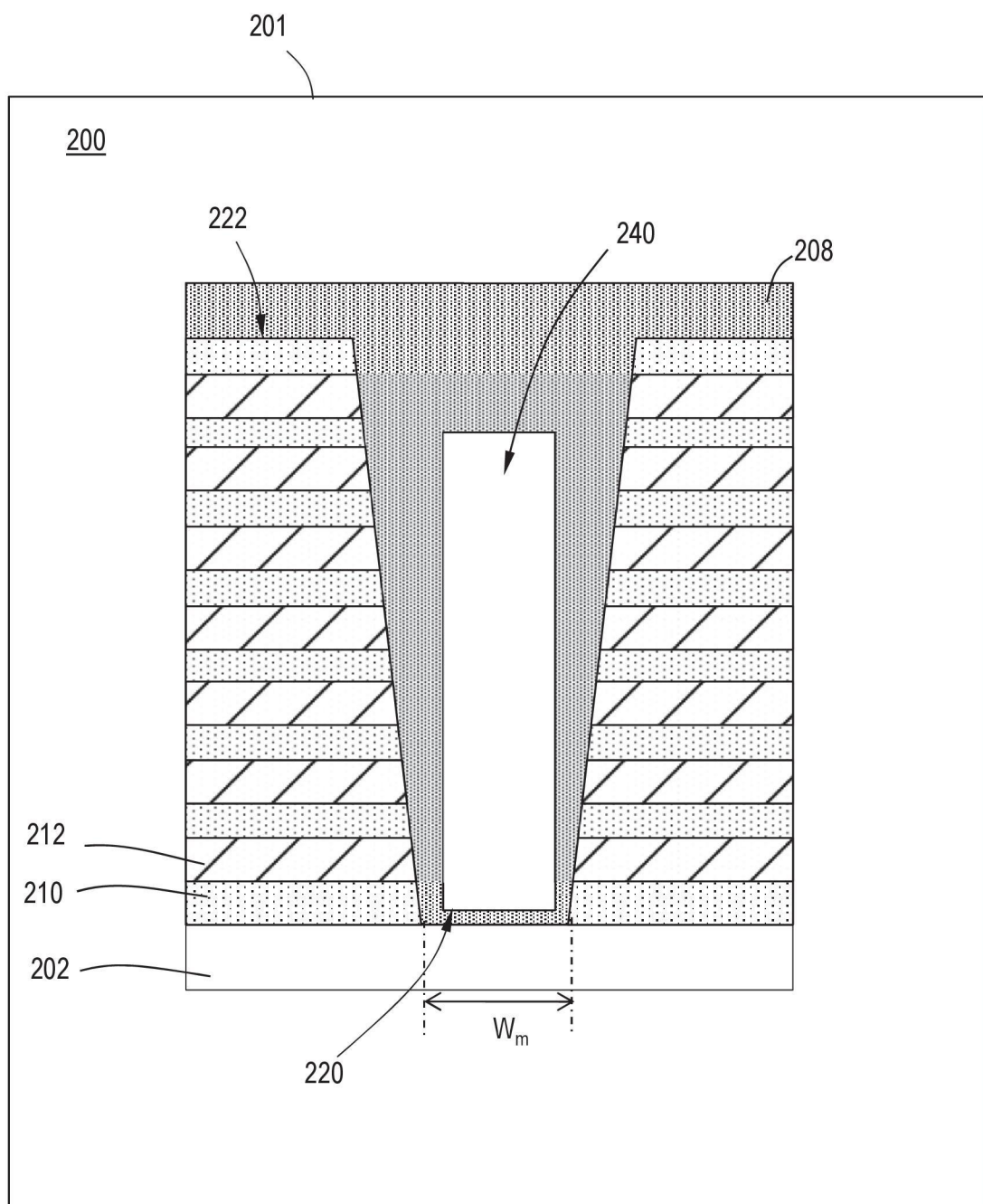
第1D圖



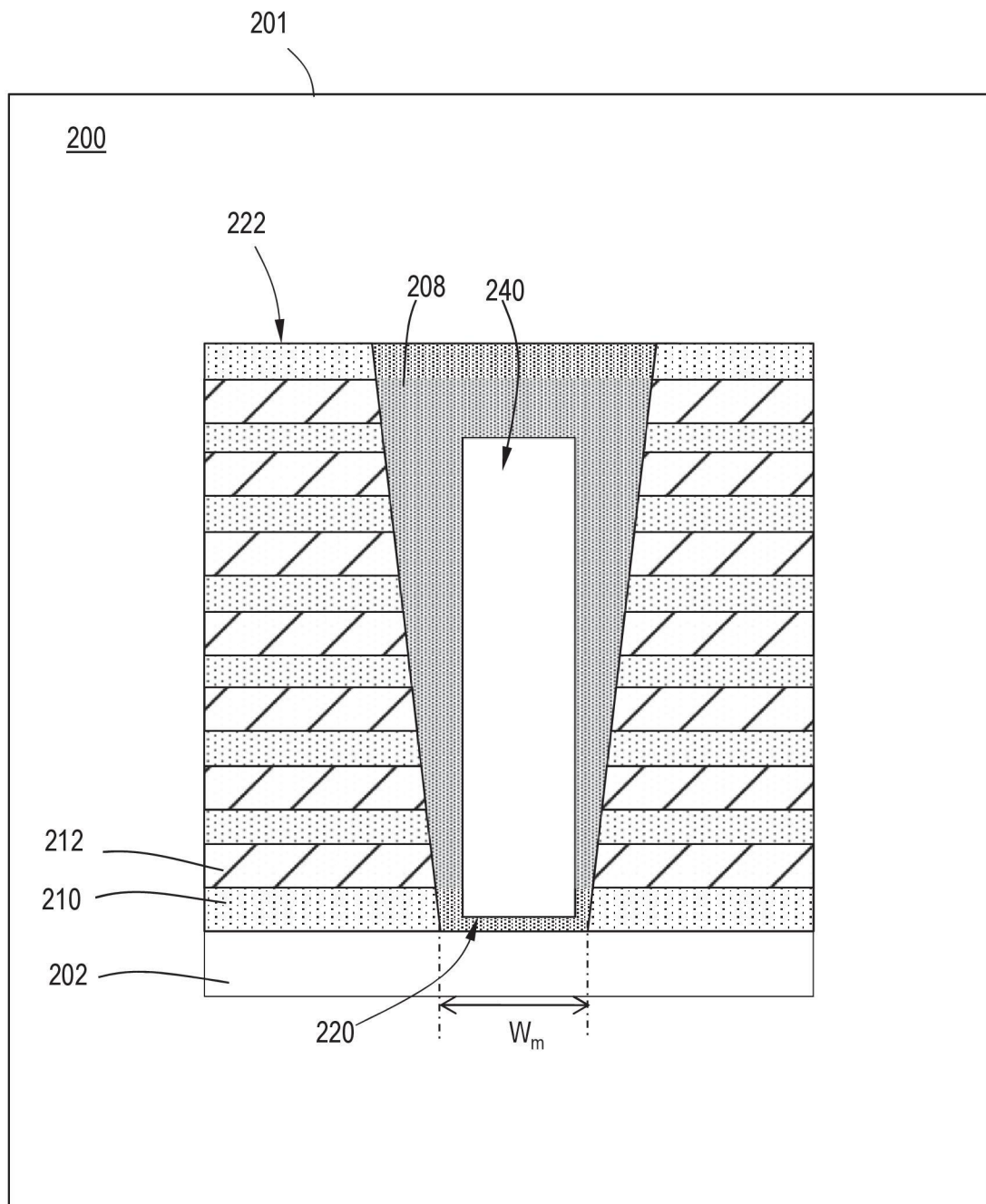
第2A圖



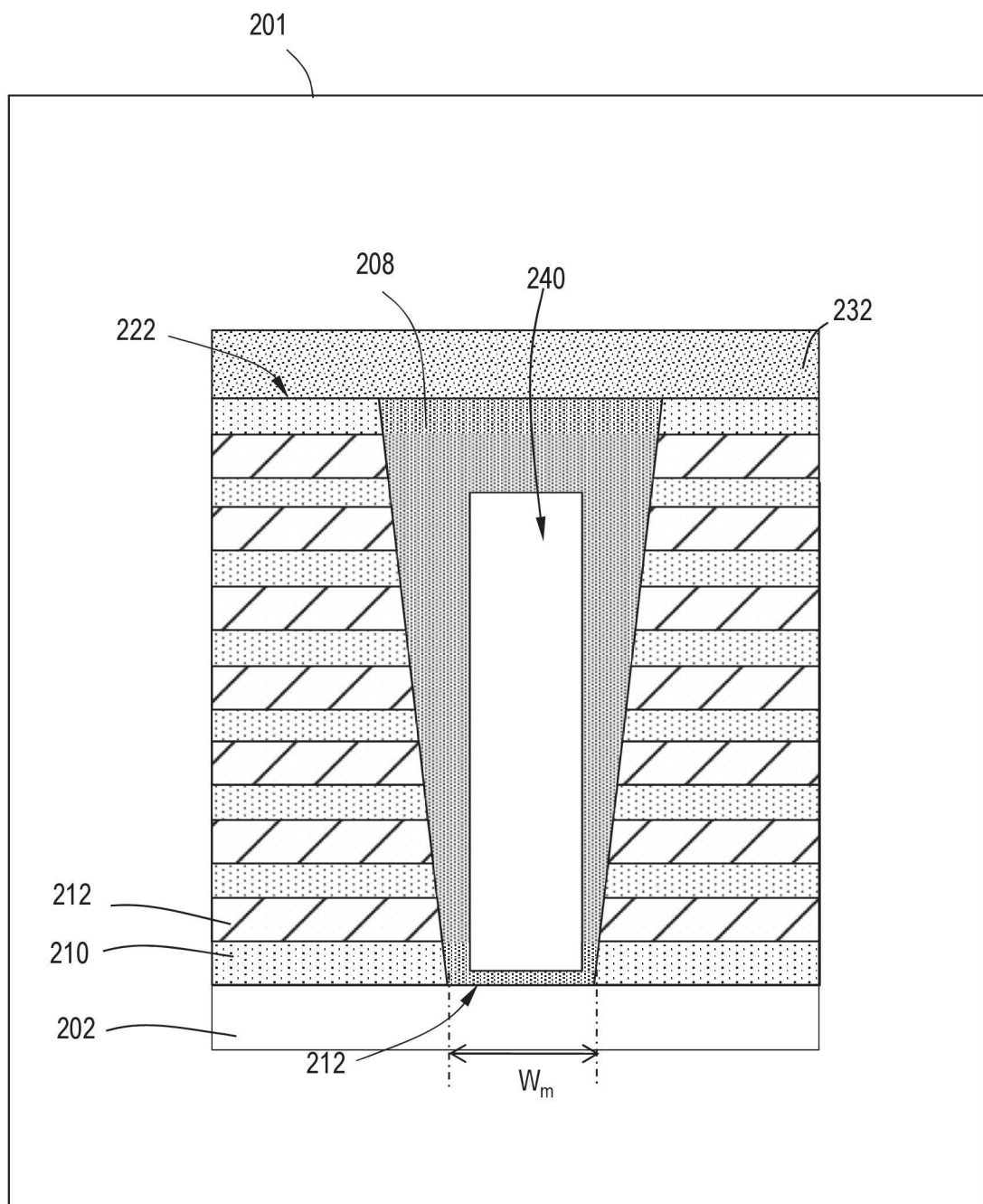
第2B圖



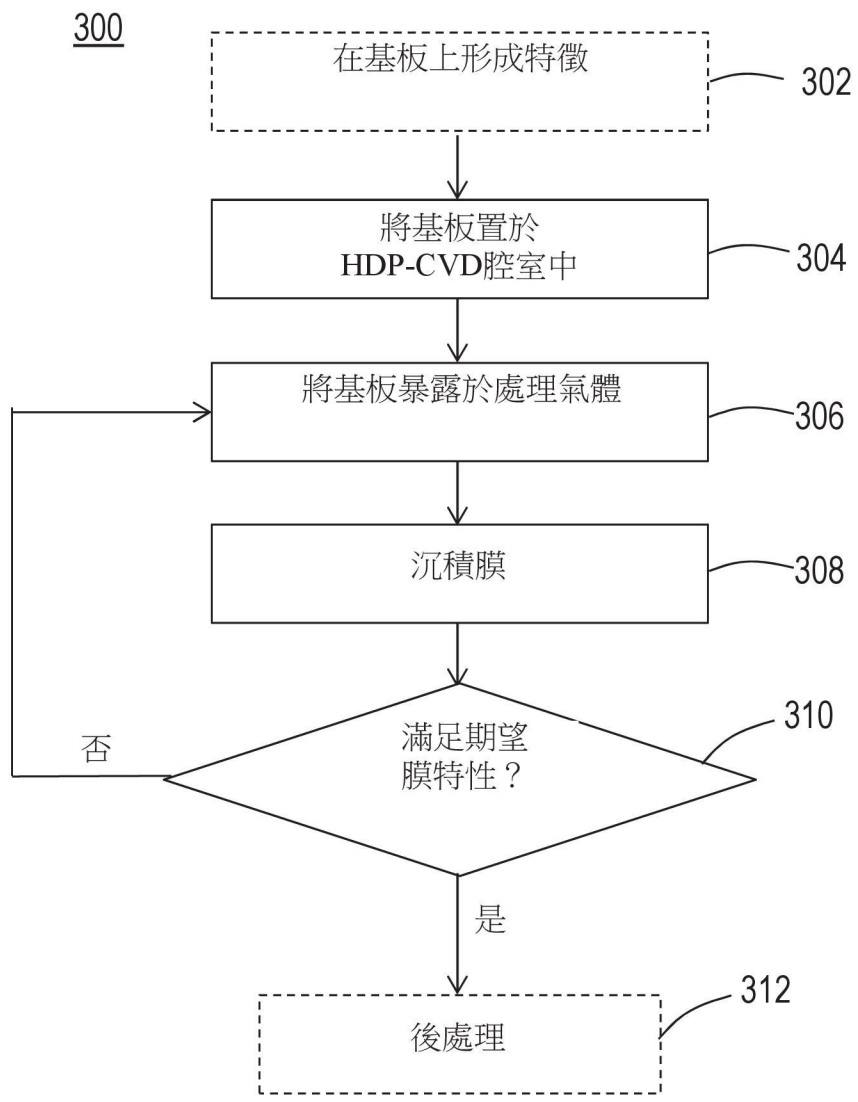
第2C圖



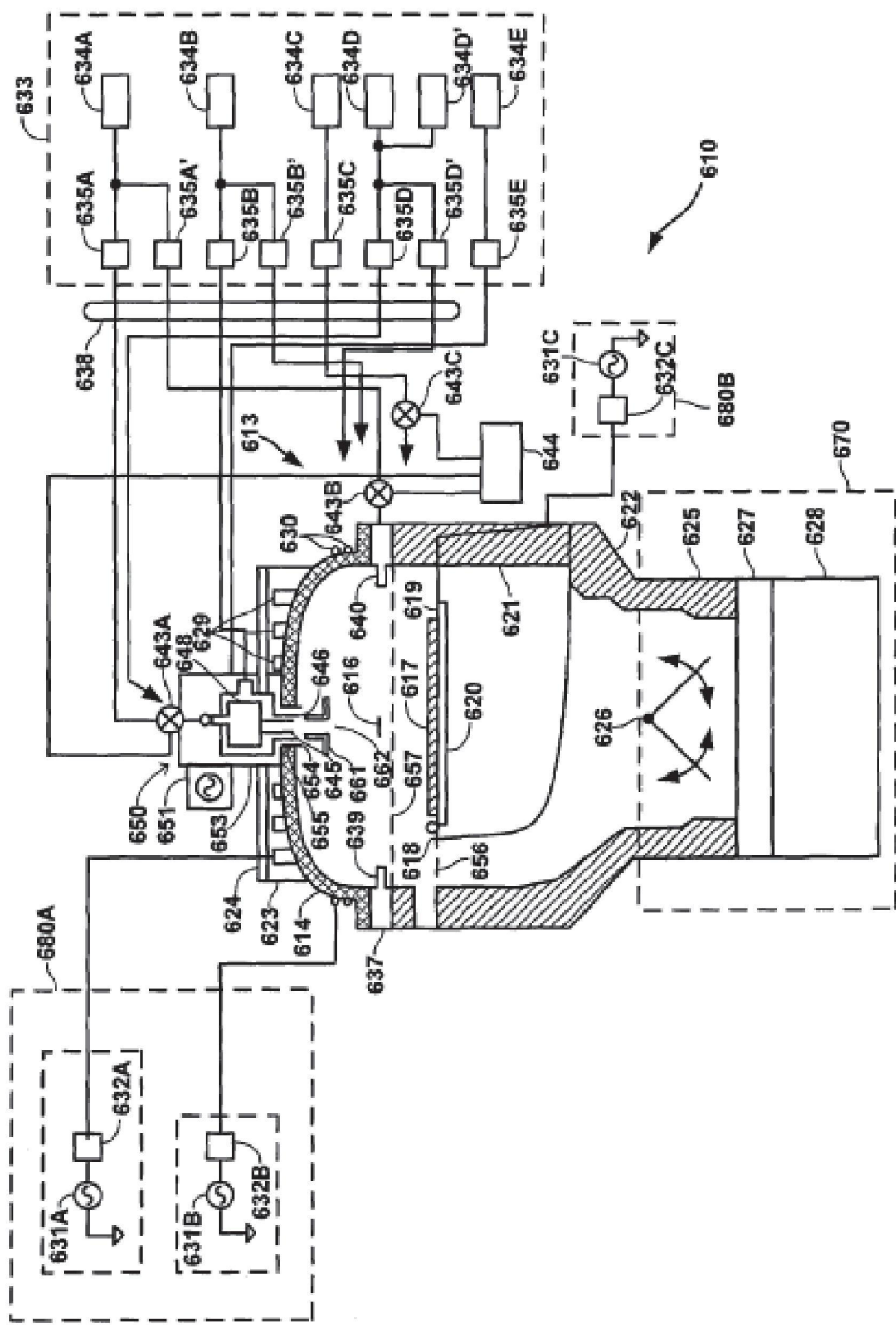
第2D圖



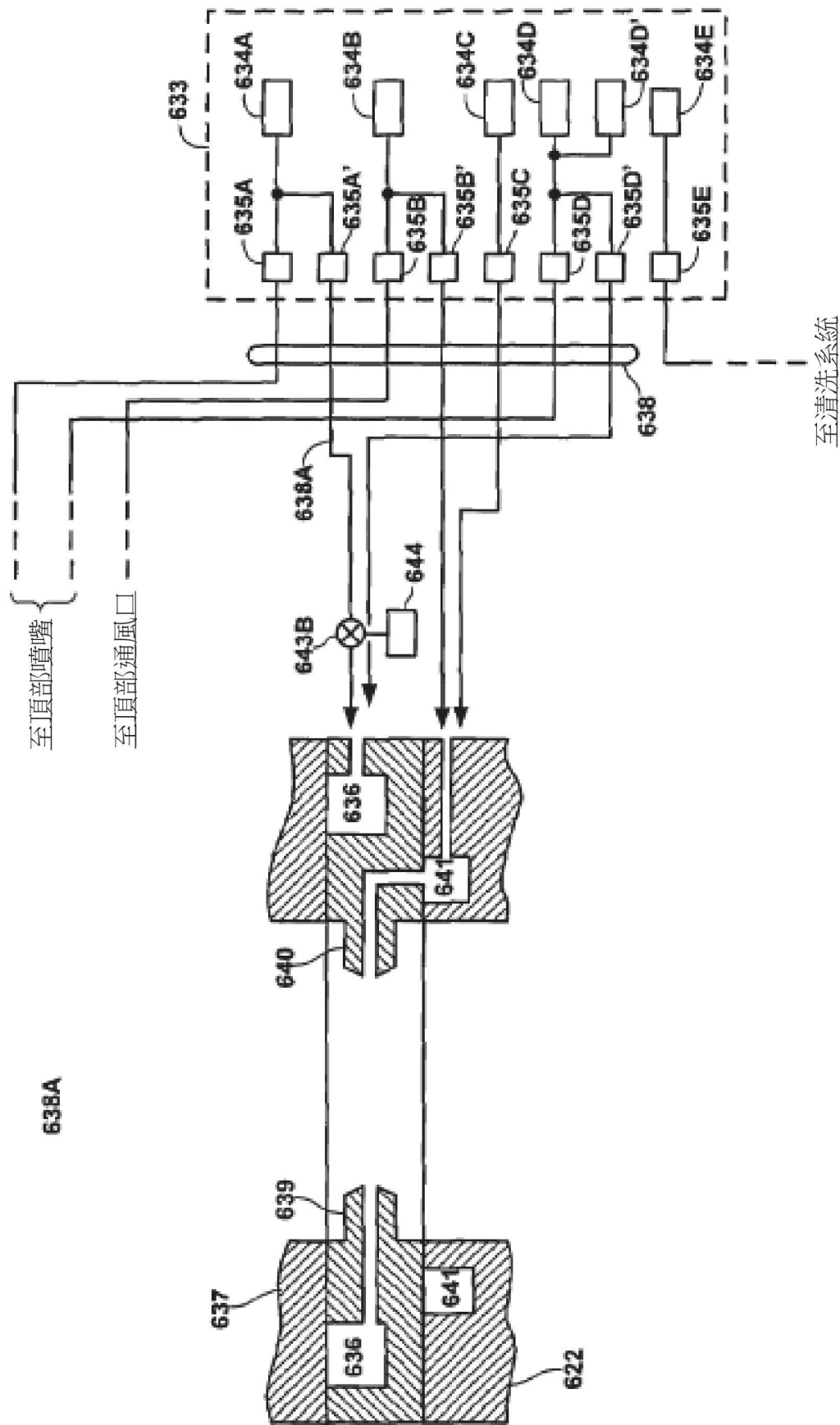
第2E圖



第3圖



第4A圖



第4B圖