

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2010-23347

(P2010-23347A)

(43) 公開日 平成22年2月4日 (2010. 2. 4)

(51) Int.Cl.	F I	テーマコード (参考)
B 4 1 J 29/38 (2006.01)	B 4 1 J 29/38 Z	2 C 0 6 1
G 0 3 G 21/00 (2006.01)	G 0 3 G 21/00 5 6 2	2 H 1 3 4
H 0 4 N 1/00 (2006.01)	H 0 4 N 1/00 C	5 C 0 6 2

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号	特願2008-187344 (P2008-187344)	(71) 出願人	000006747
(22) 出願日	平成20年7月18日 (2008. 7. 18)		株式会社リコー
			東京都大田区中馬込1丁目3番6号
		(74) 代理人	100085660
			弁理士 鈴木 均
		(72) 発明者	竹山 佳伸
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		Fターム (参考)	2C061 AQ06 HK07 HK08 HK10
			2H134 NA13 NA22 NA43
			5C062 AA01 AA02 AA05 AB17 AB46
			AB47 AC02 AE15 BA02

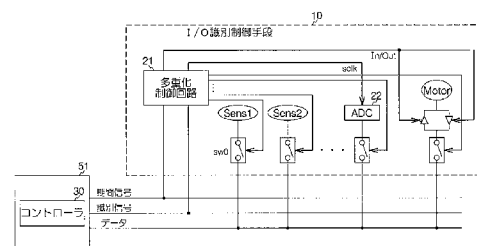
(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】 I/O識別制御手段の異なる装置搭載時の制御不良を防ぐこと。

【解決手段】 複数の検出手段から制御ボード51へ入力される検出信号または制御ボード51から複数の駆動手段へ出力する駆動制御信号を伝達する1つのデータ線と、このデータ線の入出力を特定する信号と、複数の検出手段及び駆動手段から1つの検出手段又は駆動手段を特定する信号を伝達する識別信号線と、データ線のデータ有効期間及び識別信号線における信号の有効期間を定める期間信号線と、識別信号から該当する検出手段又は駆動手段を識別し、データ線上のデータを該当する検出手段又は駆動手段のデータとして有効にするI/O識別制御手段10と、I/O識別制御手段10を制御するための識別信号線及び期間信号線を生成して送出するコントローラ30と、を備え、コントローラ30に制御信号の周波数可変機能を設けるようにした。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

状態を検出する複数の検出手段と、複数の駆動手段と、を有する画像形成装置において、

画像形成制御を行う画像形成制御手段と、

前記複数の検出手段から前記画像形成制御手段へ入力される検出信号、または前記画像形成制御手段から前記複数の駆動手段へ出力する駆動制御信号を伝達する 1 つのデータ線と、

該 1 つのデータ線の入出力を特定する信号と、

前記複数の検出手段及び前記複数の駆動手段から 1 つの検出手段、または 1 つの駆動手段を特定する信号を伝達する識別信号線と、

前記データ線のデータ有効期間、及び前記識別信号線における信号の有効期間を定める期間信号線と、前記識別信号から該当する前記検出手段または前記駆動手段を識別し、前記データ線上のデータを該当する前記検出手段又は前記駆動手段のデータとして有効にする識別制御手段と、

前記識別制御手段を制御するための制御信号として、前記識別信号線、及び前記期間信号線を生成して送出するコントローラと、を備え、

前記コントローラは、前記制御信号の周波数可変機能を有することを特徴する画像形成装置。

【請求項 2】

前記識別信号線のデータ有効期間内に発生するパルス信号のみを抽出し、前記コントローラに出力する帰還信号線を前記制御信号に付加したことを特徴とする請求項 1 に記載の画像形成装置。

【請求項 3】

前記識別制御手段の数、及び前記各信号線の信号線長に応じて、前記コントローラが送出する制御信号の周波数を予め変更することを特徴とする請求項 1 又は 2 に記載の画像形成装置。

【請求項 4】

前記識別制御手段に接続された前記検出手段、又は前記駆動手段に応じて、前記識別信号線のデータ有効期間内に生成する信号の周波数を変化させることを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の検出手段のデータ信号を 1 つの信号線に載せ共有（多重）化することで、検出手段のデータ信号線数を削減した画像形成装置に関する。

【背景技術】

【0002】

従来技術として、特許文献 1 には、検出データを画像形成制御手段へ供給する 1 つのデータ線と、複数の検出手段のうち 1 つの検出手段を特定する識別信号を画像形成制御手段から供給する 1 つの識別信号線と、識別信号の有効期間と検出データの有効期間を特定する期間信号を画像形成制御手段から供給する 1 つの期間信号線と、識別信号と期間信号に基づき該当する検出手段を識別し、識別した検出手段の検出データのみを有効として画像形成制御手段にデータ線を介して供給する検出識別制御手段とを設けた画像形成装置が開示されている。

また特許文献 2 には、パラレル信号をシングルエンド信号に変換するパラレル／シリアル変換部と、パラレル／シリアル変換部からのシングルエンド信号を L V D S 出力に変換する L V D S ドライバと、L V D S 信号をシングルエンド信号に変換する L V D S レシーバと、L V D S レシーバからのシングルエンド信号をパラレル信号に変換するパラレル／シリアル変換部と、を有する機能ブロックを備え、データ送信はパラレル／シリアル変換

10

20

30

40

50

部とLVDSドライバを用い、データ受信はLVDSレシーバとシリアル／パラレル変換部を用い、機能ブロックを1つのパッケージに搭載し、機能ブロックの伝送方向機能を切り替える伝送方向制御信号によって、パラレル信号のLVDSによる双方向通信を実現するインターフェース装置及びそれを備えた画像形成装置が開示されている。

また特許文献3には、印字ヘッドデータ転送装置からは、FPCケーブルを介して、記録ヘッドに搭載される各印字ヘッドに対応するドライバICに対し、転送クロック及びシリアル転送データを転送し、ドライバIC側にシリアル転送クロックをリセット信号、及びシリアル転送データをシリアルデータラッチ信号反転トリガとして用いて、シリアルデータラッチ信号を内部生成するシリアルデータラッチ信号生成回路を設け、画像シリアルデータと制御信号を共通のデータ信号線で転送するヘッドデータ転送装置が開示されている。

10

【特許文献1】特開2008-012830公報

【特許文献2】特開2007-249942公報

【特許文献3】特開2006-218682公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

ところで、上記したような画像形成装置では、画像を形成するにあたり、装置の多くの個所の状態や動作状態を検出し、それに応じて装置内のアクチュエータを細かく制御する必要がある。

20

画像形成装置をそのような状態にするために、ボードに入力される信号線、及びボードから出力される信号線数は膨大となり装置が複雑化し小型化が困難になっている。

そこで、複数のセンサからの信号、または複数のアクチュエータへの駆動制御信号を1つの信号線を共有化して載せるI/O(Input/Output)制御法を用いることで、膨大となる画像形成装置のデータ入出力線を削減すると同時に、センサ並びにアクチュエータの増減により画像形成システム構成が変更になった場合でも信号線数を増大させることなく対応できるよう、汎用性を持たせることが考えられる。

【0004】

しかしながら、I/O制御法は、複数のI/O識別制御手段と接続する可能性があり、信号線路長が長くなり浮遊容量、並びに負荷容量が増大するという問題点があった。

30

また、ある基準周波数の制御信号を用いた場合、あるシステム(装置)では動作しても異なるシステムでは動作しないという問題が生じるおそれがあった。

また、それら容量を見込んで制御信号の周波数を予め下げた場合は、不要な低速化を招く問題点があった。

本発明は上記した問題点を鑑みてなされたものでありI/O識別制御手段の異なる装置搭載時の制御不良、及びI/O識別制御の不要な低速化を防ぎ、汎用性を持たせることができる画像形成装置を提供することを目的とする。

【課題を解決するための手段】

【0005】

上記目的を達成するため、請求項1に記載の発明は、状態を検出する複数の検出手段と、複数の駆動手段と、を有する画像形成装置において、画像形成制御を行う画像形成制御手段と、前記複数の検出手段から前記画像形成制御手段へ入力される検出信号、または前記画像形成制御手段から前記複数の駆動手段へ出力する駆動制御信号を伝達する1つのデータ線と、該1つのデータ線の入出力を特定する信号と、前記複数の検出手段及び前記複数の駆動手段から1つの検出手段、または1つの駆動手段を特定する信号を伝達する識別信号線と、前記データ線のデータ有効期間、及び前記識別信号線における信号の有効期間を定める期間信号線と、前記識別信号から該当する前記検出手段または前記駆動手段を識別し、前記データ線上のデータを該当する前記検出手段又は前記駆動手段のデータとして有効にする識別制御手段と、前記識別制御手段を制御するための制御信号として、前記識別信号線、及び前記期間信号線を生成して送出するコントローラと、を備え、前記コント

40

50

ローラは、前記制御信号の周波数可変機能を有することを特徴する。

請求項 2 に記載の発明は、前記識別信号線のデータ有効期間内に発生するパルス信号のみを抽出し、前記コントローラに出力する帰還信号線を前記制御信号に付加した請求項 1 に記載の画像形成装置を特徴とする。

請求項 3 に記載の発明は、前記識別制御手段の数、及び前記各信号線の信号線長に応じて、前記コントローラが送出する制御信号の周波数を予め変更する請求項 1 又は 2 に記載の画像形成装置を特徴とする。

請求項 4 に記載の発明は、前記識別制御手段に接続された前記検出手段、又は前記駆動手段に応じて、前記識別信号線のデータ有効期間内に生成する信号の周波数を変化させる請求項 1 乃至 3 の何れか 1 項に記載の画像形成装置を特徴とする。

10

【発明の効果】

【0006】

本発明では、識別制御手段の制御信号を生成するコントローラに信号周波数可変機能を設けたことで、搭載された装置に最適な制御信号を生成できるので、識別制御手段の異なる装置に搭載した場合でも制御不良が発生することがない。また、識別制御の不要な低速化を防ぎ汎用性を持たせることができる。

【発明を実施するための最良の形態】

【0007】

以下、本発明の画像形成装置の実施形態について説明する。

図 1 は本実施形態の画像形成装置の基本的なエンジン周りのシステム構成の一例を示す図である。

20

この図 1 に示す画像形成装置は、CPU 31 を備える画像形成制御ボード（以下、単に「制御ボード」と称する）51 に定着ユニット 52、給紙カセット 53、トナー濃度センサ 54、紙サイズセンサ 55、中間転写ユニット 56、感光体ユニット 57、現像ユニット 58、温湿度センサ 59 及び接離センサ 60 等が接続されている。

制御ボード 51 には、複数の着脱（交換）ユニット、例えば定着ユニット 52 や現像ユニット 58 等があり、ユニットと装置本体との着脱状態を示す信号が、各ユニットに設けられたセンサ（検出手段）から制御ボード 51 へ Input 信号（入力信号）として入力される。他の入力信号としては、装置内外の温湿度を検出する温湿度センサ 59、画像形成時に駆動される接離機構並びに記録媒体などの位置／状態情報を検出する接離センサ 60、あるいはトナー濃度センサ 54 などからの検出信号がある。

30

紙サイズセンサ 55 や給紙カセット 53 のセンサなどは、信号線が複数ビットにもなり、信号線数を大きく増大させる。図示していないが、高圧電源からのフィードバック信号等もある。

また、各ユニットには、モータ、ソレノイドやクラッチなどのアクチュエータが複数あり、制御ボード 51 からは、それらを駆動する駆動信号が駆動手段へ Output 信号（出力信号）として出力される。

【0008】

近年、画像形成装置のカラー化や高性能／多機能化で、センサ（検出手段）からの入力信号やアクチュエータ（駆動手段）の増大でこれら信号線数は増大する傾向にある。また、これらセンサやアクチュエータを使用するには、検出結果信号や駆動信号（データ信号）のほかに電源供給も必要となる。これら多数のセンサからの検出信号及びアクチュエータへの駆動信号を制御ボード 51 に入出力するために、多数の信号線及び電源線が必要であり、制御ボード 51 が大型化してしまう。

40

また、制御ボード 51 は、これら各ユニットや各種センサとは離れた位置に設置されるため、多数の信号線が装置内を這いまわり、装置の簡素化／小型化並びに低コスト化に対する大きな障壁となっている。

そこで、本実施形態の画像形成装置においては、画像形成装置内を這い回るセンサ等の検出手段の検出結果、またはアクチュエータ等の駆動手段への駆動信号を伝送するデータ信号線を削減した上で、装置の違いによるセンサやアクチュエータ（以下、これらを総称

50

して「I/O手段」と言う)の制御不良及び時間の不要な長期化を防ぐようにした点に特徴がある。

【0009】

図2は、本実施形態の画像形成装置の主要な構成を示した図である。

本実施形態の画像形成装置では、画像形成装置のエンジン周りの制御を司る制御ボード51とI/O識別制御手段10とが3つの信号線(期間信号線、識別信号線、データ線)により接続される。制御ボード51からは識別信号と期間信号がI/O識別制御手段10に入力される。また、データ線を介して複数の検出手段A、B、・・・Xの検出結果が検出データとしてI/O識別制御手段10から制御ボード51に入力され、複数の駆動手段1、2、・・・Nの駆動制御信号が駆動制御データとして制御ボード51からI/O識別

10

制御手段10に出力される。また、複数の検出手段A、B、・・・X及び駆動手段1、2、・・・Nと、その近傍に設置されたI/O識別制御手段10との間では、複数の検出手段A、B、・・・Xの夫々が検出すべき対象の状態を検出した結果である2値データ(「1」または「0」)、またはADコンバータ(ADC)の複数ビットのシリアルデータと、複数の駆動手段1、2、・・・Nの夫々が駆動すべき対象への駆動信号が送受信される。

【0010】

図3は、I/O識別制御手段の制御信号のタイミングの一例を示した図である。

I/O識別制御手段10では、期間信号のp1～p4の間でI/O手段の識別制御を行う。また、期間信号p1～p2の間で識別信号の状態を判定し、データの入出力を特定するためのIn/Out判定期間を定める。また、期間信号p2～p3の間でI/O手段を識別するための識別信号のパルスを有効とする識別有効期間、期間信号p3～p4の間でデータ線のデータを有効とする期間をそれぞれ定める。

20

I/O識別制御手段10は、In/Out判定期間における識別信号線の状態によって、データ線のデータ有効期間におけるデータの入出力を制御する。

In/Out期間における識別信号線にパルス信号を生成した場合は、識別信号で識別された該当駆動手段の駆動データ(出力信号)として制御ボード51がデータ線のデータを該当駆動手段に出力する。パルスを生成しない場合は、データ線のデータは制御ボード51への入力信号で該当手段は検出手段となり、データ有効期間に制御ボード51が該当検出手段の検出信号としてデータを取り込む。

30

また、I/O識別制御手段10は、識別有効期間内に発生する識別信号のパルス数をカウントすることで識別を要するI/O手段群の中から該当するI/O手段を識別する。

【0011】

図4は、I/O識別制御手段における識別の一例を示した図である。

例えば、識別有効期間Aにおいて識別信号のパルス数がpnAであった場合、第1のI/O手段を識別選択し、有効期間Bにおいてパルス数がpnBの場合は第2のI/O手段を選択するといったように、予め制御ボード51とI/O識別制御手段10との間で、I/O手段に対応したパルス数を定めておく。

図3に示すように、In/Out判定期間を識別期間の直前に設けることで、識別信号(識別するためのパルス数)を検出手段と駆動手段で共用することができる。識別信号のパルス数を抑え識別期間を短くできると同時に、制御ブロックのカウンタ規模を小さく出来る。例えば、識別パルス数がnの時、検出手段は「n」、または駆動手段は「n」となり、In/Out期間の識別信号によって、検出手段nまたは駆動手段nのどちらかを識別する。

40

【0012】

図5は、本実施形態のI/O識別制御手段の機能ブロックを示した図である。

この図5に示すコントローラ11は、期間信号を受けて、図3に示すReset信号、Detect信号、In/Out期間信号を生成する。また図示していないがコントローラ11は、検出手段のデータを有効とするアウトプットイネーブル信号(O.E)等も生成する。

50

判定手段 (judge) 12 は、In / Out 期間における識別信号線のパルスの有無によって、データ線のデータ有効期間におけるデータの入出力を制御する。

カウンタ 13 は、コントローラ 11 で生成された / Reset 信号、Detect 信号で定まる識別信号有効期間内に、識別線の識別データであるパルス数をカウントしカウント値をデコーダ 14 へ出力する。

判定手段 12 がデータ線のデータを入力と判定した場合には、デコーダ 14 はカウンタ値に従い複数のデータ線 (inA ~ inX) から予め定められた 1 つの検出手段のデータを識別選択する。選択された検出データは、前述の O. E 信号によって制御ボード 51 に接続されたデータ線上にデータ有効期間出力される。

I / O 識別制御手段 10 は、上述のようにデータ線を共有することで、複数の I / O 手段のデータを制御ボード 51 と授受する。つまりデータ線を共有するために、識別選択された I / O 手段のデータ線のみをデータ線と接続するようにしている。

【0013】

図 6 は、本実施形態の I / O 識別制御手段に備えられているデータ共有制御の機能図である。

本実施形態の I / O 識別制御手段 10 には多重化制御回路 21 が備えられている。

多重化制御回路 21 は、制御ボード 51 のコントローラ 30 から送出される識別信号によって識別選択される I / O 手段のデータ線のみをデータ線に接続する。例えば、Sense 1 が識別選択されるとスイッチ SW0 を ON する。識別選択しない時は全ての I / O 手段の接続スイッチを Off する。

【0014】

[第 1 の実施の形態]

図 7 は I / O 識別制御手段の制御信号を生成するコントローラの構成を示した図である。

この図 7 に示すコントローラ 30 は、識別対象とする I / O 手段を指示する CPU 31 と、CPU 31 によって設定されるパラメータに基づいて、CPU 31 が指示した I / O 手段を制御するのに必要な制御信号を生成する I / O 識別制御信号生成部 32 から成る。

CPU 31 は、指示する I / O 手段を識別制御するための制御信号を生成するのに必要なパラメータを、識別制御開始と同時に I / O 識別制御信号生成部 32 に設けた複数のレジスタ 33 に順次設定する。全てのパラメータ設定が終了すると設定完了を I / O 識別制御信号生成部 32 に通知する。

I / O 識別制御信号生成部 32 には、複数のレジスタ 33 が用意され、CPU 31 が設定するパラメータをレジスタ 33 に保持する。レジスタ 33 の設定が終了すると、レジスタ値に基づいて I / O 識別制御手段 10 の制御信号を生成して出力する。

そして、本実施形態では、I / O 識別制御信号生成部 32 に設けたレジスタ 33 に周波数の設定パラメータを保持するためのレジスタを割り当てておき、割り当てられたレジスタ 33 に書き込まれた値に従い、I / O 識別制御信号生成部 32 は、周波数 (識別制御期間) の異なる制御信号を生成するようにした点に特徴がある。

【0015】

I / O 識別制御信号生成部 32 は、基準クロックと分周器を有しており、基準クロックを分周した複数の基準信号 (クロック) の中から、周波数を設定するレジスタ 33 により設定された基準信号に基づいて制御信号を生成する。

このように I / O 識別制御信号生成部 32 は、選択した基準クロックを用いて計数を行い、予め設定されたカウント値に従いパルスを生成することで、図 3 に示すような各制御信号 (パルス) を生成する。

例えば、周波数設定パラメータ格納用のレジスタ 33 は、2 ビットで構成され、レジスタ 33 の値によって、図 8 に示すように基準クロックを変更して制御信号を生成する。このとき、基準クロックの周波数は、CLK0 > CLK1 > CLK2 > CLK3 となっており、CPU 31 が周波数設定レジスタ 33 に設定した値に基づいて選択した CLK を用いて制御信号を生成する。

10

20

30

40

50

【0016】

図9は、本実施形態のI/O識別制御手段の制御信号のタイミングの一例を模式的に示した図であり、(a)はCLK1を、(b)はCLK0を、(c)はCLK3を用いた例が示されている。実験ではCLK0=12MHz、CLK1=6MHz、CLK2=3MHz、CLK3=1.5MHzとした。

このように本実施形態ではI/O識別制御手段10の制御信号を生成するコントローラ30に信号周波数可変機能を設けることで、搭載された装置に最適な制御信号を生成することができるようになる。

なお、本実施形態では、基準クロックを変更することで制御信号の周波数変更を実現しているが、基準クロックはそのまま制御信号パルスを生成するためのカウント値を変更することで、制御信号の周波数変更を行うようにしてもよい。

【0017】

[第2の実施の形態]

また本実施形態では、I/O識別制御手段10のADC22を識別制御する場合、期間信号のP3~P4(データ有効)期間に生成する識別信号のパルスをADC転送パルスとして用い、転送パルスでデータ線上にADCのデータを読み出す。

コントローラ30は、転送パルスとして用いたパルスの立下りエッジでデータ線上のデータを読取る。

図10は、ADC(パラレル型)データ読み取り時の制御信号タイミングの一例を示した図である。

I/O識別制御手段10が、データ有効期間における識別信号パルスから図10に示すsclkを抽出し、転送パルスとして生成、接続されたADC22に出力する。

ADCはリーディングパルス(ここでは3パルス)の後データを出力する。I/O識別制御手段10は、リーディングパルスの後のパルスでADC22のパラレルデータ(mビット)を出力データ用レジスタにラッチする。

レジスタにラッチされたADCデータは、ラッチ後のsclkパルスの立ち上がりエッジに同期して上位ビットより順次データ線に読み出される。データ線に読み出されたデータをコントローラ30がデータ有効期間における識別信号パルスの立下りエッジで読み込むことで、ADCのデータを取得する。このとき線路長によってデータ到達までの遅延量に違いが発生する。

【0018】

図10に示すR1_sig_dataのように識別信号のデータ有効期間での転送パルス(データ読み込みパルス)幅>遅延量D1の時は、データを正確に読取ることができる。線路長が長く、コントローラが識別信号パルスを出力し、そのパルスを用いてI/O識別制御手段10が転送パルスを生成し、データ線上にADCデータを出力した後コントローラ側のデータ線端にADCデータが到達するまでの時間(遅延量D2)>転送パルス幅の場合は、正しいデータを読取ることが出来ない。

そこで、本実施形態では、I/O識別制御手段10が識別信号から抽出した転送パルス(R_sclk)をコントローラ30へ出力する制御線(帰還信号線)を設けるようにしている。

図11に示すように、I/O識別制御手段10から画像形成手段51のコントローラへ出力する。帰還信号は図12に示すように、データ有効期間のみパルスを生成する。

帰還信号線のパルスとデータ線のデータは位相の遅れが同じなので、例えば線路長が長く、R2_sig_dataのような大きな遅延が発生したADCデータに対しても帰還信号線のパルス(R_sclk)を用いることで図10に示すように帰還信号線のパルスの立下りエッジでコントローラがADC出力データを正確に読み込むことができる。つまり線路長に関係なく、検出手段のデータを正確に読み取ることができる。

なお、コントローラ30は、識別制御対象がADC以外の場合には、帰還信号を用いない。

【0019】

[第3の実施の形態]

本実施形態のI/O識別制御手段10は、画像形成装置の構成または配置レイアウトに応じて機能ユニット毎または配置レイアウト毎にI/O手段をある程度まとめた状態で設ける。

I/O手段をある程度まとめた結果、図13に示すように、装置内をI/O識別制御手段10a、10b、10cがシリーズに繋がるような構成、或いは図14に示すようにI/O識別制御手段10a、10b、10cがスター状に繋がる構成の場合、またI/O数が少ない場合は、一つのI/O識別制御手段で間に合う場合もある。このように画像形成装置によってI/O識別制御手段の構成ならびに接続形態が異なるので、線路長及びI/O識別制御手段の接続数の違いによる信号線の容量ばらつきで、制御信号受信端(I/O識別制御手段側)での制御信号劣化が生じる。

そこで、信号劣化の影響を低減するために、構成配置に適した制御信号周波数に予め変更すると共に、周波数設定用レジスタの値を装置の構成ならびに接続形態によって固定する。

上記第1及び第2の実施の形態では、コントローラ30がダイナミック(I/O識別制御を実行するたび)に周波数設定レジスタ33の値を変更するのに対して、第3の形態では、周波数設定レジスタ33の値を変更することなく識別制御を行うようにした(装置起動時に設定、もしくはI/O識別制御のたびに同じ値を設定)。

このように構成すれば、画像形成装置の構成/規模に適したI/O制御を行うことができる。

【0020】

[第4の実施の形態]

本実施形態のI/O識別制御手段10には、制御対象としてADCが接続可能である。ADCは適正な変換をするために必要な転送パルス周波数が定められている。現状の装置構成におけるADCの読み出しが正しく行える最高周波数以下の制御信号から生成される転送パルスで駆動できるADCを選択使用する。使用ADCの適正転送パルス周波数が、初期設定で定められた周波数よりも低い場合は、初期値よりも周波数の低い基準CLKを用いて制御信号周波数を変化させて(落として)生成するようにする。

この場合、識別信号のデータ有効期間(P3~P4)のパルスのみADCに適した周波数に変化させる。ADCのデータ転送パルス生成は前述したように識別信号を用いるので、ADCに見合った識別信号の周波数に変化させる。

例えば、ADC1の転送パルス周波数f1、ADC2の転送パルス周波数f2とした(f1>f2)場合、ADC1を識別制御するときは、CLK1を用いて、ADC2を識別制御するときはCLK2を用いて識別信号におけるデータ有効期間内(P3~P4)のパルスを生成する。

I/O識別パルスは、パルス数が認識できれば識別可能であるが、ADCの転送パルスには50%デューティのパルスが要求される。制御信号パルスデューティが略50%となる周波数をデータ期間のみ設定する。

このように構成すれば、I/O手段を確実に識別し、I/O識別制御手段10に接続されたI/O手段に適した周波数で制御し、適正なデータを得ることができる。

【図面の簡単な説明】

【0021】

【図1】本実施形態の画像形成装置の基本的なエンジン周りのシステム構成の一例を示す図である。

【図2】本実施形態の画像形成装置の主要な構成を示した図である。

【図3】I/O識別制御手段の制御信号のタイミングの一例を模式的に示した図である。

【図4】I/O識別制御手段における識別の一例を示した図である。

【図5】I/O識別制御手段の機能ブロックを示した図である。

【図6】本実施形態のI/O識別制御手段に備えられているデータ共有制御の機能図である。

10

20

30

40

50

【図 7】 I / O 識別制御手段の制御信号を生成するコントローラの構成を示した図である。

【図 8】 レジスタの値と基準クロックとの関係を示した図である。

【図 9】 本実施形態の I / O 識別制御手段の制御信号のタイミングの一例を模式的に示した図であり、(a)はCLK 1、(b)はCLK 0、(c)はCLK 3を用いた例が示されている。

【図 10】 ADC (パラレル型) データ読み取り時の制御信号タイミングの一例を示した図である。

【図 11】 駆動手段の設定判別を行う際に用いる制御信号の一例を示した図である。

【図 12】 帰還信号を含む制御信号の一例を示した図である。

【図 13】 本実施形態の画像形成装置の配置レイアウトの一例を示した図である。

【図 14】 本実施形態の画像形成装置の配置レイアウトの一例を示した図である。

【符号の説明】

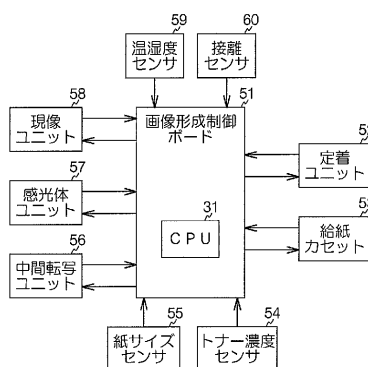
【0022】

10… I / O 識別制御手段、11…コントローラ、12…判定手段、13…カウンタ、14…デコーダ、21…多重化制御回路、22…ADC、30…コントローラ、31…CPU、32… I / O 識別制御信号生成部、33…レジスタ、51…画像形成手段(制御ボード)、52…定着ユニット、53…給紙カセット、54…トナー濃度センサ、55…紙サイズセンサ、56…中間転写ユニット、57…感光体ユニット、58…現像ユニット、59…温湿度センサ、60…接離センサ

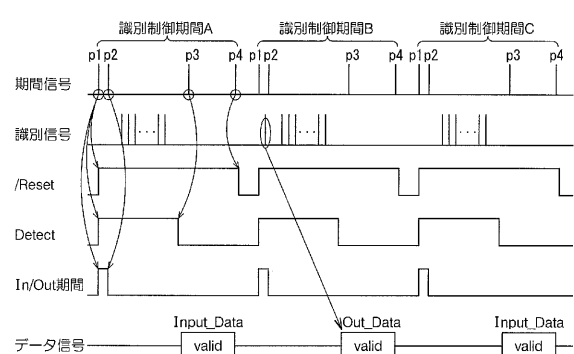
10

20

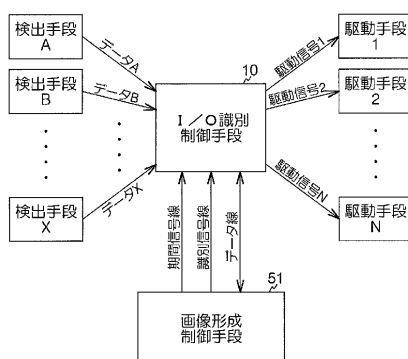
【図 1】



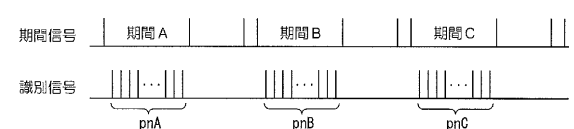
【図 3】



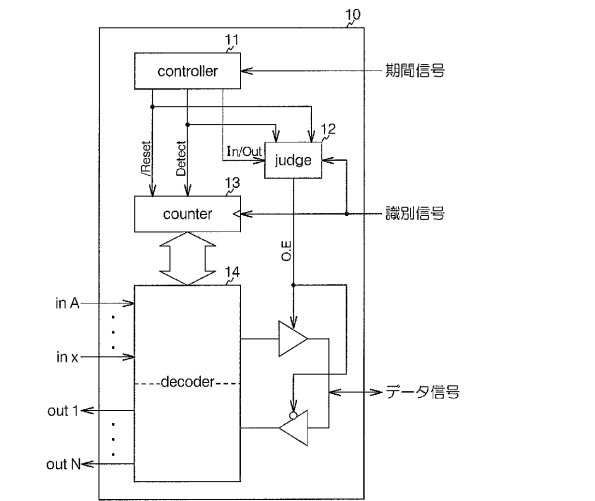
【図 2】



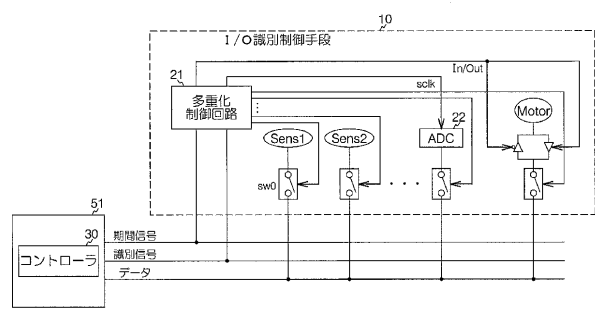
【図 4】



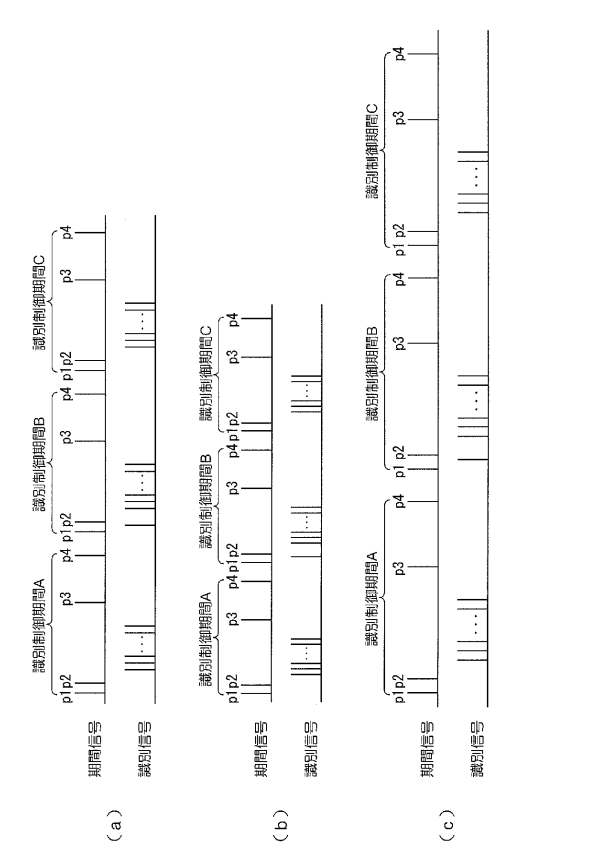
【図 5】



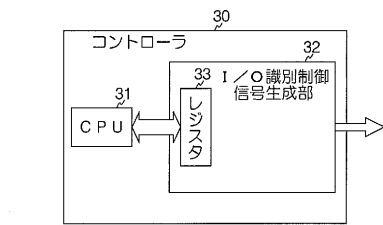
【図 6】



【図 9】



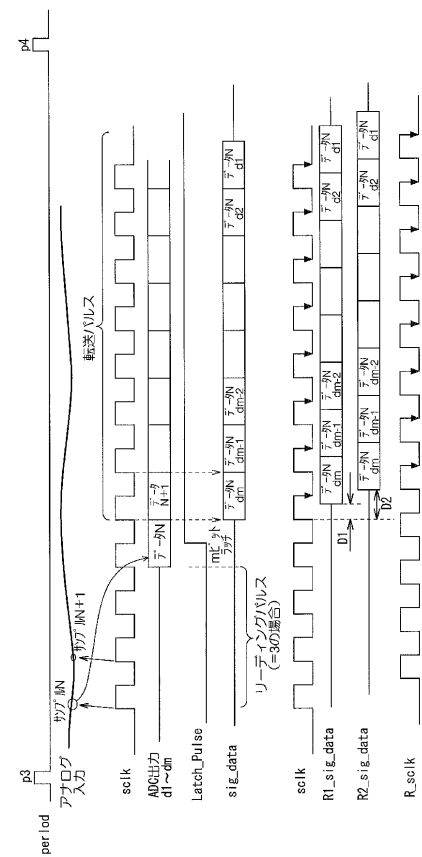
【図 7】



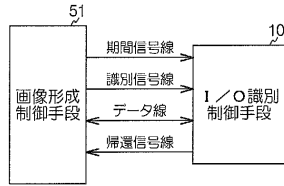
【図 8】

レジスタ		基準CLK
bit2	bit1	
0	0	CLK0
0	1	CLK1
1	0	CLK2
1	1	CLK3

【図 10】



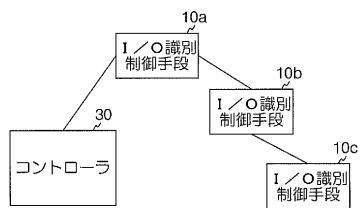
【図 1 1】



【図 1 2】



【図 1 3】



【図 1 4】

