(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 695 33 041 T2** 2004.09.16

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 792 463 B1**
(21) Deutsches Aktenzeichen: **695 33 041.1**
(86) PCT-Aktenzeichen: **PCT/US95/14885**
(96) Europäisches Aktenzeichen: **95 940 718.0**
(87) PCT-Veröffentlichungs-Nr.: **WO 96/015459**
(86) PCT-Anmeldetag: **15.11.1995**
(87) Veröffentlichungstag der PCT-Anmeldung: **23.05.1996**
(97) Erstveröffentlichung durch das EPA: **03.09.1997**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **12.05.2004**
(47) Veröffentlichungstag im Patentblatt: **16.09.2004**

(51) Int Cl.[7]: **G01R 1/073**
B32B 15/08, H01L 21/66, H01L 23/48, H01L 23/49

(30) Unionspriorität:

340144	**15.11.1994**	**US**
PCT/US94/13373	**16.11.1994**	**WO**
452255	**26.05.1995**	**US**
457479	**01.06.1995**	**US**
526246	**21.09.1995**	**US**
533584	**18.10.1995**	**US**
554902	**09.11.1995**	**US**
558332	**15.11.1995**	**US**

(73) Patentinhaber:
Formfactor, Inc., Livermore, Calif., US

(74) Vertreter:
Kahler, Käck & Mollekopf, 86899 Landsberg

(84) Benannte Vertragsstaaten:
CH, DE, FR, GB, IT, LI

(72) Erfinder:
KHANDROS, Y., Igor, Orinda, US; MATHIEU, L., Gaetan, Livermore, US; ELDRIDGE, N., Benjamin, Danville, US; GRUBE, W., Gary, Pleasanton, US

(54) Bezeichnung: **MONTAGE VON FEDERELEMENTEN AUF HALBLEITERBAUTEILEN**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

TECHNISCHES GEBIET DER ERFINDUNG

[0001] Die Erfindung betrifft die Herstellung von vorübergehenden Druckverbindungen zwischen elektronischen Bauteilen und insbesondere Verfahren zum "Prüfen" von (Durchführen von Test- und Voralterungsprozeduren an) Halbleiterbauelementen vor ihrer Verkappung, vorzugsweise bevor die einzelnen Halbleiterbauelemente von einem Halbleiterwafer vereinzelt (getrennt) werden.

RÜCKVERWEISUNG AUF VERWANDTE ANMELDUNGEN

[0002] Diese Patentanmeldung ist eine Teilfortführung der im gemeinsamen Besitz stehenden, gleichzeitig anhängigen US-Patentanmeldung Nr. 08/452 255 (nachstehend "HAUPTAKTE"), eingereicht am 26.05.95 (Status: anhängig), welche eine Teilfortführung der im gemeinsamen Besitz stehenden, gleichzeitig anhängigen US-Patentanmeldung Nr. 08/340 144, eingereicht am 15.11.94 (Status: anhängig) und ihres Gegenstücks, der PCT-Patentanmeldung Nummer PCT/US94/13373, eingereicht am 16.11.94 (veröffentlicht am 26. Mai 95 als WO 95/14314), ist, die beide Teilfortführungen der im gemeinsamen Besitz stehenden, gleichzeitig anhängigen US-Patentanmeldung Nr. 08/152 812, eingereicht am 16.11.93 (Status: anhängig/zugelassen), sind.

[0003] Diese Patentanmeldung ist auch eine Teilfortführung der im gemeinsamen Besitz stehenden, gleichzeitig anhängigen US-Patentanmeldung Nr. 08/526 246, eingereicht am 21.9.95 (Status: anhängig); und der im gemeinsamen Besitz stehenden, gleichzeitig anhängigen US-Patentanmeldung Nr. 08/533 584, eingereicht am 18.10.95 (Status: anhängig), und der im gemeinsamen Besitz stehenden, gleichzeitig anhängigen US-Patentanmeldung Nr. (Verzeichnis 94-553-US), eingereicht am 9.11.95.

HINTERGRUND DER ERFINDUNG

[0004] Einzelne Halbleiter- (integrierte Schaltungs-) Bauelemente (Chips) werden typischerweise durch Erzeugen von mehreren identischen Bauelementen auf einem Halbleiterwafer unter Verwendung von bekannten Verfahren der Photolithographie, Abscheidung und dergleichen hergestellt. Im Allgemeinen sollen diese Prozesse vor dem Vereinzeln (Trennen) der einzelnen Chips vom Halbleiterwafer eine Vielzahl von voll funktionstüchtigen integrierten Schaltungsbauelementen erzeugen. In der Praxis können jedoch bestimmte physikalischen Defekte im Wafer selbst und bestimmte Fehler bei der Verarbeitung des Wafers unvermeidlich dazu führen, dass einige der Chips "gut" (voll funktionstüchtig) sind und einige der Chips "schlecht" (nicht-funktionstüchtig) sind. Es ist im Allgemeinen erwünscht, identifizieren zu können, welche der Vielzahl von Chips auf einem Wafer gute Chips sind, bevor sie verkappt werden und vorzugsweise bevor sie vom Wafer vereinzelt werden. Dazu kann ein Wafer-"Prüfgerät" oder eine Wafer-"Prüfsonde" vorteilhafterweise verwendet werden, um eine Vielzahl von diskreten Druckverbindungen mit einer gleichen Vielzahl von diskreten Verbindungskontaktstellen (Bondkontaktstellen) an den Chips herzustellen und Signale (einschließlich Leistung) zu den Chips zu liefern. In dieser Weise können die Halbleiterchips vor der Vereinzelung der Chips vom Wafer geprüft (getestet und vorgealtert) werden. Eine herkömmliche Komponente eines Waferprüfgeräts ist eine "Nadelkarte", mit der eine Vielzahl von Sondenelementen verbunden sind – wobei Spitzen der Sondenelemente die Druckverbindungen mit den jeweiligen Bondkontaktstellen der Halbleiterchips bewirken.

[0005] Bestimmte Schwierigkeiten wohnen einem beliebigen Verfahren zur Sondenprüfung von Halbleiterchips inne. Moderne integrierte Schaltungen umfassen beispielsweise viele Tausende von Transistorelementen, die viele Hunderte von Bondkontaktstellen erfordern, die in unmittelbarer Nähe zueinander angeordnet sind (z. B. 5 mils von Zentrum zu Zentrum). Überdies muss die Anordnung der Bondkontaktstellen nicht auf einzelne Reihen von Bondkontaktstellen, die nahe den Umfangskanten des Chips angeordnet sind, begrenzt sein (siehe z. B. US-Patent Nr. 5 453 583).

[0006] Um zuverlässige Druckverbindungen zwischen den Sondenelementen und dem Halbleiterchip zu bewirken, muss man verschiedene Parameter berücksichtigen, einschließlich, jedoch nicht begrenzt auf: Ausrichtung, Sondenkraft, Übersteuerung, Kontaktkraft, ausgeglichene Kontaktkraft, Scheuern, Kontaktwiderstand und Planarisierung. Eine allgemeine Erörterung dieser Parameter ist im US-Patent Nr. 4 837 622 mit dem Titel HIGH DENSITY PROBE CARD, zu finden, das eine Epoxyring-Nadelkarte mit hoher Dichte offenbart, die eine einheitliche Leiterplatte mit einer zentralen Öffnung umfasst, die dazu ausgelegt ist, eine vorgeformte Epoxyringmatrix von Sondenelementen aufzunehmen.

[0007] Im Allgemeinen umfassen Nadelkartenanordnungen des Standes der Technik eine Vielzahl von Wolframnadeln, die sich als Ausleger von einer Oberfläche einer Nadelkarte erstrecken.

[0008] Die Wolframnadeln können in einer beliebigen geeigneten Weise an der Nadelkarte montiert sein, wie z. B. durch die Zwischenschaltung eines Epoxyrings, wie vorstehend erörtert. Im Allgemeinen sind die Nadeln in jedem Fall mit Anschlüssen der Nadelkarte durch die Zwischenschaltung eines separaten und unterschiedlichen Drahts, der die Nadeln mit den Anschlüssen der Nadelkarte verbindet, verdrahtet.

[0009] Nadelkarten sind typischerweise als kreisförmige Ringe ausgebildet, wobei sich Hunderte von Sondenelementen (Nadeln) von einem inneren Umfang des Rings erstrecken (und mit Anschlüssen der

Nadelkarte verdrahtet sind). Schaltungsmodule und Leiterbahnen (Leitungen) mit vorzugsweise gleicher Länge sind jedem der Sondenelemente zugeordnet. Diese Ringformanordnung macht es schwierig und in einigen Fällen unmöglich, eine Vielzahl von unvereinzelten Halbleiterchips (mehrere Stellen) auf einem Wafer zu prüfen, insbesondere wenn die Bondkontaktstellen jedes Halbleiterchips anders als in zwei linearen Matrizes entlang zwei entgegengesetzten Kanten des Halbleiterchips angeordnet sind.

[0010] Waferprüfgeräte können alternativ eine Sondenmembran mit einem zentralen Kontakthöckerbereich verwenden, wie im US-Patent Nr. 5 422 574 mit dem Titel LARGE SCALE PROTRUSION MEMBRANE FOR SEMICONDUCTOR DEVICES UNTER TEST WITH VERY HIGH PIN COUNTS, erörtert ist. Wie in diesem Patent angegeben, "umfasst ein Testsystem typischerweise eine Teststeuereinheit zum Ausführen und Steuern einer Reihe von Testprogrammen, ein Waferausgabesystem zum mechanischen Handhaben und Positionieren von Wafern zur Vorbereitung auf das Testen und eine Nadelkarte zum Aufrechterhalten eines genauen mechanischen Kontakts mit dem getesteten Bauelement (DUT)" (Spalte 1, Zeilen 41–46).

[0011] Zusätzliche Bezugsquellen, die den Stand der Technik beim Testen von Halbleiterbauelementen angeben, umfassen US-Patent Nrn. 5 442 282 (TESTING AND EXERCISING INDIVIDUAL UNSINGULATED DIES ON A WAFER); 5 382 898 (HIGH DENSITY PROBE CARD FOR TESTING ELECTRICAL CIRCUITS); 5 378 982 TEST PROBE FOR PANEL HAVING AN OVERLYING PROTECTIVE MEMBER ADJACENT PANEL CONTACTS); 5 339 027 (RIGID-FLEX CIRCUITS WITH RAISED FEATURES AS IC TEST PROBES); 5 180 977 (MEMBRANE PROBE CONTACT BUMP COMPLIANCY SYSTEM); 5 066 907 (PROBE SYSTEM FOR DEVICE AND CIRCUIT TESTING); 4 757 256 (HIGH DENSITY PROBE CARD); 4 161 692 (PROBE DEVICE FOR INTEGRATED CIRCUIT WAFERS); und 3 990 689 (ADJUSTABLE HOLDER ASSEMBLY FOR POSITIONING A VACUUM CHUCK).

[0012] Im Algemeinen können Verbindungen zwischen elektronischen Bauteilen in die zwei groben Kategorien von "relativ dauerhaft" und "leicht demontierbar" klassifiziert werden.

[0013] Ein Beispiel einer "relativ dauerhaften" Verbindung ist eine Lötverbindung. Sobald zwei Bauteile aneinander gelötet sind, muss ein Prozess des Loslötens verwendet werden, um die Bauteile zu trennen. Eine Drahtbondverbindung ist ein weiteres Beispiel einer "relativ dauerhaften" Verbindung.

[0014] Ein Beispiel einer "leicht demontierbaren" Verbindung sind starre Anschlussstifte eines elektronischen Bauteils, die von elastischen Sockelelementen eines anderen elektronischen Bauteils aufgenommen werden. Die Sockelelemente üben eine Kontaktkraft (Druck) auf die Anschlussstifte in einem Ausmaß aus, das ausreicht, um eine zuverlässige elektrische Verbindung zwischen diesen sicherzustellen.

[0015] Verbindungselemente, die einen Druckkontakt mit Anschlüssen eines elektronischen Bauteils herstellen sollen, werden hierin als "Federn" oder "Federelemente" bezeichnet. Im Allgemeinen ist eine gewisse minimale Kontaktkraft erwünscht, um einen zuverlässigen Druckkontakt mit elektronischen Bauteilen (z. B. mit Anschlüssen an elektronischen Bauteilen) zu bewirken. Eine Kontakt (Last-) Kraft von ungefähr 15 Gramm (einschließlich nicht größer als 2 Gramm oder weniger und nicht weniger als 150 Gramm oder mehr pro Kontakt) kann beispielsweise erwünscht sein, um sicherzustellen, dass eine zuverlässige elektrische Verbindung mit einem Anschluss eines elektronischen Bauteils hergestellt wird, das mit Filmen auf seiner Oberfläche verunreinigt sein kann und das Korrosions- oder Oxidationsprodukte auf seiner Oberfläche aufweist. Die für jede Feder erforderliche minimale Kontaktkraft verlangt entweder, dass die Dehngrenze des Federmaterials oder dass die Größe des Federelements erhöht wird. Als allgemeiner Vorschlag gilt, je höher die Dehngrenze eines Materials ist, desto schwieriger ist mit diesem zu arbeiten (z. B. Stanzen, Biegen usw.). Und der Wunsch, die Federn kleiner zu machen, schließt es im Wesentlichen aus, sie im Querschnitt größer zu machen.

[0016] Sondenelemente sind eine Klasse von Federelementen von spezieller Relevanz für die vorliegende Erfindung. Sondenelemente des Standes der Technik werden üblicherweise aus Titan, einem relativ harten Material (mit hoher Dehngrenze) hergestellt. Wenn es erwünscht ist, solche relativ harten Materialien an Anschlüssen eines elektronischen Bauteils zu montieren, sind relativ "feindliche" (z. B. Hochtemperatur-) Prozesse wie z. B. Hartlöten erforderlich. Solche "feindlichen" Prozesse sind im Allgemeinen im Zusammenhang mit bestimmten relativ "zerbrechlichen" elektronischen Bauteilen wie z. B. Halbleiterbauelementen nicht erwünscht (und häufig nicht brauchbar). Im Gegensatz dazu ist Drahtbonden ein Beispiel von relativ "freundlichen" Prozessen, welcher viel weniger potentiell die zerbrechlichen elektronischen Bauteile beschädigt als Hartlöten. Weichlöten ist ein weiteres Beispiel eines relativ "freundlichen" Prozesses. Sowohl Lötmittel als auch Gold sind jedoch relativ weiche Materialien (mit niedriger Dehngrenze), die als Federelemente nicht gut funktionieren.

[0017] Ein subtiles Problem, das mit Verbindungselementen, einschließlich Federkontakten, verbunden ist, besteht darin, dass die Anschlüsse eines elektronischen Bauteils häufig nicht perfekt koplanar sind. Verbindungselemente, denen ein gewisser Mechanismus fehlt, der in diese integriert ist, um diesen "Toleranzen" Rechnung zu tragen (grobe Nicht-Planaritäten), werden stark gepresst, um einen Kontakt mit konsistentem Kontaktdruck mit den Anschlüssen des elektronischen Bauteils herzustellen.

[0018] Die folgenden US-Patente werden als von allgemeinem Interesse in Anbetracht der Herstellung von Verbindungen, insbesondere Druckverbindungen, mit elektronischen Bauteilen angeführt: US-Patent Nrn. 5 386 344 (FLEX CIRCUIT CARD ELASTOMERIC CABLE CONNECTOR ASSEMBLY); 5 336 380 (SPRING BIASED TAPERED CONTACT ELEMENTS FOR ELECTRICAL CONNECTORS AND INTEGRATED CIRCUIT PACKAGES); 5 317 479 (PLATED COMPLIANT LEAD); 5 086 337 (CONNECTING STRUCTURE OF ELECTRONIC PART AND ELECTRONIC DEVICE USING THE STRUCTURE); 5 067 007 (SEMICONDUCTOR DEVICE HAVING LEADS FOR MOUNTING TO A SURFACE OF A PRINTED CIRCUIT BOARD); 4 989 069 (SEMICONDUCTOR PACKAGE HAVING LEADS THAT BREAK-AWAY FROM SUPPORTS); 4 893 172 (CONNECTING STRUCTURE FOR ELECTRONIC PART AND METHOD OF MANUFACTURING THE SAME); 4 793 814 (ELECTRICAL CIRCUIT BOARD INTERCONNECT); 4 777 564 (LEADFORM FOR USE WITH SURFACE MOUNTED COMPONENTS); 4 764 848 (SURFACE MOUNTED ARRAY STRAIN RELIEF DEVICE); 4 667 219 (SEMICONDUCTOR CHIP INTERFACE); 4 642 889 (COMPLIANT INTERCONNECTION AND METHOD THEREFOR); 4 330 165 (PRESS-CONTACT TYPE INTERCONNECTORS); 4 295 700 (INTERCONNECTORS); 4 067 104 (METHOD OF FABRICATING AN ARRAY OF FLEXIBLE METALLIC INTERCONNECTS FOR COUPLING MICROELECTRONICS COMPONENTS); 3 795 037 (ELECTRICAL CONNECTOR DEVICES); 3 616 532 (MULTILAYER PRINTED CIRCUIT ELECTRICAL INTERCONNECTION DEVICE); und 3 509 270 (INTERCONNECTION FOR PRINTED CIRCUITS AND METHOD OF MAKING SAME).

[0019] In den gesamten vorstehend beschriebenen Sondenprüfverfahren wird im Allgemeinen eine Nadelkarte oder dergleichen mit einer Vielzahl von elastischen Kontaktstrukturen, die sich von oder auf einer Oberfläche derselben erstrecken, gegen einen Halbleiterwafer gedrückt, um Druckkontakte mit einer entsprechenden Vielzahl von Anschlüssen (Bondkontaktstellen) auf einem individuellen Halbleiterchip herzustellen. In einigen Fällen kann ein Druckkontakt mit einer begrenzten Anzahl (z. B. vier) von unvereinzelten Chips, die Ende an Ende angeordnet sind, in Abhängigkeit von der Anordnung der Bondkontaktstellen auf den Halbleiterchips (z. B. eine lineare Matrix von Bondkontaktstellen an jeder der zwei Seitenkanten der Chips) hergestellt werden. (Die Chips von Ende zu Ende können als ein langer Chip mit zwei Reihen von Bondkontaktstellen behandelt werden.)

[0020] Eine begrenzte Anzahl von Verfahren werden im Stand der Technik zum Vorsehen von Halbleiterchipanordnungen mit Anschlüssen, die von der Oberfläche des Halbleiterchips (Chips) weg vorgespannt sind, vorgeschlagen. US-Patent Nr. 5 414 298 mit dem Titel SEMICONDUCTOR CHIP ASSEMBLIES AND COMPONENTS WITH PRESSURE CONTACT offenbart, dass eine solche Anordnung "äußerst kompakt sein kann und eine Fläche belegen kann, die nur geringfügig größer ist als die Fläche des Chips selbst".

[0021] Man könnte in Versuchung geraten, zu vermuten, dass es ein einfacher intuitiver Schritt ist, solche Verfahren auf die Waferebene zu erweitern. Im Gegenteil ist es überhaupt nicht ersichtlich, wie solche "Anordnungen", die größer sind als der Chip, auf der Waferebene untergebracht werden könnten, ohne zu erfordern, dass eine erheblich erweiterte Schnitt- (Ritz-) Fläche vorhanden ist, die zwischen jedem benachbarten Chip angeordnet ist. Außerdem ist es überhaupt nicht ersichtlich, wie solche "Anordnungen" auf einer Vielzahl von unvereinzelten Chips hergestellt werden würden. Solche Anordnungen sind überdies im Allgemeinen auf die "Überführung" von peripheren Matrizes (d. h. eine periphere (Kanten-) Anordnung von Bondkontaktstellen auf einem Halbleiterchip) in Flächenmatrizes (z. B. Zeilen und Spalten) von Anschlüssen eingeschränkt und erfordern eine gute Menge von wertvoller "Nutzfläche", um die Überführung zu bewirken. Das Leiten der Verbindungen ist eine ernste Begrenzung und die Verbindungen "führen" typischerweise "zusammen". Die Verwendung von nicht-metallischen Materialien (d. h. Materialien, die nicht in der Lage sind, hohe Temperaturen auszuhalten) ist eine weitere Sorge.

[0022] Eine weitere ernste Sorge bei einem Verfahren, wie es z. B. im vorstehend erwähnten US-Patent Nr. 5 414 298 beschrieben ist, besteht darin, dass die Fläche des Chips bedeckt ist. Dies ist im Allgemeinen unerwünscht und ist im Zusammenhang mit Galliumarsenid- (GaAs) Halbleiterbauelementen besonders unerwünscht.

[0023] Ferner offenbart DE 31 29 568 A1 ein Verfahren zum Montieren von elastischen Kontaktstrukturen an einem Halbleiterchip, welches die folgenden Schritte beinhaltet: Vorsehen einer strukturierten Isolationsschicht über einer strukturierten Metallschicht auf einer Oberfläche des Halbleiterchips; Vorsehen einer leitenden Beschichtung auf der strukturierten Metallschicht in Flächen, die von der Isolationsschicht frei sind; und Befestigen eines Drahts an der leitenden Beschichtung in den von der Lötmaskenschicht freien Flächen, so dass sich jeder gebondete Draht von der Oberfläche erstreckt. Der Draht stellt ein elastisches spannungsabsorbierendes Verbindungselement dar.

KURZBESCHREIBUNG (ZUSAMMENFASSUNG) DER ERFINDUNG

[0024] Es ist eine Aufgabe der vorliegenden Erfindung, ein Verfahren zum Testen (Prüfen und/oder Voraltern) von Halbleiterchips, bevor sie von einem Halbleiterwafer vereinzelt (getrennt) werden, bereitzustellen.

[0025] Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein Verfahren zur Sondenprüfung von

Halbleiterchips, bevor sie von einem Halbleiterwafer vereinzelt (getrennt) werden, bereitzustellen, ohne durch die Anordnung von Chips oder die Anordnung von Bondkontaktstellen auf den Chips eingeschränkt zu sein.

[0026] Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein Verfahren zur Sondenprüfung von Halbleiterchips bereitzustellen, bevor sie von einem Halbleiterwafer vereinzelt (getrennt) werden, wobei die erforderliche Elastizität und/oder Nachgiebigkeit auf den Halbleiterchips vorliegt, anstatt zu erfordern, dass die Nadelkarten mit elastischen Kontaktstrukturen, die sich von diesen erstrecken, versehen werden.

[0027] Es ist eine weitere Aufgabe der Erfindung, elastische Kontaktstrukturen direkt an Halbleiterbauelementen zu montieren, wodurch das Prüfen (Testen und Voraltern) der Bauelemente über die elastischen Kontaktstrukturen ermöglicht wird und dieselben elastischen Kontaktstrukturen für die Endverkappung der Halbleiterbauelemente verwendet werden.

[0028] Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein Verfahren zum zufriedenstellenden Voraltern von Halbleiterbauelementen in einigen Minuten (im Gegensatz zu einigen Stunden) bereitzustellen.

[0029] Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein verbessertes Federelement (elastische Kontaktstruktur) bereitzustellen, das direkt an einem Anschluss eines elektronischen Bauteils montiert werden kann.

[0030] Es ist eine weitere Aufgabe der Erfindung, Verbindungselemente bereitzustellen, die sich zur Herstellung eines Druckkontakts mit elektronischen Bauteilen eignen.

[0031] Gemäß der Erfindung werden Federkontaktelemente (zusammengesetzte Verbindungselemente) direkt an Halbleiterchips montiert. Vorzugsweise werden die Federkontaktelemente an den Halbleiterchips montiert, bevor die Halbleiterchips von einem Halbleiterwafer vereinzelt (getrennt) werden. In dieser Weise können eine Vielzahl von Druckkontakten mit einem oder mehreren unvereinzelten Halbleiterchips (Bauelementen) unter Verwendung einer "einfachen" Testbaugruppe zum Einschalten der Halbleiterbauelemente und dergleichen hergestellt werden.

[0032] Wie hierin verwendet, ist eine "einfache" Testbaugruppe ein Substrat mit einer Vielzahl von Anschlüssen oder Elektroden im Gegensatz zu einer herkömmlichen "Nadelkarte", die ein Substrat mit einer Vielzahl von Sondenelementen ist, die sich von einer Oberfläche desselben erstrecken. Eine einfache Testbaugruppe ist weniger teuer und wird leichter konfiguriert als eine herkömmliche Nadelkarte. Überdies werden gewisse physikalische Einschränkungen, die herkömmlichen Nadelkarten innewohnen, nicht angetroffen, wenn eine einfache Testbaugruppe verwendet wird, um die gewünschten Druckkontakte mit Halbleiterbauelementen herzustellen.

[0033] In dieser Weise können eine Vielzahl von unvereinzelten Halbleiterchips geprüft (getestet und/oder vorgealtert) werden, bevor die Halbleiterchips vom Wafer vereinzelt (getrennt) werden.

[0034] Gemäß einem Aspekt der Erfindung können dieselben Federkontaktelemente, die an den Halbleiterchips montiert sind und die zum Prüfen der Halbleiterchips benutzt werden, verwendet werden, um dauerhafte Verbindungen mit den Halbleiterchips herzustellen, nachdem sie vom Wafer vereinzelt wurden.

[0035] Gemäß einem Aspekt der Erfindung werden die elastischen Kontaktstrukturen vorzugsweise als "zusammengesetzte Verbindungselemente" ausgebildet, die direkt an den Anschlüssen des Halbleiterbauelements hergestellt werden. Das "zusammengesetzte" (mehrlagige) Verbindungselement wird durch Montieren eines langgestreckten Elements ("Kerns") an einem elektronischen Bauteil, Formen des Kerns derart, dass er eine Federform aufweist, und Überziehen des Kerns, um die physikalischen (z. B. Feder-) Eigenschaften des resultierenden zusammengesetzten Verbindungselements zu verbessern und/oder das resultierende zusammengesetzte Verbindungselement sicher am elektronischen Bauteil zu verankern, hergestellt. Die elastischen Kontaktstrukturen der Zwischenschaltkomponente können auch als zusammengesetzte Verbindungselemente ausgebildet werden.

[0036] Die Verwendung des Begriffs "zusammengesetzt" in der ganzen hierin dargelegten Beschreibung ist mit einer "allgemeinen" Bedeutung des Begriffs konsistent (z. B. aus zwei oder mehr Elementen ausgebildet) und soll nicht mit irgendeiner Verwendung des Begriffs "zusammengesetzt" auf anderen Arbeitsgebieten verwechselt werden, wie er auf Materialien wie z. B. Glas, Kohlenstoff oder andere Fasern, die in einer Harzmatrix oder dergleichen getragen werden, angewendet werden kann.

[0037] Wie hierin verwendet, bezieht sich der Begriff "Federform" auf theoretisch jegliche Form eines langgestreckten Elements, das eine elastische (Rückstell-) Bewegung eines Endes (Spitze) des langgestreckten Elements bezüglich einer auf die Spitze aufgebrachten Kraft aufweist. Dies umfasst langgestreckte Elemente, die so geformt sind, dass sie eine oder mehrere Biegungen aufweisen, sowie im Wesentlichen gerade langgestreckte Elemente.

[0038] Wie hierin verwendet, beziehen sich die Begriffe "Kontaktfläche", "Anschluss", "Kontaktstelle" und dergleichen auf irgendeine leitende Fläche auf irgendeinem elektronischen Bauteil, an dem ein Verbindungselement montiert ist oder mit dem es einen Kontakt herstellt.

[0039] Alternativ wird der Kern vor dem Montieren an einem elektronischen Bauteil geformt.

[0040] Alternativ wird der Kern an einem Opfersubstrat montiert oder ist ein Teil von diesem, welches kein elektronisches Bauteil ist. Das Opfersubstrat wird nach dem Formen und entweder vor oder nach dem Überziehen entfernt. Gemäß einem Aspekt der

Erfindung können Spitzen mit verschiedenen Topographien an den Kontaktenden der Verbindungselemente angeordnet werden. (Siehe auch **Fig.** 11A–11F der HAUPTAKTE.)

[0041] In einem Ausführungsbeispiel der Erfindung ist der Kern ein "weiches" Material mit einer relativ niedrigen Dehngrenze und ist mit einem "harten" Material mit einer relativ hohen Dehngrenze überzogen. Ein weiches Material wie z. B. ein Golddraht wird (z. B. durch Drahtbonden) beispielsweise an einer Bondkontaktstelle eines Halbleiterbauelements angebracht und wird mit einem harten Material wie z. B. Nickel und seinen Legierungen überzogen (z. B. durch elektrochemisches Plattieren).

[0042] In Anbetracht des Überziehens des Kerns werden ein- und mehrlagige Überzüge, "raue" Überzüge mit Mikrovorsprüngen (siehe auch **Fig.** 5C und 5D der HAUPTAKTE) und Überzüge, die sich auf der gesamten Länge nur eines Teils der Länge des Kerns erstrecken, beschrieben. Im letzteren Fall kann die Spitze des Kerns geeigneterweise freigelegt werden, um einen Kontakt mit einem elektronischen Bauteil herzustellen (siehe auch **Fig.** 5B der HAUPTAKTE).

[0043] In der gesamten hierin dargelegten Beschreibung wird im Allgemeinen der Begriff "Plattieren" als beispielhaft für eine Anzahl von Verfahren zum Überziehen des Drahts verwendet. Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass der Kern mit einem beliebigen geeigneten Verfahren überzogen werden kann, einschließlich, jedoch nicht begrenzt auf: verschiedene Prozesse, die die Abscheidung von Materialien aus wässerigen Lösungen beinhalten; elektrolytisches Plattieren; stromloses Plattieren; chemische Gasphasenabscheidung (CVD); physikalische Gasphasenabscheidung (PVD); Prozesse, die die Abscheidung von Materialien durch induzierten Zerfall von flüssigen oder festen Präkursoren bewirken; und dergleichen, wobei alle diese Verfahren zum Abscheiden von Materialien im Allgemeinen gut bekannt sind.

[0044] Zum Überziehen des Kerns mit einem Metallmaterial wie z. B. Nickel sind im Allgemeinen elektrochemische Prozesse bevorzugt, insbesondere stromloses Plattieren.

[0045] In einem weiteren Ausführungsbeispiel der Erfindung ist der Kern ein langgestrecktes Element aus einem "harten" Material, das sich von Natur aus zum Funktionieren als Federelement eignet, und ist an einem Ende an einem Anschluss eines elektronischen Bauteils montiert. Der Kern und mindestens ein benachbarter Bereich des Anschlusses ist mit einem Material überzogen, das die Verankerung des Kerns am Anschluss verbessert. In dieser Weise ist es nicht erforderlich, dass der Kern vor dem Überziehen gut am Anschluss montiert wird, und Prozesse, die weniger potentiell das elektronische Bauteil beschädigen, können verwendet werden, um den Kern für das anschließende Überziehen an die Stelle zu "heften". Diese "freundlichen" Prozesse umfassen Weichlöten, Kleben und Bohren eines Endes des harten Kerns in einen weichen Teil des Anschlusses.

[0046] Vorzugsweise liegt der Kern in Form eines Drahts vor. Alternativ ist der Kern eine flache Kontaktnase (leitendes Metallband).

[0047] Repräsentative Materialien sowohl für den Kern als auch für die Überzüge werden offenbart.

[0048] Nachstehend werden im großen und ganzen Verfahren, die das Beginnen mit einem relativ weichen (niedrige Dehngrenze) Kern, welcher im Allgemeinen eine sehr kleine Abmessung (z. B. 3,0 mil oder weniger) aufweist, beinhalten, beschrieben. Weiche Materialien wie z. B. Gold, die sich leicht an Halbleiterbauelementen anbringen lassen, fehlt es im Allgemeinen an ausreichender Elastizität, um als Federn zu funktionieren. (Solche weichen Metallmaterialien weisen vielmehr hauptsächlich eine plastische als elastische Verformung auf.) Andere weiche Materialien, die leicht an Halbleiterbauelementen angebracht werden können und geeignete Elastizität besitzen, sind häufig elektrisch nicht-leitend, wie im Fall der meisten Elastomermaterialien. In jedem Fall können die gewünschten strukturellen und elektrischen Eigenschaften dem resultierenden zusammengesetzten Verbindungselement durch den über dem Kern aufgebrachten Überzug verliehen werden. Das resultierende zusammengesetzte Verbindungselement kann sehr klein gemacht werden und kann dennoch geeignete Kontaktkräfte aufweisen. Überdies kann eine Vielzahl von solchen zusammengesetzten Verbindungselementen in einem feinen Rastermaß (z. B. 10 mils) angeordnet werden, selbst wenn sie eine Länge (z. B. 100 mils) aufweisen, die viel größer ist als der Abstand zu einem benachbarten zusammengesetzten Verbindungselement (wobei der Abstand zwischen benachbarten Verbindungselementen "Rastermaß" genannt wird).

[0049] Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass zusammengesetzte Verbindungselemente in einem Mikrominiaturmaßstab, beispielsweise als "Mikrofedern" für Verbindungsstecker und Sockel mit Querschnittsabmessungen in der Größenordnung von fünfundzwanzig Mikrometern (μm) oder weniger hergestellt werden können. Diese Fähigkeit, eine zuverlässige Verbindung mit in Mikrometern anstatt mils gemessenen Abmessungen herzustellen, wendet sich genau den sich entwickelnden Bedürfnissen der existierenden Verbindungstechnologie und der zukünftigen Flächenmatrixtechnologie zu.

[0050] Die zusammengesetzten Verbindungselemente der vorliegenden Erfindung weisen überlegene elektrische Eigenschaften auf, einschließlich elektrischer Leitfähigkeit, Lötfähigkeit und niedrigen Kontaktwiderstandes. In vielen Fällen führt eine Auslenkung des Verbindungselements als Reaktion auf aufgebrachte Kontaktkräfte zu einem "Schleif"-Kontakt, der hilft, sicherzustellen, dass ein zuverlässiger Kontakt hergestellt wird.

[0051] Ein zusätzlicher Vorteil der vorliegenden Erfindung besteht darin, dass Verbindungen, die mit den Verbindungselementen der vorliegenden Erfin-

dung hergestellt werden, leicht demontierbar sind. Weichlöten zum Bewirken der Verbindung mit einem Anschluss eines elektronischen Bauteils ist wahlweise, ist jedoch auf einer Systemebene im Allgemeinen nicht bevorzugt.

[0052] Die Erfindung ist in Anspruch 1 definiert. Bevorzugte Ausführungsbeispiele sind in den abhängigen Ansprüchen 2 bis 21 dargelegt.

[0053] Es sollte klar verständlich sein, dass sich das zusammengesetzte Verbindungselement der vorliegenden Erfindung drastisch von Verbindungselementen des Standes der Technik unterscheidet, die beschichtet wurden, um ihre elektrischen Leitfähigkeitseigenschaften zu verbessern oder ihre Beständigkeit gegen Korrosion zu verbessern.

[0054] Der Überzug der vorliegenden Erfindung ist speziell vorgesehen, um die Verankerung des Verbindungselements an einem Anschluss eines elektronischen Bauelements wesentlich zu verbessern und/oder dem resultierenden zusammengesetzten Verbindungselement gewünschte elastische Eigenschaften zu verleihen. Spannungen (Kontaktkräfte) werden auf Teile der Verbindungselemente gerichtet, die speziell zum Absorbieren der Spannungen vorgesehen sind.

[0055] Es sollte auch erkannt werden, dass die vorliegende Erfindung im Wesentlichen ein neues Verfahren zur Herstellung von Federstrukturen bereitstellt. Die wirksame Struktur der resultierenden Feder ist im Allgemeinen vielmehr ein Produkt des Plattierens als des Biegens und Formens. Dies öffnet die Tür für die Verwendung einer breiten Vielfalt von Materialien, um die Federform herzustellen, und einer Vielfalt von "freundlichen" Prozessen zum Befestigen des "Schalgerüsts" des Kerns an elektronischen Bauteilen. Der Überzug funktioniert als "Überstruktur" über dem "Schalgerüst" des Kerns, deren beide Begriffe ihre Ursprünge auf dem Gebiet des Hoch- und Tiefbaus haben.

[0056] Ein deutlicher Vorteil der vorliegenden Erfindung besteht darin, dass Sondenelemente (elastische Kontaktstrukturen) direkt an Anschlüssen eines Halbleiterbauelements ohne Erfordern von zusätzlichen Materialien wie z. B. Hartlöten oder Weichlöten hergestellt werden können.

[0057] Gemäß einem Aspekt der Erfindung können beliebige der elastischen Kontaktstrukturen als mindestens zwei zusammengesetzte Verbindungselemente ausgebildet werden.

[0058] Unter den Vorteilen der vorliegenden Erfindung befinden sich:

(a) die zusammengesetzten Verbindungselemente sind alle metallisch, was ermöglicht, dass eine Voralterung bei erhöhten Temperaturen und folglich in einer kürzeren Zeit durchgeführt wird.

(b) die zusammengesetzten Verbindungselemente sind freistehend und sind im Allgemeinen nicht durch die Bondkontaktstellenanordnung von Halbleiterbauelementen begrenzt.

(c) die zusammengesetzten Verbindungselemente der vorliegenden Erfindung können so gestaltet werden, dass ihre Spitzen in einem größeren Rastermaß (Abstand) liegen als ihre Basen, wodurch der Prozess der Ausbreitung des Rastermaßes vom Halbleiterrastermaß (z. B. 10 mils) zum Verdrahtungssubstrat-Rastermaß (z. B. 100 mils) sofort (z. B. auf der Verbindung der ersten Ebene) begonnen und erleichtert wird.

[0059] Weitere Aufgaben, Merkmale und Vorteile der Erfindung werden angesichts von deren folgenden Beschreibung ersichtlich.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0060] Auf bevorzugte Ausführungsbeispiele der Erfindung wird im einzelnen Bezug genommen, von welchen Beispiele in den zugehörigen Zeichnungen dargestellt sind.

[0061] **Fig.** 1A ist eine Querschnittsansicht eines Längsteils, einschließlich eines Endes, eines Verbindungselements gemäß einem Ausführungsbeispiel der Erfindung.

[0062] **Fig.** 1B ist eine Querschnittsansicht eines Längsteils, einschließlich eines Endes, eines Verbindungselements gemäß einem weiteren Ausführungsbeispiel der Erfindung.

[0063] **Fig.** 1C ist eine Querschnittsansicht eines Längsteils, einschließlich eines Endes, eines Verbindungselements gemäß einem weiteren Ausführungsbeispiel der Erfindung.

[0064] **Fig.** 1D ist eine Querschnittsansicht eines Längsteils, einschließlich eines Endes, eines Verbindungselements gemäß einem weiteren Ausführungsbeispiel der Erfindung.

[0065] **Fig.** 1E ist eine Querschnittsansicht eines Längsteils, einschließlich eines Endes, eines Verbindungselements gemäß einem weiteren Ausführungsbeispiel der Erfindung.

[0066] **Fig.** 2A ist eine Querschnittsansicht eines erfindungsgemäßen Verbindungselements, das an einem Anschluss eines elektronischen Bauteils montiert ist und einen mehrlagigen Mantel aufweist.

[0067] **Fig.** 2B ist eine Querschnittsansicht eines erfindungsgemäßen Verbindungselements mit einem mehrlagigen Mantel, wobei eine Zwischenschicht aus einem dielektrischen Material besteht.

[0068] **Fig.** 2C ist eine perspektivische Ansicht einer Vielzahl von erfindungsgemäßen Verbindungselementen, die an einem elektronischen Bauteil (z. B. eines Nadelkarteneinsatzes) montiert sind.

[0069] **Fig.** 2D ist eine Querschnittsansicht eines beispielhaften ersten Schritts eines Verfahrens zur Herstellung von Verbindungselementen gemäß der Erfindung.

[0070] **Fig.** 2E ist eine Querschnittsansicht eines beispielhaften weiteren Schritts des Verfahrens von **Fig.** 2D zur Herstellung von Verbindungselementen gemäß der Erfindung.

[0071] **Fig.** 2F ist eine Querschnittsansicht eines

beispielhaften weiteren Schritts des Verfahrens von **Fig.** 2E zur Herstellung von Verbindungselementen gemäß der Erfindung.

[0072] **Fig.** 2G ist eine Querschnittsansicht einer beispielhaften Vielzahl von erfindungsgemäßen einzelnen Verbindungselementen, die gemäß dem Verfahren von **Fig.** 2D–2F hergestellt werden.

[0073] **Fig.** 2H ist eine Querschnittsansicht einer beispielhaften Vielzahl von erfindungsgemäßen Verbindungselementen, die gemäß dem Verfahren von **Fig.** 2D–2F hergestellt werden und in einer vorgeschriebenen räumlichen Beziehung zueinander verbunden sind.

[0074] **Fig.** 2I ist eine Querschnittsansicht eines alternativen Ausführungsbeispiels zur Herstellung von erfindungsgemäßen Verbindungselementen, welche ein Ende eines Elements zeigt.

[0075] **Fig.** 3A ist eine Seitenansicht eines Drahts, dessen freies Ende an eine auf ein Substrat aufgebrachte Metallschicht durch eine Öffnung in einer Photoresistschicht gebondet ist, gemäß der vorliegenden Erfindung.

[0076] **Fig.** 3B ist eine Seitenansicht des Substrats von **Fig.** 3A mit dem überzogenen Draht gemäß der vorliegenden Erfindung.

[0077] **Fig.** 3C ist eine Seitenansicht des Substrats von **Fig.** 3B, wobei die Photoresistschicht entfernt ist und die Metallschicht teilweise entfernt ist, gemäß der vorliegenden Erfindung.

[0078] **Fig.** 3D ist eine perspektivische Ansicht eines erfindungsgemäßen Halbleiterbauelements, das gemäß den in **Fig.** 3A–3C dargelegten Verfahren ausgebildet wurde.

[0079] **Fig.** 4A–4E sind Seitenansichten eines Verfahrens zur Montage von elastischen Kontaktstrukturen an einem Halbleiterchip gemäß der vorliegenden Erfindung.

[0080] **Fig.** 4F und 4G sind Seitenansichten eines Verfahrens ähnlich dem mit Bezug auf **Fig.** 4A–4E beschriebenen zum Montieren von elastischen Kontaktstrukturen an Halbleiterchips vor ihrer Vereinzelung von einem Wafer gemäß der vorliegenden Erfindung.

[0081] **Fig.** 5 ist eine perspektivische Teilansicht einer Vielzahl von elastischen Kontaktstrukturen, die an mehreren Chipstellen auf einem Halbleiterwafer montiert sind, gemäß der vorliegenden Erfindung.

[0082] **Fig.** 5A ist eine perspektivische Teilansicht einer Vielzahl von erfindungsgemäßen elastischen Kontaktstrukturen, die an einem Halbleiterchip montiert sind und das effektive Rastermaß des "Außenanschlusses" (Bondkontaktstellenabstand, wie hierin verwendet) erhöhen.

[0083] **Fig.** 6A–6C sind perspektivische Ansichten eines Prozesses zum Ausbilden von elastischen Kontaktstrukturen auf Chips (entweder auf einem Wafer oder von diesem getrennt) gemäß der vorliegenden Erfindung.

[0084] **Fig.** 6D ist eine perspektivische Ansicht eines alternativen (zu **Fig.** 6A–6C) Prozesses zum Ausbilden von elastischen Kontaktstrukturen auf Chips (entweder auf einem Wafer oder von diesem getrennt) gemäß der vorliegenden Erfindung.

[0085] **Fig.** 7A ist eine Querschnittsansicht von unvereinzelten Halbleiterchips mit elastischen Kontaktstrukturen, die direkt an diesen montiert sind, welche einem Testen und/oder einer Voralterung unterzogen werden, gemäß der Erfindung.

[0086] **Fig.** 7B ist eine Querschnittsansicht eines vereinzelten Halbleiterchips von **Fig.** 7A, welcher eine Verbindung mit einem Verdrahtungssubstrat unter Verwendung derselben elastischen Kontaktstrukturen, die direkt an diesem montiert sind, bewirkt, gemäß der Erfindung.

[0087] **Fig.** 7C ist ein Ablaufplan, der einen beispielhaften weg darstellt, dem ein Halbleiterbauelement vom Wafer bis zum Verkappen folgt, gemäß dem Stand der Technik.

[0088] **Fig.** 7D ist ein Ablaufplan, der einen beispielhaften Weg darstellt, dem ein Halbleiterbauelement vom Wafer bis zum Verkappen folgt, gemäß der vorliegenden Erfindung.

[0089] **Fig.** 8A ist eine Querschnittsansicht eines Verfahrens zur Herstellung von Spitzenstrukturen für Sondenelemente gemäß der Erfindung.

[0090] **Fig.** 8B ist eine Querschnittsansicht von weiteren Schritten in dem Verfahren von **Fig.** 8A gemäß der Erfindung.

[0091] **Fig.** 8C ist eine Seitenansicht, teilweise im Querschnitt und teilweise vollständig, von einer Raumtransformatorkomponente gemäß der Erfindung.

[0092] **Fig.** 8D ist eine Seitenansicht, teilweise im Querschnitt und teilweise vollständig, von der Raumtransformatorkomponente von **Fig.** 8C, die mit den Spitzenstrukturen von **Fig.** 8B verbunden ist, gemäß der Erfindung.

[0093] **Fig.** 8E ist eine Seitenansicht, teilweise im Querschnitt und teilweise vollständig, eines weiteren Schritts beim Verbinden der Raumtransformatorkomponente von **Fig.** 8C, die mit den Spitzenstrukturen von **Fig.** 8B verbunden ist, gemäß der Erfindung.

[0094] **Fig.** 8F ist eine Seitenansicht, die einen Teil einer Kontaktstruktur zeigt, die mit einem externen Bauteil in Verbindung steht, gemäß der vorliegenden Erfindung.

[0095] In den hierin dargestellten Seitenansichten werden häufig Teile der Seitenansicht für die Darstellungsklarheit im Querschnitt dargestellt. In vielen der Ansichten ist der Drahtschaft beispielsweise vollständig als fette Linie gezeigt, während der Überzug im echten Querschnitt (häufig ohne Schraffierung) gezeigt ist.

[0096] In den hierin dargestellten Figuren ist die Größe von bestimmten Elementen häufig für die Darstellungsklarheit übertrieben (gegenüber anderen Elementen in der Figur nicht maßstäblich).

AUSFÜHRLICHE BESCHREIBUNG DER ERFINDUNG

[0097] Diese Patentanmeldung ist auf Verfahren zum Testen (einschließlich Prüfen und Durchführen von Voralterung) von Halbleiterbauelementen gerichtet, während sie sich auf einem Halbleiterwafer befinden (d. h. bevor sie vom Wafer vereinzelt werden). Wie aus der Beschreibung, die folgt, ersichtlich ist, beinhalten die Verfahren das Herstellen von elastischen Kontaktstrukturen direkt auf den Halbleiterbauelementen, das Herstellen von Druckverbindungen mit den elastischen Kontaktstrukturen zum Testen der Halbleiterbauelemente und die Verwendung derselben elastischen Kontaktstrukturen zum Verbinden mit dem Halbleiterchip, nachdem er vom Wafer vereinzelt ist.

[0098] Vorzugsweise werden die elastischen Kontaktstrukturen als "zusammengesetzte Verbindungselemente" implementiert, wie sie z. B. in der Offenbarung der vorstehend erwähnten US-Patentanmeldung Nr. 08/452 255, eingereicht am 26.5.95 ("HAUPTAKTE"), beschrieben wurden. Diese Patentanmeldung fasst verschiedene der in der HAUPTAKTE offenbarten Verfahren in den Erörterungen der **Fig.** 1A–1E und 2A–2I zusammen.

[0099] Ein wichtiger Aspekt des bevorzugten Verfahrens zum Ausführen der vorliegenden Erfindung besteht darin, dass ein "zusammengesetztes" Verbindungselement ausgebildet werden kann durch Beginnen mit einem Kern (der an einem Anschluss eines elektronischen Bauteils montiert sein kann), dann Überziehen des Kerns mit einem geeigneten Material zum: (1) Festlegen der mechanischen Eigenschaften des resultierenden zusammengesetzten Verbindungselements; und/oder (2) wenn das Verbindungselement an einem Anschluss eines elektronischen Bauteils montiert ist, zum sicheren Verankern des Verbindungselements am Anschluss. In dieser Weise kann ein elastisches Verbindungselement (Federelement) beginnend mit einem Kern aus einem weichen Material, das sich leicht zu einer federfähigen Form formen lässt und das sich leicht auch an den zerbrechlichsten elektronischen Bauteilen anbringen lässt, hergestellt werden. Angesichts der Verfahren des Standes der Technik zum Ausbilden von Federelementen aus harten Materialien ist es nicht leicht ersichtlich und ist wohl gegenintuitiv, dass weiche Materialien die Basis von Federelementen bilden können. Ein solches "zusammengesetztes" Verbindungselement ist im Allgemeinen die bevorzugte Form einer elastischen Kontaktstruktur zur Verwendung in den Ausführungsbeispielen der vorliegenden Erfindung.

[0100] **Fig.** 1A, 1B, 1C und 1D stellen in einer allgemeinen weise verschiedene Formen für zusammengesetzte Verbindungselemente gemäß der vorliegenden Erfindung dar.

[0101] Nachstehend werden im großen und ganzen zusammengesetzte Verbindungselemente, die Elastizität aufweisen, beschrieben.

[0102] Ferner werden nachstehend im großen und ganzen zusammengesetzte Verbindungselemente, die einen weichen (leicht geformten und zum Befestigen durch freundliche Prozesse an elektronischen Bauteilen zugänglichen) Kern aufweisen, der mit harten (federnden) Materialien überzogen ist, beschrieben. Es liegt jedoch innerhalb des Schutzbereichs der Erfindung, dass der Kern ein hartes Material sein kann – wobei der Überzug hauptsächlich zum sicheren Verankern des Verbindungselements an einem Anschluss eines elektronischen Bauteils dient.

[0103] In **Fig.** 1A umfasst ein elektrisches Verbindungselement **110** einen Kern **112** aus einem "weichen" Material (z. B. einem Material mit einer Dehngrenze von weniger als 40000 psi) und einen Mantel (Überzug) **114** aus einem "harten" Material (z. B. einem Material mit einer Dehngrenze von mehr als 80000 psi). Der Kern **112** ist ein langgestrecktes Element, das als im Wesentlichen gerader Auslegerbalken geformt (gestaltet) ist, und kann ein Draht mit einem Durchmesser von 0,0005–0,0030 Inch (0,001 Inch = 1 mil ≈ 25 Mikrometer (μm)) sein. Der Mantel **114** wird über den bereits geformten Kern **112** durch einen beliebigen geeigneten Prozess aufgebracht, wie z. B. durch einen geeigneten Plattierungsprozess (z. B. durch elektrochemisches Plattieren).

[0104] **Fig.** 1A stellt dar, was vielleicht die einfachste von Federformen für ein Verbindungselement der vorliegenden Erfindung ist – nämlich einen geraden Auslegerbalken, der in einem Winkel zu einer Kraft "F", die an seiner Spitze **110b** aufgebracht wird, orientiert ist. Wenn eine solche Kraft durch einen Anschluss eines elektronischen Bauteils aufgebracht wird, mit dem das Verbindungselement einen Druckkontakt herstellt, führt die Abwärts- (wie gesehen) Auslenkung der Spitze offensichtlich dazu, dass sich die Spitze über den Anschluss in einer "Schleif"-Bewegung bewegt. Ein solcher Schleifkontakt stellt sicher, dass ein zuverlässiger Kontakt zwischen dem Verbindungselement und dem kontaktierten Anschluss des elektronischen Bauteils hergestellt wird.

[0105] Aufgrund seiner "Härte" und durch Steuern seiner Dicke (0,00025–0,00500 Inch) verleiht der Mantel 114 dem gesamten Verbindungselement **110** eine gewünschte Elastizität. In dieser Weise kann eine elastische Verbindung zwischen elektronischen Bauteilen (nicht dargestellt) zwischen den zwei Enden **110a** und **110b** des Verbindungselements **110** bewirkt werden. (In **Fig.** 1A gibt die Bezugsziffer **110a** einen Endteil des Verbindungselements **110** an und das tatsächliche Ende entgegengesetzt zum Ende **110b** ist nicht gezeigt.) Beim Kontaktieren eines Anschlusses eines elektronischen Bauteils würde das Verbindungselement **110** einer Kontaktkraft (Druck) ausgesetzt werden, wie durch den mit "F" bezeichneten Pfeil angegeben.

[0106] Es ist im Allgemeinen bevorzugt, dass die Dicke des Überzugs (ob es sich um einen einlagigen oder mehrlagigen Überzug handelt) dicker ist als der

Durchmesser des überzogenen Drahts. Unter der Voraussetzung, dass die Gesamtdicke der resultierenden Kontaktstruktur die Summe der Dicke des Kerns plus zweimal der Dicke des Überzugs ist, zeigt sich ein Überzug mit derselben Dicke wie der Kern (z. B. 1 mil) insgesamt als mit zweimal der Dicke des Kerns.

[0107] Das Verbindungselement (z. B. **110**) biegt sich als Reaktion auf eine aufgebrachte Kontaktkraft durch, wobei die Durchbiegung (Elastizität) teilweise durch die Gesamtform des Verbindungselements, teilweise durch die dominante (größere) Dehngrenze des Überzugsmaterials (gegen jene des Kerns) und teilweise durch die Dicke des Überzugsmaterials festgelegt ist.

[0108] Wie hierin verwendet, werden die Begriffe "Ausleger" und "Auslegerbalken" verwendet, um anzugeben, dass eine langgestreckte Struktur (z. B. der überzogene Kern **112**) an einem Ende montiert (befestigt) ist und das andere Ende sich frei bewegen kann, typischerweise als Reaktion auf eine Kraft, die im Allgemeinen quer zur Längsachse des langgestreckten Elements wirkt. Keine andere spezifische oder begrenzende Bedeutung soll durch die Verwendung dieser Begriffe vermittelt oder suggeriert werden.

[0109] In **Fig.** 1B umfasst ein elektrisches Verbindungselement **120** ebenso einen weichen Kern **122** (vergleiche **112**) und einen harten Mantel **124** (vergleiche **114**). In diesem Beispiel ist der Kern **122** so geformt, dass er zwei Biegungen aufweist, und kann somit als S-förmig betrachtet werden. Wie im Beispiel von **Fig.** 1A kann in dieser weise eine elastische Verbindung zwischen elektronischen Bauteilen (nicht dargestellt) zwischen den zwei Enden **120a** und **120b** des Verbindungselements **120** bewirkt werden. (In **Fig.** 1B gibt die Bezugsziffer **120a** einen Endteil des Verbindungselements **120** an und das tatsächliche Ende entgegengesetzt zum Ende **120b** ist nicht gezeigt.) Beim Kontaktieren eines Anschlusses eines elektronischen Bauteils würde das Verbindungselement **120** einer Kontaktkraft (Druck) ausgesetzt werden, wie durch den mit "F" bezeichneten Pfeil angegeben.

[0110] In **Fig.** 1C umfasst ein elektrisches Verbindungselement **130** ebenso einen weichen Kern **132** (vergleiche **112**) und einen harten Mantel **134** (vergleiche **114**). In diesem Beispiel ist der Kern **132** so geformt, dass er eine Biegung aufweist, und kann als U-förmig betrachtet werden. Wie im Beispiel von **Fig.** 1A kann in dieser Weise eine elastische Verbindung zwischen elektronischen Bauteilen (nicht dargestellt) zwischen den zwei Enden **130a** und **130b** des Verbindungselements **130** bewirkt werden. (In **Fig.** 1C gibt die Bezugsziffer **130a** einen Endteil des Verbindungselements **130** an und das tatsächliche Ende entgegengesetzt zum Ende **130b** ist nicht gezeigt.) Beim Kontaktieren eines Anschlusses eines elektronischen Bauteils könnte das Verbindungselement **130** einer Kontaktkraft (Druck) ausgesetzt werden, wie durch den mit "F" bezeichneten Pfeil angegeben. Alternativ könnte das Verbindungselement **130** verwendet werden, um einen Kontakt anderswo als an seinem Ende **130b** herzustellen, wie durch den mit "F '" bezeichneten Pfeil angegeben.

[0111] **Fig.** 1D stellt ein weiteres Ausführungsbeispiel eines elastischen Verbindungselements **140** mit einem weichen Kern **142** und einem harten Mantel **144** dar. In diesem Beispiel ist das Verbindungselement **140** im Wesentlichen ein einfacher Ausleger (vergleiche **Fig.** 1A) mit einer gekrümmten Spitze **140b**, die einer Kontaktkraft "F" ausgesetzt ist, die quer zu seiner Längsachse wirkt.

[0112] **Fig.** 1E stellt ein weiteres Ausführungsbeispiel eines elastischen Verbindungselements **150** mit einem weichen Kern **152** und einem harten Mantel **154** dar. In diesem Beispiel ist das Verbindungselement 150 im Allgemeinen "C-förmig", vorzugsweise mit einer geringfügig gekrümmten Spitze **150b** und eignet sich zur Herstellung eines Druckkontakts, wie durch den mit "F" bezeichneten Pfeil angegeben.

[0113] Es sollte selbstverständlich sein, dass der weiche Kern leicht zu einer beliebigen federfähigen Form geformt werden kann – mit anderen Worten, einer Form, die bewirkt, dass sich ein resultierendes Verbindungselement als Reaktion auf eine an seiner Spitze aufgebrachte Kraft elastisch durchbiegt. Der Kern könnte beispielsweise zu einer herkömmlichen Spulenform geformt werden. Eine Spulenform wäre jedoch aufgrund der Gesamtlänge des Verbindungselements und der mit dieser verbundenen Induktivitäten (und dergleichen) und der nachteiligen Wirkung derselben auf eine Schaltung, die mit hohen Frequenzen (Geschwindigkeiten) arbeitet, nicht bevorzugt.

[0114] Das Material des Mantels oder zumindest eine Schicht eines mehrlagigen Mantels (nachstehend beschrieben) weist eine signifikant höhere Dehngrenze auf als das Material des Kerns. Daher überschattet der Mantel den Kern beim Festlegen der mechanischen Eigenschaften (z. B. Elastizität) der resultierenden Verbindungsstruktur. Verhältnisse der Mantel : Kern-Dehngrenzen sind vorzugsweise mindestens 2 : 1, einschließlich mindestens 3 : 1 und mindestens 5 : 1, und können nicht niedriger als 10 : 1 sein. Es ist auch ersichtlich, dass der Mantel oder zumindest eine äußere Schicht eines mehrlagigen Mantels elektrisch leitend sein sollte, hauptsächlich in Fällen, in denen der Mantel das Ende des Kerns bedeckt. (Die Hauptakte beschreibt jedoch Ausführungsbeispiele, bei denen das Ende des Kerns freiliegt, in welchem Fall der Kern leitend sein muss.

[0115] Von einem wissenschaftlichen Gesichtspunkt ist es nur erforderlich, dass der federnde (federförmige) Teil des resultierenden zusammengesetzten Verbindungselements mit dem harten Material überzogen ist. Von diesem Gesichtspunkts ist es im Allgemeinen nicht wesentlich, dass beide der zwei Enden des Kerns überzogen sind. Praktisch ist es jedoch bevorzugt, den gesamten Kern zu überziehen.

Spezielle Gründe für und Vorteile, die aus dem Überziehen eines Endes des Kerns, der an einem elektronischen Bauteil verankert (befestigt) ist, erwachsen, werden nachstehend genauer erörtert.

[0116] Geeignete Materialien für den Kern (**112**, **122**, **132**, **142**) umfassen, sind jedoch nicht begrenzt auf: Gold, Aluminium, Kupfer und ihre Legierungen. Diese Materialien werden typischerweise mit kleinen Mengen anderer Metalle legiert, um gewünschte physikalische Eigenschaften zu erhalten, wie z. B. mit Beryllium, Cadmium, Silizium, Magnesium und dergleichen. Es ist auch möglich, Silber, Palladium, Platin; Metalle oder Legierungen der Platingruppe der Elemente zu verwenden. Lötmittel, das aus Blei, Zinn, Indium, Wismut, Cadmium, Antimon und ihren Legierungen besteht, kann verwendet werden.

[0117] In Anbetracht der Befestigung eines Endes des Kerns (Drahts) an einem Anschluss eines elektronischen Bauteils (nachstehend genauer erörtert) wäre im Allgemeinen ein Draht aus einem beliebigen Material (z. B. Gold), das für Bonden (unter Verwendung von Temperatur, Druck und/oder Ultraschallenergie zum Bewirken des Bondens) zugänglich ist, zur Ausführung der Erfindung geeignet. Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass ein beliebiges Material, das für Überziehen (z. B. Plattieren), zugänglich ist, einschließlich nicht-metallischem Material, für den Kern verwendet werden kann.

[0118] Geeignete Materialien für den Mantel (**114**, **124**, **134**, **144**) umfassen (und, wie nachstehend erörtert wird, für die einzelnen Schichten eines mehrlagigen Mantels), sind jedoch nicht begrenzt auf: Nickel und seine Legierungen; Kupfer, Kobalt, Eisen und ihre Legierungen; Gold (insbesondere hartes Gold) und Silber, die beide ausgezeichnete Stromführungsfähigkeiten und gute Kontaktwiderstandseigenschaften aufweisen; Elemente der Platingruppe; Edelmetalle; Halbedelmetalle und ihre Legierungen, insbesondere Elemente der Platingruppe und ihre Legierungen; Wolfram und Molybdän. In Fällen, in denen eine lötmittelartige Oberflächengüte erwünscht ist, können Zinn, Blei, Wismut, Indium und ihre Legierungen auch verwendet werden.

[0119] Das Verfahren, das zum Aufbringen dieser Beschichtungsmaterialien über die verschiedenen Kernmaterialien, die vorstehend dargelegt sind, ausgewählt wird, variiert natürlich von Anwendung zu Anwendung. Elektroplattieren und stromloses Plattieren sind im Allgemeinen bevorzugte Verfahren. Im Allgemeinen wäre es jedoch gegenintuitiv, über einen Goldkern zu plattieren. Gemäß einem Aspekt der Erfindung ist es, wenn ein Nickelmantel über einen Goldkern plattiert (insbesondere stromlos plattiert) wird, erwünscht, zuerst eine dünne Kupferstartschicht über den Golddrahtschaft aufzubringen, um den Plattierungsbeginn zu erleichtern.

[0120] Ein beispielhaftes Verbindungselement, wie es z. B. in den **Fig.** 1A–1E dargestellt ist, kann einen Kerndurchmesser von ungefähr 0,001 Inch und eine Manteldicke von 0,001 Inch aufweisen – wobei das Verbindungselement somit einen Gesamtdurchmesser von ungefähr 0,003 Inch (d. h. Kerndurchmesser plus zweimal die Manteldicke) aufweist. Im Allgemeinen liegt diese Dicke des Mantels in der Größenordnung von 0,2–5,0 (ein Fünftel bis fünf) Mal der Dicke (z. B. Durchmesser) des Kerns.

[0121] Einige beispielhafte Parameter für zusammengesetzte Verbindungselemente sind:

(a) Ein Golddrahtkern mit einem Durchmesser von 1,5 mils wird so geformt, dass er eine Gesamthöhe von 40 mils und eine im Allgemeinen C-förmige Krümmung (vergleiche **Fig.** 1E) mit einem Radius von 9 mils aufweist, wird mit 0,75 mils Nickel (Gesamtdurchmesser = 1,5 + 2 × 0,75 = 3 mils) plattiert und erhält wahlweise einen Endüberzug von 50 Mikroinch Gold (z. B., um den Kontaktwiderstand zu senken und zu verbessern). Das resultierende zusammengesetzte Verbindungselement weist eine Federkonstante (k) von ungefähr 3–5 Gramm/mil auf. Bei der Verwendung führt eine Auslenkung von 3–5 mils zu einer Kontaktkraft von 9–25 Gramm. Dieses Beispiel ist im Zusammenhang mit einem Federelement für eine Zwischenschalteinrichtung nützlich.

(b) Ein Golddrahtkern mit einem Durchmesser von 1,0 mils wird so geformt, dass er eine Gesamthöhe von 35 mils aufweist, wird mit 1,25 mils Nickel (Gesamtdurchmesser = 1,0 + 2 × 1,25 = 3,5 mils) plattiert und erhält wahlweise einen Endüberzug von 50 Mikroinch Gold. Das resultierende zusammengesetzte Verbindungselement weist eine Federkonstante (k) von ungefähr 3 Gramm/mil auf und ist im Zusammenhang mit einem Federelement für eine Sonde nützlich.

(c) Ein Golddrahtkern mit einem Durchmesser von 1,5 mils wird so geformt, dass er eine Gesamthöhe von 20 mils und eine im Allgemeinen S-förmige Krümmung mit Radien von ungefähr 5 mils aufweist, wird mit 0,75 mils Nickel oder Kupfer (Gesamtdurchmesser = 1,5 + 2 × 0,75 = 3 mils) plattiert. Das resultierende zusammengesetzte Verbindungselement weist eine Federkonstante (k) von ungefähr 2–3 Gramm/mil auf und ist im Zusammenhang mit einem Federelement zum Montieren an einem Halbleiterbauelement nützlich.

[0122] Wie nachstehend genauer erläutert wird, muss der Kern keinen runden Querschnitt aufweisen, sondern kann vielmehr eine flache Kontaktnase (mit einem rechteckigen Querschnitt) sein, die sich von einer Fläche erstreckt. Es sollte selbstverständlich sein, dass, wie hierin verwendet, der Begriff "Kontaktnase" (tab) nicht mit dem Begriff "TAB" (Automatikfilmbonden) zu verwechseln ist.

MEHRLAGIGE MÄNTEL

[0123] **Fig.** 2A stellt ein Ausführungsbeispiel 200 eines Verbindungselements **210** dar, das an einem elektronischen Bauteil **212** montiert ist, welches mit

einem Anschluss **214** versehen ist. In diesem Beispiel ist ein weicher (z. B. Gold) Drahtkern **216** an einem Ende **216a** an den Anschluss **214** gebondet (an diesem befestigt), ist so gestaltet, dass er sich vom Anschluss erstreckt und eine Federform aufweist (vergleiche die in **Fig.** 1B gezeigte Form) und ist abgetrennt, so dass er ein freies Ende **216b** aufweist. Das Bonden, Formen und Abtrennen eines Drahts in dieser Weise wird unter Verwendung einer Drahtbondanlage durchgeführt. Die Bondstelle am Ende **216a** des Kerns bedeckt nur einen relativ kleinen Teil der freiliegenden Oberfläche des Anschlusses **214**.

[0124] Ein Mantel (Überzug) ist über dem Drahtkern **216** angeordnet, der in diesem Beispiel als mehrlagig mit einer inneren Schicht **218** und einer äußeren Schicht **220** gezeigt ist, von denen beide Schichten geeigneterweise durch Plattierungsprozesse aufgebracht werden können. Eine oder mehrere Schichten des mehrlagigen Mantels wird (werden) aus einem harten Material (wie z. B. Nickel und seinen Legierungen) ausgebildet, um dem Verbindungselement **210** eine gewünschte Elastizität zu verleihen. Die äußere Schicht **220** kann beispielsweise aus einem harten Material bestehen und die innere Schicht kann aus einem Material bestehen, das als Puffer- oder Sperrschicht (oder als Aktivierungsschicht oder als Klebeschicht) beim Plattieren des harten Materials **220** auf das Kernmaterial **216** wirkt. Alternativ kann die innere Schicht **218** das harte Material sein und die äußere Schicht **220** kann ein Material (wie z. B. weiches Gold) sein, das überlegene elektrische Eigenschaften, einschließlich elektrischer Leitfähigkeit und Lötfähigkeit, aufweist. Wenn ein Kontakt vom Weichlöt- oder Hartlöttyp erwünscht ist, kann die äußere Schicht des Verbindungselements Blei-Zinn-Weichlöt- bzw. Gold-Zinn-Hartlötmaterial sein.

VERANKERUNG AN EINEM ANSCHLUSS

[0125] **Fig.** 2A stellt in einer allgemeinen Weise ein weiteres Schlüsselmerkmal der Erfindung dar – nämlich, dass das elastische Verbindungselement sicher an einem Anschluss eines elektronischen Bauteils verankert werden kann. Das befestigte Ende **210a** des Verbindungselements wird infolge einer Druckkraft (Pfeil "F"), die auf das freie Ende **210b** des Verbindungselements aufgebracht wird, einer signifikanten mechanischen Spannung ausgesetzt.

[0126] Wie in **Fig.** 2A dargestellt, bedeckt der Überzug (**218**, **220**) nicht nur den Kern **216**, sondern auch die gesamte restliche (d. h. andere als die Bondstelle **216a**) freigelegte Oberfläche des Anschlusses **214** benachbart zum Kern **216** in einer durchgehenden (ununterbrochenen) weise. Dies verankert das Verbindungselement **210** sicher und zuverlässig am Anschluss, wobei das Überzugsmaterial einen wesentlichen (z. B. größer als 50%) Beitrag zur Verankerung des resultierenden Verbindungselements am Anschluss liefert. Im Allgemeinen ist es nur erforderlich, dass das Überzugsmaterial zumindest einen Teil des Anschlusses benachbart zum Kern bedeckt. Es ist jedoch im Allgemeinen bevorzugt, dass das Überzugsmaterial die gesamte restliche Oberfläche des Anschlusses bedeckt. Vorzugsweise ist jede Schicht des Mantels metallisch.

[0127] Als allgemeiner Vorschlag eignet sich die relativ kleine Fläche, an der der Kern am Anschluss befestigt (z. B. an diesen gebondet) ist, nicht gut zum Aufnehmen von Spannungen, die sich aus Kontaktkräften ("F") ergeben, die dem resultierenden zusammengesetzten Verbindungselement auferlegt werden. Dadurch, dass der Mantel die gesamte freiliegende Oberfläche des Anschlusses (im Gegensatz zur relativ kleinen Fläche, die die Befestigung des Kernendes **216a** am Anschluss) umfasst, wird die gesamte Verbindungsstruktur fest am Anschluss verankert. Die Haftfestigkeit und die Fähigkeit des Überzugs, auf Kontaktkräfte zu regieren, übersteigt weitaus jene des Kernendes (**216a**) selbst.

[0128] Wie hierin verwendet, umfasst der Begriff "elektronisches Bauteil" (z. B. **212**), ist jedoch nicht begrenzt auf: Verbindungs- und Zwischenschaltsubstrate; Halbleiterwafer und -chips, die aus einem beliebigen geeigneten Halbleitermaterial wie z. B. Silizium (Si) oder Gallium-Arsenid (GaAs) bestehen; Produktionsverbindungssockel; Testsockel; Opferbauelemente, -elemente und -substrate, wie in der Hauptakte beschrieben; Halbleitergehäuse, einschließlich Keramik- und Kunststoffgehäusen, und Chipträger; und Verbindungsstecker.

[0129] Das Verbindungselement der vorliegenden Erfindung eignet sich besonders gut zur Verwendung als:

– Verbindungselemente, die direkt an Siliziumchips montiert sind, wobei der Bedarf für ein Halbleitergehäuse beseitigt wird;
– Verbindungselemente, die sich als Sonden von Substraten (nachstehend genauer beschrieben) zum Testen von elektronischen Bauteilen erstrecken; und
– Verbindungselemente von Zwischenschalteinrichtungen (nachstehend genauer erörtert).

[0130] Das Verbindungselement der vorliegenden Erfindung ist insofern einzigartig, als es von den mechanischen Eigenschaften (z. B. hohe Dehngrenze) eines harten Materials profitiert, ohne durch die zugehörige typischerweise schlechte Bondeigenschaft von harten Materialien begrenzt zu sein. Wie in der Hauptakte ausgearbeitet, wird dies weitgehend durch die Tatsache möglich gemacht, dass der Mantel (Überzug) als "Überstruktur" über dem "Schalgerüst" des Kerns funktioniert, zwei Begriffe, die aus der Umgebung des Hoch- und Tiefbaus ausgeliehen sind. Dies ist sehr unterschiedlich zu plattierten Verbindungselementen des Standes der Technik, bei denen die Plattierung als Schutz- (z. B. Antikorrosions-) Beschichtung verwendet wird und im Allgemeinen nicht in der Lage ist, der Verbindungsstruktur die gewünschte mechanische Eigenschaft zu verleihen.

Und dies steht sicher in merklichem Kontrast zu irgendwelchen nicht-metallischen Antikorrosionsbeschichtungen wie z. B. Benzotriazol (BTA), das auf elektrische Verbindungen aufgebracht wird.

[0131] Unter den zahlreichen Vorteilen der vorliegenden Erfindung sind, dass eine Vielzahl von freistehenden Verbindungsstrukturen auf Substraten von verschiedenen Ebenen derselben, wie z. B. einer PCB mit einem Entkopplungskondensator, leicht auf eine gemeinsame Höhe über dem Substrat ausgebildet werden, so dass ihre freien Enden miteinander koplanar sind. Außerdem werden sowohl die elektrischen als auch die mechanischen (z. B. plastischen und elastischen) Eigenschaften eines gemäß der Erfindung ausgebildeten Verbindungselements leicht für spezielle Anwendungen zugeschnitten. Es kann beispielsweise in einer gegebenen Anwendung erwünscht sein, dass die Verbindungselemente sowohl eine plastische als auch elastische Verformung aufweisen. (Eine plastische Verformung kann erwünscht sein, um groben Nicht-Planaritäten in Bauteilen Rechnung zu tragen, die durch die Verbindungselemente miteinander verbunden sind.) Wenn elastisches Verhalten erwünscht ist, ist es erforderlich, dass das Verbindungselement ein minimales Schwellenausmaß an Kontaktkraft erzeugt, um einen zuverlässigen Kontakt zu bewirken. Es ist auch vorteilhaft, dass die Spitze des Verbindungselements aufgrund der gelegentlichen Anwesenheit von Verunreinigungsfilmen auf den Kontaktflächen einen Schleifkontakt mit einem Anschluss eines elektronischen Bauteils herstellt.

[0132] Wie hierin verwendet, impliziert der Begriff "elastisch", wie auf Kontaktstrukturen angewendet, Kontaktstrukturen (Verbindungselemente), die hauptsächlich elastisches Verhalten als Reaktion auf eine aufgebrachte Last (Kontaktkraft) zeigen, und der Begriff "nachgiebig" impliziert Kontaktstrukturen (Verbindungselemente), die sowohl elastisches als auch plastisches Verhalten als Reaktion auf eine aufgebrachte Last (Kontaktkraft) zeigen. Wie hierin verwendet, ist eine "nachgiebige" Kontaktstruktur eine "elastische" Kontaktstruktur. Die zusammengesetzten Verbindungselemente der vorliegenden Erfindung sind ein Spezialfall von entweder nachgiebigen oder elastischen Kontaktstrukturen.

[0133] Eine Anzahl von Merkmalen sind in der Hauptakte im einzelnen ausgeführt, einschließlich jedoch nicht begrenzt auf: Herstellung der Verbindungselemente auf Opfersubstraten; Simultanüberführung einer Vielzahl von Verbindungselementen zu einem elektronischen Bauteil; Versehen der Verbindungselemente mit Kontaktspitzen, vorzugsweise mit einer rauen Oberflächengüte; Verwenden der Verbindungselemente an einem elektronischen Bauteil, um vorübergehende, dann dauerhafte Verbindungen mit dem elektronischen Bauteil herzustellen; Anordnen der Verbindungselemente so, dass sie einen anderen Abstand an ihren einen Enden als an ihren entgegengesetzten Enden aufweisen; Herstellen von Federklemmen und Ausrichtungsstiften in denselben Prozessschritten wie der Herstellung der Verbindungselemente; Verwenden der Verbindungselemente, um Unterschiede der Wärmeausdehnung zwischen verbundenen Bauteilen Rechnung zu tragen; Beseitigen des Bedarfs für diskrete Halbleitergehäuse (wie z. B. für SIMMs); und wahlweise Löten von elastischen Verbindungselementen (elastischen Kontaktstrukturen).

Gesteuerte Impedanz

[0134] **Fig.** 2B zeigt ein zusammengesetztes Verbindungselement **220** mit mehreren Schichten. Ein innerster Teil (inneres langgestrecktes leitendes Element) **222** des Verbindungselements **220** ist entweder ein unbeschichteter Kern oder ein Kern, der überzogen wurde, wie vorstehend beschrieben. Die Spitze **222b** des innersten Teils **222** ist mit einem geeigneten Maskierungsmaterial (nicht dargestellt) maskiert. Eine dielektrische Schicht **224** ist über den innersten Teil **222** wie z. B. durch einen elektrophoretischen Prozess aufgebracht. Eine äußere Schicht **226** aus einem leitenden Material ist über der dielektrischen Schicht **224** aufgebracht.

[0135] Bei der Verwendung führt das elektrische Erden der äußeren Schicht **226** dazu, dass das Verbindungselement **220** eine gesteuerte Impedanz aufweist. Ein beispielhaftes Material für die dielektrische Schicht **224** ist ein Polymermaterial, das in einer beliebigen geeigneten Weise und mit einer beliebigen geeigneten Dicke (z. B. 0,1–3,0 mils) aufgebracht wird.

[0136] Die äußere Schicht **226** kann mehrlagig sein. In Fällen, in denen der innerste Teil **222** beispielsweise ein unbeschichteter Kern ist, ist mindestens eine Schicht der äußeren Schicht **226** ein Federmaterial, wenn es erwünscht ist, dass das gesamte Verbindungselement Elastizität aufweist.

ÄNDERUNG DES RASTERMASSES

[0137] **Fig.** 2C stellt ein Ausführungsbeispiel 250 dar, bei dem eine Vielzahl (sechs von vielen dargestellt) von Verbindungselementen **251** .. **256** an einer Oberfläche eines elektronischen Bauteils **260** wie z. B. eines Nadelkarteneinsatzes (einer Unterbaugruppe, die in einer herkömmlichen Weise an einer Nadelkarte montiert ist) montiert sind. Die Anschlüsse und Leiterbahnen des Nadelkarteneinsatzes sind aus dieser Ansicht für die Darstellungsklarheit weggelassen. Die befestigten Enden **251a** .. **256a** der Verbindungselemente **251** .. **256** entspringen mit einem ersten Rastermaß (Abstand) wie z. B. 0,050–0,100 Inch. Die Verbindungselemente **251** .. **256** sind so geformt und/oder orientiert, dass ihre freien Enden (Spitzen) in einem zweiten, feineren Rastermaß, wie z. B. 0,005–0,010 Inch, liegen. Eine Verbindungsanordnung, die Verbindungen von einem Rastermaß zu einem anderen Rastermaß herstellt, wird typischerwei-

se als "Raumtransformator" bezeichnet.

[0138] Ein Vorteil der vorliegenden Erfindung besteht darin, dass die Raumtransformation durch die Kontaktstrukturen (Verbindungselemente) selbst (auf der Verbindung der ersten Ebene) ohne Zwischenschaltung einer anderen Komponente, wie z. B. der diskreten Anordnung des vorstehend erwähnten US-Patents Nr. 5 414 298, bewerkstelligt werden kann.

[0139] Wie dargestellt, sind die Spitzen **251b** .. **256b** der Verbindungselemente in zwei parallelen Reihen angeordnet, wie z. B. zur Herstellung eines Kontakts mit (zum Testen und/oder Voraltern eines) einem Halbleiterbauelement mit zwei parallelen Reihen von Bondkontaktstellen (Kontaktpunkten). Die Verbindungselemente können so angeordnet werden, dass sie andere Spitzenmuster aufweisen, um einen Kontakt mit elektronischen Bauteilen mit anderen Kontaktpunktmuster wie z. B. Matrizes herzustellen.

[0140] Obwohl in den gesamten hierin offenbarten Ausführungsbeispielen nur ein Verbindungselement gezeigt sein kann, ist die Erfindung im Allgemeinen auf die Herstellung einer Vielzahl von Verbindungskomponenten und die Anordnung der Vielzahl von Verbindungselementen in einer vorgeschriebenen räumlichen Beziehung zueinander, wie z. B. in einem Umfangsmuster oder in einem Muster einer rechteckigen Matrix, anwendbar.

VERWENDUNG VON OPFERSUBSTRATEN

[0141] Die Montage von Verbindungselementen direkt an Anschlüssen von elektronischen Bauteilen wurde vorstehend erörtert. Im Allgemeinen können die Verbindungselemente der vorliegenden Erfindung auf einer beliebigen geeigneten Oberfläche eines beliebigen geeigneten Substrats, einschließlich Opfersubstraten, hergestellt oder an dieser montiert werden.

[0142] Die Aufmerksamkeit wird auf die HAUPTAKTE gerichtet, die beispielsweise bezüglich der **Fig.** 11A–11F die Herstellung einer Vielzahl von Verbindungsstrukturen (z. B. elastischen Kontaktstrukturen) als separate und unterschiedliche Strukturen für die anschließende Montage an elektronischen Bauteilen beschreibt und die bezüglich der **Fig.** 12A–12C die Montage einer Vielzahl von Verbindungselementen an einem Opfersubstrat (Träger), dann die Überführung der Vielzahl von Verbindungselementen massenweise zu einem elektronischen Bauteil beschreibt.

[0143] **Fig.** 2D–2F stellen ein Verfahren zur Herstellung einer Vielzahl von Verbindungselementen mit vorgeformten Spitzenstrukturen unter Verwendung eines Opfersubstrats dar.

[0144] **Fig.** 2D stellt einen ersten Schritt des Verfahrens **250** dar, in dem eine strukturierte Schicht aus Maskierungsmaterial **252** auf eine Oberfläche eines Opfersubstrats **254** aufgebracht wird. Das Opfersubstrat **254** kann als Beispiel aus einer dünnen (1–10 mil) Kupfer- oder Aluminiumfolie bestehen und das Maskierungsmaterial **252** kann üblicher Photoresist sein. Die Maskierungsschicht **252** wird so strukturiert, dass sie eine Vielzahl (drei von vielen dargestellt) von Öffnungen an den Stellen **256a**, **256b**, **256c** aufweist, an denen es erwünscht ist, Verbindungselemente herzustellen. Die Stellen **256a**, **256b** und **256c** sind in dieser Hinsicht mit den Anschlüssen eines elektronischen Bauteils vergleichbar. Die Stellen **256a**, **256b** und **256c** werden vorzugsweise in dieser Stufe behandelt, damit sie eine raue oder mit Strukturen versehene Oberflächentextur aufweisen. Wie gezeigt, kann dies mechanisch mit einem Prägewerkzeug **257** durchgeführt werden, das in der Folie **254** an den Stellen **256a**, **256b** und **256c** Vertiefungen ausbildet. Alternativ kann die Oberfläche der Folie an diesen Stellen chemisch geätzt werden, so dass sie eine Oberflächentextur aufweist. Ein beliebiges Verfahren, das sich zum Bewirken dieses allgemeinen Zwecks eignet, liegt innerhalb des Schutzbereichs dieser Erfindung, beispielsweise Sandstrahlen, Kugelstrahlen und dergleichen.

[0145] Als nächstes werden eine Vielzahl (eine von vielen dargestellt) von leitenden Spitzenstrukturen **258** an jeder Stelle (z. B. **256b**) ausgebildet, wie durch **Fig.** 2E dargestellt. Dies kann unter Verwendung eines beliebigen geeigneten Verfahrens wie z. B. Elektroplattieren durchgeführt werden und kann Spitzenstrukturen mit mehreren Materialschichten umfassen. Die Spitzenstruktur **258** kann beispielsweise eine dünne (z. B. 10–100 Mikroinch) Sperrschicht aus Nickel aufweisen, die auf das Opfersubstrat aufgebracht wird, gefolgt von einer dünnen (z. B. 10 Mikroinch) Schicht aus weichem Gold, gefolgt von einer dünnen (z. B. 20 Mikroinch) Schicht aus hartem Gold, gefolgt von einer relativ dicken (z. B. 200 Mikroinch) Schicht aus Nickel, gefolgt von einer dünnen (z. B. 100 Mikroinch) Endschicht aus weichem Gold. Im Allgemeinen wird die erste dünne Sperrschicht aus Nickel bereitgestellt, um die anschließende Schicht aus Gold davor zu schützen, dass sie durch das Material (z. B. Aluminium, Kupfer) des Substrats **254"**vergiftet" wird, die relativ dicke Schicht aus Nickel soll der Spitzenstruktur Festigkeit verleihen und die dünne Endschicht aus weichem Gold sieht eine Oberfläche vor, an die leicht gebondet wird. Die Erfindung ist nicht auf irgendwelche Besonderheiten dessen begrenzt, wie die Spitzenstrukturen auf dem Opfersubstrat ausgebildet werden, da diese Besonderheiten von Anwendung zu Anwendung unvermeidlich variieren würden.

[0146] Wie durch **Fig.** 2E dargestellt, können eine Vielzahl (einer von vielen dargestellt) von Kernen **260** für Verbindungselemente an den Spitzenstrukturen **258**, wie z. B. durch ein beliebiges der Verfahren zum Bonden eines weichen Drahtkerns an einen Anschluss eines elektronischen Bauteils, die vorstehend beschrieben wurden, ausgebildet werden. Die Kerne **260** werden dann mit einem vorzugsweise har-

ten Material **262** in der vorstehend beschriebenen Weise überzogen und das Maskierungsmaterial **252** wird dann entfernt, was zu einer Vielzahl (drei von vielen dargestellt) von freistehenden Verbindungselementen **264**, die an einer Oberfläche des Opfersubstrats montiert sind, wie durch **Fig.** 2F dargestellt, führt.

[0147] In einer Weise analog zum Überzugsmaterial, das zumindest den benachbarten Bereich eines Anschlusses (**214**) bedeckt, was mit Bezug auf **Fig.** 2A beschrieben wurde, verankert das Überzugsmaterial **262** die Kerne **260** fest an ihren jeweiligen Spitzenstrukturen **258** und verleiht, falls erwünscht, den resultierenden Verbindungselementen **264** elastische Eigenschaften. wie in der HAUPTAKTE angegeben, kann die Vielzahl von am Opfersubstrat montierten Verbindungselementen zu den Anschlüssen eines elektronischen Bauteils simultanüberführt werden. Alternativ können zwei weit auseinandergehende Wege genommen werden.

[0148] Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass ein Siliziumwafer als Opfersubstrat verwendet werden kann, auf dem die Spitzenstrukturen hergestellt werden, und dass so hergestellte Spitzenstrukturen mit elastischen Kontaktstrukturen, die bereits an einem elektronischen Bauteil montiert wurden, verbunden (z. B. weichgelötet, hartgelötet) werden können. Die weitere Erörterung dieser Verfahren ist in den **Fig.** 8A–8E nachstehend zu finden.

[0149] Wie durch **Fig.** 2G dargestellt, kann das Opfersubstrat **254** einfach durch einen beliebigen geeigneten Prozess wie z. B. selektives chemisches Ätzen entfernt werden. Da die meisten selektiven chemischen Ätzprozesse ein Material mit einer größeren Rate ätzen als ein anderes Material und das andere Material in dem Prozess geringfügig geätzt werden kann, wird dieses Phänomen vorteilhaft verwendet, um die dünne Sperrschicht aus Nickel in der Spitzenstruktur gleichzeitig mit der Entfernung des Opfersubstrats zu entfernen. Wenn es jedoch erforderlich ist, kann die dünne Nickelsperrschicht in einem anschließenden Ätzschritt entfernt werden. Dies führt zu einer Vielzahl (drei von vielen gezeigt) von einzelnen, diskreten, vereinzelten Verbindungselementen **264**, wie durch die gestrichelte Linie **266** angegeben, die später an Anschlüssen an elektronischen Bauteilen montiert (wie z. B. durch Weichlöten oder Hartlöten) werden können.

[0150] Es ist erwähnenswert, dass das Überzugsmaterial in dem Prozess der Entfernung des Opfersubstrats und/oder der dünnen Sperrschicht auch geringfügig verdünnt werden kann. Es ist jedoch bevorzugt, dass dies nicht geschieht.

[0151] Um die Verdünnung des Überzugs zu verhindern, ist es bevorzugt, dass eine dünne Schicht aus Gold oder beispielsweise ungefähr 10 Mikroinch weiches Gold, das über ungefähr 20 Mikroinch hartes Gold aufgebracht wird, als Endschicht über das Überzugsmaterial **262** aufgebracht wird. Eine solche äußere Schicht aus Gold ist hauptsächlich wegen ihrer überlegenen Leitfähigkeit, ihres überlegenen Kontaktwiderstandes und ihrer überlegenen Lötfähigkeit vorgesehen und ist im Allgemeinen für die meisten Ätzlösungen, deren Verwendung zum Entfernen der dünnen Sperrschicht und des Opfersubstrats in Betracht gezogen wird, sehr undurchlässig.

[0152] Alternativ, wie durch **Fig.** 2H dargestellt, können vor dem Entfernen des Opfersubstrats **254** die Vielzahl (drei von vielen gezeigt) von Verbindungselementen **264** in einer gewünschten räumlichen Beziehung zueinander durch eine beliebige geeignete Trägerstruktur **266** wie z. B. durch eine dünne Platte mit einer Vielzahl von Löchern darin "befestigt" werden, woraufhin das Opfersubstrat entfernt wird. Die Trägerstruktur **266** kann aus einem dielektrischen Material oder aus einem leitenden Material, das mit einem dielektrischen Material überzogen ist, bestehen. Weitere Bearbeitungsschritte (nicht dargestellt), wie z. B. Montieren der Vielzahl von Verbindungselementen an einem elektronischen Bauteil wie z. B. einem Siliziumwafer oder einer Leiterplatte, können dann vor sich gehen. Außerdem kann es in einigen Anwendungen erwünscht sein, die Spitzen (entgegengesetzt zu den Spitzenstrukturen) der Verbindungselemente **264** gegen eine Bewegung zu stabilisieren, insbesondere wenn Kontaktkräfte auf diese aufgebracht werden. Dazu kann es auch erwünscht sein, die Bewegung der Spitzen der Verbindungselemente mit einer geeigneten Platte **268** mit einer Vielzahl von Löchern, wie z. B. einem aus dielektrischem Material bestehenden Netz, einzuschränken.

[0153] Ein deutlicher Vorteil des vorstehend beschriebenen Verfahrens **250** besteht darin, dass die Spitzenstrukturen (**258**) aus theoretisch jeglichem gewünschten Material und mit theoretisch jeglicher gewünschter Textur ausgebildet werden können. Wie vorstehend erwähnt, ist Gold ein Beispiel eines Edelmetalls, das ausgezeichnete elektrische Eigenschaften von elektrischer Leitfähigkeit, niedrigem Kontaktwiderstand, Lötfähigkeit und Korrosionsbeständigkeit aufweist. Da Gold auch kaltverformbar ist, ist es als Endüberzug, der über irgendwelche der hierin beschriebenen Verbindungselemente aufgebracht wird, insbesondere die hierin beschriebenen elastischen Verbindungselemente, äußerst gut geeignet. Andere Edelmetalle weisen ähnliche wünschenswerte Eigenschaften auf. Bestimmte Materialien, wie z. B. Rhodium, die solche ausgezeichneten elektrischen Eigenschaften aufweisen, wären jedoch im Allgemeinen für das Überziehen eines ganzen Verbindungselements ungeeignet. Rhodium ist beispielsweise erheblich brüchig und würde als Endüberzug auf einem elastischen Verbindungselement nicht gut arbeiten. In dieser Hinsicht beseitigen Verfahren, die durch das Verfahren **250** veranschaulicht werden, leicht diese Begrenzung. Die erste Schicht einer mehrlagigen Spitzenstruktur (siehe **258**) kann beispielsweise Rhodium (anstatt Gold, wie vorstehend beschrieben) sein, wodurch seine überlegenen elektrischen Eigenschaften für die Herstellung eines Kontakts mit elektroni-

schen Bauteilen ausgenutzt werden, ohne überhaupt irgendeine Auswirkung auf das mechanische Verhalten des resultierenden Verbindungselements zu haben.

[0154] **Fig.** 2I stellt ein alternatives Ausführungsbeispiel 270 zur Herstellung von Verbindungselementen dar. In diesem Ausführungsbeispiel wird ein Maskierungsmaterial **272** auf die Oberfläche eines Opfersubstrats **274** aufgebracht und wird so strukturiert, dass es eine Vielzahl (eine von vielen dargestellt) von Öffnungen **276** aufweist, in einer Weise ähnlich zum vorstehend mit Bezug auf **Fig.** 2D beschriebenen Verfahren. Die Öffnungen **276** legen Bereiche fest, in denen Verbindungselemente als freistehende Strukturen hergestellt werden. (Wie in den gesamten hierin dargelegten Beschreibungen verwendet, ist ein Verbindungselement "freistehend", wenn ein Ende desselben an einen Anschluss eines elektronischen Bauteils oder an eine Fläche eines Opfersubstrats gebondet ist und das entgegengesetzte Ende des Verbindungselements nicht an das elektronische Bauteil oder Opfersubstrat gebondet ist.) Die Fläche innerhalb der Öffnung kann in einer beliebigen geeigneten Weise texturiert sein, so dass sie eine oder mehrere Vertiefungen aufweist, wie durch die einzelne Vertiefung **278** gezeigt, die sich in die Oberfläche des Opfersubstrats **274** erstreckt.

[0155] Ein Kern (Drahtschaft) **280** wird an die Oberfläche des Opfersubstrats innerhalb der Öffnung **276** gebondet und kann eine beliebige geeignete Form aufweisen. In dieser Darstellung ist nur ein Ende eines Verbindungselements für die Darstellungsklarheit gezeigt. Das andere Ende (nicht dargestellt) kann an einem elektronischen Bauteil befestigt sein. Es kann nun leicht beobachtet werden, dass sich das Verfahren **270** vom vorstehend erwähnten Verfahren **250** insofern unterscheidet, als der Kern **280** vielmehr direkt an das Opfersubstrat **274** als an eine Spitzenstruktur **258** gebondet wird. Als Beispiel wird ein Golddrahtkern (**280**) leicht unter Verwendung von herkömmlichen Drahtbondverfahren an die Oberfläche eines Aluminiumsubstrats (**274**) gebondet.

[0156] In einem nächsten Schritt des Prozesses (**270**) wird eine Schicht **282** aus Gold über den Kern **280** und auf die freigelegte Fläche des Substrats **274** innerhalb der Öffnung **276**, einschließlich innerhalb der Vertiefung **278**, (z. B. durch Plattieren) aufgebracht. Der Hauptzweck dieser Schicht **282** besteht darin, eine Kontaktfläche am Ende des resultierenden Verbindungselements (d. h. sobald das Opfersubstrat entfernt ist) auszubilden.

[0157] Als nächstes wird eine Schicht **284** aus relativ hartem Material, wie z. B. Nickel, über der Schicht **282** aufgebracht. wie vorstehend erwähnt, besteht ein Hauptzweck dieser Schicht **284** darin, dem resultierenden zusammengesetzten Verbindungselement gewünschte mechanische Eigenschaften (z. B. Elastizität) zu verleihen. In diesem Ausführungsbeispiel besteht ein weiterer Hauptzweck der Schicht **284** darin, die Haltbarkeit der am unteren (wie gesehen) Ende des resultierenden Verbindungselements hergestellten Kontaktfläche zu verbessern. Eine Endschicht aus Gold (nicht dargestellt) kann über der Schicht **284** aufgebracht werden, um die elektrischen Eigenschaften des resultierenden Verbindungselements zu verbessern.

[0158] In einem Endschritt werden das Maskierungsmaterial **272** und das Opfersubstrat **274** entfernt, was entweder zu einer Vielzahl von vereinzelten Verbindungselementen (vergleiche **Fig.** 2G) oder zu einer Vielzahl von Verbindungselementen mit einer vorbestimmten räumlichen Beziehung zueinander (vergleiche **Fig.** 2H) führt.

[0159] Dieses Ausführungsbeispiel 270 ist für ein Verfahren zur Herstellung von texturierten Kontaktspitzen an den Enden von Verbindungselementen beispielhaft. In diesem Fall wurde ein ausgezeichnetes Beispiel für eine Kontaktspitze mit "Gold über Nickel" beschrieben. Es liegt jedoch innerhalb des Schutzbereichs der Erfindung, dass andere analoge Kontaktspitzen an den Enden von Verbindungselementen gemäß den hierin beschriebenen Verfahren hergestellt werden könnten. Ein weiteres Merkmal dieses Ausführungsbeispiels 270 besteht darin, dass die Kontaktspitzen vielmehr vollständig auf dem Opfersubstrat (**274**) als innerhalb der Oberfläche des Opfersubstrats (**254**), wie durch das vorherige Ausführungsbeispiel 250 in Erwägung gezogen, konstruiert werden.

MONTIEREN VON FEDERVERBINDUNGSELEMENTEN DIREKT AN HALBLEITERBAUELEMENTEN

[0160] dies ist das alte 1c .. 1e der AKTE-3, aufbereitet **Fig.** 3A, 3B und 3C sind vergleichbar mit den **Fig.** 1C– 1E der HAUPTAKTE und stellen ein bevorzugtes Verfahren **300** zur Herstellung von zusammengesetzten Verbindungen direkt auf Halbleiterbauelementen, einschließlich unvereinzelten Halbleiterbauelementen, dar.

[0161] Gemäß herkömmlichen Halbleiterbearbeitungsverfahren weist ein Halbleiterbauelement **302** eine strukturierte leitende Schicht **304** auf. Diese Schicht **304** kann eine obere Metallschicht sein, die normalerweise zum Bonden an den Chip heraus vorgesehen ist, wie durch Öffnungen **306** in einer Isolations- (z. B. Passivierungs-) Schicht **308** (typischerweise Nitrid) festgelegt. In dieser Weise würde eine Bondkontaktstelle festgelegt werden, die eine Fläche entsprechend der Fläche der Öffnung **306** in der Passivierungsschicht **308** aufweisen würde. Normalerweise (d. h. gemäß dem Stand der Technik) würde ein Draht an die Bondkontaktstelle gebondet werden.

[0162] Gemäß der Erfindung wird eine unstrukturierte Schicht **310** aus Metallmaterial (z. B. Aluminium) über der Passivierungsschicht **308** in einer Weise, dass die leitende Schicht **310** der Topographie der Schicht **308** formgetreu folgt, einschließlich "Eintauchen" in die Öffnung **306** und elektrisches Kontak-

tieren der Schicht **304**, abgeschieden (wie z. B. durch Sputtern). Eine strukturierte Schicht **312** aus Maskierungsmaterial (z. B. Photoresist) wird über der Schicht **310** aufgebracht, wobei die Öffnungen **314** über den Öffnungen **306** in der Passivierungsschicht **308** ausgerichtet werden. Teile der unstrukturierten leitenden Schicht **310** werden mit dem Maskierungsmaterial **312** bedeckt, andere Teile der unstrukturierten leitenden Schicht **310** werden innerhalb der Öffnungen **314** der Schicht aus Maskierungsmaterial **312** freigelegt (nicht bedeckt). Die freigelegten Teile der unstrukturierten leitenden Schicht **310** innerhalb der Öffnungen **314** dienen als "Kontaktstellen" oder "Anschlüsse" (vergleiche **214**) und können goldplattiert (nicht dargestellt) werden.

[0163] Ein wichtiges Merkmal dieses Verfahrens besteht darin, dass die Öffnung **314** größer ist als die Öffnung **306**. Wie ersichtlich ist, führt dies zu einer größeren Bondfläche (durch die Öffnung **132** festgelegt) als ansonsten (wie durch die Öffnung **306** festgelegt) auf dem Halbleiterchip **302** vorliegt.

[0164] Ein weiteres wichtiges Merkmal dieses Verfahrens besteht darin, dass die leitende Schicht **310** als Kurzschlussschicht zum Schützen des Bauelements **302** vor einer Beschädigung während eines Prozesses des elektronischen Abflammens (EFO) des Drahtschafts (Kerns) **320** wirkt.

[0165] Ein Ende **320a** eines inneren Kerns (Drahtschafts) **320** wird an die obere (wie gesehen) Oberfläche der leitenden Schicht **310** innerhalb der Öffnung **314** gebondet. Der Kern **320** wird so gestaltet, dass er sich von der Oberfläche des Halbleiterchips erstreckt, so dass er eine federfähige Form aufweist, und wird abgetrennt, so dass er eine Spitze **320b** aufweist, in der vorstehend beschriebenen Weise (z. B. durch elektronisches Abflammen). Wie in **Fig.** 3B gezeigt, wird der geformte Drahtschaft **320** als nächstes mit einer oder mehreren Schichten aus leitendem Material **322** überzogen, wie vorstehend beschrieben (vergleiche **Fig.** 2A). In **Fig.** 3B ist zu sehen, dass das Überzugsmaterial **322** den Drahtschaft **320** vollständig umhüllt und auch die leitende Schicht **310** innerhalb der durch die Öffnung **314** im Photoresist **312** festgelegten Fläche bedeckt.

[0166] Der Photoresist **312** wird dann entfernt (wie z. B. durch chemisches Ätzen oder Waschen) und das Substrat wird selektivem Ätzen (z. B. chemischem Ätzen) unterzogen, um das ganze Material von der leitenden Schicht **310** abgesehen von jenem Teil **315** (z. B. Kontaktstelle, Anschluss) der Schicht **310**, der mit dem Material **322**, das den Drahtschaft **320** überzieht, bedeckt ist, zu entfernen. Teile der unstrukturierten leitenden Schicht **310**, die vorher mit dem Maskierungsmaterial **312** bedeckt waren und nicht mit dem Material **322** überzogen waren, werden in diesem Schritt entfernt, während die restlichen Teile des unstrukturierten leitenden Materials **310**, die mit dem Material **322** überzogen wurden, nicht entfernt werden. Dies führt zu der in **Fig.** 3c gezeigten Struktur, von welcher ein signifikanter Vorteil darin besteht, dass das resultierende zusammengesetzte Verbindungselement **324** (durch das Beschichtungsmaterial **322**) sicher an einer Fläche (die durch die Öffnung **314** im Photoresist festgelegt war), die leicht größer gemacht werden kann als das, was ansonsten (z. B. im Stand der Technik) als Kontaktfläche einer Bondkontaktstelle (d. h. die Öffnung **306** in der Passivierungsschicht **308**) betrachtet werden würde, verankert wird.

[0167] Ein weiterer wichtiger Vorteil dieses Verfahrens besteht darin, dass eine hermetisch abgedichtete (vollständig überzogene) Verbindung zwischen der Kontaktstruktur **324** und dem Anschluss (Kontaktstelle) **315**, an dem sie montiert ist, bewirkt wird.

[0168] Die vorstehend beschriebenen Verfahren legen im Allgemeinen ein neues Verfahren zur Herstellung von zusammengesetzten Verbindungselementen dar, deren physikalische Eigenschaften leicht so zugeschnitten werden, dass sie einen gewünschten Grad an Elastizität aufweisen.

[0169] Im Allgemeinen werden die zusammengesetzten Verbindungselemente der vorliegenden Erfindung leicht an einem Substrat (insbesondere einem Halbleiterchip) montiert (oder auf diesem hergestellt) in einer Weise, in der leicht veranlasst wird, dass die Spitzen (z. B. **320b**) der Verbindungselemente (z. B. **320**) miteinander koplanar sind und sich in einem anderen (z. B. größeren) Rastermaß befinden können als die Anschlüsse (z. B. Bondkontaktstellen), von denen sie ausgehen.

[0170] Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass Öffnungen im Resist (z. B. **314**) hergestellt werden, an denen elastische Kontaktstrukturen nicht montiert werden. Vielmehr könnten solche Öffnungen vorteilhaft verwendet werden, um Verbindungen (wie z. B. durch herkömmliches Drahtbonden) mit anderen Kontaktstellen auf demselben Halbleiterchip oder auf anderen Halbleiterchips zu bewirken. Dies bietet dem Hersteller die Fähigkeit, Verbindungen mit einer üblichen Anordnung von Öffnungen im Resist "individuell auszulegen".

[0171] Wie in **Fig.** 3D gezeigt, liegt es innerhalb des Schutzbereichs dieser Erfindung, dass die Maskierungsschicht **312** zusätzlich strukturiert werden kann, so dass zusätzliche leitende Linien oder Flächen auf der Fläche des Halbleiterbauelements **302** belassen werden (d. h. zusätzlich zur Bereitstellung der Öffnungen **314**, an denen die Verbindungselemente **324** montiert und überzogen werden). Dies ist in der Figur durch die "langgestreckten" Öffnungen **324a** und **324b**, die sich in die Öffnungen **314a** bzw. **314b** erstrecken, und die "Flächen"-Öffnung **324c**, die sich wahlweise (wie gezeigt) zur Öffnung **314c** erstreckt, dargestellt. (In dieser Figur sind die Elemente **304**, **308** und **310** für die Darstellungsklarheit weggelassen.) Wie vorstehend dargelegt, wird das Überzugsmaterial **322** in diesen zusätzlichen Öffnungen (**324a**, **324b**, **324c**) abgeschieden und verhindert, dass Teile der leitenden Schicht **310**, die unter diesen Öffnungen liegen, entfernt werden. Im Fall solcher langge-

streckten und Flächenöffnungen (**324a**, **324b**, **324c**), die sich zu den Kontaktöffnungen (**314a**, **314b**, **314c**) erstrecken, werden die langgestreckten und Flächenöffnungen mit entsprechenden der Kontaktstrukturen elektrisch verbunden. Dies ist im Zusammenhang mit der Bereitstellung (Leitung) von Leiterbahnen zwischen (Verbindung) zwei oder mehr Anschlüssen (**315**) direkt auf der Fläche des elektronischen Bauteils (z. B. Halbleiterbauelements) **302** nützlich. Dies ist auch zum Bereitstellen von Masse- und/oder Leistungsebenen direkt auf dem elektronischen Bauteil **302** nützlich. Dies ist auch im Zusammenhang mit eng benachbarten (z. B. verschachtelten) langgestreckten Flächen (die bei Plattierung zu Leitungen werden) wie z. B. den langgestreckten Flächen **324a** und **324b**, die als Kondensatoren auf dem Chip (**302**) dienen können, nützlich. Außerdem kann das Bereitstellen von Öffnungen in der Maskierungsschicht **312** an anderen als den Stellen der Kontaktstrukturen **324** helfen, die Abscheidung des nachfolgenden Überzugsmaterials **322** zu vereinheitlichen.

[0172] Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass die Kontaktstrukturen (**324**) beispielsweise in der Weise der vorstehend beschriebenen **Fig.** 2D–2F vorgefertigt und an die Anschlüsse **315** entweder mit oder ohne Spitzen (**258**) mit gesteuerter Topographie hartgelötet werden. Dies umfasst die Montage der vorgefertigten Kontaktstrukturen an unvereinzelten (von einem Halbleiterwafer) Halbleiterchips auf einer einzelnen Basis oder mehreren Halbleiterchips auf einmal. Außerdem kann die Topographie einer Spitzenstruktur (**258**, **820**, **864**) so gesteuert werden, dass sie flach ist, um eine wirksame Druckverbindung mit einem leitenden z-Achsen-Klebstoff (**868**), der nachstehend beschrieben wird, herzustellen.

PRÜFEN VON HALBLEITERBAUELEMENTEN

[0173] Ein gut bekanntes Verfahren unter Herstellern von integrierten Schaltungen (Chips) ist das Voralterungs- und funktionale Testen von Chips. Diese Verfahren werden typischerweise nach dem Verkappen der Chips durchgeführt und werden hierin gemeinsam als "Prüfung" bezeichnet.

[0174] Moderne integrierte Schaltungen werden im Allgemeinen durch Erzeugen von mehreren, typischerweise identischen integrierten Schaltungschips (gewöhnlich als quadratische oder rechteckige Chipstellen) auf einem einzelnen (gewöhnlich runden) Halbleiterwafer, dann Ritzen und Trennen des Wafers, um die Einzelchips (Chips) voneinander zu trennen (vereinzeln, zertrennen), hergestellt. Ein orthogonales Gitter von "Ritzlinien"- (Schnitt-) Flächen erstreckt sich zwischen benachbarten Chips und enthält manchmal Teststrukturen zum Auswerten des Fertigungsprozesses. Diese Ritzlinienflächen und irgendetwas in diesen enthaltenes wird zerstört, wenn die Chips vom Wafer vereinzelt werden. Die vereinzelten (getrennten) Chips werden schließlich einzeln verkappt, wie z. B. durch Herstellen von Drahtbondverbindungen zwischen den Bondkontaktstellen auf dem Chip und den Leiterbahnen innerhalb des Gehäusekörpers.

[0175] "Voraltern" ist ein Prozess, bei dem ein Chip (Einzelchip) entweder einfach eingeschaltet wird ("statisches" Voraltern) oder eingeschaltet wird und Signale aufweist, die in einem gewissen Grad die Funktionalität des Chips prüfen ("dynamisches" Voraltern). In beiden Fällen wird das Voraltern typischerweise bei einer erhöhten Temperatur und durch Herstellen von "vorübergehenden" (oder entfernbaren) Verbindungen mit dem Chip durchgeführt – wobei die Aufgabe darin besteht, Chips, die fehlerhaft sind, vor dem verkappen der Chips zu identifizieren. Das Voraltern wird gewöhnlich auf einer chipweisen Basis durchgeführt, nachdem die Chips vom Wafer vereinzelt (zertrennt) sind, es ist jedoch auch bekannt, das Voraltern vor dem Vereinzeln der Chips durchzuführen. Typischerweise werden die vorübergehenden Verbindungen mit den Chips durch Testsonden oder durch "fliegende Drähte" hergestellt.

[0176] Das funktionale Testen kann auch durch Herstellen von vorübergehenden Verbindungen mit den Chips durchgeführt werden. In einigen Fällen wird jeder Chip mit einer eingebauten Selbsttest- (selbststartenden, Signal erzeugenden) Schaltung versehen, die eine gewisse der Funktionalität des Chips prüft. In vielen Fällen muss eine Testschablone für jeden Chip hergestellt werden, wobei Sondenstifte genau auf Bondkontaktstellen auf dem speziellen Chip, der geprüft (getestet und/oder vorgealtert) werden muss, ausgerichtet werden. Diese Testschablonen sind relativ teuer und erfordern eine unmäßige Menge an Zeit zur Herstellung.

[0177] Als allgemeiner Vorschlag werden Gehäuseanschlussleitungen für die Montage und nicht zum Voraltern (oder funktionalen Testen) optimiert. Voralterungsplatinen des Standes der Technik sind kostenaufwändig und werden häufig Tausenden von Zyklen unterzogen (d. h. im Allgemeinen ein Zyklus pro Chip, der getestet wird). Überdies erfordern verschiedene Chips verschiedene Voralterungsplatinen. Voralterungsplatinen sind teuer, was die Gesamtkosten der Herstellung erhöht und was nur über lange Serien von speziellen Bauelementen amortisiert werden kann.

[0178] Vorausgesetzt, dass ein gewisses Testen des Chips vor dem Verkappen des Chips stattfand, wird der Chip verkappt, damit der verkappte Chip mit externen Systemkomponenten verbunden werden kann. Wie vorstehend beschrieben, beinhaltet das Verkappen typischerweise die Herstellung einer gewissen Art "dauerhafter" Verbindung mit dem Chip wie z. B. durch Bonddrähte. (Solche "dauerhaften" Verbindungen können häufig rückgängig gemacht und wiederhergestellt werden, obwohl dies im Allgemeinen nicht erwünscht ist.)

[0179] Offensichtlich sind die "vorübergehenden" Verbindungen, die zum Voraltern und/oder Testen

des (der) Chip(s) vor dem Verkappen erforderlich sind, häufig von den "dauerhaften" Verbindungen, die zum Verkappen des (der) Chip(s) erforderlich sind, verschieden.

[0180] Es ist eine Aufgabe der vorliegenden Erfindung, ein Verfahren zur Herstellung von sowohl vorübergehenden als auch dauerhaften Verbindungen mit elektronischen Bauteilen wie z. B. Halbleiterchips unter Verwendung derselben Verbindungsstruktur bereitzustellen.

[0181] Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein Verfahren zur Herstellung von vorübergehenden Verbindungen mit Chips zum Durchführen von Voralterung und/oder Testen der Chips, entweder bevor die Chips vom Wafer vereinzelt werden oder nachdem die Chips vom Wafer vereinzelt wurden, bereitzustellen.

[0182] Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein verbessertes Verfahren zur Herstellung von vorübergehenden Verbindungen mit Chips bereitzustellen, ob dieselbe Verbindungsstruktur verwendet wird, um dauerhafte Verbindungen mit dem (den) Chip(s) herzustellen, oder nicht.

[0183] Gemäß der Erfindung können elastische Kontaktstrukturen sowohl als vorübergehende als auch dauerhafte Verbindungen mit einem elektronischen Bauteil wie z. B. einem Halbleiterchip einem "doppelten Nutzen" dienen.

[0184] Gemäß der vorliegenden Erfindung können elastische Kontaktstrukturen direkt an Halbleiterchips montiert werden und die elastischen Kontaktstrukturen können mehreren Zwecken dienen:

(a) die elastischen Kontaktstrukturen können einen zuverlässigen, vorübergehenden Kontakt mit Testbaugruppen herstellen, die so einfach und unkompliziert wie gewöhnliche Leiterplatten sein können;

(b) dieselben elastischen Kontaktstrukturen können einen zuverlässigen dauerhaften Kontakt mit Leiterplatten herstellen, wenn sie durch eine Federklemme oder dergleichen an der Stelle gehalten werden; und

(c) dieselben elastischen Kontaktstrukturen können eine zuverlässige dauerhafte Verbindung mit Leiterplatten durch Löten herstellen.

CHIPEBENEN-MONTAGEPROZESS

[0185] Wie vorstehend erwähnt (z. B. mit Bezug auf **Fig.** 3A–3C), liegt es wohl innerhalb des Schutzbereichs dieser Erfindung, die elastischen Kontaktstrukturen der vorliegenden Erfindung direkt an (auf) Halbleiterchips zu montieren. Dies ist besonders signifikant, wenn es gegenüber Verfahren des Standes der Technik zum Drahtbonden an Chips, die in einer gewissen Art von Gehäuse angeordnet sind, das externe Verbindungsstrukturen (z. B. Anschlussstifte, Anschlussleitungen und dergleichen) erfordert, betrachtet wird. Im Allgemeinen ist ein Halbleiterchip für eine signifikante Auferlegung von Wärme, wie sie im Allgemeinen erforderlich ist, wenn Anschlussstifte an Gehäuse hartgelötet werden, nicht tolerant, da eine signifikante Menge an Wärme verursacht, dass sorgfältig angeordnete Diffusionsbereiche im Chip weiter diffundieren. Dies wird immer mehr zu einer Sorge, da die Bauelementgeometrien schrumpfen (z. B. auf Submikrometergeometrien). Als allgemeiner Vorschlag für einen beliebigen Fertigungsprozess (z. B. CMOS) besteht ein Wärme-"Budget" und die Auswirkung von jedem Bearbeitungsschritt, in dem der Chip Wärme ausgesetzt wird (z. B. Aufschmelzen von Glas), muss sorgfältig betrachtet und berücksichtigt werden.

[0186] Im Allgemeinen stellt die vorliegende Erfindung ein Verfahren zum Montieren von Kontaktstrukturen direkt an Halbleiterchips bereit, ohne den Chip signifikant zu erhitzen. Im Allgemeinen werden das Bonden des Drahtschafts an den Chip und das anschließende Überziehen (z. B. Plattieren) des Drahtschafts bei Temperaturen durchgeführt, die im Vergleich zu Bauelementfertigungsprozessen (z. B. Plasmaätzen, Aufschmelzen von Glas), die die Chips Temperaturen in der Größenordnung von mehreren hundert Grad Celsius (°C) aussetzen, relativ "trivial" sind. Das Bonden von Golddrähten geschieht beispielsweise typischerweise bei 140°–175°C. Das Bonden von Aluminiumdrähten kann bei noch niedrigeren Temperaturen wie z. B. bei Raumtemperatur stattfinden. Plattierungstemperaturen sind vom Prozess abhängig, beinhalten jedoch im Allgemeinen nicht Temperaturen oberhalb 100°C.

[0187] Die **Fig.** 4A–4E stellen den Prozess zum Setzen von elastischen Kontaktstrukturen auf einen Siliziumchip oder auf Siliziumchips (Einzelchips) dar, bevor sie von einem Halbleiterwafer vereinzelt wurden. Ein wichtiges Merkmal dieses Prozesses ist die Bereitstellung einer Kurzschlussschicht (vorstehend mit Bezug auf die Schicht **310** erwähnt), die zum Überziehen der geformten Drahtschäfte der elastischen Kontaktstrukturen durch Elektroplattieren (vorstehend erörtert) wichtig ist. Insofern als Elektroplattieren das Abscheiden von Material aus einer Lösung in Gegenwart eines elektrischen Feldes beinhaltet und das elektrische Feld empfindliche Halbleiterbauelemente beschädigen könnte, sowie die Tatsache, dass ein elektrischer Bogen (wie z. B. bei elektrischen Abflammverfahren zum Abtrennen des Drahts, wie vorstehend erörtert) sicher das Potential hat, die Halbleiterbauelemente zu beschädigen, stellt die Kurzschlussschicht einen elektrischen Schutz während des Prozesses für solche empfindlichen elektronischen Bauteile bereit. Wahlweise kann die Kurzschlussschicht auch geerdet werden.

[0188] **Fig.** 4A zeigt ein Halbleitersubstrat **402** mit einer Vielzahl (zwei von vielen gezeigt) von Bondkontaktstellen **404**. Die Bondkontaktstellen **404** sind mit einer Passivierungsschicht **406** (typischerweise Siliziumnitrid) bedeckt, die über jeder der Bondkontaktstellen **404** Öffnungen aufweist. Typischerweise ermöglichen diese Öffnungen in der Passivierungs-

schicht **406**, dass ein Bonddraht zum Drahtbonden des Substrats (z. B. Chips) an einen Leiterrahmen oder dergleichen an die Bondkontaktstelle gebondet wird. Für alle Absichten und Zwecke legen die Öffnungen in der Passivierungsschicht die Größe (Fläche) der Bondkontaktstelle **404** ungeachtet der Tatsache, dass die Metallisierung der Bondkontaktstelle sich über die Öffnung in der Passivierungsschicht **406** hinauserstrecken kann (und typischerweise wird), fest. (Typischerweise ist die Bondkontaktstelle an sich einfach eine Stelle in einem Muster von Leitern in einer Metallisierungsschicht.) Das vorangehende ist auf dem Fachgebiet der Halbleiterfertigung gut bekannt und zusätzliche Schichten von leitendem, isolierendem und halbleitendem Material zwischen den Bondkontaktstellen (obere Metallisierungsschicht) und dem Substrat **402** sind für die Darstellungsklarheit weggelassen. Typischerweise, aber nicht notwendigerweise liegen die Bondkontaktstellen alle auf derselben Ebene (z. B. wenn eine vorangehende Schicht planarisiert wurde) auf dem Halbleitersubstrat (Bauelement) und es ist für die Zwecke der vorliegenden Erfindung unbedeutend, ob die Bondkontaktstellen koplanar sind oder nicht.

[0189] **Fig.** 4A zeigt ferner, dass die Bondkontaktstellen **404** durch eine leitende Schicht **410** aus Aluminium, Ti-W-Cu (Titan-Wolfram-Kupfer), Cr-Cu (Chrom-Kupfer) oder dergleichen, die durch herkömmliche Prozesse auf die gesamte Oberfläche des Substrats **402** (über der Passivierungsschicht **406** und in die Öffnungen in der Passivierungsschicht) aufgebracht wird, um einen elektrischen Kontakt mit den Bondkontaktstellen **404** herzustellen, miteinander kurzgeschlossen werden. Eine strukturierte Schicht aus Resist (Photoresist) **412** wird über der Kurzschlussschicht **410** aufgebracht und wird so strukturiert, dass sie Öffnungen **414** aufweist, die direkt über den Bondkontaktstellen **404** ausgerichtet sind. Beachtenswerterweise können die Öffnungen **414** in der Resistschicht **412** eine willkürliche Größe aufweisen und sind vorzugsweise größer als die Öffnungen in der Passivierungsschicht **406**, so dass eine "virtuelle" Bondkontaktstelle (durch die Öffnung **414** durch den Resist **412** zur Kurzschlussschicht **410** festgelegt) eine größere Fläche aufweist als die "tatsächliche" Bondkontaktstelle **404**. Gemäß einem Aspekt der Erfindung ist die Fläche der virtuellen Bondkontaktstelle signifikant, wie z. B. bis zu 10%, 20%, 30%, 40%, 50%, 60%, 70%, 80%, 90% oder 100% größer als die tatsächliche Bondkontaktstelle (wie durch die Öffnung in der Passivierungsschicht festgelegt). Typischerweise sind die Bondkontaktstellen (und ihre Öffnungen) quadratisch (wie von oben gesehen). Die spezielle Form der Bondkontaktstellen ist jedoch für die vorliegende Erfindung nicht besonders von Belang, welche auf Bondkontaktstellen mit rechteckigen, runden oder ovalen Formen und dergleichen anwendbar ist.

[0190] **Fig.** 4B stellt einen nächsten Schritt in dem Prozess zum Montieren von elastischen Kontaktstrukturen an dem Substrat **402** dar. Drähte **420** werden an ihren distalen Enden **420a** an die Kurzschlussschicht in den Öffnungen **414** gebondet und so gestaltet, dass sie eine Form aufweisen, die zum Funktionieren als elastische Kontaktstruktur geeignet ist, wenn sie überzogen sind. Im Allgemeinen kann ein beliebiges der vorstehend erwähnten Verfahren zum Gestalten von Drahtschaftformen in diesem Schritt verwendet werden. In diesem Beispiel wird der Draht **420** zu einem Drahtschaft mit einer Form ähnlich der in **Fig.** 2A dargelegten Form gestaltet.

[0191] **Fig.** 4C stellt einen nächsten Schritt in dem Prozess der Montage von elastischen Kontaktstrukturen am Substrat **402** dar, wobei die Drahtschäfte (geformte Drähte **420**) mit einer (oder mehreren) Schicht(en) **422** aus einem leitenden Material überzogen werden. (Wie in den vorherigen Beispielen muss nur die oberste Schicht von mehrlagigen Beschichtungen leitend sein.) Wiederum können beliebige der vorstehend erwähnten Prozesse und Materialien zum Überziehen von geformten Drahtschäften in diesem Schritt verwendet werden. In diesem Beispiel wird der Draht (1420) mit Nickel elektroplattiert (überzogen). Wie in den vorherigen Beispielen ist der Überzug das, was die Elastizität der resultierenden Kontaktstruktur festlegt und auch die Verankerung der Kontaktstruktur am Substrat erheblich verbessert. In diesem Beispiel wird das gesamte Substrat in ein Elektroplattierungsbad eingetaucht und Nickel wird von Natur aus selektiv auf die Drahtschäfte und in die Öffnungen **414** des Resists **412** plattiert (Nickel elektroplattiert nicht an Resistmaterial). In dieser Weise werden elastische Kontaktstrukturen **430** bereitgestellt.

[0192] **Fig.** 4D stellt einen nächsten Schritt in dem Prozess zum Montieren von elastischen Kontaktstrukturen an dem Substrat **402** dar, wobei die Drahtschäfte (1420) überzogen (1422) wurden, um elastische Kontaktstrukturen **430** auszubilden. Die Schicht aus Resist **412**, die in den letzten drei Schritten ersichtlich ist, wurde entfernt. An diesem Punkt im Prozess sind die virtuellen Bondkontaktstellen einfach Kontaktflächen (vergleiche **110**) auf der durchgehenden Kurzschlussschicht **410**.

[0193] **Fig.** 4E stellt einen Endschritt in dem Prozess zum Montieren von elastischen Kontaktstrukturen am Substrat **402** dar. In diesem Schritt wird die Kurzschlussschicht **410** an jeglicher Stelle außer unter dem Überzug **422** entfernt. Für Kurzschlussschichten, die aus Materialien ausgebildet werden, die leicht selektiv geätzt werden (d. h. ohne Ätzen des Überzugsmaterials **422** oder des Passivierungsmaterials **406**), kann dies durch selektives Naßätzen (d. h. durch Auswählen des geeigneten Ätzmittels) durchgeführt werden. Die einzige "grundlegende" Anforderung zum Ausführen von selektivem Ätzen besteht in diesem Beispiel darin, dass das Material der Schicht **410** vom Material der Beschichtung **422** verschieden ist und dass ein Reagens vorliegt, das die eine (1410) auflöst, ohne die andere (**422**) aufzu-

lösen. Dies liegt wohl innerhalb des Rahmens eines üblichen Fachmanns, den die vorliegende Erfindung am nächsten betrifft.

[0194] Ein deutlicher Vorteil des Prozesses der vorliegenden Erfindung besteht darin, dass eine größere "virtuelle" Kontaktfläche erzeugt wird als ansonsten existierte (d. h. in der Öffnung der Passivierungsschicht). Der Überzug **422** verankert den Drahtschaft **420** fest an dieser virtuellen Kontaktfläche, was die Basishaftung des Drahtschafts erheblich steigert. Obwohl ein Chipsubstrat quadratische (oder rechteckige oder runde) tatsächliche Kontaktstellen aufweisen kann, ermöglicht der Prozess der vorliegenden Erfindung überdies die Erzeugung von virtuellen Kontaktstellen (Öffnungen im Resist **412** mit beliebigem Profil (z. B. rechteckig, rund, oval usw.)). Überdies ist nur erforderlich, dass die virtuelle Kontaktstelle mit der tatsächlichen Kontaktstelle überlappt. Mit anderen Worten, die Mitte der virtuellen Kontaktstelle kann von der Mitte der tatsächlichen Kontaktstelle versetzt sein. Dies ermöglicht das "Versetzen" der Spitzen (distalen Enden) der elastischen Kontakte, ein Merkmal, das ansonsten (wenn sie direkt an eine lineare Matrix von tatsächlichen Kontaktstellen gebondet werden) das Gestalten mindestens zwei verschiedener Drahtformen oder -orientierungen erfordern würde.

[0195] Wie vorstehend erwähnt, kann dieser Prozess zum Montieren von elastischen Kontaktstrukturen (**430**) an einem Substrat an einem bereits vereinzelten Chip oder an Chips (Chipstellen) durchgeführt werden, bevor sie von einem Halbleiterwafer vereinzelt wurden.

[0196] Die vorstehend beschriebenen Schritte können auch an Halbleiterchips durchgeführt werden, die nicht von einem Wafer vereinzelt wurden. (Siehe **Fig.** 5 nachstehend für eine Erörterung des Montierens von Kontaktstrukturen an Chips vor dem Vereinzeln der Chips vom Wafer.)

[0197] **Fig.** 4F und 4G, die unmittelbar nachstehend erörtert werden, beschreiben einen Prozess ähnlich zum Prozess der **Fig.** 4A–4E, wobei jedoch Kontaktstrukturen auf Chips aufgebracht werden, bevor die Chips von einem Wafer vereinzelt werden.

[0198] **Fig.** 4F stellt einen Nachbearbeitungsschritt dar, in dem die elastischen Kontaktstrukturen **430** an einer Vielzahl von Chipstellen **402a** und **402b** (zwei von vielen gezeigt) auf einem Halbleiterwafer montiert wurden. Ein geeignetes Ritz- oder Schneidwerkzeug **450** (wie z. B. eine Säge) wird auf dem Wafer zwischen benachbarten Chipstellen zum Aufliegen gebracht, was zu einer Vielzahl von vereinzelten Chips führt, wobei an jedem Chip elastische Kontaktstrukturen montiert sind.

[0199] **Fig.** 4G stellt einen weiteren wahlweisen Nachbearbeitungsschritt dar, der vor oder nach (d. h. unabhängig von) dem in **Fig.** 4F gezeigten Nachbearbeitungsschritt durchgeführt werden kann. In diesem Schritt wird eine geeignete hermetische (z. B. Polymer-) Beschichtung **460** auf die Oberfläche des Substrats aufgebracht, die die gesamte Oberfläche sowie die proximalen Enden **430a** der elastischen Kontaktstrukturen **430** sowie die Kanten des Substrats (wie gezeigt) bedeckt. Typischerweise (d. h. vorzugsweise) sind solche Beschichtungen ein Isolationsmaterial und das Bedecken des distalen Endes (Spitze) **430b** der elastischen Kontaktstruktur **430** soll vermieden werden (wie gezeigt). Wenn es nicht vermeidbar ist, muss Isolationsmaterial (1460), das die Spitze **430b** der elastischen Kontaktstruktur bedeckt, entfernt werden. Außerdem soll die Beschichtung von mehr als einem zufälligen (sehr kleinen) Teil der Länge der elastischen Kontaktstruktur mit dem Isolationsmaterial (1460) streng vermieden werden, da das Isolationsmaterial die elastischen (Feder-) Eigenschaften der Kontaktstruktur **430**, die dieser durch den Überzug **422** (weitgehend) verliehen werden, verändern kann. Dieser Schritt stellt insofern ein wichtiges Merkmal der Erfindung dar, als Halbleiterchips, insbesondere deren Aluminiumbondkontaktstellen, von der Umgebung (Atmosphäre) hermetisch abgedichtet werden können. Eine solche hermetische Abdichtung des Chips ermöglicht, dass die Verwendung von weniger hermetischen (und typischerweise weniger teuren) Gehäusen angewendet wird. Keramikgehäuse sind beispielsweise sehr hermetisch (feuchtigkeitsdicht) und sehr teuer. Kunststoffgehäuse sind weniger hermetisch und weniger teuer. Gehäuse vom PCB-Substrattyp sind gewöhnlich noch weniger hermetisch und in den Kosten mit Kunststoffgehäusen vergleichbar.

WAFEREBENENMONTAGE VON ELASTISCHEN KONTAKTSTRUKTUREN

[0200] Die vorstehend dargelegten Erörterungen haben im Allgemeinen die Montage der elastischen Kontaktstrukturen der vorliegenden Erfindung an diskreten Substraten, einschließlich Halbleiterchips, betont. Die vorliegende Erfindung weist einen breiteren Umfang auf und ist zum Montieren der elastischen Kontaktstrukturen der vorliegenden Erfindung an Chips vor dem Vereinzeln (Trennen) der Chips von einem Wafer besonders vorteilhaft.

[0201] Dies bietet die Gelegenheit, das Testen und Voraltern von unvereinzelten Chips vor dem Trennen derselben vom Wafer unter Verwendung der elastischen Verbindungsverfahren der vorliegenden Erfindung durchzuführen. Die Montage von Kontaktstrukturen an unvereinzelten Chips wurde vorstehend mit Bezug auf die **Fig.** 4F und 4G kurz erörtert.

[0202] Im Stand der Technik erforderte das Testen von unvereinzelten Chips auf der Waferebene im Allgemeinen eine gewisse Art Chipauswahlverfahren, ob elektrisch (z. B. ein in den Wafer und/oder die Chips eingebauter Chipauswahlmechanismus) oder mechanisch (z. B. Sonden, fliegende Drähte und dergleichen), die beide gewöhnlich komplex sind und einen signifikanten Schritt zu den Produktionskosten hinzufügen. Die erfindungsgemäße Gelegenheit zur

Konstruktion von "End"-Kontaktstrukturen an unvereinzelten Chips und zur Verwendung dieser Kontaktstrukturen sowohl zum Testen als auch dauerhaften Verbinden der Chips vermeidet diese Zwischenschritte und ist auch gewöhnlich wirtschaftlicher als Methodologien zum Testen nach dem Trennen.

[0203] Außerdem ist es während der Fertigung von Chips auf einem Wafer häufig der Fall, dass Unvollkommenheiten im Wafer vor der Waferbearbeitung identifiziert werden. Irgendwelche an solchen unvollkommenen Chipstellen hergestellten Chips sollten sofort verworfen werden (nach dem Trennen), ohne sich noch "darum zu kümmern", diese Chips zu testen.

[0204] **Fig.** 5 stellt einen Teil **502** eines Halbleiterwafers dar, der eine Vielzahl von Chipstellen **504a** .. **504o** darstellt, die durch ein Gitter von Schnitt- (Ritz-) Linien **506** festgelegt sind. Elastische Kontaktstrukturen **530** wurden an Bondkontaktstellen (nicht dargestellt) an jeder der Chipstellen **504a** .. **504d** und **504f** .. **504o** montiert. Die elastischen Kontaktstrukturen (**530**) sind nicht an der Chipstelle **504e** montiert (die vor der Montage der elastischen Kontaktstrukturen als fehlerhaft festgestellt worden sein kann). Wie in dieser Figur gezeigt, sind alle elastischen Kontaktstrukturen an einer Chipstelle so "orientiert", dass kein Teil der elastischen Kontaktstruktur eine Position direkt oberhalb einer Schnittlinie **506** belegt.

[0205] Nach dem Vereinzeln der Chips vom Wafer können sie mit einem geeigneten Isolationsmaterial beschichtet (oder eingekapselt) werden, wobei die Spitzen der elastischen Kontaktstrukturen für das anschließende Verbinden mit einer Platine oder mit einer Karte freigelegt gelassen werden.

[0206] Im Allgemeinen stellt die Fähigkeit, elastische Kontaktstrukturen direkt auf Halbleiterchips herzustellen, bevor die Chips von einem Wafer vereinzelt werden, einen ungeheueren Vorteil im Gesamtprozess der Fertigung von Halbleiterbauelementen dar. Dies kann durch folgendes veranschaulicht werden:

[0207] In einem typischen Prozessablauf des Standes der Technik werden Chips geprüft, während sie sich auf einem Wafer befinden, werden dann vom Wafer getrennt, werden dann an einer Chipbefestigungskontaktstelle an einem Leiterrahmen montiert, werden dann an Zinken des Leiterrahmens drahtgebondet, dann wird die Anordnung des Chips und des Leiterrahmens in eine Form zur Einkapselung eingesetzt und der resultierende verkappte Chip wird aus der Form entnommen, beschnitten (z. B. von "Grat") und geformt (z. B. werden die Teile der Leiterrahmenzinken, die sich vom Gehäusekörper erstrecken, zu geeigneten Flügelgestalten oder dergleichen geformt).

[0208] In einem typischen Prozessablauf der vorliegenden Erfindung werden die Chips geprüft, während sie sich auf dem Wafer befinden, die elastischen Kontaktstrukturen werden an den "guten" Chips (die bestanden haben) montiert, die Chips werden vom Wafer getrennt, dann werden die Chips beschichtet oder eingekapselt. Als allgemeiner Vorschlag ist es bevorzugt, dass die Sondenprüfung der Chips in der vorstehend beschriebenen Weise auf Chips begrenzt wird, die weniger als einhundert zu prüfende Bondkontaktstellen aufweisen, wie z. B. Speicherbauelemente. Trotzdem wird die Sondenprüfung von Chips auf der Waferebene (vor der Vereinzelung), insbesondere für Voralterungszwecke, durch den offenbarten Prozess erheblich erleichtert.

[0209] In **Fig.** 5 sind die elastischen Kontaktstrukturen **530** auf irgendeinem auf zwei Seiten eines Chips angeordnet, und die resultierenden Kontaktstrukturen auf irgendeiner Seite des Chips sind alle als gleich geformt und in derselben Richtung orientiert dargestellt. Dies legt ein "Rastermaß" oder einen Abstand zwischen Spitzen von benachbarten elastischen Kontaktstrukturen fest, das, wie ersichtlich ist, dasselbe ist wie das Rastermaß der Bondkontaktstellen, an denen die elastischen Kontaktstrukturen montiert sind.

[0210] Dies stellt insofern einen Vorteil der Erfindung dar, als elastische Kontaktstrukturen, die sich zum direkten Verbinden mit einer Leiterplatte oder dergleichen eignen, direkt an Halbleiter- (z. B. Silizium-) Bauelementen montiert werden können, um ein "Chipgrößengehäuse" auszubilden.

[0211] Ein solches Bauelement mit direkt an diesem montierten elastischen Kontaktstrukturen ist bereit zum Testen und Voraltern und bereit zum Verbinden mit einer Karte oder Platine, wie beispielsweise mit Bezug auf die **Fig.** 7A und 7B nachstehend genauer erörtert.

[0212] Für die Zwecke dieser Erörterung wird angenommen, dass ein gegebenes Halbleiterbauelement eine untere Grenze dafür aufweist, wie nahe Bondkontaktstellen angeordnet werden können, insbesondere eine einzelne Reihe von Bondkontaktstellen, und dass diese untere Grenze ein Rastermaß dafür festlegt, was hierin als "Außenanschluss" des Bauelements bezeichnet wird. (Es ist selbstverständlich, dass der Begriff "Außenanschluss" typischerweise verwendet wird, um vielmehr die Signalbelegungen von Bondkontaktstellen als ihren physikalischen Abstand zu beschreiben.) Dieses Außenanschlussrastermaß ist gewöhnlich relativ fein (klein) im Vergleich zum Kontaktstellenabstand, der auf Leiterplatten durchführbar erzielt werden kann, was teilweise die allgemeine Akzeptanz der Verwendung von Bonddrähten, Leiterrahmen und dergleichen im Zusammenhang mit der Verkappung von Chips berücksichtigt, um das Außenanschlussrastermaß zu erweitern (zu spreizen).

[0213] Im Allgemeinen besteht eine kritische Einschränkung für die Platinenkonstruktion darin, dass Kontakt- (Löt-) Stellen weit genug voneinander beabstandet sein müssen, so dass in einigen Fällen Leiterbahnen dazwischen verlaufen können, um "komplexe" Verbindungsschemen zu bewirken. Als allgemeiner Vorschlag gilt überdies, je größer die Lötkon-

taktstelle ist, desto besser ist es, da sie mehr Lötmittel "aufnimmt" – was für eine zuverlässigere Lötverbindung sorgt.

[0214] Gemäß einem Merkmal der Erfindung können elastische Kontaktstrukturen mit verschiedenen Formen und Orientierungen an Substraten (z. B. Halbleiterchips) montiert werden, was beim Vergrößern des effektiven Rastermaßes des Bauelementaußenanschlusses nützlich ist.

[0215] Überdies ist es möglich, wenn elastische Kontaktstrukturen an vereinzelten Chips montiert werden, dass es eine relativ unkomplizierte Angelegenheit ist, die Kontakte so zu formen, dass sie sich über den Umfang des Chips hinauserstrecken. Wenn elastische Kontaktstrukturen an elektronischen Bauteilen montiert werden, ist gemäß der vorliegenden Erfindung die Form und die Ausdehnung des Drahtschafts (der überzogen wird) im Allgemeinen theoretisch uneingeschränkt, was leicht eine Ausfächerung (Erhöhung von einem relativ kleinen Abstand wie z. B. auf einem Chip zu einem relativ größeren Abstand wie z. B, auf einer Leiterplatte) ermöglicht.

[0216] Es liegt jedoch innerhalb des Schutzbereichs dieser Erfindung, dass Kontaktstrukturen, die sich über den Umfang eines Chips hinauserstrecken, an unvereinzelten Chips auf einem Wafer montiert werden können. Dies würde beispielsweise das Sägen des Wafers von der entgegengesetzten Seite erfordern, da solche Kontaktstrukturen über den Schnittlinien liegen würden.

[0217] Ein weiterer Vorteil der vorliegenden Erfindung besteht darin, dass, wenn der Drahtschaft plattiert (überzogen) wird, ermöglicht werden kann, dass sich das Überzugsmaterial in Flächen des elektronischen Bauteils, die nicht speziell zur Herstellung von Verbindungen vorgesehen sind, ansammelt. Die Kanten des elektronischen Bauteils könnten beispielsweise plattiert werden, während Drahtschäfte, die an der Fläche des elektronischen Bauteils montiert sind, plattiert werden. Oder die entgegengesetzte Seite des elektronischen Bauteils kann plattiert werden, während die Drahtschäfte plattiert werden. Im Allgemeinen wird eine Fläche auf dem elektronischen Bauteil, die nicht maskiert ist, plattiert. (In vielen der vorstehend beschriebenen Ausführungsbeispiele wird die Kontaktfläche (z. B. **110**), in der der Drahtschaft an das elektronische Bauteil gebondet ist, durch eine Öffnung im Photoresist oder dergleichen festgelegt.)

[0218] **Fig.** 5A stellt ein Ausführungsbeispiel der Erfindung dar, in dem die Orientierung von Kontaktstrukturen versetzt ist, um ihre effektive Dichte zu erhöhen, und ist ähnlich zu **Fig.** 24 der AKTE-2. Die Figur stellt einen Halbleiterchip **520** dar, auf dem eine Vielzahl von unterschiedlichen Kontaktstrukturen gemäß den vorstehend dargelegten Verfahren montiert wurden. Ein erster Teil **522** der Kontaktstrukturen ist so gestaltet (geformt, gebogen), dass sie einen relativ großen Versatz (d. h. distales Ende vom proximalen Ende) aufweisen. Ein zweiter Teil **524** der Kontaktstrukturen ist so gestaltet (geformt, gebogen), dass sie einen relativ kleinen Versatz (d. h. distales Ende vom proximalen Ende) aufweisen. In dieser Weise, wie dargestellt, ist der Abstand zwischen den proximalen Enden von benachbarten Kontaktstrukturen (**522** und **524**) "m" und der Abstand zwischen den distalen Enden von benachbarten Kontaktstrukturen ist "n", wobei n > m. "m" ist beispielsweise ungefähr fünf mils und "n" ist fünf bis zehn mils. wie weiter in der Figur gezeigt, können gerade Kontaktstrukturen **528**, die sich senkrecht zur Oberfläche des elektronischen Bauteils **520** erstrecken, auf dem elektronischen Bauteil ausgebildet werden. Diese Kontaktstrukturen **528** sollen als Ausrichtungsstifte wirken, die mit entsprechenden Ausrichtungsstrukturen (wie z. B. Löchern) auf einem anderen elektronischen Bauteil wie z. B. einer Leiterplatte (PCB) in Eingriff kommen. Vorzugsweise sind diese Ausrichtungsstifte **528** nicht elastisch, aber sie können sicher in denselben Prozessschritten wie die elastischen Kontaktstrukturen **522** und **524** hergestellt werden.

[0219] Wahlweise kann ein Verkappungsmaterial auf der Oberfläche des Substrats angeordnet werden, welches die unteren (wie gesehen) Teile der Kontaktstrukturen umschließt, was die Befestigung der elastischen Kontaktstrukturen an der Oberfläche des Substrats mechanisch verstärkt.

[0220] Die Versetzung der Spitzen der Kontaktstrukturen gemäß der vorliegenden Erfindung ermöglicht, dass der Entwickler die "Grundregeln" (Entwurfsregeln) für eine Platine, an der das elektronische Bauteil montiert wird, lockert, was Kontakt-(Löt-) Stellen, die weiter voneinander angeordnet sind, und/oder größere einzelne Lötkontaktstellen ermöglicht.

[0221] Bei der Verwendung können vorübergehende Verbindungen mit dem elektronischen Bauteil **520** über die Kontaktstrukturen (**522**, **524**, **526**) hergestellt werden und anschließende dauerhafte Verbindungen können mit dem elektronischen Bauteil **520** über dieselben Kontaktstrukturen (**522**, **524**, **526**) in der vorstehend mit Bezug auf **Fig.** 7A und 7B (nachstehend beschrieben) erörterten Weise hergestellt werden. Dies erleichtert die Waferebenenprüfung (Testen und Voralterung) von unvereinzelten Chips auf einem Wafer, falls erwünscht, ein Merkmal, das für Halbleiterspeicherbauelemente besonders vorteilhaft (aber nicht darauf begrenzt) ist. Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass die Kontaktstrukturen **522**, **524**, **526** und **528** simultan zum Wafer (oder Chip) **520** in der vorstehend dargelegten Weise überführt werden. Das Simultanüberführungsverfahren vermeidet im Allgemeinen den Bedarf, eine Kurzschlussschicht (vergleiche **126**) auf dem elektronischen Bauteil auszubilden, da die Kontaktstrukturen "offline" (d. h. auf einem Opfersubstrat) hergestellt werden.

KEINE KURZSCHLUSSSCHICHT ERFORDERLICH

[0222] In einer Anzahl der vorstehend beschriebenen Ausführungsbeispiele wurde die Verwendung einer Kurzschlussschicht beschrieben (siehe z. B. leitende Schicht **310** in den **Fig.** 3A–3C). Eine Kurschlussschicht ist nützlich, wenn die Drahtschäfte durch Elektroplattierungsprozesse überzogen werden. Die Verwendung einer leitenden Opferstruktur, mit der alle Drahtschäfte verbunden werden, erleichtert auch das Elektroplattieren durch ähnliches Kurzschließen (elektrisches Verbinden miteinander) einer Vielzahl von Drahtschäften.

[0223] **Fig.** 6A stellt einen ersten Schritt in einem Prozess dar, in dem eine Opferstruktur **602** in Verbindung mit dem Formen und Überziehen einer Vielzahl von Drahtschäften **630** und **632**, die an einem Halbleiterchip **612** montiert (an diesen gebondet) sind, verwendet wird.

[0224] Die Opferstruktur **602** ist als käfigartige Struktur aus einem leitenden (und in einem Endschritt des Prozesses leicht entfernten) Material wie z. B. Aluminium ausgebildet und umfasst einen äußeren Ring **604**, der eine Fläche festlegt, in der der Chip **612** angeordnet wird, und eine Querstange **606**, die sich von einer Seite des Rings **604** (wie gezeigt) zu einer entgegengesetzten Seite (in dieser perspektivischen Querschnittszeichnung nicht sichtbar) des Rings **604** erstreckt. Dies führt dazu, dass Öffnungen **608** und **610** vorhanden sind, die sich von einer Seite des Rings zur entgegengesetzten Seite des Rings parallel zur Querstange **606** (und zueinander) erstrecken.

[0225] Im Allgemeinen wird die Opferstruktur (Käfig) über dem Halbleiterchip **612** so angeordnet, dass die Öffnungen **608** und **610** auf jeweilige parallele Reihen von Bondkontaktstellen auf dem Chip **612** ausgerichtet werden, bevor die Drahtschäfte **630** und **632** am Chip **612** montiert werden.

[0226] Wie gezeigt, erstrecken sich die Drahtschäfte in jeder Reihe von Bondkontaktstellen entlang einer jeweiligen Seite des Chips abwechselnd zum äußeren Ring **604** und zur inneren Querstange **606** und sind an die Opferstruktur gebondet, wie z. B. indem ihre distalen Enden an diese keilgebondet sind. In dieser Weise schließt die Opferstruktur **602** alle Drahtschäfte miteinander kurz und wird leicht für das anschließende Plattieren der Drahtschäfte damit verbunden (nicht dargestellt).

[0227] **Fig.** 6B zeigt einen nächsten Schritt in dem Prozess, in dem die Drahtschäfte **630** und **632** in der vorstehend beschriebenen Weise plattiert werden, um als elastische Kontaktstrukturen **640** bzw. zu funktionieren.

[0228] Im nächsten Schritt ist es erwünscht, die Opferstruktur zu entfernen (beseitigen), und es gibt im Allgemeinen zwei Möglichkeiten: (i) die distalen Enden der elastischen Kontaktstrukturen können von der Opferstruktur abgetrennt (abgeschnitten) werden, oder (ii) die Opferstruktur kann weggelöst (z. B. geätzt) werden, ohne die Spitzen der elastischen Kontaktstrukturen abzutrennen.

[0229] **Fig.** 6C zeigt die erste Möglichkeit, bei der die Opferstruktur (**602**) weggelöst wurde, wobei der Chip **612** mit den an diesem montierten elastischen Kontaktstrukturen **640** und **642** belassen wird. Obwohl in den meisten der vorherigen Ausführungsbeispiele es im Allgemeinen vorgesehen war, dass die äußersten distalen Enden der elastischen Kontaktstrukturen einen Kontakt mit einem anderen Bauteil herstellen, sind die elastischen Kontaktstrukturen **640** und **642** in diesem Ausführungsbeispiel so geformt, dass ein Zwischenteil **640c** und **642c** der Kontaktstrukturen **640** bzw. **642** einen Kontakt mit einem anderen Bauteil (nicht dargestellt) herstellt (wie durch die mit "C" bezeichneten Pfeile angegeben).

[0230] Durch Abwechseln der Orientierung der Kontaktstrukturen **640** (die in Richtung des Inneren der Chipfläche zeigen) und **642** (die in Richtung des Äußeren des Chips zeigen), kann das effektive Rastermaß der Kontaktstrukturen im Allgemeinen größer sein als das Außenanschlussrastermaß des Chips. (Vergleiche **Fig.** 5A). In Anbetracht der nach innen zeigenden Kontaktstrukturen **640** besteht ein Spalt zwischen ihren Spitzen **640b** und der Oberfläche des Chips in einer Weise ähnlich zu dem mit Bezug auf die **Fig.** 8A–8C der HAUPTAKTE gezeigten und beschriebenen Ausführungsbeispiel, was eine Auslenkung der elastischen Kontaktstruktur, ohne dass ihre Spitze die Oberfläche des Halbleiterchips berührt, ermöglicht. In Anbetracht der nach außen zeigenden Kontaktstrukturen **642** sind ihre Spitzen **642b** von der Kante des Chips **612** entfernt, was kein derartiges scheinbares Problem darstellt (d. h. dass die Spitze der Kontaktstruktur die Oberfläche des Chips als Reaktion auf Kontaktkräfte berührt).

[0231] In den gesamten **Fig.** 6A–6C ist der Chip **612** mit einer Passivierungsschicht **614** auf seiner oberen (wie gesehen) Oberfläche in der vorstehend beschriebenen Weise gezeigt.

[0232] **Fig.** 6D stellt eine alternative Folge von Ereignissen dar, wobei die Opferstruktur **602** vor dem Überziehen der Drahtschäfte **630** und **632** entfernt wird. Der erste Schritt, der mit Bezug auf **Fig.** 6A beschrieben wird, würde der gleiche bleiben, und eine resultierende Struktur wäre wie in **Fig.** 6C dargestellt.

[0233] Das vorstehend mit Bezug auf **Fig.** 6A–6C beschriebene Verfahren kann auf der Waferebene einfach durch Bereitstellen einer dünneren Opferstruktur (**602**), die einfach auf dem Wafer sitzt (anstatt sich unter den Seitenkanten von einzelnen Chips zu erstrecken, wie in den **Fig.** 6A–6C dargestellt) durchgeführt werden.

[0234] Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass das elektronische Bauteil (**612**) von der Opferstruktur (**602**) einfach durch Abschneiden der Kontaktstrukturen (z. B. von **Fig.** 6B) oder der Drahtschäfte (z. B. von **Fig.** 6D) "befreit" wird.

[0235] Ein allgemeiner Vorteil der Verwendung einer Opferstruktur (z. B. **602**) besteht darin, dass kein

elektronisches Abflammen erforderlich ist, was ansonsten das elektronische Bauteil (**612**) äußerst hohen und potentiell beschädigenden Spannungen (z. B. 2000 Volt) aussetzen würde.

[0236] Es liegt auch innerhalb des Schutzbereichs dieser Erfindung, dass die Kontaktstrukturen (oder Drahtschäfte) wie z. B. mit einem harten Wachsmaterial (oder mit einem geeigneten Gießmaterial, wie z. B. wärmeschmelzbarem, lösungslöslichen Polymer) stabilisiert werden können und Schleifen (Polieren) in einer Ebene parallel zur Ebene des elektronischen Bauteils unterzogen werden können, was dazu führt, dass der Kontaktteil (z. B. **642c**) zum freien Ende der Kontaktstruktur wird (z. B. durch vollständiges Polieren durch die Kontaktstruktur oder den Drahtschaft). Dies wird nachstehend beispielsweise mit Bezug auf **Fig.** 8C beschrieben.

[0237] Wenn irgendeines der hierin beschriebenen "mechanischen" Abtrennverfahren verwendet wird, werden nicht nur Probleme, die mit der hohen Spannung der Funkenabtrennung verbunden sind, vermieden, sondern die Höhe der resultierenden Kontaktstrukturen wird auch in einer direkten, physikalischen, unkomplizierten Weise sichergestellt.

VERWENDUNG VON KONTAKTEN, DIE AN HALBLEITERBAUELEMENTEN SOWOHL ZUM PRÜFEN ALS AUCH ZUM VERKAPPEN DER BAUELEMENTE MONTIERT SIND

[0238] Ein wichtiges Merkmal der vorliegenden Erfindung besteht darin, dass durch Montieren von elastischen Kontaktstrukturen (zusammengesetzten Verbindungselementen) direkt an Bondkontaktstellen auf Halbleiterchips, bevor sie von einem Wafer vereinzelt (getrennt) werden, dieselben elastischen Kontaktstrukturen verwendet werden können, um die Halbleiterbauelemente zu prüfen (zu testen und/oder vorzualtern) und die Halbleiterbauelemente (nachdem sie vereinzelt wurden) zu verkappen.

[0239] **Fig.** 7A stellt eine Vielzahl (zwei von vielen gezeigt) von Halbleiterbauelementen (Chips) **702** und **704** vor dem Vereinzeln der Bauelemente von einem Halbleiterwafer dar. Eine Grenze zwischen den zwei Bauelementen ist durch die Kerbe **706** angegeben. (Die Kerbe kann tatsächlich existieren oder nicht und stellt die Position eines Schnitts (Linie) dar, an dem der Wafer zersägt wird, um die Bauelemente zu vereinzeln.)

[0240] Eine Vielzahl (zwei von vielen gezeigt, auf jedem Bauelement **702** bzw. **704**) von elastischen Kontaktstrukturen **708** (vergleiche **430)** sind direkt an den Bauelementen **702** bzw. **704** in der vorstehend beispielsweise mit Bezug auf die **Fig.** 3A–3C und 4A–4G beschriebenen Weise montiert.

[0241] Eine Testbaugruppe **710** mit einer Vielzahl (vier von vielen gezeigt) von Kontaktstellen (Anschlüssen) **712** wird am Wafer zur Anlage gebracht oder umgekehrt, so dass jede der Kontaktstellen eine Druckverbindung mit einer entsprechenden der elastischen Kontaktstrukturen bewirkt. In dieser Weise wird ein Verfahren zum Durchführen von "sockellosem" Testen und Voraltern von unvereinzelten Halbleiterbauelementen bereitgestellt.

[0242] Die Testkarte **710** kann eine unkomplizierte (z. B. leicht und kostengünstig hergestellte) Leiterplatte (PCB) mit einer Vielzahl von Kontaktstellen **712** sein, die auf ihrer oberen (wie gesehen) Oberfläche angeordnet sind.

[0243] Der Wafer (Bauelemente **702**, **704** und zusätzliche Bauelemente) wird unter Verwendung eines beliebigen geeigneten Ausrichtungsmittels (wie z. B. Anordnungsstiften, nicht dargestellt) auf die Karte **710** ausgerichtet, so dass jede elastische Kontaktstruktur **708** auf einer entsprechenden Kontaktstelle **712** aufliegt. Dies bewirkt eine elastische, "vorübergehende" Verbindung zwischen der Karte **710** und den elektronischen Bauteilen **702** und **704**. Die Karte **710** kann mit Kantenverbindungssteckern oder dergleichen (nicht dargestellt) und wahlweise mit einer eingebauten Testschaltung (nicht dargestellt) versehen sein, so dass das Testen und Voraltern des Bauteils leicht durchgeführt wird.

[0244] Unter den Vorteilen dieses Verfahrens befinden sich jene, dass eine "spezielle" Nadelkarte mit ihren eigenen elastischen Sondenelementen nicht erforderlich ist und nicht konstruiert werden muss, um diese Test- (und Voralterungs-) Vorgänge durchzuführen.

[0245] Ein wichtiger Vorteil, der aus dem in **Fig.** 7A dargestellten Verfahren erwächst, besteht darin, dass die elastischen Kontaktstrukturen **708** jeweils selbständig stehen (voneinander getrennt sind) und so hergestellt werden können, dass sie sich auf einem signifikanten Abstand von der Oberfläche des Chips (**702**, **704**) erstrecken. Dies ist insofern wichtig, als es einen merklichen "toten Raum" sowohl zwischen den elastischen Kontaktstrukturen als auch zwischen den gegenüberliegenden Oberflächen des Chips (z. B. **702**) und der Testkarte **710** vorsieht. Dieser tote Raum **714** ist durch gestrichelte Linien zwischen den gegenüberliegenden Oberflächen des Chips **702** und der Testkarte **710** veranschaulicht und in diesen dargestellt. In vielen Halbleiteranwendungen ist es vorteilhaft, Entkopplungskondensatoren so nahe an den Verbindungen wie möglich vorzusehen. Gemäß der vorliegenden Erfindung besteht ein weiter Raum für Entkopplungskondensatoren (nicht dargestellt), die in dem ansonsten "toten Raum" **714** angeordnet werden sollen. Solche Entkopplungskondensatoren könne entweder am Halbleiterchip (**702**) oder an der Testkarte montiert werden.

[0246] **Fig.** 7B stellt dar, dass dieselben elastischen Kontaktstrukturen **708**, die für das sockellose Testen und Voraltern der unvereinzelten Halbleiterbauelemente (z. B. **702**) verwendet wurden, anschließend vorteilhaft ohne Modifikation verwendet werden können, um eine "dauerhafte" Verbindung zwischen dem elektronischen Bauteil **702** und einem Verbindungssubstrat (Systemplatine) **720** oder dergleichen zu be-

wirken. Das Substrat **720** ist mit einer Vielzahl von Kontaktstellen **722** versehen, die auf einer Basis eine für eine auf die Spitzen der elastischen Kontaktstrukturen **708** auf dem Bauteil **702** ausgerichtet sind. Eine dauerhafte Verbindung zwischen dem Bauteil **702** und dem Substrat **720** kann (i) durch Aufbringen von "dauerhaftem" Druck auf das Bauteil **702** über Federklemmen und dergleichen (nicht dargestellt), um das Bauteil gegen das Substrat vorzuspannen, oder (ii) durch Löten des Bauteils **702** an das Substrat **720** durchgeführt werden.

[0247] Wie gezeigt, werden die elastischen Kontaktstrukturen **708** an die Kontaktstellen **722** auf dem Substrat **720** gelötet. Dies wird durch Vorbereiten jeder Kontaktstelle mit einer Menge an Lötmittel (z. B. Lötpaste), Drücken des Bauteils **302** gegen das Substrat und Durchlauf der Anordnung durch einen Ofen zum Aufschmelzen (Wärmekreislaufführung) des Lötmittels leicht durchgeführt. Das aufgeschmolzene Lötmittel ist in **Fig.** 7B als Lötmittelausrundungen **724** dargestellt.

[0248] In einer Weise ähnlich zu der mit Bezug auf **Fig.** 7B gezeigten ist ein merklicher toter Raum (**714**) zwischen den elastischen Kontaktstrukturen und zwischen den gegenüberliegenden Oberflächen des Chips **702** und des Verdrahtungssubstrats **720** vorhanden, in dem Entkopplungskondensatoren und dergleichen angeordnet werden können.

[0249] Das erfindungsgemäße Verfahren zur Verwendung derselben elastischen Kontaktstrukturen (**728**) zur Herstellung von sowohl vorübergehenden als auch dauerhaften Verbindungen mit einem elektronischen Bauteil ist im Zusammenhang mit elastischen Kontaktstrukturen, die an aktiven Halbleiterbauelementen (d. h. bloßen, unverkappten Chips) montiert sind, besonders vorteilhaft.

[0250] Ein weiterer Vorteil des mit Bezug auf **Fig.** 7A und 7B gezeigten und beschriebenen erfindungsgemäßen Verfahrens besteht darin, dass für sowohl die Testkarte (**710**) als auch das Verdrahtungssubstrat (**720**) die Anordnung der Anschlüsse (**712**, **722**) im Wesentlichen dieselbe ist, wobei die Anordnung der Bondkontaktstellen (d. h. der elastischen Kontaktstrukturen **708**) auf dem Halbleiterchip "gespiegelt" wird. (In Anbetracht der Testkarte **710** gilt diese "Gleichheit" auf einer Basis pro Chip, und wird vervielfältigt, wenn die Testkarte bemessen ist, um mehrere unvereinzelte Chips zu prüfen.) In praktischer Hinsicht bedeutet dies, dass dieselbe allgemeine "Konstruktion" (Anschlussanordnung) auf sowohl die Testkarte als auch das Verdrahtungssubstrat angewendet werden kann, wodurch der Bedarf vermieden wird, eine Konstruktion für eine Nadelkarte und eine andere Konstruktion für das Verdrahtungssubstrat zu haben.

[0251] Es liegt innerhalb des Schutzbereichs dieser Erfindung, dass Spitzenstrukturen wie z. B. die nachstehend beschriebenen Spitzenstrukturen **820** an den Spitzen der elastischen Kontaktstrukturen **708**, einschließlich vor dem Prüfen der unvereinzelten Halbleiterchips **702** und **704**, montiert werden können.

VERKAPPUNGSABLAUF

[0252] Das Konzept der Montage von zusammengesetzten Verbindungselementen (Drahtschäften mit mindestens einer Schicht aus einer leitenden Metallbeschichtung) an Halbleiterbauelementen auf der Waferebene und der Wiederverwendung derselben Verbindungselemente für sowohl Testen/Voralterung (vorübergehende Verbindung) als auch für die Endverkappung (dauerhafte Verbindung) der Halbleiterbauelemente wurde zum ersten Mal in der vorstehend erwähnten, im gemeinsamen Besitz stehenden US-Patentanmeldung Nr. 08/152 812 erwähnt und wurde in der vorstehend erwähnten, im gemeinsamen Besitz stehenden US-Patentanmeldung Nr. 08/340 144 (einschließlich entsprechende PCT/US94/13373) weiter ausgearbeitet. Wie im letzteren beispielsweise beschrieben:

– "[ist] es möglich, Kontakte an Bauelementen in entweder Wafer- oder vereinzelter Form zu montieren".

– "ist es möglich, einen Kontakt mit den Halbleiterbauelementen im Wafer vor dem Chipschneiden [des] Wafers herzustellen."

– "können die Prozesse ... mit Halbleiterbauelementen in Waferform sowie mit einzelnen Halbleiterbauelementen verwendet werden."

– "... in der Lage, mit ihrer vollen Funktionsgeschwindigkeit getestet zu werden, durch nachgiebiges Drücken der Spitzen der Kontaktstrukturen ... in Druckeingriff mit entsprechenden Kontaktanschlüssen, die auf einem Testsubstrat vorgesehen sind ..."

– "... können auch zum Voralterungstesten des Halbleiterbauelements verwendet werden."

– "Durch die Verwendung von elastischen Kontaktstrukturen, die von Halbleiterbauelementen getragen werden, ... und Verwendung derselben zur Herstellung von nachgiebigen und lösbaren Kontakten mit Kontaktstellen, die von Test- und Voralterungssubstraten getragen werden, können das Testen und Voraltern leicht durchgeführt werden ... wodurch der Bedarf für eine Halbleiterverkappung der ersten Ebene vermieden wird."

[0253] **Fig.** 7C stellt einen beispielhaften Weg **740** dar, dem ein Halbleiterbauelement von seiner Herstellung auf einem Halbleiterwafer bis zur Endmontage (Verkappung) gemäß dem Stand der Technik folgt. Wie durch den Schritt **742** ("WAFER-HERST.") dargestellt, werden eine Vielzahl von Halbleiterbauelementen auf einem Halbleiterwafer hergestellt. In einem Schritt **744** ("WAFERPRÜFEN/PLAN") werden die Halbleiterbauelemente auf dem Wafer als nächstes geprüft und ein "Plan" wird erstellt, um anzugeben, welche Halbleiterbauelemente erfolgreich hergestellt wurden und bei welchen Halbleiterbaue-

menten die erfolgreiche Herstellung misslungen ist. In einem Schritt **746** ("WAFERSÄGEN") wird der Wafer als nächstes zersägt, um die Halbleiterbauelemente zu vereinzeln, und die guten Chips werden zur Verkappung und zum weiteren Testen beiseitegelegt. Die Schritte **744** und **746**, die durch gestrichelte Linien versetzt sind, umfassen die Waferbearbeitungsphase des gesamten Prozessablaufs.

[0254] Als nächstes werden die erfolgreich hergestellten Chips verkappt, wie z. B. durch Befestigen ("CHIPBEFESTIGUNG"; Schritt **748**) der Chips an einem Flügel eines Leiterrahmens, Drahtbonden ("DRAHTBONDEN"; Schritt **750**) von Bondkontaktstellen auf den Chips mit Leiterrahmenzinken, Überformen ("ÜBERFORMEN"; Schritt **752**) des Chips und des Leiterrahmens (z. B. mit einer Kunststoffformverbindung), wahlweise Lötmittelplattieren ("LÖTMITTELPLATTIEREN"; Schritt **754**) außerhalb (zum Gehäusekörper) freigelegten Teilen der Leiterrahmenzinken, Beschneiden ("Entrümpeln" von überschüssiger Formverbindung ("Grat") und Formen (z. B. Flügel, J-Anschlussleitungen) der externen Teile der Leiterrahmenzinken ("BESCHNEIDEN & FORMEN"; Schritt **756**), Anordnen der verkappten Chips in einem Magazinstapel ("MAGAZINSTAPEL"; Schritt **758**), der den relativ hohen Temperaturen eines Voralterungsofens standhalten kann, Durchführen der Voralterung ("VORALTERUNG"; Schritt **760**) und weiteres Testen ("GESCHWINDIGKEITSSORTIEREN"; Schritt **762**) der verkappten Halbleiterbauelemente, um die Bauelemente gemäß vorgeschriebenen Kriterien (z. B. Leistungsspezifikationen wie z. B. Betriebsgeschwindigkeit) zu sortieren. (Bei der Beendung des Schritts **762** kann eine Rückkopplung zur Waferherstellung **742** geliefert werden.) Diese Schritte **744** .. **762** stellen eine Chipverkappungsphase des gesamten Prozessablaufs dar. In einem Endschritt ("SMT-KARTENMONTAGE"; Schritt **764**) wird das verkappte, sortierte Halbleiterbauelement an einem Verdrahtungssubstrat (Karte) montiert (wie z. B. durch Oberflächenmontage (SMT)). Dieselben Schritte würden im Allgemeinen für Halbleiterbauelemente gelten, die ohne Leiterrahmen verkappt werden (z. B. Kugelgittermatrix-Gehäuse).

[0255] Der Prozess des Voralterns eines Halbleiterbauelements beinhaltet das Einschalten des Bauelements bei einer erhöhten Temperatur. Offensichtlich erlegen die Materialien des Gehäuses (z. B. Kunststoff) den Temperaturen, denen das verkappte Halbleiterbauelement in einem Voralterungsofen ausgesetzt werden kann, Einschränkungen auf. Ein üblicher Voralterungsbereich beinhaltet das Erhitzen des verkappten Halbleiterbauelements auf eine Temperatur von 125°C für einen Zeitraum von 168 Stunden. Wie nachstehend erörtert, besteht ein Vorteil der vorliegenden Erfindung darin, dass Halbleiterbauelemente bei Temperaturen, die höher sind als 125°C, wie z. B. bei 150°C, vorgealtert werden können, und äquivalente Ergebnisse in einer viel kürzeren Menge an Zeit wie z. B. in 3 Minuten (gegenüber 168 Stunden) erwachsen.

[0256] Bestimmte Sorgen entstehen, wenn eine Voralterung an bereits verkappten Halbleiterbauelementen durchgeführt wird. Sehr wenige Gehäuse können es tolerieren, verlängert hohen Temperaturen ausgesetzt zu werden, insbesondere wenn nicht-metallische oder nicht-keramische Materialien im Gehäuse enthalten sind.

[0257] **Fig.** 7D stellt einen beispielhaften Weg **780** dar, dem ein Halbleiterbauelement von seiner Herstellung auf einem Halbleiterwafer bis zur Endmontage (Verkappung) gemäß der vorliegenden Erfindung folgt. Wie durch den Schritt **782** ("WAFER-HERST."; vergleiche **742**) dargestellt, werden eine Vielzahl von Halbleiterbauelementen auf einem Halbleiterwafer hergestellt.

[0258] In einem nächsten Schritt **784** ("WAFER-PRÜFEN/PLAN"; vergleiche **744**) können die Halbleiterbauelemente auf dem Wafer geprüft werden und ein "Plan" erstellt werden, um zu identifizieren, welche Halbleiterbauelemente erfolgreich hergestellt wurden und bei welchen Halbleiterbauelementen die erfolgreiche Herstellung misslungen ist. (Wie nachstehend erörtert, könnte dieser Schritt **784** weggelassen werden oder später im Prozessablauf durchgeführt werden.)

[0259] In einem nächsten Schritt **786** ("SPUTTERN/RESIST/KONTAKTSTELLENPLATTIEREN") wird der Wafer beispielsweise durch Sputtern einer unstrukturierten leitenden Schicht, Aufbringen und Strukturieren eines Maskierungsmaterials wie z. B. Photoresist, Durchführen einer Kontaktstellen- (Anschluss-) Plattierung und dergleichen, wie vorstehend beschrieben, zur Vorbereitung auf das Montieren von elastischen Kontakten an diesem (siehe **Fig.** 3A–3C) bearbeitet. Wahlweise könnte der Schritt **784** nach dem Schritt **786** durchgeführt werden.

[0260] In einem nächsten Schritt **788** ("FEDERBEFESTIGUNG") werden die vorstehend erwähnten Kernteile (vergleiche **112**, **122**, **132**, **142**, **152**, **216**, **320**; auch als "Drahtschäfte" bezeichnet) der elastischen Kontaktstrukturen (zusammengesetzten Verbindungselemente) an den Kontaktstellen (Anschlüssen) befestigt. Dies kann nur an jenen Chips durchgeführt werden, die die anfängliche Wafersondenprüfung (Schritt **784**) bestanden haben. Alternativ kann auch an jenen Chips, die beim anfänglichen Wafersondenprüfen (Schritt **784**) durchgefallen sind, Kernteile befestigt werden, um das anschließende Überziehen (Schritt **790**, nachstehend beschrieben) zu vereinheitlichen.

[0261] In einem nächsten Schritt **790** ("FEDERABSCHEIDUNG/ABLÖSEN") wird das Überzugsmaterial über die Kerne aufgebracht und das Maskierungsmaterial (Photoresist) und Teile der unstrukturierten leitenden Schicht, die unter dem Maskierungsmaterial liegt, werden entfernt (siehe **Fig.** 3A–3C). Wahlweise könnte der Schritt **784** nach dem Schritt **786** durchgeführt werden.

[0262] In einem Schritt **792** ("VORALTERN MIT

HEISSER AUFSPANNVORRICHTUNG") werden die unverkappten Halbleiterbauelemente als nächstes vorgealtert. Leistung wird zu den unvereinzelten Halbleiterbauelementen geliefert, indem mit den elastischen Kontaktstrukturen (zusammengesetzten Verbindungselementen), die an den unvereinzelten Halbleiterbauelementen montiert sind, Druckverbindungen hergestellt werden.

[0263] Vorzugsweise wird der Voralterungsschritt **792** bei einer Temperatur von mindestens 150°C durchgeführt. Da das Halbleiterbauelement noch nicht verkappt ist und da die an den Halbleiterbauelementen montierten zusammengesetzten Verbindungselemente vollständig metallisch sind, ist es in dieser Stufe des Prozesses möglich, das Halbleiterbauelement Temperaturen auszusetzen, die ansonsten verkappte Halbleiterbauelemente zerstören würden (vergleiche Schritt **760**), die Materialien umfassen, die solche erhöhten Temperaturen nicht aushalten können. Das Voraltern kann an allen auf dem Wafer befindlichen (unvereinzelten) Halbleiterbauelementen oder an ausgewählten Teilen der auf dem Wafer befindlichen Halbleiterbauelemente durchgeführt werden.

[0264] Gemäß einem Aspekt der Erfindung können unverkappte Halbleiterbauelemente bei Temperaturen, die größer sind als 125°C, wie z. B. mindestens 150°C (einschließlich mindestens 175°C und mindestens 200°C), vorgealtert werden und zufriedenstellende Ergebnisse werden in einigen (z. B. 3) Minuten anstatt mehreren (z. B. **168**) Stunden erhalten. Offensichtlich gilt, je schneller das Voraltern durchgeführt werden kann, desto kürzer ist die gesamte Prozesszeit und entsprechende Kosteneinsparungen erwachsen daraus. Die Verwendung von höheren Voralterungstemperaturen wird durch die Tatsache erleichtert, dass die zusammengesetzten Verbindungselemente der vorliegenden Erfindung metallische Strukturen sind. Gemäß diesem Merkmal der Erfindung kann ein zufriedenstellendes Voraltern in weniger als 60 Minuten, einschließlich weniger als 30 Minuten und weniger als 10 Minuten, durchgeführt werden.

[0265] In einem Schritt **794** ("GESCHWINDIGKEITSSORTIEREN"; vergleiche **762**) werden die unverkappten Halbleiterbauelemente als nächstes getestet, um die Bauelemente gemäß vorgeschriebenen Kriterien (z. B. Leistungsspezifikationen) zu sortieren. Dies kann an einem unvereinzelten Chip auf einmal (Testen einer Vielzahl von unvereinzelten Chips der Reihe nach) durchgeführt werden oder kann an mehr als einem Chip auf einmal durchgeführt werden. Bei der Beendung dieses Schritts kann eine Rückkopplung zur Waferherstellung **782** geliefert werden (z. B. Ausbeuteprobleme gemeldet werden). Wenn in diesem Schritt **796** eine hohe Ausbeute beobachtet wird, kann es erwünscht sein, den Sondenprüfschritt **784** vollständig auszulassen.

[0266] In einem Schritt **796** ("WAFERSÄGEN"; vergleiche **746**) werden die Halbleiterbauelemente als nächstes vom Wafer vereinzelt (getrennt).

[0267] Diese Schritte **784** .. **796** stellen eine Chipverkappungsphase des gesamten Prozessablaufs (Methodologie) der vorliegenden Erfindung dar.

[0268] In einem Endschritt **798** ("SMT-KARTEN-MONTAGE"; vergleiche Schritt **764**) wird das unverkappte, sortierte Halbleiterbauelement schließlich wie z. B. durch Oberflächenmontage (SMT) an einem Verdrahtungssubstrat (Karte) montiert.

VORFERTIGUNG VON SPITZENSTRUKTUREN, VERARBEITUNG VON ZUSAMMENGESETZTEN VERBINDUNGSELEMENTEN UND VERBINDEN DER SPITZENSTRUKTUREN MIT DEN VERBINDUNGSELEMENTEN

[0269] Die **Fig.** 2D–2F, die vorstehend erörtert wurden, offenbaren ein Verfahren zur Herstellung von Spitzenstrukturen (**258**) auf einem Opfersubstrat (**254**) und die Herstellung von zusammengesetzten Verbindungselementen **264** an den Spitzenstrukturen (**258**) zur anschließenden Montage an Anschlüssen eines elektronischen Bauteils.

[0270] **Fig.** 8A stellt ein alternatives Verfahren **800** zur Herstellung von zusammengesetzten Verbindungselementen mit vorgefertigten Spitzenstrukturen, die an diese hartgelötet (z. B.) sind, dar, und ist im Zusammenhang mit elastischen Kontaktstrukturen, die sich auf Halbleiterbauelementen befinden, besonders nützlich.

[0271] In diesem Beispiel wird ein Siliziumsubstrat (Wafer) **802** mit einer oberen (wie gesehen) Oberfläche als Opfersubstrat verwendet. Eine Schicht **804** aus Titan wird auf der oberen Oberfläche des Siliziumsubstrats **802** (z. B. durch Sputtern) abgeschieden und weist eine Dicke von ungefähr 250 Å (1 Å = 0,1 nm = 10^{-10} m) auf. Eine Schicht **806** aus Aluminium wird auf der Titanschicht **804** (z. B. durch Sputtern) abgeschieden und weist eine Dicke von ungefähr 10000 Å auf. Die Titanschicht **804** ist wahlfrei und dient als Haftschicht für die Aluminiumschicht **806**. Eine Schicht **808** aus Kupfer wird auf der Aluminiumschicht **806** (z. B. durch Sputtern) abgeschieden und weist eine Dicke von ungefähr 5000 Å auf. Eine Schicht **810** aus Maskierungsmaterial (z. B. Photoresist) wird auf der Kupferschicht **808** abgeschieden und weist eine Dicke von ungefähr 2 mils auf. Die Maskierungsschicht **810** wird in einer beliebigen geeigneten Weise bearbeitet, damit sie eine Vielzahl (drei von vielen gezeigt) von Löchern **812** aufweist, die sich durch die Photoresistschicht **810** zur darunterliegenden Kupferschicht **808** erstrecken. Jedes Loch **812** kann beispielsweise einen Durchmesser von 6 mils aufweisen und die Löcher **812** können in einem Rastermaß (Mitte zu Mitte) von 10 mils angeordnet sein. Das Opfersubstrat **802** wurde in dieser weise zur Herstellung einer Vielzahl von mehrlagigen Kontaktspitzen innerhalb der Löcher **812** folgendermaßen vorbereitet:

[0272] Eine Schicht **814** aus Nickel wird wie z. B.

durch Plattieren auf der Kupferschicht **808** abgeschieden und weist eine Dicke von ungefähr 1,0–1,5 mils auf. Wahlweise kann eine dünne Schicht (nicht dargestellt) aus einem Edelmetall wie z. B. Rhodium auf der Kupferschicht vor der Abscheidung des Nickels abgeschieden werden. Als nächstes wird eine Schicht **816** aus Gold wie z. B. durch Plattieren auf dem Nickel **814** abgeschieden. Die mehrlagige Struktur aus Nickel und Aluminium (und wahlweise Rhodium) dient als gefertigte Spitzenstruktur (**820**, wie in **Fig.** 8B gezeigt).

[0273] Wie in **Fig.** 8B dargestellt ist, wird als nächstes der Photoresist **810** abgelöst (unter Verwendung eines beliebigen geeigneten Lösungsmittels), wobei eine Vielzahl von gefertigten Spitzenstrukturen **820** belassen werden, die auf der Kupferschicht **808** sitzen. Als nächstes wird das Kupfer (**808**) einem schnellen Ätzprozess unterzogen, wodurch die Aluminiumschicht **806** freigelegt wird. Wie offensichtlich ist, ist Aluminium in den anschließenden Schritten nützlich, da es im Wesentlichen bezüglich Weichlöt- und Hartlötmaterialien nicht benetzbar ist.

[0274] Es ist erwähnenswert, dass es bevorzugt ist, den Photoresist mit zusätzlichen Löchern zu strukturieren, in denen "Ersatz"-Spitzenstrukturen **822** in denselben Prozessschritten, die zur Herstellung der Spitzenstrukturen **820** verwendet werden, hergestellt werden können. Diese Ersatz-Spitzenstrukturen **822** dienen zum Vereinheitlichen der vorstehend erwähnten Plattierungsschritte in einer Weise, die gut bekannt und verstanden ist, durch Verringern von abrupten Gradienten (Ungleichmäßigkeiten), die sich über der plattierten Oberfläche zeigen. Solche Strukturen (**822**) sind auf dem Gebiet der Plattierung als "Räuber" bekannt.

[0275] Als nächstes wird Weich- oder Hartlötpaste ("Verbindungsmaterial") **824** auf den oberen (wie gesehen) Oberflächen der Spitzenstrukturen **820** abgeschieden. (Es besteht kein Bedarf, die Paste auf den Oberseiten der Ersatz-Spitzenstrukturen **822** abzuscheiden). Dies wird in einer beliebigen geeigneten Weise wie z. B. mit einem Sieb oder einer Schablone aus rostfreiem Stahl ausgeführt. Eine typische Paste (Verbindungsmaterial) **824** würde eine Gold-Zinn-Legierung (in einer Flussmatrix) enthalten, die beispielsweise Kugeln (Kügelchen) von 1 mil aufweist.

[0276] Die Spitzenstrukturen **820** sind nun bereit, an Enden (Spitzen) von elastischen Kontaktstrukturen, vorzugsweise den zusammengesetzten Verbindungselementen der vorliegenden Erfindung, montiert (z. B. hartgelötet) zu werden. Es ist jedoch bevorzugt, dass die zusammengesetzten Verbindungselemente zuerst speziell "vorbereitet" werden, um die Spitzenstrukturen **820** aufzunehmen.

[0277] **Fig.** 8C stellt ein Verfahren **850** zum Vorbereiten von einem **830** einer Vielzahl von unvereinzelten Halbleiterbauelementen mit einer Vielzahl (zwei von vielen gezeigt) von zusammengesetzten Verbindungselementen **832** (vergleiche **324**) in Erwartung darauf, dass die Spitzenstrukturen (**820**) an den Enden der zusammengesetzten Verbindungselemente **832** montiert werden, dar. Die zusammengesetzten Verbindungselemente **832** sind vollständig (anstatt im Querschnitt) dargestellt.

[0278] In diesem Beispiel sind die zusammengesetzten Verbindungselemente **832** mehrlagig (vergleiche **Fig.** 2A) und weisen einen Gold- (Draht) Kern, der mit einer Schicht (nicht dargestellt) aus Kupfer überzogen ist und ferner mit einer Schicht (nicht dargestellt) aus Nickel (vorzugsweise einer Nickel-Kobalt-Legierung mit Anteilen von 90 : 10 von Ni : Co) überzogen ist und ferner mit einer Schicht (nicht dargestellt) aus Kupfer überzogen ist, auf. wie offensichtlich ist, ist es bevorzugt, dass die Nickelschicht nur mit einem wesentlichen Teil (z. B. 80%) ihrer gewünschten Enddicke abgeschieden wird, wobei der restliche kleine Teil (z. B. 20%) der Nickeldicke in einem anschließenden Schritt, der nachstehend beschrieben wird, abgeschieden wird.

[0279] In diesem Beispiel ist der Halbleiterchip **830** mit einer Vielzahl (zwei von vielen gezeigt) von säulenartigen Strukturen **834** versehen, die sich von seiner oberen (wie gesehen) Oberfläche erstrecken und die, wie ersichtlich ist, als Polier-"Anschläge" funktionieren. Es ist nicht erforderlich, dass eine große Anzahl dieser Polieranschläge vorhanden ist.

[0280] Das (die) Halbleiterbauelement(e) **830** wird (werden) dann mit einem geeigneten Gießmaterial **836**, wie z. B. wärmeschmelzbarem, lösungslöslichem Polymer, das zum Abstützen der zusammengesetzten Verbindungselemente **832**, die sich von der oberen Oberfläche des (der) Halbleiterbauelements/e erstrecken, dient, "begossen". Die obere (wie gesehen) Oberfläche des (der) überformten Halbleiterbauelements/e wird dann Polieren unterzogen, wie z. B. mit einem Polierrad **838**, das auf die obere Oberfläche des Gießmaterials herabgedrückt (wie gesehen) wird. Die vorstehend erwähnten Polieranschläge **834** legen die Endposition des Polierrades fest, wie durch die mit "P" bezeichnete gestrichelte Linie angegeben. In dieser Weise werden die Spitzen (oberen Enden, wie gesehen) der zusammengesetzten Verbindungselemente **832** so poliert, dass sie im Wesentlichen perfekt miteinander koplanar sind.

[0281] Es ist im Allgemeinen vorteilhaft, dass die Oberseiten der elastischen Kontaktstrukturen koplanar sind, um sicherzustellen, dass zuverlässige Druckverbindungen mit entweder einer Testkarte (z. B. **710**) oder mit einem Verdrahtungssubstrat (**720**) hergestellt werden. Das Beginnen mit Spitzen, die durch Polieren (oder durch irgendein anderes geeignetes Mittel) planarisiert wurden, trägt sicher zum Erreichen dieses wichtigen Ziels bei.

[0282] Nachdem die Spitzen der elastischen Kontaktstrukturen durch Polieren planarisiert wurden, wird das Gießmaterial **836** mit einem geeigneten Lösungsmittel entfernt. (Die Polieranschläge **834** werden zu diesem Zeitpunkt entfernt.) Gießmaterialien sind gut bekannt ebenso wie ihre Lösungsmittel. Es

liegt innerhalb des Schutzbereichs dieser Erfindung, dass Gießmaterialien wie z. B. Wachs, die einfach weggeschmolzen werden können, verwendet werden können, um die Verbindungselemente (**832**) zum Polieren abzustützen. Das (die) Halbleiterbauelement(e) wurde(n) in dieser Weise vorbereitet, um die vorstehend erwähnten Spitzenstrukturen (**820**) aufzunehmen.

[0283] Ein vorteilhafter Nebeneffekt des Poliervorgangs besteht darin, dass das Material, das den Golddrahtschaft (Kern) des zusammengesetzten Verbindungselements **832** überzieht, an der Spitze entfernt wird, wobei der Goldkern freigelassen wird. Insofern als es erwünscht ist, Spitzenstrukturen (**820**) an die Spitzen der zusammengesetzten Verbindungselemente hartzulöten, ist es erwünscht, dass freigelegtes Goldmaterial zum Hartlöten an dieses vorliegt.

[0284] Nachdem dies gesagt wurde, ist es bevorzugt, die zusammengesetzten Verbindungselemente zum Aufnehmen der Spitzenstrukturen weiter "vorzubereiten", indem zuerst ein zusätzlicher Plattierungsschritt durchgeführt wird – nämlich Nickelplattieren der zusammengesetzten Verbindungselemente **832**, um die zusammengesetzten Verbindungselemente mit dem vorstehend erwähnten restlichen kleinen Teil (z. B. 20%) ihrer gewünschten gesamten Nickeldicke zu versehen.

[0285] Das in **Fig.** 8B gezeigte vorbereitete Substrat wird nun auf dem (den) vorbereiteten Halbleiterbauelement(en) zum Aufliegen gebracht. Wie in **Fig.** 8D gezeigt, werden die Spitzenstrukturen **820** (nur zwei Spitzenstrukturen sind wegen der Darstellungsklarheit in der Ansicht von **Fig.** 8D gezeigt) auf die Spitzen der zusammengesetzten Verbindungselemente **832** unter Verwendung von Standard-Flip-Chip-Verfahren (z. B. Zerlegungsprisma) ausgerichtet und die Anordnung wird durch einen Hartlötofen geleitet, um das Verbindungsmaterial **824** aufzuschmelzen, wodurch die vorgefertigten Spitzenstrukturen **820** mit den Enden der Kontaktstrukturen **832** verbunden (z. B. an diese hartgelötet) werden.

[0286] Es liegt innerhalb der Schutzbereichs dieser Erfindung, dass dieses Verfahren zum Verbinden (z. B. Hartlöten) von vorgefertigten Spitzenstrukturen mit (an) Enden von nicht-elastischen Kontaktstrukturen, elastischen Kontaktstrukturen, zusammengesetzten Verbindungselementen und dergleichen verwendet werden kann.

[0287] Während des Aufschmelzprozesses verhindert die freigelegte Aluminiumschicht (**806**), die nicht benetzbar ist, dass Lötmittel (d. h. Hartlot) zwischen den Spitzenstrukturen **820** fließt, d. h. verhindert, dass sich Lötmittelbrücken zwischen benachbarten Spitzenstrukturen bilden. Zusätzlich zu dieser Antibenetzungsfunktion der Aluminiumschicht dient die Aluminiumschicht auch als Löseschicht. Unter Verwendung eines geeigneten Ätzmittels wird das Aluminium bevorzugt (gegenüber den anderen Materialien der Anordnung) weggeätzt und das Siliziumsubstrat **802** "springt" einfach ab, was zu einem Halbleiterbauelement mit zusammengesetzten Verbindungselementen mit jeweils einer vorgefertigten Spitzenstruktur führt, wie in **Fig.** 8E dargestellt. (Man beachte, dass das Verbindungsmaterial **824** als "Ausrundungen" an Endteilen der Verbindungselemente **832** aufgeschmolzen ist.) In einem Endschritt des Prozesses wird das restliche Kupfer (**808**) weggeätzt, wobei die Spitzenstruktur **820** mit Nickel (oder Rhodium, wie vorstehend erörtert), die zur Herstellung eines Kontakts mit Anschlüssen eines anderen elektronischen Bauteils (z. B. **710** oder **720**) freiliegt, belassen wird.

[0288] Es liegt innerhalb des Schutzbereichs dieser Erfindung, es ist jedoch im Allgemeinen nicht bevorzugt, dass zusammengesetzte Verbindungselemente (wie z. B. **832**) zuerst an den Spitzenstrukturen selbst im "Geiste" des mit Bezug auf die **Fig.** 2D-2F beschriebenen Verfahrens unter Verwendung der Spitzenstrukturmetallurgie, die mit Bezug auf **Fig.** 8A beschrieben wurde, hergestellt und anschließend an dem (den) Halbleiterbauelement(en) montiert werden können.

[0289] Es liegt innerhalb des Schutzbereichs der Erfindung, dass die Hartlöt- (Weichlöt-) Paste **824** weggelassen wird und an ihrer Stelle eine Schicht aus eutektischem Material (z. B. Gold-Zinn) auf die elastischen Kontaktstrukturen vor der Montage der Kontaktspitzen (**820**) an diesen plattiert wird.

[0290] Die Verwendung von irgendeinem der vorstehend beschriebenen Verfahren zum Ausbilden von Kontaktspitzen an den Enden von elastischen Kontaktstrukturen ist im Zusammenhang mit der Herstellung von Druckverbindungen über die Zwischenschaltung eines leitenden z-Achsen-Klebstoffs besonders nützlich. Die Verwendung solcher Klebstoffe wird beispielsweise bei der Montage von aktiven Bauelementen an Flüssigkristall-Anzeige- (LCD) Feldern üblich.

[0291] Wie vorstehend beschrieben, kann das distale Ende (Spitze) der Kontaktstruktur mit einer topologischen Kontaktstelle oder dergleichen versehen werden. Es liegt beispielsweise innerhalb des Schutzbereichs dieser Erfindung, dass die Spitzen der Kontaktstrukturen mit flachen Kontaktnasen (Druckplatten) versehen werden können. In dieser Weise werden Verbindungen mit externen Bauteilen leicht hergestellt (ohne Weichlöten oder dergleichen), insbesondere mit zerbrechlichen externen Bauteilen, durch die Zwischenschaltung dessen, was als "leitender z-Achsen-Klebstoff" bezeichnet wird, der ein bekanntes Material mit leitenden (z. B. Gold) Teilchen ist, die darin angeordnet sind, und der unter Druck leitend wird.

[0292] **Fig.** 8F stellt einen überzogenen Drahtschaft **862** dar, dessen distales Ende (Spitze) mit einer flachen Kontaktnase (Kontaktstelle) **864** in einer Weise ähnlich zu dem vorstehend mit Bezug auf **Fig.** 2E oder 8A–8B beschriebenen Verfahren versehen ist.

[0293] Eine elektrische Verbindung wird von der Kontaktstruktur **862** mit einem externen elektroni-

schen Bauteil **866** durch einen leitenden z-Achsen-Klebstoff **868** mit durchweg suspendierten leitenden Teilchen **870** bewirkt. Wenn das elektronische Bauteil (in dieser Ansicht weggelassen), an dem die Kontaktstruktur **862** gegen das externe Bauteil **866** gedrückt wird (siehe Pfeil "C"), wird der Klebstoff **868** zusammengedrückt und wird leitend.

[0294] Obwohl die Erfindung in den Zeichnungen und in der vorangehenden Beschreibung im einzelnen dargestellt und beschrieben wurde, soll dasselbe als im Charakter erläuternd und nicht einschränkend betrachtet werden – wobei es selbstverständlich ist, dass nur bevorzugte Ausführungsbeispiele gezeigt und beschrieben wurden und dass es erwünscht ist, dass alle Änderungen und Modifikationen, die in den Schutzbereich der Erfindung, wie in den Ansprüchen festgelegt, fallen, geschützt sind. Zweifellos kommen viele andere "Veränderungen" an den vorstehend dargelegten "Themen" einem üblichen Fachmann in den Sinn, den die vorliegende Erfindung am nächsten betrifft, und solche Änderungen sollen innerhalb des Schutzbereichs der Erfindung, wie in den Ansprüchen festgelegt, liegen. Verschiedene dieser Änderungen sind in der Hauptakte dargelegt.

[0295] In irgendeinem der hierin beschriebenen oder vorgeschlagenen Ausführungsbeispiele, in denen beispielsweise ein Maskierungsmaterial (z. B. Photoresist) auf ein Substrat aufgebracht und wie z. B. durch Belichten mit Licht, das durch eine Maske hindurchtritt, und chemisches Entfernen von Teilen des Maskierungsmaterials (d. h. herkömmliche photolithographische Verfahren) strukturiert wird, können alternative Verfahren verwendet werden, einschließlich Richten eines geeigneten kollimierten Lichtstrahls (z. B. von einem Excimerlaser) auf Teile des Maskierungsmaterials (z. B. unstrukturierter, gehärteter Photoresist), dessen Entfernung angestrebt wird, wodurch diese Teile des Maskierungsmaterials abgetragen werden, oder direktes (ohne Verwendung einer Maske) Härten von Teilen des Maskierungsmaterials mit einem geeigneten kollimierten Lichtstrahl, dann chemisches Abwaschen des nicht-gehärteten Maskierungsmaterials.

[0296] In einem automatisierten Prozess können beispielsweise mehrere unvereinzelte Halbleiterchips geprüft (getestet und/oder vorgealtert) werden, während sie sich auf einem Halbleiterwafer befinden, und es können Feststelllungen gemacht werden, welche Chips "gut" sind, welche Paare (oder andere Vielfache) der Chips "gut" sind, und Behälter (in der automatisierten Verarbeitungslinie) angeordnet werden, um diese verschiedenen Kategorien von Chips nach ihrer Vereinzelung vom Wafer zu sortieren.

[0297] Wie vorstehend erwähnt, sind die zusammengesetzten Verbindungselemente der vorliegenden Erfindung nur ein Beispiel für geeignete elastische Kontaktstrukturen, die direkt an Anschlüssen eines Halbleiterbauelements montiert werden können. Instrumentalitäten, wie sie z. B. im vorstehend erwähnten US-Patent Nr. 5 414 298 offenbart sind, versagen in dieser Hinsicht.

[0298] Das erfindungsgemäße Verfahren zum Überziehen eines im Allgemeinen nicht-elastischen (wenn auch leicht geformten) Kerns (Drahts, Bandes usw.) und zum Überziehen mit einem federfähigen (z. B. relativ hohe Dehngrenze) Material unterscheidet sich insofern, als der Überzug einem doppelten Zweck dient: (1) er legt größtenteils die physikalischen Eigenschaften der resultierenden Kontaktstruktur (zusammengesetztes Verbindungselement) fest, und (2) er verankert das zusammengesetzte Verbindungselement sicher am Anschluss des elektronischen Bauteils.

[0299] Wie vorstehend erwähnt, steht überdies ein weiter Raum (**714**) zwischen den elastischen Kontaktstrukturen (**728**) zum Unterbringen eines (von) beliebigen gewünschten zusätzlichen elektronischen Bauteils (Bauteilen), wie z. B. (eines) Entkopplungskondensators (Entkopplungskondensatoren), zur Verfügung.

Patentansprüche

1. Verfahren zur Herstellung von Halbleiterchips, umfassend Montieren von elastischen Kontaktstrukturen (**324**, **430**, **708**) direkt an einem Halbleiterchip (**302**, **402**, **702**) durch:

Vorsehen einer Isolationsschicht (**308**, **406**) über einer strukturierten Metallschicht (**304**, **404**) auf einer Oberfläche des Halbleiterchips;

Vorsehen einer Vielzahl von Öffnungen (**306**) in der Isolationsschicht;

Vorsehen einer unstrukturierten leitenden Schicht (**310**, **410**) auf der Isolationsschicht;

Vorsehen einer strukturierten Schicht aus Maskierungsmaterial (**312**, **412**) über der unstrukturierten leitenden Schicht, wobei die strukturierte Schicht aus Maskierungsmaterial eine Vielzahl von Öffnungen (**314**, **414**) aufweist, die auf die Vielzahl von Öffnungen in der Isolationsschicht ausgerichtet sind;

Bonden eines Drahts (**320**, **420**) an die unstrukturierte leitende Schicht innerhalb von zumindest einem Teil jeder der Öffnungen in der strukturierten Schicht aus Maskierungsmaterial;

Bewirken, dass sich jeder gebondete Draht von der Oberfläche des Halbleiterchips erstreckt;

Abtrennen jedes gebondeten Drahts in einem Abstand von der Oberfläche des Halbleiterchips; und

Überziehen (**322**, **422**) jedes abgetrennten Drahts und von freigelegten Teilen der unstrukturierten leitenden Schicht.

2. Verfahren nach Anspruch 1, welches ferner umfasst: Drücken eines Substrats (**710**) mit einer Vielzahl von Anschlüssen (**712**) in Richtung der Oberfläche des Halbleiterchips, um eine Vielzahl von Druckverbindungen zwischen jeweiligen Anschlüssen und Spitzen der elastischen Kontaktstrukturen zu bewirken; und Liefern von Signalen zu den Anschlüssen des Substrats, um den Halbleiterchip zu testen.

3. Verfahren nach Anspruch 1, welches ferner umfasst:
Durchführen des Verfahrens an einer Vielzahl von Halbleiterchips, bevor die Chips von einem Halbleiterwafer vereinzelt werden;
Drücken eines Substrats (**710**) mit einer Vielzahl von Anschlüssen (**712**) in Richtung der Oberfläche der Halbleiterchips, um eine Vielzahl von Druckverbindungen zwischen jeweiligen Anschlüssen und Spitzen der elastischen Kontaktstrukturen zu bewirken; und
Liefern von Signalen zu den Anschlüssen des Substrats, um die Halbleiterchips zu testen;
nach dem Testen des Halbleiterchips
Vereinzeln der Halbleiterchips vom Wafer; und
Montieren mindestens eines der Halbleiterchips an einem elektronischen Bauteil (**720**), wobei Verbindungen zwischen den elastischen Kontaktstrukturen des mindestens einen Halbleiterchips und den Anschlüssen (**722**) des elektronischen Bauteils hergestellt werden.

4. Verfahren nach Anspruch 1, welches ferner umfasst:
nach dem Überziehen der abgetrennten Drähte, Entfernen des Maskierungsmaterials und selektives Entfernen der gesamten unstrukturierten leitenden Schicht bis auf deren vorher freigelegte Teile.

5. Verfahren nach Anspruch 1, wobei:
das Maskierungsmaterial Photoresist ist.

6. Verfahren nach Anspruch 1, wobei: die Öffnungen in der strukturierten Schicht aus Maskierungsmaterial größer sind als die Öffnungen in der Isolationsschicht.

7. Verfahren nach Anspruch 1, welches ferner umfasst:
Drücken des Halbleiterchips gegen eine Testbaugruppe (**710**), wobei die Testbaugruppe Kontaktflächen (**712**) aufweist, so dass die Spitzen der elastischen Kontaktstrukturen mit den Kontaktflächen auf der Testbaugruppe elektrisch verbunden werden;
Durchführen eines Tests an dem Halbleiterchip;
anschließend Montieren des Halbleiterchips an einer Systemplatine (**720**), wobei die Systemplatine Kontaktflächen (**722**) aufweist, so dass die Spitzen der elastischen Kontaktstrukturen mit den Kontaktflächen auf der Systemplatine elektrisch verbunden werden.

8. Verfahren nach Anspruch 7, welches ferner umfasst:
dauerhaftes Verbinden des Halbleiterchips mit der Systemplatine (**720**).

9. Verfahren nach Anspruch 1, welches ferner umfasst:
Drücken des Halbleiterchips gegen ein erstes elektronisches Bauteil (**710**), um eine vorübergehende Verbindung zwischen dem Halbleiterchip und dem ersten elektronischen Bauteil zu bewirken, wobei die elastischen Kontaktstrukturen als elektrische Verbindung zwischen dem Halbleiterchip und dem ersten elektronischen Bauteil dienen; und
Verwenden derselben am Halbleiterchip montierten elastischen Kontaktstrukturen, um eine dauerhafte Verbindung zwischen dem Halbleiterchip und einem zweiten elektronischen Bauteil (**720**) zu bewirken.

10. Verfahren nach Anspruch 9, welches ferner umfasst:
Bewirken der dauerhaften Verbindung durch mechanisches Vorspannen des Halbleiterchips gegen das zweite elektronische Bauteil (**720**).

11. Verfahren nach Anspruch 9, welches ferner umfasst:
dauerhaftes Verbinden des Halbleiterchips mit dem zweiten elektronischen Bauteil (**720**).

12. Verfahren nach Anspruch 1, welches ferner umfasst:
Durchführen des Verfahrens an einer Vielzahl von Halbleiterchips, bevor die Chips von einem Halbleiterwafer vereinzelt werden;
Prüfen zumindest eines Teils der unvereinzelten Halbleiterchips; und
Vereinzeln der Halbleiterchips vom Halbleiterwafer.

13. Verfahren nach Anspruch 12, welches ferner umfasst:
Durchführen einer Wafersondenprüfung vor dem Montieren der elastischen Kontaktstrukturen.

14. Verfahren nach Anspruch 12, welches ferner umfasst:
Durchführen einer Wafersondenprüfung vor dem Prüfen der unvereinzelten Halbleiterchips.

15. Verfahren nach Anspruch 12, welches ferner umfasst:
Durchführen einer Wafersondenprüfung vor dem Bonden des Drahts.

16. Verfahren nach Anspruch 12, welches ferner umfasst:
Durchführen einer Wafersondenprüfung vor dem Überziehen jedes abgetrennten Drahts.

17. Verfahren nach Anspruch 12, welches ferner umfasst:
Durchführen einer Endmontage der vereinzelten Halbleiterchips.

18. Verfahren nach Anspruch 12, wobei das Prüfen zumindest eines Teils der unvereinzelten Halbleiterchips umfasst:
Einschalten zumindest eines Teils der unvereinzelten

Halbleiterchips durch Herstellen von Druckverbindungen mit den elastischen Kontaktstrukturen auf dem Teil der unvereinzelten Halbleiterchips; und
Erhitzen der Halbleiterchips auf eine Temperatur von mindestens 150°C für weniger als 60 Minuten.

19. Verfahren nach Anspruch 1, wobei der Draht aus einem Material ausgebildet wird, das aus der Gruppe ausgewählt ist, die aus folgendem besteht:
Gold, Aluminium, Kupfer und ihren Legierungen; Silber, Palladium, Platin; Metallen oder Legierungen der Platingruppe von Elementen; und Lötmittel, das aus Blei, Zinn, Indium, Wismut, Cadmium, Antimon und ihren Legierungen besteht.

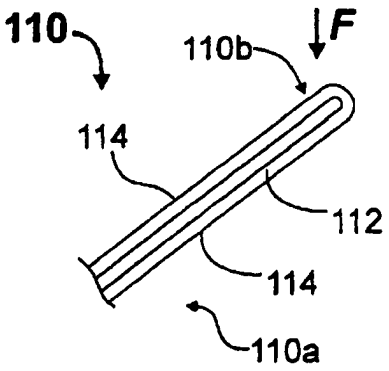
20. Verfahren nach Anspruch 1, wobei im Überzugsschritt der abgetrennte Draht und die freigelegten Teile der unstrukturierten leitenden Schicht mit einem Material überzogen werden, das aus der Gruppe ausgewählt ist, die aus folgendem besteht:
Nickel und seinen Legierungen; Kupfer, Kobalt, Eisen und ihren Legierungen; Gold; Silber; Edelmetallen; Halbedelmetallen und ihren Legierungen, Elementen der Platingruppe und ihren Legierungen; Wolfram und Molybdän; Zinn, Blei, Wismut, Indium und ihren Legierungen.

21. Verfahren nach Anspruch 1, wobei im Überzugsschritt der abgetrennte Draht und die freigelegten Teile der unstrukturierten leitenden Schicht unter Verwendung eines Prozesses überzogen werden, der aus der Gruppe ausgewählt ist, die aus folgendem besteht:
Abscheidung von Materialien aus wässerigen Lösungen; elektrolytischem Plattieren; stromlosem Plattieren, chemischer Gasphasenabscheidung; physikalischer Gasphasenabscheidung; und Prozessen, die die Abscheidung von Materialien durch induzierten Zerfall von flüssigen oder festen Präkursoren bewirken.

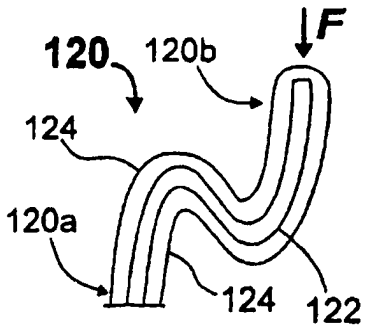
Es folgen 13 Blatt Zeichnungen

Anhängende Zeichnungen

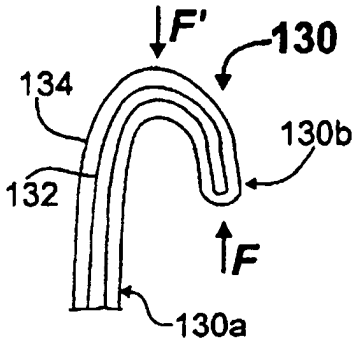
Figur 1A



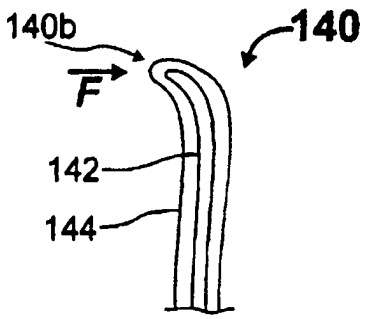
Figur 1B



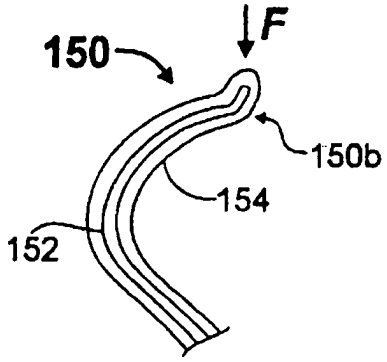
Figur 1C



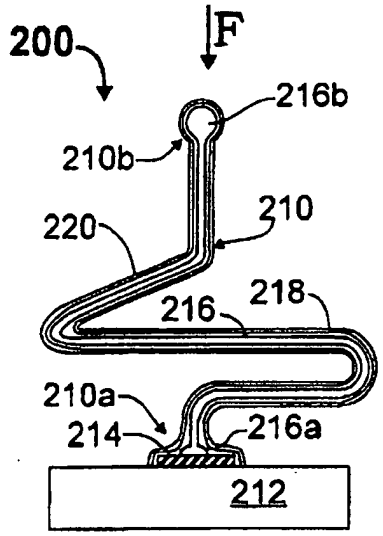
Figur 1D



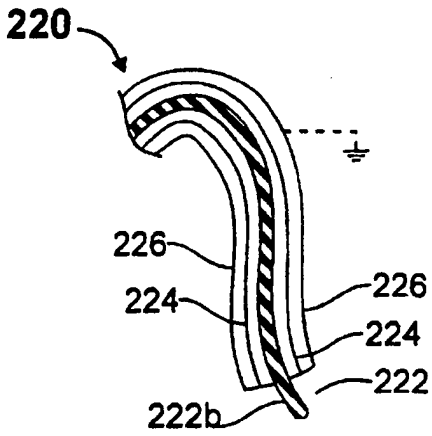
Figur 1E

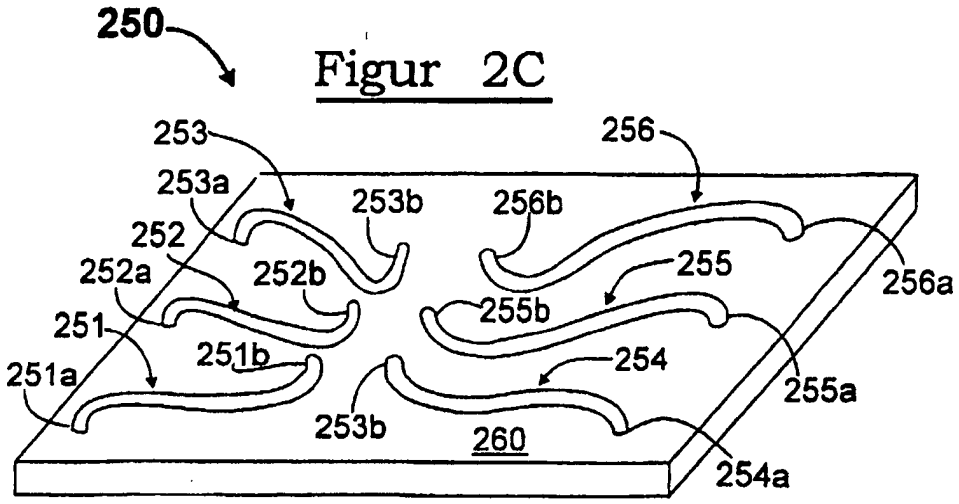


Figur 2A



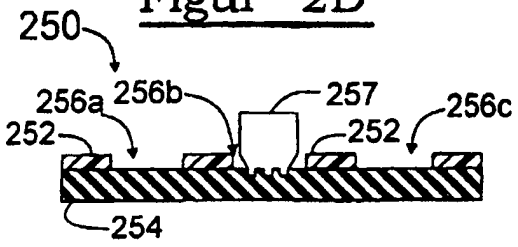
Figur 2B



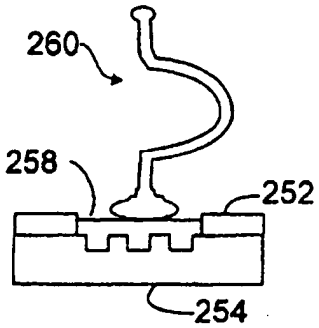


Figur 2C

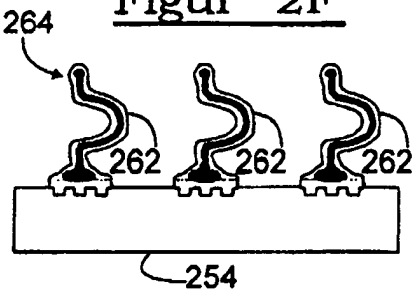
Figur 2D



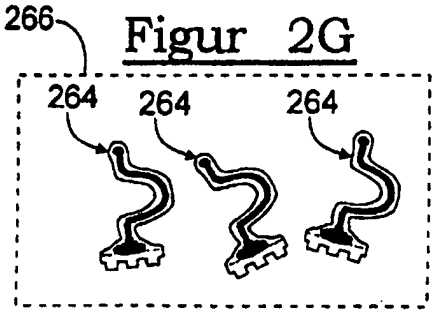
Figur 2E



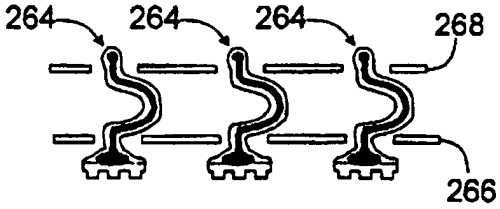
Figur 2F



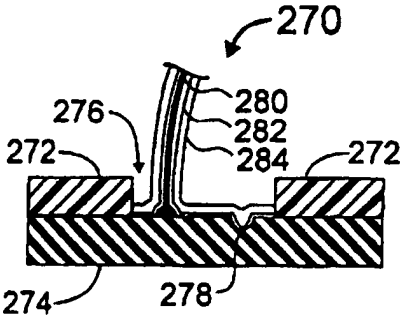
Figur 2G



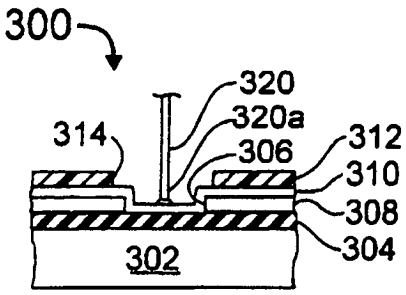
Figur 2H



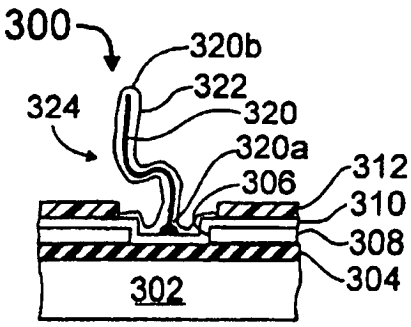
Figur 2I



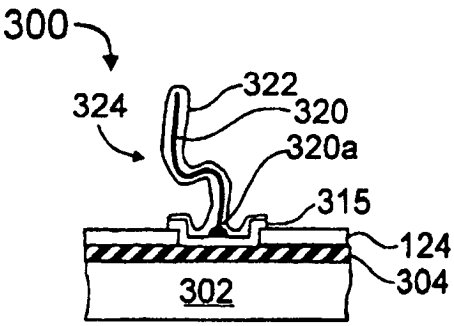
Figur 3A



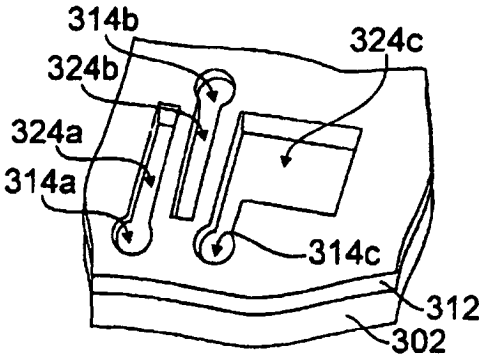
Figur 3B



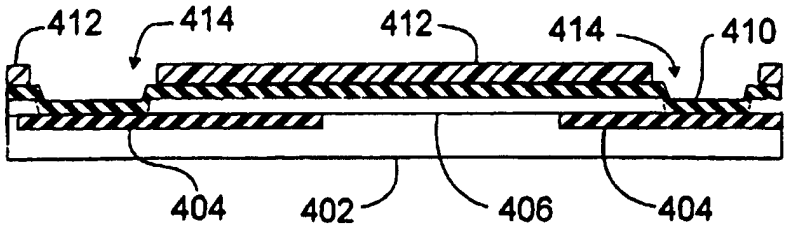
Figur 3C



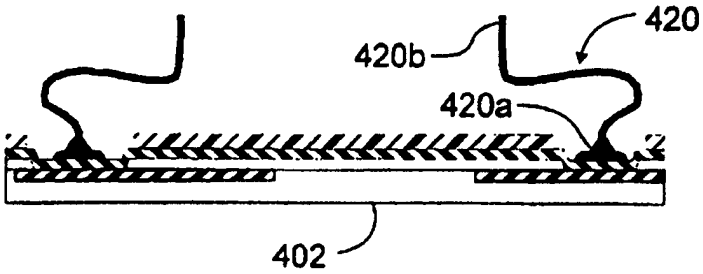
Figur 3D



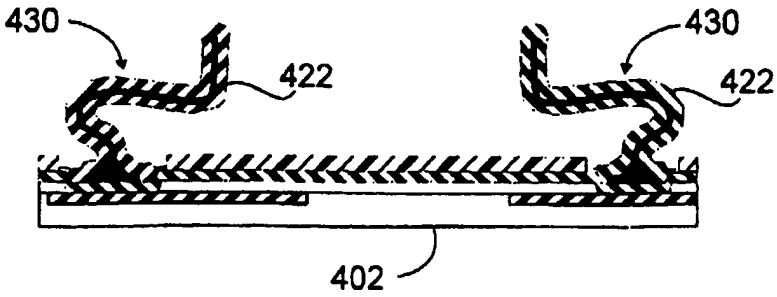
Figur 4A



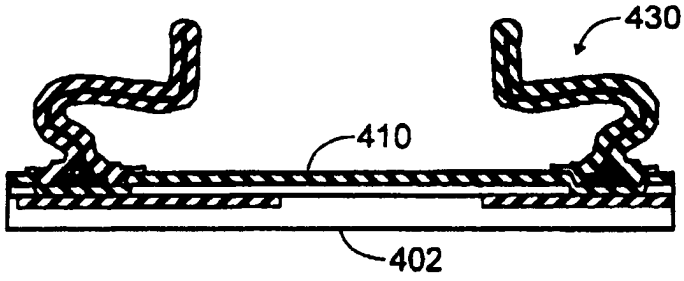
Figur 4B



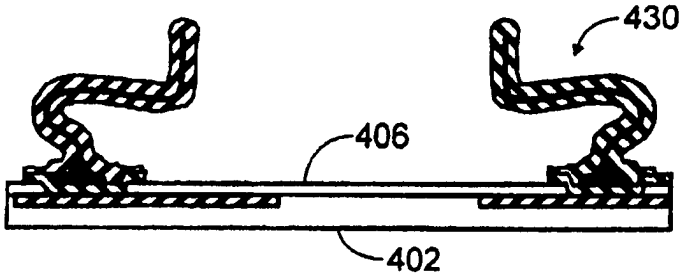
Figur 4C



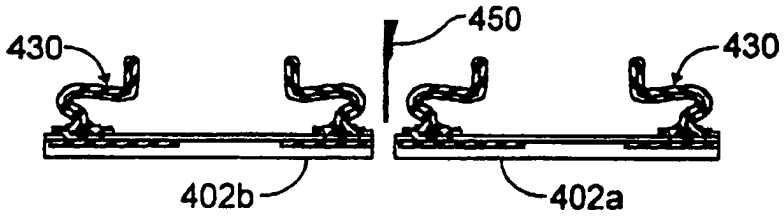
Figur 4D



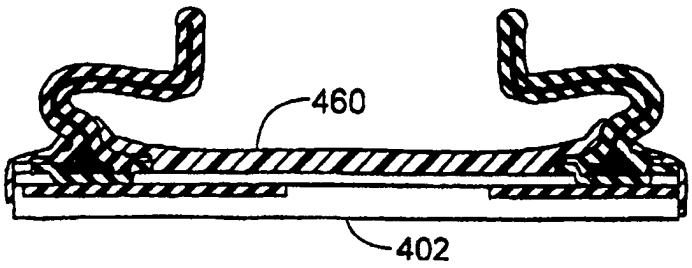
Figur 4E



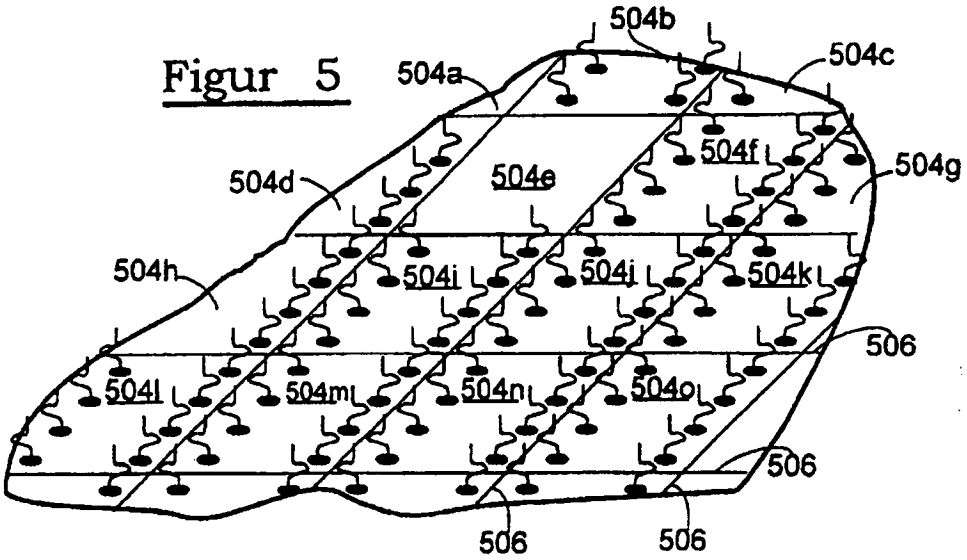
Figur 4F



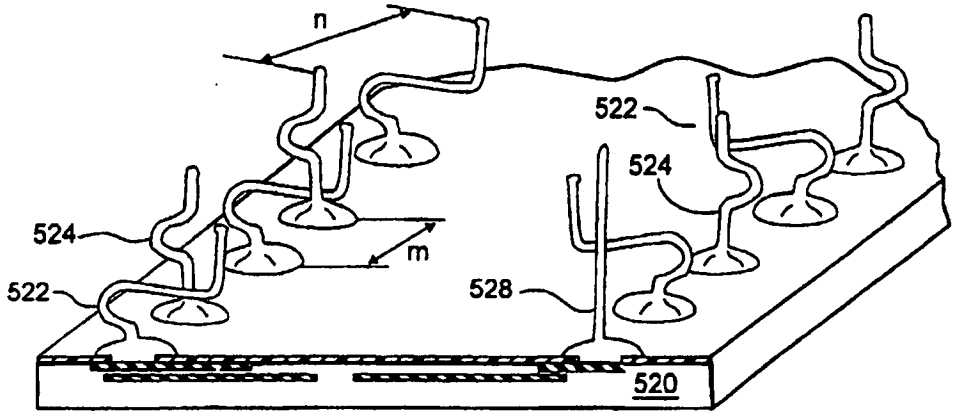
Figur 4G



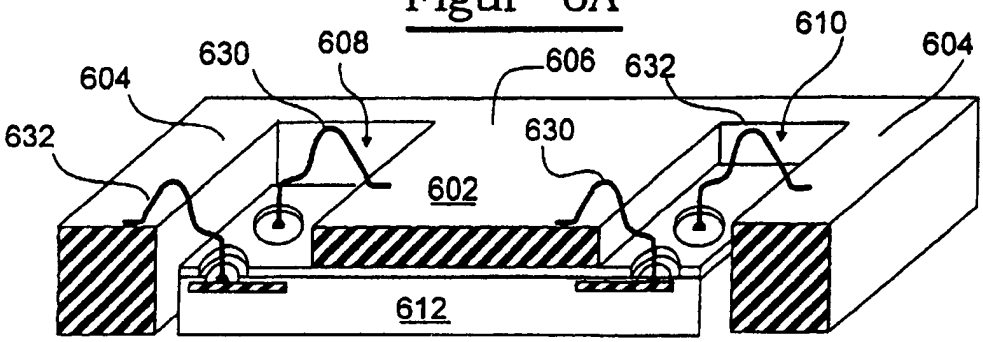
Figur 5



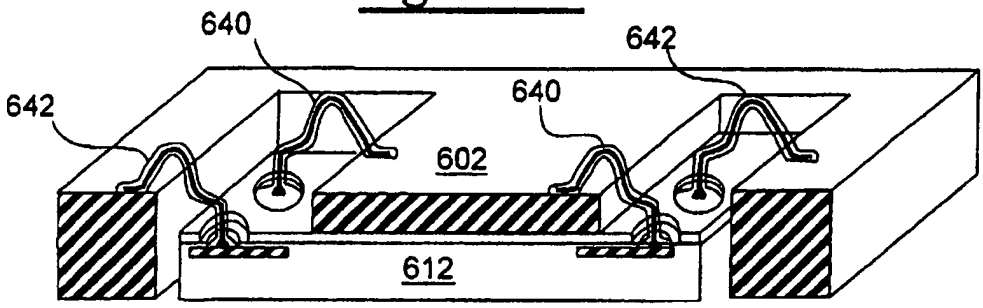
Figur 5A



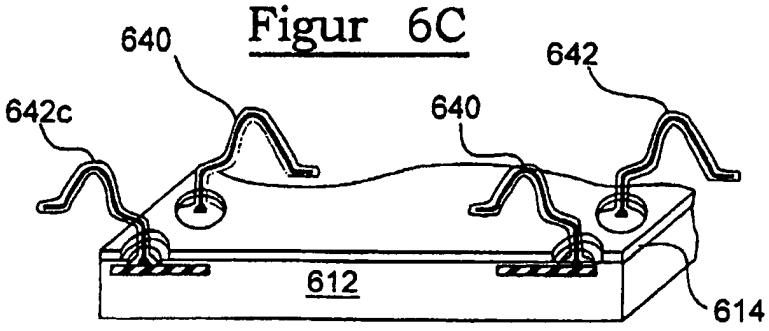
Figur 6A



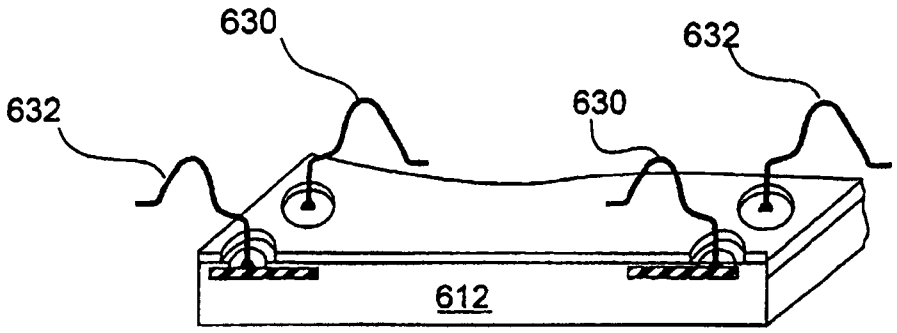
Figur 6B



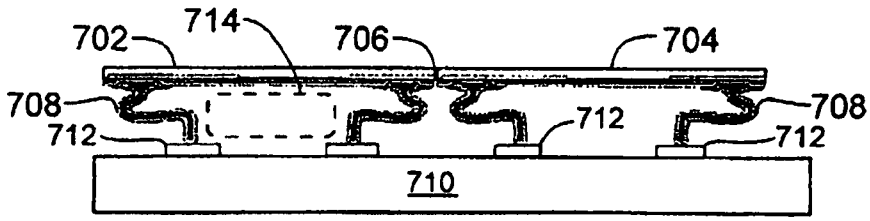
Figur 6C



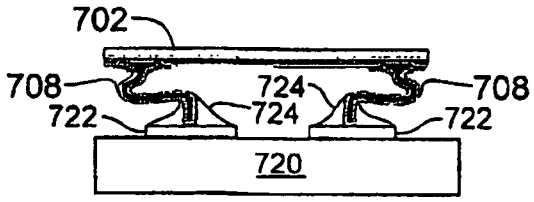
Figur 6D



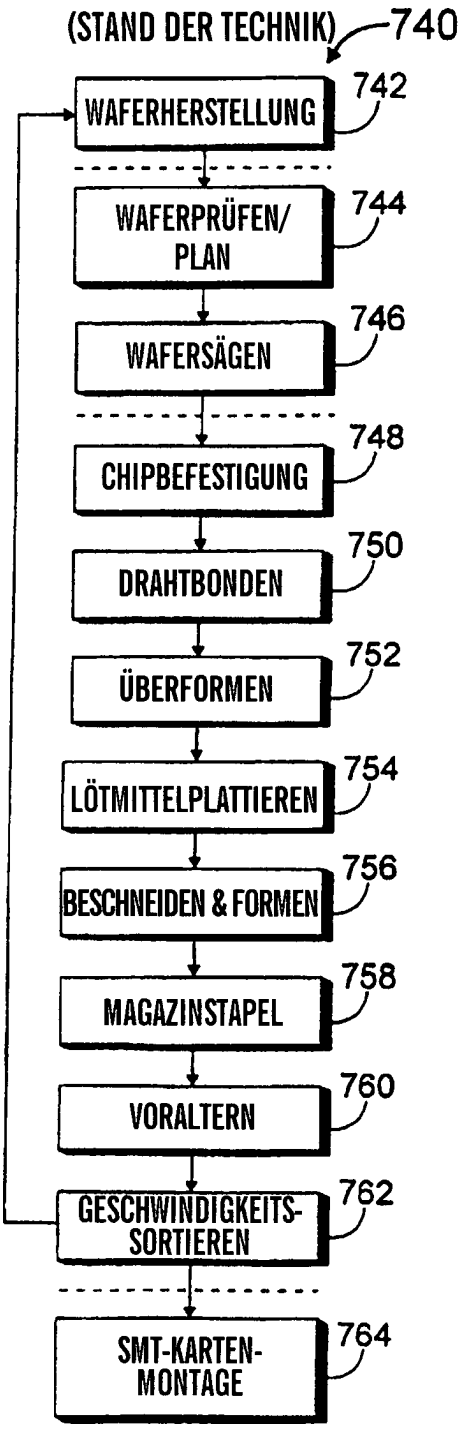
Figur 7A



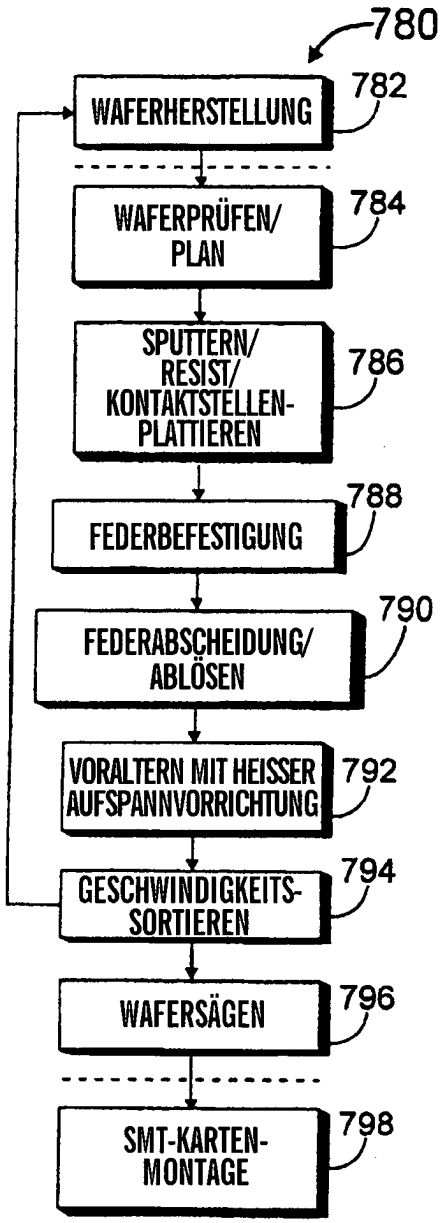
Figur 7B



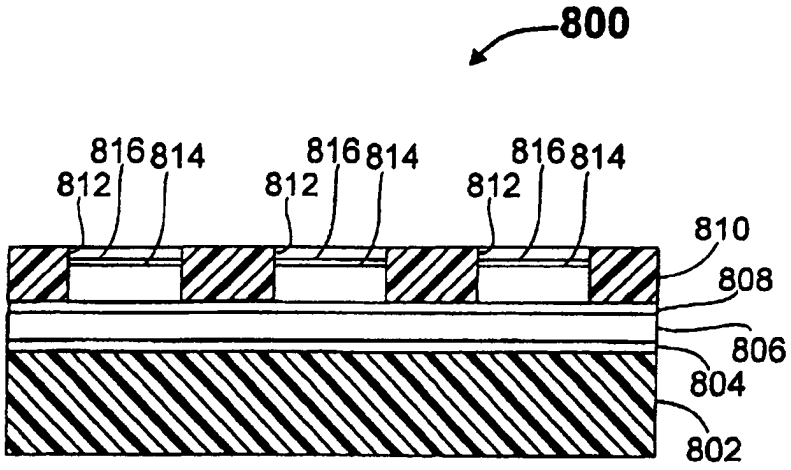
Figur 7C



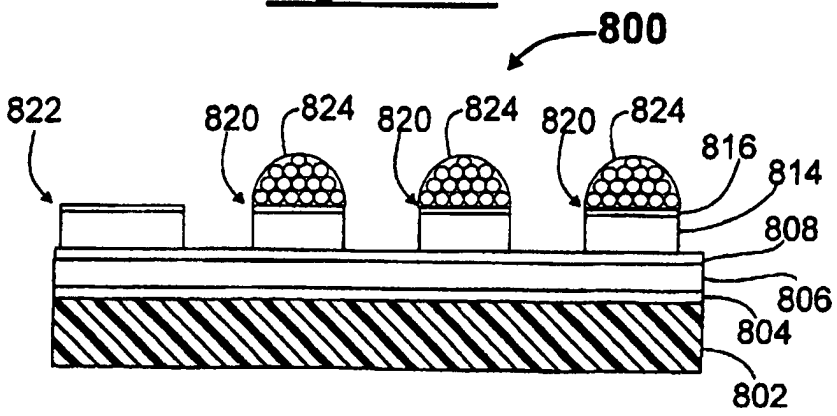
Figur 7D



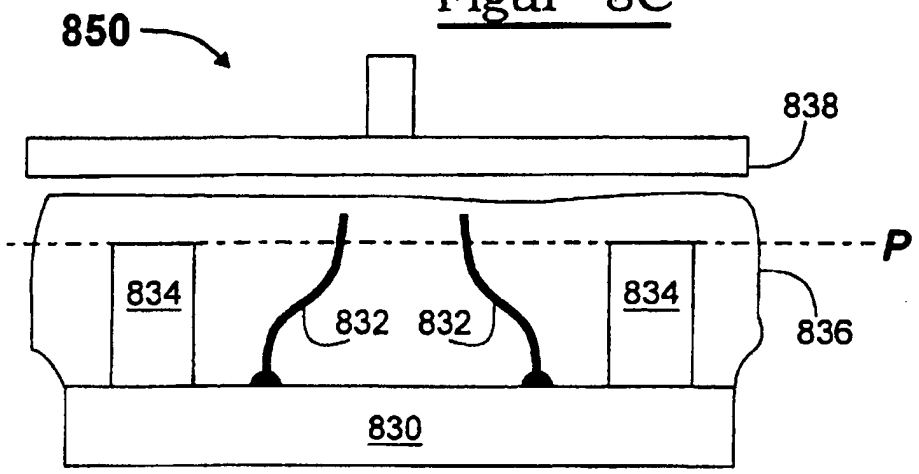
Figur 8A



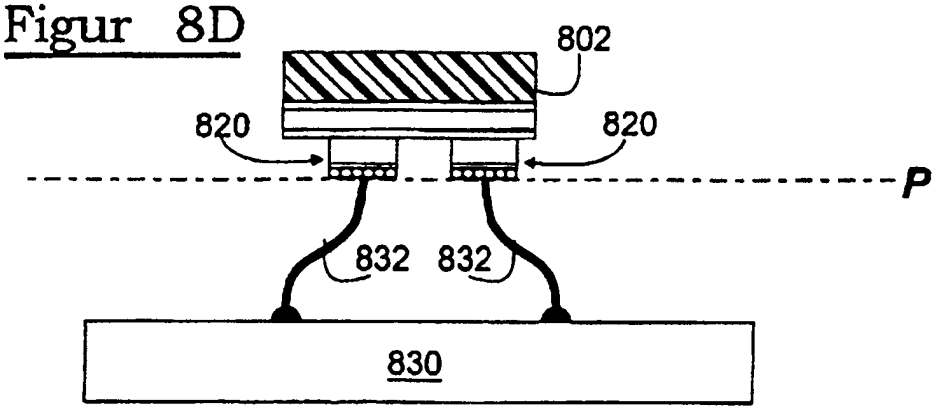
Figur 8B



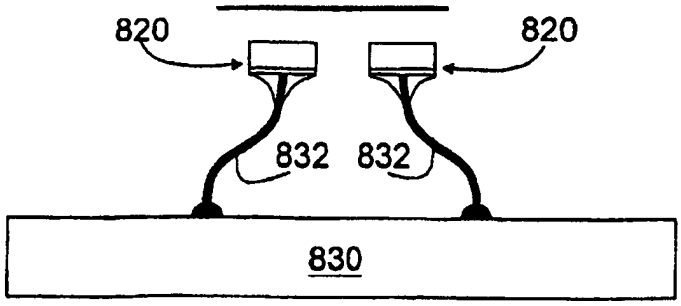
Figur 8C



Figur 8D



Figur 8E



Figur 8F

