(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[5]
H01L 21/20

(11) 공개번호 특1991-0016049
(43) 공개일자 1991년09월30일

(21) 출원번호 특1991-0001925
(22) 출원일자 1991년02월02일
(30) 우선권주장 7/474,177 1990년02월02일 미국(US)
(71) 출원인 어플라이드 머티어리얼스, 인코포레이티드 제임스 조셉 드롱
미합중국 95054 캘리포니아 산타 클라라 바우어스 애브뉴 3050
(72) 발명자 피터 와이-맨 리이
미합중국 94539 캘리포니아 프레몬트 선라이즈 드라이브 820
데이비드 닌-코우 왕
미합중국 95070 캘리포니아 사라토가 소베이 로드 15230
마꼬또 나가시마
일본국 마치다-시, 야마자끼-쵸 1223 시아이 하이츠 비-1403
까즈또 후꾸마
일본국 오사까-후 이바라끼-시 꾸라가우치 2-16-20 젠꼬 코오포라쓰 3-103
따츠야 사또
일본국 나리따-시 마바스 1073-1 웰스톤 하이츠 105
(74) 대리인 남상선

심사청구 : 없음

(54) 반도체 웨이퍼의 스텝된 표면위에 공극이 없는 산화층을 형성시키기 위한 2단계 방법

요약

내용 없음

대표도

도1

명세서

[발명의 명칭]

반도체 웨이퍼의 스텝된 표면위에 공극이 없는 산화층을 형성시키기 위한 2단계 방법

[도면의 간단한 설명]

제1도는 트랜치 및 볼록형 라인들 사이의 캐비티에 형성된 공극을 갖는 평탄화 산화층 그리고 고종횡비의 트랜치 및 근접해 떨어져 있는 볼록형 라인들에 의해 형성된 스텝된 표면을 갖는 반도체 웨이퍼를 나타내는 종래 집적회로 구조물의 수직 단면도, 제2도는 본 발명에 따라 고압에서 CVD증착으로 형성된 공극이 없는 산화층과 저압에서 CVD 증착으로 형성된 부가적 산화층으로 구성되고 본 발명의 방법에 의해 형성된 복합산화층을 나타내는 스텝된 표면을 갖는 반도체 웨이퍼의 수직 단면도, 제3도는 본 발명의 방법을 나타내는 흐름도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

산화층에서 공극형성을 억제하면서 반도체 웨이퍼의 스텝된 표면위에 산화 실리콘층을 형성시키기 위한 2단 계 방법에 있어서, a) CVD 챔버내에 약 250 내지 760토르의 압력을 유지하면서 산소원 및 실리콘 가스원으로써 테트라에틸로르토 실리케이트(TEOS)로 구성되는 가스 혼합물을 상기 CVD 챔버내로 흘림으로써 상기 CVD 챔버내에 있는 상기 반도체 웨이퍼의 스텝된 표면위에 산화 실리콘층을 증착시키는 제1증착단계; 및 b) 상기 CVD 챔버를 상기 제1증착단계중 보다 더 낮은 압력으로 유지하면서 산소원 및 실리콘

가스원으로써 TEDS로 구성되는 가스혼합물 상기 CVD 챔버내로 흘림으로써 상기 제1증착단계의 산화 실리콘층위에 제2산화층을 증착시키는 제2증착단계로 이루어짐을 특징으로 하는 2단계방법.

청구항 2

제1항에 있어서, 상기 제2증착단계중 CVD 챔버내의 압력을 약 40 내지 250토르로 유지시킴을 특징으로 하는 방법.

청구항 3

제2항에 있어서, 상기 제1증착단계중 CVD 챔버내의 압력을 약 300 내지 760토르로 유지시킴을 특징으로 하는 방법.

청구항 4

제3항에 있어서, 상기 제2증착단계중 CVD 챔버내의 압력을 약 40 내지 200토르로 유지시킴을 특징으로 하는 방법.

청구항 5

제4항에 있어서, 상기 제1증착단계중 CVD 챔버내의 압력을 약 500 내지 760토르로 유지시킴을 특징으로 하는 방법.

청구항 6

제5항에 있어서, 상기 제2증착단계중 CVD 챔버내의 압력을 약 40 내지 100토르로 유지시킴을 특징으로 하는 방법.

청구항 7

제1항에 있어서, 상기 증착단계들중 적어도 하나가 25 내지 500와트의 전력 레벨로 플라즈마를 CVD 챔버내에 유지시키면서 행해짐을 특징으로 하는 방법.

청구항 8

제1항에 있어서, 상기 제1 및 2증착단계가 25 내지 500와트의 전력레벨로 플라즈마를 CVD 챔버내에 유지시키면서 행해짐을 특징으로 하는 방법.

청구항 9

제1항에 있어서, 상기 증착단계중 하나 또는 둘모두가 또한 붕소가스원, 인가스원 또는 이들의 혼합물로 이루어지는 그룹으로부터 선택한 하나이상의 부가가스를 CVD 챔버내로 흘리면서 행해짐을 특징으로 하는 방법.

청구항 10

산화층에서의 공극형성을 억제하면서 반도체 웨이퍼의 스탭된 표면위에 산화 실리콘층을 형성시키기 위한 2단계 방법에 있어서, a) CVD 챔버내의 압력을 약 500 내지 760토르로 유지시키면서 적어도 한 부분의 O_3를 함유하는 산소원 및 실리콘 가스원으로서 TEOS로 이루어지는 가스혼합물을 CVD 챔버내로 흘림으로써 반도체 웨이퍼의 스텝된 표면위에 산화 실리콘층을 증착시키는 단계; 및 b) CVD 챔버내의 압력을 약 40 내지 100토르로 유지시키면서 산소원, O_3함유부분 및 실리콘 가스원으로서 TEOS로 이루어지는 가스혼합물을 CVD챔버내로 흘림으로써 반도체 웨이퍼의 스텝된 표면위에 제2산화 실리콘층을 증착시키는 단계로 구성됨을 특징으로 하는 방법.

청구항 11

제10항에 있어서, 상기 제1단계가 상기 증착에 앞서 스텝된 표면의 인접영역의 적어도 최초 수준까지 산화물로 채워진 스텝된 표면의 볼록부들 사이의 스텝된 표면상의 하부영역까지 행해짐을 특징으로 하는 방법.

청구항 12

제11항에 있어서, 상기 제2단계가 약 1㎛산화물이 웨이퍼의 수평면상에 증착될때까지 행해짐을 특징으로 하는 방법.

청구항 13

제10항에 있어서, 상기 증착단계들중 웨이퍼 온도를 약 300 내지 600℃로 유지시키는 단계를 더 포함함을 특징으로 하는 방법.

청구항 14

제10항에 있어서, 상기 증착단계들중 진공챔버내에서의 산소가스원의 흐름율을 약 500 내지 10,000sccm로 유지시키는 단계를 더 포함함을 특징으로 하는 방법.

청구항 15

제10항에 있어서, 상기 증착단계들중 진공챔버내에서의 가스 TEOS의 흐름율을 약 100 내지 10,000sccm로

유지시키는 단계를 더 포함함을 특징으로 하는 방법.

청구항 16

제10항에 있어서, 상기 증착단계들중 O_3에 대한 TEOS의 비를 1 : 100 내지 2 : 1로 유지시키는 단계를 더 포함함을 특징으로 하는 방법.

청구항 17

제10항에 있어서, 산소함유가스로 구성된 적어도 10부피%의 O_2, H_2O_2, 헬륨, 아르곤 및 질소로 이루어진 그룹으로부터 선택한 하나이상의 가스로 구성된 산소가스원 및 그 나머지에 적어도 1부피%O_3를 제공시키는 단계를 더 포함함을 특징으로 하는 방법.

청구항 18

제10항에 있어서, 상기 증착단계중 하나 또는 둘모두가 또한 붕소가스원, 인가스원 또는 이들 혼합물로 구성되는 그룹으로부터 선택한 하나이상의 부가가스를 CVD챔버내로 흘리면서 행해짐을 특징으로 하는 방법.

청구항 19

제18항에 있어서, 상기 증착단계들중 진공챔버내에서의 각 부가가스의 흐름율을 약 10 내지 3000sccm으로 유지시키는 단계를 더 포함함을 특징으로 하는 방법.

청구항 20

제19항에 있어서, 상기 증착단계들중 진공챔버내에서의 붕소, 인, 산소, 및 TEOS의 가스원의 전체 흐름율을 약 650 내지 20,000sccm으로 유지시키는 단계를 더 포함함을 특징으로 하는 방법.

청구항 21

제10항에 있어서, 적어도 상기 제2단계가 25 내지 500와트의 전력레벨로 플라즈마를 CVD챔버내에 유지시키면서 행해짐을 특징으로 하는 방법.

청구항 22

제10항에 있어서, 적어도 상기 제1단계가 25 내지 500와트의 전력레벨로 플라즈마를 CVD 챔버내에 유지시키면서 행해짐을 특징으로 하는 방법.

청구항 23

제10항에 있어서, 상기 제1 및 2단계가 25 내지 250와트의 전력레벨로 플라즈마를 CVD 챔버내에 유지시키면서 행해짐을 특징으로 하는 방법.

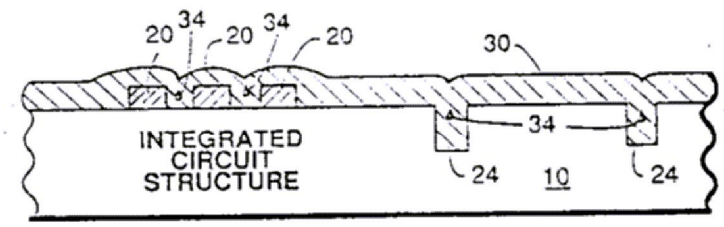
청구항 24

산화층에서 공극형성을 억제하면서 반도체 웨이퍼의 스텝된 표면위에 산화 실리콘층을 형성시키기 위한 2단계 방법에 있어서, a) 산화실리콘을 증착시키는중 적어도 1부피%의 O_3를 함유하고 산소함유가스로 이루어지는 적어도 10부피%의 O_2, H_2O_2, 헬륨, 아르곤 및 질소가스로 이루어지는 그룹으로부터 선택한 하나이상의 가스로 구성된 나머지를 갖는 산소원 그리고 실리콘 가스원으로써 TEOS로 이루어진 가스혼합물의 O_3에 대한 TEOS의 비율을 약 1 : 100 내지 2 : 1로 CVD 챔버내에 유지하면서 흘림으로써 CVD 챔버내 반도체 웨이퍼의 스텝된 표면위에 제1산화 실리콘층을 증착시키는 단계; b) CVD 챔버내의 압력을 약 500 내지 760토르로 유지시키는 단계; 및 c) 제2산화층을 증착시키는중 챔버내의 압력을 40 내지 100토르로 유지하면서 적어도 1부피%의 O_3를 함유하는 산소원과 실리콘 가스원으로써 TEOS로 이루어진 가스혼합물의 O_3에 대한 TEOS의 비율을 약 1 : 100 내지 2 : 1로 챔버내에 유지하면서 흘림으로써 CVD 챔버내에서 제1층위에 제2산화층을 증착시키는 단계로 이루어짐을 특징으로 하는 방법.

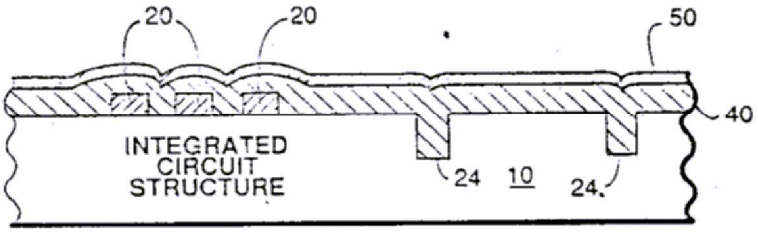
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

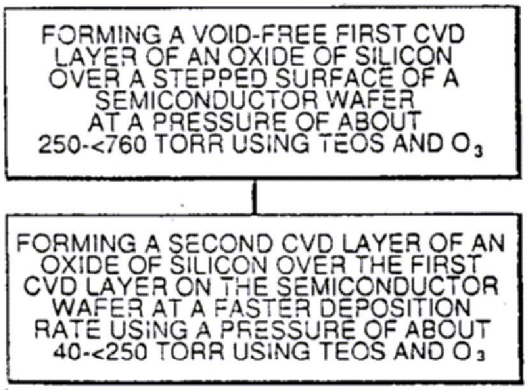
도면1



도면2


20
20
50
40
INTEGRATED
CIRCUIT
STRUCTURE
24
10
24

도면3


FORMING A VOID-FREE FIRST CVD LAYER OF AN OXIDE OF SILICON OVER A STEPPED SURFACE OF A SEMICONDUCTOR WAFER AT A PRESSURE OF ABOUT 250-<760 TORR USING TEOS AND O_3
FORMING A SECOND CVD LAYER OF AN OXIDE OF SILICON OVER THE FIRST CVD LAYER ON THE SEMICONDUCTOR WAFER AT A FASTER DEPOSITION RATE USING A PRESSURE OF ABOUT 40-<250 TORR USING TEOS AND O_3