

# (12) 发明专利申请

(10) 申请公布号 CN 102534615 A

(43) 申请公布日 2012. 07. 04

(21) 申请号 201110458006. X

(22) 申请日 2011. 12. 27

(30) 优先权数据

2010-290565 2010. 12. 27 JP

(71) 申请人 东京毅力科创株式会社

地址 日本东京都

(72) 发明人 佐藤润 周保华

(74) 专利代理机构 北京林达刘知识产权代理事

务所(普通合伙) 11277

代理人 刘新宇 张会华

(51) Int. Cl.

C23C 28/00(2006. 01)

C23C 16/40(2006. 01)

C23C 16/455(2006. 01)

H01L 21/316(2006. 01)

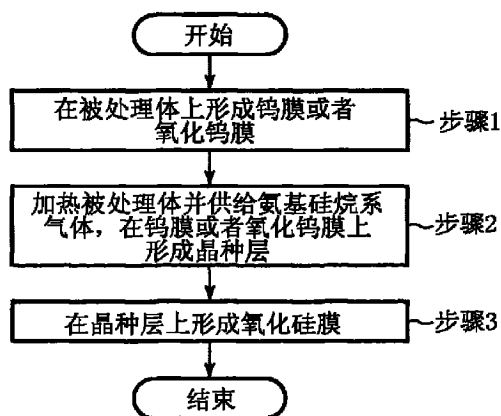
权利要求书 2 页 说明书 8 页 附图 9 页

## (54) 发明名称

向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法

## (57) 摘要

本发明提供向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法。其包括以下工序:在被处理体上形成钨膜或者氧化钨膜的工序(步骤1);在钨膜或者氧化钨膜上形成晶种层的工序(步骤2);在晶种层上形成氧化硅膜的工序(步骤3),通过加热被处理体并将氨基硅烷系气体供给到钨膜或者氧化钨膜的表面而将上述晶种层形成在钨膜或者氧化钨膜上。



1. 一种向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,其包括以下工序:

- (1) 在被处理体上形成钨膜或者氧化钨膜的工序;
- (2) 在上述钨膜或者氧化钨膜上形成晶种层的工序;
- (3) 在上述晶种层上形成氧化硅膜的工序,

上述(2)的工序是通过加热上述被处理体并将氨基硅烷系气体供给到上述钨膜或者氧化钨膜的表面而在上述钨膜或者氧化钨膜上形成晶种层的工序。

2. 根据权利要求1所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,

从至少含有BAS(丁基氨基硅烷)、BTBAS(双叔丁基氨基硅烷)、DMAS(二甲基氨基硅烷)、BDMAS(双二甲基氨基硅烷)、TDMAS三(二甲基氨基)硅烷、DEAS(二乙基氨基硅烷)、BDEAS(双(二乙基氨基)硅烷)、DPAS(二丙基氨基硅烷)、DIPAS(二异丙基氨基硅烷)中的一种气体的气体中选择上述氨基硅烷系气体。

3. 根据权利要求1所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,

一边交替供给含硅的硅原料气体和用于使硅氧化的含有氧化剂的气体一边形成上述氧化硅膜。

4. 根据权利要求1所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,

一边同时供给含硅的硅原料气体和用于使硅氧化的含有氧化剂的气体一边形成上述氧化硅膜。

5. 根据权利要求4所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,

上述硅原料气体是氨基硅烷系气体或者不含氨基的硅烷系气体。

6. 根据权利要求5所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,

从至少含有BAS(丁基氨基硅烷)、BTBAS(双叔丁基氨基硅烷)、DMAS(二甲基氨基硅烷)、BDMAS(双二甲基氨基硅烷)、TDMAS(三(二甲基氨基)硅烷)、DEAS(二乙基氨基硅烷)、BDEAS(双(二乙基氨基)硅烷)、DPAS(二丙基氨基硅烷)、DIPAS(二异丙基氨基硅烷)中的一种气体的气体中选择上述氨基硅烷系气体;

从至少含有以 $\text{SiH}_2$ 、 $\text{SiH}_4$ 、 $\text{SiH}_6$ 、 $\text{Si}_2\text{H}_4$ 、 $\text{Si}_2\text{H}_6$ 、 $\text{Si}_m\text{H}_{2m+2}$ (其中,m为3以上的自然数)式表示的硅的氢化物及以 $\text{Si}_n\text{H}_{2n}$ (其中,n为3以上的自然数)式表示的硅的氢化物中的一种气体的气体中选择上述不含氨基的硅烷系气体。

7. 根据权利要求6所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,

上述以 $\text{Si}_m\text{H}_{2m+2}$ (其中,m为3以上的自然数)式表示的硅的氢化物是从丙硅烷( $\text{Si}_3\text{H}_8$ )、正丁硅烷( $\text{Si}_4\text{H}_{10}$ )、正戊硅烷( $\text{Si}_5\text{H}_{12}$ )、正己硅烷( $\text{Si}_6\text{H}_{14}$ )、正庚硅烷( $\text{Si}_7\text{H}_{16}$ )中选择的至少一种;

上述以 $\text{Si}_n\text{H}_{2n}$ (其中,n为3以上的自然数)式表示的硅的氢化物是从环丙硅烷( $\text{Si}_3\text{H}_6$ )、

环丁硅烷 ( $\text{Si}_4\text{H}_8$ )、环戊硅烷 ( $\text{Si}_5\text{H}_{10}$ )、环己硅烷 ( $\text{Si}_6\text{H}_{12}$ )、环庚硅烷 ( $\text{Si}_7\text{H}_{14}$ ) 中选择的至少任意一种。

8. 根据权利要求 1 所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法,其特征在于,

上述被处理体为半导体晶圆,上述成膜方法用于半导体装置的制造工艺。

9. 一种成膜装置,其是用于向钨膜或者氧化钨膜上形成氧化硅膜的成膜装置,其特征在于,

该成膜装置包括:

处理室,其用于对形成有上述钨膜或者氧化钨膜的被处理体进行收容;

气体供给机构,其用于将氨基硅烷系气体及硅原料气体中的至少一种气体及含有氧化剂的气体供给上述处理室内;

加热装置,其用于对上述处理室内进行加热;

排气装置,其用于对上述处理室内进行排气;

控制器,其用于控制上述气体供给机构、上述加热装置、上述排气装置,

上述控制器控制上述气体供给机构、上述加热装置、上述排气装置,使得在上述处理室内对上述被处理体执行权利要求 1 所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法。

## 向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法

### 技术领域

[0001] 本发明涉及向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法及成膜装置。

### 背景技术

[0002] 在半导体装置的制造工艺中,有时在钨膜上形成氧化硅( $\text{SiO}_2$ )膜。

[0003] 例如,专利文献1记载有在钨等金属上形成氧化硅膜的技术。

[0004] 专利文献1:日本特开2006-54432号公报

[0005] 但是,在钨(W)膜或者氧化钨( $\text{WO}_3$ )膜上形成氧化硅膜时,存在这样的情况:在成膜的初期阶段,硅向钨、或者氧化钨的表面的吸附速度慢,到氧化硅膜成长完成的孵育时间较长。由于孵育时间较长,因此,与在钨以外的基底上形成的氧化硅膜相比膜厚较薄,并且,存在这样的情况:在成膜初期阶段那样硅的吸附不充分的状态时,因氧化剂与钨直接接触而导致钨被氧化,氧化钨的膜厚增加。

### 发明内容

[0006] 本发明提供即使在钨膜或者氧化钨膜上形成氧化硅膜、也能够缩短氧化硅膜的孵育时间的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法及能够实施该成膜方法的成膜装置。

[0007] 本发明的第1技术方案在钨膜或者氧化钨膜上形成氧化硅膜的方法包括以下工序:(1)在被处理体上形成钨膜或者氧化钨膜的工序;(2)在上述钨膜或者氧化钨膜上形成晶种层的工序;(3)在上述晶种层上形成氧化硅膜的工序,上述(2)的工序是通过加热上述被处理体并向上述钨膜或者氧化钨膜的表面供给氨基硅烷系气体而在上述钨膜或者氧化钨膜上形成晶种层的工序。

[0008] 本发明的第2技术方案的成膜装置是用于向钨膜或者氧化钨膜上形成氧化硅膜的成膜装置,其包括:处理室,其用于对形成有上述钨膜或者氧化钨膜的被处理体进行收容;气体供给机构,其用于将氨基硅烷系气体及硅原料气体中的至少一种气体以及含有氧化剂的气体供给到上述处理室内;加热装置,其用于对上述处理室内进行加热;排气装置,其用于对上述处理室内进行排气;控制器,其用于控制上述气体供给机构、上述加热装置、上述排气装置,上述控制器控制上述气体供给机构、上述加热装置、上述排气装置,使得在上述处理室内对上述被处理体执行从技术方案1到技术方案8中的任意一项所述的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法。

[0009] 将在下面的说明中阐述本发明的其它目的和优点,其部分地从下面的说明中显现或者可以通过实施本发明而了解。本发明的目的和优点可以借助于在下文中特别指出的手段和组合实现及获得。

### 附图说明

[0010] 被并入本说明书中并且构成本说明书的一部分的附图图示出本发明的实施方式,

并且与上述概略说明及下面给出的对实施方式的详细说明一起,用于解释本发明的原理。

[0011] 图 1A 是表示本发明的一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法的一例的流程图,图 1B 是表示图 1A 中的步骤 3 的一例的流程图。

[0012] 图 2A ~图 2C 是概略地表示图 1A 及图 1B 所示的顺序中的被处理体的状态的剖面图。

[0013] 图 3 是表示沉积时间与硅层的膜厚之间的关系图。

[0014] 图 4 是将图 3 中的虚线框 A 内放大的放大图。

[0015] 图 5A 是附图代用照片 (SEM),图 5B 是表示膜厚的图。

[0016] 图 6A 是附图代用照片 (SEM),图 6B 是表示膜厚的图。

[0017] 图 7A 是附图代用照片 (SEM),图 7B 是表示膜厚的图。

[0018] 图 8A ~图 8C 是表示半导体集成电路装置内的结构体 (栅电极) 的剖面图。

[0019] 图 9A ~图 9C 是表示步骤 3 的其他例的流程图。

[0020] 图 10 是概略地表示能够实施一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法的成膜装置的一例的剖视图。

### 具体实施方式

[0021] 现在,将参照附图说明基于上面给出的发现而实现的本发明的实施方式。在下面的说明中,用相同的附图标记指示具有实质相同的功能和结构的构成元件,并且仅在必需时才进行重复说明。

[0022] (成膜方法)

[0023] 图 1A 是表示本发明的一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法的一例的流程图,图 1B 是表示图 1A 中的步骤 3 的一例的流程图,图 2A ~图 2C 是概略地表示图 1A 及图 1B 所示的顺序中的被处理体的状态的剖面图。

[0024] 首先,如图 1A 中的步骤 1 所示,在被处理体上形成钨膜或者氧化钨膜。作为氧化钨膜,既可以是在被处理体上直接形成氧化钨膜,也可以是在被形成在被处理体上的钨膜的表面上形成的自然氧化膜。另外,在本例中,作为被处理体使用了半导体晶圆、例如硅晶圆 W。在本例中,在该硅晶圆 W 的硅基板 1 上形成了钨膜 2 (图 2A)。

[0025] 接着,如图 1A 中的步骤 2 所示,在钨膜 2 上形成晶种层 3 (图 2B)。在本例中,如下述那样形成了晶种层 3。

[0026] 首先,将形成有钨膜 2 的硅晶圆 W 输入到成膜装置的处理室内。接着,提高处理室内的温度,对形成有钨膜 2 的硅晶圆 W 进行加热并将氨基硅烷系气体供给到被加热的钨膜 2 的表面。由此,在钨膜 2 的表面上形成晶种层 3。

[0027] 作为氨基硅烷系气体的例,可列举出 BAS (丁基氨基硅烷)、BTBAS (双叔丁基氨基硅烷)、DMAS (二甲基氨基硅烷)、BDMAS (双二甲基氨基硅烷)、TDMAS (三 (二甲基氨基) 硅烷)、DEAS (二乙基氨基硅烷)、BDEAS (双 (二乙基氨基) 硅烷)、DPAS (二丙基氨基硅烷)、DIPAS (二异丙基氨基硅烷) 等。在本例中,使用了 DIPAS。

[0028] 步骤 2 的处理条件的一例如下:

[0029] DIPAS 流量 :500sccm

[0030] 处理时间 :5min

[0031] 处理温度 :25℃

[0032] 处理压力 :532Pa (4Torr)。

[0033] 在本说明书中,以下将步骤 2 的工序称为预流动。

[0034] 步骤 2 是用于使硅原料易于吸附于钨膜 2 的工序。另外,在本说明书中记载了在步骤 2 中形成晶种层 3,但实际上几乎不会成膜。晶种层 3 的厚度优选为单原子层级别的厚度程度。如果提到具体的晶种层 3 的厚度,则为 0.1nm ~ 0.3nm。

[0035] 接着,如图 1A 中的步骤 3 所示,在晶种层 3 上形成氧化物膜,在本例中,形成氧化硅膜 4(图 2C)。

[0036] 图 1B 表示步骤 3 的一例。在本例中,氧化硅膜 4 的成膜采用了一边将含硅的硅原料气体和用于使硅氧化的含有氧化剂的气体交替供给一边进行成膜的、所谓的 ALD(Atomic Layer Deposition) 法、或者 MLD(Molecular Layer Deposition) 法。作为氧化剂,可列举出  $O_2$ 、 $O_3$ 、 $H_2O$ 、或者利用等离子体使该  $O_2$ 、 $O_3$ 、 $H_2O$  活性化了的活性种。在本例中,使用了由  $O_2$  等离子体生成的 O 自由基。

[0037] 首先,如步骤 31 所示,将非活性气体、例如氮 ( $N_2$ ) 气供给到处理室内,吹扫氨基硅烷系气体。

[0038] 接着,如步骤 32 所示,将硅原料气体供给到处理室内,在晶种层 3 上形成硅层。作为硅原料气体的例,除了在步骤 2 中使用的氨基硅烷系气体之外,可列举出不含氨基的硅烷系气体。作为不含氨基的硅烷系气体,可列举出含有  $SiH_2$ 、 $SiH_4$ 、 $SiH_6$ 、 $Si_2H_4$ 、 $Si_2H_6$ 、用  $Si_mH_{2m+2}$  (其中, m 为 3 以上的自然数) 式表示的硅的氢化物、用  $Si_nH_{2n}$  (其中, n 为 3 以上的自然数) 式表示的硅的氢化物中的至少一种气体在内的气体。

[0039] 另外,在本例中,使用了氨基硅烷系气体、例如 DIPAS。

[0040] 步骤 32 的处理条件的一例如下:

[0041] DIPAS 流量 :500sccm

[0042] 处理时间 :0.1min

[0043] 处理温度 :25℃

[0044] 处理压力 :532Pa (4Torr)。

[0045] 接着,如步骤 33 所示,将非活性气体、例如氮气供给到处理室内,吹扫硅原料气体。

[0046] 接着,如步骤 34 所示,将含有氧化剂的气体供给到处理室内,对在步骤 32 中形成的硅层进行氧化,形成氧化硅膜 4。在步骤 34 中,作为氧化剂,也可列举出  $O_2$ 、 $O_3$ 、 $H_2O$ 、或者利用等离子体使该  $O_2$ 、 $O_3$ 、 $H_2O$  活性化了的活性种。在本例中,使用了由  $O_2$  等离子体生成的 O 自由基。

[0047] 接着,如步骤 35 所示,将非活性气体、例如氮气供给到处理室内,吹扫含有氧化剂的气体。

[0048] 接着,如步骤 36 所示,判断重复次数是否为设定次数。

[0049] 在未达到设定次数时 (NO),返回到步骤 32,从步骤 32 开始重复进行步骤 35。

[0050] 在达到了设定次数时 (YES),如图 1A 所示,处理结束。

[0051] ( 孵育时间 )

[0052] 图 3 表示沉积时间与硅层的膜厚之间的关系。图 3 所示的结果是以氧化硅 ( $SiO_2$ )

为基底的情况的结果,但是,无论基底为氧化硅还是钨还是氧化钨,都显示出同样的倾向。其原因在于,通过预流动、即氨基硅烷系气体被热分解而得到的晶种层 3 被形成在基底上。严格地说,硅层是被在吸附晶种层 3 上而进行成膜的。

[0053] 在本例所使用的预流动的处理条件如下:

[0054] DIPAS 流量 :500sccm

[0055] 处理时间 :5min

[0056] 处理温度 :400℃

[0057] 处理压力 :53.2Pa (0.4Torr)。

[0058] 同样,在本例中所使用的用于形成硅层的处理条件如下:

[0059] 单硅烷流量 :500sccm

[0060] 沉积时间 :30min/45min/60min

[0061] 处理温度 :500℃

[0062] 处理压力 :53.2Pa (0.4Torr)。

[0063] 在将沉积时间设为 30min 时、将沉积时间设为 45min 时、将沉积时间设为 60min 时这 3 点测量了硅层的膜厚。

[0064] 图 3 中的线 I 表示有预流动的情况的结果,线 II 表示无预流动的情况的结果。线 I、II 是利用最小二乘法对测量到的 3 个膜厚进行直线近似而得到的直线,计算式如下。

[0065] 线 I :  $y = 17.572x - 20.855 \dots (1)$

[0066] 线 II :  $y = 17.605x - 34.929 \dots (2)$

[0067] 如图 3 所示,显而易见,与无预流动的情况相比,有预流动的情况的硅层的膜厚具有增加倾向。

[0068] 图 4 表示在上述 (1)、(2) 式中使  $y = 0$ 、即,将硅层的膜厚设为“0”时求得的线 I、II 与沉积时间的交点。另外,图 4 是将图 3 中的虚线框 A 内放大的放大图。

[0069] 如图 4 所示,在有预流动时,硅层的沉积从处理开始约 **1.2min (  $x \doteq 1.189$  )** 时开始。而在形成无预流动的硅层时,硅层的沉积从处理开始约 **2.0min (  $x \doteq 1.984$  )** 时开始。

[0070] 这样,通过对基底进行氨基硅烷系气体的预流动,能够将孵育时间从约 2.0min 缩短到约 1.2min。

[0071] (氧化硅膜的 SEM 观察)

[0072] 接着,说明对氧化硅膜进行 SEM 观察的结果。

[0073] 图 5A 及图 5B 是使用上述一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法形成了氧化硅膜 4 的情况,图 5A 是 SEM 照片,图 5B 是表示膜厚的图。图 6A 及图 6B 是比较例,表示无预流动的情况。以进行成膜时的重复次数为总计 20 循环形成了氧化硅膜 4。另外,双方都在钨膜 2 的表面上形成有薄氧化钨 ( $WO_3$ ) 膜 5。该氧化钨膜 5 是通过与大气中的氧接触而自然形成的自然氧化膜。当然,也可以没有氧化钨膜 5。

[0074] 如图 5A 及图 5B 所示,采用上述一实施方式,在钨膜 2 上隔着膜厚 1.3nm 的氧化钨膜 5 形成有膜厚 3.9nm (包括晶种层 3 的氧化膜厚度) 的氧化硅膜 4。

[0075] 而如图 6A 及图 6B 所示,采用无预流动的比较例,在钨膜 2 上隔着膜厚 1.5nm 的氧化钨膜 5 仅形成有膜厚 3.0nm 的氧化硅膜 4。

[0076] 这样,采用上述一实施方式,与不进行预流动的情况相比,能够缩短孵育时间,即使同样进行 20 次,也能够将膜厚多出约 30% 的氧化硅膜 4 形成在钨膜 2 上。

[0077] 另外,采用上述一实施方式,氧化钨膜 5 的膜厚为 1.3nm,但是,在比较例中,使氧化钨膜 5 的膜厚增加到了 1.5nm。

[0078] 由此可知,采用上述一实施方式,在向钨膜 2 上形成氧化硅膜 4 时,还能够同时得到这样的优点:还能够抑制界面的氧化钨膜 5 的增膜。可以认为其原因在于,在上述一实施方式中,晶种层 3 被形成在钨膜 2 的表面上,因此,能够抑制氧化剂直接与钨膜 2、氧化钨膜 5 接触。

[0079] 图 7A 及图 7B 是将氧化硅膜 4 形成在硅基板 1 上的情况,图 7A 是 SEM 照片,图 7B 是表示膜厚的图。在本例中,使处理条件相同、并使重复次数也同为 20 次形成了氧化硅膜 4。另外,在硅基板 1 的表面上形成有膜厚 1nm 的自然氧化膜 (SiO<sub>2</sub>)<sub>6</sub>。

[0080] 如图 7A 及图 7B 所示,在此情况下,在硅基板 1 上隔着自然氧化膜 6 形成膜厚 4.1nm 的氧化硅膜 4。

[0081] 由此可知,采用上述一实施方式,还能够得到以下的优点。

[0082] 图 8A ~ 图 8C 是表示半导体集成电路装置内的结构体、例如栅电极的剖面图。

[0083] 如图 8A 所示,在栅电极中,具有在多晶硅层 7 上层叠有钨膜 2 的、所谓的层叠构造 (polymetal, 即多晶硅层与金属膜的层叠结构) 的栅电极。在该层叠构造的栅电极的侧壁上形成氧化硅膜 4 时,在无预流动的情况下,氧化硅膜 4 中的多晶硅层 7 上的膜厚与钨膜 2 上的膜厚之间的差较大 (图 8B)。例如,如图 6B 所示,在无预流动的比较例中,在钨膜 2 上的氧化硅膜 4 的膜厚为 3.0nm。因此,氧化硅膜 4 的膜厚的偏差较大。

[0084] 而如图 5B 所示,采用上述一实施方式,在钨膜 2 上的氧化硅膜 4 的膜厚为 3.9nm。因此,与比较例相比,能够使氧化硅膜 4 的在多晶硅层 7 上的膜厚与在钨膜 2 上的膜厚之间的差减小 (图 8C)。

[0085] 这样,采用上述一实施方式,能够缩短孵育时间,即使在短时间、或者重复次数较少的情况下,也能够钨膜 2 上形成膜厚更厚的氧化硅膜 4,除了这样的优点之外,还能够得到以下这样的优点:在露出有硅和钨这双方那样的半导体集成电路装置内的结构体上形成氧化硅膜 4 时,也能够使氧化硅膜的膜厚的偏差减小。

[0086] 另外,在形成氧化硅膜 4 时,还能够抑制界面的氧化钨膜 5 的增膜。其原因在于,采用上述一实施方式,在氧化钨膜 5 或者钨膜 2 的表面形成有晶种层 3。该晶种层 3 在氧化硅膜 4 的成膜中、特别是在氧化硅膜 4 的成膜初期阶段作为用于防止氧化剂的扩散的阻挡层。因此,氧化钨膜 5 或者钨膜 2 难以直接与氧化剂接触,从而氧化钨膜 5 的增膜被抑制。

[0087] (成膜方法的其他例)

[0088] 接着,对向钨膜上形成氧化物膜的成膜方法的其他例进行说明。

[0089] 图 9A ~ 图 9C 是表示图 1B 中的步骤 3 的其他例的流程图。

[0090] (第 1 例)

[0091] 如图 9A 所示,第 1 例是将图 1B 所示的步骤 32、33 与步骤 34、35 调换的例。这样,吹扫氨基硅烷系气体 (步骤 31) 之后,也可以供给氧化剂 (步骤 34)。

[0092] (第 2 例)

[0093] 如图 9B 所示,第 2 例是这样的例:省略了用于吹扫氨基硅烷系气体的工序,并在供

给氨基硅烷系气体之后,经过规定的处理时间后供给硅原料气体。这样,也能够省略用于吹扫氨基硅烷系气体的工序。

[0094] (第3例)

[0095] 如图9C所示,第3例是这样的例:使用一边同时供给含硅的硅原料气体和含有用于使硅氧化的氧化剂的气体一边进行成膜的、所谓的CVD(Chemical Vapor Deposition)法来形成氧化硅膜4。这样,也能够利用CVD法形成氧化硅膜4。

[0096] (成膜装置)

[0097] 接着,对能够实施上述一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法的成膜装置的一例进行说明。

[0098] 图10是概略地表示能够实施一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法的成膜装置的一例的剖视图。

[0099] 如图10所示,成膜装置100包括下端开口的有顶部的圆筒体状的处理室101。处理室101整体上由例如石英形成。在处理室101内的顶部设有石英制的顶板102。在处理室101的下端开口部夹着O型圈等密封构件104连接有由例如不锈钢成形为圆筒体状的歧管103。

[0100] 歧管103支承处理室101的下端。晶圆舟皿105能够从歧管103的下方插入到处理室101内,其中,该晶圆舟皿105为石英制,其能够分多层地将多张、例如50张~100张半导体晶圆、在本例中为硅晶圆W作为被处理体进行载置。晶圆舟皿105具有多条支柱106,利用形成于支柱106的槽来支承多张硅晶圆W。

[0101] 晶圆舟皿105借助石英制的保温筒107被载置平台108上。平台108被支承于旋转轴110上,该旋转轴110穿过用于开闭歧管103的下端开口部的、例如不锈钢制的盖部109。在旋转轴110的贯穿部设有例如磁性流体密封件111,能够气密地密封旋转轴110并将旋转轴110支承为能够旋转。例如由O型圈构成的密封构件112介于盖部109的周边部和歧管103的下端部之间。由此,保持处理室101内的密封性。旋转轴110安装在被例如舟皿升降机等升降机构(未图示)支承的臂113的顶端。由此,晶圆舟皿105及盖部109等被一体地升降而相对于处理室101内插入或取出。

[0102] 成膜装置100包括:处理气体供给机构114,其用于将处理所使用的气体供给到处理室101内;非活性气体供给机构115,其用于将非活性气体供给到处理室101内。

[0103] 处理气体供给机构114包括氨基硅烷系气体供给源117、硅原料气体供给源118、含有氧化剂的气体的气体供给源119。氨基硅烷系气体的一例为二异丙基氨基硅烷(DIPAS),硅原料气体的一例为二异丙基氨基硅烷(DIPAS),含有氧化剂的气体的一例为氧气(O<sub>2</sub>)。另外,在氨基硅烷系气体与硅原料气体相同的情况下,也可以共用氨基硅烷系气体供给源117及硅原料气体供给源118,从而仅设置一个供给源。

[0104] 非活性气体供给机构115包括非活性气体供给源120。非活性气体被用作吹扫气体等。非活性气体的一例为氮(N<sub>2</sub>)气。

[0105] 氨基硅烷系气体供给源117经由流量控制器121a及开闭阀122a与分散喷嘴123连接。分散喷嘴123由石英管构成,向歧管103的内侧贯穿歧管103的侧壁,向上方向弯曲并铅垂地延伸。分散喷嘴123的铅垂部分隔着规定的间隔形成有多个气体喷射孔124。氨基硅烷系气体从各气体喷射孔124在水平方向上朝向处理室101内大致均匀地喷射。

[0106] 另外,硅原料气体供给源 118 也经由流量控制器 121b 及开闭阀 122b 与例如分散喷嘴 123 连接。

[0107] 含有氧化剂的气体供给源 119 经由流量控制器 121c 及开闭阀 122c 与分散喷嘴 125 连接。分散喷嘴 125 由石英管构成,向歧管 103 的内侧贯穿歧管 103 的侧壁,向上方向弯曲并铅垂地延伸。分散喷嘴 125 的铅垂部分隔着规定的间隔形成有多个气体喷射孔 126。含有氮的气体从各气体喷射孔 126 在水平方向上朝向处理室 101 内大致均匀地喷射。

[0108] 非活性气体供给源 120 经由流量控制器 121d 及开闭阀 122d 与喷嘴 128 连接。喷嘴 128 贯穿歧管 103 的侧壁,使非活性气体从喷嘴 128 的顶端在水平方向上朝向处理室 101 内喷射。

[0109] 在处理室 101 内的与分散喷嘴 123 及 125 相反一侧的部分设有用于对处理室 101 内进行排气的排气口 129。排气口 129 是通过在上下方向上切去处理室 101 的侧壁而细长地形成的。在处理室 101 的与排气口 129 相对应的部分以覆盖排气口 129 的方式利用焊接安装有排气口盖构件 130,该排气口盖构件 130 的截面被成形为  $\pi$  字状。排气口盖构件 130 沿着处理室 101 的侧壁向上方延伸,在处理室 101 的上方构成气体出口 131。气体出口 131 与包括真空泵等的排气机构 132 连接。排气机构 132 通过对处理室 101 内进行排气而对处理中所使用过的处理气体进行排气、使处理室 101 内的压力为适应处理的处理压力。

[0110] 在处理室 101 的外周设有筒体状的加热装置 133。加热装置 133 使被供给到处理室 101 内的气体活性化,并对被收容到处理室 101 内的被处理体、在本例中为硅晶圆 W 进行加热。

[0111] 成膜装置 100 的各部利用由例如微处理器(计算机)构成的控制器 150 进行控制。控制器 150 连接有操作者为了管理成膜装置 100 而进行指令的输入操作等的键盘、由可视化地显示成膜装置 100 的运转状况的显示器等构成的用户界面 151。

[0112] 控制器 150 与存储部 152 连接。用于在控制器 150 的控制下将在成膜装置 100 中执行的各种处理实现的控制程序、用于安装对应于处理条件使成膜装置 100 的各构成部分执行处理的程序、即制程程序被存储在存储部 152 中。制程程序被存储在例如存储部 152 中的存储介质中。存储介质既可以是硬盘、半导体存储器,也可以是 CD-ROM、DVD、闪存器等可移动的存储器。另外,也可以从其他装置、例如经由专用线路适当地传送制程程序。制程程序根据需要按照来自用户界面 151 的指示等从存储部 152 被读取,控制器 150 按照被读取出来的制程程序执行处理,由此,成膜装置 100 在控制器 150 的控制下实施所希望的处理。

[0113] 在本例中,在控制器 150 的控制下,依次执行上述一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法、例如按照图 1A、图 1B、图 9A ~ 图 9C 所示的步骤进行的处理。

[0114] 能够利用图 10 所示那样的成膜装置 100 实施上述一实施方式的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法。

[0115] 以上,按照一实施方式说明了本发明,但是,本发明不被限定于上述一实施方式,而是能够进行各种各样的变形。另外,在本发明的实施方式中,上述一实施方式也不是唯一的实施方式。

[0116] 例如,也可以代替氧气而使用  $H_2O$  气体、臭氧 ( $O_3$ ) 气体作为氧化剂,使用臭氧气体时,也可以使含有氧化剂的气体供给源 119 包括用于使臭氧气体产生的臭氧发生器。

[0117] 另外,也可以利用使等离子体  $O_2$ 、 $O_3$ 、 $H_2O$  活性化并将使该  $O_2$ 、 $O_3$ 、 $H_2O$  活性化了的活性种喷射到硅晶圆 W 等被处理体上。在此情况下,也可以将用于使等离子体在处理室 101 的内部发生的等离子体发生机构设在例如处理室 101 的内部。

[0118] 另外,在上述实施方式中,作为硅原料气体,说明了氨基硅烷系气体,但是,在向晶种层 3 上形成硅层时,也能够使用硅烷类气体。特别是对于以  $Si_mH_{2m+2}$  (其中,  $m$  为 3 以上的自然数) 式表示的硅的氢化物及以  $Si_nH_{2n}$  (其中,  $n$  为 3 以上的自然数) 式表示的硅的氢化物,也能够从丙硅烷 ( $Si_3H_8$ )、正丁硅烷 ( $Si_4H_{10}$ )、正戊硅烷 ( $Si_5H_{12}$ )、正己硅烷 ( $Si_6H_{14}$ )、正庚硅烷 ( $Si_7H_{16}$ ) 中的至少一种选择以  $Si_mH_{2m+2}$  (其中,  $m$  为 3 以上的自然数) 式表示的硅的氢化物,也能够从环丙硅烷 ( $Si_3H_6$ )、环丁硅烷 ( $Si_4H_8$ )、环戊硅烷 ( $Si_5H_{10}$ )、环己硅烷 ( $Si_6H_{12}$ )、环庚硅烷 ( $Si_7H_{14}$ ) 中的至少任意一种选择以  $Si_nH_{2n}$  (其中,  $n$  为 3 以上的自然数) 式表示的硅的氢化物。

[0119] 另外,在上述一实施方式中,例示了将本发明应用于搭载多张硅晶圆 W 而一起进行成膜的分批式的成膜装置的例,但是不限于此,也能够应用于针对每一张晶圆进行成膜的单张式的成膜装置。

[0120] 另外,作为被处理体,不被限定于半导体晶圆,也能够将本发明应用于 LCD 玻璃基板等其他的基板。

[0121] 采用本发明,提供即使在钨膜或者氧化钨膜上形成氧化硅膜、也能够缩短氧化硅膜的孵育时间的向钨膜或者氧化钨膜上形成氧化硅膜的成膜方法、及能够实施该成膜方法的成膜装置。

[0122] 另外,本发明能够在不脱离其主旨的范围进行各种各样的变形。

[0123] 本申请以在 2010 年 12 月 27 日向日本特许厅提出的日本发明专利申请号第 2010-290565 号的申请为基础要求优先权,在本说明书中援引其全部公开内容作为参照。

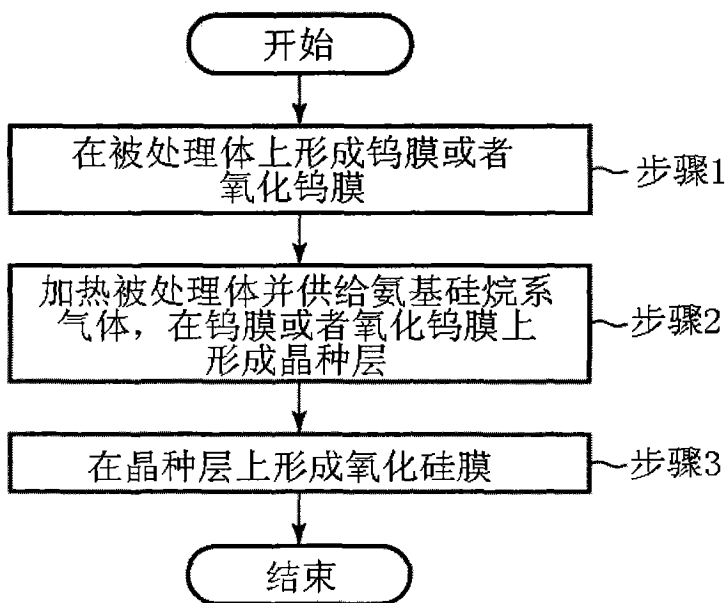


图 1A

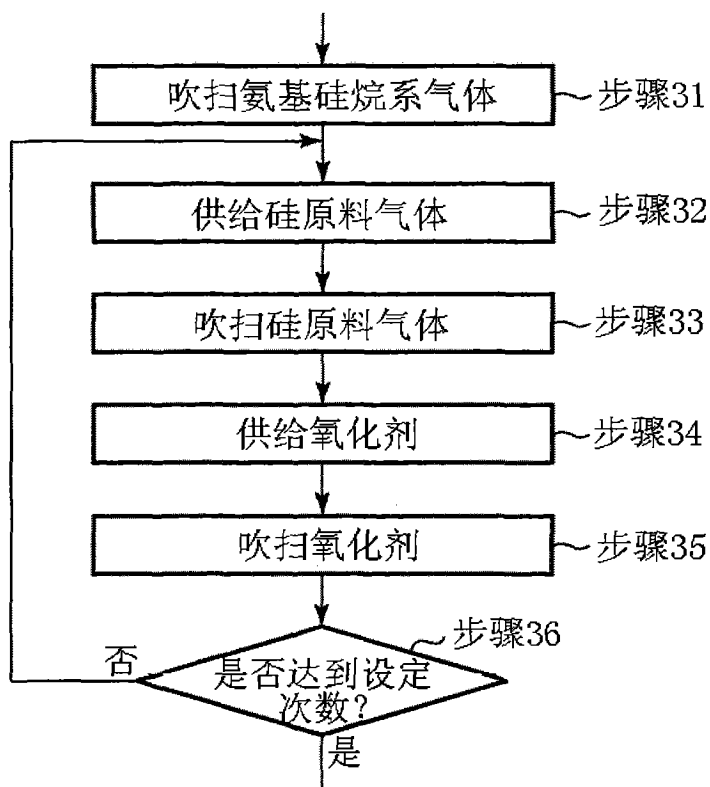


图 1B

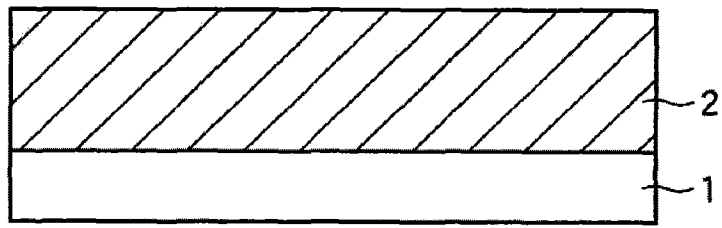


图 2A

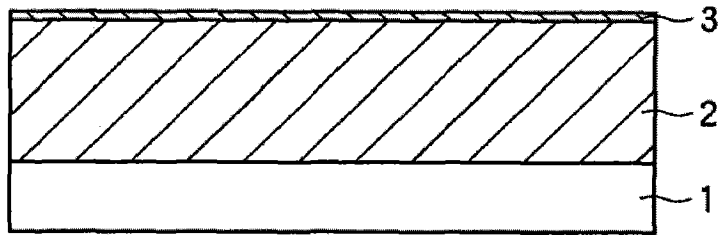


图 2B

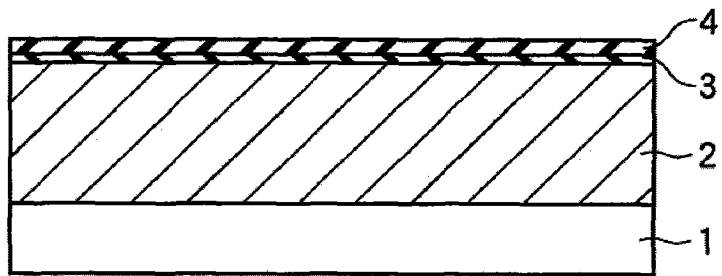


图 2C

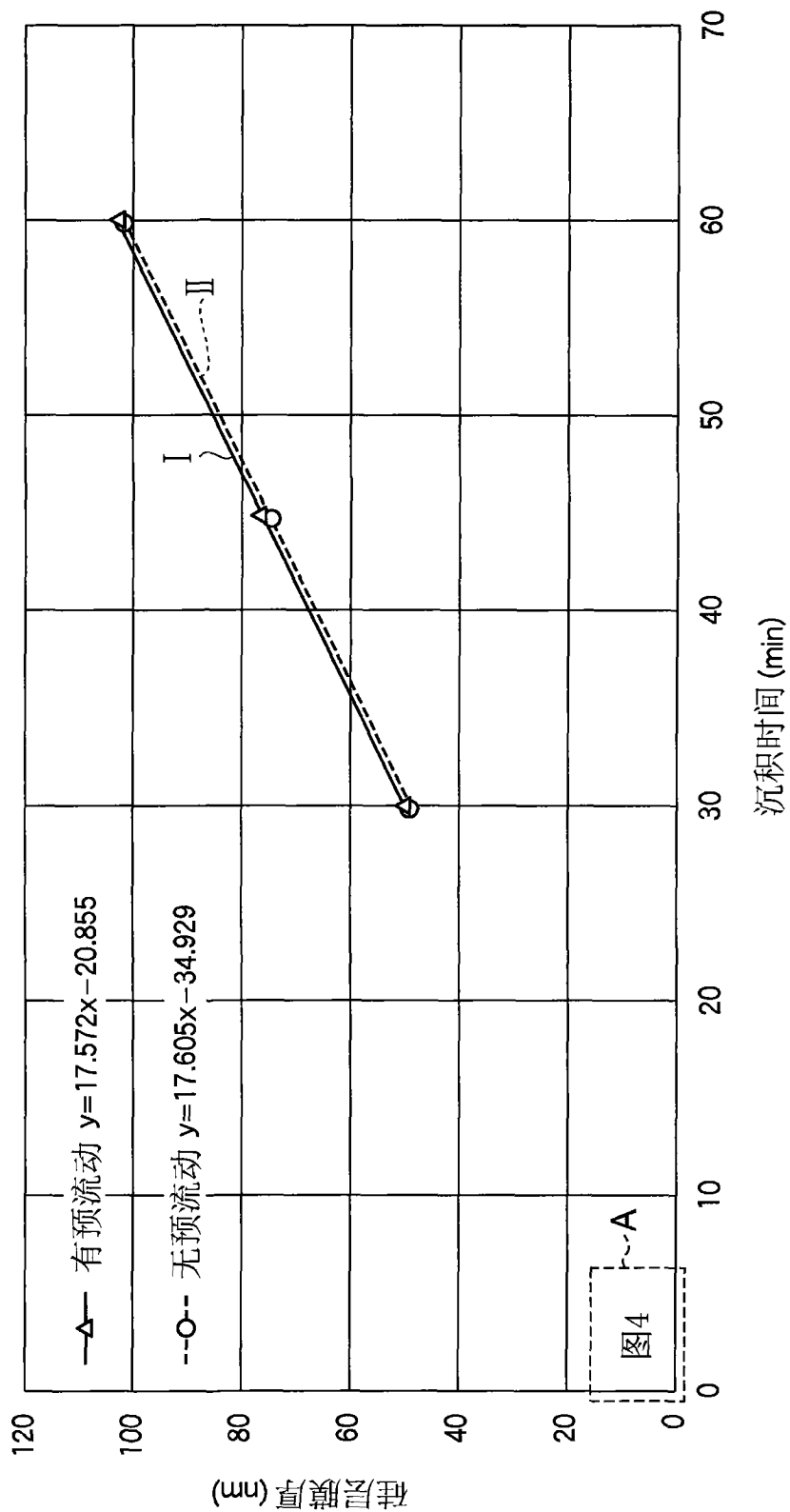


图 3

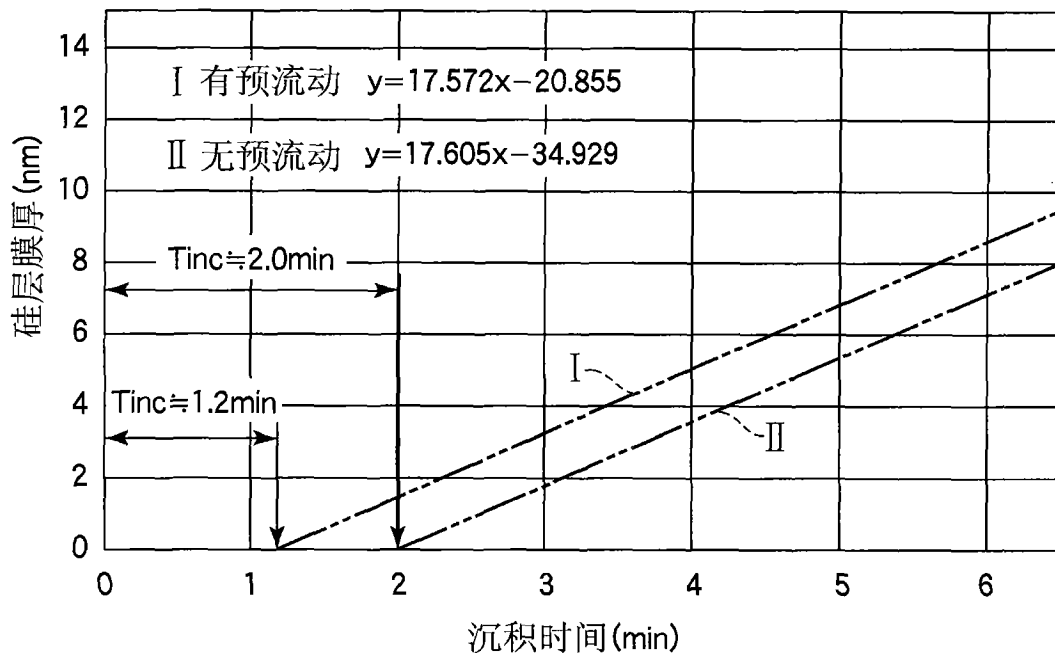


图 4

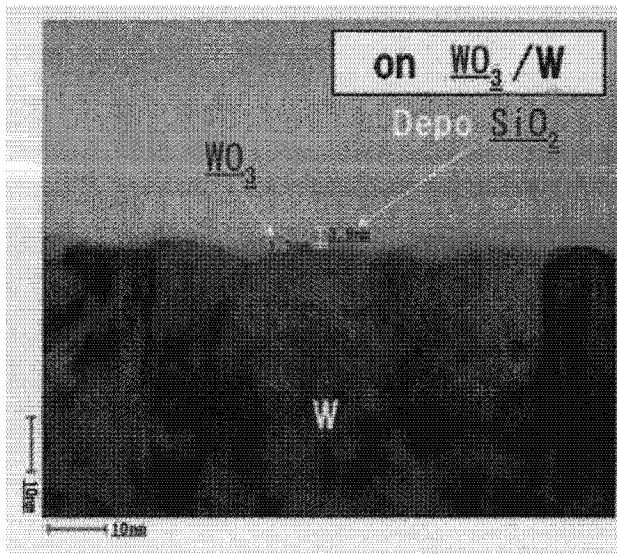


图 5A

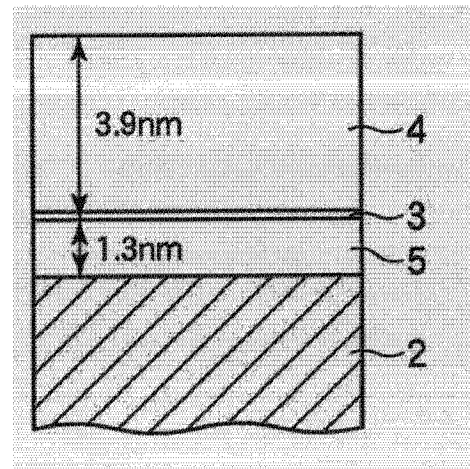


图 5B

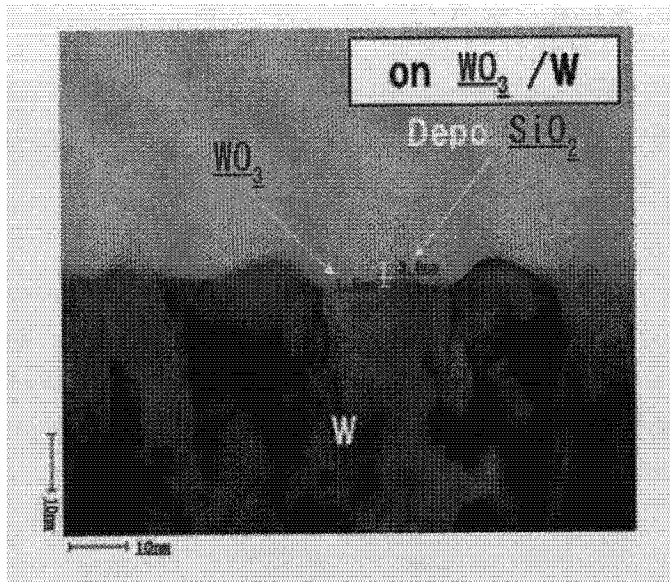


图 6A

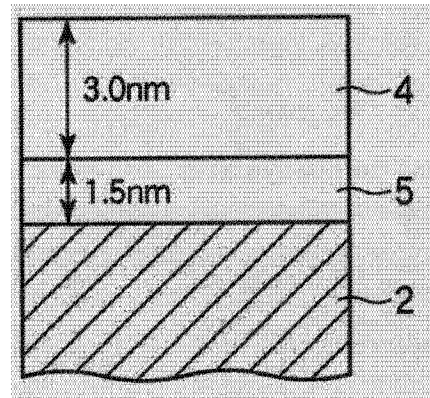


图 6B

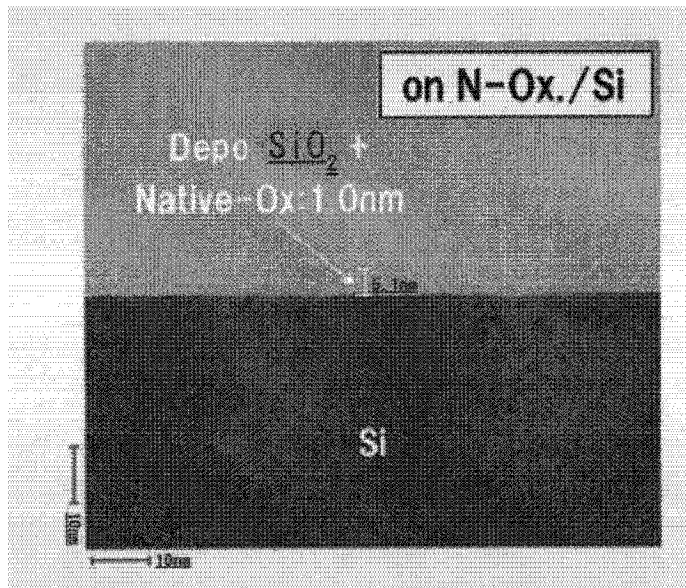


图 7A

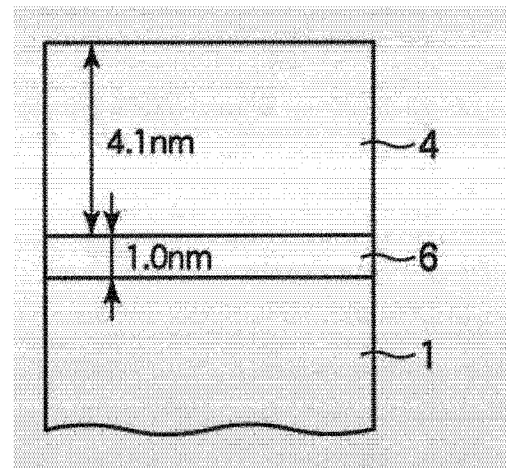


图 7B

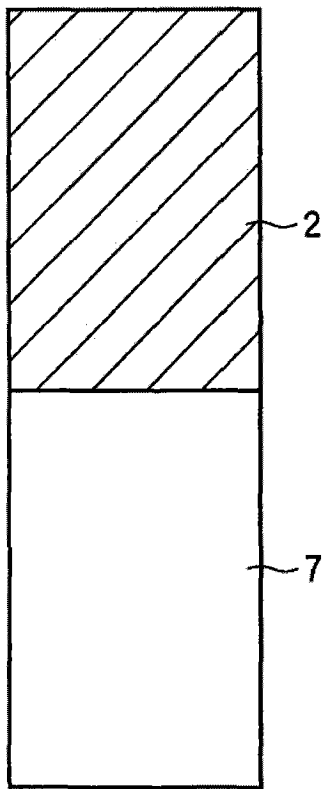


图 8A

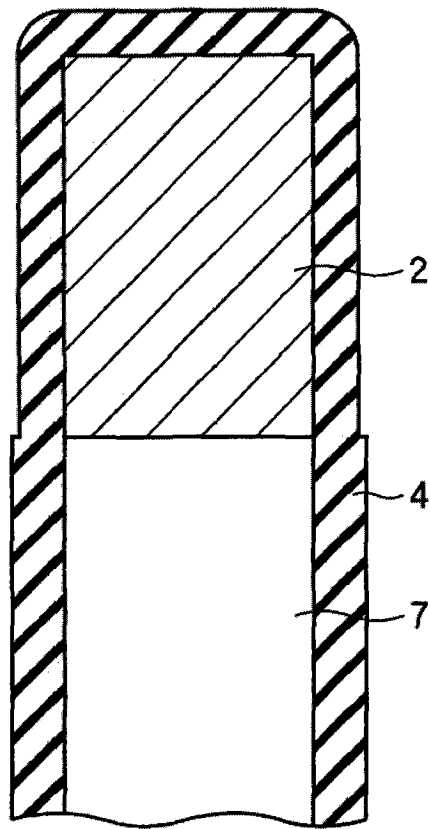


图 8B

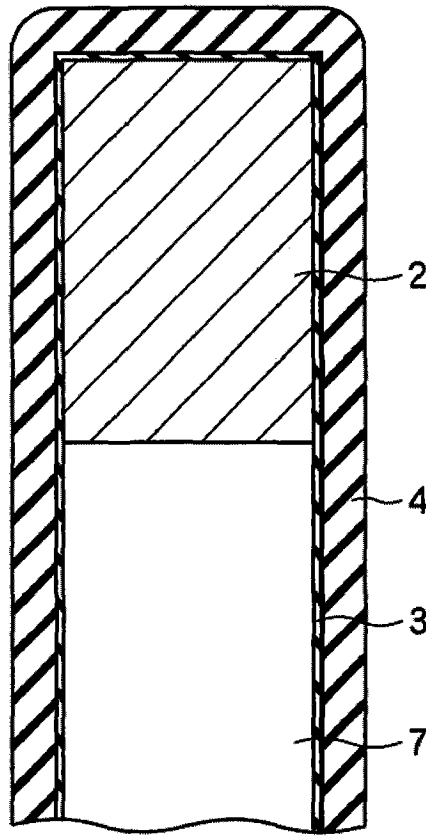


图 8C

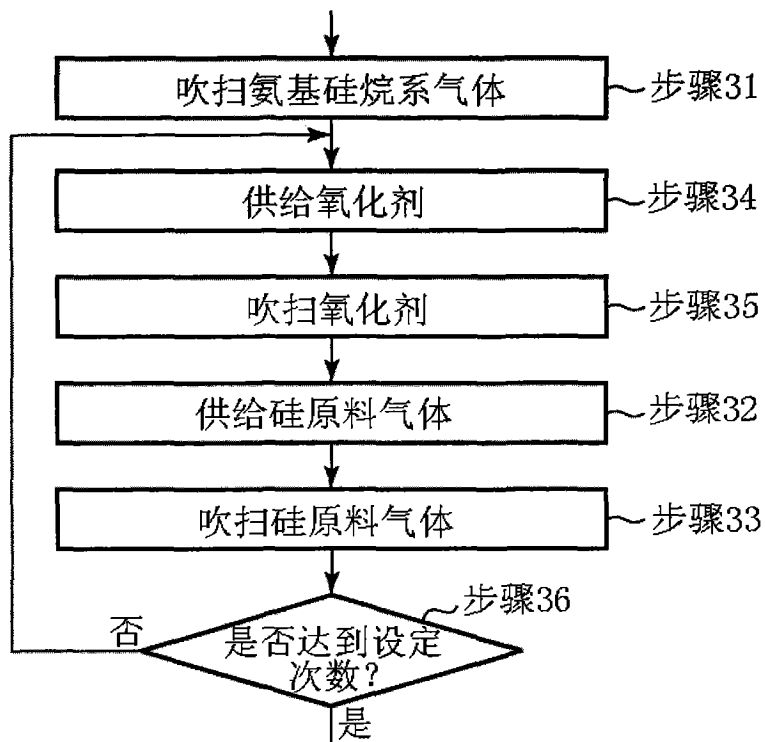


图 9A

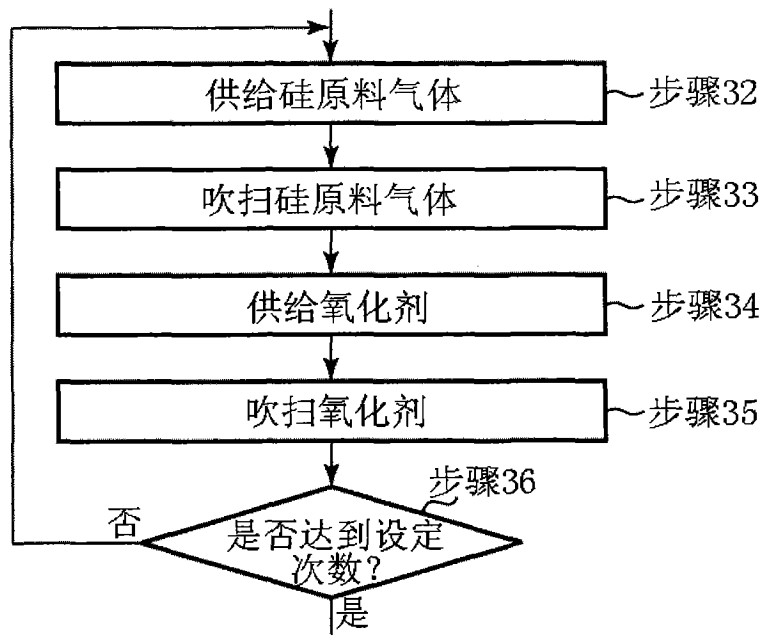


图 9B

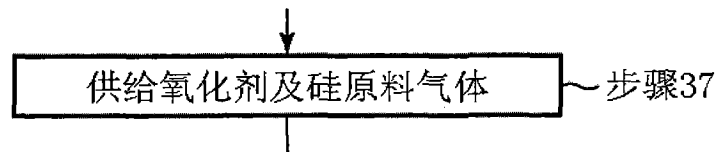


图 9C

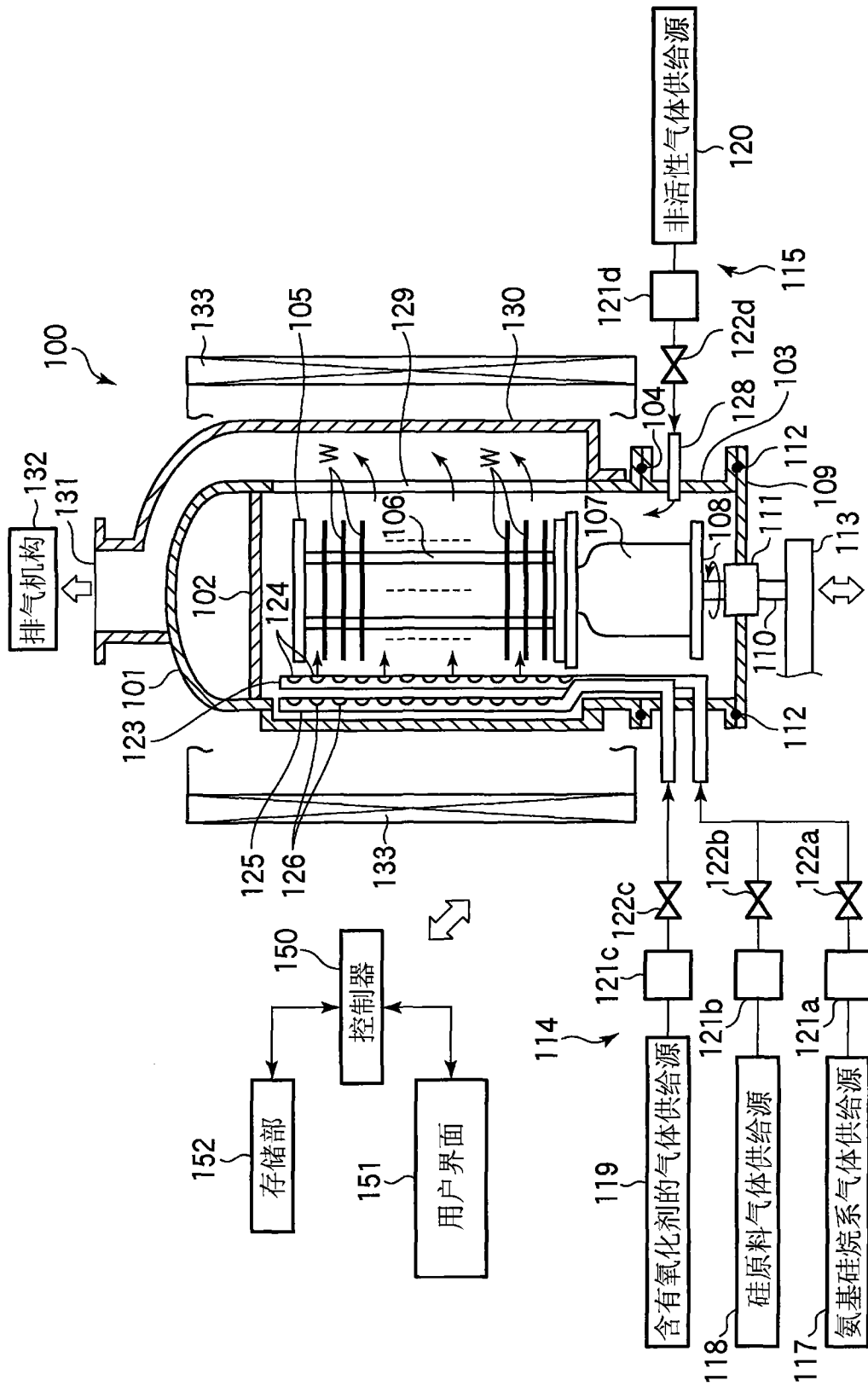


图 10