

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号

特表2024-524391

(P2024-524391A)

(43)公表日 令和6年7月5日(2024.7.5)

(51)国際特許分類 F I
 H 0 1 L 25/07 (2006.01) H 0 1 L 25/08 Y
 H 0 1 L 23/12 (2006.01) H 0 1 L 23/12 5 0 1 P

審査請求 未請求 予備審査請求 未請求 (全32頁)

(21)出願番号 特願2023-580542(P2023-580542)
 (86)(22)出願日 令和4年6月29日(2022.6.29)
 (85)翻訳文提出日 令和5年12月27日(2023.12.27)
 (86)国際出願番号 PCT/US2022/035559
 (87)国際公開番号 WO2023/278605
 (87)国際公開日 令和5年1月5日(2023.1.5)
 (31)優先権主張番号 63/217,046
 (32)優先日 令和3年6月30日(2021.6.30)
 (33)優先権主張国・地域又は機関
 米国(US)
 (81)指定国・地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA
 ,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(
 AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,A
 T,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR
 ,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,
 最終頁に続く

(71)出願人 518065991
 アデア セミコンダクター ボンディン
 グテクノロジーズ インコーポレイテッド
 アメリカ合衆国 カリフォルニア州 9 5
 1 3 4 サンノゼ オーチャード パーク
 ウェイ 3 0 2 5
 (74)代理人 100094569
 弁理士 田中 伸一郎
 (74)代理人 100103610
 弁理士 吉 田 和彦
 (74)代理人 100109070
 弁理士 須田 洋之
 (74)代理人 100098475
 弁理士 倉澤 伊知郎
 (74)代理人 100130937

最終頁に続く

(54)【発明の名称】 接合層内にルーティング構造体を有する素子

(57)【要約】

接合構造が開示される。接合構造は、第1の接合層を備えた第1の素子を有するのがよく、第1の接合層は、第1の接触パッド及びルーティングトレースを有する。ルーティングトレースは、第1の接触パッドと同一レベルのところに形成される。接合構造は、第2の接触パッドを有する第2の接合層を備えた第2の素子を有するのがよい。第1の素子の第1の接合層と第2の素子の第2の接合層は、第1の接触パッドと第2の接触パッドが介在する接着剤なしで直接ボンディングされるよう直接ボンディングされている。

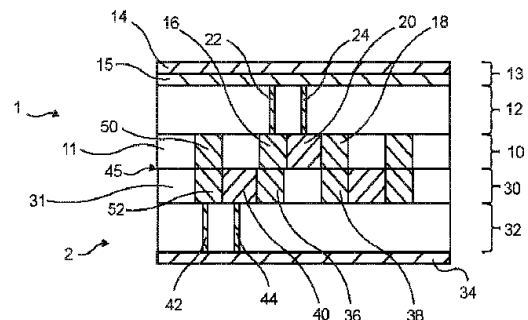


Fig. 1B

【特許請求の範囲】**【請求項 1】**

接合構造であって、

第 1 の接合層を備えた第 1 の素子を有し、前記第 1 の接合層は、第 1 の接触パッド及びルーティングトレースを有し、前記ルーティングトレースは、前記第 1 の接触パッドと同レベルのところに形成され、

第 2 の接触パッドを有する第 2 の接合層を備えた第 2 の素子を有し、

前記第 1 の素子の前記第 1 の接合層と前記第 2 の素子の前記第 2 の接合層は、前記第 1 の接触パッドと前記第 2 の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされている、接合構造。

10

【請求項 2】

第 1 の接合層は、第 3 の接触パッドをさらに有する、請求項 1 記載の接合構造。

【請求項 3】

前記第 2 の接合層は、第 4 の接触パッドをさらに有し、前記第 3 の接触パッドと前記第 4 の接触パッドは、介在接着剤なしで互いに直接ボンディングされている、請求項 2 記載の接合構造。

【請求項 4】

前記ルーティングトレースは、前記第 1 の接触パッドの最大幅よりも狭い最大トレース幅を有する、請求項 1 記載の接合構造。

【請求項 5】

前記ルーティングトレースは、前記第 1 の接触パッドに接触して該第 1 の接触パッドから側方に延びる、請求項 1 記載の接合構造。

20

【請求項 6】

前記ルーティングトレース及び前記第 1 の接触パッドは、同種の導電材料で作られている、請求項 1 記載の接合構造。

【請求項 7】

前記第 1 の素子は、前記第 2 の素子と反対の前記接合層の側に被着された第 1 のビア層をさらに有し、前記第 1 のビア層は、前記第 1 のビア層の厚さを貫通して延びるビアを有する、請求項 1 記載の接合構造。

【請求項 8】

前記第 1 の素子は、電子回路をさらに有し、前記第 1 のビアは、前記第 1 の接触パッドと前記電子回路を電氣的に接続している、請求項 7 記載の接合構造。

30

【請求項 9】

第 1 の素子は、ルーティング構造体をさらに有し、前記第 1 のビアは、前記第 1 の接触パッドと前記ルーティング構造体を電氣的に接続している、請求項 7 記載の接合構造。

【請求項 10】

前記ルーティング構造体は、再配線 (R D L) 層を含む、請求項 9 記載の接合構造。

【請求項 11】

前記第 2 の素子の前記第 2 の接合層は、第 2 のルーティングトレースをさらに有する、請求項 1 記載の接合構造。

40

【請求項 12】

前記第 1 の接触パッドの厚さは、前記第 1 の接合層の厚さを定める、請求項 1 記載の接合構造。

【請求項 13】

前記第 1 の素子は、第 1 の接触パッドを含む複数の接触パッドを有し、前記複数の第 1 の接触パッドのうちの少なくとも 1 つの直径は、5 ミクロン未満である、請求項 1 記載の接合構造。

【請求項 14】

接合構造であって、

第 1 の接合層を備えた第 1 の素子を有し、前記第 1 の接合層は、第 1 の接触パッド及び

50

前記第 1 の接触パッドに接続されたルーティングトレースを有し、前記ルーティングトレースは、前記第 1 の接合層内の前記第 1 の接触パッドから側方に延び、前記ルーティングトレース及び第 1 の接触パッドは、同種の導電材料で作られ、

第 2 の接触パッドを有する第 2 の接合層を備えた第 2 の素子を有し、

前記第 1 の素子と前記第 2 の素子は、前記第 1 の接触パッドと前記第 2 の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされている、接合構造。

【請求項 15】

接合構造であって、

第 1 の接合層を備えた第 1 の素子を有し、前記第 1 の接合層は、第 1 の接触パッド及びルーティングトレースを有し、

第 2 の接触パッドを有する第 2 の接合層を備えた第 2 の素子を有し、

前記第 1 の素子と前記第 2 の素子は、前記第 1 の接触パッドと前記第 2 の接触パッドが介在接着剤なしで直接ボンディングされるようボンドインターフェースに沿って直接ボンディングされ、前記ルーティングトレース及び前記第 1 の接触パッドは、前記ボンドインターフェースに沿って設けられている、接合構造。

【請求項 16】

前記ルーティングトレースは、前記第 2 の接合層の非導電材料に接触する、請求項 15 記載の接合構造。

【請求項 17】

接合構造であって、

接合側と前記接合側と反対側の裏側を有する第 1 の接合層及び前記第 1 の接合層の前記裏側に被着されているビア層を備えた第 1 の素子を有し、前記第 1 の接合層は、前記ビア層の 2 つのビアと電氣的接触状態にある細長い導電特徴部を有し、

導電特徴部を有する第 2 の接合層を備えた第 2 の素子を有し、

前記第 1 の素子と前記第 2 の素子は、前記細長い導電特徴部が前記第 2 の接合層と接触状態にあるよう直接ボンディングされている、接合構造。

【請求項 18】

前記第 1 の素子の前記細長い導電特徴部は、前記第 2 の素子の前記導電特徴部とじかに接触状態にある、請求項 17 記載の接合構造。

【請求項 19】

前記第 1 の素子は、前記細長い導電特徴部に接続された接触パッドを有し、前記接触パッドは、前記第 2 の素子の前記導電特徴部に直接ボンディングされている、請求項 17 記載の接合構造。

【請求項 20】

接合層を有する素子であって、前記素子は、

前記接合層の非導電材料内に埋め込まれた第 1 の接触パッドを有し、前記第 1 の接触パッドの上面は、前記接合層の前記非導電材料によって覆われてはならず、

前記接合層の前記非導電材料内に埋め込まれたルーティングトレースを有し、前記ルーティングトレースの上面は、前記接合層の前記非導電材料によって覆われてはならず、

前記接合層は、介在接着剤なしで別の素子に直接ボンディングされるよう構成されている、素子。

【請求項 21】

前記ルーティングトレースは、前記第 1 の接触パッドと第 2 の接触パッドを側方に接続している、請求項 20 記載の素子。

【請求項 22】

前記ルーティングトレースは、前記第 1 の接触パッドと同一金属レベルのところに形成されている、請求項 20 記載の素子。

【請求項 23】

前記ルーティングトレースは、前記第 1 の接触パッドと同種の金属層で作られている、請求項 20 記載の素子。

10

20

30

40

50

- 【請求項 24】
前記接合層の前記非導電材料は、約 20 μm 以下の表面粗さを有する、請求項 20 記載の素子。
- 【請求項 25】
前記接触パッド及び前記ルーティングトレースは、前記接合層の前記非導電材料の上面よりも約 20 nm 以下だけ下へ引っ込められている、請求項 24 記載の素子。
- 【請求項 26】
前記接合層の前記非導電材料は、第 2 の素子の類似の非導電材料に直接ボンディングするのに適した量で窒素及び / 又はフッ素ドーピング物質を含む、請求項 24 記載の素子。
- 【請求項 27】 10
接合層を有する素子であって、前記素子は、
前記接合層内に設けられた第 1 の接触パッドと、
前記接合層内に設けられたルーティングトレースと、を有し、
前記第 1 の接触パッド及び前記ルーティングトレースは、前記接合層の接合面のところで露出され、
前記接合層の前記接合面は、介在接着剤なしで別の素子に直接ボンディングされるよう構成されている、素子。
- 【請求項 28】
前記ルーティングトレースは、前記接合層の下に設けられたビア層内のビアに電氣的に接続されている、請求項 27 記載の素子。 20
- 【請求項 29】
前記ルーティングトレースは、前記第 1 の接触パッドから延びている、請求項 27 記載の素子。
- 【請求項 30】
前記ルーティングトレースは、前記接合層内の前記第 1 の接触パッドと第 2 の接触パッドとの間に延びている、請求項 27 記載の素子。
- 【請求項 31】
前記ルーティングトレースは、前記第 1 の接触パッドから延びている、請求項 27 記載の素子。
- 【請求項 32】 30
前記ルーティングトレースは、前記第 1 の接触パッドの最大幅よりも狭い幅を有する、請求項 27 記載の素子。
- 【請求項 33】
素子を別の素子に直接ボンディングされるよう構成された状態で形成する方法であって、
前記素子の接合層を前記接合層の接合面から部分的に除去するステップを含み、
導電材料を前記接合層の前記除去部分に設けて接触パッド及びルーティングトレースを形成するステップを含み、前記ルーティングトレースは、前記接合層内の前記接触パッドから側方に延び、
前記接合面を直接ボンディング可能に前処理するステップを含む、方法。 40
- 【請求項 34】
素子を別の素子に直接ボンディングされるよう構成された状態で形成する方法であって、
導電層をパターン化して接触パッド及びルーティングトレースを形成するステップと、
前記接触パッド及び前記ルーティングトレースを非導電材料内に少なくとも部分的に埋め込むステップと、
前記接触パッド、前記ルーティングトレース、及び前記非導電材料の表面を研磨して直接ボンディング可能に前処理するステップと、を含む、方法。
- 【請求項 35】 50
前記パターン化ステップ及び前記埋め込みステップは、単一のマスクを用いて前記接触

パッド及び前記ルーティングトレースの空洞パターンを形成し、そして前記導電層を前記空洞パターン中に堆積させるダマシプロセスを含む、請求項 3 4 記載の方法。

【請求項 3 6】

追加のマスクを用いてビアホールを前記接合層の下に設けられたビア層内にパターン化するステップをさらに含み、前記導電層を前記空洞パターン中に堆積させる前記ステップは、デュアルダマシプロセスにおいて前記ビアホールを同時に充填するステップを含む、請求項 3 5 記載の方法。

【請求項 3 7】

前記導電層を堆積させる前記ステップは、バリヤ層、シード層及び電気めっき銅層を堆積させるステップを含む、請求項 3 6 記載の方法。

10

【請求項 3 8】

接合構造を形成する方法であって、前記方法は、

第 1 の接合層を備えた第 1 の素子を用意するステップを含み、前記第 1 の接合層は、非導電材料、第 1 の接触パッド及びルーティングトレースを有し、前記ルーティングトレースは、前記第 1 の接触パッドと同一金属レベルのところに形成され、

前記第 1 の接触パッド、前記ルーティングトレース、及び前記非導電材料の表面を研磨して直接ボンディング可能に前処理するステップを含む、方法。

【請求項 3 9】

第 2 の接触パッドを有する第 2 の接合層を備えた第 2 の素子を用意するステップをさらに含み、請求項 3 8 記載の方法。

20

【請求項 4 0】

前記第 1 の素子と前記第 2 の素子を前記第 1 の接触パッドと前記第 2 の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングするステップをさらに含み、請求項 3 9 記載の方法。

【請求項 4 1】

接合構造であって、

第 1 の接合面を備えた第 1 の素子を有し、前記第 1 の接合面は、第 1 の接触パッド及びルーティングトレースを有し、

第 2 の接触パッドを有する第 2 の接合面を備えた第 2 の素子を有し、

前記第 1 の素子と前記第 2 の素子は、前記第 1 の接触パッドと前記第 2 の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされ、前記ルーティングトレースは、前記第 2 の接合面と接触状態にある、接合構造。

30

【請求項 4 2】

前記第 1 の接合面は、第 3 の接触パッドをさらに有する、請求項 4 1 記載の接合構造。

【請求項 4 3】

前記第 2 の接合面は、第 4 の接触パッドをさらに有し、前記第 3 の接触パッドと前記第 4 の接触パッドは、介在接着剤なしで互いに直接ボンディングされている、請求項 4 2 記載の接合構造。

【請求項 4 4】

前記ルーティングトレースは、前記第 1 の接触パッドの最大幅よりも狭い最大トレース幅を有する、請求項 4 1 記載の接合構造。

40

【請求項 4 5】

前記ルーティングトレースは、前記第 1 の接触パッドに接触して該第 1 の接触パッドから側方に延びる、請求項 4 1 記載の接合構造。

【請求項 4 6】

前記ルーティングトレース及び前記第 1 の接触パッドは、同種の導電材料で作られている、請求項 4 1 記載の接合構造。

【請求項 4 7】

前記第 1 の素子は、第 1 のビア層をさらに有し、前記第 1 のビア層は、前記第 1 のビア層の厚さを貫通して延びるビアを有する、請求項 4 1 記載の接合構造。

50

【請求項 4 8】

前記第 1 の素子は、電子回路をさらに有し、前記第 1 のビアは、前記第 1 の接触パッドと前記電子回路を電氣的に接続している、請求項 4 7 記載の接合構造。

【請求項 4 9】

第 1 の素子は、ルーティング構造体をさらに有し、前記第 1 のビアは、前記第 1 の接触パッドと前記ルーティング構造体を電氣的に接続している、請求項 4 7 記載の接合構造。

【請求項 5 0】

前記ルーティング構造体は、再配線 (R D L) 層を含む、請求項 4 8 記載の接合構造。

【請求項 5 1】

前記第 2 の素子の前記第 2 の接合面は、第 2 のルーティングトレースをさらに有する、請求項 4 1 記載の接合構造。 10

【請求項 5 2】

前記第 1 の接触パッドの厚さは、前記ルーティングトレースの厚さよりも大きい、請求項 4 1 記載の接合構造。

【請求項 5 3】

前記第 1 の素子は、前記第 1 の接触パッドを含む複数の接触パッドを有し、前記複数の第 1 の接触パッドのうちの少なくとも 1 つの直径は、5 ミクロン未満である、請求項 4 1 記載の接合構造。

【発明の詳細な説明】

【技術分野】

20

【0 0 0 1】

本技術分野は、一般に、接合層、特に半導体素子用のルーティング構造体を備えた直接接合層に関する。

【0 0 0 2】

〔関連出願の引照〕

本願は、2021年6月30日に出願された米国特許仮出願第63/217,046号（発明の名称：ELEMENT WITH ROUTING STRUCTURE IN BONDING LAYER）の優先権主張出願であり、この米国特許仮出願を参照により引用し、その記載内容全体を本明細書の一部とする。

【背景技術】

30

【0 0 0 3】

集積デバイスパッケージは、電気接続（例えば、信号、アース又は電力）をパッケージ内の1つ以上の集積デバイスダイを他のデバイスに再配線し又はルーティングするために再配線層（redistribution layer：RDL）（表面配線と呼ばれることがある）を使用している場合がある。例えば、ファンアウト再配線は、信号を集積デバイスダイの微細ピッチボンダッドから間隔が広がるよう外方に伝えることができる。ファンイン再配線は、周辺ダイパッドからより中央に配置されたRDLパッドに再ルーティングすることができる。線（ライン）及びパッドは、導電材料（例えば、金属）で作られて非導電材料（絶縁体）で覆われる場合があり、パッド上絶縁体に設けられた開口部を他の素子に接続可能に例えばはんだ、金属バンプ又はピラーを充填する場合がある。 40

【0 0 0 4】

別々の電子素子、例えばダイを接続するもう1つの技術は、直接ハイブリッドボンディングであり、これにより、電子素子の導電特徴部と非導電特徴部の両方をもう1つの電子素子の導電特徴部及び非導電特徴部にそれぞれ直接ボンディングする。接合層は、導電特徴部と非導電特徴部の両方を備えるのがよい。幾つの場合、RDLは、直接ハイブリッドボンディングのための接合層としての役目を果たすことができる。例えば、ダイパッドから離れるルーティング線として役立つよう金属層をダイ上に蒸着又は成膜させてパターン化することができる。絶縁体が線上に成膜して開口部でパターン化され、パッドは、これら開口部内において、例えばダマシン技術により別の金属層から形成される。ルーティング線を絶縁体の下に埋めている間にパッドの頂部を露出させる。直接ボンディングに望 50

ましい平坦度を達成するため、絶縁体とパッドを微細に研磨して異なる素子に直接ボンディングできるよう前処理する。

【発明の概要】

【発明が解決しようとする課題】

【0005】

電子部品を搭載した素子を別の素子に接続する改良型構造体及び方法が要望され続けている。

【課題を解決するための手段】

【0006】

本発明の一観点によれば、接合構造であって、

第1の接合層を備えた第1の素子を有し、第1の接合層は、第1の接触パッド及びルーティングトレースを有し、ルーティングトレースは、第1の接触パッドと同一レベルのところに形成され、

第2の接触パッドを有する第2の接合層を備えた第2の素子を有し、

第1の素子の第1の接合層と第2の素子の第2の接合層は、第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされていることを特徴とする接合構造が提供される。

【0007】

本発明のもう1つの観点によれば、接合構造であって、

第1の接合層を備えた第1の素子を有し、第1の接合層は、第1の接触パッド及び第1の接触パッドに接続されたルーティングトレースを有し、ルーティングトレースは、第1の接合層内の第1の接触パッドから側方に延び、ルーティングトレース及び第1の接触パッドは、同種の導電材料で作られ、

第2の接触パッドを有する第2の接合層を備えた第2の素子を有し、

第1の素子と第2の素子は、第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされていることを特徴とする接合構造が提供される。

【0008】

本発明のさらにもう1つの観点によれば、接合構造であって、

第1の接合層を備えた第1の素子を有し、第1の接合層は、第1の接触パッド及びルーティングトレースを有し、

第2の接触パッドを有する第2の接合層を備えた第2の素子を有し、

第1の素子と第2の素子は、第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるようボンドインターフェースに沿って直接ボンディングされ、ルーティングトレース及び第1の接触パッドは、ボンドインターフェースに沿って設けられていることを特徴とする接合構造が提供される。

【0009】

本発明のさらにもう1つの観点によれば、接合構造であって、

接合側と接合側と反対側の裏側を有する第1の接合層及び第1の接合層の裏側に被着されているビア層を備えた第1の素子を有し、第1の接合層は、ビア層の2つのビアと電氣的接触状態にある細長い導電特徴部を有し、

導電特徴部を有する第2の接合層を備えた第2の素子を有し、

第1の素子と第2の素子は、細長い導電特徴部が第2の接合層と接触状態にあるよう直接ボンディングされていることを特徴とする接合構造が提供される。

【0010】

本発明のさらにもう1つの観点によれば、接合層を有する素子であって、素子は、

接合層の非導電材料内に埋め込まれた第1の接触パッドを有し、第1の接触パッドの上面は、接合層の非導電材料によって覆われてはならず、

接合層の非導電材料内に埋め込まれたルーティングトレースを有し、ルーティングトレースの上面は、接合層の非導電材料によって覆われてはならず、

10

20

30

40

50

接合層は、介在接着剤なしで別の素子に直接ボンディングされるよう構成されていることを特徴とする素子が提供される。

【0011】

本発明のさらにもう1つの観点によれば、接合層を有する素子であって、素子は、接合層内に設けられた第1の接触パッドと、接合層内に設けられたルーティングトレースとを有し、第1の接触パッド及びルーティングトレースは、接合層の接合面のところで露出され、接合層の接合面は、介在接着剤なしで別の素子に直接ボンディングされるよう構成されていることを特徴とする素子が提供される。

【0012】

本発明のさらにもう1つの観点によれば、素子を別の素子に直接ボンディングされるよう構成された状態で形成する方法であって、素子の接合層を接合層の接合面から部分的に除去するステップを含み、導電材料を接合層の除去部分に設けて接触パッド及びルーティングトレースを形成するステップを含み、ルーティングトレースは、接合層内の接触パッドから側方に延び、接合面を直接ボンディング可能に前処理するステップを含むことを特徴とする方法が提供される。

【0013】

本発明のさらにもう1つの観点によれば、素子を別の素子に直接ボンディングされるよう構成された状態で形成する方法であって、導電層をパターン化して接触パッド及びルーティングトレースを形成するステップと、接触パッド及びルーティングトレースを非導電材料内に少なくとも部分的に埋め込むステップと、接触パッド、ルーティングトレース、及び非導電材料の表面を研磨して直接ボンディング可能に前処理するステップとを含むことを特徴とする方法が提供される。

【0014】

本発明のさらにもう1つの観点によれば、接合構造を形成する方法であって、第1の接合層を備えた第1の素子を用意するステップを含み、第1の接合層は、非導電材料、第1の接触パッド及びルーティングトレースを有し、ルーティングトレースは、第1の接触パッドと同一金属レベルのところに形成され、第1の接触パッド、ルーティングトレース、及び非導電材料の表面を研磨して直接ボンディング可能に前処理するステップを含むことを特徴とする方法が提供される。

【0015】

本発明のさらにもう1つの観点によれば、接合構造であって、第1の接合面を備えた第1の素子を有し、第1の接合面は、第1の接触パッド及びルーティングトレースを有し、第2の接触パッドを有する第2の接合面を備えた第2の素子を有し、第1の素子と第2の素子は、第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされ、ルーティングトレースは、第2の接合面と接触状態にあることを特徴とする接合構造が提供される。

【0016】

詳細な説明は、添付の図面に関して提供されている。図中、参照符号の最も左側の数字は、参照符号が最初に表れる図面を表している。互いに異なる図で用いる同一の参照符号は、類似又は同一のアイテムを指している。

【0017】

本説明のため、図に記載されたデバイス及びシステムは、多数の部品を有するものとして示されている。本明細書において説明するデバイス及び/又はシステムの種々の具体化例は、これよりも数の少ない部品を含むのが良く、これらは、本開示の範囲内に属したままである。変形例として、デバイス及び/又はシステムの他の具体化例は、追加の部品、又は説明した部品の種々の組み合わせを含むことができ、これは、本発明の範囲内に依然

10

20

30

40

50

として含まれている。

【図面の簡単な説明】

【0018】

【図1A】第1の素子及び第2の素子のボンディング前の概略断面側面図である。

【図1B】第1の素子及び第2の素子を有する接合構造の概略断面側面図である。

【図2A】接合層60内にルーティング構造体を有する素子4の概略底面図である。

【図2B】図2Aに示す素子の概略断面矢視断面図である。

【図3A】図2Aに示す素子の一部分の拡大平面図である。

【図3B】図3Aに示す素子の一部分の概略斜視図である。

【図3C】図2Aに示す素子のもう1つの部分の拡大平面図である。

10

【図3D】図3Cに示す素子の一部分の概略斜視図である。

【図3E】図2Aに示す素子の別の部分の拡大平面図である。

【図3F】図3Eに示す素子の一部分の概略斜視図である。

【図4A】一実施形態に従って素子を形成する製造プロセスを示す図である。

【図4B】一実施形態に従って素子を形成する製造プロセスを示す図である。

【図4C】一実施形態に従って素子を形成する製造プロセスを示す図である。

【図4D】一実施形態に従って素子を形成する製造プロセスを示す図である。

【図4E】一実施形態に従って素子を形成する製造プロセスを示す図である。

【図4F】図4A～図4Eの製造プロセスで用いられるマスク層の概略平面図である。

【図4G】図4A～図4Eの製造プロセスで用いられるマスク層の概略平面図である。

20

【図5A】素子のビア層内にビアを形成するためのマスク層の概略平面図である。

【図5B】素子の接合層内に接触パッド及びルーティング構造体を形成するためのマスク層の概略平面図である。

【図6A】ボンディング前における図2A、図3C及び図3Dに示す素子の細長い導電構造体、及び別の素子の細長い導電構造体を示す図である。

【図6B】ボンディング後における図6Aの細長い導電構造体を示す図である。

【図6C】図6Aの細長い構造体を含む接合構造の概略断面側面図である。

【図7A】接合層内の部品の例示の寸法を示す表から成る図である。

【図7B】図7Aに示す寸法の配置関係を概略的に示す図である。

【図8A - 8B】図8Aは、一実施形態に従って接合層内のルーティング構造体を有する素子の底面図であり、図8Bは、図8Aに示す素子の一部分の拡大図である。

30

【図9】接合構造体の接合インターフェースのところ又はその近くの赤外線（IR）像を示す図である。

【発明を実施するための形態】

【0019】

2つ以上の半導体素子（例えば、集積デバイスダイ、ウエハなど）を互いにボンディングすると接合構造を形成することができる。1つの素子の導電特徴部（例えば、接触パッド）、ビア（例えば、TSV）の露出端部、又は貫通型基板電極）をもう1つの素子の対応の導電特徴部に電氣的に接続するのがよい。任意適当な数の素子を接合構造内に積み重ねることができる。

40

【0020】

図1A及び図1Bを参照すると、幾つかの実施形態では、素子（例えば、第1の素子1及び第2の素子2）は、介在する接着剤なしで互いに直接ボンディングされる。これとは異なり、1つの素子の再配線層（RDL）は、もう1つの素子の再配線層に直接ハイブリッドボンディングされる。種々の実施形態では、第1の素子1（例えば、アクティブ回路を備えた第1の半導体デバイスダイ又は第1の集積デバイスダイ）の非導電材料11は、接着剤なしで、第2の素子2（例えば、アクティブ回路を備えた第2の半導体デバイスダイ又はインターコネク構造体）の対応の非導電材料31に直接ボンディングされるのがよい。非導電材料11を第1の素子の非導電接合領域と言う場合がある。第1の素子の非導電材料11を誘電体間ボンディング技術を用いて第2の素子2の対応の非導電材料31

50

に直接ボンディングされるのがよい。例えば、誘電体間共有結合を直接ボンディング技術を用いて接着剤なしで形成することができる。適当な非導電接合材料としては、半導体加工で用いられる従来型絶縁材料が挙げられ、かかる従来型絶縁材料としては、酸化シリコン、窒化シリコン、オキシ窒化シリコン、炭化シリコン、炭窒化シリコンなどが挙げられるが、これらには限定されない。

【0021】

種々の実施形態では、直接ボンド（接合部）を介在接着剤なしで形成することができる。例えば、導電接合面を高い平滑度に研磨することができる。接合面を清浄化して、プラズマ及び/又はエッチング剤に当てると、表面を活性化することができる（表面のクティベーションを行うことができる）。幾つかの実施形態では、これら表面は、活性化後又は活性化中（例えば、プラズマ及び/又はエッチングプロセス中）、化学種で末端基化することができる。理論に束縛されるものではないが、幾つかの実施形態では、活性化プロセスは、接合面のところでの化学結合を壊すために実施されるのがよく、末端基化プロセスは、直接接合中における接合エネルギーを向上させる1種類以上の追加の化学種を接合面のところに提供することができる。幾つかの実施形態では、活性化及び末端基化は、同一のステップ、例えば、プラズマ又はウェットエッチング剤は、表面の活性化及び末端基化を行うことができる。他の実施形態では、接合面を別個の処理で末端基化を行って直接接合のための追加の化学種を提供することができる。種々の実施形態では、末端基化化学種は、窒素を含むのがよい。さらに、幾つかの実施形態では、接合面をフッ素にさらすのがよい。例えば、層及び/又は接合インターフェースのところ又はその近くに1つ又は複数のフッ素ピークが生じるのがよい。かくして、直接接合構造体では、2つの誘電体相互間の接合インターフェースは、接合面のところに高い窒素含有量及び/又はフッ素ピークを有する極めて滑らかなインターフェースを構成することができる。活性化及び/又は末端基化処理の追加の実施例が米国特許第9,564,414号明細書、同第9,391,143号明細書、及び同第10,434,749号明細書を通して見受けられ、これら米国特許の各々を参照により引用し、その記載内容全体を全ての目的に関して本明細書の一部とする。

【0022】

種々の実施形態では、第1の素子1の導電特徴部（例えば、図1A及び図1Bに示す第1及び第2の接触パッド16,18）は、第2の素子2の対応の導電特徴部（例えば、図1A及び図1Bに示す第3及び第4の接触パッド36,38）に直接ボンディングされるのがよい。例えば、ハイブリッドボンディング技術を用いると、上述したように前処理された共有直接結合誘電体間表面を含むボンドインターフェースに沿って導体間直接ボンドを提供することができる。種々の実施形態では、導体間（例えば、接触パッド間）直接ボンド及び誘電体間ハイブリッドボンドは、少なくとも米国特許第9,716,033号明細書及び同第9,852,988号明細書に開示された直接ボンディング技術を用いて形成でき、これら米国特許の各々を参照により引用し、全ての目的についてその記載内容全体を本明細書の一部とする。

【0023】

例えば、誘電体接合面を前処理して、上述のように介在接着剤なしで互いに直接ボンディングすることができる。導電接触パッド（これは、非導電フィールド領域によって少なくとも部分的に包囲されるのがよい）もまた、介在接着剤なしで互いに直接ボンディングすることができる。幾つかの実施形態では、それぞれの導電特徴部を誘電フィールド領域又は非導電接合領域の外側（例えば、上面）の下に、例えば、20nm未満、15nm未満、又は10nm未満だけ凹ませるのがよく、また、2nm~20nmの範囲又は4nm~10nmの範囲で凹ませるのがよい。非導電接合領域を、幾つかの実施形態では、室温で接着剤なしで互いに直接ボンディングするのがよく、その後、接合構造体をアニールするのがよい。アニール時、導電特徴部は、熱膨張して互いに接触し、それにより金属間直接接合部を形成することができる。有益には、ハイブリッド直接接合（カリフォルニア州サンノゼ所在のインベンサス・ボンディング・テクノロジーズ・インコーポレイテッド（

10

20

30

40

50

Invensas Bonding Technologies) から商業的に入手できるダイレクト・ボンディング・インターコネクト (Direct Bond Interconnect: DBI (登録商標)) 技術の使用により、高密度の導電特徴部を、直接ボンディングインターフェースを横切って接続することができる (例えば、規則的なアレイについては小さな又は細かいピッチで)。幾つかの実施形態では、導電特徴部のピッチは、40ミクロン未満、10ミクロン未満、或いは1ミクロン未満であるのがよい。幾つかの用途に関し、接合パッドのピッチと導電特徴部の寸法のうちの1つの比は、5未満、3未満、又は場合によっては望ましくは2未満である。種々の実施形態では、導電特徴部は、銅から成るのがよく、ただし、他の金属が適している場合がある。

【0024】

かくして、直接ボンディングプロセスでは、第1の素子を介在接着剤なしで第2の素子に直接ボンディングすることができる。幾つかの構成例では、第1の素子は、単一化された素子、例えば単一化された集積化デバイスダイから成るのがよい。他の構成例では、第1の素子は、単一化されたときに複数の集積化デバイスダイを形成する複数の (例えば、数十個、数百個、又はそれ以上) のデバイス領域を含むキャリア又は基板 (例えば、ウエハ) から成るのがよい。同様に、第2の素子は、単一化された素子、例えば単一化された集積化デバイスダイから成るのがよい。他の構成例では、第2の素子は、キャリア又は基板 (例えば、ウエハ) から成るのがよい。

【0025】

本明細書で説明するように、第1の素子と第2の素子を接着剤なしで互いに直接ボンディングすることができ、これは、被着プロセスとは異なっている。したがって、第1及び第2の素子は、非被着素子から成ってもよい。当業者であれば、直接結合層と素子上に被着された層を目で見えて確認した上でこれらを識別することができる。直接結合構造は、ボンディングインターフェースに沿って、ナノボイドが存在する欠陥領域を含む場合がある。ナノボイドは、接合面の活性化 (例えば、プラズマへの曝露) に起因して形成される場合がある。上述したように、ボンディングインターフェースは、活性化及び/又は最後の化学処理プロセスから生じる物質の濃縮を含む場合がある。例えば、活性化のために窒素プラズマを利用する実施形態では、窒素ピークがボンディングインターフェースのところに形成される場合がある。活性化のために酸素プラズマを利用する実施形態では、酸素ピークがボンディングインターフェースのところに形成される場合がある。窒素ピークは、二次イオン質量分析計を用いて検出可能である。種々の実施形態では、例えば、窒素末端基化処理 (例えば、結合層を窒素含有プラズマに当てる) により、加水分解 (OH末端化) 表面に代えてNH₂分子を用いることができ、それにより窒素末端基化表面が生じる。活性化のために酸素プラズマを利用する実施形態では、酸素ピークがボンディングインターフェースのところに形成される場合がある。幾つかの実施形態では、ボンディングインターフェースは、オキシ窒化ケイ素、オキシ炭窒化ケイ素、又は炭窒化ケイ素から成るのがよい。本明細書において説明したように、直接ボンドは、共有結合を含み、この共有結合は、ファンデルワールス結合よりも強固である。接合層は、高い平滑度まで平坦化された研磨表面をさらに有するのがよい。

【0026】

種々の実施形態では、導電特徴部相互間の金属間ボンドは、銅結晶粒がボンディングインターフェースを横切って互いの中に成長するようボンディングするのがよい。幾つかの実施形態では、銅は、ボンディングインターフェースを横切る銅の拡散を向上させるために、111結晶面に沿って配向した結晶粒を有するのがよい。ボンディングインターフェースは、接合導電特徴部の少なくとも一部分まで実質的に完全に延びるのがよく、その結果、接合導電特徴部のところ又はその近くに非導電接合領域相互間に実質的にギャップが生じないようになっている。幾つかの実施形態では、バリア層を導電特徴部 (例えば、銅を含むのがよい) の下に設けるのがよい。しかしながら、他の実施形態では、例えば、米国特許第11,195,748号明細書に記載されているように、導電特徴部の下にバリア層がなくてもよく、この米国特許を参照により引用し、その記載内容全体を全ての目的に関して本明細書の一部とする。

10

20

30

40

50

【 0 0 2 7 】

図 1 A は、第 1 の素子 1 と第 2 の素子 2 を接続する前における第 1 の素子 1 及び第 2 の素子 2 の概略断面側面図である。図 1 B は、第 1 の素子 1 及び第 2 の素子 2 を含む接合構造 3 の概略断面側面図である。第 1 の素子 1 は、第 1 の接合層 1 0、第 1 のビア層 1 2、及びルーティング構造体 1 3 を有するのがよい。幾つかの実施形態では、ルーティング構造体 1 3 は、複数の層を有するのがよい。例えば、ルーティング構造体 1 3 は、アクティブ層 1 4 と、ルーティング層 1 5 と、複数のルーティング層相互間に位置する 1 つ以上のビア層を有するのがよい。幾つかの実施形態では、ルーティング構造体 1 3 は、第 1 の素子 1 の半導体回路を検査するために使用できるプローブパッド（図示せず）を有するのがよい。第 1 の接合層 1 0 は、非導電材料 1 1、及び導電特徴部（第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0）を有するのがよい。ルーティングトレース 2 0 は、接合層 1 0 内の第 1 の接触パッド 1 6 及び第 2 の接触パッド 1 8 と同一レベルに形成されるのがよい。第 1 のビア層 1 2 は、第 1 のビア 2 2 及び第 2 のビア 2 4 を有するのがよい。第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0 は、同種の材料から成るのがよい。幾つかの実施形態では、第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0 は、単一の製造シークエンスで同時に形成されるのがよく、かかる単一の製造シークエンスとしては、単一のパターン化プロセスが挙げられる。例えば、第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0 は、単一のマスクを用いて接触パッド 1 6、1 8 及び第 1 のルーティングトレース 2 0 のための導電材料で満たされるべきボイドを非導電材料 1 1 内にパターン化してエッチングする単一のダマシンプロセスで形成されるのがよい。他の実施例では、単一のマスクを用いて最初に導電層をパターン化して接触パッド 1 6、1 8 及び第 1 のルーティングトレース 2 0 を形成するのがよく、その後、非導電材料 1 1 をこれらの上に被着形成して導電特徴部を埋め込むのがよい。マスクプロセスは、ブランケット導電層をパターン化してエッチングすることができ、マスクプロセスを用いると、リフトオフマスクパターンを形成することができ、その後導電材料蒸着を行い、或いは、シャドーマスクを用いると、導電材料を蒸着させて接触パッド 1 6、1 8 及び第 1 のルーティングトレース 2 0 を形成することができる。もう 1 つの実施形態では、第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0 を単一のダマシンプロセスで形成することができる。

10

20

30

【 0 0 2 8 】

第 1 の素子 1 の接合面 1 0 a は、直接ボンディングに備えて高度にポリッシングされる。幾つかの実施形態では、非導電材料 1 1 の粗さは、15 μm 未満である。幾つかの実施形態では、非導電材料 1 1 の粗さは、10 μm 未満である。幾つかの実施形態では、非導電材料 1 1 の粗さは、5 μm 未満である。非導電材料 1 1 は、上述したように直接ボンディングのための活性化及び / 又は末端基化のシグネチャ、例えばフッ素及び窒素プロフィールをさらに含むのがよい。

【 0 0 2 9 】

幾つかの実施形態では、第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0 を、第 1 の接合層 1 0 の接合面 1 0 a のところに露出させるのがよい。幾つかの実施形態では、非導電材料 1 1、第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0 は、平坦化（例えば、CMP）の結果として接合面 1 0 a のところに互いにほぼ同一平面上に位置するのがよい。例えば、非導電材料 1 1 の上面、第 1 の接触パッド 1 6 の上面、第 2 の接触パッド 1 8 の上面、及び第 1 のルーティングトレース 2 0 の上面は、第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び第 1 のルーティングトレース 2 0 の各上面が非導電材料 1 1 の上面から 50 nm、30 nm、又は 20 nm 以下の長さだけ引込められるよう互いに同一平面上に位置するのがよい。幾つかの実施形態では、第 1 の接触パッド 1 6、第 2 の接触パッド 1 8、及び / 又は第 1 のルーティングトレース 2 0 は、接合層 1 0 の厚さにほぼ等しく又はほぼ似ている厚さを有するのがよい。第 1 の接触パッド 1 6 及び / 又は第 2 の接触パッド 1 8 の厚さは

40

50

、接合層 10 の厚さを定めることができる。例えば、第 1 の接触パッド 16、第 2 の接触パッド 18、及び / 又は第 1 のルーティングトレース 20 は、第 1 の接合層 10 の非導電材料 11 の厚さを貫通しているのがよく、そして図示の第 1 のビア層 12 に隣接して位置する底面のところで互いに同一平面上に位置するのがよい。幾つかの実施形態では、非導電材料 11 の一部分は、第 1 のビア層 12 と第 1 の接触パッド 16、第 2 の接触パッド 18、又はルーティングトレース 20 との間に位置するのがよい。もう一つの実施形態では、第 1 の接触パッド 16、第 2 の接触パッド 18、及び / 又は第 1 のルーティングトレース 20 は、互いに異なる厚さを有することができる。例えば、第 1 の接触パッド 16、第 2 の接触パッド 18 は、接合層 10 の厚さにほぼ等しく又はほぼ似ている厚さを有するのがよいが、第 1 のルーティングトレース 20 は、接合層 10 の厚さよりも小さい厚さを有することができる。

10

【0030】

接合面 10 a のところの導電特徴部（例えば、第 1 の接触パッド 16、第 2 の接触パッド 18、及び第 1 のルーティングトレース 20）の表面は、幾つかの理由で非導電材料 11 と面一をなした状態からわずかにばらつきがあってもよい。まず第 1 に、導電特徴部を平坦化プロセスで非導電表面に対して代表的には約 1 nm ~ 20 nm だけ意図的に引っ込めるのがよく、その目的は、ハイブリッド直接ボンディングの準備をするためである。さらに、第 1 のルーティングトレース 20 が、接触パッド 38 よりも幅が狭い場合があるので、第 1 のルーティングトレース 20 に幅の広い導電特徴部に対してディファレンシャルディッシング (differential dishing)（なお、「ディッシング」は、皿状凹みを生じさせるの意である）を施すのがよい。

20

【0031】

幾つかの実施形態では、第 1 のルーティングトレース 20 は、第 1 の接触パッド 16 の最大幅を及び / 又は第 2 の接触パッド 18 の最大幅よりも狭いトレース幅を備えた細長い導電特徴部を有するのがよい（図 3 A 参照）。幾つかの他の実施形態では、細長い導電特徴部は、第 1 の接触パッド 16 及び第 2 の接触パッド 18 と同一の成膜又は同一の導電層から形成された状態でこれらと連続しているのがよい。第 1 のルーティングトレース 20 は、第 1 の接合層 10 内の第 1 の接触パッド 16 から側方に延びるのがよい。幾つかの実施形態では、第 1 のルーティングトレース 20 は、第 1 の接触パッド 16 と第 2 の接触パッド 18 を互いに連結するのがよい。第 1 のルーティングトレース 20 は、再配線層 (RDL) 機能を第 1 の接合層 10 に提供することができる。

30

【0032】

幾つかの実施形態では、第 1 のビア 22 は、第 1 の接触パッド 16 に電氣的に接続されるのがよく、第 2 のビア 24 は、第 1 のルーティングトレース 20 に電氣的に接続されるのがよい。例えば、第 1 のビア 22 は、第 1 のアクティブ層 14 内に設けられた電子回路に接続されるのがよく、第 2 のビア 24 は、第 1 のアクティブ層 14 内に設けられた異なる電子回路に接続されるのがよい。幾つかの実施形態では、第 1 のビア 22 及び / 又は第 2 のビア 24 は、第 1 のビア層 12 の厚さを貫通して延びるのがよい。例えば、第 1 のビア 22 及び第 2 のビア 24 並びに第 1 のアクティブ層 14 の幾つかの部分は、ルーティング層 15 を介して電氣的に接続されるのがよい。第 1 のアクティブ層 14 は、半導体材料内に又はこの上に実装された電子回路（図示せず）を有するのがよく、かかる電子回路としては、トランジスタ及び他の電子デバイスが挙げられ、かかる第 1 のアクティブ層 14 は、デバイスを相互に接続する BEO L (back end of line) 金属化層を有するのがよい。幾つかの実施形態では、第 1 のビア 22 及び / 又は第 2 のビア 24 は、第 1 の接触パッド 16 を第 1 のアクティブ層 14 の電子回路に電氣的に接続することができる。幾つかの実施形態では、ビア層 12 は、RDL が典型的に形成された段階で（例えば、ダイシングに先立つウエハレベル又は再構成ウエハレベルのところで）第 1 のアクティブ層 14 の BEO L（例えば、インターコネク、ダイパッド）上に形成されると共にこれと通信するのがよい。他の実施形態では、ビア層を省いてもよく、そして接合層接触パッドをアクティブ層の下に位置する BEO L に直接接続してもよい。幾つかの実施形態では、第 1 の

40

50

接触パッド 16 をルーティングトレース 20 を介して第 2 の接触パッド 18 に電氣的に接続するのがよく、第 1 のビア 22 を第 1 の接触パッド 16 に電氣的に接続することができるが、ルーティングトレース 20 に直接接続する第 2 のビア 24 が設けられていなくてもよい。

【0033】

第 1 の素子は、もう 1 つの素子（第 2 の素子 2）にボンディングされるよう構成されているのがよい。幾つかの実施形態では、第 2 の素子 2 は、第 1 の素子 1 と同一又はほぼ似た構造を有するのがよい。第 2 の素子 2 は、第 2 の接合層 30、第 2 のビア層 32、及び第 2 のアクティブ層 34 を有するのがよい。第 2 の接合層 30 は、非導電材料 31、第 3 の接触パッド 36、第 4 の接触パッド 38、及び第 3 の接触パッド 36 から延びているが、第 4 の接触パッド 38 とは接触していない第 2 のルーティングトレース 40 を有するのがよい。第 2 のビア層 32 は、第 3 のビア 42 及び第 4 のビア 44 を有するのがよい。幾つかの実施形態では、第 3 の接触パッド 36、第 4 の接触パッド 38、及び第 2 のルーティングトレース 40 を第 2 の接合層 30 の接合面 30 a 上で露出させるのがよい。幾つかの実施形態では、非導電材料 31、第 3 の接触パッド 36、第 4 の接触パッド 38 及び第 2 のルーティングトレース 40 は、接合面 30 a 上で互いに同一平面上に位置するのがよい。別段の指定がなければ、非導電特徴部に対して導電特徴部の低い粗さ、表面活性化及び凹部を含む第 2 の素子 2 のコンポーネントは、第 1 の素子 1 の同一コンポーネントと同一であるのがよく、又は全体として類似しているのがよい。

【0034】

図 1 B に示すように、第 1 の素子 1 と第 2 の素子 2 は、接合構造 3 を形成するよう接合インターフェース 45 に沿ってボンディングされるのがよい。幾つかの実施形態では、第 1 の素子 1 は、第 1 の接触パッド 16 が介在接触剤なしで第 4 の接触パッド 36 に直接ボンディングされると共に / 或いは第 2 の接触パッド 18 が介在接触剤なしで第 3 の接触パッド 38 に直接ボンディングされるよう第 2 の素子 2 に直接ボンディングされるのがよい。幾つかの実施形態では、第 1 の接合層 10 の非導電材料 11 と第 2 の接合層 30 の非導電材料 31 は、介在する接着剤なしで直接ボンディングされるのがよい。幾つかの実施形態では、第 1 の素子 1 のルーティングトレース 20 は、第 2 の素子 2 の非導電材料 31 と直接接触状態にあるのがよく、同様に、第 2 の素子 2 のルーティングトレース 40 は、第 1 の素子の非導電材料 11 と直接接触状態にあるのがよい。幾つかの実施形態では、第 1 の素子 1 と第 2 の素子 2 の位置合わせ不良に起因して、ルーティングトレース 20 の一部分は、第 3 の接触パッド 36 又は第 4 の接触パッド 38 に直接ボンディングされるのがよく、ルーティングトレース 40 は、第 1 の接触パッド 16 又は第 5 の接触パッド 50 に直接ボンディングされるのがよい。幾つかの他の実施形態では、ルーティングトレース 20 の一部分は、第 2 の素子 2 の第 2 の接合層 30 の表面のところで露出したもう 1 つのルーティングトレース（図示せず）の一部分に直接ボンディングされるのがよい。

【0035】

第 1 の接合層 10 は、第 5 の接触パッド 50 を有するのがよく、第 2 の接合層 30 は、第 6 の接触パッド 52 を有するのがよい。第 5 の接触パッド 50 と第 6 の接触パッド 52 は、介在接触剤なしで互いに直接ボンディングされるのがよい。幾つかの実施形態では、第 2 のルーティングトレース 40 は、第 2 の接合層 30 内の第 3 の接触パッド 36 から側方に延びるのがよい。幾つかの実施形態では、第 2 のルーティングトレース 40 は、第 3 の接触パッド 36 と第 6 の接触パッド 52 を接続するのがよい。

【0036】

幾つかの実施形態では、第 3 のビア 42 は、第 6 の接触パッド 52 に電氣的に接続されるのがよく、第 4 のビア 44 は、第 2 のルーティングトレース 40 に電氣的に接続されるのがよい。幾つかの実施形態では、第 3 のビア 42 及び / 又は第 4 のビア 44 は、第 2 のビア層 32 の厚さを貫通して延びるのがよい。幾つかの実施形態では、第 3 のビア 42 及び / 又は第 4 のビア 44 は、第 6 の接触パッド 52 を第 2 のアクティブ層 34 の電気回路に電氣的に接続することができる。

【 0 0 3 7 】

幾つかの実施形態では、第 1 の素子 1 及び第 2 の素子 2 は、追加の接触パッド及び追加のルーティングトレースを有することができる。接合パッドとルーティングトレース（第 1 のルーティングトレース 2 0 及び第 2 のルーティングトレース 4 0 ）の両方を含むルーティング内蔵接合層、例えば第 1 の接合層 1 0 及び第 2 の接合層 3 0 により、素子（第 1 の素子 1 及び第 2 の素子 2 ）が電気接続部をルーティングするために追加の層、例えば下に位置する別個の再配線（RDL）層を設けずに、ルーティング内蔵接合層内に電気接続を側方にルーティングし又は再配線させることができる。ルーティング内蔵接合層は、製造費を減少させ、製造方法を単純化し、そして素子の厚さを減少させることができる。幾つかの用途では、ルーティング内蔵接合層は、製造歩留りを向上させることができる。当然のことながら、他の実施形態では、同一の金属層内で同一のパターン化ステップによってルーティングと接合パッドを組合せた場合の利点を図示の第 1 の接合層 1 0 と第 1 のビア層 1 2 との間のルーティング層、例えばルーティング構造体 1 3 及び / 又は追加のルーティング層（図示せず）と組み合わせることができる。

10

【 0 0 3 8 】

図 2 A は、接合層 6 0 内にルーティング構造体を有する素子 4 の概略底面図である。図 2 B は、図 2 A に示す素子 4 の概略断面矢視断面図である。図 3 A は、図 2 A に示す素子 4 の一部分の拡大平面図である。図 3 B は、図 3 A に示す素子 4 の一部分の概略斜視図である。図 3 C は、図 2 A に示す素子 4 のもう一つの部分の拡大平面図である。図 3 D は、図 3 C に示す素子 4 の一部分の概略斜視図である。図 3 E は、図 2 A に示す素子 4 の別の部分の拡大平面図である。図 3 F は、図 3 E に示す素子 4 の一部分の概略斜視図である。素子 4 の接合層 6 0 は、複数の接触パッド 5 6 及び複数のルーティングトレース 5 8 を有するのがよい。別段の指定がなければ、図 2 A ~ 図 3 F のコンポーネントは、図 1 A 及び図 1 B のコンポーネントと同一又は全体として類似しているのがよい。種々の図では、複数の接触パッド 5 6 は、円形のパッドとして示されている。しかしながら、接触パッド 5 6 は、任意適当な形状のものであってよく、例えば矩形（例えば、正方形）と八角形などのものである。

20

【 0 0 3 9 】

図 2 B、図 3 A、及び図 3 B を参照すると、素子 4 は、非導電材料 6 1、第 1 の接触パッド 6 6、第 2 の接触パッド 6 8、及びルーティングトレース 7 0 を含む接合層 6 0、第 1 のビア 7 2、及び第 2 のビア 7 4 を含むビア層 6 2、及び第 1 の回路部品 6 4 a 及び第 2 の回路部品 6 4 b を含むアクティブ層 6 4 を有するのがよい。接合層 6 0 は、別の素子にボンディングされるよう構成された接合面 6 0 a を有するのがよい。幾つかの実施形態では、接合層 6 0 の接合面 6 0 a は、第 1 の接触パッド 6 6 及び第 2 の接触パッド 6 8 が介在接触剤なしで対応の導電特徴部（例えば、接触パッド）に直接ボンディングされるよう別の素子にボンディングされるよう構成されているのがよい。非導電材料 6 1 は、他の素子の対応の非導電材料に直接ボンディングされるよう構成されているのがよい。

30

【 0 0 4 0 】

幾つかの実施形態では、第 1 のビア 7 2 は、第 1 の接触パッド 6 6 を第 1 の回路部品 6 4 a に電氣的に接続することができ、第 2 のビア 7 4 は、第 2 の接触パッド 6 8 を第 2 の回路部品 6 4 b に電氣的に接続することができる。ビア層は任意適当な数のビアを有することができる。

40

【 0 0 4 1 】

図 3 A を参照すると、第 1 の接触パッド 6 6 は、最大幅 w_1 を有し、第 2 の接触パッド 6 8 は、最大幅 w_2 を有する。幾つかの実施形態では、第 1 の接触パッド 6 6 及び第 2 の接触パッド 6 8 の幅 w_1 、 w_2 は、互いに同一であってもよく又はほぼ同じであってもよい。幾つかの実施形態では、ルーティングトレース 7 0 は、第 1 の接触パッド 6 6 の幅 w_1 及び / 又は第 2 の接触パッド 6 8 の幅 w_2 よりも狭いトレース幅 w_3 を備えた細長い導電特徴部を有するのがよい。幾つかの実施形態では、第 1 の接触パッド 6 6 の幅 w_1 及び / 又は第 2 の接触パッド 6 8 の幅 w_2 は、ルーティングトレース 7 0 のトレース幅 w_3 の

50

少なくとも例えば2倍、3倍、5倍、又は10倍であるのがよい。

【0042】

図3C及び3Dを参照すると、素子4の接合層60は、ルーティングトレース80としての役目を果たす細長い導電構造を有するのがよい。ルーティングトレース80は、ルーティングトレース80の互いに異なる部分に接続されたビア82, 84を介して素子を電氣的に互いに接続するよう構成されているのがよい。図6A~図6Cを参照して以下に説明するように、かかる細長い導電構造は、代替的に又は追加的に、反対側の直接ボンディングされた素子上の細長い導電構造と関連して接触特徴部としての役目を果たすことができる。幾つかの実施形態では、ルーティングトレース80は、接触パッドとして機能することができる接触部分及びビア82, 84相互間にルーティング機能を発揮するルーティ

10

【0043】

図3E及び図3Fを参照すると、素子4の接合層60は、接触パッド86、もう1つの接触パッド88及び導電層60内の接触パッド86から側方に延びるルーティングトレース90を有するのがよい。素子4は、ルーティングトレース90の一部に接続されたビア92を有するのがよい。ルーティングトレース90は、下に位置するビア92及びこれが接続するダイパッド又は相互接続部に対して接触パッド86の位置をずらすRDL機能を果たすことができる。図3B及び図3Fは、下面が同一の接合層の接触パッド66, 68, 86, 88の下面に対して高い位置にあるトレース70, 90を示しているが、当業者であれば以下に説明する加工技術の説明から理解されるように、トレース及び接触パ

20

【0044】

本明細書にて開示する種々の実施形態では、ルーティング構造体は、ルーティング構造体の一例として示されているといえる。しかしながら、幾つかの実施形態では、ルーティング構造体は、接合層内の電氣的接続部、例えば、信号、アース、又は電力接続部を側方にルーティングすることができる他の構造から成っていてもよい。幾つかの実施形態では、ルーティングトレースは、多数のルーティング線又は真っ直ぐではない線から成っていてもよく、かかるルーティングトレースは、単一の真っ直ぐな導電線又はトレースには限定されない。

30

【0045】

図4A~図4Eは、一実施形態にしたがって素子を形成する製造プロセスを示している。図4F及び4Gは、製造プロセスで用いられる第1及び第2のマスク層96, 98の概略平面図である。別段の指定がなければ、図3A~図4Gのコンポーネントは、本明細書において開示したコンポーネントと同一又はほぼ類似しているのがよい。

【0046】

図4Aは、製造プロセスの一ステップにおいて接合層60及びビア層62を有する構造の概略断面側面図である。ビアをビア層62に、そしてトレース/パッドを接合層60内に同時に成膜するものとしてデュアルダマシンプロセスを説明するが、当業者であれば理解されるように、本明細書において教示した原理及び利点は、ビア層62のビアが接合層60の形成に先立って形成されている場合であっても、当てはまる。

40

【0047】

図4Aでは、第1のマスク層96、例えばパターン化レジストを接合層60上に設けるのがよい。図4Bは、製造プロセスのもう1つのステップにおいてビアホール72a, 74aを有する構造の概略断面側面図である。図4Bでは、ビアホール72a, 74aは、接合層60とビア層62の両方を貫通して形成されるのがよい。幾つかの実施形態では、ビアホール72a, 74aは、エッチングにより形成されるのがよい。

50

【 0 0 4 8 】

図 4 C は、第 1 のマスク層 9 6 を除去又は修正し、接合層 6 0 上に第 2 のマスク層 9 8 を形成した後の構造の概略断面側面図である。図 4 D は、製造プロセスのもう 1 つのステップにおける空洞 6 6 a , 6 8 a , 7 0 a を有する構造の概略断面側面図である。幾つかの実施形態では、空洞 6 6 a , 6 8 a , 7 0 a をエッチングにより形成するのがよい。

【 0 0 4 9 】

図 4 E では、接触パッド 6 6 , 6 8、ルーティングトレース 7 0、及びビア 7 2 , 7 4 をそれぞれ、空洞 6 6 a , 6 8 a , 7 0 a 内に形成するのがよい。幾つかの実施形態では、ルーティングトレース 7 0 は、接触パッド 6 6 , 6 8 と同一の深さ又は厚さを備えた比較的細い線を有する。幾つかの実施形態では、接触パッド 6 6 , 6 8、ルーティングトレース 7 0、及びビア 7 2 , 7 4 を提供するには、導電材料、例えば銅をこれらの中に設けるのがよい。例えば、導電材料をバリア及びシード蒸着（例えば、PVD によって）、及び銅メッキにより、その後、ダマシング加工によって知られているように、銅盛り上がり
10
を研磨して戻すことによって提供できる。幾つかの実施形態では、接触パッド 6 6 , 6 8、及びルーティングトレース 7 0 をあらかじめ存在するビア上での単一のダマシンプロセスによって形成することができ、又はビア層 6 2 を省くことができる。図示の実施形態では、デュアルダマシンプロセスは、第 1 のマスク層 9 6 によって定められたビアホール 7 2 a , 7 4 a を同時に充填するために用いられる（図 4 B 参照）。デュアルダマシンプロセスにより形成されたビア 7 2 , 7 4 をデュアルダマシンプリアと称する場合がある。

【 0 0 5 0 】

理解されるように、この場合、デュアルダマシンプロセスの有無を問わず、しかも下に位置するビア層の有無を問わず、トレース 7 0 及び接触パッド 6 6 , 6 8 を同一の蒸着（例えば、バリア・シード蒸着 PVD 及び銅メッキ）及び同一の金属層から作られる。さらに、
20
トレース 7 0 及び接触パッド 6 6 , 6 8 のパターンは、同一のマスク 9 8 によって形成される。

【 0 0 5 1 】

図 5 A は、ビアを素子のビア層内に形成するためのマスク層 1 0 0 の概略平面図である。図 5 B は、接触パッド及びルーティング構造体、例えばルーティングトレースを素子の接合層内に形成するためのマスク層 1 0 2 の概略平面図である。幾つかの実施形態では、
30
マスク層 1 0 0 及び / 又はマスク層 1 0 2 は、図 2 A ~ 図 3 F に示す素子 4 を形成するために使用できる。マスク層 1 0 0 , 1 0 2 は、図 4 A ~ 図 4 E を参照して説明した製造プロセスと同一の又はこれに類似したプロセスで用いることができる。

【 0 0 5 2 】

図 6 A は、ボンディングに先立って図 2 A、図 3 C 及び図 3 D に示す素子 4 の細長い導電構造 8 0、及びもう 1 つの素子の細長い導電構造 8 0 を示している。図 6 B は、ボンディング後における細長い導電構造 8 0 及び細長い導電構造 8 0 を示している。図 6 C は、
40
細長い構造 8 0 及び細長い導電構造 8 0 を含む接合構造の概略断面側面図である。

【 0 0 5 3 】

細長い導電構造 8 0 の接触場所 8 0 a と細長い導電構造 8 0 の接触場所 8 0 a を互いにボンディングするのがよい。幾つかの実施形態では、細長い導電構造 8 0 の接触場所 8 0 a と細長い導電構造 8 0 の接触場所 8 0 a を介在接触剤なしで互いに直接ボンディングするのがよい。交差線を接合層内に接触パッドとして用いることにより、広い位置
40
合わせマージンが得られる。細長い導電構造 8 0 及び / 又は細長い導電構造 8 0 を本明細書において開示したように複数のビアに接続するのがよく、それにより電気ルーティングをビア相互間に提供することができる。

【 0 0 5 4 】

図 7 A は、接触パッド直径、接触パッドピッチ、接触パッドと接触パッドの間隔、最大ルーティングトレース幅、接触パッドとルーティングトレースの間隔、接触パッドと接触パッドとの間隔と接触パッドとルーティングトレースとの間隔の比、及びビア直径の例示の寸法を示す表である。図 7 B は、図 7 A に示す寸法の存在場所を概略的に示している。
50

幾つかの実施形態では、接触パッド直径、接触パッドピッチ、接触パッドと接触パッドの間隔、最大ルーティングトレース幅、接触パッドとルーティングトレースの間隔、接触パッドと接触パッドとの間隔と接触パッドとルーティングトレースとの間隔の比、及びビア直径は、図7Aに示す値よりも小さい場合があり又は大きい場合がある。例えば、接触パッド直径、接触パッドピッチ、接触パッドと接触パッドの間隔、最大ルーティングトレース幅、接触パッドとルーティングトレースの間隔、接触パッドと接触パッドとの間隔と接触パッドとルーティングトレースとの間隔の比、及びビア直径の各々は、図7Aに示す値から1%、3%、5%、10%、又は20%の範囲内にあるのがよい(例えば、一覧表示した値は、この値±1%、±3%、±5%、±10%、又は±20%の値を含むのがよい)。幾つかの実施形態では、接触パッド直径は、1ミクロン未満の尺度であるのがよい。

幾つかの実施形態では、ビア直径は、例えば0.2μmから50μmまでの範囲、0.2μmから25μmまでの範囲、0.2μmから10μmまでの範囲、0.2μmから5μmまでの範囲、0.2μmから2μmまでの範囲、2μmから50μmまでの範囲、40μmから50μmまでの範囲、又は10μmから25μmまでの範囲にあるのがよい。接触パッドピッチは、例えば、0.4μmから5μmまでの範囲、0.4μmから2μmまでの範囲、0.4μmから0.9μmまでの範囲、0.6μmから5μmまでの範囲、又は0.8μmから2μmまでの範囲であるのがよい。

10

【0055】

図8Aは、接合層60内にルーティング構造体を有する素子6の底面図である。図8Bは、図8Aに示す素子6の一部分の拡大図である。素子6の接合層60は、複数の接触パッド56及び複数のルーティングトレース58を有するのがよい。別段の指定がなければ、図8A及び図8Bのコンポーネントは、本明細書において開示したコンポーネントと同一であってもよく、又はほぼ類似していてもよい。図8A及び図8Bは、複数の接触パッド56が幾つかの実施形態では、多角形(例えば、矩形又は正方形)パッドを有することができることを示している。

20

【0056】

図9は、接合構造の接合インターフェースのところ又はその近くの赤外線(IR)像を示す図である。図9に示すように、2つ以上の接触パッド56をルーティングトレース58を通して接合層内にルーティングするのがよい。図9に示すルーティングトレース58は、隣り合うパッド56を互いに接続しているが、ルーティングトレース58は、幾つかの実施形態では、遠隔のパッドを互いに接続することができる。

30

【0057】

1つの観点では、接合構造が開示される。接合構造は、第1の接合層を備えた第1の素子を有するのがよい。第1の接合層は、第1の接触パッド及びルーティングトレースを有する。ルーティングトレースは、第1の接触パッドと同一レベルのところに形成される。接合構造は、第2の接触パッドを有する第2の接合層を備えた第2の素子を有するのがよい。第1の素子の第1の接合層と第2の素子の第2の接合層は、第1の接触パッドと第2の接触パッドが介在する接着剤なしで直接ボンディングされるよう直接ボンディングされている。

40

【0058】

1つの実施形態では、第1の接合層は、第3の接触パッドをさらに有する。第2の接合層は、第4の接触パッドをさらに有するのがよい。第3の接触パッドと第4の接触パッドは、介在接着剤なしで互いに直接ボンディングされるのがよい。

【0059】

1つの実施形態では、ルーティングトレースは、第1の接触パッドの最大幅よりも狭い最大トレース幅を有する。

【0060】

1つの実施形態では、ルーティングトレースは、第1の接触パッドに接触して第1の接触パッドから側方に延びる。

【0061】

50

1つの実施形態では、ルーティングトレース及び第1の接触パッドは、同種の導電材料で作られている。

【0062】

1つの実施形態では、第1の素子は、第2の素子と反対の接合層の側に被着された第1のビア層をさらに有する。第1のビア層は、第1のビア層の厚さを貫通して延びるビアを有する。第1の素子は、電子回路をさらに有するのがよい。第1のビアは、第1の接触パッドと電子回路を電氣的に接続するのがよい。第1の素子は、ルーティング構造体をさらに有するのがよい。第1のビアは、第1の接触パッドとルーティング構造体を電氣的に接続するのがよい。ルーティング構造体は、再配線層を含むのがよい。

【0063】

1つの実施形態では、第2の素子の第2の接合層は、第2のルーティングトレースをさらに有する。

【0064】

1つの実施形態では、第1の接触パッドの厚さは、第1の接合層の厚さを定める。

【0065】

1つの実施形態では、第1の素子は、第1の接触パッドを含む複数の接触パッドを有する。複数の第1の接触パッドのうちの少なくとも1つの直径は、5ミクロン未満である。

【0066】

1つの観点では、接合構造が開示される。接合構造は、第1の接合層を備えた第1の素子を有するのがよい。第1の接合層は、第1の接触パッド及び第1の接触パッドに接続されたルーティングトレースを有する。ルーティングトレースは、第1の接合層内の第1の接触パッドから側方に延びている。ルーティングトレース及び第1の接触パッドは、同種の導電材料で作られる。接合構造は、第2の接触パッドを有する第2の接合層を備えた第2の素子を有するのがよい。第1の素子と第2の素子は、第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされている。

【0067】

1つの観点では、接合構造が開示される。接合構造は、第1の接合層を備えた第1の素子を有するのがよい。第1の接合層は、第1の接触パッド及びルーティングトレースを有する。接合構造は、第2の接触パッドを有する第2の接合層を備えた第2の素子を有するのがよい。第1の素子と第2の素子は、第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるようボンドインターフェースに沿って直接ボンディングされている。ルーティングトレース及び第1の接触パッドは、ボンドインターフェースに沿って設けられている。

【0068】

1つの実施形態では、ルーティングトレースは、第2の接合層の非導電材料に接触する。

【0069】

1つの観点では、接合構造が開示される。接合構造は、接合側と接合側と反対側の裏側を有する第1の接合層及び第1の接合層の裏側に被着されているビア層を備えた第1の素子を有するのがよい。第1の接合層は、ビア層の2つのビアと電氣的接触状態にある細長い導電特徴部を有する。接合構造は、導電特徴部を有する第2の接合層を備えた第2の素子を有するのがよい。第1の素子と第2の素子は、細長い導電特徴部が第2の接合層と接触状態にあるよう直接ボンディングされている。

【0070】

1つの実施形態では、第1の素子の細長い導電特徴部は、第2の素子の導電特徴部とじかに接触状態にある。

【0071】

1つの実施形態では、第1の素子は、細長い導電特徴部に接続された接触パッドを有する。接触パッドは、第2の素子の導電特徴部に直接ボンディングされるのがよい。

【0072】

10

20

30

40

50

1つの観点では、接合層を有する素子が開示される。素子は、接合層の非導電材料内に埋め込まれた第1の接触パッドを有するのがよい。第1の接触パッドの上面は、接合層の非導電材料によって覆われてはいない。素子は、接合層の非導電材料内に埋め込まれたルーティングトレースを有するのがよい。ルーティングトレースの上面は、接合層の非導電材料によって覆われてはきない。接合層は、介在接着剤なしで別の素子に直接ボンディングされるよう構成されている。

【0073】

1つの実施形態では、ルーティングトレースは、第1の接触パッドと第2の接触パッドを側方に接続している。

【0074】

1つの実施形態では、ルーティングトレースは、第1の接触パッドと同一金属レベルのところに形成されている。

【0075】

1つの実施形態では、ルーティングトレースは、第1の接触パッドと同種の金属層で作られる。

【0076】

1つの実施形態では、接合層の非導電材料は、約20 rms以下の表面粗さを有する。接触パッド及びルーティングトレースは、接合層の非導電材料の上面よりも約20 nm以下だけ下へ引っ込められている。接合層の非導電材料は、第2の素子の類似の非導電材料に直接ボンディングするのに適した量で窒素及び/又はフッ素ドーピング物質を含む。

【0077】

1つの実施形態では、接合層を有する素子が開示される。素子は、接合層内に設けられた第1の接触パッドと、接合層内に設けられたルーティングトレースとを有するのがよい。第1の接触パッド及びルーティングトレースは、接合層の接合面のところで露出されている。接合層の接合面は、介在接着剤なしで別の素子に直接ボンディングされるよう構成されている。

【0078】

1つの実施形態では、ルーティングトレースは、接合層の下に設けられたビア層内のビアに電氣的に接続されている。

【0079】

1つの実施形態では、ルーティングトレースは、第1の接触パッドから延びる。

【0080】

1つの実施形態では、ルーティングトレースは、接合層内の第1の接触パッドと第2の接触パッドとの間に延びる。

【0081】

1つの実施形態では、ルーティングトレースは、第1の接触パッドから延びる。

【0082】

1つの実施形態では、ルーティングトレースは、第1の接触パッドの最大幅よりも狭い幅を有する。

【0083】

1つの観点では、素子を別の素子に直接ボンディングされるよう構成された状態で形成する方法が開示される。本方法は、素子の接合層を接合層の接合面から部分的に除去するステップと、導電材料を接合層の除去部分に提供して接触パッド及びルーティングトレースを形成するステップと、接合面を直接ボンディング可能に前処理するステップとを含むのがよい。ルーティングトレースは、接合層内の接触パッドから側方に延びる。

【0084】

1つの観点では、素子を別の素子にボンディングされるよう構成された状態で形成する方法が開示される。本方法は、導電材料をパターン化して接触パッド及びルーティングトレースを形成するステップと、接触パッド及びルーティングトレースを非導電材料内に少なくとも部分的に埋め込むステップと、接触パッド、ルーティングトレース、及び非導電

10

20

30

40

50

材料の表面を研磨して直接ボンディング可能に前処理するステップとを含む。

【0085】

1つの実施形態では、パターン化ステップ及び埋め込みステップは、単一のマスクを用いて接触パッド及びルーティングトレースの空洞パターンを形成し、そして導電層を空洞パターン中に堆積させるダマシンプロセスを含む。

【0086】

1つの実施形態では、本方法は、追加のマスクを用いてビアホールを接合層の下に設けられたビア層内にパターン化するステップをさらに含む。導電層を空洞パターン中に堆積させるステップは、デュアルダマシンプロセスにおいてビアホールを同時に充填するステップを含むのがよい。導電層を堆積させるステップは、バリア層、シード層及び電気めっき銅層を堆積させるステップを含むのがよい。

10

【0087】

1つの観点では、接合構造を形成する方法が開示される。本方法は、第1の接合層を備えた第1の素子を用意するステップを含むのがよい。第1の接合層は、非導電材料、第1の接触パッド及びルーティングトレースを有する。ルーティングトレースは、第1の接触パッドと同一金属レベルのところに形成される。本方法は、第1の接触パッド、ルーティングトレース、及び非導電材料の表面を研磨して直接ボンディング可能に前処理するステップを含むのがよい。

【0088】

1つの実施形態では、本方法は、第2の接触パッドを有する第2の接合層を備えた第2の素子を用意するステップをさらに含む。本方法は、第1の素子と第2の素子を第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングするステップをさらに含むのがよい。

20

【0089】

1つの観点では、接合構造が開示される。接合構造は、第1の接合面を備えた第1の素子を有するのがよい。第1の接合面は、第1の接触パッド及びルーティングトレースを有する。接合構造は、第2の接触パッドを有する第2の接合面を備えた第2の素子を有するのがよい。第1の素子と第2の素子は、第1の接触パッドと第2の接触パッドが介在接着剤なしで直接ボンディングされるよう直接ボンディングされる。ルーティングトレースは、第2の接合面と接触状態にある。

30

【0090】

1つの実施形態では、第1の接合面は、第3の接触パッドをさらに有する。第2の接合面は、第4の接触パッドをさらに有する。第3の接触パッドと第4の接触パッドは、介在接着剤なしで互いに直接ボンディングされる。

【0091】

1つの実施形態では、ルーティングトレースは、第1の接触パッドの最大幅よりも狭い最大トレース幅を有する。

【0092】

1つの実施形態では、ルーティングトレースは、第1の接触パッドに接触して第1の接触パッドから側方に延びる。

40

【0093】

1つの実施形態では、ルーティングトレース及び第1の接触パッドは、同種の導電材料で作られている。

【0094】

1つの実施形態では、第1の素子は、第1のビア層をさらに有する。第1のビア層は、第1のビア層の厚さを貫通して延びるビアを有するのがよい。第1の素子は、電子回路をさらに有するのがよい。第1のビアは、第1の接触パッドと電子回路を電氣的に接続するのがよい。第1の素子は、ルーティング構造体をさらに有するのがよい。第1のビアは、第1の接触パッドとルーティング構造体を電氣的に接続するのがよい。ルーティング構造体は、再配線層を含むのがよい。

50

【0095】

1つの実施形態では、第2の素子の第2の接合面は、第2のルーティングトレースをさらに有するのがよい。

【0096】

1つの実施形態では、第1の接触パッドの厚さは、ルーティングトレースの厚さよりも大きい。第1の素子は、第1の接触パッドを含む複数の接触パッドを有し、複数の第1の接触パッドのうちの少なくとも1つの直径は、5ミクロン未満である。

【0097】

文脈上別段の明示の必要がなければ、原文明細書及び原文特許請求の範囲全体を通じて、“comprise”（訳文では「～を有する」としていることが多い），“comprising”、“include”（「～を含む」），“including”などの用語は、排他的又は網羅的な意味とは異なり、包括的な意味に、すなわち“including, but not limited to”（「～を含むが、これには限定されない」）の意味に解されるべきである。本明細書に一般的に用いられている「結合され」という用語は、互いに直接的に連結されるか、1つ以上の中間要素により互いに連結される2つ以上の要素を意味している。同様に、本明細書において一般的に用いられている「連結され」という用語は、互いに直接的に連結されるか、1つ以上の中間要素により互いに連結される2つ以上の要素を意味している。加うるに、本願において用いられている“herein”（訳文では「本明細書において」としていることが多い），“above”（「上述の」の意），“below”（「後述の」の意）、及び同様な趣旨の用語は、本願を全体として意味しており、本願の何らかの特定の部分を意味しているわけではない。文脈上許容される場合には、単数形又は複数形を用いた上記の詳細な説明中の用語は、それぞれ複数又は単数を含む場合がある。2つ以上のアイテムのリストに関して「又は」という用語は、この用語についての以下の解釈、すなわち、リスト中のアイテムのうちの任意のもの、リスト中のアイテムの全て、及びリスト中のアイテムの任意の組み合わせの全てを含む。

【0098】

さらに、原文明細書で用いられている条件語、とりわけ“can”（「～のがよい」又は「～でもよい」），“could”、“might”、“may”、“e.g.”、“for example”、“such as”などは、別段の明示の指定がなければ、又は用いられている文脈内で違ったやり方で理解されない場合、一般に、ある特定の実施形態がある特定の特徴、要素、及び/又は状態を含み、他の実施形態がある特定の特徴、要素、及び/又は状態を含まないということを意味するようになっている。かくして、かかる条件語は、一般的には、特徴、要素、及び/又は状態が、1つ以上の実施形態について必要な何らかの仕方での存在することを意味するようにはなっていない。

【0099】

ある特定の実施形態を説明したが、これら実施形態は、例示としてのみ提供されており、本発明の範囲を限定するものではない。確かに、本明細書において説明した新規な装置、方法、及びシステムは、種々の他の形態で具体化でき、さらに、本明細書において説明した方法及びシステムの形態における種々の省略、置換、及び変更は、本発明の範囲から逸脱することなく実施できる。例えば、ブロックが所与の配置で示されているが、変形実施形態は、異なるコンポーネント及び/又は回路トポロジでほぼ同じ機能を実行することができ、幾つかのブロックを削除し、動かし、追加し、分割し、組み合わせ、かつ/或いは改造することができる。これらブロックの各々は、多種多様な仕方では具体化できる。上述の種々の実施形態の要素及び作用の任意適当な組み合わせは、別の実施形態を提供するよう組み合わせ可能である。添付の特許請求の範囲に記載された本発明の範囲及びその均等範囲は、本発明の範囲及び精神に含まれるかかる形態又は改造を含むものである。

【図面】

【図 1 A】

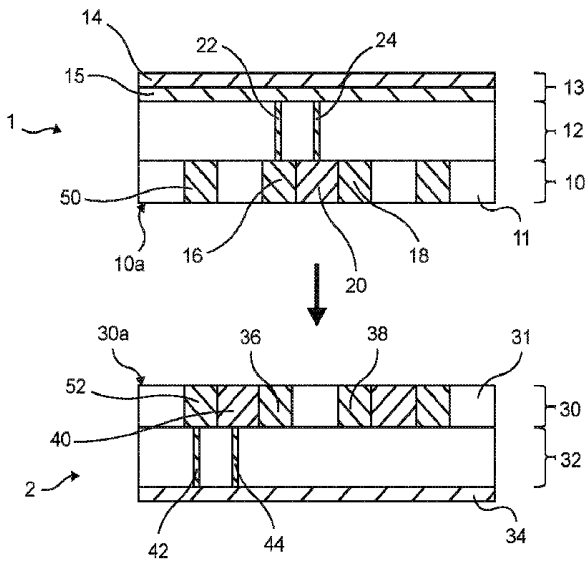


Fig. 1A

【図 1 B】

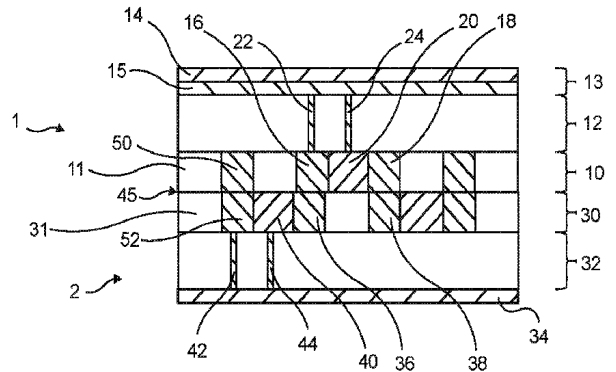


Fig. 1B

【図 2 A】

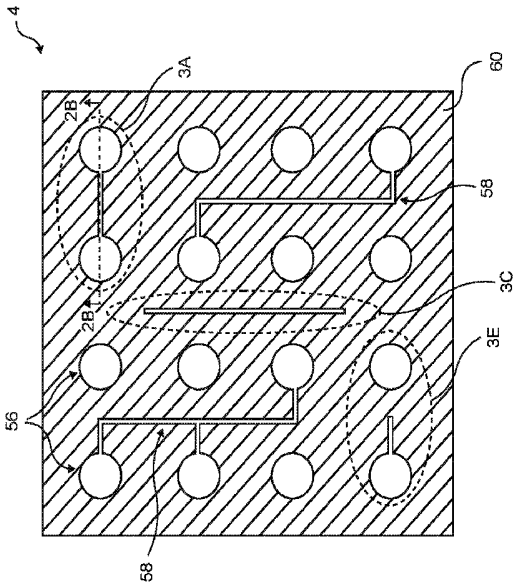


Fig. 2A

【図 2 B】

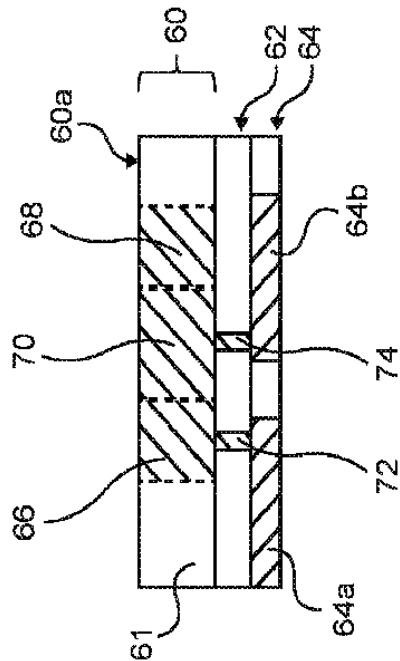


Fig. 2B

10

20

30

40

50

【 3 A 】

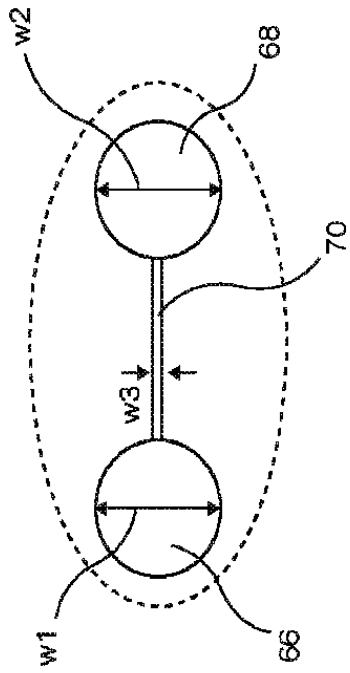


Fig. 3A

【 3 B 】

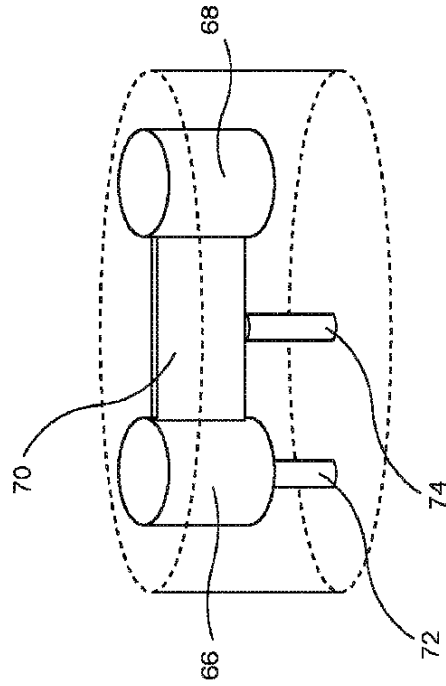


Fig. 3B

【 3 C 】

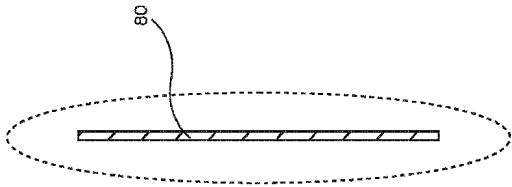


Fig. 3C

【 3 D 】

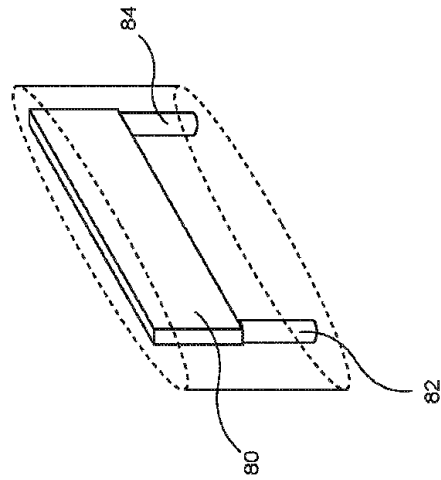


Fig. 3D

10

20

30

40

50

【 3 E 】

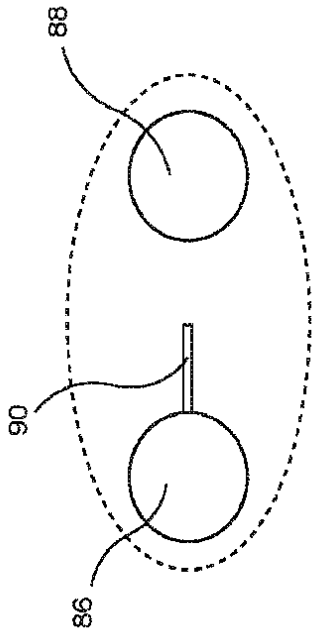


Fig. 3E

【 3 F 】

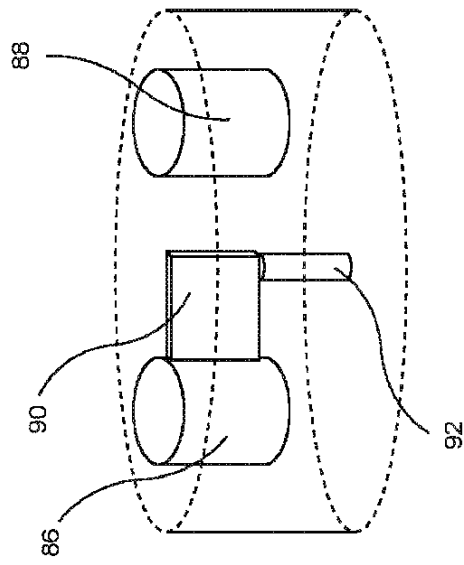


Fig. 3F

10

20

【 4 A 】

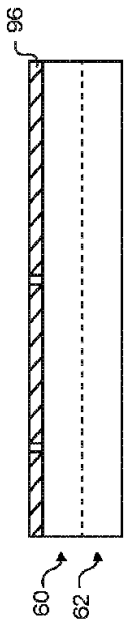


Fig. 4A

【 4 B 】

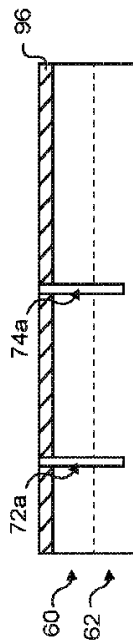


Fig. 4B

30

40

50

【 図 4 C 】

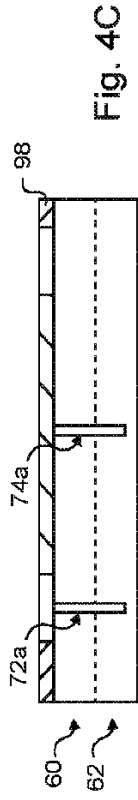


Fig. 4C

【 図 4 D 】

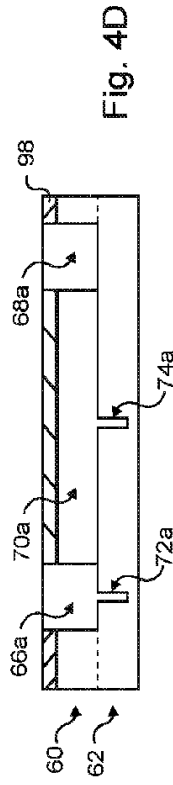


Fig. 4D

【 図 4 E 】

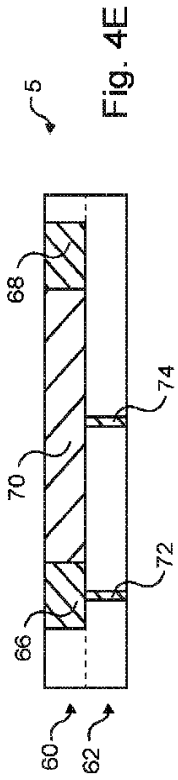


Fig. 4E

【 図 4 F 】

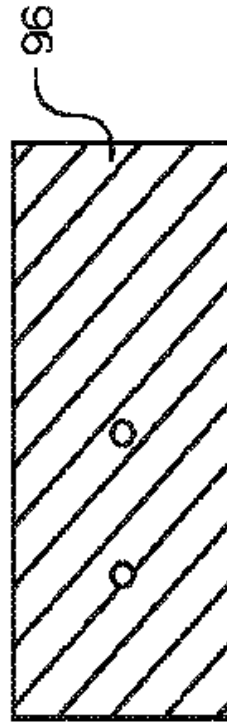


Fig. 4F

10

20

30

40

50

【 図 4 G 】

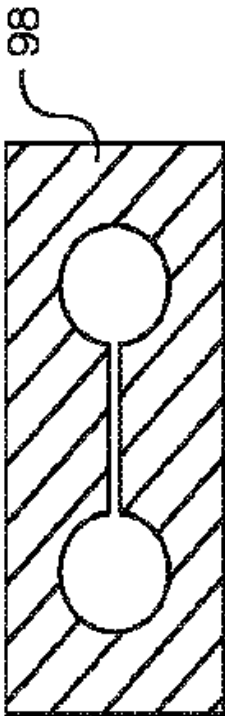


Fig. 4G

【 図 5 A 】

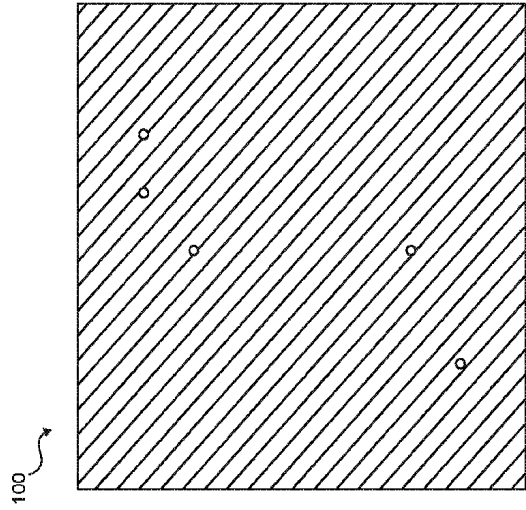


Fig. 5A

10

20

【 図 5 B 】

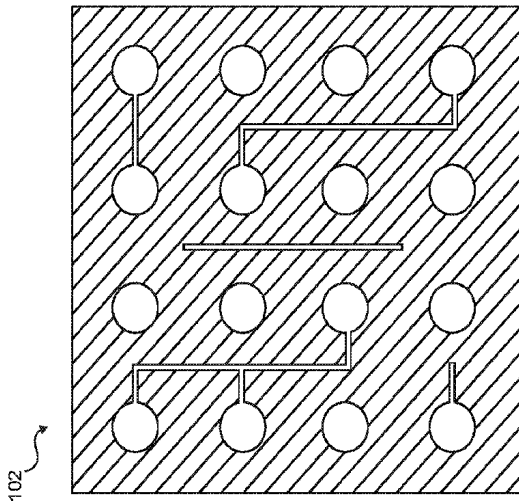


Fig. 5B

【 図 6 A 】

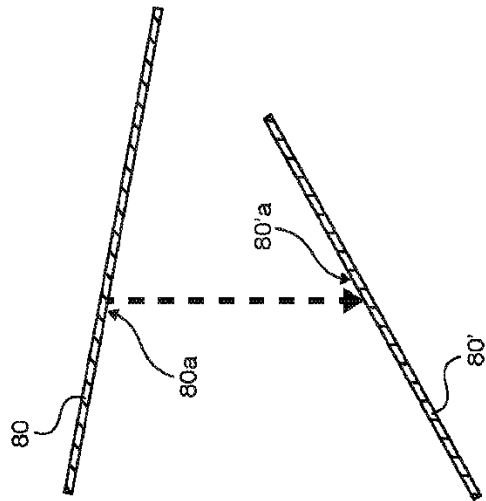


Fig. 6A

30

40

50

【 図 6 B 】

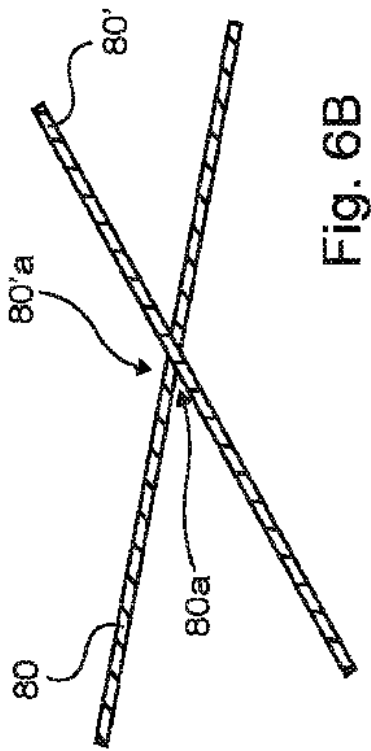


Fig. 6B

【 図 6 C 】

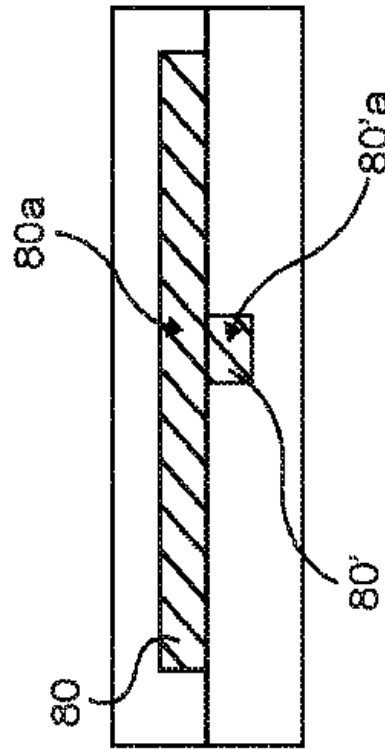


Fig. 6C

10

20

【 図 7 A 】

レイアウトパラメータ

接触パッド直径	接触パッドピッチ	接触パッドと接触パッドとの間隔	最大ルーティングトレース幅	接触パッドとルーティングトレースの間隔	接触パッドの間隔と接触パッドとルーティングトレースとの間隔の比	ビア直径
15	40	25	5	10	2.50	6
15	30	15	3	6	2.50	3
10	40	30	5	12.5	2.40	5
10	30	20	3	8.5	2.35	3
10	20	10	2	4	2.50	2
5	30	35	3	11	2.27	3
5	20	15	2	6.5	2.31	2
5	10	5	1	2	2.50	1
2	10	8	1	3.5	2.29	1
2	6	4	0.5	1.75	2.29	0.5
2	4	2	0.3	0.85	2.35	0.3

単位は全てマイクロン

Fig. 7A

【 図 7 B 】

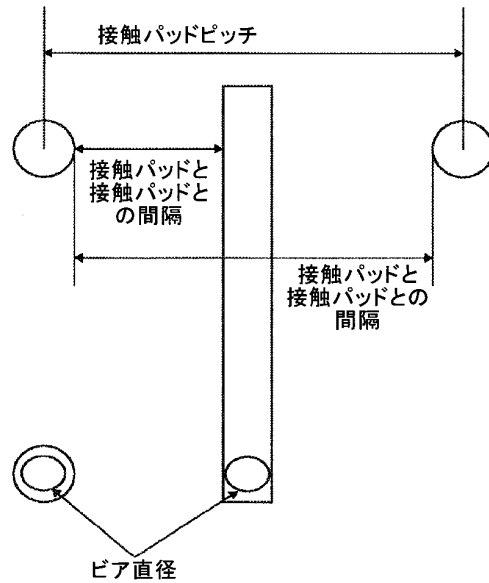


Fig. 7B

30

40

50

【 8 A - 8 B 】

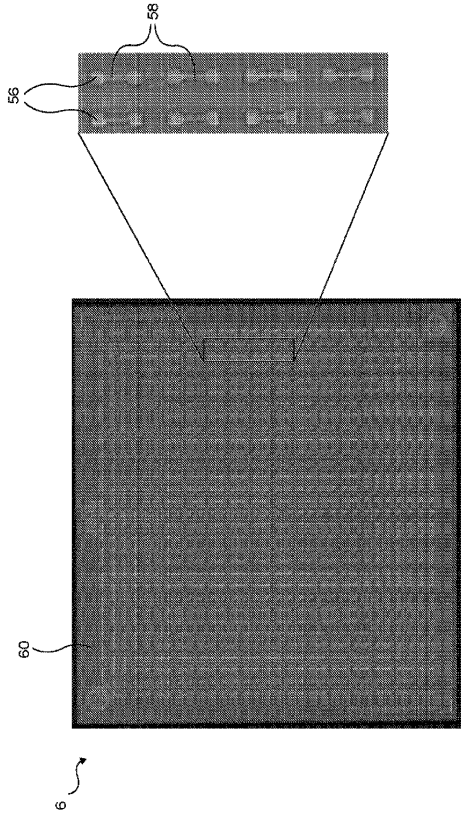


Fig. 8B

Fig. 8A

【 9 】

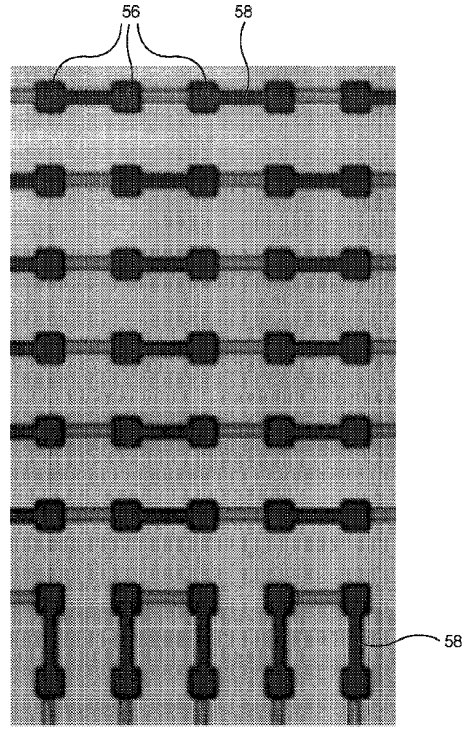


Fig. 9

10

20

30

40

50

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2022/035559

A. CLASSIFICATION OF SUBJECT MATTER H01L 23/00(2006.01); H01L 21/768(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L 23/00(2006.01); H01L 23/522(2006.01); H01L 23/528(2006.01); H01L 23/552(2006.01); H01L 25/00(2006.01); H01L 25/065(2006.01); H01L 27/118(2006.01) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eCOMPASS(KIPO internal) & Keywords: direct bonding, routing trace, pad, die, adhesive		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2020-0328162 A1 (INVENSAS BONDING TECHNOLOGIES, INC.) 15 October 2020 (2020-10-15) paragraphs [0032]-[0042] and figures 1A-4	1-53
A	US 2019-0244899 A1 (INVENSAS BONDING TECHNOLOGIES, INC.) 08 August 2019 (2019-08-08) paragraphs [0102]-[0155] and figures 4A-11C	1-53
A	US 2019-0221548 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.) 18 July 2019 (2019-07-18) the entire document	1-53
A	US 2020-0135684 A1 (SAMSUNG ELECTRONICS CO., LTD.) 30 April 2020 (2020-04-30) the entire document	1-53
A	US 2020-0403006 A1 (XCELSIS CORPORATION) 24 December 2020 (2020-12-24) the entire document	1-53
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed		“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family
Date of the actual completion of the international search 28 October 2022		Date of mailing of the international search report 28 October 2022
Name and mailing address of the ISA/KR Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon 35208, Republic of Korea Facsimile No. +82-42-481-8578		Authorized officer PARK, Hye Lyun Telephone No. +82-42-481-3463

Form PCT/ISA/210 (second sheet) (July 2019)

10

20

30

40

50

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/US2022/035559

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2020-0328162	A1	15 October 2020	CN	113646881	A	12 November 2021
				CN	113678243	A	19 November 2021
				KR	10-2021-0139461	A	22 November 2021
				KR	10-2021-0139483	A	22 November 2021
				US	11205625	B2	21 December 2021
				US	11373963	B2	28 June 2022
				US	2020-0328164	A1	15 October 2020
				US	2020-0328165	A1	15 October 2020
				WO	2020-210676	A1	15 October 2020
				WO	2020-210703	A1	15 October 2020
US	2019-0244899	A1	08 August 2019	CN	108369913	A	03 August 2018
				EP	3391409	A1	24 October 2018
				KR	10-2018-0086501	A	31 July 2018
				TW	201733009	A	16 September 2017
				TW	1696243	B	11 June 2020
				US	10269708	B2	23 April 2019
				US	10607937	B2	31 March 2020
				US	2017-0179029	A1	22 June 2017
				US	2018-0204798	A1	19 July 2018
				US	9852988	B2	26 December 2017
WO	2017-106650	A1	22 June 2017				
US	2019-0221548	A1	18 July 2019	CN	106298715	A	04 January 2017
				CN	106298715	B	05 April 2019
				DE	102015110731	A1	29 December 2016
				KR	10-1763022	B1	28 July 2017
				KR	10-2017-0001533	A	04 January 2017
				TW	201701439	A	01 January 2017
				TW	1596733	B	21 August 2017
				US	10269770	B2	23 April 2019
				US	11024602	B2	01 June 2021
				US	2016-0379960	A1	29 December 2016
US	2017-0287878	A1	05 October 2017				
US	2021-0288029	A1	16 September 2021				
US	9704827	B2	11 July 2017				
US	2020-0135684	A1	30 April 2020	CN	111092059	A	01 May 2020
				KR	10-2020-0047845	A	08 May 2020
US	2020-0403006	A1	24 December 2020	US	10700094	B2	30 June 2020
				US	2020-0051999	A1	13 February 2020

Form PCT/ISA/210 (patent family annex) (July 2019)

10

20

30

40

50

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,N
E,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,
CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,JM,J
O,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,M
Z,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,
TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

弁理士 山本 泰史

(74)代理人 100144451

弁理士 鈴木 博子

(72)発明者 ファウンテン ガイウス ギルマン ジュニア

アメリカ合衆国 カリフォルニア州 9 5 1 3 4 サンノゼ オーチャード パークウェイ 3 0 2 5