

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3958071号
(P3958071)

(45) 発行日 平成19年8月15日(2007.8.15)

(24) 登録日 平成19年5月18日(2007.5.18)

| | |
|--------------------------|-----------------------|
| (51) Int. Cl. | F I |
| HO 1 L 21/3065 (2006.01) | HO 1 L 21/302 1 O 5 A |
| HO 1 L 21/768 (2006.01) | HO 1 L 21/90 A |

請求項の数 4 (全 17 頁)

| | | | |
|-----------|-------------------------------|-----------|--|
| (21) 出願番号 | 特願2002-54303 (P2002-54303) | (73) 特許権者 | 000005223 富士通株式会社 |
| (22) 出願日 | 平成14年2月28日(2002.2.28) | | 神奈川県川崎市中原区上小田中4丁目1番1号 |
| (65) 公開番号 | 特開2003-257941 (P2003-257941A) | (74) 代理人 | 100092152 弁理士 服部 毅殿 |
| (43) 公開日 | 平成15年9月12日(2003.9.12) | (72) 発明者 | 樋口 賢一 愛知県春日井市高蔵寺町二丁目1844番2 富士通ヴィエルエスアイ株式会社内 |
| 審査請求日 | 平成17年1月17日(2005.1.17) | 審査官 | 長谷部 智寿 |

最終頁に続く

(54) 【発明の名称】 半導体装置製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体基板上にバリア絶縁膜および層間絶縁膜を順に形成する第1の工程と、
 ヴィアパターン形状を有する第1の開口を前記層間絶縁膜に形成する第2の工程と、
 前記層間絶縁膜の前記第1の開口を通してC₄F₈ガスを用いて前記バリア絶縁膜をエッチングして前記ヴィアパターン形状を有する第2の開口を前記バリア絶縁膜に形成する第3の工程と、

前記第3の工程の直後に実施され、水素ガスまたはアンモニアガスによって前記第3の工程のエッチングの際にその反応生成物として前記バリア絶縁膜に付着したフッ素化合物を除去し、前記フッ素化合物の除去と並行して、前記第1の開口と少なくともその一部が重なるように配線パターン形状を有する第3の開口を前記層間絶縁膜に形成する第4の工程と、

を有することを特徴とする半導体装置製造方法。

【請求項2】

前記第4の工程は、前記第3の工程と同一のチャンバー内において実施されることを特徴とする請求項1記載の半導体装置製造方法。

【請求項3】

前記バリア絶縁膜をプラズマCVD法によって形成することを特徴とする請求項1記載の半導体装置製造方法。

【請求項4】

10

20

前記第4の工程は、100W以下のバイアスにより生成された水素ガスまたはアンモニアガスによるプラズマまたはダウンフロープラズマによって実施されることを特徴とする請求項1記載の半導体装置製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置製造方法に関し、特に、デュアルダマシン法による半導体装置製造方法に関する。

【0002】

【従来の技術】

近年、半導体装置の微細化に伴って配線の幅が狭くなり、しかも配線同士の間隔が狭くなってきている。このため、配線抵抗が増加するとともに配線による寄生容量が増加し、これが信号速度を遅延させることになり、スケーリング則に沿った半導体装置の高速化を妨げることになる。

【0003】

このような状況から、配線間の寄生容量と配線抵抗を減少させるために、多層配線の形成方法と絶縁材料および金属配線材料の見直しが必要となっている。配線容量を小さくするには誘電率の小さい絶縁材料が有効であり、また、金属配線の材料の選択についても、配線抵抗を小さくするために、アルミニウム(A1)から抵抗率の低い銅(Cu)へと移行している。

【0004】

銅膜の加工は、従来のドライエッチングを適用することが困難であることからダマシン法が用いられる。ダマシン法を大別するとシングルダマシン法とデュアルダマシン法がある。シングルダマシン法は、下側配線と上側配線の間を結ぶプラグ(ビア(via))の形成と配線の形成とを別々の工程とする方法であり、デュアルダマシン法は、配線とプラグを同時に形成する方法である。

【0005】

半導体装置の配線層は微細化にともなって多層化が進んでおり、例えば、配線幅0.18 μ m世代の半導体装置では配線数が6層におよぶ。この場合、シングルダマシン法では、例えば、類似した工程を12回(配線形成6回とプラグ形成6回)繰り返して形成されるのに対して、デュアルダマシン法では、類似した工程を6回繰り返すだけで済む。

【0006】

デュアルダマシン法がシングルダマシン法の半分の工程数で済むのは、上述したように配線とプラグを同時に形成できるためである。従って、生産コストを抑え、生産効率を高めるためには、デュアルダマシン法が有利である。更に、デュアルダマシン法は、下層の配線とこれに接続されるプラグとのコンタクト抵抗が低いために、それらの接触不良を回避することが容易であり、配線の信頼性がより高まる。

【0007】

図10~図14は、従来のデュアルダマシン法による半導体装置の製造方法を示す図である。まず、図10(A)~(C)に基づいて、下側配線層の上に複数の絶縁膜および金属膜等を形成する。なお、下側配線層については、以下のような手続きで作成する。

【0008】

まず、シリコン基板21の上にシリコン酸化膜(SiO₂膜)22、有機絶縁膜23およびシリコン酸化膜24を形成する。ここで、シリコン酸化膜22とシリコン酸化膜24はプラズマCVD法により、それぞれ、200nmの厚さと100nmの厚さに形成されている。

【0009】

また、有機絶縁膜23は、例えば、低誘電率絶縁材料であるアライドシグナル社製の商品名FLARE2.0をスピンコートにより400nmの厚さに形成したものである。商品名FLARE2.0は芳香族系のポリマーであり、その誘電率は2.8であってシリコ

10

20

30

40

50

ン酸化膜の誘電率4.1よりも低く、しかも耐熱性は400以上である。ここでは、有機絶縁膜23としてFLARE2.0を用いたが、ダウケミカル社製の炭化水素系ポリマーである商品名SILKなどを用いることも可能である。また、有機絶縁膜23としてその他の炭化水素含有樹脂、フッ素含有樹脂などを用いてもよい。

【0010】

このようにして形成された有機絶縁膜23とシリコン酸化膜24に対して、第1の配線層を形成するために、まず、シリコン酸化膜24に感光性ポリマーであるフォトレジスト膜を塗布し、露光および現像プロセスにより配線パターン用の窓を形成する。そして、この窓を通じてシリコン酸化膜24にプラズマエッチング法等によるエッチングにより配線パターン形状の開口を作成する。次に、有機絶縁膜23のうちシリコン酸化膜24の配線用開口から露出している部分をプラズマエッチング法により除去して配線パターン形状の開口を形成する。なお、有機絶縁膜23のエッチングは、O₂ガスとArガスを導入した雰囲気において行なわれる。この場合のエッチャントは酸素であるために、有機絶縁膜23とフォトレジスト膜はシリコン酸化膜22, 24に対して選択的にエッチングされ、シリコン酸化膜24はエッチングされない。しかし、フォトレジスト膜は酸素によってエッチングされるので、有機絶縁膜23のエッチングに並行してフォトレジスト膜を除去することができる。

10

【0011】

以上のようなパターニング処理によって形成されたシリコン酸化膜24の開口と有機絶縁膜23の開口とによって第1の配線層の配線溝が構成される。有機絶縁膜23の開口とその上のシリコン酸化膜24の開口は上下に重なっているため、これらは第1の配線層の配線溝となる。

20

【0012】

次に、以上のようにして形成された配線溝の内面とシリコン酸化膜24の上面に、高融点金属としてTiN又はTa₂Nよりなるバリアメタル膜25をスパッタリングにより50nmの厚さで成膜し、続いて、バリアメタル膜25上に銅(Cu)膜26を同様にスパッタリングにより800nmの厚さで成膜する。

【0013】

その銅膜26の上面には凹凸が生じるので、これを平坦化するために、0.1Torr圧力の水素ガス雰囲気中、400、5分間の条件でアニール処理を行う。このアニール処理後には、配線溝内には銅膜26が完全に埋め込まれた状態となる。

30

【0014】

続いて、化学機械的研磨法(CMP法)を用いて銅膜26を研磨し、配線溝内のみに銅膜26を残し、これを第1の配線層とする。

以上の処理により、図10(A)に示す構造を得る。

【0015】

次に、図10(B)に示すように、銅膜26およびシリコン酸化膜24の上に次に述べるような複数の絶縁膜、金属膜などを形成する。即ち、銅膜26とシリコン酸化膜24の上に、膜厚50nmの窒化シリコン膜30、膜厚600nmのシリコン酸化膜31をそれぞれプラズマCVD法により形成する。また、シリコン酸化膜31の上に有機絶縁膜32をスピコートにより400nmの厚さに形成する。この場合、有機絶縁膜32として、有機絶縁膜23に用いられる上記した材料のいずれかを選択する。

40

【0016】

続いて、有機絶縁膜32上にプラズマCVD法によりシリコン酸化膜33を100nmの厚さに形成する。更に、シリコン酸化膜33の上に膜厚100nmの窒化シリコン膜34をプラズマCVD法により形成する。

【0017】

以上のような膜の形成を終えた後に、図10(C)に示すように、窒化シリコン膜34の上にフォトレジスト35を塗布し、これを露光し、現像して窓を形成する。そして、フォトレジスト35をマスクとして用いるフォトリソグラフィ法により窒化シリコン膜3

50

4に第2の配線層に相当する形状を有する配線用開口34aを形成する(図11(D)参照)。

【0018】

次に、フォトレジスト35を酸素プラズマによってアッシングし、これを除去する。そして、図11(E)に示すように、窒化シリコン膜34の上とその開口34aの中にフォトレジスト膜36を塗布し、これを露光、現像することにより、配線用開口34aの中にあつて第1の配線層の一部に対向する窓をフォトレジスト膜36に形成する。その窓はコンタクトビアに相当する形状を有している。続いて、図11(F)に示すように、フォトレジスト膜36の窓を通してシリコン酸化膜33をエッチングし、これによりコンタクトビアに相当する形状の開口33aを形成する。

10

【0019】

エッチングを終えた状態で、図12(G)に示すように、酸素とアルゴンを用いた異方性のプラズマエッチングによって、開口33aを通して有機絶縁膜32をエッチングしてそこに開口32aを形成する。このエッチングの際にはフォトレジスト膜36が並行してエッチングされ、除去される。従つて、フォトレジスト膜36を独立して除去する工程は不要になり、しかも、有機絶縁膜32が不必要にエッチングされることはない。

【0020】

次に、図12(H)に示すように、窒化シリコン膜34をマスクに使用して、フッ素系ガスを使用するプラズマエッチングにより開口34aを通してシリコン酸化膜33を配線形状にエッチングして開口33bを形成する。このエッチングの最中には有機絶縁膜32はマスクとして使用され、有機絶縁膜32の開口32aを通してその下のシリコン酸化膜31もエッチングされ、これによりシリコン酸化膜31には開口31aが同時に形成される。

20

【0021】

続いて、窒化シリコン膜34の開口34aを通して有機絶縁膜32を酸素プラズマによってエッチングすると、有機絶縁膜32は配線形状にパターニングされてそこには図12(I)に示す配線用開口32bが形成される。この有機絶縁膜32の配線用開口32bはシリコン酸化膜33の配線用開口33bとともに第2の配線層の配線溝として使用される。

【0022】

次に、図13(J)に示すように、シリコン酸化膜31をマスクに使用し、 C_4F_8 ガスと O_2 ガスを用いるプラズマエッチングにより、開口31aの下の窒化シリコン膜30をエッチングすることによりそこに開口30aを形成する。窒化シリコン膜30の開口30aとシリコン酸化膜31の開口31aは、コンタクトビアホールとして使用され、その下には第1の配線層の配線の一部が露出することになる。

30

【0023】

次に、図13(K)に示すように、以上のようにして形成された凹部の内壁面に、スパッタリングによりTiN又はTaNよりなるバリアメタル膜37を50nmの厚さに形成する。

【0024】

続いて、図13(L)に示すように、スパッタリングにより銅膜38の下半分を100nmの厚さに成膜した後、その上に電解メッキ法により銅膜38の上半分を1500nmの厚さに成膜する。そして、銅膜38を400で30分間、水素雰囲気中でアニール処理を行う。なお、アニール処理は、銅膜38内で粒子を成長させて配線の信頼性を高めるために行なわれる。

40

【0025】

次に、図14(M)に示すように、CMP法により、銅膜38を研磨し、これにより、銅膜38を第2の配線層の配線溝とコンタクトビアホール内のみ残す。そして、第2の配線溝内の銅膜(銅膜38の上半分)を配線として用い、また、コンタクトビアホール内に残った銅膜(銅膜38の下半分)をプラグとして使用する。

50

【 0 0 2 6 】

【 発明が解決しようとする課題 】

デュアルダマシン法において発生する不具合の一つとして、銅膜 3 8 の埋め込み不良によるものがある。このような不具合を防止する対策としては、バリアメタル膜 3 7 のカバレッジ (被覆率) を向上させることが挙げられる。

【 0 0 2 7 】

ところで、バリアメタル膜 3 7 のカバレッジは配線溝・接続孔の加工形状に左右される。例えば、窒化シリコン膜 3 0 に、サイドエッチが発生すると、接続孔の底部がオーバハング形状になり、銅膜 3 8 形成時に、図 1 5 に示すボイド 4 0 が発生する。

【 0 0 2 8 】

窒化シリコン膜 3 0 のサイドエッチ発生の原因は、窒化シリコン膜 3 0 をエッチングする際の反応生成物 (フッ素化合物: CF_x) と窒化シリコン膜 3 0 との反応による浸食である。この浸食は窒化シリコン膜 3 0 をエッチング後大気に放置すると、大気中の水分により反応が促進される。これは反応生成物 CF_x の F (フッ素) と大気中の水分により HF (フッ化水素) が生成されて浸食が発生し、次工程の We t 洗浄により反応した変質層が除去されるためサイドエッチが形成されるためである。

【 0 0 2 9 】

図 1 6 および図 1 7 は、サイドエッチの発生の原因を説明するための図である。図 1 6 (A) に示すように、窒化シリコン膜 3 0 のエッチングから We t 洗浄までの時間を TIME # 1 とし、We t 洗浄から断面を確認、即ち測定を行うまでの時間を TIME # 2 とし、窒化シリコン膜 3 0 のエッチングから断面を確認するまでの時間を TIME # 3 とする。

【 0 0 3 0 】

このような場合において、条件 A では、TIME # 1、即ち窒化シリコン膜 3 0 のエッチングから We t 洗浄までの時間を 0 時間 (hour)、TIME # 2、即ち We t 洗浄から断面確認までの時間を 0 時間に設定する。また、条件 B では、TIME # 1 を 0 時間に、また、TIME # 2 を 6 時間に設定する。条件 C では、TIME # 1 を 6 時間に、また、TIME # 2 を 0 時間に設定する。そして、最後の条件 D では、TIME # 1 と TIME # 2 とを任意とし、TIME # 3 を 9 時間に設定する。

【 0 0 3 1 】

このような場合に、各条件におけるサイドエッチの発生量を示したのが図 1 7 である。この図に示すように、条件 C の場合にのみサイドエッチが観察され、その他の条件ではサイドエッチは観察されない。このことから、サイドエッチは、窒化シリコン膜 3 0 のエッチングから We t 洗浄までの時間の長短に応じて発生することが分かる。

【 0 0 3 2 】

従って、浸食を防止するために、従来においては、窒化シリコン膜 3 0 をエッチングした後から We t 洗浄処理を行うまでの間の時間管理を行ったり、乾燥 N_2 (窒素) で満たされた容器中に半導体基板を保管したりする必要があり、煩雑であるという問題点があった。

【 0 0 3 3 】

本発明は、以上のような点に鑑みてなされたものであり、デュアルダマシン法による半導体装置製造方法において、サイドエッチの発生を防止し、銅膜 3 8 の埋め込み不良を防止することを目的とする。

【 0 0 3 4 】

【 課題を解決するための手段 】

本発明では上記課題を解決するために、半導体基板 5 0 上にバリア絶縁膜 5 3 および層間絶縁膜 5 4 を順に形成する第 1 の工程 (図 1 (A)) と、ビアパターン形状を有する第 1 の開口 5 4 a を前記層間絶縁膜 5 4 に形成する第 2 の工程 (図 2 (E)) と、前記層間絶縁膜 5 4 の前記第 1 の開口 5 4 a を通して C_4F_8 ガスを用いて前記バリア絶縁膜 5 3 をエッチングして前記ビアパターン形状を有する第 2 の開口 5 3 a を前記バリア絶縁膜

10

20

30

40

50

53に形成する第3の工程(図6(J))と、前記第3の工程の直後に実施され、水素ガスまたはアンモニアガスによって前記第3の工程のエッチングの際にその反応生成物として前記バリア絶縁膜53に付着した前記フッ素化合物53bを除去し、前記フッ素化合物53bの除去と並行して、前記第1の開口54aと少なくともその一部が重なるように配線パターン形状を有する第3の開口54bを前記層間絶縁膜54に形成する第4の工程(図6(K))と、を有することを特徴とする半導体装置製造方法が提供される。

【0035】

ここで、第1の工程(図1(A))では、半導体基板50上にバリア絶縁膜53および層間絶縁膜54が順に形成される。第2の工程(図2(E))では、ビアパターン形状を有する第1の開口54aを層間絶縁膜54に形成する。第3の工程(図6(J))では、層間絶縁膜54の第1の開口54aを通してC₄F₈ガスを用いてバリア絶縁膜53をエッチングしてビアパターン形状を有する第2の開口53aがバリア絶縁膜53に形成される。第4の工程(図6(K))は、第3の工程の直後に実施され、水素ガスまたはアンモニアガスによってバリア絶縁膜53に付着したフッ素化合物53bが除去され、そのフッ素化合物53bの除去と並行して、第1の開口54aと少なくともその一部が重なるように配線パターン形状を有する第3の開口54bが層間絶縁膜54に形成される。

10

【0036】

【発明の実施の形態】

以下、実施の形態を図面を参照して説明する。

図1は、第1の実施の形態の半導体装置製造方法の詳細を説明する図である。

20

【0037】

先ず、図1(A)では、半導体基板50上に、銅膜52が埋め込まれた絶縁膜51、バリア絶縁膜53、層間絶縁膜54およびマスク膜55を形成した後、開口56aを有するレジスト膜56を形成する。

【0038】

ここで、絶縁膜51は、シリコン酸化膜および有機絶縁膜等によって構成されており、以下の方法によって、銅膜52が埋め込まれる。

先ず、シリコン酸化膜はプラズマCVD法により形成される。また、有機絶縁膜は、例えば、低誘電率絶縁材料であるアライドシグナル社製の商品名FLARE2.0をスピコートにより形成される。商品名FLARE2.0は芳香族系のポリマーであり、その誘電率は2.8であってシリコン酸化膜の誘電率4.1よりも低く、しかも耐熱性は400

30

以上である。ここでは、有機絶縁膜としてFLARE2.0を用いる例を挙げたが、ダウケミカル社製の炭化水素系ポリマーである商品名SILKなどを用いることも可能である。また、有機絶縁膜としてその他の炭化水素含有樹脂、フッ素含有樹脂などを用いてもよい。

【0039】

このようにして形成された絶縁膜51に対して、銅膜52を形成するために、先ず、絶縁膜51に感光性ポリマーであるフォトレジスト膜を塗布し、露光および現像プロセスにより配線パターン用の窓を形成する。そして、この窓を通じて絶縁膜51にプラズマエッチング法等によるエッチングにより配線パターン形状の開口を作成する。次に、絶縁膜51の配線用開口から露出している部分をプラズマエッチング法により除去して配線パターン形状の開口を形成する。なお、絶縁膜51のエッチングは、O₂ガスとArガスを導入した雰囲気において行なわれる。この場合のエッチャントは酸素であるために、絶縁膜51とフォトレジスト膜が選択的にエッチングされる。その結果、絶縁膜51のエッチングに並行してフォトレジスト膜を除去することができる。

40

【0040】

以上のようなパターン処理によって形成された絶縁膜51の開口(配線溝)に対して高融点金属としてTiN又はTaNよりなるバリアメタル膜(図示せず)をスパッタリングにより50nmの厚さで成膜し、続いて、バリアメタル膜上に銅膜52を同様にスパッタリングにより800nmの厚さで成膜する。

50

【0041】

銅膜52の上面には凹凸が生じるので、これを平坦化するために、0.1 Torr 圧力の水素ガス雰囲気中で、400、5分間の条件でアニール処理を行う。このアニール処理後には、配線溝内には銅膜52が完全に埋め込まれた状態となる。

【0042】

続いて、化学機械的研磨法を用いて銅膜52を研磨し、配線溝内のみ銅膜52を残し、これを第1の配線層とする。

次に、銅膜52および絶縁膜51の上に以下に述べるような複数の絶縁膜、金属膜などを形成する。即ち、銅膜52と絶縁膜51の上に、膜厚50nmのバリア絶縁膜(例えば、窒化シリコン膜)53、シリコン酸化膜および有機絶縁膜等から構成される層間絶縁膜54を、シリコン酸化膜についてはプラズマCVD法により、また、有機絶縁膜についてはスピコートにより形成する。なお、有機絶縁膜としては、上記した材料のいずれかを選択する。

10

【0043】

続いて、層間絶縁膜54上に、プラズマCVD法によりマスク膜(例えば、窒化シリコン膜)55を100nmの厚さに形成する。

このような膜の形成を終えた後に、マスク膜55の上にレジスト膜56を形成し、これを露光し、現像して開口55aを形成する。

【0044】

以上の工程により、図1(A)に示す構造体を得る。

20

次に、レジスト膜56をマスクとして用いるフォトリソグラフィ法によりマスク膜55に第2の配線層に相当する形状を有する配線用開口55aを形成する(図1(B)参照)。

【0045】

次に、図1(C)に示すように、マスク膜55を酸素プラズマによってアッシングし、これを除去する。

続いて、図2(D)に示すように、マスク膜55の上とその開口55aの中にフォトレジスト膜57を塗布し、これを露光、現像することにより、配線用開口55aの中であって第1の配線層の一部に対向する窓57aをフォトレジスト膜57に形成する。この窓57aはコンタクトビアに相当する形状を有している。

30

【0046】

そして、図2(E)に示すように、フォトレジスト膜57の窓57aを通して層間絶縁膜54をエッチングし、これによりコンタクトビアに相当する形状の開口54aを形成する。

【0047】

次に、図2(F)に示すように、酸素とアルゴンを用いた異方性のプラズマエッチングによって、フォトレジスト膜57を除去する。

続いて、図3(G)に示すように、マスク膜55をマスクに使用して、フッ素系ガスを使用するプラズマエッチングにより開口55aを通して層間絶縁膜54を配線形状にエッチングして開口54bを形成する。なお、この開口54bは、配線層の配線溝として使用される。

40

【0048】

続いて、図3(H)に示すように、層間絶縁膜54をマスクに使用し、 C_5F_8 ガスと H_2F_2 ガスと O_2 ガスを用いるプラズマエッチングにより、開口54aの下のバリア絶縁膜53をエッチングすることによりそこに開口53aを形成する。バリア絶縁膜53の開口53aと層間絶縁膜54の開口54aは、コンタクトビアホールとして使用され、その下には第1の配線層の配線の一部が露出することになる。

【0049】

なお、このとき、開口53aの周辺部には、先のプラズマエッチングの際に生成された CF_x 53bが付着しており、従来は、これがサイドエッチの原因となっていた。

50

【0050】

そこで、図3(H)に示す、バリア絶縁膜53のエッチングが終了した直後に、図3(I)の工程において、水素原子を含むガス(例えば、 H_2 または NH_3)のプラズマによってこのような CF_x 53bを除去する処理を実行する。

【0051】

図4は、バリア絶縁膜53を構成する窒化シリコン(SiN)を構成する各原子と、 CF_x 53bを構成する各原子のそれぞれの結合エネルギーを示した図である。この図に示すように、フッ化水素(HF)の生成の原因となるフッ素(F)は、シリコン(Si)との結合エネルギーが 552 kJ/mol であり、また、窒素(N)との結合エネルギーは 343 kJ/mol であり、水素(H)との結合エネルギー 643 kJ/mol よりも小さい。従って、水素原子を含むプラズマを用いて処理することにより、 CF_x に含まれているフッ素を遊離させ、沸点の低いフッ化水素ガスに転換し、除去することができる。

10

【0052】

なお、水素ガス以外にも、水素原子を含むガスであれば使用することができる。例えば、アンモニアガス NH_3 を使用した場合には、水素原子がフッ素原子と結合した残りは、窒素ガスであり安定であるので、この遊離された窒素ガスによって不要な化学変化が生じることを防止できる。または、これらを含む混合ガスを使用することも可能である。

【0053】

図5は、水素ガスまたはアンモニアガスを用いてエッチングを行った場合に生成されると予想される化合物の蒸気圧を示している。この例では、メタンガス CH_4 、三フッ化窒素 NF_3 、シアン化水素HCNおよびフッ化水素HFを示してある。なお、エッチング処理は、 10 Pa (0.1 Torr)、 0 程度の環境下において行われることから、このような条件下では、図5からも分かるように、これらの化合物は全て気体の状態である。従って、水素ガスによる処理によって発生した化合物は、気体となって速やかに除去されることから、その後のWet処理においてバリア絶縁膜53を浸食することを防止できる。

20

【0054】

換言すると、水素ガスによる処理を行えば、バリア絶縁膜53に発生した CF_x 53bを確実に除却することが可能になり、サイドエッチの発生を確実に防止することができる。

30

【0055】

なお、水素ガスによる処理は、図3(H)に示す処理が完了した後に、同一のチャンバー内において行うようにすれば、Wet洗浄処理を行うまでの間の時間管理を行ったり、乾燥 N_2 で満たされた容器中に半導体基板を保管したりする必要がなくなり、好適である。

【0056】

なお、図3(I)以降の処理は、従来の場合と同様であるので省略する。

以上の実施の形態によれば、 CF_x 53bによってバリア絶縁膜53が浸食され、ポイドが発生することを有効に防止することができるので、銅膜の埋め込み不良が発生することを予防できる。

40

【0057】

特に、バリア絶縁膜53がプラズマCVD法によって形成されている場合には、水素原子等の不純物を多く含むため、 CF_x 53bとの間で化学変化を起こしやすく、上記の実施の形態を適用した場合に好適な結果を得ることができる。

【0058】

更に、図3(H)に示す工程において、後述するように、バイアスを通常よりも低く設定するか、シリコン基板50を載置するステージの温度を低く設定することにより、バリア絶縁膜53がシリコン基板50に向かって広がるテーパ形状(後述する図9参照)を有するように制御すれば、バリアメタル膜のカバレッジを向上させ、信頼性を向上させることが可能になる。

50

【0059】

次に、第2の実施の形態について説明する。

図6は、第2の実施の形態の半導体装置製造方法の詳細を説明する図である。なお、図2(F)までの工程は、第1の実施の形態の場合と同様であるのでその説明は省略する。

【0060】

第2の実施の形態では、図2(F)に示すように、酸素とアルゴンを用いた異方性のプラズマエッチングによって、フォトレジスト膜57を除去した後、図6(J)に示すように、層間絶縁膜54をマスクに使用し、 C_4F_8 ガスと O_2 ガスを用いるプラズマエッチングにより、開口54aの下のバリア絶縁膜53をエッチングすることによりそこに開口53aを形成する。バリア絶縁膜53の開口53aと層間絶縁膜54の開口54aは、コンタクトヴィアホールとして使用され、その下には第1の配線層の配線の一部が露出することになる。

10

【0061】

なお、このとき、開口53aの周辺部には、プラズマエッチングの際に生成された CF_x 53bが付着する。

続いて、図6(K)に示すように、マスク膜55をマスクに使用して、水素ガスを使用するプラズマエッチングにより開口55aを通して層間絶縁膜54を配線形状にエッチングして開口54bを形成する。なお、この開口54bは、配線層の配線溝として使用される。なお、水素ガスの代わりにアンモニアガスを使用すると、層間絶縁層54に有機絶縁膜が含まれている場合であっても、これを有効にエッチングすることができる。

20

【0062】

このとき、水素ガスまたはアンモニアガスによって層間絶縁膜54をエッチングを行うと、図6(J)に示す工程において生成された CF_x 53bを揮発性のガスに転換して、並行して除去することが可能になるので、第1の実施の形態に比較して、製造プロセスを1工程だけ削減することが可能になる。

【0063】

なお、図6(K)以降の製造工程については、従来の場合と同様であるのでその説明は省略する。

以上に説明したように、第2の実施の形態によれば、バリア絶縁膜53のエッチング処理を、開口54bを形成するエッチング処理の前に行うようにしたので、開口54bを形成すると並行して、 CF_x 53bを除去することが可能になり、製造工程を増やすことなく、サイドエッチの発生を防止することができる。

30

【0064】

ところで、第1および第2の実施の形態において、水素ガスまたはアンモニアガス等を用いてプラズマエッチングする際に、バイアス電力を通常よりも低く設定することにより、配線溝またはヴィアホールが浸食されることを防止できる。なお、バイアスを低く設定した場合であっても、水素原子とフッ素原子との結合エネルギーは大きいので、 CF_x 53bの除去効率にはさほど大きな影響は与えない。

【0065】

実際の実験によれば、バイアス電力を100Wに設定した場合には、配線溝肩後退量を5nm以下にすることができる。図7は、実際の配線溝の断面を示す図であり、丸で囲繞されている部分が一つの配線溝に該当する。図8は、図7において囲繞されている部分を模式的に描いた図である。この図に示すように、配線溝肩後退にはA方向と、B方向の2種類があるが、バイアス電力を100Wに設定した場合には、これら双方の後退量を5nm以下に抑えることが実験により確認された。

40

【0066】

また、実験によれば、第1および第2の実施の形態において、水素ガスまたはアンモニアガス等を用いてプラズマエッチングする際に、バイアス電力を通常よりも低く設定(例えば、100Wに設定)するか、または、シリコン基板50を載置するステージの温度を低く設定(例えば、0に設定)することにより、カバレッジを向上させることができる

50

ことが分かった。

【0067】

図9は、実験によって得られた実物の半導体装置の写真であって、銅膜52およびバリア絶縁膜53の境界付近を拡大して示した図である。この図に示すように、バリア絶縁膜53をエッチングする際のプラズマのバイアス電力を100W以下に設定することにより、バリア絶縁膜53のテーパ角を85度以下にすることができ、その結果、バリアメタル膜のカバレッジを向上させることが可能になる。

【0068】

また、配線溝後退量を抑制するとともに、銅膜52の掘られを20nm以下に抑えることができる。

なお、以上に示す第1および第2の実施の形態では、層間絶縁膜54として、単一の部材から構成される場合を例に挙げて図示したが、複数の部材、例えば、シリコン酸化膜および有機絶縁膜から構成される場合においても適用可能であることはいうまでもない。

【0069】

(付記1) 半導体基板上にバリア絶縁膜および層間絶縁膜を順に形成する第1の工程と、

ビアパターン形状を有する第1の開口を前記層間絶縁膜に形成する第2の工程と、

前記第1の開口と少なくともその一部が重なるように配線パターン形状を有する第2の開口を前記層間絶縁膜に形成する第3の工程と、

前記層間絶縁膜の前記第1の開口を通して前記バリア絶縁膜をエッチングして前記ビアパターン形状を有する第3の開口を前記バリア絶縁膜に形成する第4の工程と、

前記第4の工程の直後に実施され、水素原子を含むガスによって前記バリア絶縁膜に付着したフッ素化合物を除去する第5の工程と、

を有することを特徴とする半導体装置製造方法。

【0070】

(付記2) 前記第5の工程は、前記第4の工程と同一のチャンバー内において実行されることを特徴とする付記1記載の半導体装置製造方法。

(付記3) 前記水素原子を含むガスは、水素ガス、アンモニアガス、または、これらを含む混合ガスであることを特徴とする付記1記載の半導体装置製造方法。

【0071】

(付記4) 前記バリア絶縁膜は、プラズマCVD法によって形成されていることを特徴とする付記1記載の半導体装置製造方法。

(付記5) 前記第5の工程は、水素原子を含むガスによるプラズマを用いて実施され、前記プラズマを生成する際のバイアスは、通常よりも低い電力に設定されていることを特徴とする付記1記載の半導体装置製造方法。

【0072】

(付記6) 前記第5の工程は、100W以下のバイアスによって生成されたプラズマまたはダウンフロープラズマによって実施されることを特徴とする付記5記載の半導体装置製造方法。

【0073】

(付記7) 前記第4の工程は、0以下に保たれたステージ上に前記半導体基板を載置して実行されることを特徴とする付記1記載の半導体装置製造方法。

(付記8) 前記第4の工程は、100W以下のバイアスによって生成されたプラズマによって前記バリア絶縁膜をエッチングすることを特徴とする付記7記載の半導体装置製造方法。

【0074】

(付記9) 前記層間絶縁膜は、複数の種類の絶縁膜によって形成されていることを特徴とする付記1記載の半導体装置製造方法。

(付記10) 半導体基板上にバリア絶縁膜および層間絶縁膜を順に形成する第1の工程と、

10

20

30

40

50

ビアパターン形状を有する第1の開口を前記層間絶縁膜に形成する第2の工程と、前記層間絶縁膜の前記第1の開口を通して前記バリア絶縁膜をエッチングして前記ビアパターン形状を有する第2の開口を前記バリア絶縁膜に形成する第3の工程と、前記第3の工程の直後に実施され、水素原子を含むガスによって前記バリア絶縁膜に付着したフッ素化合物を除去するとともに、前記第1の開口と少なくともその一部が重なるように配線パターン形状を有する第3の開口を前記層間絶縁膜に形成する第4の工程と、を有することを特徴とする半導体装置製造方法。

【0075】

(付記11) 前記第4の工程は、前記第3の工程と同一のチャンパー内において実施されることを特徴とする付記10記載の半導体装置製造方法。

10

(付記12) 前記水素原子を含むガスは、水素ガス、アンモニアガス、または、これらを含む混合ガスであることを特徴とする付記10記載の半導体装置製造方法。

【0076】

(付記13) 前記バリア絶縁膜は、プラズマCVD法によって形成されていることを特徴とする付記10記載の半導体装置製造方法。

(付記14) 前記第4の工程は、水素原子を含むガスによるプラズマを用いて実施され、前記プラズマを生成する際のバイアスは、通常よりも低い電力に設定されていることを特徴とする付記10記載の半導体装置製造方法。

【0077】

(付記15) 前記第4の工程は、100W以下のバイアスにより生成されたプラズマまたはダウンフロープラズマによって実施されることを特徴とする付記14記載の半導体装置製造方法。

20

【0078】

(付記16) 前記第4の工程は、0以下に保たれたステージ上に前記半導体基板を載置して実施されることを特徴とする付記10記載の半導体装置製造方法。

【0079】

(付記17) 前記第4の工程は、100W以下のバイアスによって生成されたプラズマによって前記バリア絶縁膜をエッチングすることを特徴とする付記16記載の半導体装置製造方法。

【0080】

(付記18) 前記層間絶縁膜は、複数の種類の絶縁膜によって形成されていることを特徴とする付記10記載の半導体装置製造方法。

30

【0081】

【発明の効果】

以上説明したように本発明では、半導体基板上にバリア絶縁膜および層間絶縁膜を順に形成する第1の工程と、ビアパターン形状を有する第1の開口を層間絶縁膜に形成する第2の工程と、層間絶縁膜の第1の開口を通して C_4F_8 ガスを用いてバリア絶縁膜をエッチングしてビアパターン形状を有する第2の開口をバリア絶縁膜に形成する第3の工程と、第3の工程の直後に実施され、水素ガスまたはアンモニアガスによって第3の工程のエッチングの際にその反応生成物としてバリア絶縁膜に付着したフッ素化合物を除去し、フッ素化合物の除去と並行して、第1の開口と少なくともその一部が重なるように配線パターン形状を有する第3の開口を層間絶縁膜に形成する第4の工程と、を設けるようにしたので、製造工程を増加させることなく、サイドエッチを有効に防止することが可能になる。

40

【図面の簡単な説明】

【図1】 第1の実施の形態の半導体装置製造方法を説明する図である。

【図2】 第1の実施の形態の半導体装置製造方法を説明する図である。

【図3】 第1の実施の形態の半導体装置製造方法を説明する図である。

【図4】 バリア絶縁膜を構成する各原子と、 CF_x を構成する各原子とのそれぞれの結合エネルギーを示す図である。

50

【図5】 水素ガスまたはアンモニアガスによるプラズマ処理によって発生する化合物の蒸気圧を説明する図である。

【図6】 第2の実施の形態の半導体装置製造方法を説明する図である。

【図7】 水素ガスによるプラズマ処理の際に、バイアス電力を100W以下に設定した場合に得られた実際の半導体装置を示す図である。

【図8】 配線溝後退量を説明するための図である。

【図9】 水素ガスによるプラズマ処理の前に、バリア絶縁膜エッチングのバイアス電力を100W以下に設定した場合に得られた実際の半導体装置を示す図である。

【図10】 従来における半導体装置の製造方法を示す図である。

【図11】 従来における半導体装置の製造方法を示す図である。

10

【図12】 従来における半導体装置の製造方法を示す図である。

【図13】 従来における半導体装置の製造方法を示す図である。

【図14】 従来における半導体装置の製造方法を示す図である。

【図15】 窒化シリコンに生じるポイドを説明するための図である。

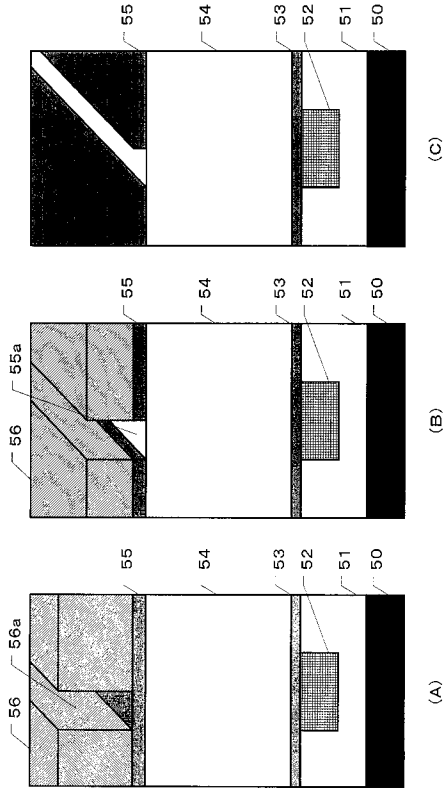
【図16】 図16(A)は、図16(B)に示すTIME#1~#3の定義を示す図であり、図16(B)は、半導体装置の製造条件を示す図である。

【図17】 図16に示す各条件で製造した半導体装置のサイドエッチ量を示す図である。

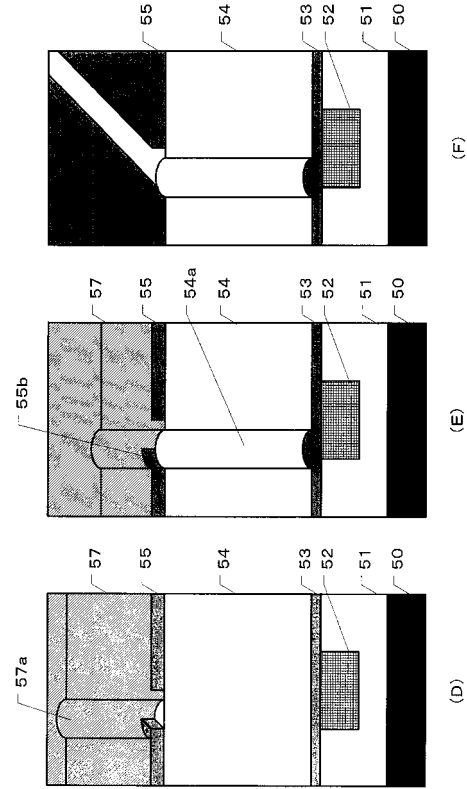
【符号の説明】

| | | |
|----|---------|----|
| 21 | シリコン基板 | 20 |
| 22 | シリコン酸化膜 | |
| 23 | 有機絶縁膜 | |
| 24 | シリコン酸化膜 | |
| 25 | バリアメタル膜 | |
| 26 | 銅膜 | |
| 30 | 窒化シリコン膜 | |
| 31 | シリコン酸化膜 | |
| 32 | 有機絶縁膜 | |
| 33 | シリコン酸化膜 | |
| 34 | 窒化シリコン膜 | 30 |
| 35 | フォトリソ膜 | |
| 36 | レジスト膜 | |
| 37 | バリアメタル膜 | |
| 38 | 銅膜 | |
| 50 | シリコン基板 | |
| 51 | 絶縁膜 | |
| 52 | 銅膜 | |
| 53 | バリア絶縁膜 | |
| 54 | 層間絶縁膜 | |
| 55 | マスク膜 | 40 |
| 56 | レジスト膜 | |
| 57 | レジスト膜 | |

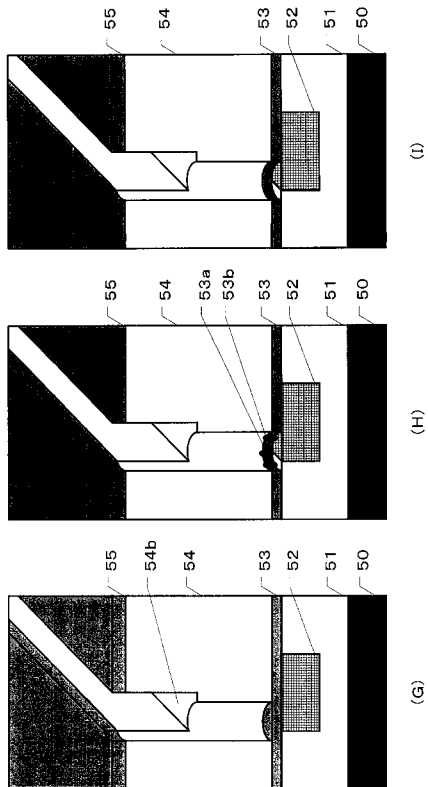
【 図 1 】



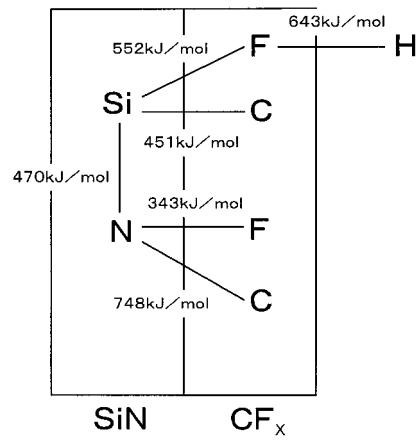
【 図 2 】



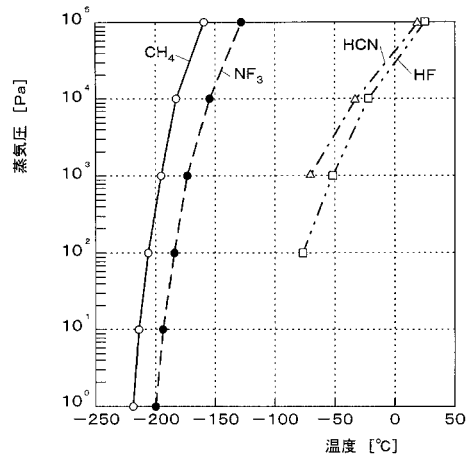
【 図 3 】



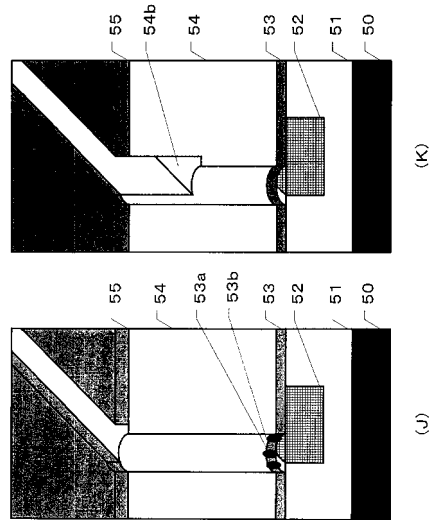
【 図 4 】



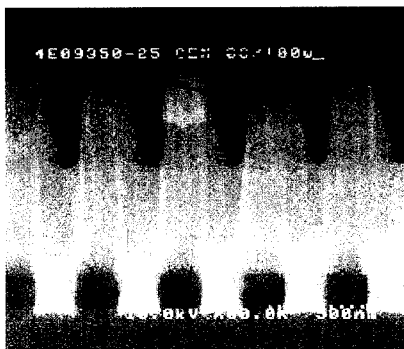
【 図 5 】



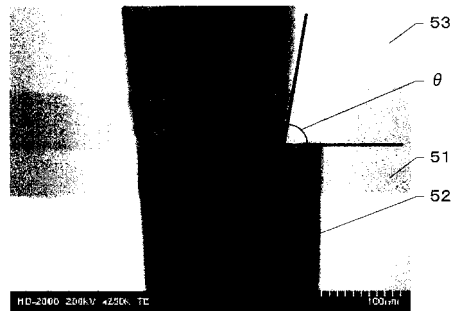
【 図 6 】



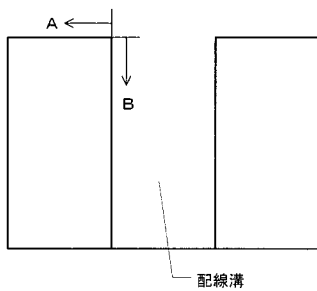
【 図 7 】



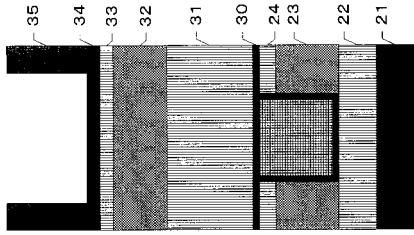
【 図 9 】



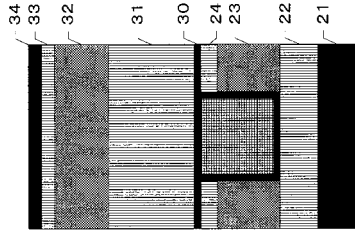
【 図 8 】



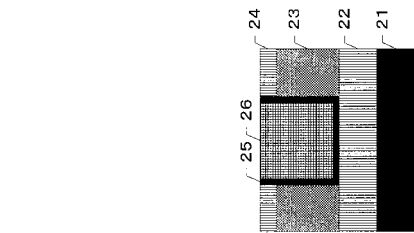
【 図 1 0 】



(A)

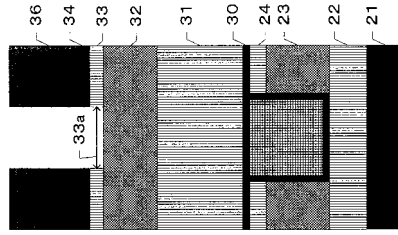


(B)

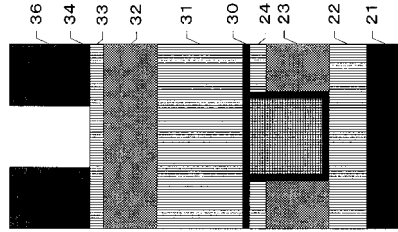


(C)

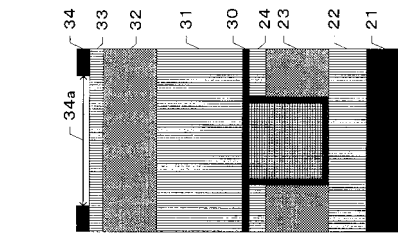
【 図 1 1 】



(D)

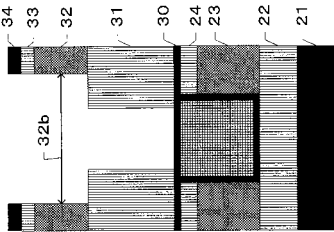


(E)

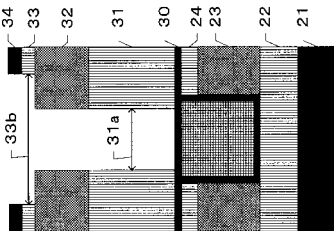


(F)

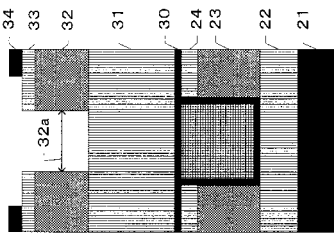
【 図 1 2 】



(G)

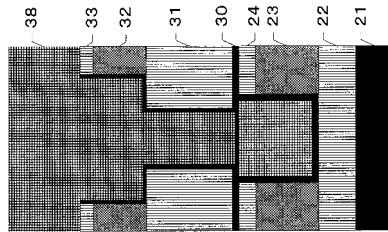


(H)

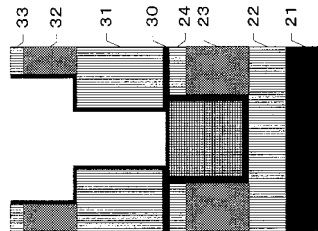


(I)

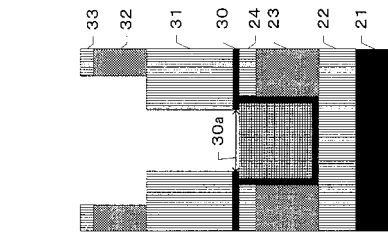
【 図 1 3 】



(J)

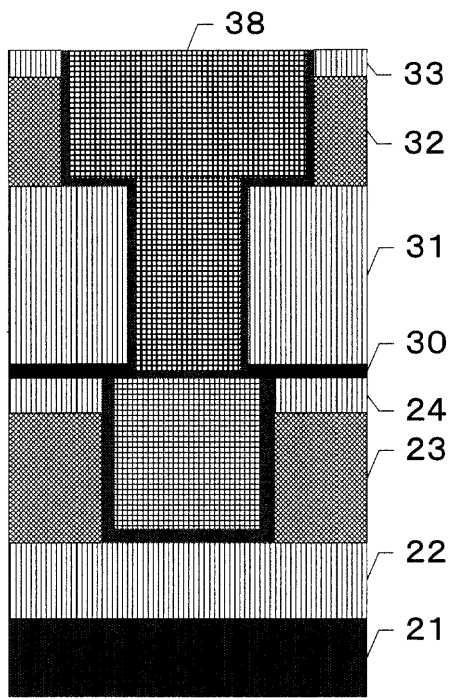


(K)



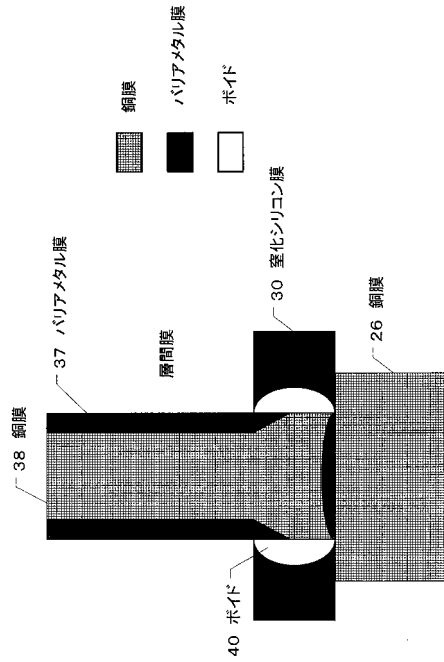
(L)

【 図 1 4 】

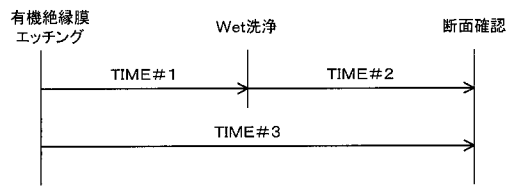


(M)

【 図 1 5 】



【 図 1 6 】

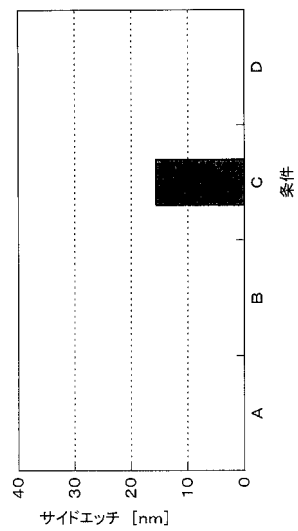


(A)

| 条件 | TIME#1 | TIME#2 | TIME#3 |
|----|--------|--------|--------|
| A | 0 hour | 0 hour | - |
| B | 0 hour | 6 hour | - |
| C | 6 hour | 0 hour | - |
| D | - | - | 9 hour |

(B)

【 図 1 7 】



フロントページの続き

- (56)参考文献 特開2001-313338(JP,A)
特開2000-223477(JP,A)
特開2000-352827(JP,A)
特開2001-144028(JP,A)
特開2001-274242(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/3065
H01L 21/768
H01L 21/3205
C23F 4/00