



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년10월15일
 (11) 등록번호 10-1451174
 (24) 등록일자 2014년10월08일

(51) 국제특허분류(Int. Cl.)
 H04L 29/06 (2006.01) H04L 12/741 (2013.01)
 H04L 12/46 (2006.01)
 (21) 출원번호 10-2008-7030694
 (22) 출원일자(국제) 2007년05월17일
 심사청구일자 2012년05월16일
 (85) 번역문제출일자 2008년12월17일
 (65) 공개번호 10-2009-0028531
 (43) 공개일자 2009년03월18일
 (86) 국제출원번호 PCT/IL2007/000601
 (87) 국제공개번호 WO 2007/135666
 국제공개일자 2007년11월29일
 (30) 우선권주장
 11/419,444 2006년05월19일 미국(US)
 (56) 선행기술조사문헌
 US06735198 B1*
 US06788681 B1*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 오르캣-코리전트 리미티드
 이스라엘 67443 텔 아비브 이갈 알론 스트리트 126
 (72) 발명자
 제리그 데이비드
 이스라엘 53482 지바테림 하자님 스트리트 1
 브리크만 레온
 이스라엘 49402 페타흐 티크바 데겔 루벤 스트리트 3
 (뒷면에 계속)
 (74) 대리인
 송봉식, 정삼영

전체 청구항 수 : 총 20 항

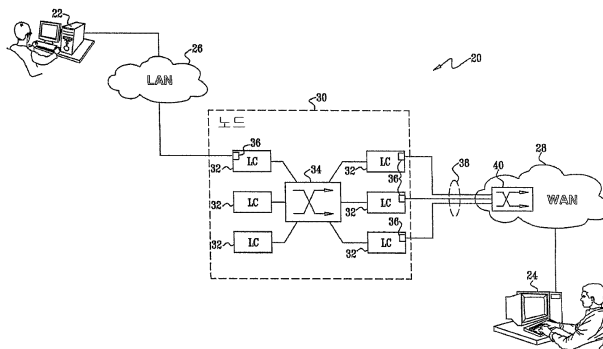
심사관 : 이철수

(54) 발명의 명칭 **분산 브릿지에서의 MAC 어드레스 학습**

(57) 요약

계층 2 네트워크 내의 분산형 매체접근제어(MAC) 브릿지로서 동작하도록, 각각 포트(36)를 가진 적어도 제1 및 제2라인 카드(32)를 갖춘 네트워크 노드(30)를 구성하는 단계를 포함하는 통신 방법이 개시된다. 각각의 라인 카드는 각각의 포워딩 데이터베이스(FDB, 58)를 포함한다. 네트워크 노드의 한 포트로 MAC 소스 어드레스로부터 데이터 패킷을 수신한 후, 그 데이터 패킷은 MAC 목적 어드레스로의 전송을 위해 적어도 제1라인 카드로 전달된다. 데이터 패킷의 MAC 소스 어드레스가 제1라인 카드의 FDB 내의 레코드에 대하여 체크된다. FDB가 MAC 소스 어드레스와 데이터 패킷이 수신된 포트의 연관 레코드를 갖고 있지 않다면, 그 레코드는 제1라인 카드의 FDB에 추가되고, 그 연관을 제2라인 카드에 알리는 메시지를 적어도 제2라인 카드로 전송한다.

대표도



(72) 발명자

솔로몬 로넨

이스라엘 53229 지바테림 블로흐 스트리트 18/2

오스터 지브

이스라엘 71700 모디인 이트작 라빈 스트리트 44/4

로젠버그 데이비드

이스라엘 76455 레호보트 네베 알론 스트리트 15

킬 유지

이스라엘 42206 네탄야 투무스 스트리트 7에이

특허청구의 범위

청구항 1

통신 방법으로서,

계층 2 데이터 네트워크에서 분산 매체접근제어(MAC) 브릿지로서 오퍼레이팅하도록, 각각의 제1 및 제2 포트를 갖춘 적어도 제1 및 제2라인 카드 및 복수의 포트를 가진 네트워크 노드를 구성하는 단계;

단일 논리 링크로 함께 결합되는, 상기 계층 2 데이터 네트워크에서 2 엔드포인트 사이의 병렬의 물리적 링크의 링크 집합(LAG) 그룹을 구성하고, 상기 LAG 그룹은 복수의 LAG 포트 및 복수의 함께 결합된 멤버 라인 카드를 가지는 단계;

상기 네트워크 노드의 복수의 포트의 포트와 MAC 어드레스를 연관시키는 레코드를 유지하기 위해, 상기 멤버 라인 카드의 각각에 대해 각각의 포워딩 데이터베이스(FDB)를 제공하는 단계;

MAC 소스 어드레스로부터 상기 네트워크 노드의 인그레스 포트, 상기 계층 2 데이터 네트워크 상의 MAC 목적 어드레스를 특정하는 데이터 패킷을 수신하는 단계;

상기 데이터 패킷을 상기 제1 포트를 통해 상기 MAC 목적 어드레스로의 전송하는 것에 의해, 상기 네트워크 노드에서 상기 수신된 데이터 패킷을 상기 MAC 목적 어드레스로의 전송을 위해 적어도 상기 제1 라인 카드로 전달하는 단계;

상기 MAC 목적 어드레스가 상기 FDB에 나타나지 않을 때, 상기 데이터 패킷을 상기 복수의 LAG 포트 중의 오직 하나의 포트를 통해 플러딩하는 단계;

상기 데이터 패킷의 상기 MAC 소스 어드레스를 상기 제1라인 카드의 상기 FDB 내의 레코드에 대하여 체크하는 단계; 및

상기 제1라인 카드의 상기 FDB가 상기 MAC 소스 어드레스와 상기 인그레스 포트의 연관된 레코드를 포함하지 않는다면, 상기 연관된 새로운 레코드를 생성하고, 상기 새로운 레코드를 상기 제1라인 카드의 상기 FDB에 추가하고 상기 복수의 멤버 라인 카드의 각각의 멤버 라인 카드에 상기 연관된 메시지를 전송하는 단계를 포함하는 것을 특징으로 하는 통신 방법.

청구항 2

제 1 항에 있어서, 상기 메시지를 전송하는 단계는 상기 MAC 어드레스와 상기 각각의 포트 사이의 새로운 연관을 적어도 상기 제2라인 카드에 알리기 위해, 소정의 시간마다 주기적으로 메시지를 전송하는 단계를 포함하는 것을 특징으로 하는 통신 방법.

청구항 3

제 1 항에 있어서, 상기 메시지를 전송하는 단계는 상기 제2라인 카드에서 상기 메시지를 수신하는 단계, 및 상기 메시지에 응답하여, 상기 레코드가 상기 제2라인 카드의 상기 FDB 내에 이미 존재하고 있지 않다면, 상기 연관된 상기 레코드를 상기 제2라인 카드의 상기 FDB에 추가하는 단계를 더 포함하는 것을 특징으로 하는 통신 방법.

청구항 4

제 3 항에 있어서, 상기 레코드를 추가하는 단계는 상기 라인 카드의 한 포트를 통해 전송된 데이터 패킷에 응답하여 추가된 제1타입의 레코드와, 상기 라인 카드의 다른 포트를 통해 수신된 메시지에 응답하여 추가된 제2타입의 레코드를 구별하기 위해, 각각의 라인 카드의 상기 각각의 FDB 내의 상기 레코드를 표시하는 단계를 더 포함하는 것을 특징으로 하는 통신 방법.

청구항 5

제 4 항에 있어서, 상기 레코드를 추가하는 단계는,

각각의 상기 레코드와 각각의 에이징 시간을 연관시키는 단계;

상기 라인 카드에 의해 전송된 추가 패킷에 응답하여 상기 FDB 내의 상기 레코드를 리프레싱하는 단계; 및

상기 레코드가 상기 각각의 에이징 시간 내에 리프레싱되지 않는다면, 상기 각각의 FDB로부터 상기 레코드를 제거하는 단계를 더 포함하는 것을 특징으로 하는 통신 방법.

청구항 6

제 1 항에 있어서, 상기 메시지를 전송하는 단계는 상기 제1라인 카드로부터 상기 네트워크 노드의 스위칭 코어를 통해 적어도 상기 제2라인 카드로 동기화 패킷을 전송하는 단계를 포함하는 것을 특징으로 하는 통신 방법.

청구항 7

제 6 항에 있어서, 상기 동기화 패킷을 전송하는 단계는 상기 FDB 내의 상기 레코드가 상기 MAC 소스 어드레스를 상기 데이터 패킷이 수신된 상기 하나의 포트와 상이한 포트와 연관시키면, 상기 제1라인 카드의 상기 FDB 내의 상기 레코드를 변경하는 단계, 및 상기 레코드가 변경되었음을 지시하기 위해 적어도 상기 제2라인 카드로 동기화 갱신 패킷을 전송하는 단계를 포함하는 것을 특징으로 하는 통신 방법.

청구항 8

삭제

청구항 9

삭제

청구항 10

제 1 항 내지 제 7 항 중 어느 한 항에 있어서, 상기 네트워크 노드는 계층2 가상사설 네트워크(VPN) 내의 복수의 가상 MAC 브릿지로서 오퍼레이팅하도록 구성되어 있고, 각각의 가상 MAC 브릿지는 각각의 VPN 인스턴스를 서브하도록 구성되어 있고, 상기 각각의 포트와 상기 MAC 어드레스를 연관시키는 상기 레코드는 상기 VPN 인스턴스 각각에 대하여 독립적으로 유지되는 것을 특징으로 하는 통신 방법.

청구항 11

제 10 항에 있어서, 상기 VPN 인스턴스는 상기 네트워크 노드에 의해 서브되는 복수의 VPLS 중 하나의 VPLS 인스턴스이고, 상기 메시지를 전송하는 단계는 상기 VPLS 인스턴스를 서브하는 모든 상기 라인 카드에게 알리기 위해 상기 메시지 내의 상기 VPLS 인스턴스를 식별하는 단계를 포함하는 것을 특징으로 하는 통신 방법.

청구항 12

제 1 항 내지 제 7 항 중 어느 한 항에 있어서, 상기 메시지를 전송하는 단계에 이어서,

상기 네트워크 상으로 전송하기 위해, 추가 MAC 소스 어드레스로부터 수신된 추가 데이터 패킷을 상기 제2라인 카드로 전달하는 단계;

상기 추가 MAC 소스 어드레스를 상기 제2라인 카드의 상기 FDB 내의 상기 레코드에 대하여 체크하는 단계; 및

상기 추가 데이터 패킷에 응답하여, 상기 제2라인 카드의 상기 FDB에 상기 MAC 소스 어드레스에 관한 추가 레코드를 추가하는 단계 및 상기 추가 레코드를 적어도 상기 제1라인 카드에 알리기 위한 추가 메시지를 전송하는 단계를 더 포함하는 것을 특징으로 하는 통신 방법.

청구항 13

네트워크 통신용 노드로서,

스위칭 코어;

복수의 포트; 및

상기 노드가 계층 2 데이터 네트워크에서 가상 매체접근제어(MAC) 브릿지로서 오퍼레이팅하기 위해, 단일 논리 링크로 함께 결합되는, 상기 계층 2 데이터 네트워크에서 2 엔드포인트 사이의 병렬의 물리적 링크의 링크 집합(LAG) 그룹을 구성하고, 복수의 LAG 포트를 가지고 상기 스위칭 노드를 통해 패킷을 포워딩하는 복수의 멤버 라인 카드를 포함하고,

상기 복수의 멤버 라인 카드는 적어도 제1 및 제2라인 카드를 포함하고, 각각의 라인 카드는 각각의 포트를 포함하고, MAC 어드레스를 상기 라인 카드의 상기 각각의 포트와 연관시키는 레코드를 유지하기 위한 각각의 포워딩 데이터베이스(FDB)를 갖추고 있고,

상기 라인 카드는 MAC 소스 어드레스로부터 인그레스 라인 카드로 MAC 목적 어드레스를 특정하는 데이터 패킷을 수신한 후, 상기 인그레스 라인 카드는 상기 스위칭 코어를 통해 상기 MAC 목적 어드레스로 전송하기 위해 적어도 상기 제1라인 카드로 상기 데이터 패킷을 전달하고, 상기 제1라인 카드가 상기 데이터 패킷의 상기 MAC 소스 어드레스를 상기 제1라인 카드의 상기 FDB 내의 레코드에 대하여 체크하고, 상기 제1라인 카드의 상기 FDB가 상기 인그레스 포트와 상기 MAC 소스 어드레스의 연관 레코드를 포함하지 않는다면, 상기 레코드를 상기 제1라인 카드의 상기 FDB에 추가하고, 상기 연관을 적어도 상기 제2라인 카드에 알리는 메시지를 적어도 상기 제2라인 카드로 전송하고, MAC 목적 어드레스가 상기 FDB에 나타나지 않는다면, 상기 LAG 포트의 오직 하나의 포트를 통해 상기 데이터 패킷을 플러딩하도록 배열되어 있는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 14

제 13 항에 있어서, 적어도 상기 제1라인 카드는 상기 MAC 어드레스와 상기 각각의 포트 사이의 새로운 연관을 적어도 상기 제2라인 카드에 알리기 위해 소정의 시간마다 주기적으로 메시지를 전송하도록 조절되어 있는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 15

제 13 항에 있어서, 상기 메시지에 응답하여, 상기 레코드가 상기 제2라인 카드의 상기 FDB 내에 이미 존재하지 않는다면, 상기 제2라인 카드가 상기 제2라인 카드의 상기 MAC 데이터베이스에 상기 연관의 상기 레코드를 추가하는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 16

제 15 항에 있어서, 각각의 라인 카드의 상기 각각의 FDB 내의 상기 레코드는 상기 라인 카드의 한 포트를 통해 전송된 데이터 패킷에 응답하여 추가된 제1타입의 레코드와, 상기 라인 카드의 다른 포트를 통해 수신된 메시지에 응답하여 추가된 제2타입의 레코드를 구별하도록 표시된 것을 특징으로 하는 네트워크 통신용 노드.

청구항 17

제 16 항에 있어서, 각각의 에이징 시간이 각각의 상기 레코드와 연관되고, 상기 라인 카드는 상기 라인 카드에 의해 전송된 추가 패킷에 응답하여 상기 FDB 내의 상기 레코드를 리프레싱하고, 상기 레코드가 상기 각각의 에이징 시간 내에 리프레싱되지 않는다면 상기 각각의 FDB에서 상기 레코드를 삭제하도록 동작하는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 18

제 13 항에 있어서, 상기 메시지는 상기 제1라인 카드로부터 상기 스위칭 코어를 통해 적어도 상기 제2라인 카드로 전송되는 동기화 패킷을 포함하는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 19

제 18 항에 있어서, 상기 라인 카드는 상기 FDB 내의 레코드가 상기 MAC 소스를 상기 데이터 패킷이 수신되었던 상기 하나의 포트와 상이한 포트와 연관시킨다면, 상기 제1라인 카드의 상기 FDB 내의 상기 레코드가 변경되도록 동작하고, 상기 동기화 패킷은 상기 레코드가 변경되었음을 지시하기 위해 적어도 상기 제2라인 카드에 지시하는 동기화 갱신 패킷을 포함하는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 20

삭제

청구항 21

삭제

청구항 22

제 13 항 내지 제 19 항 중 어느 한 항에 있어서, 상기 라인 카드 중 적어도 일부는 상기 노드가 계층 2 가상 사설 네트워크(VPN) 내의 복수의 가상 MAC 브릿지로서 오퍼레이팅하도록 구성되어 있고, 각각의 가상 MAC 브릿지는 각각의 VPN 인스턴스를 서브하도록 구성되어 있고, 상기 MAC 어드레스를 상기 각각의 포트와 연관시키는 상기 레코드는 상기 VPN 인스턴스 각각에 대하여 독립적으로 유지되는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 23

제 22 항에 있어서, 상기 VPN 인스턴스는 상기 네트워크 노드에 의해 서브되는 복수의 VPLS 중 하나의 VPLS 인스턴스이고, 상기 VPLS 인스턴스는 상기 연관을 상기 VPLS 인스턴스를 서브하는 모든 상기 라인 카드에 알리기 위해 상기 메세지 내에서 식별되는 것을 특징으로 하는 네트워크 통신용 노드.

청구항 24

제 13 항 내지 제 19 항 중 어느 한 항에 있어서, 상기 네트워크 상으로 전송하기 위해, 추가 MAC 소스 어드레스로부터 수신된 추가 데이터 패킷을 상기 제1라인 카드로 포워딩하도록 조절되어 있고, 상기 제2라인 카드는 상기 추가 MAC 소스 어플리케이션을 상기 제2라인 카드의 상기 FDB 내의 상기 레코드에 대하여 체크하고, 상기 추가 데이터 패킷에 응답하여, 상기 제2라인 카드의 상기 FDB에 상기 MAC 소스 어드레스에 관한 추가 레코드를 추가하고, 추가 레코드를 적어도 상기 제1라인 카드에 알리기 위한 추가 메세지를 전송하는 것을 특징으로 하는 네트워크 통신용 노드.

명세서

기술분야

[0001] 본 발명은 일반적으로 통신 네트워크에 관한 것이고, 더욱 상세하게는 가상사설 LAN 서비스(VPLS), 및 다른 분산 브릿지 시스템 내에서의 브릿징 방법 및 시스템에 관한 것이다.

배경기술

[0002] 근거리 통신망(LAN)은 컴퓨팅 시스템을 모두 계층 2 레벨로 연결한다. 용어 "계층 2"는 논리 링크, 데이터 링크, 또는 매체접근제어(MAC) 계층이라고도 알려진, 주지된 개방형 시스템 인터페이스(OSI)에 의해 형성된 프로토콜 스택 중 제2계층을 의미한다. 각각의 컴퓨팅 시스템은 MAC 디바이스를 통해 LAN에 연결한다. 복수의 LAN은 MAC 브릿지를 사용하여 서로 연결될 수 있고, 이는 "ANSI/IEEE Standard 802. ID (2004)"로 발행된, "the IEEE Standard for Information Technology, Telecommunications and Information Exchange between Systems, Local and Metropolitan Area Networks, Common Specifications, Part 3: Media Access Control (MAC) Bridges"에 설명되어 있다(802.1D 표준은 물론, 본 명세서에서 언급된 다른 IEEE 표준들은 'standards.ieee.org/catalog/'에서 사용가능하다). 802.1D 표준에 따른 MAC 브릿지는 물리적으로 분리된 LAN에 연결된 MAC 디바이스가 그들이 마치 하나의 LAN에 연결된 것처럼 서로에게 보이도록 한다. 이러한 브릿지는 개별 LAN에 브릿지 포트를 상호연결하는 둘 이상의 MAC 디바이스를 포함한다.

[0003] MAC 브릿지는 그들이 수신하는 패킷의 목적 MAC 어드레스를 브릿지 포트에 매핑하기 위해 포워딩 데이터베이스(FDB)를 보유한다. 이 브릿지는 들어오는 패킷 각각의 소스 MAC 어드레스를 패킷이 수신되었던 포트와 연관시키는 학습 프로세스를 수단으로 하여, 포워딩 데이터베이스를 구축한다. 브릿지가 패킷의 목적 어드레스가 데이터베이스 내에 존재하지 않는 인커밍 패킷을 수신한 때, 브릿지는 그 패킷이 도착한 포트를 제외한 모든 사용 가능한 포트를 통해 그 패킷을 플러딩(즉, 방송)한다. 목적 어드레스를 인식하지 않는 다른 MAC 브릿지는 또한 그 패킷을 모든 관련 포트에 플러딩할 것이다. 플러딩 메카니즘을 통해, 패킷은 결국 적어도 한번 모든 상호연결된 브릿지를 이동할 것이고, 궁극적으로 그 목적지에 도달할 것이다.

[0004] 최근에, 고속 고성능의 계층 3 패킷 네트워크를 통해, 이더넷 프레임과 같은 계층 2 패킷을 전송하기 위한 다양한 수단이 제안되고 개발되었다. 이러한 목적의 방법들은, 예컨대, 'Martini et al.'의 "Encapsulation

Methods for Transport of Ethernet Frames Over IP/MPLS Networks(IETF draft-ietf-pwe3-ethernet-encap-11.txt, November, 2005)"에 서술되어 있다. 이러한 설계는 물론, 본 명세서에 언급된 다른 인터넷 설계는 인터넷 엔지니어링 태스크 포스(IETF), 'www.ietf.org/internet-drafts'에서 사용가능하다. 이러한 설계는 주지된 바와 같이, 멀티-프로토콜 라벨 스위칭(MPLS), 또는 일반 라우팅 캡슐화(GRE)과 같은 다른 터널링 방법을 사용하여 인터넷 프로토콜(IP) 네트워크 상의 통신을 위한 이더넷 트래픽을 캡슐화하는 메카니즘을 정의한다.

[0005] 'Martini et al.'에 의해 제안된 모델에 따라, 본래의 이더넷 LAN은 IP 네트워크를 통한 터널에 의해 서로 연결된, 공급자 에지(PE, provider edge) 디바이스에 의해 IP 네트워크에 연결된다. 이더넷 프레임과 관련 프로세싱 기능의 캡슐화의 결과로, IP 네트워크는 이더넷 트렁킹(trunking), 및 스위칭 동작을 에뮬레이션하고, 그러므로 이더넷 "가상-와이어"(PW, Pseudo-Wire)로 다루어질 수 있다. 즉, IP 네트워크를 통한 터널에 연결된 네이티브 이더넷 LAN의 관점에서 볼 때, 각각의 PW는 가상 이더넷 포인트-투-포인트 연결이고, 두 이더넷 포트 사이의 물리적 연결을 에뮬레이션한다. 'Martini'의 캡슐화 방법은 또한 IEEE 표준 802.1Q에 정의된 바와 같은, 가상 LAN(VLAN)과 결합하여 사용될 수 있다.

[0006] 이러한 기능에서 더 나아가, 다수의 사람들이 IP 네트워크를 통해 상이한 LAN을 함께 연결하는 가상사설 LAN 서비스(VPLS)를 생성하는 방법을 설명하였다. 이러한 방법은, 예컨대, 'Kompella et al.'의 "Virtual Private LAN Service(IETF draft-ietf-12vpn-vpls-bgp-06.txt, December, 2005)", 및 'Lasserre et al.'의 "Virtual Private LAN Services over MPLS(IETF draft-ietf-12vpn-vpls-ldp-08.txt, November, 2005)"에 서술되어 있다.

[0007] (트랜스패어런트 LAN 서비스- TLS라고도 알려진) VPLS는 큰 네트워크 상의 복수의 사이트 사이에 브릿지형 기능부를 제공한다. 사용자는 일반적인 이더넷 인터페이스를 통해 VPLS에 연결된다. 사용자가 연결된 노드간의 PW는 그 자체로 VPLS 엔티티를 형성한다. VPLS 내의 모든 노드는 가상 브릿지로서 동작한다. 가상 브릿지 노드는 "가상 포트"를 가지고, 이 가상 포트는 VPLS의 일부인 PW의 엔드포인트이다. 사용자가 실제로 연결된 인터페이스는 네트워크 에지에서 물리적 포트이다. 가상 및 물리적 인터페이스는 프레임 포워딩과 어드레스 학습의 관점에서 동일하게 취급된다. 단일 공급자 노드는 각각이 상이한 사용자에게 속한 복수의 VPLS 인스턴스에 참가할 수 있다. 엔드-유저의 관점에서 볼 때, VPLS 네트워크는 트랜스패어런트하다. 사용자는 공급자 네트워크가 단일 LAN 도메인인 것처럼 착각하게 된다. 그러므로, 상이한 물리적 LAN 상의 사용자 노드는 사용자에게 동일한 이더넷 LAN인 것으로 나타나는, 계층 2 가상사설 네트워크(VPN)를 형성하기 위해 VPLS 연결을 통해 함께 연결될 수 있다.

[0008] 링크 집합(LAG)은 데이터 네트워크 내의 두 엔드포인트 간의 한 그룹의 병렬의 물리적 링크가 하나의 논리 링크(이하, "LAG 그룹"이라 함)로 함께 결합될 수 있는 기술이다. 엔드포인트 사이에 전송된 트래픽은 그 트래픽을 수신하고 전송하는 클라이언트에게 트랜스패어런트 방식으로 물리적 링크 사이에 분산된다. 이더넷 네트워크에 대하여, 링크 집합은 "Carrier Sense Multiple Access with Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications (2002 Edition)", IEEE 표준 802.3의 43절에 정의되어 있다. 43절은 집합된 링크를 통해 트래픽을 전송하고 수신하는 MAC 클라이언트와, 집합 그룹 내의 물리적 링크의 표준 매체접근 제어(MAC) 계층 사이를 인터페이스하는 링크 집합 프로토콜 서브-계층을 정의한다. 링크 집합 서브-계층은 그룹 내의 물리적 링크 사이에 MAC 클라이언트에 의해 제출된 데이터 프레임을 분산하는 분산자 기능, 및 집합된 링크를 통해 프레임을 수신하고, 그것을 적합한 MAC 클라이언트로 전달하는 선택자 기능을 포함한다.

발명의 상세한 설명

[0009] 본 발명의 실시예는 개시된 MAC 학습 방법 및 이러한 방법을 구현하는 네트워크 노드를 제공한다. 이러한 방법은 계층 2 가상사설 네트워크 내에서는 물론, 다른 타입의 분산 브릿지 노드에서, 특히 노드의 복수의 포트가 LAG 그룹으로 결합된 때, 가상 브릿지로서 서브하도록 구성된 노드 환경에서 특히 유용하다. 그러나, 본 발명의 원리는 임의의 분산 MAC 학습 환경에서 MAC 학습을 용이하게 하기 위해, 필요하다면 수정을 가하여, 적용될 수 있다.

[0010] 본 발명의 몇몇 실시예에서, 네트워크 노드는 각각의 포트를 갖춘 복수의 라인 카드를 포함하고, 계층 2 가상사설 네트워크(VPN)에서 가상 MAC 브릿지로서 오퍼레이팅하도록 구성된다. (이러한 VPN의 한 예는, 상술한 바와 같은, VPLS이다.) 각각의 라인 카드는 전형적으로 데이터 패킷에 대한 인그레스 및 이그레스로 서브할 수 있고, 이러한 인그레스 및 이그레스 기능부에 의해 공유되는 각각의 MAC 포워딩 데이터베이스(FDB)를 가진다. 인그레스 라인 카드가 VPN를 통해 인커밍 데이터 패킷을 하나의 포트에 수신한 때, 그 패킷이 MAC 목적 어드레스를 기초로 포워딩되어야 할 포트 및 라인 카드를 선택하도록 FDB를 컨설팅한다(또는 MAC 목적 어드레스가 FDB

내에 없을 때, VPN 내의 포트를 통해 그 패킷을 플러딩한다).

- [0011] 그 패킷을 전송해야할 이그레스 라인 카드는(또는 라인 카드들은) 그 데이터 패킷의 MAC 소스 어드레스를 자신이 보유한 FDB 내의 레코드에 대하여 체크한다. 전송하는 라인 카드의 FDB가 데이터 패킷이 수신된 인그레스 라인 카드의 포트와 MAC 소스 어드레스를 연관짓는 레코드를 포함하지 않는다면, 전송하는 라인 카드는 그 레코드를 자신의 FDB에 추가한다. 적절한 시간에, 라인 카드는 MAC 소스 어드레스와 인그레스 포트의 연관을 알리는 동기화 메시지를 나머지 라인 카드로 전송한다. 전형적으로, 모든 라인 카드는 임의의 소정의 시간에 동기화 메시지를 전송하지만, 몇몇 환경에서는, 동기화 메시지는 FDB 내에 새로운 연관의 입력시 즉시 전송될 수 있다. 동기화 메시지를 수신한 후, 다른 라인 카드들은, 적합하다면, 자신의 MAC FDB를 갱신한다.
- [0012] 패킷의 포워딩 목적이 링크 집합 그룹(LAG)일 때, MAC 멤버 선택(즉, 그 패킷이 포워딩되어야할 링크의 선택)은 전형적으로 인그레스 라인 카드 상에서 수행된다. 상술된 동기화 방법없이, LAG 내의 다른 멤버들은 전송을 위해 이러한 패킷을 수신하지 않을 것이고, 대응하는 라인 카드의 FDB는 갱신되지 않을 것이다. 이러한 라인 카드가 인커밍 패킷을 수신한 때, FDB가 불완전하므로, 그 결과는 항상 플러딩될 수 있다. 본 명세서에 서술된 동기화 방법은 그 노드 내의 LAG 그룹 내의(또는 전체 VPN 인스턴스에 대한) 모든 라인 카드 내의 FDB를 갱신함으로써 이러한 문제점을 극복한다. 전형적으로, 전송하는 라인 카드가 데이터 패킷을 LAG 그룹에 속하는 포트를 통해 전송할 때, 그 라인 카드에 의해 전송된 동기화 메시지는 VPN 인스턴스 및 인커밍 포트를 식별한다. 동일한 LAG 그룹 내의 다른 라인 카드(또한, 이러한 VPN 인스턴스 역할을 하는 다른 모든 라인 카드)는, 이러한 다른 라인 카드가 MAC 어드레스로부터 문제의 패킷을 아직 수신하지 못했다면, MAC 어드레스 연관을 학습하기 위해 이 정보를 사용할 수 있다.
- [0013] 그러므로, 본 발명의 한 실시예에 따라, 통신 방법으로서,
- [0014] 계층 2 네트워크에서 분산 매체접근제어(MAC) 브릿지로서 오퍼레이팅하도록, 각각의 포트를 갖춘 적어도 제1 및 제2라인 카드를 가진 네트워크 노드를 구성하는 단계;
- [0015] 네트워크 노드의 각각의 포트와 MAC 어드레스를 연관시키는 레코드를 보유하기 위한 각각의 포워딩 데이터베이스(FDB)를 라인 카드 각각에 제공하는 단계;
- [0016] MAC 소스 어드레스로부터 네트워크 노드의 포트 중 하나의 포트를 통해, 네트워크 상의 MAC 목적 어드레스를 특정하는 데이터 패킷을 수신하는 단계;
- [0017] MAC 목적 어드레스로의 전송을 위해, 네트워크 노드에서 수신된 데이터 패킷을 적어도 제1라인 카드로 전달하는 단계;
- [0018] 데이터 패킷의 MAC 소스 어드레스를 제1라인 카드의 FDB 내의 레코드에 대하여 체크하는 단계; 및
- [0019] 제1라인 카드의 FDB가 MAC 소스 어드레스와 데이터 패킷이 수신된 하나의 포트의 연관의 레코드를 포함하지 않는다면, 상기 레코드를 제1라인 카드의 FDB에 추가하는 단계, 및 적어도 2라인 카드에 상기 연관을 알려주는 메시지를 적어도 제2라인 카드로 전송하는 단계를 포함하는 통신 방법이 제공된다.
- [0020] 한 실시예에서, 상기 메시지를 전송하는 단계는 MAC 어드레스와 각각의 포트 사이의 새로운 연관을 적어도 제2라인 카드에 알리기 위해, 소정의 시간마다 주기적으로 메시지를 전송하는 단계를 포함한다.
- [0021] 전형적으로, 본 방법은 제2라인 카드에서 메시지를 수신하는 단계, 및 상기 메시지에 응답하여, 상기 레코드가 제2라인 카드의 FDB 내에 이미 존재하고 있지 않다면, 상기 연관의 레코드를 제2라인 카드의 FDB에 추가하는 단계를 포함한다. 개시된 실시예에서, 본 방법은 라인 카드의 한 포트를 통해 전송된 데이터 패킷에 응답하여 추가된 제1타입의 레코드와, 라인 카드의 다른 포트를 통해 수신된 메시지에 응답하여 추가된 제2타입의 레코드를 구별하기 위해, 각각의 라인 카드의 각각의 FDB 내의 레코드를 표시하는 단계를 포함한다. 본 방법은 또한 각각의 레코드와 각각의 에이징 시간을 연관시키는 단계, 라인 카드에 의해 전송된 추가 패킷에 응답하여 FDB 내의 레코드를 리프레싱하는 단계; 및 레코드가 각각의 에이징 시간 내에 리프레싱되지 않는다면, 각각의 FDB로부터 상기 레코드를 제거하는 단계를 더 포함한다.
- [0022] 몇몇 실시예에서, 상기 메시지를 전송하는 단계는 제1라인 카드로부터 네트워크 노드의 스위칭 코어를 통해 적어도 제2라인 카드로 동기화 패킷을 전송하는 단계를 포함한다. 한 실시예에서, 상기 동기화 패킷을 전송하는 단계는 FDB 내의 레코드가 MAC 소스 어드레스를 데이터 패킷이 수신된 상기 하나의 포트와 상이한 포트와 연관시키면, 제1라인 카드의 FDB 내의 상기 레코드를 변경하는 단계, 및 상기 레코드가 변경되었음을 지시하기 위해

적어도 제2라인 카드에 동기화 갱신 패킷을 전송하는 단계를 포함한다.

- [0023] 개시된 실시예에서, 제1 및 제2라인 카드는 링크 집합(LAG)으로 결합되어 있는 각각의 제1 및 제2포트를 가지고, 상기 수신된 데이터 패킷을 전달하는 단계는 상기 데이터 패킷을 제1포트를 통해 MAC 목적 어드레스로 전송하는 단계를 포함하고, 상기 메시지를 전송하는 단계는 상기 연관의 LAG 그룹의 맴버인 모든 라인 카드에게 알리기 위해 상기 메시지 내의 상기 LAG 그룹을 식별하는 단계를 포함한다. 전형적으로, 상기 데이터 패킷을 전송하는 단계는 MAC 목적 어드레스가 FDB 내에 나타나지 않을 때, 데이터 패킷을 라인 카드의 포트를 통해 플러딩하는 단계를 포함하고, 상기 데이터 패킷은 상기 LAG 그룹 내의 상기 포트 중 오직 단일 포트를 통해서만 플러딩된다.
- [0024] 몇몇 실시예에서, 상기 네트워크 노드는 계층 2 가상사설 네트워크(VPN) 내의 복수의 가상 MAC 브릿지로서 오퍼레이팅하도록 구성되어 있고, 각각의 가상 MAC 브릿지는 각각의 VPN 인스턴스를 서브하도록 구성되어 있고, 각각의 포트와 MAC 어드레스를 연관시키는 레코드는 VPN 인스턴스 각각에 대하여 독립적으로 유지된다. 개시된 실시예에서, VPN 인스턴스는 네트워크 노드에 의해 서브되는 복수의 VPLS 중 하나의 VPLS 인스턴스이고, 상기 메시지를 전송하는 단계는 VPLS 인스턴스를 서브하는 모든 라인 카드에게 알리기 위해 메시지 내의 VPLS 인스턴스를 식별하는 단계를 포함한다.
- [0025] 전형적으로, 본 방법은 네트워크 상으로 전송하기 위해, 추가 MAC 소스 어드레스로부터 수신된 추가 데이터 패킷을 제2라인 카드로 전달하는 단계, 추가 MAC 소스 어드레스를 제2라인 카드의 FDB 내의 상기 레코드에 대하여 체크하는 단계, 및 추가 데이터 패킷에 응답하여, 제2라인 카드의 FDB에 MAC 소스 어드레스에 관한 추가 레코드를 추가하는 단계, 및 추가 레코드를 적어도 제1라인 카드에 알리기 위한 추가 메시지를 전송하는 단계를 더 포함한다.
- [0026] 또한, 본 발명의 한 실시예에 따라, 네트워크 통신용 노드로서,
- [0027] 스위칭 코어; 및
- [0028] 상기 노드가 계층 2 네트워크에서 가상 매체접근제어(MAC) 브릿지로서 오퍼레이팅하기 위해, 스위칭 노드를 통해 패킷을 포워딩하도록 구성된 복수의 라인 카드를 포함하고,
- [0029] 복수의 라인 카드는 적어도 제1 및 제2라인 카드를 포함하고, 각각의 라인 카드는 각각의 포트를 포함하고, MAC 어드레스를 라인 카드의 각각의 포트와 연관시키는 레코드를 보유하기 위한 각각의 포워딩 데이터베이스(FDB)를 가지고,
- [0030] 라인 카드는 MAC 소스 어드레스로부터 하나의 라인 카드의 하나의 포트로 MAC 목적 어드레스를 특정하는 데이터 패킷을 수신한 후, 하나의 라인 카드가 스위칭 코어를 통해 MAC 목적 어드레스로 전송하기 위해 적어도 제1라인 카드로 데이터 패킷을 전달하고, 제1라인 카드는 데이터 패킷의 MAC 소스 어드레스를 제1라인 카드의 FDB 내의 레코드에 대하여 체크하고, 제1라인 카드의 MAC 데이터베이스가 상기 데이터 패킷이 수신되었던 하나의 포트와 MAC 소스 어드레스의 연관 레코드를 포함하지 않는다면, 상기 레코드를 제1라인 카드의 FDB에 추가하고, 상기 연관을 적어도 제2라인 카드에 알리는 메시지를 적어도 제2라인 카드로 전송하도록 배열되어 있는 네트워크 통신용 노드가 제공된다.

실시예

- [0035] 도 1은 본 발명의 한 실시예에 따른, 통신 시스템(20)을 개략적으로 도시하는 블록 다이어그램이다. VPLS의 형태인, 계층 2 VPN은 예시적인 터미널(22, 및 24)을 포함하여, 네트워크의 상이한 부분의 MAC 사용자 터미널을 연결하기 위해 시스템(20)에 제공된다. 도시된 시나리오에서, 터미널(22)은 이더넷 LAN과 같은 LAN에 연결되어 있고, 터미널(24)은 인터넷 또는 다른 계층 3 네트워크와 같은, WAN(28)에 연결되어 있다. 그러나, VPLS는 터미널(22 및 24)의 사용자들이 그들이 마치 동일한 LAN 도메인에 연결된 것처럼 서로 통신하는 것을 허용한다.
- [0036] 도 1에 간략함을 위해 두 개의 사용자 터미널만이 도시되었으나, 주어진 VPLS는 전형적으로 매우 다양한 위치에 있는 매우 많은 사용자를 연결할 수 있다. 또한, 실시예는 단일 VPLS 인스턴스에 관하여만 아래에 서술되지만, 복수의, 다양한 VPLS 인스턴스가 다양한 그룹의 사용자 및 기관을 서브하기 위해 시스템(20)에 제공될 수 있다. LAN(26) 및 WAN(28)의 특정 구성이 설명을 위해 도 1에 도시되어 있고, 본 발명의 원리는 계층 2 가상사설 네트워크의 규정을 지원하는 임의의 네트워크 구성에 적용될 수 있다.
- [0037] 도 1에 도시된 예시적인 구성에서, 네트워크 노드(30)는 LAN(26)과 WAN(28)을 연결한다. 노드(30)는 스위칭 코

어(34)에 의해 연결된, 복수의 라인 카드(32)를 포함한다. 라인 카드(32)는 LAN(26) 및 WAN(28)(및 물론 가능하다면 다른 네트워크) 내의 다른 노드와 연결되는 포트(36)를 가진다. 도 1에는 소수의 포트만이 도시되어 있지만, 각각의 라인 카드는 전형적으로 복수의 포트를 가진다. 아래의 설명에서, 포트(36)는 설명의 간략함을 위해, 이더넷 포트인 것으로 가정된다. 대안으로써, 일부 또는 모든 라인 카드는 다른 타입의 포트를 포함할 수 있고, 인터넷 프로토콜(IP) 네트워크와 같은 다른 타입의 네트워크에 연결될 수도 있다. 예를 들어, (도면에 도시되지 않은) 대안의 실시예에서, WAN(28)은 회복형 패킷 링(RPR, Resilient Packet Ring) 네트워크를 포함할 수 있고, 그러므로 라인 카드(32)의 일부는 RPR 인터페이스를 포함한다. 이더넷 네트워크를 RPR 네트워크에 연결하기 위해 사용될 수 있는 네트워크 노드의 피처는, 예컨대, 2004년 11월 19일 출원된, 미국특허출원 제 10/993,882호에 서술되어 있다. 부가적으로 또는 대안으로써, 라인 카드(32)는 WAN 내의 적합한 라벨 스위칭 라우터를 경유하여 WAN(28)을 통해, 멀티-프로토콜 라벨-스위칭(MPLS) 터널과 같은 터널을 연결할 수 있다.

[0038] 도 1에 도시된 실시예에서, 라인 카드(32)의 특정 포트(36)는 WAN(28) 내의 스위치(40)로의 각각의 물리적 링크에 의해 연결되고, 이들 포트는 LAG 그룹(38)으로 결합된다. 이러한 LAG 그룹은 하나 이상의 VPLS 인스턴스를 서비스할 수 있다. VPLS의 관점에서, LAG 그룹은 각각의 물리적 링크의 대역폭의 합과 동일한 전체 대역폭(즉, 용량)을 가진 하나의 논리 링크이다. 물리 레벨에서, 예컨대, 라인 카드가 WAN(28)으로 전송되어야 할 인커밍 패킷을 LAN(26)으로부터 수신한 때, 라인 카드는 그 패킷의 아웃고잉 전송을 위해 LAG 그룹 내의 포트 중 하나를 선택한다. 이 포트는 전형적으로 로드 밸런싱을 고려하여 선택된다. 예를 들어, 라인 카드는 그 패킷을 전송할 포트를 선택하기 위해 각각의 인커밍 패킷의 헤더 내의 특정 필드에 해시 함수를 적용할 수 있다. LAG 그룹은 또한 그 그룹 내의 물리적 링크 중 하나가 실패한 경우 또는 사용불가능하게된 경우에, 빌트인 보호를 제공한다.

[0039] 도 2는 본 발명의 한 실시예에 따라, 노드(30) 내의 한 라인 카드(32)의 상세를 개략적으로 도시하는 블록 다이어그램이다. 라인 카드는 복수의 포트(36)를 포함하고, 각각의 포트는 대응 프로세싱 채널(50)과 연관되어 있다. (각각의 채널(50)이 간략함을 위해 구별된 기능 블록으로 도시되어 있으나, 실제로 채널은 구별된 물리적 디바이스가 아닐 수도 있고, 그 보다는 복수의 포트를 서비스하는 프로세싱 디바이스에 의해 수행되는 쓰레드 또는 프로세스로 구현될 수 있다.) 도 2에 도시된 예에서, 제1채널(채널 1)의 포트(36)는 (도면에 도시되지 않은) 다른 라인 카드 상의 하나 이상의 포트와 함께, LAG 그룹(38)의 일부로서 스위치(40)에 연결된 것으로 가정된다. 포트 및 LAN(26) 또는 다른 노드 및 매체에 연결된 관련 채널은 설계 및 동작이 유사하다. 채널(50)은 인그레스 경로(54), 및 이그레스 경로(56)를 포함하는 패킷 프로세서(52)를 포함한다. 패킷 프로세서(52)는 MAC 학습 및 포워딩 기능을 위해 MAC FDB(58)를 사용한다. FDB는 라인 카드(32) 상의 프로세싱 채널 사이에서 공유된다. 이것은 도 3을 참조하여 아래에 서술된 방법에 따라 형성되고 유지된다.

[0040] VPLS 환경에서, FDB(58) 내의 각각의 레코드는 특정 VPLS 인스턴스에 속하는 특정 MAC 어드레스에 대응한다. 옵션으로써, 주어진 VPLS 인스턴스는 일반적으로 상술된 IEEE 표준 802.1Q에 정의된 방식으로 동작하는 다수의 가상 LAN(VLAN)으로 분할될 수 있다. 그러므로, 데이터베이스 내의 각각의 레코드는 전형적으로, MAC 어드레스, VPLS 식별자, 및 옵션으로 VLAN 식별자 또는 (FID로 알려진) VLAN 그룹 식별자를 포함한 키에 의해 식별된다. 인커밍 패킷의 헤더 파라미터가 키와 매칭하는 것으로 인식된 때, 데이터베이스 내의 대응 레코드는 출력 인터페이스 및 그 패킷을 목적지로 포워딩하기 위해 노드(30)에 필수적인 다른 전송 파라미터를 지시한다. 간단한 이더넷 인터페이스에 대하여, 예컨대, 레코드는 패킷이 전송되어야 할 포트 및 라인 카드를 간단히 식별할 수 있다. 패킷이 한 LAG 그룹을 통해 포워딩되어야 한다면, 레코드는 LAG 그룹을 식별한다. 레코드는 또한 그 레코드의 콘텐츠가 그 라인 카드상에서 패킷 프로세서에 의해 스스로 학습되었음을, 또는 그 콘텐츠가 아래에 서술된 바와 같이, 다른 라인 카드로부터의 동기화("SYNC") 패킷에서 수신되었음을 지시하는 "SELF" 플래그를 포함할 수 있다.

[0041] 스위치(40)로부터 인커밍 패킷을 수신한 후, 포트(36)는 그 패킷을 인그레스 경로(54)로 패싱한다. 패킷 프로세서(52)는 (전형적으로 임의의 패킷 헤더 필드를 기초로 검색(lookup) 및 분류 프로세스에 의해) VPLS를 식별하고, (MAC 목적 어드레스(DA), 및 옵션으로서 VLAN 식별자를 포함한) 인커밍 패킷으로부터 다른 키 파라미터를 추출하고, 그리고 FDB(58)에 요청하기 위해 그 키를 사용한다. 레코드가 인식되면, 패킷 프로세서는 그 패킷이 포워딩되어야 하는 이그레스 포트는 물론, 그 패킷이 수신된 인그레스 포트를 지시하는 태그를 그 패킷에 추가한다. 레코드에 의해 지시된 출력 인터페이스가 LAG 그룹이면, 패킷 프로세서는 (예컨대, 해시 함수를 사용하여) LAG 그룹 내의 물리적 포트 중 하나를 선택하고, 선택된 포트를 통해 전송하기 위해 그 패킷을 태깅한다. 그 다음, 패킷 프로세서는 그 태깅된 패킷을 스위칭 코어(34)로 패싱하고, 이 코어는 그 패킷을 적합한 포트의 이그레스 경로(56)로 전달한다.

- [0042] 그러나, 패킷 프로세서(52)가, 그 패킷의 키에 대하여, 데이터베이스(58) 내에 대응 레코드가 없는 패킷을 인그레스 경로(54)로 수신한 때, 그 패킷을 플러딩하도록 태깅한다. 이러한 경우에, 스위칭 코어(34)는 (패킷이 수신되었던 인그레스 포트를 제외한) VPLS 인스턴스에 의해 사용된 모든 포트를 통한 전송을 위해 그 패킷을 패싱할 것이다. 그러나, VPLS 인스턴스를 서빙하는 각각의 LAG 그룹에 대하여, 플러딩된 패킷은 그 그룹 내의 하나의 포트를 통해서만 전송된다.
- [0043] 데이터베이스를 구축하는데 적용될 수 있는, 특히 RPR 환경에서 오퍼레이팅하는 노드를 위한, MAC 데이터베이스(58) 및 학습 프로세스의 다른 형태는 상술된 미국특허출원 제10/993,882호에 서술되어 있다.
- [0044] 도 3은 본 발명의 한 실시예에 따른, 노드(30) 내의 라인 카드(32)에 의해 적용되는 MAC 학습 방법을 개략적으로 도시하는 플로우 차트이다. 본 방법은, 단계(60)에서, 이그레스 경로(56)에서 패킷을 프로세싱할 때 패킷 프로세서(52)에 의해 수행된다. 이그레스 상의 학습은 플러딩된 패킷에 대하여 특히 이점이 있는데, 이는 이러한 경우에 복수의 라인 카드가 그 패킷을 수신하고, MAC 소스 어드레스(SA) 및 VPLS 인스턴스의 인터페이스 연관을 학습할 수 있기 때문이다.
- [0045] 패킷 프로세서(52)는 키 체크 단계(62)에서, 이그레스 경로(56) 상의 패킷의 키 파라미터(MAC SA, VPLS 인스턴스, 및 옵션으로써, VLAN 태그)를 검색하기 위해 FDB(58)를 참조한다. 이러한 키를 가진 레코드가 데이터베이스 내에 아직 존재하지 않는다면, 패킷 프로세서는, 엔트리 기록 단계(64)에서, 그 키에 대응하는 새로운 레코드를 생성한다. 레코드는 현재 패킷이 수신되었던 입력 인터페이스를 기초로, 이 키와 함께 인그레스 경로(54)로 수신된 후속 패킷이 포워딩되어야 하는 인터페이스를 지시한다. 새로운 레코드를 생성한 패킷이 데이터 패킷이면, 패킷 프로세서는 그 자신의 채널(50)의 이그레스 경로(56)를 통해 포워딩된 패킷으로부터 포워딩 파라미터를 학습하였음을 지시하기 위해, 그 레코드를 SELF 플래그로 표시한다. 그렇지 않다면, 그 레코드가 SYNC 레코드인 것으로 지시한다.
- [0046] 그 다음, 패킷 프로세서는 포워딩 판정 단계(66)에서, 새로운 레코드가 생성된 패킷과 함께 무엇을 할 것인지를 결정한다. 그 패킷이 데이터 패킷이라면, 그 패킷은 포워딩 단계(68)에서, 적합한 출력 포트로 포워딩된다. 그렇지 않다면, 그 패킷은 폐기 단계(70)에서 단순 폐기된다.
- [0047] (바람직하게는 FDB 에이징 시간 보다는 짧은) 임의의 일정한 간격으로, 패킷 프로세서(52)는 FDB(58)에서 생성되었던 각각의 SELF 엔트리를 보고하기 위한 동기화("SYNC") 메시지를 노드(30) 내의 다른 라인 카드(32)로 전송한다. 이 메시지는 노드(30)에 의해 포워딩된 데이터 패킷과 동일한 헤더를 가지고, 그것이 동기화 메시지임을 지시하는 특별한 헤더 필드를 가진, 메시지 패킷을 포함하는 것이 전형적이다. 스위칭 코어(34)는 이 SYNC 패킷을 원래의 데이터 패킷을 포워딩하는 것과 동일한 방식으로 다른 라인 카드로 전송한다. 그러나, 그 패킷을 수신한 라인 카드는 그 패킷을 동기화 메시지로 인식하고, 그러므로 단계(64)에서(또는 아래에 설명된 바와 같이, 단계(84)에서) 그 패킷을 더 포워딩하지 않고 내부적으로 프로세싱한다.
- [0048] 단계(64)에서, 새로운 SA를 가진 SYNC 패킷을 프로세싱하기 위해, 각각의 라인 카드는 패킷 내에서 식별된 VPLS 인스턴스를 체크한다. 라인 카드가 그 VPLS 인스턴스를 서브하도록 구성되어 있지 않으면, 단순히 그 동기화 메시지를 폐기한다. 그렇지 않다면, SYNC 패킷으로부터 추출된 키 필드에 대하여 엔트리가 존재하지 않는다면, 라인 카드는 그 레코드를 자신의 FDB에 추가한다. 이러한 경우에, 상술된 바와 같이, 레코드는 이것이 다른 라인 카드로부터 수신된, SYNC 엔트리임을 나타내는 지시를 가진다.
- [0049] 그러므로, 예를 들어(도 1을 다시 참조), 터미널(22)로부터의 VPLS 패킷은 스위치(40)를 통해 터미널(24)로 노드(30)에 의해 포워딩되고, 그 패킷은 LAG 그룹(38) 내의 포트(36) 중 하나의 포트만을 통해 포워딩된다. 그러나, LAG 그룹 내의 포트를 가진 모든 3개의 라인 카드(32)는 그 패킷이 포워딩된 라인 카드에 의해 전송된 SYNC 패킷을 수단으로 하여, 터미널(22)의 MAC 어드레스의 포트 연관을 학습한다. 그 결과, 터미널(24)이 패킷을 터미널(22)로 재전송할 때, LAG 그룹(38)과 연관된 라인 카드는 모두 플러딩없이 터미널(22)에 대한 적합한 인터페이스로 그 패킷을 포워딩할 수 있다. 이 VPLS 인스턴스(동일한 LAG 그룹에 있지 않더라도)를 지원하도록 구성된 다른 SYNC 패킷으로부터 MAC 소스 어드레스의 인터페이스 연관을 학습한다.
- [0050] 상술된 방법으로 SYNC 메시지를 분산하기 위한 패킷의 사용은 하드웨어에 추가적인 컨트롤 채널을 필요로 하지 않고, 노드(30) 내의 기존의 포워딩 메커니즘을 사용할 수 있게 한다는 것이 장점이다. 대안으로서, 동기화 메시지는 전용 컨트롤 채널을 사용하여 라인 카드 사이에 분산될 수도 있다. 또 다른 대안으로써 또는 부가적으로, 라인 카드는 각각의 동기화 메시지를 해당 VPLS 인스턴스를 서빙하는 것으로 등록된 다른 라인 카드로만 분산시킬 수 있다. 그러나, 본 발명자는 모든 라인 카드로 SYNC 패킷을 무차별적으로 전송하는 것이 MAC 학습 메

카니즘의 오퍼레이션을 단순화하고, 적당한 추가적인 통신 부담만 지게 됨을 알아냈다. 추가적인 절약은 단일 패킷 내에 복수의 동기 엔트리를 전송함으로써 이루어질 수 있다. 이러한 경우에, 상술된 프로세싱은 동일한 패킷 내의 복수의 레코드에 대하여 단순 반복된다.

[0051] 에이징 메카니즘이 더이상 유효하지 않은 레코드를 삭제하고, 새로운 레코드에 대한 공간을 확보하기 위해 MAC 데이터베이스(58)에 적용된다. 이러한 목적으로, 데이터베이스 내의 각각의 레코드는 그것이 생성되거나, 최근에 갱신된 시간을 지시하는 시간 스탬프를 가진다. 주어진 키를 가진 레코드는 그 시간 스탬프에 이어, 동일한 키와 함께 수신된 추가 패킷없이 소정의 에이징 시간이 경과하면, 그 데이터베이스로부터 삭제된다. 에이징은 SELF 및 SYNC 레코드에 모두 적용되고, 전형적으로 모두 동일한 에이징 시간을 가진다. "라이브" 레코드의 에이징을 막기 위해, 라인 카드(32)는 아래에 서술된 방법으로 레코드의 시간스탬프를 리프레싱한다.

[0052] 도 3을 다시 참조하면, 패킷 프로세서(52)가 단계(62)에서 FDB(58)가 이미 그것의 이그레스 경로(56) 내에 현재의 패킷의 키에 대응하는 레코드를 포함한 때에, 패킷 프로세서는 판단 단계(72)에서 그 패킷을 어떻게 처리할지를 판단한다. 패킷이 데이터 패킷이면, 패킷 프로세서는 레코드 체크 단계(74)에서, 현재의 패킷이 그 레코드와 매칭하는지를 판단하기 위해, FDB 내의 레코드를 체크한다. 즉, 패킷 프로세서는, FDB 내에 레코드가 없다면, 현재의 패킷이 이미 존재하는 레코드와 동일한 레코드를 생성한 것인지(즉 기존 레코드가 현재의 패킷의 인그레스 포트와 동일한 포트를 가진 SELF 레코드인지) 판단한다. 그러하다면, 패킷 프로세서는 리프레싱 단계(76)에서 그 레코드의 시간 스탬프를 리프레싱하고, 단계(68)에서 적합한 출력 포트로 그 패킷을 포워딩한다.

[0053] 한편, 패킷 프로세서가 단계(74)에서 현재의 패킷의 키와 매칭하는 FDB(58) 내의 엔트리가 SYNC 레코드인 것으로 판정하면, 그 프로세서는, 갱신 단계(78)에서 그 레코드를 적절하게 갱신한다. 갱신 프로세스의 일부로서, 패킷 프로세서는 그 레코드 내의 SYNC 지시를 SELF로 변경한다. 또한, 단계(78)에서, 출력 경로(56)에서 패킷에 의해 주어진 키를 찾은 후, 패킷 프로세서(52)는 그 패킷의 입력 포트가 데이터베이스(58) 내의 그 키에 대하여 현재 레코딩된 인터페이스와 상이함을 발견할 수도 있다. 이러한 종류의 불일치는, 예컨대, 터미널(24)이 상이한 위치로 이동하거나, 오류 또는 새로운 설치로 인해 네트워크 구성이 변경될 때 발생할 수 있다. 이러한 경우에, 패킷 프로세서는 기존의 레코드를 오버라이팅하는 SELF 레코드에 새로운 파라미터를 기록한다.

[0054] 패킷 프로세서는 갱신 판정 단계(80)에서, FDB 레코드 내에서 일어난 변경을 다른 라인 카드에 알려야 할지를 판단한다. 레코드 내에 리스트된 인터페이스에 변경이 없다면, 패킷 프로세서는 단계(68)에서 그 데이터 패킷을 적절한 출력 포트로 단순하게 포워딩한다. 그러나, 인터페이스가 변경되었다면, 패킷 프로세서는 갱신 단계(82)에서, 다른 라인 카드에 특별한 SYNCUPDATE 패킷을 전송한다. 이 패킷은 상술된 SYNC 패킷과 유사하지만, 추가적인 "UPDATE" 지시를 포함한다. 전형적으로, SYNCUPDATE 패킷은 SYNC 패킷을 전송하기 위해 예정된 시간 동안 대기하지 않고, 단계(76)에서 FDB 레코드를 갱신한 후 즉시 전송된다. SYNCUPDATE가 프롬프팅된 데이터 패킷은 단계(68)에서 적합한 출력 포트로 포워딩된다.

[0055] 이러한 방법으로 특별히 표시된 SYNCUPDATE 패킷을 전송하는 것은 모든 라인 카드의 MAC 데이터베이스가 변경이 발생할 때 즉시 갱신되고, 오래된 정보와 함께 라인 카드 간에 이미 전송된 SYNC 패킷 간의 레이스 상황을 피함을 보장한다. 자신의 레코드 데이터와 상이한 결과의 SYNCUPDATE 패킷을 수신한 패킷 프로세서는 아래에 상술된 바와 같이, 그 레코드가 SYNC 엔트리든 SELF 엔트리든 관계없이, 그 레코드를 변경할 것이고, 그 엔트리 상태를 SYNC로 변경할 것이다.

[0056] 단계(72)로 돌아가서, 패킷 프로세서(52)가 현재의 패킷이 데이터 패킷이 아니라고 판정하면(즉, 현재의 패킷이 SYNC 또는 SYNCUPDATE 패킷이라고 판정하면), 프로세서는, 레코드 체크 단계(84)에서, 현재 패킷의 키에 대응하는 FDB(58) 내의 기존 레코드가 SYNC 또는 SELF 엔트리인지를 판정하기 위해 체크한다. SYNC 엔트리인 경우에, 패킷 프로세서는, 필요하다면, 그 레코드를 싱크 갱신 단계(86)에서 갱신한다. 즉, 그 패킷에서 지시된 인터페이스가 기존 레코드에서 지시된 인터페이스와 상이하다면, 패킷 프로세서는 그 패킷에 따라 레코드를 갱신한다. 패킷 프로세서는, 레코드가 변경되었든 되지 않았든, 레코드의 시간 스탬프를 리프레싱한다. 그 다음, 패킷은 단계(70)에서 폐기된다.

[0057] 패킷 프로세서가, 단계(84)에서, 현재 패킷의 키에 대응하는 FDB(58) 내의 기존 레코드가 SELF 레코드로 표시되었음을 판정하면, 프로세서는 타입 체크 단계(88)에서 그 패킷의 타입을 체크한다. 현재의 패킷이 SYNC이라면, SYNC 패킷은 SELF 엔트리를 오버라이팅하지 않기 때문에, 패킷 프로세서는, 단계(70)에서, 그 패킷을 폐기한다. 한편, 현재의 패킷이 'SYNCUPDATE' 패킷이라면, 패킷 프로세서는, SYNC 갱신 단계(90)에서, FDB(58) 내의 SELF 레코드를 오버라이팅하고, 그 레코드를 SYNC 엔트리로 표시한다. 그 다음, 그 패킷은 단계(70)에서 폐기된다.

[0058] 본 발명의 (도시되지 않은) 다른 실시예에서, 라인 카드(32)와 스위치(40) 사이의 병렬 링크와 같은, 노드(30)와 다른 네트워크 엘리먼트 사이의 리던던트 링크가 LAG에서는 물론, 링크 중 하나가 실패한 경우에 보호용으로 사용될 수 있다. 또한, 이러한 실시예는 MAC 데이터베이스 갱신 및 동기화를 위한 상술된 방법에 유리할 수 있다. 더욱 상세하게, 스택바이 라인 카드는, 실패시 대체 서비스를 제공하기 위해 활성화될 때, 더미(dummy) 데이터 패킷을 생성하고 각각의 새로운 액티브 링크 상으로 전송하기 위해 동기화된 MAC 데이터베이스를 사용할 수 있다. 이러한 패킷을 수신한 후, 네트워크 내의 다른 디바이스는 새로운 액티브 포트를 사용하기 위해 학습한다. 더미 패킷 전송의 이러한 메카니즘은 2002년 1월 7일에 출원되었고, US 2003/0208618 A1으로 공개된 미국특허출원 제10/036,518호에 상세하게 서술되어 있다. 이러한 보호 기능을 지원하기 위해, FDB(58)는 상술된 바와 같은, VPLS 인스턴스에 대하여 갱신됨은 물론, 보호된 링크 상으로 한정된 포인트-투-포인트 서비스에 대하여 갱신된다. 후자의 경우에, FDB 레코드는 VPLS ID가 아니라, MAC 어드레스, 및 연결 ID를 포함한다.

[0059] 상술된 실시예는 특정한 예시적인 네트워크 및 장비 토폴로지에 관하여 서술되었고, 특정한 통신 프로토콜을 언급하였으나, 본 발명의 원리는 다양한 종류의 장비 및 프로토콜을 사용하여, 다른 타입 및 토폴로지의 계층 2 가상사설 네트워크에 유사하게 적용될 수 있다. 그러므로, 상술된 실시예는 예시일 뿐이며, 본 발명은 본 명세서에 특정하게 도시되고 서술된 내용으로 한정되지 않음을 이해해야 한다. 그보다는, 본 발명의 범위는 상술된 다양한 피처의 조합 및 하부조합은 물론, 종래기술에 개시되지 않은 앞선 설명을 읽은 당업자들에게 가능한 변형 및 수정을 모두 포함한다.

도면의 간단한 설명

[0031] 본 발명은 아래의 도면과 함께 실시예의 상세한 설명으로부터 더욱 완전히 이해될 것이다:

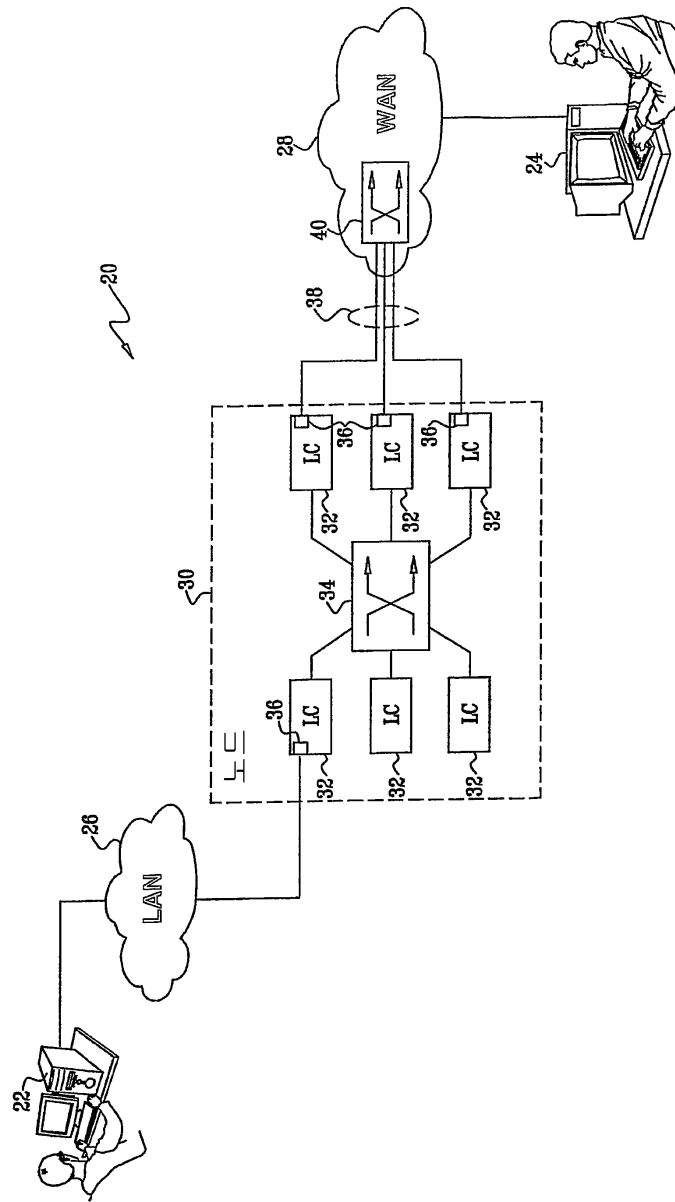
[0032] 도 1은 본 발명의 한 실시예에 따른, 통신 시스템을 개략적으로 도시하는 블록 다이어그램이고;

[0033] 도 2는 본 발명의 한 실시예에 따른, 네트워크 노드 내의 라인 카드의 상세를 개략적으로 도시하는 블록 다이어그램이고; 그리고

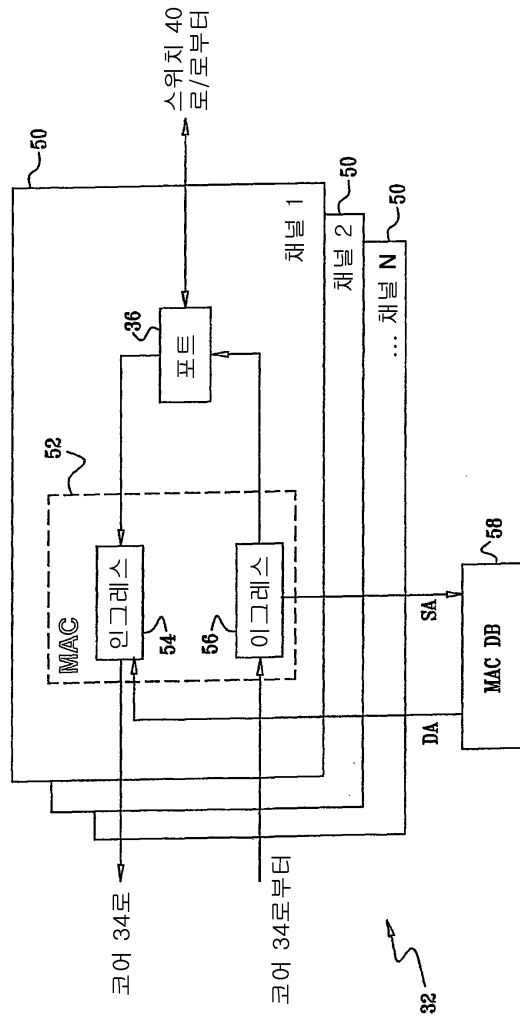
[0034] 도 3은 본 발명의 한 실시예에 따른, MAC 학습 방법을 개략적으로 도시하는 플로우 차트이다.

도면

도면1



도면2



도면3

