



(10) DE 10 2012 224 361 B4 2022.02.24

(12)

Patentschrift

(21) Aktenzeichen: 10 2012 224 361.5

(51) Int Cl.: H03K 19/0185 (2006.01)

(22) Anmelddatag: 24.12.2012

H01L 27/12 (2006.01)

(43) Offenlegungstag: 27.06.2013

(45) Veröffentlichungstag
der Patenterteilung: 24.02.2022

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
2011-282510 23.12.2011 JP

(72) Erfinder:
Ohshima, Kazuaki, Atsugi-shi, Kanagawa-ken, JP

(73) Patentinhaber:
**Semiconductor Energy Laboratory Co., Ltd.,
Atsugi-shi, Kanagawa-ken, JP**

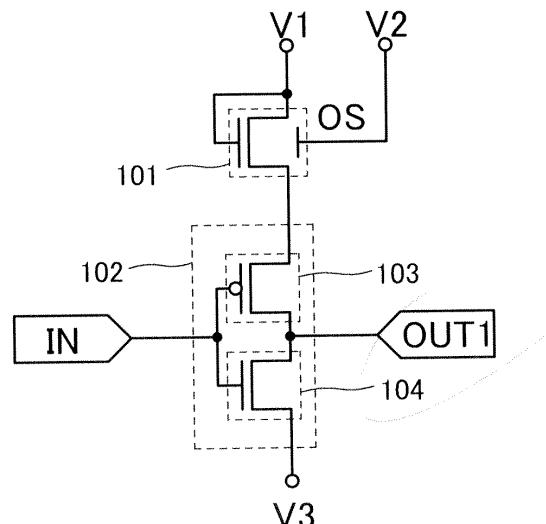
(56) Ermittelter Stand der Technik:

US 2006 / 0 244 107 A1
EP 1 737 044 A1

(74) Vertreter:
**Grünecker Patent- und Rechtsanwälte PartG mbB,
80802 München, DE**

(54) Bezeichnung: Pegelverschieberschaltung und integrierte Halbleiterschaltung

(57) Hauptanspruch: Pegelverschieberschaltung, die umfasst:
einen ersten Transistor (101, 410), der umfasst:
eine erste Gate-Elektrode (405);
eine zweite Gate-Elektrode (398);
eine Source-Elektrode (416a); und
einen Kanalbereich (408) zwischen der ersten Gate-Elektrode (405) und der zweiten Gate-Elektrode (398); und
eine Wechselrichterschaltung (102), die elektrisch mit dem ersten Transistor (101) verbunden ist, wobei die Wechselrichterschaltung (102) einen Eingangsanschluss (IN) und einen Ausgangsanschluss (OUT) aufweist,
wobei die erste Gate-Elektrode (405) und die Source-Elektrode (416a) konfiguriert sind, um mit einem ersten Leistungsversorgungspotenzial (V1) versorgt zu werden,
wobei die zweite Gate-Elektrode (398) konfiguriert ist, um mit einem zweiten Leistungsversorgungspotenzial (V2) versorgt zu werden,
wobei die Wechselrichterschaltung (102) konfiguriert ist, um mit einem dritten Leistungsversorgungspotenzial (V3) als ein Leistungsversorgungspotenzial versorgt zu werden,
wobei der Eingangsanschluss (IN) konfiguriert ist, um mit einem Eingangssignal versorgt zu werden,
wobei das dritte Leistungsversorgungspotenzial (V3) oder ein Potenzial, das durch Abziehen einer Menge an Veränderung einer Schwellenspannung des ersten Transistors (101, 410) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, als eine Leistungsversorgungsspannung zu der Wechselrichterschaltung (102) zugeführt wird,



Beschreibung

Hintergrund der Erfindung

1. Gebiet der Erfindung

[0001] Die vorliegende Erfindung bezieht sich auf einen Pegelverschieber, bei dem ein Transistor verwendet wird. Außerdem bezieht sich die Erfindung auf ein Ansteuerverfahren dafür.

2. Beschreibung des Standes der Technik

[0002] In den letzten Jahren werden zum Herstellen der elektronischen Geräte mit höheren Leistungen integrierte Halbleiterschaltungen wie z. B. LSI entwickelt, in dem eine Vielzahl von Funktionen aufweisende Schaltungen wie z. B. ein Hauptprozessor (central processing unit: CPU) und ein Speicher in einem Chip eingebaut sind. Man erwartet, dass die Leistungsversorgungsspannung für solche integrierten Schaltungen verringert wird, damit der Energieverbrauch reduziert wird. In dem Fall, in dem Signale zwischen den eine Vielzahl von Funktionen aufweisenden Schaltungen, deren Leistungsversorgungsspannungen voneinander unterschiedlich sind, gesendet und empfangen werden, ist es erforderlich, Pegel der Signale umzusetzen.

[0003] Hinsichtlich eines Verfahrens zum Umsetzen des Pegels offenbart das Patentdokument 1 eine Pegelverschieberschaltung, bei der ein Gate und ein Drain eines n-Kanal-MOS-Transistors gemeinsam mit einer Leistungsversorgungsspannung VDD verbunden sind und eine Source des n-Kanal-MOS-Transistors mit einem leistungsversorgungsseitigen Schaltungsanschluss einer CMOS-Wechselrichterschaltung verbunden ist. Bei der Pegelverschieberschaltung, die in dem Patentdokument 1 offenbart ist, wird die Schwellenspannung des n-Kanal-MOS-Transistors durch Verbinden einer p-Wanne, die einem Rückgate des n-Kanal-MOS-Transistors entspricht, mit GND gesteuert, wodurch ein Signal mit solch einer Wellenform ausgegeben wird, dass ein „H“-Pegel eines Ausgangspulses der Pegelverschieberschaltung niedriger als die Leistungsversorgungsspannung VDD um einen Wert ist, der nahe der Schwellenspannung des n-Kanal-MOS-Transistors ist.

[Referenz]

[Patentdokument]

[0004] [Patentdokument 1] Japanische Patentoffenlegungsschrift Nr. 2001-077684.

[0005] EP 1 737 044 A1 befasst sich mit einem amorphen Oxid und einem Dünnfilmtransistor. Ein amorphes Oxid gemäß dem Dokument ist dadurch

gekennzeichnet, dass die Elektronenträgerkonzentration weniger als $10^{18}/\text{cm}^3$ beträgt. Wenn ein Feldeffektransistor eine Kanalschicht enthält, die aus einem amorphen Oxidfilm mit einer Ladungsträgerkonzentration von weniger als $10^{18}/\text{cm}^3$, einem Source-Anschluß, einem Drain-Anschluß und einem Gate-Anschluß besteht, die auf dem Gate-Isolierfilm angeordnet sind, kann der Strom zwischen dem Source- und dem Drain-Anschluß auf etwa 10^{-7} A eingestellt werden, wenn eine Spannung von etwa 5 V an den Source- und den Drain-Anschluß ohne Anlegen einer Gate-Spannung angelegt wird.

[0006] US 2006 / 0 244 107 A1 bietet eine Halbleitervorrichtung, ein Herstellungsverfahren und eine elektronische Vorrichtung. Für den Fall, dass einer aus einer Vielzahl von offengelegten Dünnfilmtransistoren auf eine Flüssigkristall-Anzeigevorrichtung aufgebracht wird, kann die Schwellenspannung durch Steuerung der Dotierungsmenge entsprechend eingestellt werden. Daher kann jeder der Dünnfilmtransistoren als ein Transistor zur Ansteuerung eines Bildelements verwendet werden.

Zusammenfassung der Erfindung

[0007] Jedoch ist es nicht leicht bei dem Verfahren, bei dem der Pegel durch die Steuerung der Schwellenspannung des mit dem Wechselrichter verbundenen Transistors umgesetzt wird, die Spannung eines Ausgangsanschlusses hochpräzise zu steuern. Das liegt daran, dass eine Schwankung der Schwellenspannung jedes Transistors die Spannung des Ausgangsanschlusses verändert.

[0008] Ferner ist dann, wenn die Signale zwischen den eine Vielzahl von Funktionen aufweisenden Schaltungen, deren Leistungsversorgungsspannungen voneinander unterschiedlich sind, unter Verwendung einer Vielzahl von solchen Pegelverschieberschaltungen übertragen werden, erforderlich, die Schwellenspannung jedes mit dem Wechselrichter verbundenen Transistors zu steuern, damit die Vielzahl von Pegelverschieberschaltungen unterschiedliche Spannungen ausgeben können.

[0009] Von diesem Standpunkt aus betrachtet, wird es bei der Pegelverschieberschaltung, die in dem Patentdokument 1 offenbart ist, als nötig angesehen, die Spannung eines Substrats zu verändern, damit die Schwellenspannung des Transistors verändert wird. Die Veränderung der Spannung des Substrats macht es jedoch schwierig, die Schwellenspannungen einer Vielzahl von Transistoren getrennt zu steuern, weil die Schwellenspannung eines Transistors in einer anderen Schaltung auch verändert wird. Außerdem wird eine weitere Schaltung erforderlich, um die Schwellenspannungen der Vielzahl von Transistoren getrennt zu steuern, was die Schaltung vergrößert.

[0010] Wenn eine Vielzahl von Pegelverschieberschaltungen unter Verwendung eines Siliziumwafers hergestellt werden, ist es erforderlich, die Länge L oder die Mengen an Kanaldotierung der Transistoren, die je mit dem Wechselrichter verbunden sind, zu variieren, um die Schwellenspannungen der Transistoren zu variieren. Dies kompliziert den Schaltungsaufbau.

[0011] Angesichts der oben angegebenen Probleme hat eine Ausführungsform der vorliegenden Erfindung eine Aufgabe, eine verkleinerte Pegelverschieberschaltung zur Verfügung zu stellen. Außerdem hat eine Ausführungsform der vorliegenden Erfindung eine Aufgabe, eine Pegelverschieberschaltung anzubieten, bei der Ausgangssignale mit unterschiedlichen Amplituden aus einer Vielzahl von Ausgangsanschlüssen ausgegeben werden können. Außerdem hat eine Ausführungsform der vorliegenden Erfindung eine Aufgabe, unter Verwendung der Pegelverschieberschaltung eine weiter verkleinerte integrierte Halbleiterschaltung mit reduziertem Energieverbrauch anzubieten.

Die Aufgabe wird gelöst durch eine Pegelverschieberschaltung nach den Ansprüchen 1, 2, 6, 7 und 11.

[0012] Eine Ausführungsform der vorliegenden Erfindung ist eine Pegelverschieberschaltung, die aufweist: einen ersten Eingangsanschluss, an den ein erstes Leistungsversorgungspotenzial angelegt wird, einen zweiten Eingangsanschluss, an den ein zweites Leistungsversorgungspotenzial angelegt wird, einen dritten Eingangsanschluss, an den ein drittes Leistungsversorgungspotenzial angelegt wird, einen vierten Eingangsanschluss, an den ein erstes Eingangssignal angelegt wird, einen ersten Ausgangsanschluss, aus dem ein Signal ausgegeben wird, einen n-Kanal ersten Transistor, und eine Wechselrichterschaltung, die einen p-Kanal zweiten Transistor und einen n-Kanal dritten Transistor aufweist.

[0013] Bei dem n-Kanal ersten Transistor ist ein Kanalbereich in einem Oxidhalbleiterfilm ausgebildet, und ein Paar von Gate-Elektroden, die dazwischen den Oxidhalbleiterfilm aufweisen, sind vorgesehen. Es ist zu bevorzugen, dass sich eine von dem Paar von Gate-Elektroden mit dem Oxidhalbleiterfilm mit einem dazwischen liegenden ersten Gate-Isolierfilm überlappt, und sich die andere von dem Paar von Gate-Elektroden mit dem Oxidhalbleiterfilm mit einem dazwischen liegenden zweiten Gate-Isolierfilm überlappt. Hier ist eine von dem Paar von Gate-Elektroden eine erste Gate-Elektrode des ersten Transistors. Ferner ist die andere von dem Paar von Gate-Elektroden eine zweite Gate-Elektrode (auch als ein Rückgate bezeichnet) des ersten Transistors. Die Schwellenspannung des ersten Transistors wird von dem Potenzialniveau der zweiten Gate-Elektrode, insbesondere von der Differenz zwi-

schen Potenzialen einer Source-Elektrode des ersten Transistors und der zweiten Gate-Elektrode, gesteuert. Die Menge an Veränderung der Schwellenspannung des ersten Transistors, ΔV_{th} , kann von dem zweiten Leistungsversorgungspotenzial, das an die zweite Gate-Elektrode des ersten Transistors angelegt wird, gesteuert werden.

[0014] Zu beachten ist, dass in dieser Beschreibung und dergleichen die „Menge an Veränderung der Schwellenspannung“ eines Transistors eine Menge an Veränderung der Schwellenspannung vor und nach dem Anlegen eines Potenzials an die zweite Gate-Elektrode des Transistors bedeutet.

[0015] Bei jedem des p-Kanal zweiten Transistors und des n-Kanal dritten Transistors ist ein Kanalbereich in einem Halbleiterfilm aus Silizium oder dergleichen ausgebildet. Als der Halbleiterfilm kann ein einkristalliner Halbleiterfilm oder ein polykristalliner Halbleiterfilm aus Silizium, Siliziumkarbid oder dergleichen, oder ein Verbindungshalbleiterfilm aus Silizium-Germanium, Galliumarsenid, Indiumphosphid oder dergleichen verwendet werden.

[0016] Eine Gate-Elektrode des zweiten Transistors und eine Gate-Elektrode des dritten Transistors sind mit dem vierten Eingangsanschluss verbunden, und eine Drain-Elektrode des zweiten Transistors und eine Source-Elektrode des dritten Transistors sind mit dem ersten Ausgangsanschluss verbunden. Außerdem ist eine Drain-Elektrode des dritten Transistors mit dem dritten Eingangsanschluss verbunden.

[0017] Die Source-Elektrode und die erste Gate-Elektrode des ersten Transistors sind mit dem ersten Eingangsanschluss verbunden, die zweite Gate-Elektrode des ersten Transistors ist mit dem zweiten Eingangsanschluss verbunden, und die Drain-Elektrode des ersten Transistors ist mit der Source-Elektrode des zweiten Transistors verbunden.

[0018] Infolgedessen wird bei der Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung das dritte Leistungsversorgungspotenzial aus dem ersten Ausgangsanschluss der Wechselrichterschaltung ausgegeben, wenn das Eingangssignal von einem niedrigen Pegel auf einen hohen Pegel geändert wird. Außerdem wird dann, wenn das Eingangssignal von einem hohen Pegel auf einen niedrigen Pegel geändert wird, ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors von dem ersten Leistungsversorgungspotenzial erhalten wird, aus dem ersten Ausgangsanschluss der Wechselrichterschaltung ausgegeben. Die Schwellenspannung des ersten Transistors kann von dem zweiten Leistungsversorgungspotenzial,

das an die zweite Gate-Elektrode des ersten Transistors angelegt wird, gesteuert werden.

[0019] Die Schwellenspannung des ersten Transistors, bei dem ein Oxidhalbleiterfilm verwendet wird, wird von dem an die zweite Gate-Elektrode des ersten Transistors angelegten Potenzial verändert, wodurch das Potenzial, das aus der Wechselrichterschaltung ausgegeben wird, leicht gesteuert werden kann.

[0020] Selbst wenn eine Vielzahl von Pegelverschieberschaltungen, die je die oben angegebene Struktur aufweisen, verwendet wird, kann in jeder der Pegelverschieberschaltungen die Schwellenspannung des Transistors, bei dem ein Oxidhalbleiterfilm verwendet wird, einzeln verändert werden. Dadurch können unterschiedliche Potenziale (oder Signale) aus der Vielzahl von Pegelverschieberschaltungen ausgegeben werden.

[0021] Eine Ausführungsform der vorliegenden Erfindung ist eine Pegelverschieberschaltung, die aufweist: einen ersten Eingangsanschluss, an den ein erstes Leistungsversorgungspotenzial angelegt wird; einen zweiten Eingangsanschluss, an den ein zweites Leistungsversorgungspotenzial angelegt wird; einen dritten Eingangsanschluss, an den ein drittes Leistungsversorgungspotenzial angelegt wird; einen vierten Eingangsanschluss, an den ein erstes Eingangssignal angelegt wird; einen ersten Ausgangsanschluss, aus dem ein erstes Ausgangssignal ausgegeben wird; einen ersten Transistor, an dessen Source-Elektrode und dessen erste Gate-Elektrode das erste Leistungsversorgungspotenzial angelegt wird und an dessen zweite Gate-Elektrode das zweite Leistungsversorgungspotenzial angelegt wird; und eine Wechselrichterschaltung, an die das erste Eingangssignal angelegt wird, zu der ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors von dem ersten Leistungsversorgungspotenzial erhalten wird, oder das dritte Leistungsversorgungspotenzial als die Leistungsversorgungsspannung zugeführt wird, und aus der das erste Ausgangssignal ausgegeben wird. Ein Kanalbereich des ersten Transistors ist in einem Oxidhalbleiterfilm ausgebildet.

[0022] Ferner ist eine Ausführungsform der vorliegenden Erfindung eine Pegelverschieberschaltung, die aufweist: einen ersten Eingangsanschluss, an den ein erstes Leistungsversorgungspotenzial angelegt wird; einen zweiten Eingangsanschluss, an den ein zweites Leistungsversorgungspotenzial angelegt wird; einen dritten Eingangsanschluss, an den ein drittes Leistungsversorgungspotenzial angelegt wird; einen vierten Eingangsanschluss, an den ein erstes Eingangssignal angelegt wird; einen ersten Ausgangsanschluss, aus dem ein erstes Ausgangs-

signal ausgegeben wird; einen zweiten Ausgangsanschluss, aus dem ein zweites Ausgangssignal ausgegeben wird; einen ersten Transistor, an dessen Source-Elektrode und dessen erste Gate-Elektrode das erste Leistungsversorgungspotenzial angelegt wird und an dessen zweite Gate-Elektrode das zweite Leistungsversorgungspotenzial angelegt wird; eine erste Wechselrichterschaltung, an die das erste Eingangssignal angelegt wird, zu der ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors von dem ersten Leistungsversorgungspotenzial erhalten wird, oder das dritte Leistungsversorgungspotenzial als die Leistungsversorgungsspannung zugeführt wird, und aus der das erste Ausgangssignal ausgegeben wird; und eine zweite Wechselrichterschaltung, in die das erste Ausgangssignal, das aus der ersten Wechselrichterschaltung ausgegeben wird, eingegeben wird, zu der das Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors von dem ersten Leistungsversorgungspotenzial erhalten wird, oder das dritte Leistungsversorgungspotenzial als die Leistungsversorgungsspannung zugeführt wird, und aus der das zweite Ausgangssignal ausgegeben wird. Ein Kanalbereich des ersten Transistors ist in einem Oxidhalbleiterfilm ausgebildet.

[0023] Ferner ist eine Ausführungsform der vorliegenden Erfindung eine Pegelverschieberschaltung, die aufweist: einen ersten Eingangsanschluss, an den ein erstes Leistungsversorgungspotenzial angelegt wird; einen zweiten Eingangsanschluss, an den ein zweites Leistungsversorgungspotenzial angelegt wird; einen dritten Eingangsanschluss, an den ein drittes Leistungsversorgungspotenzial angelegt wird; einen vierten Eingangsanschluss, an den ein vierter Leistungsversorgungspotenzial angelegt wird; einen fünften Eingangsanschluss, an den ein erstes Eingangssignal angelegt wird; einen ersten Ausgangsanschluss, aus dem ein erstes Ausgangssignal ausgegeben wird; einen zweiten Ausgangsanschluss, aus dem ein zweites Ausgangssignal ausgegeben wird; einen ersten Transistor, an dessen Source-Elektrode und dessen erste Gate-Elektrode das erste Leistungsversorgungspotenzial angelegt wird und an dessen zweite Gate-Elektrode das zweite Leistungsversorgungspotenzial angelegt wird; einen zweiten Transistor, an dessen Source-Elektrode das dritte Leistungsversorgungspotenzial angelegt wird und an dessen zweite Gate-Elektrode das vierte Leistungsversorgungspotenzial angelegt wird; eine erste Wechselrichterschaltung, an die das erste Eingangssignal angelegt wird, zu der ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors von dem ersten Leistungsversorgungspotenzial erhalten wird, oder ein Potenzial, das durch Addieren der Menge an Veränderung der Schwellenspannung des zweiten Transistors zu dem dritten Leistungsver-

sorgungspotenzial erhalten wird, als die Leistungsversorgungsspannung zugeführt wird, und aus der das erste Ausgangssignal ausgegeben wird; und eine zweite Wechselrichterschaltung, in die das erste Ausgangssignal, das aus der ersten Wechselrichterschaltung ausgegeben wird, eingegeben wird, zu der das Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors von dem ersten Leistungsversorgungspotenzial erhalten wird, oder das Potenzial, das durch Addieren der Menge an Veränderung der Schwellenspannung des zweiten Transistors zu dem dritten Leistungsversorgungspotenzial erhalten wird, als die Leistungsversorgungsspannung zugeführt wird, und aus der das zweite Ausgangssignal ausgegeben wird. Ein Kanalbereich jedes des ersten Transistors und des zweiten Transistors ist in einem Oxidhalbleiterfilm ausgebildet.

[0024] Bei jeder der oben angegebenen Strukturen weist die zweite Wechselrichterschaltung einen p-Kanal dritten Transistor und einen n-Kanal vierten Transistor auf, und bei jedem des dritten Transistors und des vierten Transistors ist ein Kanalbereich in einem Siliziumfilm ausgebildet.

[0025] Bei jeder der oben angegebenen Strukturen weist die erste Wechselrichterschaltung einen p-Kanal fünften Transistor und einen n-Kanal sechsten Transistor auf, und bei jedem des fünften Transistors und des sechsten Transistors ist ein Kanalbereich in einem Siliziumfilm ausgebildet.

[0026] Außerdem kann eine integrierte Halbleiterorschaltung unter Verwendung einer Pegelverschieberschaltung, die eine der oben angegebenen Strukturen aufweist, und eines Speicherzellenarrays, das eine Vielzahl von Speicherzellen je mit einem siebten Transistor und einem Kondensator aufweist, gebildet werden. Ein Kanalbereich des siebten Transistors ist wie bei den ersten und zweiten Transistoren in einem Oxidhalbleiterfilm ausgebildet.

[0027] Entsprechend einer Ausführungsform der vorliegenden Erfindung kann eine verkleinerte Pegelverschieberschaltung zur Verfügung gestellt werden. Außerdem kann eine Pegelverschieberschaltung angeboten werden, bei der Ausgangssignale mit unterschiedlichen Amplituden aus einer Vielzahl von Ausgangsanschlüssen ausgegeben werden können. Ferner kann unter Verwendung der Pegelverschieberschaltung eine weiter verkleinerte integrierte Halbleiterorschaltung mit reduziertem Energieverbrauch angeboten werden.

Figurenliste

Fig. 1A bis Fig. 1C zeigen je eine Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung.

Fig. 2 zeigt eine Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung.

Fig. 3 zeigt eine Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung.

Fig. 4 zeigt eine Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung.

Fig. 5 zeigt eine Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung.

Fig. 6A bis **Fig. 6E** zeigen ein Beispiel für einen Herstellungsprozess einer Halbleitervorrichtung.

Fig. 7A bis **Fig. 7D** zeigen ein Beispiel für einen Herstellungsprozess einer Halbleitervorrichtung.

Fig. 8A bis **Fig. 8C** zeigen ein Beispiel für einen Herstellungsprozess einer Halbleitervorrichtung.

Fig. 9A und **Fig. 9B** zeigen ein Beispiel für einen Herstellungsprozess einer Halbleitervorrichtung.

Fig. 10A und **Fig. 10B** sind ein Schema einer Schaltung bzw. eine perspektivische Ansicht, die eine Ausführungsform einer Halbleitervorrichtung zeigen.

Fig. 11A und **Fig. 11B** sind eine Querschnittsansicht bzw. eine Draufsicht, die eine Ausführungsform einer Halbleitervorrichtung zeigen.

Fig. 12 ist ein Blockdiagramm, das eine Ausführungsform einer Halbleitervorrichtung zeigt.

Fig. 13 ist ein Blockdiagramm, das eine Ausführungsform einer Halbleitervorrichtung zeigt.

Fig. 14A bis **Fig. 14F** zeigen elektronische Geräte.

Detaillierte Beschreibung der Erfindung

[0028] Anhand der Zeichnungen werden Beispiele für die Ausführungsform der vorliegenden Erfindung ausführlich beschrieben. Bei den nachstehenden Strukturen werden gleiche Teile oder Teile mit ähnlichen Funktionen in unterschiedlichen Zeichnungen durch die gleichen Bezugszeichen benannt, und die Beschreibung derartiger Teile wird nicht notwendigerweise wiederholt.

[0029] Zu beachten ist, dass die Position, die Größe, der Bereich oder dergleichen jeder der in den Zeichnungen und dergleichen dargestellten Komponente in einigen Fällen zum leichten Verständnis nicht genau dargestellt ist. Somit sind die Ausführungsfor-

men der offenbarten Erfindung nicht notwendigerweise auf die Position, die Größe, den Bereich oder dergleichen, die in den Zeichnungen und dergleichen offenbart ist, beschränkt.

[0030] Zu beachten ist, dass in dieser Beschreibung und dergleichen Ordnungszahlen wie z. B. „erstes“, „zweites“ und „drittes“ verwendet werden, um eine Verwechslung zwischen Komponenten zu vermeiden, aber die Zahl nicht einschränken.

[0031] Zu beachten ist, dass in dieser Beschreibung und dergleichen „Spannung“ und „Potenzial“ in einigen Fällen die gleiche Bedeutung haben.

[0032] Die Funktionen einer „Source“ und eines „Drains“ können sich vertauschen, z. B. wenn ein Transistor mit entgegengesetzter Polarität verwendet wird oder wenn die Richtung des Stromflusses im Schaltungsbetrieb geändert wird. Somit können die Ausdrücke, „Source“ und „Drain“, in dieser Beschreibung vertauscht werden.

[0033] Zu beachten ist, dass der Ausdruck, „elektrisch verbunden“, in dieser Beschreibung und der gleichen den Fall enthält, in dem Komponenten über ein Objekt mit irgendeiner elektrischen Funktion miteinander verbunden sind. Solange zwischen den Komponenten, die über das Objekt mit irgendeiner elektrischen Funktion miteinander verbunden sind, elektrische Signale gesendet und empfangen werden können, gibt es hier keine bestimmte Beschränkung auf das Objekt.

(Ausführungsform 1)

[0034] Bei dieser Ausführungsform wird anhand der **Fig. 1A bis Fig. 1C, Fig. 2, Fig. 3, Fig. 4** und **Fig. 5** eine Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung beschrieben. Zu beachten ist, dass in Schemas einer Schaltung neben einigen Transistoren „OS“ geschrieben ist, um anzugeben, dass diese Transistoren einen Oxidhalbleiter aufweisen.

<Pegelverschieberschaltungsstruktur 1 >

[0035] Fig. 1A zeigt ein Beispiel für eine Struktur einer Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung. Die Pegelverschieberschaltung in **Fig. 1A** weist einen ersten Eingangsanschluss, an den ein erstes Leistungsversorgungspotenzial V1 angelegt wird, einen zweiten Eingangsanschluss, an den ein zweites Leistungsversorgungspotenzial V2 angelegt wird, einen dritten Eingangsanschluss, an den ein drittes Leistungsversorgungspotenzial V3 angelegt wird, einen vierten Eingangsanschluss, an den ein Eingangssignal IN angelegt wird, einen ersten Ausgangsanschluss, aus dem ein erstes Ausgangssignal OUT1 ausgege-

ben wird, einen n-Kanal Transistor 101 und eine Wechselrichterschaltung 102 auf. Die Wechselrichterschaltung 102 weist einen p-Kanal Transistor 103 und einen n-Kanal Transistor 104 auf.

[0036] Bei dem n-Kanal Transistor 101 ist ein Kanalbereich in einem Oxidhalbleiterfilm ausgebildet, und ein Paar von Gate-Elektroden, die dazwischen den Oxidhalbleiterfilm aufweisen, sind vorgesehen. Es ist zu bevorzugen, dass sich eine von dem Paar von Gate-Elektroden mit dem Oxidhalbleiterfilm mit einem dazwischen liegenden ersten Gate-Isolierfilm überlappt, und sich die andere von dem Paar von Gate-Elektroden mit dem Oxidhalbleiterfilm mit einem dazwischen liegenden zweiten Gate-Isolierfilm überlappt. Hier ist eine von dem Paar von Gate-Elektroden eine erste Gate-Elektrode des Transistors 101. Ferner ist die andere von dem Paar von Gate-Elektroden eine zweite Gate-Elektrode (auch als ein Rückgate bezeichnet) des Transistors 101. Die Schwellenspannung des Transistors 101 wird von dem Potenzialniveau der zweiten Gate-Elektrode, insbesondere von der Differenz zwischen Potenzialen einer Source-Elektrode des ersten Transistors 101 und der zweiten Gate-Elektrode, gesteuert. Die Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , kann von dem zweiten Leistungsversorgungspotenzial V2, das an die zweite Gate-Elektrode des Transistors 101 angelegt wird, gesteuert werden.

[0037] Bei jedem des p-Kanal Transistors 103 und des n-Kanal Transistors 104 ist ein Kanalbereich in einem Halbleiterfilm aus Silizium oder dergleichen ausgebildet. Als der Halbleiterfilm kann ein einkristalliner Halbleiterfilm oder ein polykristalliner Halbleiterfilm aus Silizium, Siliziumkarbid oder dergleichen, oder ein Verbindungshalbleiterfilm aus Silizium-Germanium, Galliumarsenid, Indiumphosphid oder dergleichen verwendet werden.

[0038] Eine Gate-Elektrode des Transistors 103 und eine Gate-Elektrode des Transistors 104 sind mit dem vierten Eingangsanschluss verbunden, und eine Drain-Elektrode des Transistors 103 und eine Source-Elektrode des Transistors 104 sind mit dem ersten Ausgangsanschluss verbunden. Außerdem ist eine Drain-Elektrode des Transistors 104 mit dem dritten Eingangsanschluss verbunden.

[0039] Die Source-Elektrode und die erste Gate-Elektrode des Transistors 101 sind mit dem ersten Eingangsanschluss verbunden, die zweite Gate-Elektrode des Transistors 101 ist mit dem zweiten Eingangsanschluss verbunden, und die Drain-Elektrode des Transistors 101 ist mit einer Source-Elektrode des Transistors 103 verbunden.

[0040] Der Transistor 101 kann unter Verwendung eines Oxidhalbleiterfilms ausgebildet werden und

daher über dem Transistor 103 und dem Transistor 104 gestapelt werden. Auf diese Weise können bei der Pegelverschieberschaltung Transistoren teilweise übereinander gestapelt werden, was zur Verkleinerung der Fläche der Pegelverschieberschaltung führt. Zu beachten ist, dass bei dieser Ausführungsform der Transistor, bei dem ein Oxidhalbleiterfilm verwendet wird, über dem Transistor, bei dem ein Halbleiterfilm aus Silizium oder dergleichen verwendet wird, gestapelt werden kann.

[0041] Als Nächstes wird eine Bedienung der Pegelverschieberschaltung in **Fig. 1A** beschrieben. In der unten angegeben Beschreibung ist das erste Leistungsversorgungspotenzial V1 VDD, das zweite Leistungsversorgungspotenzial V2 ist VSS, das dritte Leistungsversorgungspotenzial V3 ist GND (ein Erdpotenzial), das Eingangssignal IN auf einem niedrigen Pegel ist GND, das Eingangssignal IN auf einem hohen Pegel ist VDD, und die Menge an Veränderung der Schwellenspannung des Transistors 101 ist ΔV_{th101} .

[0042] Bei der Pegelverschieberschaltung in **Fig. 1A** wird dann, wenn das Potenzial des Eingangssignals IN von einem niedrigen Pegel auf einen hohen Pegel geändert wird, das Ausgangssignal OUT1 auf einem niedrigen Pegel (das dritte Leistungsversorgungspotenzial V3) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben.

[0043] Außerdem wird dann, wenn das Potenzial des Eingangssignals IN von einem hohen Pegel auf einen niedrigen Pegel geändert wird, das Ausgangssignal OUT1 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben.

[0044] Auf diese Weise kann dann, wenn die Schwellenspannung des Transistors 101 von dem Potenzial, das an dessen zweite Gate-Elektrode angelegt wird, verändert wird, das Ausgangssignal OUT1 im Falle des Eingangssignals IN auf einem niedrigen Pegel leicht gesteuert werden.

[0045] Eine Pegelverschieberschaltung in **Fig. 1B** wird durch Verbinden der ersten Gate-Elektrode des Transistors 101 der Pegelverschieberschaltung in **Fig. 1A** mit einem fünften Eingangsanschluss, an den ein vierter Leistungsversorgungspotenzial V4 angelegt wird, erhalten. Zu beachten ist, dass beispielsweise das vierte Leistungsversorgungspotenzial V4 VDD sein kann.

[0046] Bei der Pegelverschieberschaltung in **Fig. 1A** ist die erste Gate-Elektrode des Transistors

101 mit dem ersten Eingangsanschluss verbunden und daher von dem ersten Leistungsversorgungspotenzial V1 gesteuert. Andererseits kann bei der Pegelverschieberschaltung in **Fig. 1B** die erste Gate-Elektrode des Transistors 101 von dem vierten Leistungsversorgungspotenzial gesteuert werden. Wenn die erste Gate-Elektrode und die zweite Gate-Elektrode des Transistors 101 getrennt gesteuert werden, kann das Ausgangssignal OUT1 im Falle des Eingangssignals IN auf einem niedrigen Pegel leicht gesteuert werden. Außerdem kann bei der Pegelverschieberschaltung in **Fig. 1B** der Transistor 101 durch Anlegen eines Potenzials auf einem hohen Pegel (wie z. B. VDD) oder eines Potenzials auf einem niedrigen Pegel (wie z. B. GND) an die erste Gate-Elektrode gesteuert werden, um eingeschaltet oder ausgeschaltet zu werden. Ferner kann der Aus-Strom des Transistors 101 sehr klein sein, da bei dem Transistor 101 ein Oxidhalbleiter verwendet wird. Deshalb kann dann, wenn der Transistor 101 im Falle des Eingangssignal IN auf einem hohen Pegel ausgeschaltet wird, Energieverbrauch der Pegelverschieberschaltung reduziert werden.

[0047] Eine Pegelverschieberschaltung in **Fig. 1C** weist zusätzlich zu den Bestandteilen der Pegelverschieberschaltung in **Fig. 1A** einen siebten Eingangsanschluss, an den ein sechstes Leistungsversorgungspotenzial V6 angelegt wird, und einen n-Kanal Transistor 109 auf.

[0048] Bei dem n-Kanal Transistor 109 ist ein Kanalbereich wie bei dem n-Kanal Transistor 101 in einem Oxidhalbleiterfilm ausgebildet, und ein Paar von Gate-Elektroden, die dazwischen den Oxidhalbleiterfilm aufweisen, sind vorgesehen. Hier ist eine von dem Paar von Gate-Elektroden eine erste Gate-Elektrode des Transistors 109. Ferner ist die andere von dem Paar von Gate-Elektroden eine zweite Gate-Elektrode (auch als ein Rückgate bezeichnet) des Transistors 109. Die Schwellenspannung des Transistors 109 wird von dem Potenzialniveau der zweiten Gate-Elektrode, insbesondere von der Differenz zwischen Potenzialen einer Source-Elektrode des Transistors 109 und der zweiten Gate-Elektrode gesteuert.

[0049] Die Source-Elektrode des Transistors 109 ist mit der Drain-Elektrode des Transistors 104 verbunden, die zweite Gate-Elektrode des Transistors 109 ist mit dem siebten Eingangsanschluss verbunden, und eine Drain-Elektrode des Transistors 109 ist mit dem dritten Eingangsanschluss verbunden.

[0050] Als Nächstes wird eine Bedienung der Pegelverschieberschaltung in **Fig. 1C** beschrieben. In der unten angegeben Beschreibung ist das erste Leistungsversorgungspotenzial V1 VDD, das zweite Leistungsversorgungspotenzial V2 ist VSS, das dritte Leistungsversorgungspotenzial V3 ist GND

(ein Erdpotenzial), das sechste Leistungsversorgungspotenzial V6 ist VDD, das Eingangssignal IN auf einem niedrigen Pegel ist GND, das Eingangssignal IN auf einem hohen Pegel ist VDD, die Menge an Veränderung der Schwellenspannung des Transistors 101 ist ΔV_{th101} , und die Menge an Veränderung der Schwellenspannung des Transistors 109 ist ΔV_{th109} .

[0051] Bei der Pegelverschieberschaltung in **Fig. 1C** wird dann, wenn das Potenzial des Eingangssignals IN von einem niedrigen Pegel auf einen hohen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem niedrigen Pegel (ein Potenzial, das durch Addieren der Menge an Veränderung der Schwellenspannung des Transistors 109, ΔV_{th109} , zu dem dritten Leistungsversorgungspotenzial V3 erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben.

[0052] Außerdem wird dann, wenn das Potenzial des Eingangssignals IN von einem hohen Pegel auf einen niedrigen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben.

[0053] Auf diese Weise wird bei der Pegelverschieberschaltung in **Fig. 1C** die Schwellenspannung des Transistors 101 von dem Potenzial, das an dessen zweite Gate-Elektrode angelegt wird, geändert, und die Schwellenspannung des Transistors 109 wird von dem Potenzial, das an dessen zweite Gate-Elektrode angelegt wird, geändert, wodurch ein Ausgangssignal mit kleinerer Amplitude als die der Ausgangssignale OUT1 der Pegelverschieberschaltungen in **Fig. 1A** und **Fig. 1B** (mit einem höheren Potenzial im Falle des Eingangssignals IN auf einem hohen Pegel) ausgegeben werden kann.

<Pegelverschieberschaltungsstruktur 2>

[0054] **Fig. 2** zeigt ein anderes Beispiel für eine Struktur einer Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung. Die Pegelverschieberschaltung in **Fig. 2** weist zusätzlich zu den Bestandteilen der Pegelverschieberschaltung in **Fig. 1A** einen sechsten Eingangsanschluss, an den ein fünftes Leistungsversorgungspotenzial V5 angelegt wird, einen zweiten Ausgangsanschluss, aus dem ein zweites Ausgangssignal OUT2 ausgegeben wird, einen n-Kanal Transistor 105 und eine Wechselrichterschaltung 106 auf. Die Wechselrichterschaltung 106 weist einen p-Kanal Transistor 107 und einen n-Kanal Transistor 108 auf.

[0055] Bei dem n-Kanal Transistor 105 ist ein Kanalbereich wie bei dem n-Kanal Transistor 101 in einem Oxidhalbleiterfilm ausgebildet, und ein Paar von Gate-Elektroden, die dazwischen den Oxidhalbleiterfilm aufweisen, sind vorgesehen. Hier ist eine von dem Paar von Gate-Elektroden eine erste Gate-Elektrode des Transistors 105. Ferner ist die andere von dem Paar von Gate-Elektroden eine zweite Gate-Elektrode (auch als ein Rückgate bezeichnet) des Transistors 105. Die Schwellenspannung des Transistors 105 wird von dem Potenzialniveau der zweiten Gate-Elektrode, insbesondere von der Differenz zwischen Potenzialen einer Source-Elektrode des Transistors 105 und der zweiten Gate-Elektrode, gesteuert. Die Menge an Veränderung der Schwellenspannung des Transistors 105, ΔV_{th105} , kann von dem fünften Leistungsversorgungspotenzial V5, das an die zweite Gate-Elektrode des Transistors 105 angelegt wird, gesteuert werden.

[0056] Bei jedem des p-Kanal Transistors 107 und des n-Kanal Transistors 108 ist ein Kanalbereich in einem Halbleiterfilm aus Silizium oder dergleichen ausgebildet. Eine Gate-Elektrode des Transistors 107 und eine Gate-Elektrode des Transistors 108 sind mit dem ersten Eingangsanschluss verbunden, und eine Drain-Elektrode des Transistors 107 und eine Source-Elektrode des Transistors 108 sind mit dem zweiten Ausgangsanschluss verbunden. Außerdem ist eine Drain-Elektrode des Transistors 108 mit dem dritten Eingangsanschluss verbunden.

[0057] Die Source-Elektrode des Transistors 105 ist mit einem Knoten N1 verbunden, wo die Drain-Elektrode des Transistors 101 und die Source-Elektrode des Transistors 103 miteinander verbunden sind, die zweite Gate-Elektrode des Transistors 105 ist mit dem sechsten Eingangsanschluss verbunden, und die Drain-Elektrode des Transistors 105 ist mit einer Source-Elektrode des Transistors 107 verbunden.

[0058] Als Nächstes wird eine Bedienung der Pegelverschieberschaltung in **Fig. 2** beschrieben. In der unten angegebenen Beschreibung ist das erste Leistungsversorgungspotenzial V1 VDD, das zweite Leistungsversorgungspotenzial V2 ist VSS, das dritte Leistungsversorgungspotenzial V3 ist GND (ein Erdpotenzial), das fünfte Leistungsversorgungspotenzial V5 ist VDD, das Eingangssignal IN auf einem niedrigen Pegel ist GND, das Eingangssignal IN auf einem hohen Pegel ist VDD, die Menge an Veränderung der Schwellenspannung des Transistors 101 ist ΔV_{th101} , und die Menge an Veränderung der Schwellenspannung des Transistors 105 ist ΔV_{th105} .

[0059] Bei der Pegelverschieberschaltung in **Fig. 2** wird dann, wenn das Potenzial des Eingangssignals IN von einem niedrigen Pegel auf einen hohen Pegel geändert wird, das Signal auf einem niedrigen Pegel

(das dritte Leistungsversorgungspotenzial V3) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben, und das Signal auf einem niedrigen Pegel (das dritte Leistungsversorgungspotenzial V3) wird aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0060] Außerdem wird dann, wenn das Potenzial des Eingangssignals IN von einem hohen Pegel auf einen niedrigen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben. Ferner wird das zweite Ausgangssignal OUT2 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 105, ΔV_{th105} , von dem Potenzial erhalten wird, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0061] Auf diese Weise wird die Schwellenspannung des Transistors 101 von dem zweiten Leistungsversorgungspotenzial V2, das an dessen zweite Gate-Elektrode angelegt wird, verändert, und die Schwellenspannung des Transistors 105 wird von dem fünften Leistungsversorgungspotenzial V5 verändert, wodurch aus dem zweiten Ausgangsanschluss ein Signal mit anderer Amplitude als der eines Signals aus dem ersten Ausgangsanschluss ausgegeben werden kann. Zu beachten ist, dass das Potenzial, das aus dem zweiten Ausgangsanschluss ausgegeben wird, niedriger als das Potenzial ist, das aus dem ersten Ausgangsanschluss ausgegeben wird.

[0062] Die Potenziale der ersten Gate-Elektrode und der zweiten Gate-Elektrode des Transistors 101 werden gesteuert, wodurch das erste Ausgangssignal OUT1 der Wechselrichterschaltung 102 im Falle des Eingangssignals auf einem niedrigen Pegel leicht gesteuert werden kann. Ferner kann durch Steuern der Potenziale der ersten Gate-Elektrode und der zweiten Gate-Elektrode des Transistors 105 unter Verwendung des Potenzials des Knotens N1, das durch Steuern der Potenziale der ersten Gate-Elektrode und der zweiten Gate-Elektrode des Transistors 101 erzeugt wird, das zweite Ausgangssignal OUT2 der Wechselrichterschaltung 106 im Falle des Eingangssignal IN auf einem niedrigen Pegel leicht gesteuert werden. Unter Verwendung der Pegelverschieberschaltungsstruktur 2 kann ein Potenzial, das bei der Pegelverschieberschaltungs-

struktur 1 nicht behandelt werden kann, als das zweite Ausgangssignal OUT2 der Wechselrichterschaltung 106 ausgegeben werden.

[0063] Bei der Pegelverschieberschaltung in **Fig. 2** werden unterschiedliche Signale aus den zwei Ausgangsanschlüssen ausgegeben, aber die Ausführungsformen der vorliegenden Erfindung sind nicht auf diese Struktur beschränkt; unterschiedliche Signale können aus drei oder mehr Ausgangsanschlüssen ausgegeben werden. Beispielsweise kann dann, wenn unterschiedliche Signale aus drei Ausgangsanschlüssen ausgegeben werden, eine Source-Elektrode eines Transistors, bei dem ein Kanalbereich in einem Oxidhalbleiterfilm ausgebildet ist, mit einem Knoten N2 in **Fig. 2** verbunden werden, und eine Drain-Elektrode des Transistors kann mit einer Wechselrichterschaltung verbunden werden. Durch Steuern eines Leistungsversorgungspotenzials, das an eine zweite Gate-Elektrode des Transistors angelegt wird, kann ein Ausgangssignal mit kleinerer Amplitude als die des zweiten Ausgangssignals (mit einem niedrigen Potenzial im Falle des Eingangssignals IN auf einem niedrigen Pegel) als ein drittes Ausgangssignal aus der Wechselrichterschaltung ausgegeben werden.

<Pegelverschieberschaltungsstruktur 3>

[0064] **Fig. 3** zeigt ein anderes Beispiel für eine Struktur einer Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung. Die Verbindung bei einer Pegelverschieberschaltung in **Fig. 3** ist anders als die Verbindung bei der Pegelverschieberschaltung in **Fig. 2**.

[0065] Während bei der Pegelverschieberschaltung in **Fig. 2** die Source-Elektrode des Transistors 105 mit dem Knoten N1 verbunden ist, ist bei der Pegelverschieberschaltung in **Fig. 3** die Source-Elektrode des Transistors 105 mit dem ersten Eingangsanschluss verbunden.

[0066] Als Nächstes wird eine Bedienung der Pegelverschieberschaltung in **Fig. 3** beschrieben. In der unten angegebenen Beschreibung ist das erste Leistungsversorgungspotenzial V1 VDD, das zweite Leistungsversorgungspotenzial V2 ist VSS, das dritte Leistungsversorgungspotenzial V3 ist GND (ein Erdpotenzial), das fünfte Leistungsversorgungspotenzial V5 ist VDD, das Eingangssignal IN auf einem niedrigen Pegel ist GND, das Eingangssignal IN auf einem hohen Pegel ist VDD, die Menge an Veränderung der Schwellenspannung des Transistors 101 ist ΔV_{th101} , und die Menge an Veränderung der Schwellenspannung des Transistors 105 ist ΔV_{th105} .

[0067] Bei der Pegelverschieberschaltung in **Fig. 3** wird dann, wenn das Potenzial des Eingangssignals

IN von einem niedrigen Pegel auf einen hohen Pegel geändert wird, das Signal auf einem niedrigen Pegel (das dritte Leistungsversorgungspotenzial V3 wie z. B. GND) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben, und das Signal auf einem niedrigen Pegel (das dritte Leistungsversorgungspotenzial V3 wie z. B. GND) wird aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0068] Außerdem wird dann, wenn das Potenzial des Eingangssignals IN von einem hohen Pegel auf einen niedrigen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 wie z. B. VDD erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben. Ferner wird das zweite Ausgangssignal OUT2 auf einem niedrigen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 105, ΔV_{th105} , von dem ersten Leistungsversorgungspotenzial V1 wie z. B. VDD erhalten wird) aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0069] Der erste Ausgangsanschluss der Wechselrichterschaltung 102 und der zweite Ausgangsanschluss der Wechselrichterschaltung 106, in die das gleiche Eingangssignal IN eingegeben wird, können getrennt gesteuert werden, und somit können Signale mit unterschiedlichen Potenzialen auch durch die gleiche logische Bedienung ausgegeben werden. Die Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , kann von dem zweiten Leistungsversorgungspotenzial V2 gesteuert werden. Die Menge an Veränderung der Schwellenspannung des Transistors 105, ΔV_{th105} , kann von dem fünften Leistungsversorgungspotenzial V5 gesteuert werden. Infolgedessen kann das zweite Ausgangssignal OUT2 ein Ausgangssignal mit größerer Amplitude als die des ersten Ausgangssignals OUT1 (mit einem höheren Potenzial im Falle des Eingangssignals IN auf einem niedrigen Pegel) sein oder ein Ausgangssignal mit kleinerer Amplitude als die des ersten Ausgangssignals OUT1 (mit einem niedrigen Potenzial im Falle des Eingangssignals IN auf einem niedrigen Pegel) sein.

[0070] Bei der Pegelverschieberschaltung in **Fig. 3** werden unterschiedliche Signale aus den zwei Ausgangsanschlüssen ausgegeben, aber die Ausführungsformen der vorliegenden Erfindung sind nicht auf diese Struktur beschränkt; unterschiedliche Signale können aus drei oder mehr Ausgangsanschlüssen ausgegeben werden. Beispielsweise kann dann, wenn unterschiedliche Signale aus drei Ausgangsanschlüssen ausgegeben werden, eine Wechselrich-

terschaltung mit dem vierten Eingangsanschluss in **Fig. 3** verbunden werden, und eine Drain-Elektrode eines Transistors, bei dem ein Kanalbereich in einem Oxidhalbleiterfilm ausgebildet ist, kann mit einer Source-Elektrode eines p-Kanal Transistors in der Wechselrichterschaltung verbunden werden. Durch Steuern des Leistungsversorgungspotenzials, das an eine zweite Gate-Elektrode des Transistors angelegt wird, kann ein Ausgangssignal, das anders als das erste Ausgangssignal und das zweite Ausgangssignal ist, aus einem dritten Ausgangsanschluss der Wechselrichterschaltung ausgegeben werden. Selbstverständlich können Ausgangssignale mit gleicher Amplitude (mit dem gleichen Potenzial im Falle des Eingangssignals IN auf einem niedrigen Pegel) aus den drei Ausgangsanschlüssen ausgegeben werden.

<Pegelverschieberschaltungsstruktur 4>

[0071] **Fig. 4** zeigt ein anderes Beispiel für eine Struktur einer Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung. Die Pegelverschieberschaltung in **Fig. 4** weist zusätzlich zu den Bestandteilen der Pegelverschieberschaltung in **Fig. 1A** einen zweiten Ausgangsanschluss, aus dem ein zweites Ausgangssignal OUT2 ausgegeben wird, und eine Wechselrichterschaltung 106 auf. Die Wechselrichterschaltung 106 weist einen p-Kanal Transistor 107 und einen n-Kanal Transistor 108 auf.

[0072] Bei jedem des p-Kanal Transistors 107 und des n-Kanal Transistors 108 ist ein Kanalbereich in einem Halbleiterfilm aus Silizium oder dergleichen ausgebildet. Eine Gate-Elektrode des Transistors 107 und eine Gate-Elektrode des Transistors 108 sind mit dem ersten Eingangsanschluss verbunden, und eine Drain-Elektrode des Transistors 107 und eine Source-Elektrode des Transistors 108 sind mit dem zweiten Ausgangsanschluss verbunden.

[0073] Als Nächstes wird eine Bedienung der Pegelverschieberschaltung in **Fig. 4** beschrieben. In der unten angegebenen Beschreibung ist das erste Leistungsversorgungspotenzial V1 VDD, das zweite Leistungsversorgungspotenzial V2 ist VSS, das dritte Leistungsversorgungspotenzial V3 ist GND (ein Erdpotenzial), das Eingangssignal IN auf einem niedrigen Pegel ist GND, das Eingangssignal IN auf einem hohen Pegel ist VDD, und die Menge an Veränderung der Schwellenspannung des Transistors 101 ist ΔV_{th101} .

[0074] Bei der Pegelverschieberschaltung in **Fig. 4** wird dann, wenn das Potenzial des Eingangssignals IN von einem niedrigen Pegel auf einen hohen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem niedrigen Pegel (das dritte Leistungsversorgungspotenzial V3) aus dem ersten Ausgangsan-

schluss der Wechselrichterschaltung 102 ausgegeben. Weil dadurch das dritte Leistungsversorgungspotenzial V3 an die Gate-Elektrode des Transistors 107 und die Gate-Elektrode des Transistors 108 angelegt wird, wird das zweite Ausgangssignal OUT2 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0075] Außerdem wird dann, wenn das Potenzial des Eingangssignals IN von einem hohen Pegel auf einen niedrigen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben. Weil dadurch das Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird, an die Gate-Elektrode des Transistors 107 und die Gate-Elektrode des Transistors 108 angelegt wird, wird das zweite Ausgangssignal OUT2 auf einem niedrigen Pegel (das dritte Leistungsversorgungspotenzial V3) aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0076] Durch Steuern des Potenzials, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 (wie z. B. VDD) erhalten wird, kann das Potenzial im Falle des zweiten Ausgangssignals OUT2 der Wechselrichterschaltung 106 auf einem hohen Pegel leicht gesteuert werden.

<Pegelverschieberschaltungsstruktur 5>

[0077] Fig. 5 zeigt ein anderes Beispiel für eine Struktur einer Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung. Die Pegelverschieberschaltung in Fig. 5 weist zusätzlich zu den Bestandteilen der Pegelverschieberschaltung in Fig. 4 einen siebten Eingangsanschluss, an den ein sechste Leistungsversorgungspotenzial V6 angelegt wird, und einen n-Kanal Transistor 109 auf.

[0078] Bei dem n-Kanal Transistor 109 ist ein Kanalbereich wie bei dem n-Kanal Transistor 101 in einem Oxidhalbleiterfilm ausgebildet, und ein Paar von Gate-Elektroden, die dazwischen den Oxidhalbleiterfilm aufweisen, sind vorgesehen. Hier ist eine von dem Paar von Gate-Elektroden eine erste Gate-Elektrode des Transistors 109. Ferner ist die andere

von dem Paar von Gate-Elektroden eine zweite Gate-Elektrode (auch als ein Rückgate bezeichnet) des Transistors 109. Die Schwellenspannung des Transistors 109 wird von dem Potenzialniveau der zweiten Gate-Elektrode, insbesondere von der Differenz zwischen Potenzialen einer Source-Elektrode des Transistors 109 und der zweiten Gate-Elektrode, gesteuert.

[0079] Die Source-Elektrode des Transistors 109 ist mit der Drain-Elektrode des Transistors 104 verbunden, die zweite Gate-Elektrode des Transistors 109 ist mit dem siebten Eingangsanschluss verbunden, und die Drain-Elektrode des Transistors 109 ist mit dem dritten Eingangsanschluss verbunden.

[0080] Die Source-Elektrode des Transistors 107 ist mit dem Knoten N1 verbunden, und die Drain-Elektrode des Transistors 108 ist mit einem Knoten N3 verbunden, wo die Drain-Elektrode des Transistors 104 und die Source-Elektrode des Transistors 109 miteinander verbunden sind.

[0081] Als Nächstes wird eine Bedienung der Pegelverschieberschaltung in Fig. 5 beschrieben. In der unten angegebenen Beschreibung ist das erste Leistungsversorgungspotenzial V1 VDD, das zweite Leistungsversorgungspotenzial V2 ist VSS, das dritte Leistungsversorgungspotenzial V3 ist GND (ein Erdpotenzial), das sechste Leistungsversorgungspotenzial V6 ist VDD, das Eingangssignal IN auf einem niedrigen Pegel ist GND, das Eingangssignal IN auf einem hohen Pegel ist VDD, die Menge an Veränderung der Schwellenspannung des Transistors 101 ist ΔV_{th101} , und die Menge an Veränderung der Schwellenspannung des Transistors 109 ist ΔV_{th109} .

[0082] Bei der Pegelverschieberschaltung in Fig. 5 wird dann, wenn das Potenzial des Eingangssignals IN von einem niedrigen Pegel auf einen hohen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem niedrigen Pegel (ein Potenzial, das durch Addieren der Menge an Veränderung der Schwellenspannung des Transistors 109, ΔV_{th109} , zu dem dritten Leistungsversorgungspotenzial V3 erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben. Weil dadurch das Potenzial, das durch Addieren der Menge an Veränderung der Schwellenspannung des Transistors 109, ΔV_{th109} , zu dem dritten Leistungsversorgungspotenzial V3 erhalten wird, an die Gate-Elektrode des Transistors 107 und die Gate-Elektrode des Transistors 108 angelegt wird, wird das zweite Ausgangssignal OUT2 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0083] Außerdem wird dann, wenn das Potenzial des Eingangssignals IN von einem hohen Pegel auf einen niedrigen Pegel geändert wird, das erste Ausgangssignal OUT1 auf einem hohen Pegel (ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird) aus dem ersten Ausgangsanschluss der Wechselrichterschaltung 102 ausgegeben. Weil dadurch das Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des Transistors 101, ΔV_{th101} , von dem ersten Leistungsversorgungspotenzial V1 erhalten wird, an die Gate-Elektrode des Transistors 107 und die Gate-Elektrode des Transistors 108 angelegt wird, wird das zweite Ausgangssignal OUT2 auf einem niedrigen Pegel (ein Potenzial, das durch Addieren der Menge an Veränderung der Schwellenspannung des Transistors 109, ΔV_{th109} , zu dem dritten Leistungsversorgungspotenzial V3 erhalten wird) aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 ausgegeben.

[0084] Die Source-Elektrode des Transistors 107 ist mit dem Knoten N1 verbunden, und die Drain-Elektrode des Transistors 108 ist mit dem Knoten N3 verbunden, wodurch das Potenzial aus dem zweiten Ausgangsanschluss der Wechselrichterschaltung 106 in beiden Fällen des Eingangssignals IN auf einem hohen Pegel und auf einem niedrigen Pegel leicht gesteuert werden kann.

[0085] Die bei dieser Ausführungsform beschriebenen Strukturen, Verfahren und dergleichen können, soweit erforderlich, mit jeder/jedem geeigneten der bei den anderen Ausführungsformen beschriebenen Strukturen, Verfahren und dergleichen kombiniert werden.

(Ausführungsform 2)

[0086] Bei dieser Ausführungsform wird ein Beispiel für ein Verfahren zum Herstellen der Pegelverschieberschaltung, die bei der Ausführungsform 1 beschrieben ist, anhand der **Fig. 6A bis Fig. 6E**, **Fig. 7A bis Fig. 7D**, **Fig. 8A bis Fig. 8C** und **Fig. 9A** und **Fig. 9B** beschrieben. Zuerst wird ein Verfahren zum Herstellen eines Transistors, der in einem Unterteil einer Pegelverschieberschaltung ausgebildet wird, erklärt, und danach wird ein Verfahren zum Herstellen eines Transistors, der in einem Oberteil der Pegelverschieberschaltung ausgebildet wird, erklärt.

[0087] In jeder der Querschnittsansichten der **Fig. 6A bis Fig. 6E**, **Fig. 7A bis Fig. 7D**, **Fig. 8A bis Fig. 8C** und **Fig. 9A** und **Fig. 9B**, die einen Herstellungsprozess zeigen, zeigt ein Querschnitt A1-A2 einen Prozess zum Herstellen eines Transistors 330, und ein Querschnitt B1-B2 zeigt einen Prozess zum Herstel-

len eines Transistors 410 über einem Transistor 340. Zu beachten ist, dass der Transistor 410 bei dieser Ausführungsform dem Transistor 101 bei der Ausführungsform 1 entspricht, der Transistor 330 bei dieser Ausführungsform dem Transistor 103 bei der Ausführungsform 1 entspricht, und der Transistor 340 bei dieser Ausführungsform dem Transistor 104 bei der Ausführungsform 1 entspricht.

<Verfahren zum Herstellen eines Transistors in einem Unterteil>

[0088] Zuerst wird ein Substrat 300, über dem ein Halbleiterfilm 304 mit einem dazwischen liegenden Isolierfilm 302 ausgebildet ist, vorbereitet (siehe **Fig. 6A**).

[0089] Für das Substrat 300 kann beispielsweise ein einkristallines Halbleitersubstrat oder ein polykristallines Halbleitersubstrat aus Silizium, Siliziumkarbid oder dergleichen, oder ein Verbindungshalbleitersubstrat aus Silizium-Germanium, Galliumarsenid, Indiumphosphid oder dergleichen verwendet werden. Ferner kann auch jedes geeignete der verschiedenen Glassubstrate aus Aluminosilikatglas, Aluminoborosilikatglas, Bariumborosilikatglas und der gleichen, die in der Elektronikbranche verwendet werden, ein Quarzsubstrat, ein Keramiksubstrat, ein Saphirsubstrat oder dergleichen als das Substrat 300 verwendet werden.

[0090] Der Isolierfilm 302 weist eine einschichtige Struktur oder eine mehrschichtige Struktur auf, die eines oder mehrere von Siliziumoxid, Siliziumoxynitrid, Siliziumnitrid und dergleichen enthält. Als ein Verfahren zum Ausbilden des Isolierfilms 302 kann ein thermisches Oxidationsverfahren, ein CVD-Verfahren, ein Sputterverfahren oder dergleichen verwendet werden. Die Dicke des Isolierfilms 302 beträgt größer als oder gleich 1 nm und kleiner als oder gleich 100 nm, bevorzugt größer als oder gleich 10 nm und kleiner als oder gleich 50 nm.

[0091] Als der Halbleiterfilm 304 kann ein einkristalliner Halbleiterfilm oder ein polykristalliner Halbleiterfilm aus Silizium, Siliziumkarbid oder dergleichen, oder ein Verbindungshalbleiterfilm aus Silizium-Germanium, Galliumarsenid, Indiumphosphid oder dergleichen verwendet werden. Weil der Halbleiterfilm 304 kein Oxidhalbleitermaterial enthält, kann ein Material für den Halbleiterfilm 304 auch als ein Halbleitermaterial außer einem Oxidhalbleiter bezeichnet werden.

[0092] Es ist zu bevorzugen, einen einkristallinen Halbleiterfilm aus Silizium oder dergleichen für den Halbleiterfilm 304 zu verwenden, da die Transistoren 103 und 104 oder dergleichen mit hoher Geschwindigkeit betrieben werden können.

[0093] Ferner kann ein SOI- (silicon on insulator, Silizium auf einem Isolator) Substrat als das Substrat 300, über dem der Halbleiterfilm 304 mit dem dazwischen liegenden Isolierfilm 302 ausgebildet ist, verwendet werden. Zu beachten ist, dass der Ausdruck „SOI-Substrat“ allgemein ein Substrat bedeutet, bei dem eine Siliziumschicht über einer isolierenden Oberfläche vorgesehen ist. In dieser Beschreibung und dergleichen bedeutet der Ausdruck „SOI-Substrat“ ebenfalls ein Substrat, bei dem über einer isolierenden Oberfläche ein Halbleiterfilm aus einem anderen Material als Silizium vorgesehen ist. Das heißt, dass ein in dem „SOI-Substrat“ aufgewiesener Halbleiterfilm nicht auf eine Siliziumschicht beschränkt ist. Darüber hinaus kann das SOI-Substrat eine Struktur aufweisen, bei der ein Halbleiterfilm über einem isolierenden Substrat wie z. B. einem Glassubstrat mit einem dazwischen liegenden Isolierfilm ausgebildet ist. Bei dieser Ausführungsform wird der Fall beschrieben, in dem ein SOI-Substrat mit einer Struktur, bei der ein Siliziumfilm über einem einkristallinen Siliziumsubstrat mit einem dazwischen liegenden Siliziumoxidfilm ausgebildet ist, als das Substrat 300, über dem der Halbleiterfilm 304 mit dem dazwischen liegenden Isolierfilm 302 ausgebildet ist, verwendet wird.

[0094] Als Nächstes wird der Halbleiterfilm 304 in inseiförmige Halbleiterfilme bearbeitet, und somit werden Halbleiterfilme 304a und 304b ausgebildet (siehe **Fig. 6B**). Für die Bearbeitung wird vorzugsweise Trockenätzen verwendet, aber auch Nassätzen kann verwendet werden. Ein Ätzgas oder ein Ätzmittel kann je nach einem zu ätzenden Material geeignet ausgewählt werden.

[0095] Dann werden Gate-Isolierfilme 306a und 306b ausgebildet, um die Halbleiterfilme 304a und 304b zu bedecken (siehe **Fig. 6C**). Die Gate-Isolierfilme 306a und 306b können beispielsweise durch eine Wärmebehandlung (eine thermische Oxidationsbehandlung, eine thermische Nitrierungsbehandlung oder dergleichen), die an den Oberflächen der Halbleiterfilme 304a und 304b durchgeführt wird, ausgebildet werden. Anstelle einer Wärmebehandlung kann eine Behandlung durch hochdichtetes Plasma verwendet werden. Die Behandlung durch hochdichtetes Plasma kann z. B. unter Verwendung eines Mischgases, das eines/einen oder mehrere von Edelgasen wie z. B. He, Ar, Kr und Xe, Sauerstoff, Stickstoffoxid, Ammoniak, Stickstoff, Wasserstoff und dergleichen enthält, durchgeführt werden. Natürlich können die Gate-Isolierfilme durch ein CVD-Verfahren, ein Sputterverfahren oder dergleichen ausgebildet werden.

[0096] Für die Gate-Isolierfilme 306a und 306b kann ein Material wie z. B. Siliziumoxid, Siliziumoxydnitrid, Siliziumnitrid, Aluminiumoxid oder Tantaloxid verwendet werden. Alternativ kann für die Gate-Isolier-

filme 306a und 306b ein Material mit hoher Dielektrizitätskonstante (hohem k) wie z. B. Hafniumoxid, Yttriumoxid, Hafniumsilikat (HfSi_xO_y ($x > 0$, $y > 0$)), Hafniumsilikat, zu dem Stickstoff zugesetzt worden ist ($\text{HfSi}_x\text{O}_y\text{N}_z$ ($x > 0$, $y > 0$, $z > 0$)), oder Hafniumaluminat, zu dem Stickstoff zugesetzt worden ist ($\text{HfAl}_x\text{O}_y\text{N}_z$ ($x > 0$, $y > 0$, $z > 0$)) verwendet werden. Die Gate-Isolierfilme 306a und 306b weisen eine einschichtige Struktur oder eine mehrschichtige Struktur auf, die eines oder mehrere der vorstehenden Materialien enthält. Die Dicke jedes der Gate-Isolierfilme 306a und 306b kann z. B. größer als oder gleich 1 nm und kleiner als oder gleich 100 nm, bevorzugt größer als oder gleich 10 nm und kleiner als oder gleich 50 nm betragen.

[0097] Wenn die Gate-Isolierfilme wie oben beschrieben dünn gemacht werden sind, wird ein Gate-Leckstrom wegen eines Tunneleffekts oder dergleichen zu einem Problem. Um das Problem des Gate-Leckstroms zu lösen, wird vorzugsweise für die Gate-Isolierfilme das vorstehende Material mit hohem k verwendet. Die Verwendung des Materials mit hohem k für die Gate-Isolierfilme ermöglicht die Dicke zu erhöhen, um den Gate-Leckstrom zu unterdrücken sowie die elektrischen Eigenschaften sicherzustellen. Zu beachten ist, dass eine mehrschichtige Struktur, die einen Film aus einem Material mit hohem k und einen Film aus einem von Siliziumoxid, Siliziumnitrid, Siliziumoxynitrid, Siliziumnitridoxid, Aluminiumoxid und dergleichen aufweist, ebenfalls verwendet werden kann.

[0098] Bei dieser Ausführungsform werden Siliziumoxidfilme durch eine thermische Oxidationsbehandlung ausgebildet, um die Gate-Isolierfilme 306a und 306b auszubilden.

[0099] Als Nächstes werden ein Störstellenelement, das n-Leitfähigkeit verleiht, und ein Störstellenelement, das p-Leitfähigkeit verleiht, durch die Gate-Isolierfilme 306a und 306b zu den Halbleiterfilmen 304a und 304b zugesetzt, damit die Schwellenspannungen der Transistoren gesteuert werden können (siehe **Fig. 6C**). In dem Fall, in dem Silizium für die Halbleiterfilme 304a und 304b verwendet wird, kann als ein Störstellenelement, das n-Leitfähigkeit verleiht, z. B. Phosphor, Arsen oder dergleichen verwendet werden. Ferner kann als ein Störstellenelement, das p-Leitfähigkeit verleiht, z. B. Bor, Aluminium, Gallium oder dergleichen verwendet werden. Bei dieser Ausführungsform wird Bor durch den Gate-Isolierfilm 306a zu dem Halbleiterfilm 304a zugesetzt, um ein Störstellengebiet 308 auszubilden, während Phosphor durch den Gate-Isolierfilm 306b zu dem Halbleiterfilm 304b zugesetzt wird, um ein Störstellengebiet 310 auszubilden.

[0100] Als Nächstes wird ein leitender Film zum Ausbilden der Gate-Elektroden (einschließlich einer

Leitung, die in derselben Schicht wie die Gate-Elektroden ausgebildet ist) über den Gate-Isolierfilmen 306a und 306b ausgebildet, und der leitende Film wird bearbeitet, um Gate-Elektroden 312a und 312b auszubilden (siehe **Fig. 6D**).

[0101] Für den leitenden Film zum Ausbilden der Gate-Elektroden 312a und 312b kann ein Metallmaterial wie z. B. Aluminium, Kupfer, Titan, Tantal oder Wolfram verwendet werden. Außerdem kann eine Schicht, die ein leitendes Material enthält, unter Verwendung eines Halbleitermaterials wie z. B. eines polykristallinen Siliziums ausgebildet werden. Auf ein Verfahren zum Ausbilden des leitenden Films gibt es keine besondere Beschränkung, und jedes geeignete der verschiedenen Verfahren wie z. B. ein Verdampfungsverfahren, ein CVD-Verfahren, ein Sputterverfahren und ein Rotationsbeschichtungsverfahren kann verwendet werden. Der leitende Film kann durch Ätzen unter Verwendung einer Fotolackmaske bearbeitet werden. Bei dieser Ausführungsform werden ein Tantalnitridfilm und ein Wolframfilm unter Verwendung eines Sputterverfahrens gestapelt und bearbeitet, so dass die Gate-Elektroden 312a und 312b ausgebildet werden.

[0102] Als Nächstes werden ein Störstellenelement, das n-Leitfähigkeit verleiht, und ein Störstellenelement, das p-Leitfähigkeit verleiht, unter Verwendung der Gate-Elektroden 312a und 312b als Masken durch die Gate-Isolierfilme 306a und 306b zu den Halbleiterfilmen 304a und 304b zugesetzt (siehe **Fig. 6E**). Bei dieser Ausführungsform wird Phosphor durch den Gate-Isolierfilm 306a zu dem Halbleiterfilm 304a zugesetzt, um Störstellengebiete 314a und 314b auszubilden, während Bor durch den Gate-Isolierfilm 306b zu dem Halbleiterfilm 304b zugesetzt wird, um Störstellengebiete 316a und 316b auszubilden.

[0103] Als Nächstes werden Seitenwand-Isolierfilme 318a bis 318d je mit einer Seitenwand-Struktur an den Seitenflächen der Gate-Elektroden 312a und 312b ausgebildet (siehe **Fig. 7A**). Die Seitenwand-Isolierfilme 318a bis 318d können an den Seitenflächen der Gate-Elektroden 312a und 312b selbstausrichtend wie folgt ausgebildet werden: ein Isolierfilm, der die Gate-Elektroden 312a und 312b bedeckt, wird ausgebildet und dann durch anisotropes Ätzen mittels eines reaktiven Ionenätz- (reactive ion etching: RIE) Verfahrens bearbeitet. Es gibt keine besondere Beschränkung auf den Isolierfilm; beispielsweise kann ein Film aus Siliziumoxid, der einen untenliegenden Film gut bedeckt, durch eine Reaktion zwischen Tetraethylorthosilicat (TEOS), Silan oder dergleichen und Sauerstoff, Distickstoffmonoxid oder dergleichen ausgebildet werden. Außerdem kann ein Film aus Siliziumoxid, der durch ein Niedertemperaturoxidations- (low temperature oxidation: LTO) Verfahren ausgebildet wird, ver-

wendet werden. Der Isolierfilm kann durch ein thermisches CVD-Verfahren, ein Plasma-CVD-Verfahren, ein Normaldruck-CVD-Verfahren, ein Vorspannung-ECRCVD-Verfahren, ein Sputterverfahren oder dergleichen ausgebildet werden.

[0104] Als Nächstes werden ein Störstellenelement, das n-Leitfähigkeit verleiht, und ein Störstellenelement, das p-Leitfähigkeit verleiht, unter Verwendung der Gate-Elektroden 312a und 312b und der Seitenwand-Isolierfilme 318a bis 318d als Masken durch die Gate-Isolierfilme 306a und 306b zu den Halbleiterfilmen 304a und 304b zugesetzt (siehe **Fig. 7B**). Bei dieser Ausführungsform wird Phosphor durch den Gate-Isolierfilm 306a zu dem Halbleiterfilm 304a zugesetzt, um Störstellengebiete 320a und 320b auszubilden, während Bor durch den Gate-Isolierfilm 306b zu dem Halbleiterfilm 304b zugesetzt, um Störstellengebiete 322a und 322b auszubilden.

[0105] Durch die oben angegebenen Schritte können der n-Kanal Transistor 330 und der p-Kanal Transistor 340 unter Verwendung des Substrats 300, das ein Halbleitermaterial außer einem Oxidhalbleiter enthält, hergestellt werden (siehe **Fig. 7B**). Solche Transistoren sind zu einem Hochgeschwindigkeitsbetrieb fähig. Da ein Hochgeschwindigkeitsbetrieb erhältlich ist, werden solche Transistoren bevorzugt auf den Transistor 103 und den Transistor 104 angewendet.

[0106] Dann wird ein Isolierfilm 324 ausgebildet, um den Transistor 330 und den Transistor 340 zu bedecken (siehe **Fig. 7C**). Der Isolierfilm 324 kann unter Verwendung eines Materials ausgebildet werden, das ein anorganisches Isoliermaterial wie z. B. Siliziumoxid, Siliziumoxynitrid, Siliziumnitrid oder Aluminiumoxid enthält. Es ist zu bevorzugen, für den Isolierfilm 324 ein Material mit niedriger Dielektrizitätskonstante (niedrigem κ) zu verwenden, weil die Kapazität wegen Überlappung der Elektroden oder Leitungen ausreichend verringert werden kann. Zu beachten ist, dass als der Isolierfilm 324 ein poröser Isolierfilm aus einem der vorstehenden Materialien verwendet werden kann. Der poröse Isolierfilm weist eine niedrigere Dielektrizitätskonstante als ein Isolierfilm mit hoher Dichte auf und ermöglicht somit, die Kapazität wegen Überlappung der Elektroden oder Leitungen weiter zu verringern. Alternativ kann der Isolierfilm 324 unter Verwendung eines organischen Isoliermaterials wie z. B. eines Polyimids oder eines Acryls ausgebildet werden. Bei dieser Ausführungsform wird der Fall beschrieben, in dem der Isolierfilm 324 unter Verwendung eines Siliziumoxynitrids ausgebildet wird.

[0107] Nachdem der Isolierfilm 324 ausgebildet worden ist, wird dann eine Wärmebehandlung zum Aktivieren der Störstellenelemente, die zu den Halbleiterfilmen 304a und 304b zugesetzt worden sind,

durchgeführt. Die Wärmebehandlung wird mittels eines Glühofens durchgeführt. Alternativ kann ein Laserglühverfahren (Laser-Annealing) oder ein schnelles thermisches Ausheilungs- (rapid thermal anneal: RTA) Verfahren verwendet werden. Die Wärmebehandlung wird 1 bis 4 Stunden lang in einer Stickstoffatmosphäre bei 400 °C bis 600 °C, typischerweise 450 °C bis 500 °C durchgeführt. Durch diese Wärmebehandlung werden die Störstellenelemente aktiviert, und Wasserstoff in dem Siliziumoxy-nitridfilm als dem Isolierfilm 324 wird entzogen, so dass Hydrieren der Halbleiterfilme 304a und 304b durchgeführt werden kann.

[0108] Zu beachten ist, dass vor oder nach jedem der obigen Schritte ferner ein Schritt zum Ausbilden einer Elektrode, einer Leitung, eines Halbleiterfilms, eines Isolierfilms oder dergleichen durchgeführt werden kann. Beispielsweise ist es zu bevorzugen, dass eine Elektrode, eine Leitung oder dergleichen zur Verbindung des Transistors in dem Unterteil mit dem Transistor in dem Oberteil ausgebildet wird. Außerdem kann eine hoch integrierte Halbleitervorrichtung verwirklicht werden, wenn die Leitung eine mehrschichtige Struktur, bei der ein Isolierfilm und eine leitende Schicht gestapelt sind, aufweist.

<Verfahren zum Herstellen eines Transistors in einem Oberteil>

[0109] Zuerst wird als eine Behandlung vor dem Herstellen des Transistors 410 eine Oberfläche des Isolierfilms 324 verflacht (siehe **Fig. 7D**). Zum Verflachen des Isolierfilms 324 kann zusätzlich zu einer Polierbehandlung wie z. B. chemisch-mechanischem Polieren (CMP) eine Ätzbehandlung, eine Plasmabehandlung oder dergleichen verwendet werden.

[0110] Die CMP-Behandlung ist ein Verfahren zum Verflachen einer Oberfläche eines zu bearbeitenden Objekts durch eine Kombination von chemischen und mechanischen Aktionen. Genauer ist die CMP-Behandlung ein Verfahren, in dem an einem Polierteller ein Poliertuch befestigt wird, wobei der Polierteller und ein zu bearbeitendes Objekt je gedreht oder geschwenkt werden, während zwischen dem zu bearbeitenden Objekt und dem Poliertuch ein Slurry (ein Poliermittel) zugeführt wird, und die Oberfläche des zu bearbeitenden Objekts durch eine chemische Reaktion zwischen dem Slurry und dem zu bearbeitenden Objekt und durch eine mechanische Polieraktion des Poliertuchs zu dem zu bearbeitenden Objekt poliert wird.

[0111] Ferner kann als die Plasmabehandlung beispielsweise ein umgekehrtes Sputtern durchgeführt werden, in dem ein Argongas eingesetzt wird und ein Plasma erzeugt wird. Das umgekehrte Sputtern ist ein Verfahren, in dem eine Spannung unter Verwendung einer HF-Leistungsquelle an eine Substrat-

seite in einer Argonatmosphäre angelegt wird, um in der Nähe des Substrats ein Plasma zu erzeugen und eine Oberfläche zu ändern. Zu beachten ist, dass anstelle einer Argonatmosphäre eine Stickstoffatmosphäre, eine Heliumatmosphäre, eine Sauerstoffatmosphäre oder dergleichen verwendet werden kann. Durch das umgekehrte Sputtern können Pulversubstanzen (auch als Partikel oder Staub bezeichnet) auf der Oberfläche des Isolierfilms 324 entfernt werden.

[0112] Als die Behandlung zum Verflachen können die Polierbehandlung, die Trockenätzbehandlung und die Plasmabehandlung je mehrmals oder in einer Kombination durchgeführt werden. In dem Fall, in dem die oben angegebenen Behandlungen kombiniert werden, ist die Reihenfolge der Schritte nicht besonders beschränkt und kann angemessen entsprechend der Rauheit der Oberfläche des Isolierfilms 324 bestimmt werden.

[0113] Durch Verflachen des Isolierfilms 324 kann die mittlere Rauheit (R_a) der Oberfläche des Isolierfilms 324 kleiner als oder gleich 1 nm, bevorzugt kleiner als oder gleich 0,3 nm, stärker bevorzugt kleiner als oder gleich 0,1 nm sein. Zu beachten ist, dass R_a durch Ausdehnen der arithmetischen mittleren Rauheit, die von JIS B 0601: 2001 (ISO4287:1997) definiert ist, in die dritte Dimension erhalten ist, so dass die Rauheit auf eine krumme Oberfläche angewendet werden kann. R_a kann als „ein mittlerer Wert der absoluten Werte der Abweichungen von einer Bezugsoberfläche bis einer bestimmten Oberfläche“ dargestellt werden und wird durch die folgende Formel definiert.

$$R_a = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy \quad [\text{Formel 1}]$$

[0114] Die bestimmte Oberfläche ist eine Oberfläche, die ein Gegenstand der Rauheitsmessung ist, wobei sie ein viereckiges Gebiet ist, das von vier durch die Koordinaten $(x_1, y_1, f(x_1, y_1))$, $(x_1, y_2, f(x_1, y_2))$, $(x_2, y_1, f(x_2, y_1))$ und $(x_2, y_2, f(x_2, y_2))$ bezeichneten Punkten dargestellt ist. Die Fläche eines Rechtecks, das durch Projizieren der bestimmten Oberfläche auf eine x-y Fläche erhalten ist, ist S_0 , und die Höhe der Bezugsoberfläche (die durchschnittliche Höhe der bestimmten Oberfläche) ist Z_0 . R_a kann unter Verwendung eines Rasterkraftmikroskops (atomic force microscope: AFM) gemessen werden.

[0115] Als Nächstes wird ein leitender Film zum Ausbilden einer Gate-Elektrode (einschließlich einer Leitung, die in derselben Schicht wie die Gate-Elektrode ausgebildet ist) über dem verflachten Isolierfilm 324 ausgebildet und bearbeitet, um eine Gate-Elektrode 398 auszubilden. Zu beachten ist, dass die Gate-Elektrode 398 als eine zweite Gate-Elektrode dient.

[0116] Die Gate-Elektrode 398 kann unter Verwendung eines Metallmaterials wie z. B. Molybdäns, Titans, Tantals, Wolframs, Aluminiums, Kupfers, Chroms, Neodyms oder Scandiums oder eines Legierungsmaterials, das eines dieser Materialien als Hauptkomponente enthält, ausgebildet werden. Alternativ kann als die Gate-Elektrode 398 ein Halbleiterfilm wie z. B. ein polykristalliner Siliziumfilm, der mit einem Störstellenelement wie z. B. Phosphor dotiert ist, oder ein Silizidfilm wie z. B. ein Nickelsilizidfilm verwendet werden. Die Gate-Elektrode 398 wird als eine einschichtige Struktur oder eine mehrschichtige Struktur ausgebildet.

[0117] Außerdem kann die Gate-Elektrode 398 unter Verwendung eines leitenden Materials, wie z. B. eines Indiumzinnoxids, eines Indiumoxids, das ein Wolframoxid enthält, eines Indiumzinkoxids, das ein Wolframoxid enthält, eines Indiumoxids, das ein Titanoxid enthält, eines Indiumzinnoxids, das ein Titanoxid enthält, eines Indiumzinkoxids oder eines Indiumzinnoxids, zu dem ein Siliziumoxid zugesetzt worden ist, ausgebildet werden. Ferner kann die Gate-Elektrode 398 eine mehrschichtige Struktur, die das leitende Material und das Metallmaterial enthält, aufweisen.

[0118] Als Nächstes wird ein Isolierfilm 399 über dem Isolierfilm 324 und der Gate-Elektrode 398 ausgebildet. Der Isolierfilm 399 kann durch ein Plasma-CVD-Verfahren oder ein Sputterverfahren ausgebildet werden, um eine einschichtige Struktur oder eine mehrschichtige Struktur aufzuweisen, die einen/eines oder mehrere von einem Oxidisolierfilm aus Siliziumoxid, Siliziumoxynitrid, Aluminiumoxid, Aluminiumoxynitrid, Hafniumoxid, Galliumoxid oder dergleichen, einem Nitridisolierfilm aus Siliziumnitrid, Siliziumnitridoxid, Aluminiumnitrid, Aluminiumnitridoxid oder dergleichen, und einem Mischmaterial davon verwendet.

[0119] Es ist zu bevorzugen, dass in dem Isolierfilm 399 (einem Film, der mit einem nachher auszubildenden Oxidhalbleiterfilm 402 in Kontakt steht, in dem Fall der mehrschichtigen Struktur) die Menge an Sauerstoff zumindest größer als die der stöchiometrischen Zusammensetzung in dem Film (im Bulk) ist. Zum Beispiel erfüllt die Menge an Sauerstoff im Fall der Verwendung eines Siliziumoxidfilms als des Isolierfilms 399 bevorzugt $\text{SiO}_{2+\alpha}$ ($\alpha > 0$). Nach dem Ausbilden des Isolierfilms 399 wird Sauerstoff zu dem Isolierfilm 399 zugeführt, wodurch der Isolierfilm 399 Sauerstoff in einer großen Menge enthalten kann.

[0120] Sauerstoff kann durch ein Ionenimplantationsverfahren, ein Ionendotierungsverfahren, ein Plasma-Immersions-Ionenimplantationsverfahren, eine Plasmabehandlung oder dergleichen zugeführt werden.

[0121] Ein Sauerstoffdefizit kann in dem Oxidhalbleiterfilm während des Ausbildens des Oxidhalbleiterfilms, einer Wärmebehandlung nach dem Ausbilden des Oxidhalbleiterfilms oder einer Bearbeitung nach dem Ausbilden des Oxidhalbleiterfilms verursacht werden. Aufgrund des Sauerstoffdefizits in dem Oxidhalbleiterfilm werden Majoritätsladungsträger erzeugt, was zu einer Verschiebung der Schwellenspannung des Transistors in einer negativen Richtung führt. Deshalb wird eine Behandlung zum Reduzieren des Sauerstoffdefizits in dem Oxidhalbleiterfilm bevorzugt durchgeführt.

[0122] Beispielsweise wird der Isolierfilm 399, der Sauerstoff in einer großen Menge (überschüssig) enthält und als eine Zuführungsquelle des Sauerstoffs dient, vorgesehen, um mit dem nachher auszubildenden Oxidhalbleiterfilm 402 in Kontakt zu stehen, damit Sauerstoff dem Oxidhalbleiterfilm 402 von dem Isolierfilm 399 zugeführt wird. Außerdem kann dann, indem eine Wärmebehandlung durchgeführt wird, während der Oxidhalbleiterfilm 402 mit zumindest einem Teil des Isolierfilms 399 in Kontakt steht, Sauerstoff dem Oxidhalbleiterfilm 402 zugeführt werden. Sauerstoff kann unter Verwendung des Isolierfilms 399, der Sauerstoff in einer großen Menge enthält, dem Oxidhalbleiterfilm 402 zugeführt werden, damit das Sauerstoffdefizit in dem Oxidhalbleiterfilm 402 reduziert werden kann. Dadurch kann die Erzeugung der Majoritätsladungsträger unterbunden.

[0123] Bei dieser Ausführungsform wird ein 300 nm dicker Siliziumoxidfilm als der Isolierfilm 399 durch ein Sputterverfahren ausgebildet.

[0124] Damit die Oberfläche des nachher auszubildenden Oxidhalbleiterfilms 402 hochflach wird, wird vorzugsweise eine Behandlung zum Verflachen an einem Bereich des Isolierfilms 399, der mit dem Oxidhalbleiterfilm 402 in Kontakt steht, durchgeführt. Die Behandlung zum Verflachen kann genauso wie die Behandlung zum Verflachen, die an dem Isolierfilm 324 durchgeführt worden ist, durchgeführt werden. Durch die Behandlung zum Verflachen des Isolierfilms 399 wird vorzugsweise die mittlere Rauheit (Ra) der Oberfläche des Isolierfilms 399 kleiner als oder gleich 1 nm, bevorzugt kleiner als oder gleich 0,3 nm, stärker bevorzugt kleiner als oder gleich 0,1 nm.

[0125] Als Nächstes wird der Oxidhalbleiterfilm 402 über dem Isolierfilm 399 ausgebildet (siehe **Fig. 8A**).

[0126] Ein Oxidhalbleiter, der für den Oxidhalbleiterfilm 402 verwendet wird, enthält zumindest Indium (In). Insbesondere enthält der Oxidhalbleiter vorzugsweise Indium (In) und Zink (Zn). Zusätzlich zu In und Zn enthält der Oxidhalbleiter vorzugsweise Gallium (Ga) als Stabilisator, der Schwankungen der elektrischen Eigenschaften eines den oben

beschriebenen Oxidhalbleiter verwendenden Transistors verringert. Alternativ wird vorzugsweise eines oder mehrere von Zinn (Sn), Hafnium (Hf), Aluminium (Al) und Zirkonium (Zr) als Stabilisator enthalten.

[0127] Als weiterer Stabilisator kann/können ein Lanthanoid/mehrere Lanthanoide enthalten werden, das/die aus dem Folgenden ausgewählt wird/werden: Lanthan (La), Cer (Ce), Praseodym (Pr), Neodym (Nd), Samarium (Sm), Europium (Eu), Gadolinium (Gd), Terbium (Tb), Dysprosium (Dy), Holmium (Ho), Erbium (Er), Thulium (Tm), Ytterbium (Yb) und Lutetium (Lu).

[0128] Als ein Oxidhalbleiter kann beispielsweise jedes geeignete der Folgenden verwendet werden: Indiumoxid, Zinnoxid, Zinkoxid, ein zwei Metall-Hauptkomponenten enthaltendes Oxid, wie z. B. ein auf In-Zn basierendes Oxid, ein auf In-Mg basierendes Oxid oder ein auf In-Ga basierendes Oxid, ein drei Metall-Hauptkomponenten enthaltendes Oxid, wie z. B. ein auf In-Ga-Zn basierendes Oxid (auch als IGZO bezeichnet), ein auf In-Al-Zn basierendes Oxid, ein auf In-Sn-Zn basierendes Oxid, ein auf In-Hf-Zn basierendes Oxid, ein auf In-La-Zn basierendes Oxid, ein auf In-Ce-Zn basierendes Oxid, ein auf In-Pr-Zn basierendes Oxid, ein auf In-Nd-Zn basierendes Oxid, ein auf In-Sm-Zn basierendes Oxid, ein auf In-Eu-Zn basierendes Oxid, ein auf In-Gd-Zn basierendes Oxid, ein auf In-Tb-Zn basierendes Oxid, ein auf In-Dy-Zn basierendes Oxid, ein auf In-Ho-Zn basierendes Oxid, ein auf In-Er-Zn basierendes Oxid, ein auf In-Tm-Zn basierendes Oxid, ein auf In-Yb-Zn basierendes Oxid oder ein auf In-Lu-Zn basierendes Oxid, und ein vier Metall-Hauptkomponenten enthaltendes Oxid, wie z. B. ein auf In-Sn-Ga-Zn basierendes Oxid, ein auf In-Hf-Ga-Zn basierendes Oxid, ein auf In-Al-Ga-Zn basierendes Oxid, ein auf In-Sn-Al-Zn basierendes Oxid, ein auf In-Sn-Hf-Zn basierendes Oxid oder ein auf In-Hf-Al-Zn basierendes Oxid.

[0129] Beispielsweise hat „ein auf In-Ga-Zn basierendes Oxid“ die Bedeutung eines In, Ga und Zn als Hauptkomponente enthaltenden Oxids, wobei es keine besondere Beschränkung auf das Verhältnis von In, Ga und Zn gibt. Überdies kann das auf In-Ga-Zn basierende Oxid zusätzlich ein Metallelement enthalten, das von In, Ga und Zn verschieden ist.

[0130] Als der Oxidhalbleiter kann ein Material verwendet werden, das durch die chemische Formel $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$, und m ist keine ganze Zahl) dargestellt wird. Hier bedeutet M ein oder mehrere Metallelemente, das/die aus Ga, Fe, Mn und Co ausgewählt wird/werden. Außerdem kann als der Oxidhalbleiter ein Material verwendet werden, das durch

die chemische Formel $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n > 0$, und n ist eine ganze Zahl) dargestellt wird.

[0131] Beispielsweise kann ein auf In-Ga-Zn basierendes Oxid mit einem Atomverhältnis von $\text{In:Ga:Zn} = 1:1:1$ (= 1/3:1/3:1/3), $\text{In:Ga:Zn} = 2:2:1$ (= 2/5:2/5:1/5) oder $\text{In:Ga:Zn} = 3:1:2$ (= 1/2:1/6:1/3) oder ein Oxid mit einem Atomverhältnis, das in der Umgebung eines der vorerwähnten Atomverhältnisse liegt, verwendet werden. Alternativ kann ein auf In-Sn-Zn basierendes Oxid mit einem Atomverhältnis von $\text{In:Sn:Zn} = 1:1:1$ (= 1/3:1/3:1/3), $\text{In:Sn:Zn} = 2:1:3$ (= 1/3:1/6:1/2) oder $\text{In:Sn:Zn} = 2:1:5$ (= 1/4:1/8:5/8) oder ein Oxid mit einem Atomverhältnis, das in der Umgebung eines der vorerwähnten Atomverhältnisse liegt, verwendet werden.

[0132] Jedoch ist ein Oxidhalbleiter, der Indium enthält, nicht auf die vorerwähnten Oxide beschränkt, und ein Material mit einem geeigneten Atomverhältnis kann je nach erforderlichen Halbleitereigenschaften (wie z. B. Mobilität, Schwellenspannung und Schwankung) verwendet werden. Um die erforderlichen Halbleitereigenschaften zu erhalten, ist es zu bevorzugen, die Trägerkonzentration, die Fremdstoffkonzentration, die Defektdichte, das Atomverhältnis von einem Metallelement zu Sauerstoff, den Atomabstand, die Dichte und dergleichen auf geeignete Werte einzustellen.

[0133] Beispielsweise lässt sich unter Verwendung eines auf In-Sn-Zn basierenden Oxids verhältnismäßig leicht eine hohe Mobilität erzielen. Doch lässt sich auch im Fall einer Verwendung eines auf In-Ga-Zn basierenden Oxids die Mobilität durch ein Verringern der Defektdichte im Bulk steigern.

[0134] In dem Fall, in dem das Verhältnis eines Oxids, das In, Ga und Zn mit einem Atomverhältnis von $\text{In:Ga:Zn} = a:b:c$ ($a + b + c = 1$) enthält, in der Umgebung des Verhältnisses eines Oxids ist, das In, Ga und Zn mit einem Atomverhältnis von $\text{In:Ga:Zn} = A:B:C$ ($A + B + C = 1$) enthält, erfüllen a, b, und c die folgende Beziehung: $(a - A)^2 + (b - B)^2 + (c - C)^2 \leq r^2$, und r kann beispielsweise 0,05 sein. Dies kann auf andere Oxide anwendbar sein.

[0135] Der Oxidhalbleiterfilm 402 ist einkristallin, polykristallin (auch als Polykristall bezeichnet), amorph oder dergleichen.

[0136] Der Oxidhalbleiterfilm 402 ist vorzugsweise ein kristalliner Oxidhalbleiterfilm mit Ausrichtung bezüglich der c-Achse, d. h. ein Film von c-axis aligned crystalline oxide semiconductor (CAAC-OS).

[0137] Der CAAC-OS-Film ist weder vollständig einkristallin noch vollständig amorph. Der CAAC-OS-Film ist ein Oxidhalbleiterfilm mit einer kristallinen/amorphen Mischphasenstruktur, bei der Kristallberei-

che in einer amorphen Phase eingeschlossen sind. In den meisten Fällen passt die Größe des Kristallbereichs zu einem Würfel mit einer Kantenlänge von weniger als 100 nm. Wie anhand eines mit einem Transmissionselektronenmikroskop (TEM) erhaltenen Beobachtungsbildes festgestellt worden ist, ist in dem CAAC-OS-Film die Grenze zwischen dem amorphen Bereich und dem Kristallbereich nicht deutlich. Außerdem wird mittels TEMs in dem CAA-C-OS-Film keine Korngrenze erkannt. Folglich ist in dem CAAC-OS-Film eine Verringerung der Elektronenmobilität, die der Korngrenze zugeschrieben wird, unterbunden.

[0138] Bei jedem der in dem CAAC-OS-Film eingeschlossenen Kristallbereiche ist die c-Achse in einer Richtung ausgerichtet, die parallel zu einem Normalenvektor einer Oberfläche ist, auf der der CAA-C-OS-Film ausgebildet ist, oder parallel zu einem Normalenvektor einer Oberfläche des CAAC-OS-Films ist, eine trianguläre oder hexagonale Atomanordnung ist vorgesehen, wenn die Betrachtung aus der Richtung erfolgt, die senkrecht zur a-b-Fläche ist, und Metallatome sind in einer geschichteten Weise angeordnet oder Metallatome und Sauerstoffatome sind in einer geschichteten Weise angeordnet, wenn die Betrachtung aus der Richtung erfolgt, die senkrecht zur c-Achse ist. Bei den Kristallbereichen können die Richtungen der a-Achse und der b-Achse unterschiedlich sein. In dieser Beschreibung bedeutet „senkrecht“ einen Bereich von 85° bis 95°. Außerdem bedeutet „parallel“ einen Bereich von -5° bis 5°.

[0139] In dem CAAC-OS-Film ist die Verteilung der Kristallbereiche nicht unbedingt gleichmäßig. Beispielsweise ist in dem Fall, in dem bei dem Formierungsprozess des CAAC-OS-Films das Kristallwachstum von einer Oberflächenseite des Oxidhalbleiterfilms ausgeht, der Anteil der Kristallbereiche in der Nähe der Oberfläche des Oxidhalbleiterfilms in einigen Fällen höher als der in der Nähe der Oberfläche, wo der Oxidhalbleiterfilm ausgebildet ist. Ferner wird bei einem Fremdstoffzusatz zu dem CAA-C-OS-Film der Kristallbereich in einer Region, in der der Fremdstoffzusatz erfolgt, in einigen Fällen amorph.

[0140] Da die c-Achsen der in dem CAAC-OS-Film eingeschlossenen Kristallbereiche in der Richtung ausgerichtet sind, die parallel zu einem Normalenvektor einer Oberfläche ist, auf der der CAAC-OS-Film ausgebildet ist, oder parallel zu einem Normalenvektor einer Oberfläche des CAAC-OS-Films ist, können in Abhängigkeit von der Form des CAA-C-OS-Films (der Querschnittsform der Oberfläche, auf der der CAAC-OS-Film ausgebildet ist, oder der Querschnittsform der Oberfläche des CAAC-OS-Films) die Richtungen der c-Achsen voneinander unterschiedlich sein. Zu beachten ist, dass die Rich-

tung der c-Achse des Kristallbereichs eine Richtung ist, die parallel zu einem Normalenvektor der Oberfläche ist, auf der der CAAC-OS-Film ausgebildet ist, oder parallel zu einem Normalenvektor der Oberfläche des CAAC-OS-Films, zur Zeit der Vollendung der Abscheidung des CAAC-OS Films, ist. Der Kristallbereich bildet sich bei der Filmausbildung oder durch eine Behandlung zur Kristallbildung, wie z. B. eine Wärmebehandlung, nach der Filmausbildung.

[0141] Bei einem Transistor unter Verwendung des CAAC-OS-Films kann eine Veränderung der elektrischen Eigenschaften, die auf eine Bestrahlung mit sichtbarem Licht oder UV-Licht zurückzuführen ist, reduziert werden. Folglich kann der Transistor eine hohe Zuverlässigkeit aufweisen.

[0142] Zu beachten ist, dass ein Teil von Sauerstoff in dem Oxidhalbleiterfilm durch Stickstoff ersetzt werden kann.

[0143] Außerdem kann bei einem Oxidhalbleiter, der einen Kristallbereich wie beim CAAC-OS aufweist, Defekte im Bulk weiter verringert werden, und durch Erhöhen der Flachheit der Oberfläche kann eine Mobilität, die höher als oder gleich eine Mobilität eines amorphen Oxidhalbleiters ist, erhalten werden. Um die Flachheit der Oberfläche zu erhöhen, ist es zu bevorzugen, einen Oxidhalbleiter über einer flachen Oberfläche auszubilden. Insbesondere kann ein Oxidhalbleiter über einer Oberfläche ausgebildet werden, deren mittlere Rauheit (Ra) kleiner als oder gleich 1 nm, bevorzugt kleiner als oder gleich 0,3 nm, stärker bevorzugt kleiner als oder gleich 0,1 nm ist.

[0144] Die Dicke des Oxidhalbleiterfilms 402 beträgt größer als oder gleich 1 nm und kleiner als oder gleich 30 nm (bevorzugt größer als oder gleich 5 nm und kleiner als oder gleich 10 nm), und der Oxidhalbleiterfilm 402 kann durch ein Sputterverfahren, ein Molekularstrahlepitaxie- (molecular beam epitaxy: MBE) Verfahren, ein Plasma-CVD-Verfahren, ein Laserstrahlverdampfen-Verfahren, ein Atomlagenabscheidungs- (atomic layer deposition: ALD) Verfahren oder dergleichen angemessen ausgebildet werden. Ferner kann der Oxidhalbleiterfilm 402 unter Verwendung einer Sputtereinrichtung ausgebildet werden, in der ein Film ausgebildet wird, wobei Oberflächen einer Vielzahl von Substraten ungefähr senkrecht zu einer Oberfläche eines Sputtertargets sind.

[0145] Außerdem ist es vorteilhaft, dass die Konzentration von Wasserstoff oder Wasser in dem Oxidhalbleiterfilm 402 so klein wie möglich ist. Das liegt daran, dass, wenn die Wasserstoffkonzentration hoch ist, durch Bindung zwischen Wasser und einem Element in dem Oxidhalbleiterfilm ein Teil des Wasserstoffs zu einem Donator wird und ein Elektron, das ein Träger ist, erzeugt wird.

[0146] Damit der Oxidhalbleiterfilm 402 in dem Ausbildungsprozess Wasserstoff oder Wasser so wenig wie möglich enthält, ist es zu bevorzugen, dass das Substrat, über dem der Isolierfilm 399 ausgebildet ist, in einer Vorwärmkammer einer Sputtereinrichtung als eine Vorbehandlung zum Ausbilden des Oxidhalbleiterfilms 402 vorgewärmt wird, so dass Fremdstoffe wie z. B. Wasserstoff und Feuchtigkeit, die zu dem Substrat und dem Isolierfilm 399 adsorbiert sind, eliminiert und entfernt werden. Als eine Absaugeeinheit in der Vorwärmkammer ist eine Kryopumpe wünschenswert.

[0147] Vorzugsweise wird der Oxidhalbleiterfilm 402 unter der Bedingung, dass der Film Sauerstoff in einer großen Menge enthält, ausgebildet (beispielsweise wird der Film durch ein Sputterverfahren in einer Atmosphäre mit 100 % Sauerstoff ausgebildet), und enthält Sauerstoff in einer großen Menge (bevorzugt weist einen Bereich auf, wo die Menge an Sauerstoff überschüssig bezüglich eines stöchiometrischen Anteils in dem Fall eines kristallinen Oxidhalbleiters ist).

[0148] Bei dieser Ausführungsform wird als der Oxidhalbleiterfilm 402 ein 10 nm dicker auf In-Ga-Zn basierender Oxidfilm (IGZO-Film) durch ein Sputterverfahren mittels einer Sputtereinrichtung, die eine Gleichstromversorgungsquelle aufweist, ausgebildet. Bei dieser Ausführungsform wird ein auf In-Ga-Zn basierendes Oxid-Target mit einem Atomverhältnis von In:Ga:Zn = 3:1:2 verwendet.

[0149] Es ist zu bevorzugen, dass ein hochreines Gas, in dem Fremdstoffe, wie z. B. Wasserstoff, Wasser, eine Hydroxyl-Gruppe, und Hydrid entfernt werden, als ein Sputtergas zum Ausbilden des Oxidhalbleiterfilms 402 verwendet wird.

[0150] Das Substrat wird in einer Abscheidekammer festgehalten, die unter einem reduzierten Druck gehalten wird. Dann wird ein Sputtergas, in dem Wasserstoff und Feuchtigkeit entfernt werden, in die Abscheidekammer eingesetzt, aus der verbleibende Feuchtigkeit entfernt wird, und der Oxidhalbleiterfilm 402 wird unter Verwendung des Targets über dem Isolierfilm 399 ausgebildet. Zum Entfernen von Feuchtigkeit, die in der Abscheidekammer verbleibt, wird vorzugsweise eine Einfang-Vakuumpumpe, wie z. B. eine Kryopumpe, eine Ionenpumpe oder eine Titan-Sublimationspumpe verwendet. Als eine Absaugeeinheit kann eine Turbo-Molekularpumpe, die eine Kühlafalle aufweist, verwendet werden. In der Abscheidekammer, die mit der Kryopumpe entleert wird, werden beispielsweise ein Wasserstoffatom, eine Verbindung, die ein Wasserstoffatom enthält, wie z. B. Wasser (H_2O) (ferner vorzugsweise auch eine Verbindung, die ein Kohlenstoffatom enthält) und dergleichen entfernt, wodurch die Konzentration eines Fremdstoffs, wie z. B. Wasserstoffs,

Wassers, einer Hydroxyl-Gruppe oder Hydrids in dem Oxidhalbleiterfilm 402, der in der Abscheidekammer ausgebildet wird, verringert werden kann.

[0151] Außerdem werden vorzugsweise der Isolierfilm 399 und der Oxidhalbleiterfilm 402 sequenziell ausgebildet, ohne dass der Isolierfilm 399 der Luft ausgesetzt wird. Durch sequenzielles Ausbilden des Isolierfilms 399 und des Oxidhalbleiterfilms 402, ohne den Isolierfilm 399 der Luft auszusetzen, kann es verhindert werden, dass Fremdstoffe wie z. B. Wasserstoff und Wasser zu der Oberfläche des Isolierfilms 399 adsorbiert werden.

[0152] Als Nächstes wird durch einen Fotolithografieprozess eine Fotolackmaske über dem Oxidhalbleiterfilm ausgebildet, und der Oxidhalbleiterfilm wird selektiv geätzt, und daher wird ein inselförmiger Oxidhalbleiterfilm 403 ausgebildet. Nach dem Ausbilden des inselförmigen Oxidhalbleiterfilms 403 wird die Fotolackmaske entfernt.

[0153] Die Fotolackmaske zum Ausbilden des inselförmigen Oxidhalbleiterfilms 403 kann durch ein Tintenstrahlverfahren ausgebildet werden. Ausbilden der Fotolackmaske durch ein Tintenstrahlverfahren braucht keine Fotomaske und somit können sich die Herstellungskosten ermäßigten.

[0154] Zu beachten ist, dass das Ätzen des Oxidhalbleiterfilms 402 Trockenätzen, Nassätzen, oder beide Trockenätzen und Nassätzen sein kann. Als ein Ätzmittel zum Nassätzen des Oxidhalbleiterfilms 402 kann zum Beispiel eine gemischte Lösung von Phosphorsäure, Essigsäure und Salpetersäure, oder dergleichen verwendet werden. Als das Ätzmittel kann auch ITO07N (von KANTO CHEMICAL CO., INC. hergestellt wird) verwendet werden. Alternativ kann der Oxidhalbleiterfilm 402 durch Trockenätzen mit induktiv gekoppeltem Plasma (inductively coupled plasma: ICP) bearbeitet werden.

[0155] Ferner kann eine Wärmebehandlung zum Entfernen des überschüssigen Wasserstoffs (einschließlich Wassers und einer Hydroxyl-Gruppe) (Entziehen von Wasser oder Wasserstoff) an dem Oxidhalbleiterfilm 403 durchgeführt werden. Die Temperatur bei der Wärmebehandlung ist höher als oder gleich 300 °C und niedriger als oder gleich 700 °C, oder niedriger als die Entspannungsgrenze des Substrats. Die Wärmebehandlung kann unter einem reduzierten Druck, in einer Stickstoffatmosphäre oder dergleichen durchgeführt werden.

[0156] Wenn ein kristalliner Oxidhalbleiterfilm als der Oxidhalbleiterfilm 403 verwendet wird, kann eine Wärmebehandlung zum Kristallisieren durchgeführt werden.

[0157] Bei dieser Ausführungsform wird das Substrat in einen Elektroofen eingeführt, der eine der Wärmebehandlungseinrichtungen ist, und die Wärmebehandlung wird an dem Oxidhalbleiterfilm 403 für 1 Stunde bei 450 °C in einer Stickstoffatmosphäre und ferner für 1 Stunde bei 450 °C in einer Atmosphäre von Stickstoff und Sauerstoff durchgeführt.

[0158] Zu beachten ist, dass die Wärmebehandlungseinrichtung nicht auf den Elektroofen beschränkt ist und eine Einrichtung zum Erwärmen eines Objekts durch Wärmeleitung oder Wärmestrahlung von einem Erhitzer, wie z. B. einem Widerstand-Erhitzer, verwendet werden kann. Beispielsweise kann eine RTA-(rapid thermal anneal) Einrichtung, wie z. B. eine LRTA- (lamp rapid thermal anneal) Einrichtung oder eine GRTA- (gas rapid thermal anneal) Einrichtung verwendet werden. Eine LRTA-Einrichtung ist eine Einrichtung zum Erwärmen eines Objekts durch Bestrahlung mit Licht (elektromagnetischen Wellen), das von einer Lampe emittiert wird, wie z. B. einer Halogenlampe, einer Metall-Halogenid-Lampe, einer Xenonbogenlampe, einer Kohlebogenlampe, einer Hochdruck-Natriumlampe oder einer Hochdruck-Quecksilberlampe. Eine GRTA-Einrichtung ist eine Einrichtung zum Durchführen einer Wärmebehandlung unter Verwendung eines Hochtemperaturgases. Als das Hochtemperaturgas wird ein Inertgas, das nicht mit einem Objekt durch eine Wärmebehandlung reagiert, wie z. B. Stickstoff oder ein Edelgas wie Argon, verwendet.

[0159] Als die Wärmebehandlung kann zum Beispiel GRTA durchgeführt werden, bei dem das Substrat in ein Inertgas hineingesteckt wird, das auf eine Hochtemperatur von 650 °C bis 700 °C erwärmt worden ist, und einige Minuten lang erwärmt wird, und dann das Substrat von dem Inertgas herausgenommen wird.

[0160] Bei der Wärmebehandlung ist es zu bevorzugen, dass Stickstoff oder das Edelgas, wie z. B. Helium, Neon oder Argon, nicht Wasser, Wasserstoff und dergleichen enthält. Die Reinheit von Stickstoff oder dem Edelgas, wie z. B. Helium, Neon oder Argon, das in die Wärmebehandlungseinrichtung eingebracht wird, ist auf größer als oder gleich 6N (99,9999 %), bevorzugt größer als oder gleich 7N (99,99999 %) eingestellt (das heißt, dass die Konzentration der Fremdstoffe kleiner als oder gleich 1 ppm, bevorzugt kleiner als oder gleich 0,1 ppm ist).

[0161] Darüber hinaus kann ein hochreines Sauerstoffgas, ein hochreines Distickstoffmonoxid-Gas oder eine ultratrockene Luft (der Feuchtigkeitsgehalt ist kleiner als oder gleich 20 ppm (-55 °C durch Umwandeln in einen Taupunkt), bevorzugt kleiner als oder gleich 1 ppm, stärker bevorzugt kleiner als oder gleich 10 ppb bei der Messung unter Verwen-

dung eines Taupunktmessers eines Cavity Ring-down-Laserspektroskopie- (CRDS-) Systems) in denselben Ofen eingesetzt werden, nachdem der Oxidhalbleiterfilm 403 durch die Wärmebehandlung erwärmt worden ist. Es ist zu bevorzugen, dass Wasser, Wasserstoff und dergleichen nicht in dem Sauerstoffgas oder in dem Distickstoffmonoxid-Gas enthalten werden. Die Reinheit des Sauerstoffgases oder des Distickstoffmonoxid-Gases, das in die Wärmebehandlungseinrichtung eingesetzt wird, ist größer als oder gleich 6N, bevorzugt größer als oder gleich 7N (das heißt, dass die Konzentration der Fremdstoffe in dem Sauerstoffgas oder dem Distickstoffmonoxid-Gas kleiner als oder gleich 1 ppm, bevorzugt kleiner als oder gleich 0,1 ppm ist). Das Sauerstoffgas oder das Distickstoffmonoxid-Gas wirkt Sauerstoff zuzuführen, der eine Hauptkomponente des Oxidhalbleiters ist und in dem Schritt zum Entfernen eines Fremdstoffs zum Entziehen von Wasser oder Wasserstoff verringert wird. Dadurch kann das Sauerstoffdefizit in dem Oxidhalbleiterfilm 403 reduziert werden.

[0162] Die Wärmebehandlung zum Entziehen von Wasser oder Wasserstoff kann nach dem Ausbilden des Oxidhalbleiterfilms 402 oder nach dem Ausbilden des inselförmigen Oxidhalbleiterfilms 403 durchgeführt werden.

[0163] Die Wärmebehandlung zum Entziehen von Wasser oder Wasserstoff kann mehrmals durchgeführt werden oder mit einer anderen Wärmebehandlung kombiniert werden.

[0164] Wenn die Wärmebehandlung zum Entziehen von Wasser oder Wasserstoff vor dem Ausbilden des inselförmigen Oxidhalbleiterfilms 403, während der Oxidhalbleiterfilm 402 den Isolierfilm 399 bedeckt, durchgeführt wird, kann es verhindert werden, dass Sauerstoff aus dem Isolierfilm 399 nach außen durch die Wärmebehandlung freigesetzt wird.

[0165] Ferner kann nach der Wärmebehandlung zum Entziehen von Wasser oder Wasserstoff ein Schritt zum Einbringen von Sauerstoff in den Oxidhalbleiterfilm durchgeführt werden. Durch Einbringen von Sauerstoff in den Oxidhalbleiterfilm kann Sauerstoff, das aus dem Oxidhalbleiterfilm durch die Wärmebehandlung freigelassen worden ist, kompensiert werden, und somit kann das Sauerstoffdefizit in dem Oxidhalbleiterfilm reduziert werden.

[0166] Bei dem Schritt zum Einbringen von Sauerstoff kann Sauerstoff direkt in den Oxidhalbleiterfilm 403 eingebracht werden oder kann durch einen anderen Film wie z. B. einen nachher auszubildenden Gate-Isolierfilm in den Oxidhalbleiterfilm 403 eingebracht werden. In dem Fall von Einbringen des Sauerstoffs durch den anderen Film kann ein Ionimplantationsverfahren, ein Ionendotierungsverfah-

ren, ein Plasma-Immersions-Ionenimplantationsverfahren oder dergleichen verwendet werden. Wenn Sauerstoff direkt in den freigelegten Oxidhalbleiterfilm eingebracht wird, kann eine Plasmabehandlung oder dergleichen verwendet werden.

[0167] Als Nächstes wird ein Isolierfilm 404, der nachher zu einem Gate-Isolierfilm wird, über dem Isolierfilm 399 und dem Oxidhalbleiterfilm 403 ausgebildet.

[0168] Damit der Isolierfilm 404 den unten liegenden Film ausreichend bedecken kann, kann eine Behandlung zum Verflachen der Oberfläche des Oxidhalbleiterfilms 403 durchgeführt werden. Insbesondere ist bevorzugt die Oberfläche des Oxidhalbleiterfilms 403 hochflach, wenn ein dünner Isolierfilm als der Isolierfilm 404 verwendet wird.

[0169] Die Dicke des Isolierfilms 404 beträgt größer als oder gleich 1 nm und kleiner als oder gleich 20 nm, und der Isolierfilm 404 kann durch ein Sputterverfahren, ein MBE-Verfahren, ein Plasma-CVD-Verfahren, ein ALD-Verfahren oder dergleichen angemessen ausgebildet werden. Ferner kann der Isolierfilm 404 unter Verwendung einer Sputtereinrichtung ausgebildet werden, in der ein Film ausgebildet wird, wobei Oberflächen einer Vielzahl von Substraten ungefähr senkrecht zu einer Oberfläche eines Sputtertargets sind.

[0170] Der Isolierfilm 404 kann unter Verwendung eines Siliziumoxids, eines Galliumoxids, eines Aluminiumoxids, eines Siliziumnitrids, eines Siliziumoxy-nitrids, eines Aluminiumoxynitrids oder eines Siliziumnitridoxids ausgebildet werden. Außerdem kann für den Isolierfilm 404 ein Material mit hohem k wie z. B. Hafniumoxid, Yttriumoxid, Hafniumsilikat (HfSi_xO_y ($x > 0, y > 0$)), Hafniumsilikat, zu dem Stickstoff zugesetzt worden ist (HfSiO_xN_y ($x > 0, y > 0$)), Hafniumaluminat (HfAl_xO_y ($x > 0, y > 0$)) oder Lanthanoxid verwendet werden, wodurch ein Gate-Leckstrom verringert werden kann. Der Isolierfilm 404 kann eine einschichtige Struktur oder eine mehrschichtige Struktur unter Verwendung eines oder mehrerer der oben angegebenen Materialien aufweisen.

[0171] Bei dieser Ausführungsform wird ein Siliziumoxynitridfilm mit einer Dicke von 20 nm durch ein Plasma-CVD-Verfahren ausgebildet.

[0172] Als Nächstes wird ein leitender Film zum Ausbilden einer Gate-Elektrode (einschließlich einer Leitung, die in derselben Schicht wie die Gate-Elektrode ausgebildet ist) über dem Isolierfilm 404 ausgebildet, und ein Isolierfilm wird ausgebildet. Dann wird eine Fotoklackmaske über dem Isolierfilm durch einen Photolithografieprozess ausgebildet, und der

leitende Film und der Isolierfilm werden selektiv geätzt, so dass eine Gate-Elektrode 405 und ein Isolierfilm 406 in einer gestapelten Weise ausgebildet werden (siehe **Fig. 8B**).

[0173] Die Gate-Elektrode 405 kann unter Verwendung eines Metallmaterials wie z. B. Molybdäns, Titans, Tantals, Wolframs, Aluminiums, Kupfers, Chroms, Neodyms oder Scandiums oder eines Legierungsmaterials, das eines oder mehrere dieser Materialien als Hauptkomponente enthält, ausgebildet werden. Alternativ kann als die Gate-Elektrode 405 ein Halbleiterfilm wie z. B. ein polykristalliner Siliziumfilm, der mit einem Störstellenelement wie z. B. Phosphor dotiert ist, oder ein Silizidfilm wie z. B. ein Nickelsilizidfilm verwendet werden. Die Gate-Elektrode 405 kann als eine einschichtige Struktur oder eine mehrschichtige Struktur ausgebildet werden.

[0174] Ferner kann die Gate-Elektrode 405 unter Verwendung eines leitenden Materials, wie z. B. eines Indiumzinnoxids, eines Indiumoxids, das ein Wolframoxid enthält, eines Indiumzinkoxids, das ein Wolframoxid enthält, eines Indiumoxids, das ein Titanoxid enthält, eines Indiumzinnoxids, das ein Titanoxid enthält, eines Indiumzinkoxids oder eines Indiumzinnoxids, zu dem ein Siliziumoxid zugesetzt worden ist, ausgebildet werden. Alternativ kann die Gate-Elektrode 405 eine mehrschichtige Struktur, die das leitende Material und das Metallmaterial enthält, aufweisen.

[0175] Außerdem kann als die Gate-Elektrode 405, die mit dem Isolierfilm 404 in Kontakt steht, Metall-oxid, das Stickstoff enthält, insbesondere ein In-Ga-Zn-O-Film, der Stickstoff enthält, ein In-Sn-O-Film, der Stickstoff enthält, ein In-Ga-O-Film, der Stickstoff enthält, ein In-Zn-O-Film, der Stickstoff enthält, ein Sn-O-Film, der Stickstoff enthält, ein In-O-Film, der Stickstoff enthält, oder ein Metallnitridfilm (ein InN-Film, ein SnN-Film oder dergleichen) verwendet werden. Da ein solcher Film eine Austrittarbeit von höher als oder gleich 5 eV (Elektronenvolt), bevorzugt höher als oder gleich 5,5 eV (Elektronenvolt) aufweist, kann im Fall der Verwendung des Films als die Gate-Elektrode die Schwellenspannung unter den elektrischen Eigenschaften des Transistors positiv werden, so dass ein selbstsperrendes Schaltungselement erhalten werden kann.

[0176] Für den Isolierfilm 406 kann ein anorganisches Isoliermaterial wie z. B. Siliziumoxid, Siliziumoxynitrid, Aluminiumoxid, Aluminiumoxynitrid, Siliziumnitrid, Aluminiumnitrid, Siliziumnitridoxid oder Aluminiumnitridoxid verwendet werden. Der Isolierfilm 406 kann durch ein Plasma-CVD-Verfahren, ein Sputterverfahren oder dergleichen ausgebildet werden.

[0177] Als Nächstes wird dem Oxidhalbleiterfilm 403 ein Dotierstoff durch den Isolierfilm 404 unter Verwendung der Gate-Elektrode 405 und des Isolierfilms 406 als Maske zugesetzt, und somit werden Gebiete 407a und 407b, die jeweils einen Dotierstoff enthält, ausgebildet.

[0178] Als der Dotierstoff wird ein Element, was die Leitfähigkeit des Oxidhalbleiterfilms 403 ändert, verwendet. Als der Dotierstoff wird/werden eines oder mehrere, das/die aus dem Folgenden ausgewählt wird/werden, verwendet: ein Element der Gruppe 15 (wie z. B. Stickstoff (N), Phosphor (P), Arsen (As) und Antimon (Sb)), Bor (B), Aluminium (Al), Argon (Ar), Helium (He), Neon (Ne), Indium (In), Fluor (F), Chlor (Cl), Titan (Ti) und Zink (Zn).

[0179] Der Dotierstoff kann in Abhängigkeit von dem Verfahren dem Oxidhalbleiterfilm 403 durch einen anderen Film (den Isolierfilm 404 bei dieser Ausführungsform) zugesetzt werden. Als das Verfahren zum Zusetzen des Dotierstoffs kann ein Ionenimplantationsverfahren, ein Ionendotierungsverfahren, ein Plasma-Immersions-Ionenimplantationsverfahren oder dergleichen verwendet werden. Dabei ist es zu bevorzugen, Ionen des Dotierstoffs selbst, oder Ionen eines Fluorids oder Chlorids des Dotierstoffs zu verwenden.

[0180] Das Einbringen des Dotierstoffs kann dadurch gesteuert werden, dass die Implantationsbedingungen wie z. B. die Beschleunigungsspannung und die Dosierung oder die Dicke des Films, durch den der Dotierstoff durchgeht, angemessen eingestellt werden. Bei dieser Ausführungsform wird Phosphor als der Dotierstoff verwendet, und Phosphorionen werden durch ein Ionenimplantationsverfahren implantiert. Die Dosierung des Dotierstoffs kann größer als oder gleich 1×10^{13} Ionen/cm² und kleiner als oder gleich 5×10^{16} Ionen/cm² sein.

[0181] Es ist zu bevorzugen, dass durch Zusetzen des Dotierstoffs zu dem Oxidhalbleiterfilm 403 die Konzentration des Dotierstoffs in den Gebieten 407a und 407b, die jeweils einen Dotierstoff enthält, größer als oder gleich 5×10^{18} /cm³ und kleiner als oder gleich 1×10^{22} /cm³ wird.

[0182] Während der Dotierstoff dem Oxidhalbleiterfilm 403 zugesetzt wird, kann das Substrat erwärmt werden. Die Behandlung zum Einbringen des Dotierstoffs in den Oxidhalbleiterfilm 403 kann mehrmals durchgeführt werden, oder mehrere Arten der Dotierstoffe können eingebracht werden.

[0183] Nachdem der Dotierstoff zugesetzt worden ist, kann eine Wärmebehandlung durchgeführt werden. Die Wärmebehandlung wird vorzugsweise bei einer Temperatur von höher als oder gleich 300 °C und niedriger als oder gleich 700 °C, bevorzugt höher

als oder gleich 300 °C und niedriger als oder gleich 450 °C für 1 Stunde in einer Sauerstoffatmosphäre durchgeführt. Die Wärmebehandlung kann auch in einer Stickstoffatmosphäre, unter einem reduzierten Druck, oder in der Luft (ultratrockenen Luft) durchgeführt werden.

[0184] Bei dieser Ausführungsform werden Ionen von Phosphor (P) dem Oxidhalbleiterfilm 403 durch ein Ionenimplantationsverfahren implantiert. Dabei sind die Beschleunigungsspannung und die Dosierung 25 kV bzw. $1,0 \times 10^{15}$ Ionen/cm².

[0185] Falls der Oxidhalbleiterfilm 403 ein CAA-C-OS-Film ist, wird ein Teil des Films amorph durch Zusetzen des Dotierstoffs. In diesem Fall kann die Kristallinität des Oxidhalbleiterfilms 403 durch eine Wärmebehandlung nach dem Einbringen des Dotierstoffs wieder erhöht werden.

[0186] Durch den Schritt des Zusetzens des Dotierstoffs werden bei dem Oxidhalbleiterfilm 403 die Gebiete 407a und 407b, die jeweils einen Dotierstoff enthält, mit einem dazwischen liegenden Kanalbereich 408 ausgebildet.

[0187] Als Nächstes wird ein Isolierfilm über der Gate-Elektrode 405 und dem Isolierfilm 406 ausgebildet und geätzt, um Seitenwand-Isolierfilme 409a und 409b auszubilden. Ferner wird der Isolierfilm 404 unter Verwendung der Gate-Elektrode 405 und der Seitenwand-Isolierfilme 409a und 409b als Maske geätzt, um einen Gate-Isolierfilm 411 auszubilden (siehe **Fig. 8C**).

[0188] Die Seitenwand-Isolierfilme 409a und 409b können unter Verwendung eines Materials und eines Verfahrens, die dem Material und dem Verfahren beim Ausbilden des Isolierfilms 406 ähnlich sind, ausgebildet werden. Bei dieser Ausführungsform wird ein Siliziumoxynitridfilm, der durch ein CVD-Verfahren ausgebildet ist, für die Seitenwand-Isolierfilme 409a und 409b verwendet werden.

[0189] Als Nächstes wird ein leitender Film zum Ausbilden einer Source-Elektrode und einer Drain-Elektrode (einschließlich einer Leitung, die in derselben Schicht wie die Source-Elektrode und die Drain-Elektrode ausgebildet ist) ausgebildet, um den Oxidhalbleiterfilm 403, den Gate-Isolierfilm 411, die Seitenwand-Isolierfilme 409a und 409b und den Isolierfilm 406 zu bedecken.

[0190] Als der leitende Film zum Ausbilden einer Source-Elektrode und einer Drain-Elektrode kann ein Metallfilm, der ein Element enthält, das aus Aluminium (Al), Chrom (Cr), Kupfer (Cu), Tantal (Ta), Titan (Ti), Molybdän (Mo) und Wolfram (W) ausgewählt wird, ein Metallnitridfilm, der jedes geeignete der oben genannten Elemente als seine Kompo-

nente enthält (wie z. B. ein Titannitridfilm, ein Molybdänitridfilm oder ein Wolframnitridfilm) oder dergleichen, verwendet werden. Alternativ kann ein Film aus einem einen hohen Schmelzpunkt aufweisenden Metall, wie z. B. Titan, Molybdän oder Wolfram oder ein Metallnitridfilm aus jedem geeigneten dieser Elemente (wie z. B. ein Titannitridfilm, ein Molybdänitridfilm oder ein Wolframnitridfilm) über und/oder unter einem Metallfilm, wie z. B. einem Aluminiumfilm oder einem Kupferfilm angeordnet werden.

[0191] Ferner kann der leitende Film zum Ausbilden einer Source-Elektrode und einer Drain-Elektrode unter Verwendung eines leitenden Metalloxids ausgebildet werden. Als das leitende Metalloid kann Indiumoxid (In_2O_3), Zinnoxid (SnO_2), Zinkoxid (ZnO), eine Legierung aus Indiumoxid und Zinnoxid ($\text{In}_2\text{O}_3\text{-SnO}_2$; abgekürzt zu ITO), eine Legierung aus Indiumoxid und Zinkoxid ($\text{In}_2\text{O}_3\text{-ZnO}$) oder jedes geeignete dieser Metalloidmaterialien, das Siliziumoxid enthält, verwendet werden. Alternativ kann eine mehrschichtige Struktur, die das leitende Material und das Metalloidmaterial enthält, verwendet werden.

[0192] Danach wird durch einen Fotolithografieprozess eine Fotolackmaske über dem leitenden Film ausgebildet, und der leitende Film wird selektiv geätzt, wobei Bearbeitung zum Ausbilden einer Source-Elektrode und einer Drain-Elektrode in der Richtung der Kanalbreite W durchgeführt werden.

[0193] Dann werden ein Isolierfilm 415 und ein Isolierfilm 417 über dem leitenden Film ausgebildet.

[0194] Der Isolierfilm 415 und der Isolierfilm 417 können angemessen durch ein Verfahren wie z. B. ein Sputterverfahren ausgebildet werden, wobei Eindringen von Fremdstoffen wie z. B. Wasserstoff in den Isolierfilm 415 und den Isolierfilm 417 verhindert wird.

[0195] Als der Isolierfilm 415 und der Isolierfilm 417 kann typischerweise ein anorganischer Isolierfilm aus Siliziumoxid, Siliziumoxynitrid, Aluminiumoxid, Aluminiumoxynitrid, Hafniumoxid, Galliumoxid, Siliziumnitrid, Aluminiumnitrid, Siliziumnitridoxid, Aluminiumnitridoxid oder dergleichen verwendet werden.

[0196] Als der Isolierfilm 415 kann ein hochdichter anorganischer Isolierfilm, der mit einer Source-Elektrode 416a und einer Drain-Elektrode 416b in Kontakt steht, ausgebildet werden. Beispielsweise wird ein Aluminiumoxidfilm über der Source-Elektrode 416a und der Drain-Elektrode 416b durch ein Sputterverfahren ausgebildet. Wenn der Aluminiumoxidfilm hohe Dichte (Filmdichte von höher als oder gleich 3,2 g/cm³, bevorzugt höher als oder gleich 3,6 g/cm³) aufweist, kann der Transistor 410 stabile elektrische Eigenschaften aufweisen. Die Filmdichte kann durch Rutherford-Rückstreu-Spektrometrie (Rutherford

backscattering spectrometry: RBS) oder Röntgenreflektometrie (X-ray reflection: XRR) gemessen werden.

[0197] Ein Aluminiumoxidfilm, der als der anorganische Isolierfilm über dem Transistor 410 verwendet werden kann, hat einen hohen Effekt zum Sperren (einen hohen Sperreffekt) sowohl eines Fremdstoffs wie z. B. Wasserstoffs oder Wassers als auch eines Sauerstoffs.

[0198] Dadurch fungiert der Aluminiumoxidfilm während und nach dem Herstellungsprozess des Transistors als ein Schutzfilm zum Verhindern des Eindringens eines Fremdstoffs wie z. B. Wasserstoffs oder Wassers, der/das eine Schwankung der elektrischen Eigenschaften des Transistors verursacht, in den Oxidhalbleiterfilm 403 und der Ausströmung eines Sauerstoffs, der ein Hauptbestandteil des Oxidhalbleiters ist, aus dem Oxidhalbleiterfilm 403.

[0199] Als Nächstes wird eine Polierbehandlung an dem Isolierfilm 415, dem Isolierfilm 417 und dem leitenden Film durchgeführt, bis der Isolierfilm 406 freigelegt wird. Auf diese Weise werden der Isolierfilm 415, der Isolierfilm 417 und der leitende Film teilweise entfernt, und somit werden die Source-Elektrode 416a und die Drain-Elektrode 416b ausgebildet.

[0200] Obwohl als die Polierbehandlung ein chemisch-mechanisches Polieren-(CMP) Verfahren verwendet werden kann, kann auch ein anderes Schneidverfahren (ein Schleifverfahren oder ein Polierverfahren) verwendet werden. Nach der Polierbehandlung kann eine Trockenätzbehandlung, eine Plasmabehandlung (eine umgekehrte Plasmabehandlung) oder dergleichen durchgeführt werden, um die Oberfläche, die poliert worden ist, weiter zu verflachen.

[0201] Bei dieser Ausführungsform ist der Isolierfilm 406 über der Gate-Elektrode 405 vorgesehen. Deshalb kann ein Kurzschluss zwischen der Gate-Elektrode 405 und den Source- und Drain-Elektroden 416a und 416b unterbunden werden, auch wenn eine Polierbehandlung an dem Isolierfilm 415, dem Isolierfilm 417 und dem leitenden Film durchgeführt wird.

[0202] Durch den oben beschriebenen Prozess wird der Transistor 410 nach einer Ausführungsform der vorliegenden Erfindung ausgebildet (siehe **Fig. 9A**).

[0203] Als Nächstes wird ein Isolierfilm 418 ausgebildet, um den Transistor 410 zu bedecken. Da der Isolierfilm 418 unter Verwendung eines Materials und eines Verfahrens beim Ausbilden des Isolierfilms 415 und des Isolierfilms 417 ausgebildet werden kann, wird eine ausführliche Beschreibung ausgelassen.

[0204] Dann werden Leitungen 419a und 419b über dem Isolierfilm 418 ausgebildet. Die Leitungen 419a und 419b werden ausgebildet, um den Transistor 410 mit einem anderen Transistor zu verbinden. Die Leitung 419a ist mit der Source-Elektrode 416a durch eine Öffnung, die in dem Isolierfilm 415, dem Isolierfilm 417 und dem Isolierfilm 418 ausgebildet ist, elektrisch verbunden. Ferner ist die Leitung 419b mit der Drain-Elektrode 416b durch eine Öffnung, die in dem Isolierfilm 418, dem Isolierfilm 415 und dem Isolierfilm 417 ausgebildet ist, elektrisch verbunden.

[0205] Da die Leitungen 419a und 419b unter Verwendung eines Materials und eines Verfahrens, die dem Material und dem Verfahren beim Ausbilden der Gate-Elektrode 405 ähnlich sind, ausgebildet werden können, wird eine ausführliche Beschreibung ausgelassen.

[0206] Beispielsweise kann als die Leitungen 419a und 419b eine Einzelschicht eines Molybdänenfilms, eine gestapelte Schicht eines Tantalnitridfilms und eines Kupferfilms, eine gestapelte Schicht eines Tantalnitridfilms und eines Wolframfilms oder dergleichen verwendet werden.

[0207] Durch die oben angegebenen Schritte kann die Pegelverschieberschaltung nach einer Ausführungsform der vorliegenden Erfindung hergestellt werden.

[0208] Gemäß dem Herstellungsverfahren bei dieser Ausführungsform kann ein Transistor, bei dem ein Halbleiterfilm aus einem Oxidhalbleiter oder dergleichen verwendet wird, über einem Transistor, bei dem ein einkristalliner Halbleiterfilm aus Silizium oder dergleichen verwendet wird, gestapelt werden. Dadurch kann ein Teil der Transistoren in der Pegelverschieberschaltung eine gestapelte Struktur aufweisen, was zur Verkleinerung der Fläche der Pegelverschieberschaltung führt.

[0209] Außerdem werden gemäß dem Herstellungsverfahren bei dieser Ausführungsform Fremdstoffe wie z. B. Wasserstoff in dem Oxidhalbleiterfilm ausreichend entfernt, oder Sauerstoff wird in einer ausreichenden Menge dem Oxidhalbleiterfilm zugeführt, um einen Übersättigungszustand mit Sauerstoff zu machen, so dass der Oxidhalbleiterfilm hochgereinigt werden kann. Genauer beträgt die Wasserstoffkonzentration in dem Oxidhalbleiterfilm kleiner als oder gleich 5×10^{19} Atome/cm³, bevorzugt kleiner als oder gleich 5×10^{18} Atome/cm³, stärker bevorzugt kleiner als oder gleich 5×10^{17} Atome/cm³. Zu beachten ist, dass die Wasserstoffkonzentration in dem Oxidhalbleiterfilm durch Sekundärionen-Massenspektrometrie (SIMS) gemessen wird. Ferner wird dann, weil Sauerstoff in einer ausreichenden Menge dem Oxidhalbleiterfilm zugeführt wird und

das Sauerstoffdefizit reduziert wird, eine Vermehrung der Majoritätsträger unterbunden. Dadurch kann eine Schwankung der Schwellenspannung des Transistors wegen der Vermehrung der Majoritätsträger unterbunden, so dass die Zuverlässigkeit des Transistors erhöht werden kann.

[0210] Deshalb fließen Majoritätsträger (Elektronen) des Oxidhalbleiterfilms 403 nur aus der Source des Transistors. Ferner kann der Kanalbereich zu einer kompletten Raumladungszone werden, und somit kann der Aus-Strom des Transistors sehr klein werden. Der Aus-Strom des Transistors, bei dem der Oxidhalbleiterfilm 403 verwendet wird, ist sehr klein, wie z. B. kleiner als oder gleich 10 yA/µm bei einer Raumtemperatur und kleiner als oder gleich 1 zA/µm bei 85 °C bis 95 °C.

[0211] Daher wird der S-Wert des Transistors, bei dem der Oxidhalbleiterfilm 403 verwendet wird, zu einem idealen Wert verringert. Außerdem ist der Transistor hochzuverlässig.

[0212] So kann bei dem Transistor 410 in dieser Ausführungsform die Schwellenspannung leicht von einem Potenzial, das an die zweite Gate-Elektrode angelegt wird, gesteuert werden. Durch Bilden der Pegelverschieberschaltung unter Verwendung eines solchen Transistors 410 kann die Amplitude eines Signals, das aus der Pegelverschieberschaltung ausgegeben wird, leicht gesteuert werden.

[0213] Obwohl bei dieser Ausführungsform der Transistor in der Pegelverschieberschaltung beschrieben worden ist, kann nicht nur die Pegelverschieberschaltung sondern auch eine andere Schaltung in der integrierten Halbleiterschaltung gemäß dem Herstellungsverfahren bei dieser Ausführungsform hergestellt werden. Beispielsweise weist der Transistor 410 in dem Oberteil, bei dem der Oxidhalbleiterfilm 403 verwendet wird, wie oben beschrieben einen sehr kleinen Aus-Strom auf; dies ermöglicht, ein nichtflüchtiges Speicherzellenarray zu bilden. Das Detail des nichtflüchtigen Speicherzellenarrays wird bei der Ausführungsform 3 beschrieben. Ein solches Speicherzellenarray und ein Transistor in der Pegelverschieberschaltung werden in dem Oberteil ausgebildet, und eine periphere Schaltung zum Ansteuern der Specherschaltung und eine Wechselrichterschaltung in der Pegelverschieberschaltung werden in dem Unterteil ausgebildet, so dass die integrierte Halbleiterschaltung verkleinert werden kann.

[0214] Die bei dieser Ausführungsform beschriebenen Strukturen, Verfahren und dergleichen können, soweit erforderlich, mit jeder/jedem geeigneten der bei den anderen Ausführungsformen beschriebenen Strukturen, Verfahren und dergleichen kombiniert werden.

(Ausführungsform 3)

[0215] Bei dieser Ausführungsform wird ein Speichergerät anhand der **Fig. 10A** und **Fig. 10B** und **Fig. 11A** und **Fig. 11B** beschrieben. Bei dem Speichergerät wird ein Transistor, der bei der Ausführungsform 2 beschrieben worden ist, verwendet, gespeicherte Daten können auch ohne Versorgung mit Elektrizität gehalten werden, und es gibt keine Beschränkung auf die Anzahl der Schreiboperationen.

[0216] Das bei dieser Ausführungsform beschriebene Speichergerät kann zur gleichen Zeit wie der Transistor in der Pegelverschieberschaltung, die bei der Ausführungsform 2 beschrieben worden ist, hergestellt werden.

[0217] **Fig. 10A** zeigt ein Beispiel für eine Schaltungsstruktur des Speichergeräts, und **Fig. 10B** ist ein Begriffsschema, das ein Beispiel für das Speichergerät zeigt. Zuerst wird das Gerät in **Fig. 10A** erklärt, und dann wird eine Halbleitervorrichtung in **Fig. 10B** erklärt.

[0218] Das Speichergerät in **Fig. 10A** und **Fig. 10B** weist n Bitleitungen BL, m Wortleitungen WL, ein Speicherzellenarray, in dem Speicherzellen 195 in einer Matrix von m (Zeilen) \times n (Spalten) angeordnet sind, eine erste Treiberschaltung 196, die mit den n Bitleitungen BL verbunden ist, und eine zweite Treiberschaltung 197, die mit den m Wortleitungen WL verbunden ist, auf.

[0219] Jede Speicherzelle 195 weist einen Transistor 191 und einen Kondensator 192 auf. Die Bitleitung BL ist elektrisch mit einer Source-Elektrode oder einer Drain-Elektrode des Transistors 191 verbunden, die Wordleitung WL ist elektrisch mit einer Gate-Elektrode des Transistors 191 verbunden, und die Source-Elektrode oder die Drain-Elektrode des Transistors 191 ist elektrisch mit einem ersten Anschluss des Kondensators 192 verbunden.

[0220] Als Nächstes werden das Schreiben und das Halten von Daten in die/der Halbleitervorrichtung (die/der Speicherzelle 195) in **Fig. 10A** beschrieben.

[0221] Zunächst wird das Potenzial der Wortleitung WL auf ein Potenzial eingestellt, bei dem der Transistor 191 eingeschaltet wird, so dass der Transistor 191 eingeschaltet wird. Dementsprechend wird dem ersten Anschluss des Kondensators 192 das Potenzial der Bitleitung BL zugeführt (Schreiben). Danach wird das Potenzial der Wortleitung WL auf ein Potenzial eingestellt, bei dem der Transistor 191 ausgeschaltet wird, so dass der Transistor 191 ausgeschaltet wird. Somit wird das Potenzial des ersten Anschlusses des Kondensators 192 gehalten (Halten).

[0222] Der Transistor 191, der einen Oxidhalbleiter aufweist, hat einen sehr kleinen Aus-Strom. Daher kann dann, wenn der Transistor 191 ausgeschaltet wird, das Potenzial des ersten Anschlusses des Kondensators 192 (oder eine Ladung, die bei dem Kondensator 192 akkumuliert ist) für lange Zeit gehalten werden.

[0223] Nachfolgend wird das Lesen von Daten beschrieben. Wenn der Transistor 191 eingeschaltet wird, werden die Bitleitung BL, die sich in einem Floating-Zustand befindet, und der Kondensator 192 elektrisch miteinander verbunden, und die Ladung wird zwischen der Bitleitung BL und dem Kondensator 192 neu verteilt. Folglich wird das Potenzial der Bitleitung BL geändert. Die Menge an Änderung des Potenzials der Bitleitung BL verändert sich je nach dem Potenzial des ersten Anschlusses des Kondensators 192 (oder je nach der Ladung, die bei dem Kondensator 192 akkumuliert ist).

[0224] Beispielsweise ist das Potenzial der Bitleitung BL nach der Neuverteilung der Ladung $(C_B \times V_{B0} + C \times V) / (C_B + C)$, wo V das Potenzial des ersten Anschlusses des Kondensators 192 ist, C die Kapazität des Kondensators 192 ist, C_B die Kapazität der Bitleitung BL (nachstehend auch als die Bitleitungskapazität bezeichnet) ist, und V_{B0} das Potenzial der Bitleitung BL vor der Neuverteilung der Ladung ist. Daraus ergibt sich, dass, in der Annahme, dass sich die Speicherzelle 195 in einem Zustand befindet, in dem das Potenzial des ersten Anschlusses des Kondensators 192 V_1 oder V_0 ($V_1 > V_0$) ist, das Potenzial der Bitleitung BL in dem Fall, in dem das Potenzial V_1 gehalten ist $= (C_B \times V_{B0} + C \times V_1) / (C_B + C)$, höher als das Potenzial der Bitleitung BL in dem Fall ist, in dem das Potenzial V_0 gehalten ist $= (C_B \times V_{B0} + C \times V_0) / (C_B + C)$.

[0225] Durch Vergleichen des Potenzials der Bitleitung BL mit einem vorbestimmten Potenzial können Daten ausgelesen werden.

[0226] Wie oben beschrieben worden ist, kann bei der Halbleitervorrichtung in **Fig. 10A**, da der Aus-Strom des Transistors 191 sehr klein ist, die Ladung, die bei dem Kondensator 192 akkumuliert ist, für lange Zeit gehalten werden. Das heißt, dass eine Aktualisierungsoperation unnötig sein kann oder die Häufigkeit der Aktualisierungsoperation drastisch verringert werden kann, was zu einer ausreichenden Verringerung des Energieverbrauchs führt. Ferner können gespeicherte Daten für lange Zeit gehalten werden, auch wenn keine Elektrizität zugeführt wird.

[0227] Als Nächstes wird die Halbleitervorrichtung in **Fig. 10B** beschrieben.

[0228] Die Halbleitervorrichtung in **Fig. 10B** weist in einem Oberteil als eine Specherschaltung ein Spei-

cherzellenarray 201a und ein Speicherzellenarray 201b auf, die jeweils die Vielzahl von Speicherzellen 195 aufweisen, die in **Fig. 10A** gezeigt sind, und weist in einem Unterteil eine periphere Schaltung 220 auf, die erforderlich ist, um ein Speicherzellenarray 210 (einschließlich des Speicherzellenarrays 201a und des Speicherzellenarrays 201b) anzusteuern. Zu beachten ist, dass die periphere Schaltung 220 mit jedem des Speicherzellenarrays 201a und des Speicherzellenarrays 201b elektrisch verbunden ist.

[0229] Bei der in **Fig. 10B** gezeigten Struktur kann die periphere Schaltung 220 gerade unter dem Speicherzellenarray 210 (einschließlich des Speicherzellenarrays 201a und des Speicherzellenarrays 201b) vorgesehen sein, was die Halbleitervorrichtung verkleinern kann.

[0230] Ein Transistor, der bei der peripheren Schaltung 220 vorgesehen ist, wird vorzugsweise aus einem Halbleitermaterial ausgebildet, das anders als ein Halbleitermaterial für den Transistor 191 ist. Beispielsweise kann Silizium, Germanium, Silizium-Germanium, Siliziumkarbid, Galliumarsenid oder dergleichen verwendet werden, und vorzugsweise wird ein einkristalliner Halbleiter verwendet. Alternativ kann ein organisches Halbleitermaterial oder dergleichen verwendet werden. Ein Transistor, der ein solches Halbleitermaterial aufweist, kann mit einer ausreichend hohen Geschwindigkeit angesteuert werden. Daher können unter Verwendung des Transistors verschiedene Schaltungen (wie z. B. eine Logikschaltung und eine Treiberschaltung), die mit einer hohen Geschwindigkeit angesteuert werden sollen, vorteilhaft hergestellt werden. Für den Transistor in der peripheren Schaltung 220 kann auf die Beschreibung über die Transistoren 330 und 340 bei der Ausführungsform 2 Bezug genommen werden.

[0231] Zu beachten ist, dass bei der Halbleitervorrichtung in **Fig. 10B** beispielsweise das Speicherzellenarray 210 die zwei gestapelten Speicherzellenarrays 201a und 201b aufweist, aber die Zahl der gestapelten Speicherzellenarrays ist nicht auf zwei beschränkt. Drei oder mehr Speicherzellenarrays können auch gestapelt werden.

[0232] Dann wird eine konkrete Struktur der Speicherzelle 195, die in **Fig. 10A** gezeigt ist, unter Verwendung der **Fig. 11A** und **Fig. 11B** beschrieben.

[0233] **Fig. 11A** und **Fig. 11B** zeigen ein Beispiel für eine Struktur der Speicherzelle 195. **Fig. 11A** ist eine Querschnittsansicht der Speicherzelle 195, und **Fig. 11B** zeigt eine Draufsicht der Speicherzelle 195. Hier entspricht **Fig. 11A** einem Querschnitt entlang einer Linie C1-C2 in **Fig. 11B**.

[0234] Der Transistor 191, der in **Fig. 11A** und **Fig. 11B** gezeigt ist, kann eine ähnliche Struktur wie der bei der Ausführungsform 2 beschriebene Transistor 410 aufweisen, so dass die ausführliche Beschreibung ausgelassen wird.

[0235] Der Kondensator 192 kann durch Ausbilden einer Elektrode 422 über einem Isolierfilm 421 ausgebildet werden. Für das Material und das Herstellungsverfahren der Elektrode 422 kann auf die Beschreibung über die Leitungen 419a und 419b Bezug genommen werden.

[0236] Bei der Speicherzelle 195, die in **Fig. 11A** und **Fig. 11B** gezeigt ist, kann der Kondensator 192 einfach dadurch ausgebildet werden, dass, nachdem die Leitungen 419a und 419b über dem bei der Ausführungsform 2 beschriebenen Transistor 410 ausgebildet worden sind, der Isolierfilm 421 ausgebildet wird, und dann die Elektrode 422 ausgebildet wird. Infolgedessen ist es nicht nötig, den Transistor 410 für die Pegelverschieberschaltung und einen Transistor für die Speicherzelle getrennt auszubilden.

[0237] In dem Fall, in dem das Speicherzellenarray eine mehrschichtige Struktur aufweist, kann noch ein Isolierfilm über dem Isolierfilm 421 und der Elektrode 422 ausgebildet werden, um einen Transistor, bei dem wie bei dem Transistor 191 ein Oxidhalbleiter verwendet wird, über dem Isolierfilm herzustellen.

[0238] Mit der in **Fig. 11B** gezeigten Anordnung kann die Fläche der Halbleitervorrichtung reduziert werden, was zu einer höheren Integration führt.

[0239] Wie oben beschrieben worden ist, weisen die Vielzahl von mehrschichtigen Speicherzellen jeweils einen Transistor auf, bei dem ein Oxidhalbleiter verwendet wird. Da der Aus-Strom des Transistors, bei dem ein Oxidhalbleiter verwendet wird, klein ist, können unter Verwendung eines solchen Transistors gespeicherte Daten für lange Zeit gehalten werden. Das heißt, dass die Häufigkeit der Aktualisierungsoperation drastisch verringert werden kann, was zu einer ausreichenden Verringerung des Energieverbrauchs führt.

[0240] Auf die oben angegebene Weise kann eine Halbleitervorrichtung realisiert werden, die sowohl eine periphere Schaltung mit einem Transistor, bei dem ein Material außer einem Oxidhalbleiter verwendet wird (d. h., einem Transistor, der mit einer ausreichend hohen Geschwindigkeit angesteuert werden kann), als auch ein Speichergerät mit einem Transistor, bei dem ein Oxidhalbleiter verwendet wird (im weiteren Sinne, einem Transistor, dessen Aus-Strom ausreichend klein ist), aufweist.

[0241] Außerdem werden ein Speicherzellenarray und ein Transistor in der Pegelverschieberschaltung

in dem Oberteil ausgebildet, und eine periphere Schaltung zum Ansteuern des Speicherzellenarrays und eine Wechselrichterschaltung in der Pegelverschieberschaltung werden in dem Unterteil ausgebildet, so dass die integrierte Halbleiterschaltung verkleinert werden kann.

[0242] Diese Ausführungsform kann in einer geeigneten Kombination mit jeder geeigneten der bei den anderen Ausführungsformen beschriebenen Strukturen implementiert werden.

(Ausführungsform 4)

[0243] Eine integrierte Halbleiterschaltung wird unter Verwendung der Pegelverschieberschaltung und der Speicherschaltung, die bei den oben angegebenen Ausführungsformen beschrieben worden sind, hergestellt und auf ein tragbares Gerät wie z. B. ein Mobiltelefon, ein Smartphone oder ein E-Book-Lesegerät angewendet; Beispiele dafür werden unter Verwendung der **Fig. 12** und **Fig. 13** beschrieben.

[0244] **Fig. 12** ist ein Blockdiagramm eines tragbaren Geräts. Das tragbare Gerät in **Fig. 12** weist eine HF-Schaltung 901, eine analoge Basisbandschaltung 902, eine digitale Basisbandschaltung 903, eine Batterie 904, eine Leistungsversorgungsschaltung 905, einen Mikroprozessor 906, einen Flash-Speicher 910, einen Displayregler 911, eine Speicherschaltung 912, ein Display 913, einen Touchsensor 919, eine Audioschaltung 917, eine Tastatur 918 und dergleichen auf. Das Display 913 weist einen Anzeigeabschnitt 914, einen Source-Treiber 915 und einen Gate-Treiber 916 auf. Der Mikroprozessor 906 weist einen CPU 904, einen DSP 908 und eine Schnittstelle (interface: IF) 909 auf. Zu beachten ist, dass der Mikroprozessor 906, der Flash-Speicher 910, die Speicherschaltung 912 und der Displayregler 911 in einem Chip eingebaut werden können (siehe eine gestrichelte Linie in **Fig. 12**).

[0245] Der Mikroprozessor 906 ist mit dem Flash-Speicher 910 über eine Pegelverschieberschaltung 921 verbunden. Der Mikroprozessor 906 ist mit der Speicherschaltung 912 über eine Pegelverschieberschaltung 922 verbunden. Die Speicherschaltung 912 ist mit dem Displayregler 911 über eine Pegelverschieberschaltung 923 verbunden. Eine der Pegelverschieberschaltungen, die in **Fig. 1A** bis **Fig. 1C**, **Fig. 2**, **Fig. 3**, **Fig. 4** und **Fig. 5** gezeigt sind, kann auf die Pegelverschieberschaltungen 921 bis 923 angewendet werden. Unter Verwendung der Pegelverschieberschaltung in **Fig. 2** oder **Fig. 3** ist es zum Beispiel nicht nötig, alle Pegelverschieberschaltungen 921 bis 923 vorzusehen, und eine der Pegelverschieberschaltungen kann ausgelassen werden. Da die Pegelverschieberschaltung eine mehrschichtige Struktur aufweisen kann, kann die Fläche der Pegelverschieberschaltung reduziert werden, was zur Verkleinerung der integrierten Halbleiterschaltung führt. Außerdem kann eine Spannung zum Ansteuern des Flash-Speichers 1004, der Speicherschaltung 1007 und des Displayreglers 1010 angemessen auf einen minimalen Wert eingestellt werden.

Fläche der Pegelverschieberschaltung reduziert werden, was zur Verkleinerung der integrierten Halbleiterschaltung führt. Außerdem kann eine Spannung zum Ansteuern des Flash-Speichers 910, der Speicherschaltung 912 und des Displayreglers 911 angemessen auf einen minimalen Wert eingestellt werden, und somit kann eine Verringerung des Energieverbrauchs der integrierten Halbleiterschaltung realisiert werden.

[0246] Unter Verwendung des Speichergeräts, das bei der oben angegebenen Ausführungsform beschrieben worden ist, für die Speicherschaltung 912 können das Schreiben und das Lesen von Daten mit einer hohen Geschwindigkeit durchgeführt werden, gespeicherte Daten können für lange Zeit gehalten werden, und der Energieverbrauch kann ausreichend reduziert werden. Da die Speicherschaltung 912 wie bei der Pegelverschieberschaltung eine mehrschichtige Struktur aufweisen kann, kann die Fläche der Speicherschaltung 912 reduziert werden, was zur Verkleinerung der integrierten Halbleiterschaltung führt.

[0247] **Fig. 13** ist ein Blockdiagramm eines E-Book-Lesegeräts. Das E-Book-Lesegerät in **Fig. 13** weist eine Batterie 1001, eine Leistungsversorgungsschaltung 1002, einen Mikroprozessor 1003, einen Flash-Speicher 1004, eine Audioschaltung 1005, eine Tastatur 1006, eine Speicherschaltung 1007, einen Touchscreen 1008, ein Display 1009 und einen Displayregler 1010 auf. Zu beachten ist, dass der Mikroprozessor 1003, der Flash-Speicher 1004, die Speicherschaltung 1007 und der Displayregler 1010 in einem Chip eingebaut werden können (siehe eine gestrichelte Linie in **Fig. 13**).

[0248] Der Mikroprozessor 1003 ist mit dem Flash-Speicher 1004 über eine Pegelverschieberschaltung 1021 verbunden. Der Mikroprozessor 1003 ist mit der Speicherschaltung 1007 über eine Pegelverschieberschaltung 1022 verbunden. Der Mikroprozessor 1003 ist mit dem Displayregler 1010 über eine Pegelverschieberschaltung 1023 verbunden. Eine der Pegelverschieberschaltungen, die in **Fig. 1A** bis **Fig. 1C**, **Fig. 2**, **Fig. 3**, **Fig. 4** und **Fig. 5** gezeigt sind, kann auf die Pegelverschieberschaltungen 1021 bis 1023 angewendet werden. Unter Verwendung der Pegelverschieberschaltung in **Fig. 2** oder **Fig. 3** ist es zum Beispiel nicht nötig, alle Pegelverschieberschaltungen 1021 bis 1023 vorzusehen, und eine der Pegelverschieberschaltungen kann ausgelassen werden. Da die Pegelverschieberschaltung eine mehrschichtige Struktur aufweisen kann, kann die Fläche der Pegelverschieberschaltung reduziert werden, was zur Verkleinerung der integrierten Halbleiterschaltung führt. Außerdem kann eine Spannung zum Ansteuern des Flash-Speichers 1004, der Speicherschaltung 1007 und des Displayreglers 1010 angemessen auf einen minimalen Wert eingestellt werden.

werden, und somit kann eine Verringerung des Energieverbrauchs der integrierten Halbleiterschaltung realisiert werden.

[0249] Unter Verwendung des Speichergeräts, das bei der oben angegebenen Ausführungsform beschrieben worden ist, für die Speicherschaltung 1007 können das Schreiben und das Lesen von Daten mit einer hohen Geschwindigkeit durchgeführt werden, gespeicherte Daten können für lange Zeit gehalten werden, und der Energieverbrauch kann ausreichend reduziert werden. Da die Speicherschaltung 1007 wie bei der Pegelverschieberschaltung eine mehrschichtige Struktur aufweisen kann, kann die Fläche der Speicherschaltung 1007 reduziert werden, was zur Verkleinerung der integrierten Halbleiterschaltung führt.

[0250] Die bei dieser Ausführungsform beschriebenen Strukturen, Verfahren und dergleichen können, soweit erforderlich, mit jeder/jedem geeigneten der bei den anderen Ausführungsformen beschriebenen Strukturen, Verfahren und dergleichen kombiniert werden.

(Ausführungsform 5)

[0251] Eine Halbleitervorrichtung nach einer Ausführungsform der vorliegenden Erfindung kann auf verschiedene elektronische Geräte (einschließlich der Spieleinrichtungen) angewendet werden. Beispiele für elektronische Geräte sind ein Fernsehgerät (auch als ein Fernseher oder ein Fernsehempfänger bezeichnet), ein Monitor eines Computers oder dergleichen, eine Kamera, wie z. B. eine Digitalkamera oder eine Digitalvideokamera, ein digitaler Fotorahmen, ein Mobiltelefonapparat (auch als ein Mobiltelefon oder eine Mobiltelefonvorrichtung bezeichnet), eine tragbare Spieleinrichtung, ein tragbares Informationsendgerät, eine Audiowiedergabevorrichtung, eine große Spieleinrichtung, wie z. B. eine Pachinko-Einrichtung und dergleichen. Beispiele für elektronische Geräte, die je die bei der vorstehenden Ausführungsform beschriebene Halbleitervorrichtung aufweisen, werden beschrieben.

[0252] **Fig. 14A** zeigt einen Laptop-Personal Computer, der einen Hauptkörper 3001, ein Gehäuse 3002, einen Anzeigeabschnitt 3003, eine Tastatur 3004 und dergleichen aufweist. Obwohl es nicht in der Zeichnung gezeigt ist, kann die integrierte Halbleiterschaltung nach einer der vorstehenden Ausführungsformen als eine integrierte Halbleiterschaltung innerhalb des Hauptkörpers verwendet werden. Dadurch kann der verkleinerte Laptop-Personal Computer zur Verfügung gestellt werden.

[0253] **Fig. 14B** zeigt einen persönlichen digitalen Assistenten (PDA), der einen Hauptkörper 3021 mit einem Anzeigeabschnitt 3023, einer externen

Schnittstelle 3025, Bedienungsknöpfen 3024 und dergleichen aufweist. Ein Stift 3022 ist als ein Zubehörteil zum Bedienen vorgesehen. Obwohl es nicht in der Zeichnung gezeigt ist, kann die integrierte Halbleiterschaltung nach einer der vorstehenden Ausführungsformen als eine integrierte Halbleiterschaltung innerhalb des Hauptkörpers verwendet werden. Dadurch kann der verkleinerte persönliche digitale Assistent (PDA) zur Verfügung gestellt werden.

[0254] **Fig. 14C** zeigt ein Beispiel für ein e-Book-Lesegerät. Beispielsweise weist ein e-Book-Lesegerät 2700 zwei Gehäuse, d. h. ein Gehäuse 2701 und ein Gehäuse 2703, auf. Das Gehäuse 2701 und das Gehäuse 2703 sind über ein Gelenk 2711 so miteinander verbunden, dass das e-Book-Lesegerät 2700 durch das Gelenk 2711 als eine Achse geöffnet und geschlossen werden kann. Bei einer solchen Struktur kann das e-Book-Lesegerät 2700 wie ein Papierbuch gehandhabt werden

[0255] Ein Anzeigeabschnitt 2705 und ein Anzeigeabschnitt 2707 sind in dem Gehäuse 2701 bzw. dem Gehäuse 2703 eingebaut. Der Anzeigeabschnitt 2705 und der Anzeigeabschnitt 2707 können ein Bild oder unterschiedliche Bilder anzeigen. Bei der Struktur, bei der unterschiedliche Bilder auf unterschiedlichen Anzeigeabschnitten angezeigt werden, zeigt zum Beispiel der rechte Anzeigeabschnitt (der Anzeigeabschnitt 2705 in **Fig. 14C**) Text an, und der linke Anzeigeabschnitt (der Anzeigeabschnitt 2707 in **Fig. 14C**) zeigt Bilder an. Obwohl es nicht in der Zeichnung gezeigt ist, kann die integrierte Halbleiterschaltung nach einer der vorstehenden Ausführungsformen als eine integrierte Halbleiterschaltung innerhalb des Hauptkörpers verwendet werden. Dadurch kann das verkleinerte e-Book-Lesegerät 2700 zur Verfügung gestellt werden.

[0256] **Fig. 14C** zeigt ein Beispiel, bei dem das Gehäuse 2701 einen Bedienungsabschnitt und dergleichen aufweist. Beispielsweise weist das Gehäuse 2701 einen Einschaltknopf 2721, Bedienungstasten 2723, einen Lautsprecher 2725 und dergleichen auf. Mit den Bedienungstasten 2723 können Seiten umgeblättert werden. Zu beachten ist, dass eine Tastatur, eine Zeigevorrichtung oder dergleichen ebenfalls auf derjenigen Oberfläche des Gehäuses vorgesehen sein kann, auf der der Anzeigeabschnitt vorgesehen ist. Ferner können ein externer Verbindungsanschluss (ein Kopfhöreranschluss, ein USB-Anschluss oder dergleichen), ein Aufzeichnungsmedien-Einsetzabschnitt und dergleichen auf der Rückfläche oder der Seitenfläche des Gehäuses vorgesehen sein. Ferner kann das e-Book-Lesegerät 2700 eine Funktion eines elektronischen Wörterbuchs aufweisen.

[0257] Das e-Book-Lesegerät 2700 kann eine Struktur aufweisen, mit der drahtloses Senden und Emp-

fangen von Daten möglich ist. Durch die drahtlose Kommunikation können gewünschte Buchdaten oder dergleichen von einem Server für elektronische Bücher gekauft und heruntergeladen werden.

[0258] Fig. 14D zeigt ein Smartphone, das ein Gehäuse 2800, einen Knopf 2801, ein Mikrofon 2802, einen Anzeigeabschnitt 2803 mit einem Touchscreen, einen Lautsprecher 2804 und eine Kameralinse 2805 aufweist, und eine Funktion eines Mobiltelefons hat. Obwohl es nicht in der Zeichnung gezeigt ist, kann die integrierte Halbleiterschaltung nach einer der vorstehenden Ausführungsformen als eine integrierte Halbleiterschaltung innerhalb des Hauptkörpers verwendet werden. Dadurch kann das verkleinerte Smartphone zur Verfügung gestellt werden.

[0259] Auf dem Anzeigeabschnitt 2803 kann die Anzeigerichtung auf geeignete Weise je nach einem Nutzungsverhalten verändert werden. Ferner weist das Smartphone die Kameralinse 2805 auf derselben Oberfläche wie der Anzeigeabschnitt 2803 auf, und es kann somit als ein Videotelefon benutzt werden. Der Lautsprecher 2804 und das Mikrofon 2802 können für Videotelefongespräche, Aufzeichnen und Abspielen von Ton und dergleichen sowie Voice Calls verwendet werden.

[0260] Ein externer Verbindungsanschluss 2806 kann mit einem AC-Adapter und verschiedenen Arten von Kabeln, wie z. B. einem USB-Kabel, verbunden werden, und Laden und Datenkommunikation mit einem Personal Computer sind möglich. Ferner kann eine große Menge an Daten dadurch gespeichert werden, dass ein Speichermedium in einen Externspeicher-Steckplatz (der nicht in der Zeichnung gezeigt ist) eingesetzt wird, und bewegt werden.

[0261] Ferner kann zusätzlich zu den oben genannten Funktionen eine Infrarot-Kommunikationsfunktion, eine Fernsehempfangsfunktion oder dergleichen vorgesehen sein.

[0262] Fig. 14E zeigt eine Digitalvideokamera, die einen Hauptkörper 3051, einen Anzeigeabschnitt A 3057, einen Okularabschnitt 3053, einen Bedienungsschalter 3054, einen Anzeigeabschnitt B 3055, eine Batterie 3056 und dergleichen aufweist. Obwohl es nicht in der Zeichnung gezeigt ist, kann die integrierte Halbleiterschaltung nach einer der vorstehenden Ausführungsformen als eine integrierte Halbleiterschaltung innerhalb des Hauptkörpers verwendet werden. Dadurch kann die verkleinerte Digitalvideokamera zur Verfügung gestellt werden.

[0263] Fig. 14F zeigt ein Beispiel für ein Fernsehgerät. Bei einem Fernsehgerät 9600 ist ein Anzeigeabschnitt 9603 in einem Gehäuse 9601 eingebaut. Der

Anzeigeabschnitt 9603 kann Bilder anzeigen. Hier wird das Gehäuse 9601 von einem Fuß 9605 getragen. Obwohl es nicht in der Zeichnung gezeigt ist, kann die integrierte Halbleiterschaltung nach einer der vorstehenden Ausführungsformen als eine integrierte Halbleiterschaltung innerhalb des Hauptkörpers verwendet werden. Dadurch kann das verkleinerte Fernsehgerät 9600 zur Verfügung gestellt werden.

[0264] Das Fernsehgerät 9600 kann mittels eines Bedienungsschalters des Gehäuses 9601 oder einer separaten Fernbedienung bedient werden. Ferner kann die Fernbedienung einen Anzeigeabschnitt zum Anzeigen von Daten, die von der Fernbedienung ausgegeben werden, aufweisen.

[0265] Zu beachten ist, dass das Fernsehgerät 9600 einen Empfänger, ein Modem und dergleichen aufweist. Unter Verwendung des Empfängers kann allgemeines Fernsehen empfangen werden. Ferner kann dann, wenn das Fernsehgerät über das Modem mit einem verdrahteten oder drahtlosen Kommunikationsnetzwerk verbunden ist, einseitig gerichtet (von einem Sender zu einem Empfänger) oder beidseitig gerichtet (zwischen einem Sender und einem Empfänger oder zwischen Empfängern) eine Datenkommunikation erfolgen.

[0266] Die bei dieser Ausführungsform beschriebenen Strukturen, Verfahren und dergleichen können, soweit erforderlich, mit jeder/jedem geeigneten der bei den anderen Ausführungsformen beschriebenen Strukturen, Verfahren und dergleichen kombiniert werden.

[0267] Diese Anmeldung basiert auf der japanischen Patentanmeldung mit der Seriennr. 2011-282510, eingereicht beim japanischen Patentamt am 23. Dezember 2011, deren gesamter Inhalt hiermit zum Gegenstand der vorliegenden Offenlegung gemacht ist.

Patentansprüche

1. Pegelverschieberschaltung, die umfasst:
einen ersten Transistor (101, 410), der umfasst:
eine erste Gate-Elektrode (405);
eine zweite Gate-Elektrode (398);
eine Source-Elektrode (416a); und
einen Kanalbereich (408) zwischen der ersten
Gate-Elektrode (405) und der zweiten Gate-Elektrode (398); und
eine Wechselrichterschaltung (102), die elektrisch
mit dem ersten Transistor (101) verbunden ist,
wobei die Wechselrichterschaltung (102) einen
Eingangsanschluss (IN) und einen Ausgangsanschluss
(OUT) aufweist,
wobei die erste Gate-Elektrode (405) und die
Source-Elektrode (416a) konfiguriert sind, um mit einem

ersten Leistungsversorgungspotenzial (V1) versorgt zu werden,
 wobei die zweite Gate-Elektrode (398) konfiguriert ist, um mit einem zweiten Leistungsversorgungspotenzial (V2) versorgt zu werden,
 wobei die Wechselrichterschaltung (102) konfiguriert ist, um mit einem dritten Leistungsversorgungspotenzial (V3) als ein Leistungsversorgungspotenzial versorgt zu werden,
 wobei der Eingangsanschluss (IN) konfiguriert ist, um mit einem Eingangssignal versorgt zu werden, wobei das dritte Leistungsversorgungspotenzial (V3) oder ein Potenzial, das durch Abziehen einer Menge an Veränderung einer Schwellenspannung des ersten Transistors (101, 410) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, als eine Leistungsversorgungsspannung zu der Wechselrichterschaltung (102) zugeführt wird, wobei ein Ausgangssignal (OUT1) aus der Wechselrichterschaltung (102) ausgegeben wird, und wobei der Kanalbereich (408) des ersten Transistors (101, 410) in einem Oxidhalbleiterfilm ausgebildet ist.

2. Pegelverschieberschaltung, die umfasst:
 einen ersten Transistor (101, 410), der umfasst:
 eine erste Gate-Elektrode (405);
 eine zweite Gate-Elektrode (398);
 eine Source-Elektrode (416a); und
 einen Kanalbereich (408) zwischen der ersten Gate-Elektrode (405) und der zweiten Gate-Elektrode (398);
 eine erste Wechselrichterschaltung (102), die elektrisch mit dem ersten Transistor (101) verbunden ist, wobei die erste Wechselrichterschaltung (102) einen Eingangsanschluss (IN) aufweist;
 einen ersten Ausgangsanschluss (OUT1), der elektrisch mit der ersten Wechselrichterschaltung (102) verbunden ist; und
 eine zweite Wechselrichterschaltung (106), die elektrisch mit der ersten Wechselrichterschaltung (102) und dem ersten Ausgangsanschluss (OUT1) verbunden ist, wobei die zweite Wechselrichterschaltung (106) einen zweiten Ausgangsanschluss (OUT2) aufweist,
 wobei die erste Gate-Elektrode und die Source-Elektrode konfiguriert sind, um mit einem ersten Leistungsversorgungspotenzial (V1) versorgt zu werden, wobei die zweite Gate-Elektrode konfiguriert ist, um mit einem zweiten Leistungsversorgungspotenzial (V2) versorgt zu werden,
 wobei die erste Wechselrichterschaltung (102) und die zweite Wechselrichterschaltung (106) konfiguriert sind, um mit einem dritten Leistungsversorgungspotenzial (V3) als ein Leistungsversorgungspotenzial versorgt zu werden,
 wobei der Eingangsanschluss (IN) konfiguriert ist, um mit einem Eingangssignal versorgt zu werden; wobei das dritte Leistungsversorgungspotenzial (V3) oder ein Potenzial, das durch Abziehen einer

Menge an Veränderung einer Schwellenspannung des ersten Transistors (101) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, als eine Leistungsversorgungsspannung zu der ersten Wechselrichterschaltung (102) zugeführt wird, wobei ein erstes Ausgangssignal (OUT1) aus der ersten Wechselrichterschaltung (102) ausgegeben wird,
 wobei das erste Ausgangssignal (OUT1) in die zweite Wechselrichterschaltung (106) eingegeben wird,
 wobei das dritte Leistungsversorgungspotenzial (V3) oder das Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors (101) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, als eine Leistungsversorgungsspannung zu der zweiten Wechselrichterschaltung (106) zugeführt wird, wobei ein zweites Ausgangssignal (OUT2) aus der zweiten Wechselrichterschaltung (106) ausgegeben wird, und wobei der Kanalbereich des ersten Transistors (101) in einem Oxidhalbleiterfilm ausgebildet ist.

3. Pegelverschieberschaltung nach Anspruch 2, wobei die erste Wechselrichterschaltung (102) einen p-Kanal zweiten Transistor (103) und einen n-Kanal dritten Transistor (104) umfasst, und wobei die zweite Wechselrichterschaltung (106) einen p-Kanal vierten Transistor (107) und einen n-Kanal fünften Transistor (108) umfasst.

4. Pegelverschieberschaltung nach Anspruch 3, wobei ein Zwischenschicht-Isolierfilm (324) über dem zweiten Transistor (103), dem dritten Transistor (104), dem vierten Transistor (107) und dem fünften Transistor (108) ausgebildet ist, wobei der erste Transistor (101) über dem Zwischenschicht-Isolierfilm (324) ausgebildet ist, und wobei ein Kanalbereich jedes des zweiten Transistors (103), des dritten Transistors (104), des vierten Transistors (107) und des fünften Transistors (108) Silizium umfasst.

5. Integrierte Halbleiterschaltung, die umfasst:
 die Pegelverschieberschaltung nach Anspruch 2; und
 ein Speicherzellenarray (210), das eine Vielzahl von Speicherzellen (195) aufweist, die je einen sechsten Transistor (191) und einen Kondensator (192) umfassen,
 wobei ein Kanalbereich des sechsten Transistors (191) in einem Oxidhalbleiterfilm ausgebildet ist.

6. Pegelverschieberschaltung, die umfasst:
 einen ersten Transistor (101, 410), der umfasst:
 eine erste Gate-Elektrode (405);
 eine zweite Gate-Elektrode (398);
 eine Source-Elektrode (416a); und
 einen Kanalbereich (408) zwischen der ersten

Gate-Elektrode (405) und der zweiten Gate-Elektrode (398);
 einen zweiten Transistor (109), der umfasst:
 eine erste Gate-Elektrode;
 eine zweite Gate-Elektrode;
 eine Source-Elektrode; und
 einen Kanalbereich zwischen der ersten Gate-Elektrode und der zweiten Gate-Elektrode;
 eine erste Wechselrichterschaltung (102), die elektrisch mit dem ersten Transistor (101) und dem zweiten Transistor (109) verbunden ist, wobei die erste Wechselrichterschaltung (102) einen Eingangsanschluss (IN) aufweist;
 einen ersten Ausgangsanschluss (OUT1), der elektrisch mit der ersten Wechselrichterschaltung (102) verbunden ist; und
 eine zweite Wechselrichterschaltung (106), die elektrisch mit der ersten Wechselrichterschaltung (102) und dem ersten Ausgangsanschluss (OUT1) verbunden ist, wobei die zweite Wechselrichterschaltung (106) einen zweiten Ausgangsanschluss (OUT2) aufweist,
 wobei die erste Gate-Elektrode des ersten Transistors und die Source-Elektrode des ersten Transistors konfiguriert sind, um mit einem ersten Leistungsversorgungspotenzial (V1) versorgt zu werden, wobei die zweite Gate-Elektrode des ersten Transistors konfiguriert ist, um mit einem zweiten Leistungsversorgungspotenzial (V2) versorgt zu werden, wobei die Source-Elektrode des zweiten Transistors (109) konfiguriert ist, um mit einem dritten Leistungsversorgungspotenzial (V3) versorgt zu werden, wobei die zweite Gate-Elektrode des zweiten Transistors (109) konfiguriert ist, um einem vierten Leistungsversorgungspotenzial (V6) versorgt zu werden, wobei der Eingangsanschluss (IN) konfiguriert ist, um mit einem Eingangssignal versorgt zu werden; wobei ein Potenzial, das durch Abziehen einer Menge an Veränderung einer Schwellenspannung des ersten Transistors (101) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, oder ein Potenzial, das durch Addieren einer Menge an Veränderung einer Schwellenspannung des zweiten Transistors (109) zu dem dritten Leistungsversorgungspotenzial (V3) erhalten wird, als eine Leistungsversorgungsspannung zu der ersten Wechselrichterschaltung (102) zugeführt wird,
 wobei ein erstes Ausgangssignal (OUT1) aus der ersten Wechselrichterschaltung (102) ausgegeben wird,
 wobei das erste Ausgangssignal (OUT1) in die zweite Wechselrichterschaltung (106) eingegeben wird, und das Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors (101) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, oder das Potenzial, das durch Addieren der Menge an Veränderung der Schwellenspannung des zweiten Transistors (109) zu dem dritten Leistungsversorgungspotenzial (V3) erhalten wird, als eine Leis-

tungsversorgungsspannung zu der zweiten Wechselrichterschaltung (106) zugeführt wird, wobei ein zweites Ausgangssignal (OUT2) aus der zweiten Wechselrichterschaltung (106) ausgegeben wird, und
 wobei der Kanalbereich jedes des ersten Transistors (101) und des zweiten Transistors (109) in einem Oxidhalbleiterfilm ausgebildet ist.

7. Pegelverschieberschaltung, die umfasst:
 einen ersten Transistor (101, 410), der umfasst:
 eine erste Gate-Elektrode (405);
 eine zweite Gate-Elektrode (398);
 eine Source-Elektrode (416a); und
 einen Kanalbereich (408) zwischen der ersten Gate-Elektrode (405) und der zweiten Gate-Elektrode (398);
 einen zweiten Transistor (105), der umfasst:
 eine erste Gate-Elektrode;
 eine zweite Gate-Elektrode;
 eine Source-Elektrode; und
 einen Kanalbereich zwischen der ersten Gate-Elektrode und der zweiten Gate-Elektrode;
 eine erste Wechselrichterschaltung (102), die elektrisch mit dem ersten Transistor (101) verbunden ist, wobei die erste Wechselrichterschaltung (102) einen ersten Eingangsanschluss (IN) und einen ersten Ausgangsanschluss (OUT1) aufweist; und
 eine zweite Wechselrichterschaltung (106), die elektrisch mit dem zweiten Transistor (105) verbunden ist, wobei die zweite Wechselrichterschaltung (106) einen zweiten Eingangsanschluss (IN) und einen zweiten Ausgangsanschluss (OUT2) aufweist, wobei die erste Gate-Elektrode des ersten Transistors (101) und die Source-Elektrode des ersten Transistors konfiguriert sind, um mit einem ersten Leistungsversorgungspotenzial (V1) versorgt zu werden,
 wobei die zweite Gate-Elektrode des ersten Transistors (101) konfiguriert ist, um mit einem zweiten Leistungsversorgungspotenzial (V2) versorgt zu werden,
 wobei die erste Wechselrichterschaltung (102) und die zweite Wechselrichterschaltung (106) konfiguriert sind, um mit einem dritten Leistungsversorgungspotenzial (V3) als ein Leistungsversorgungspotenzial versorgt zu werden,
 wobei die Source-Elektrode des zweiten Transistors (105) und die erste Gate-Elektrode des zweiten Transistors (105) konfiguriert sind, um mit dem dritten Leistungsversorgungspotenzial (V3) oder einem Potenzial, das durch Abziehen einer Menge an Veränderung einer Schwellenspannung des ersten Transistors (101) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, versorgt zu werden,
 wobei die zweite Gate-Elektrode des zweiten Transistors (105) konfiguriert ist, um mit einem vierten Leistungsversorgungspotenzial (V5) versorgt zu werden,

wobei der erste Eingangsanschluss (IN) und der zweite Eingangsanschluss (IN) konfiguriert sind, um mit einem Eingangssignal versorgt zu werden, wobei das dritte Leistungsversorgungspotenzial (V3) oder das Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors (101) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, als eine Leistungsversorgungsspannung zu der ersten Wechselrichterschaltung (102) zugeführt wird, wobei ein erstes Ausgangssignal (OUT1) aus der ersten Wechselrichterschaltung (102) ausgegeben wird,

wobei das dritte Leistungsversorgungspotenzial (V3) oder ein Potenzial, das durch Abziehen der Menge an Veränderung der Schwellenspannung des ersten Transistors (101) und einer Menge an Veränderung einer Schwellenspannung des zweiten Transistors (105) von dem ersten Leistungsversorgungspotenzial (V1) erhalten wird, als eine Leistungsversorgungsspannung zu der zweiten Wechselrichterschaltung (106) zugeführt wird, wobei ein zweites Ausgangssignal (OUT2) aus der zweiten Wechselrichterschaltung (106) ausgegeben wird, und

wobei der Kanalbereich jedes des ersten Transistors (101) und des zweiten Transistors (105) in einem Oxidhalbleiterfilm ausgebildet ist.

8. Pegelverschieberschaltung nach Anspruch 6 oder 7,

wobei die erste Wechselrichterschaltung (102) einen p-Kanal dritten Transistor (103) und einen n-Kanal vierten Transistor (104) umfasst, und

wobei die zweite Wechselrichterschaltung (106) einen p-Kanal fünften Transistor (107) und einen n-Kanal sechsten Transistor (108) umfasst.

9. Pegelverschieberschaltung nach Anspruch 8, wobei ein Zwischenschicht-Isolierfilm (324) über dem dritten Transistor (103), dem vierten Transistor (104), dem fünften Transistor (107) und dem sechsten Transistor (108) ausgebildet ist,

wobei der erste Transistor (101) und der zweite Transistor (105) über dem Zwischenschicht-Isolierfilm (324) ausgebildet sind, und

wobei ein Kanalbereich jedes des dritten Transistors (103), des vierten Transistors (104), des fünften Transistors (107) und des sechsten Transistors (108) Silizium umfasst.

10. Integrierte Halbleiterschaltung, die umfasst: die Pegelverschieberschaltung nach Anspruch 6 oder 7; und

ein Speicherzellenarray (210), das eine Vielzahl von Speicherzellen (195) aufweist, die je einen siebten Transistor (191) und einen Kondensator (192) umfassen,

wobei ein Kanalbereich des siebten Transistors (191) in einem Oxidhalbleiterfilm ausgebildet ist.

11. Pegelverschieberschaltung, die umfasst: einen ersten Transistor (101, 410), der umfasst: eine erste Gate-Elektrode (405); eine zweite Gate-Elektrode (398); eine Source-Elektrode (416a); eine Drain-Elektrode (416b); und einen Kanalbereich (408) zwischen der ersten Gate-Elektrode (405) und der zweiten Gate-Elektrode (398); und eine Wechselrichterschaltung (102), die aufweist: einen ersten Anschluss, der elektrisch mit der Drain-Elektrode (416b) des ersten Transistors (101, 410) verbunden ist, einen zweiten Anschluss, der konfiguriert ist, um mit einem dritten Leistungsversorgungspotenzial (V3) versorgt zu werden, einen Eingangsanschluss (IN), und einen Ausgangsanschluss (OUT), wobei die erste Gate-Elektrode (405) und die Source-Elektrode (416a) konfiguriert sind, um mit einem ersten Leistungsversorgungspotenzial (V1) versorgt zu werden,

wobei die zweite Gate-Elektrode (398) konfiguriert ist, um mit einem zweiten Leistungsversorgungspotenzial (V2) versorgt zu werden, wobei der Eingangsanschluss (IN) konfiguriert ist, um mit einem Eingangssignal versorgt zu werden; wobei ein erstes Ausgangssignal (OUT) aus der Wechselrichterschaltung (102) ausgegeben wird, und

wobei der Kanalbereich (408) des ersten Transistors (101, 410) in einem Oxidhalbleiterfilm ausgebildet ist.

12. Pegelverschieberschaltung nach Anspruch 1 oder 11, wobei die Wechselrichterschaltung (102) einen p-Kanal zweiten Transistor (103, 330) und einen n-Kanal dritten Transistor (104, 340) umfasst.

13. Pegelverschieberschaltung nach Anspruch 12,

wobei ein Zwischenschicht-Isolierfilm (324) über dem zweiten Transistor (103, 330) und dem dritten Transistor (104, 340) ausgebildet ist,

wobei der erste Transistor (101, 410) über dem Zwischenschicht-Isolierfilm (324) ausgebildet ist, und wobei ein Kanalbereich jedes des zweiten Transistors (103, 330) und des dritten Transistors (104, 340) Silizium umfasst.

14. Integrierte Halbleiterschaltung, die umfasst: die Pegelverschieberschaltung nach Anspruch 1 oder 11; und

ein Speicherzellenarray (210), das eine Vielzahl von Speicherzellen (195) aufweist, die je einen vierten Transistor (191) und einen Kondensator (192) umfassen,

wobei ein Kanalbereich des vierten Transistors (191) in einem Oxidhalbleiterfilm ausgebildet ist.

Es folgen 14 Seiten Zeichnungen

Anhängende Zeichnungen

FIG. 1A

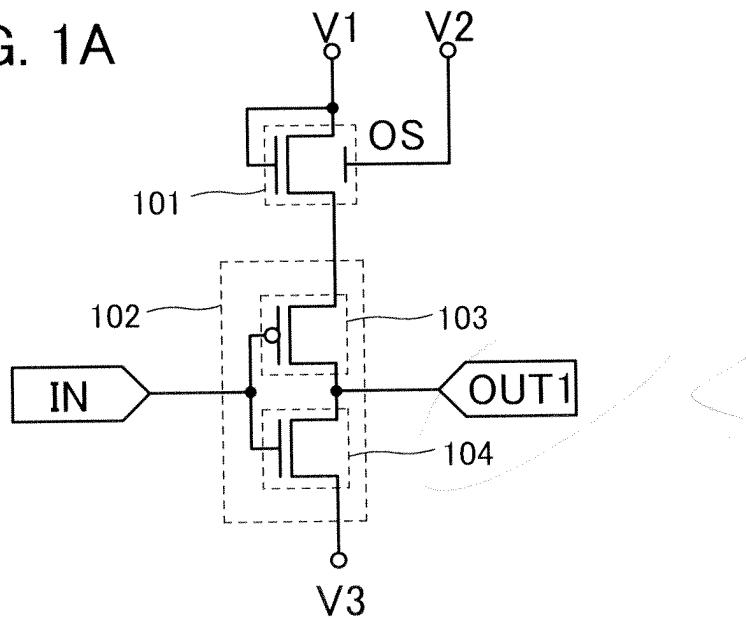


FIG. 1B

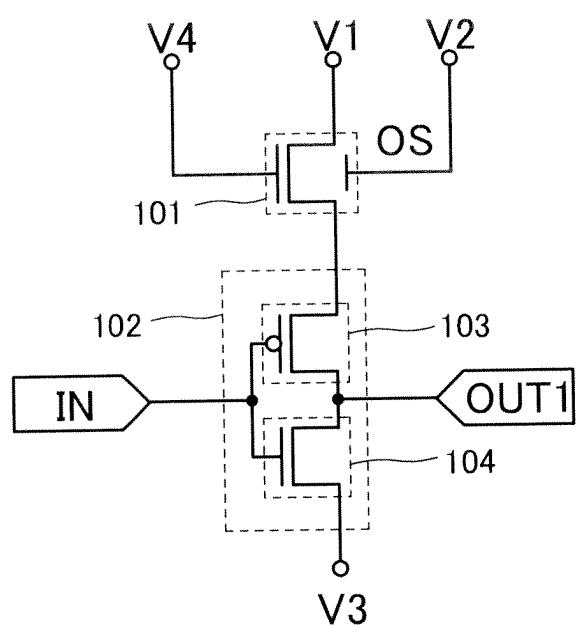


FIG. 1C

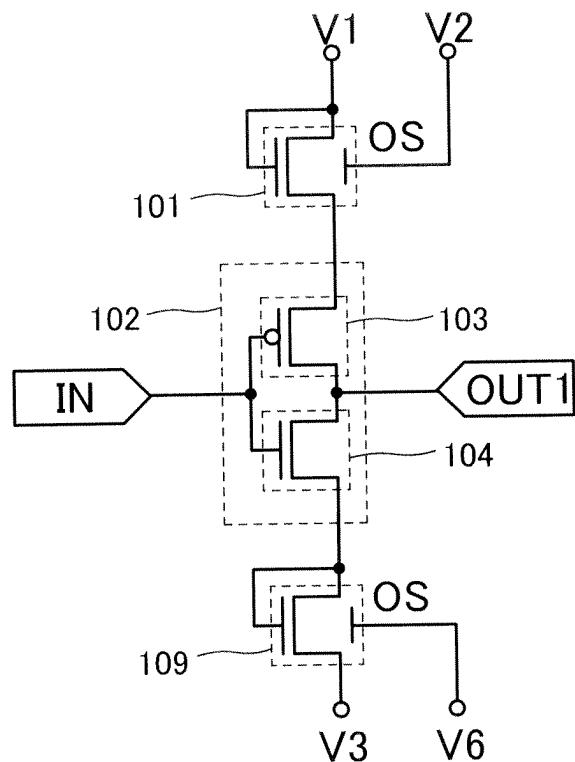


FIG. 2

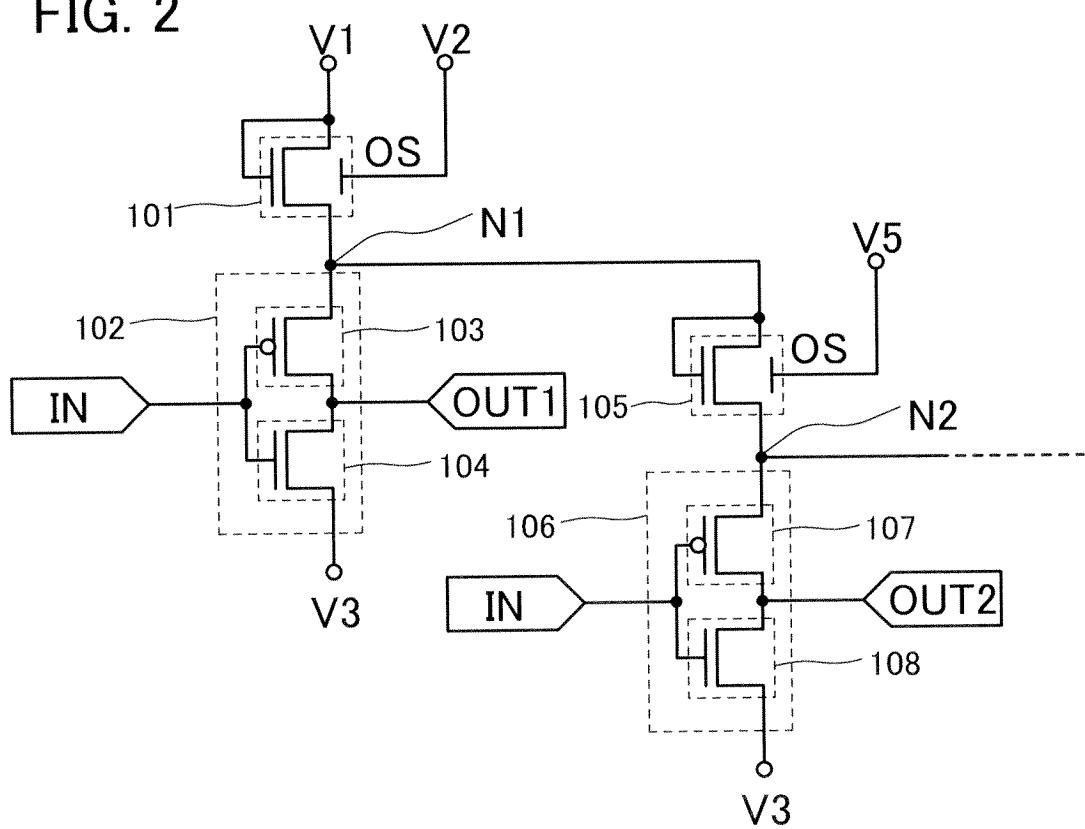


FIG. 3

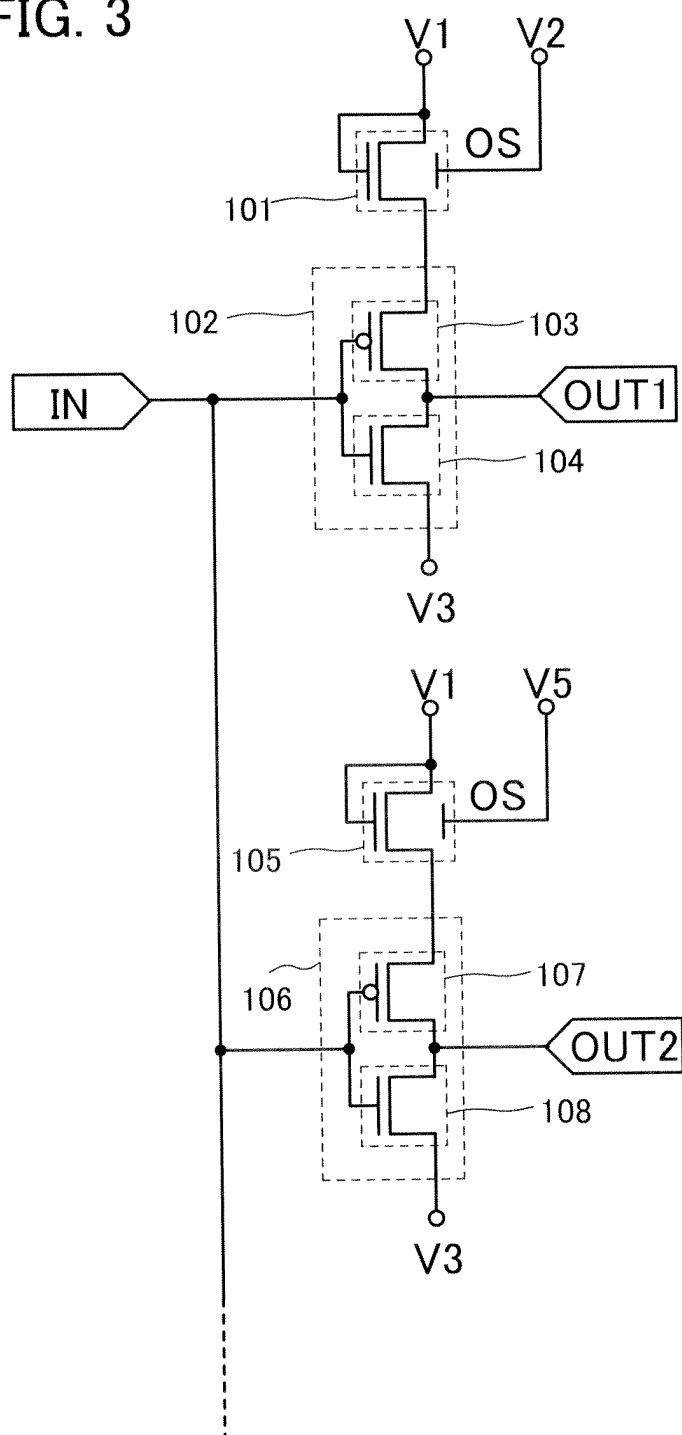


FIG. 4

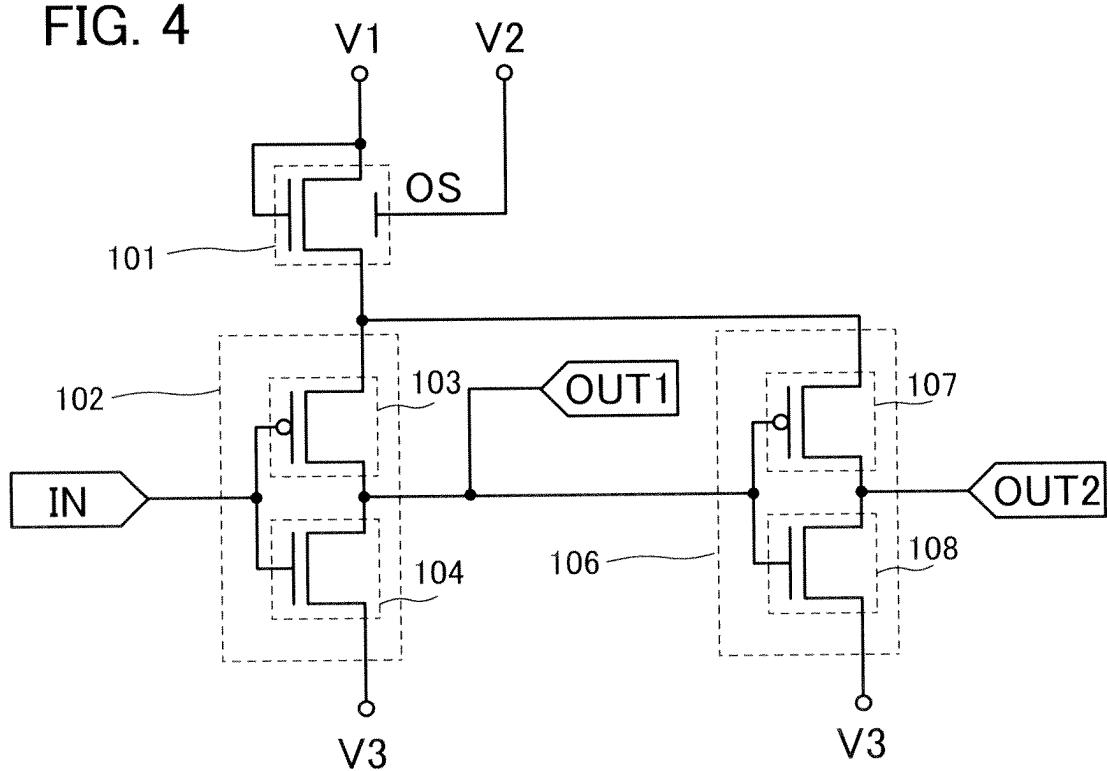


FIG. 5

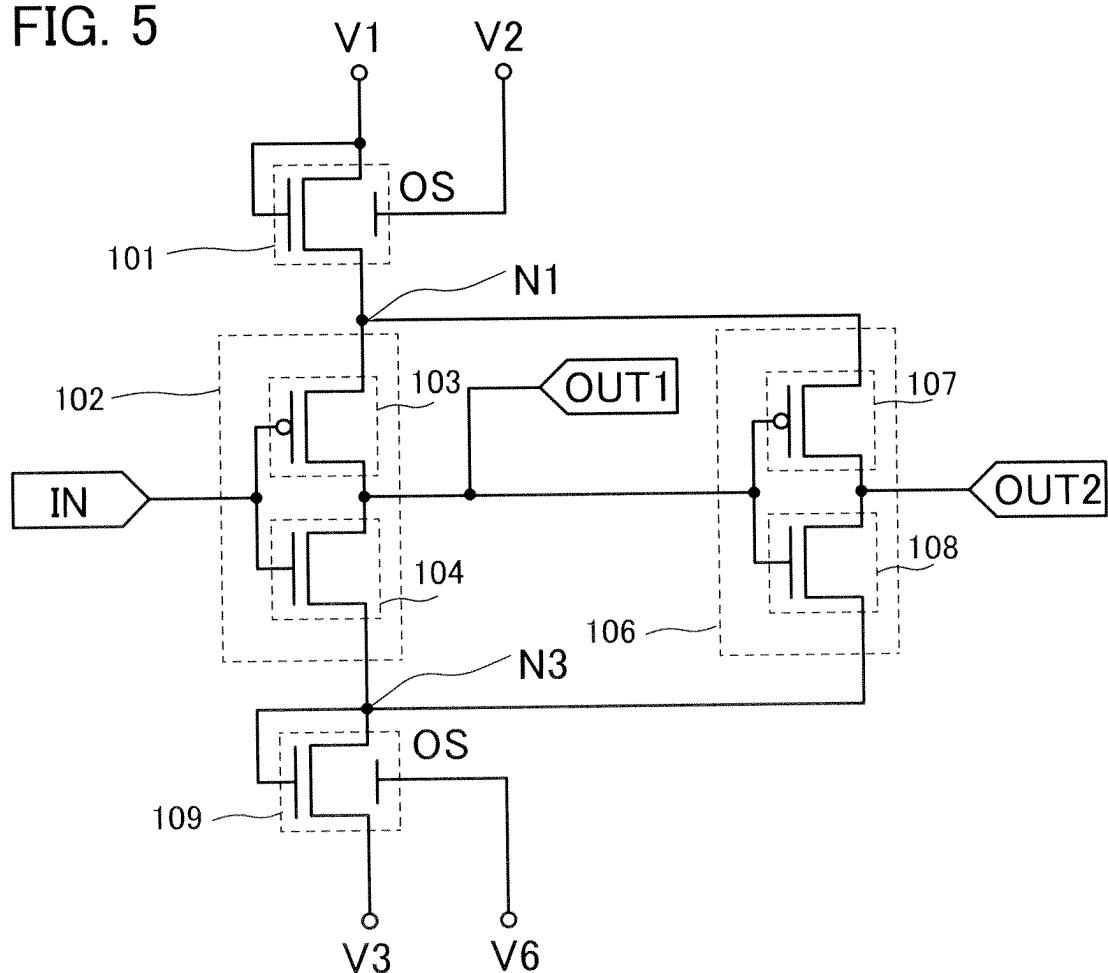


FIG. 6A

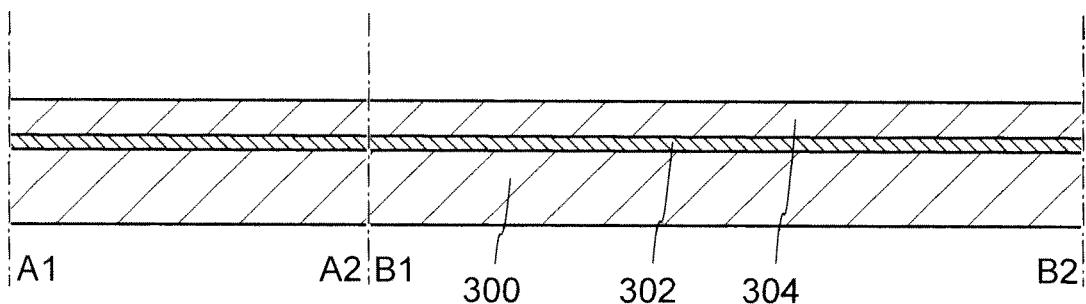


FIG. 6B

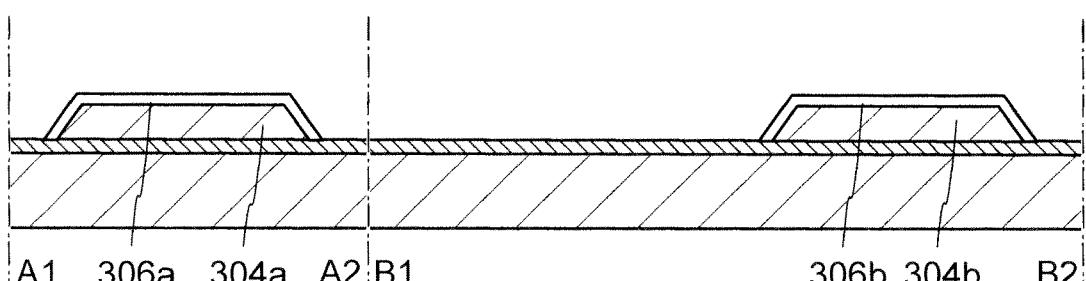


FIG. 6C

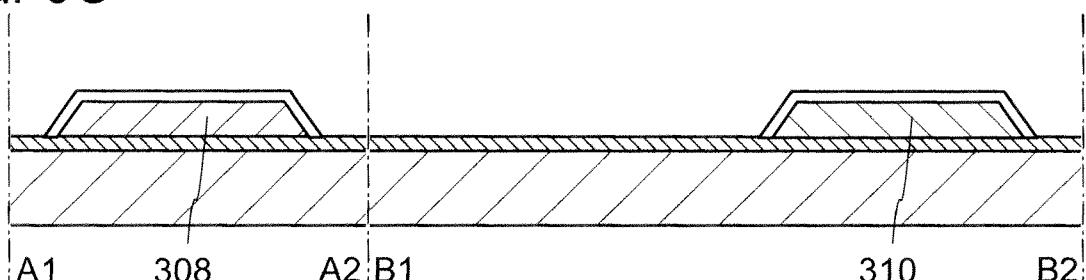


FIG. 6D

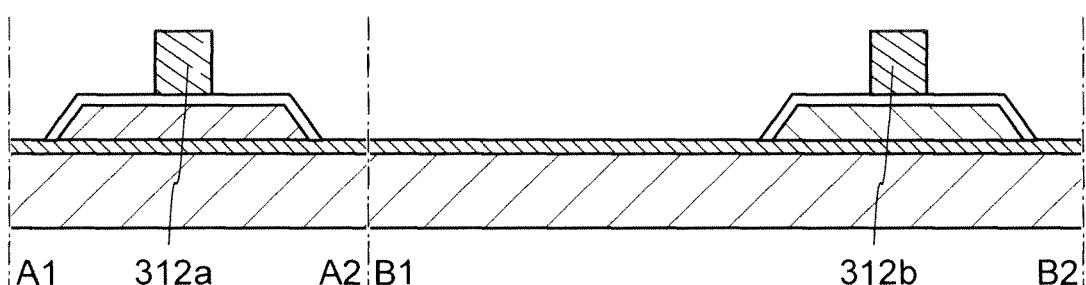


FIG. 6E

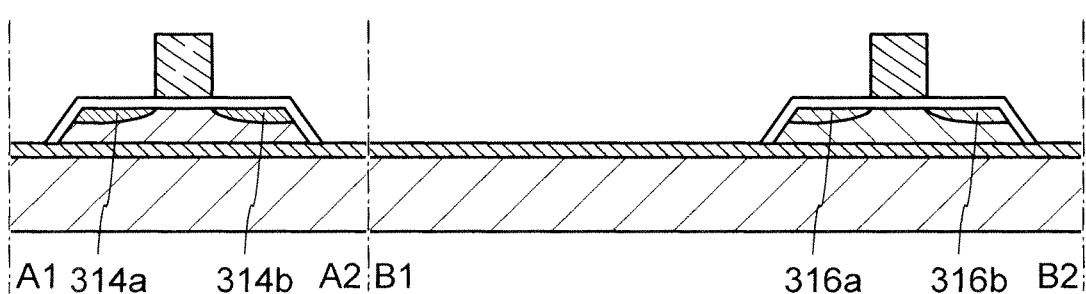


FIG. 7A

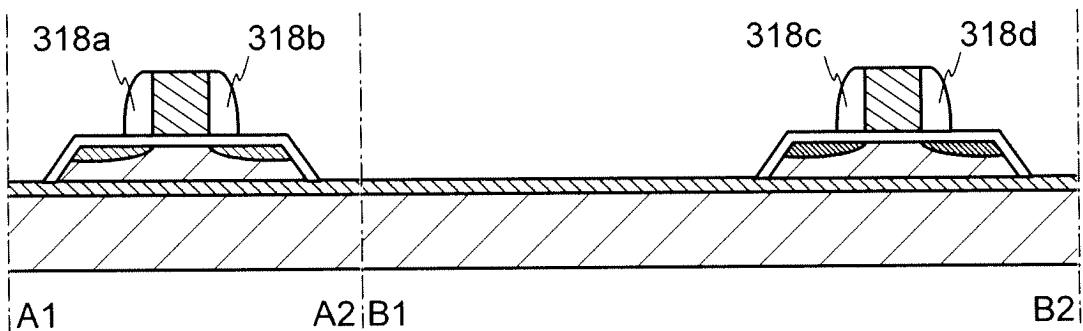


FIG. 7B

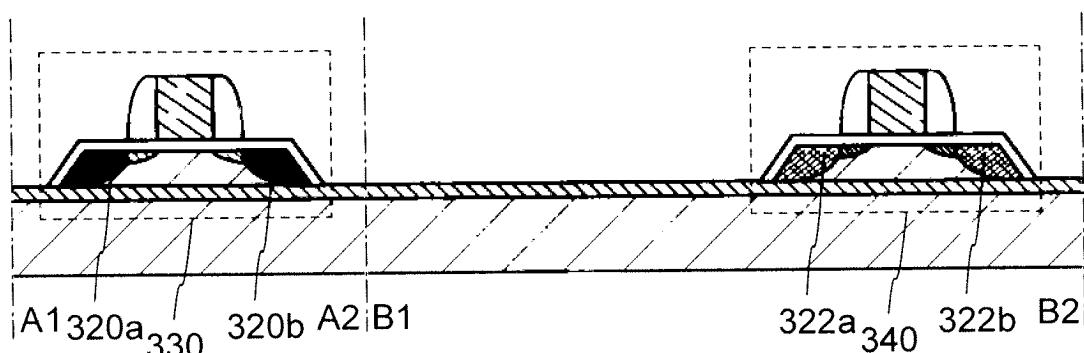


FIG. 7C

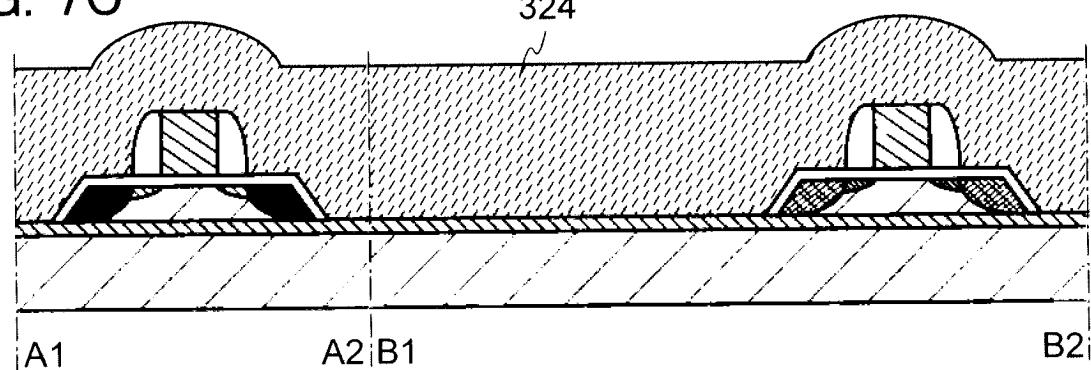


FIG. 7D

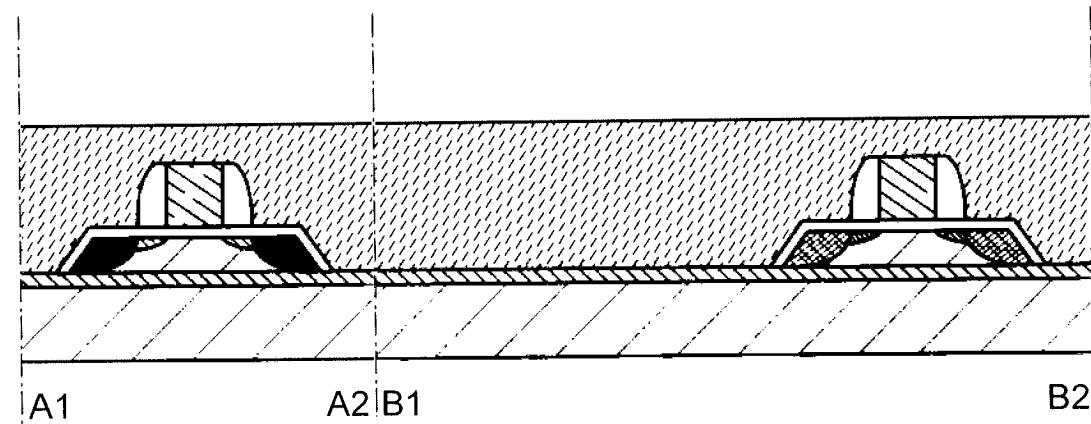


FIG. 8A

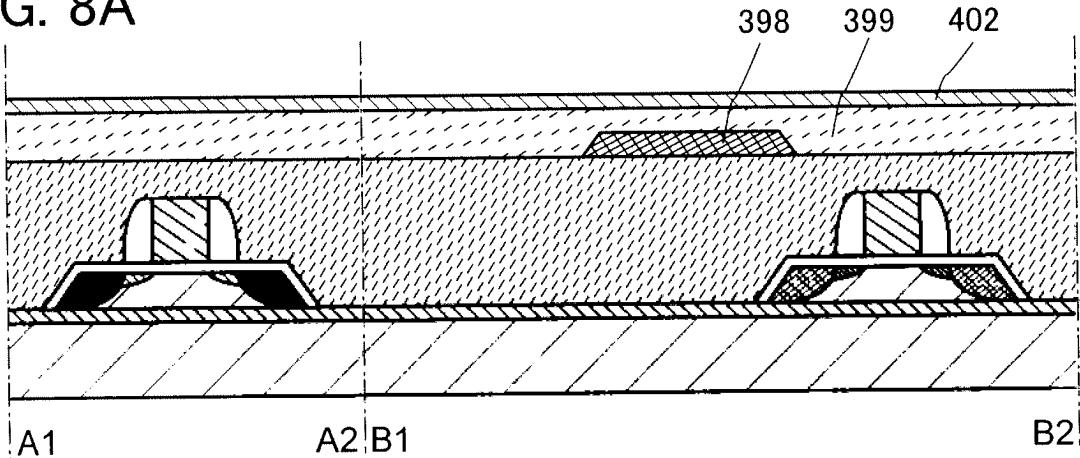


FIG. 8B

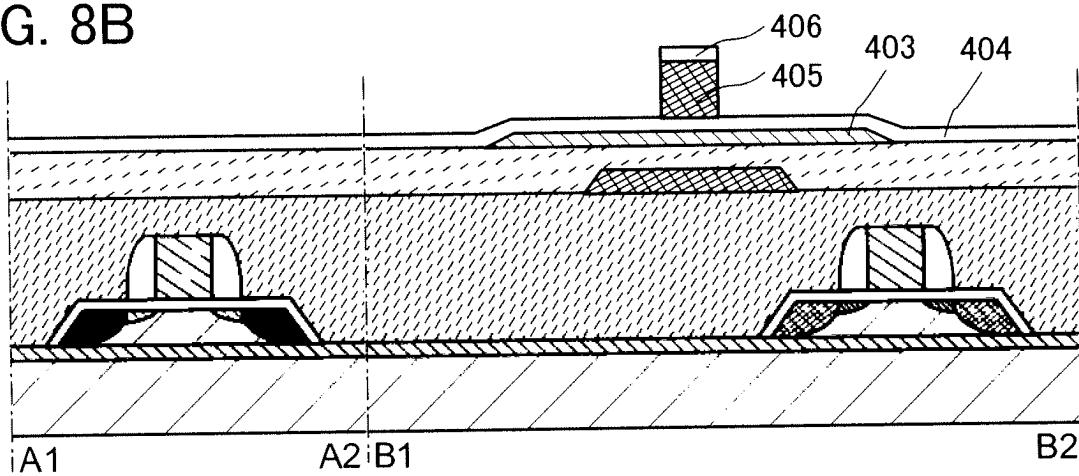


FIG. 8C

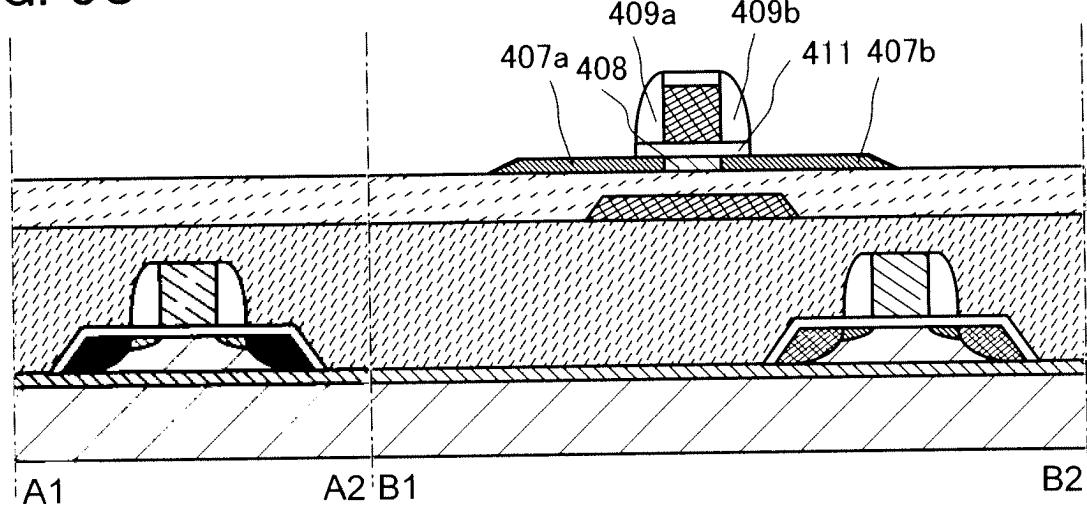


FIG. 9A

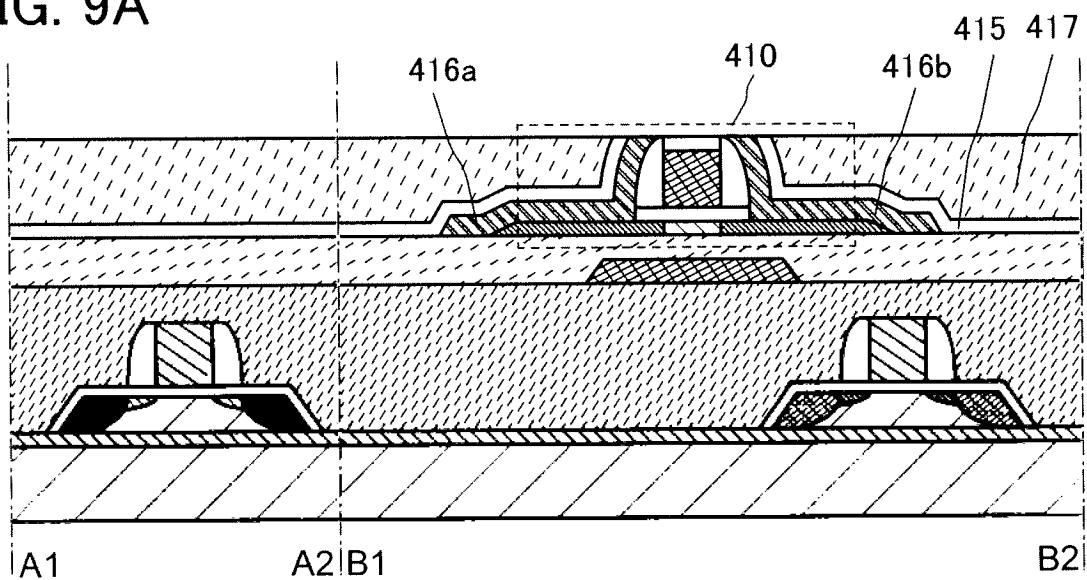


FIG. 9B

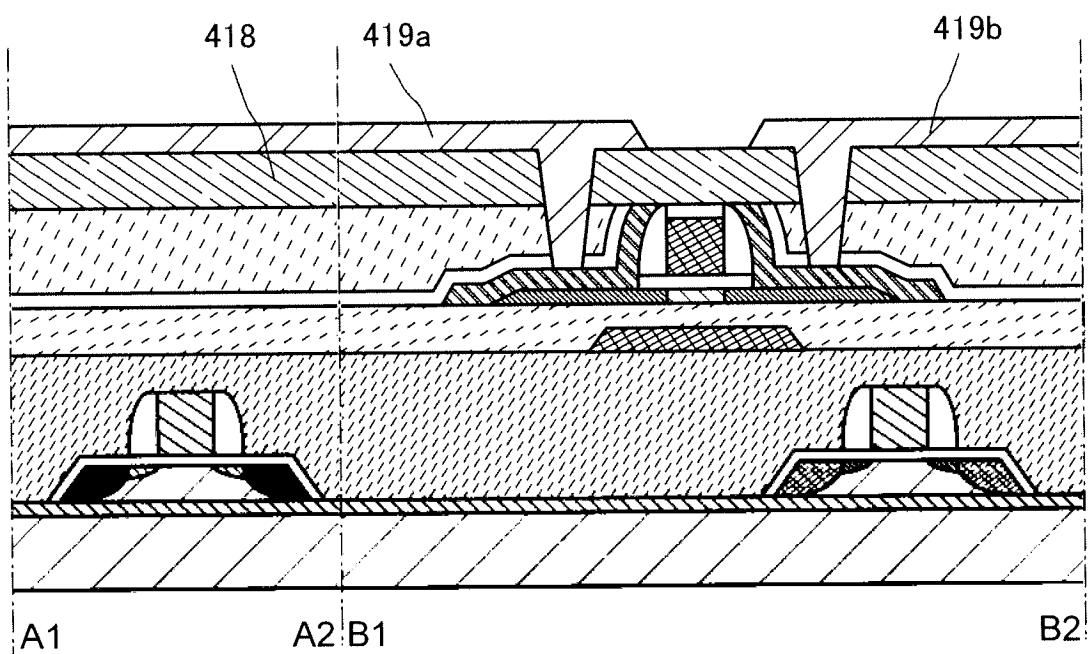


FIG. 10A

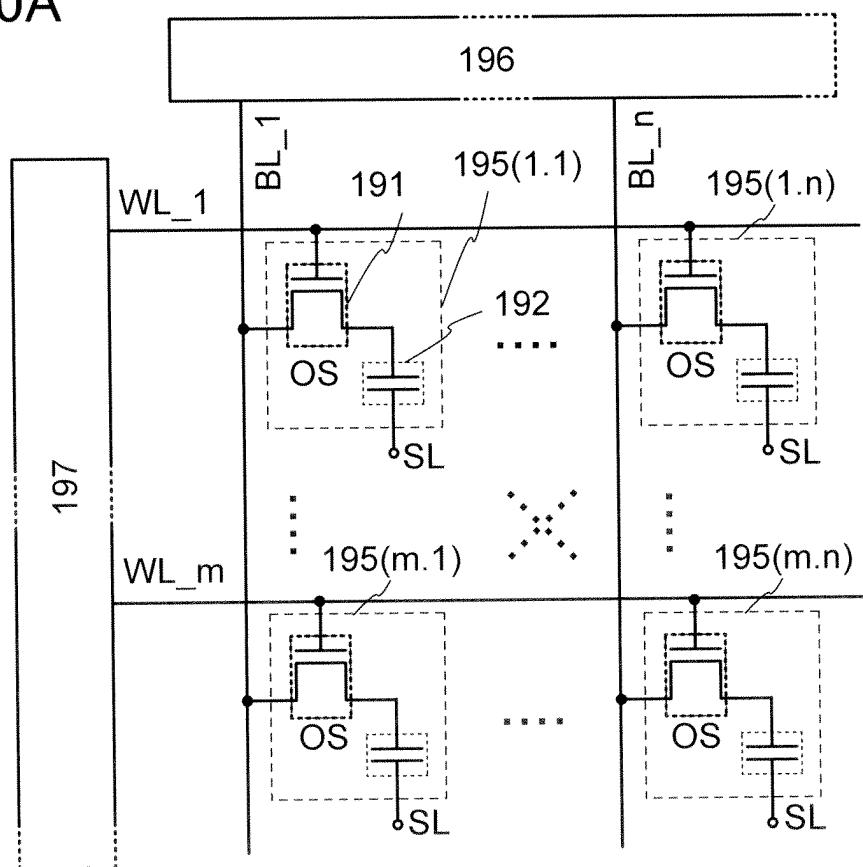


FIG. 10B

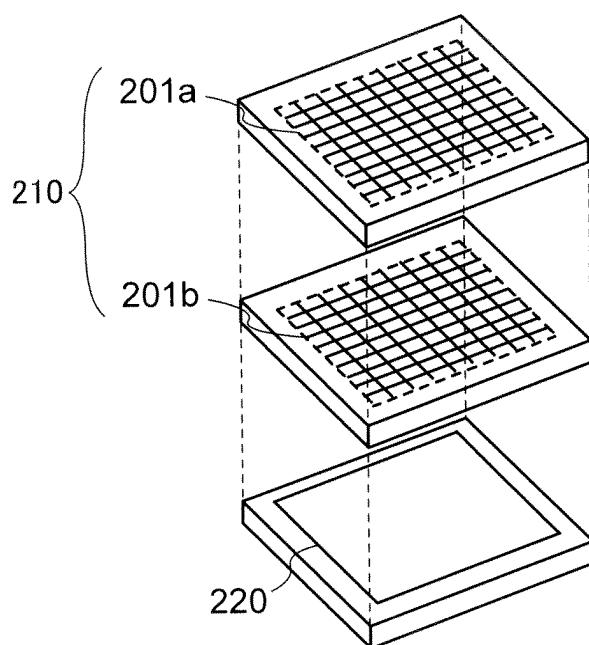


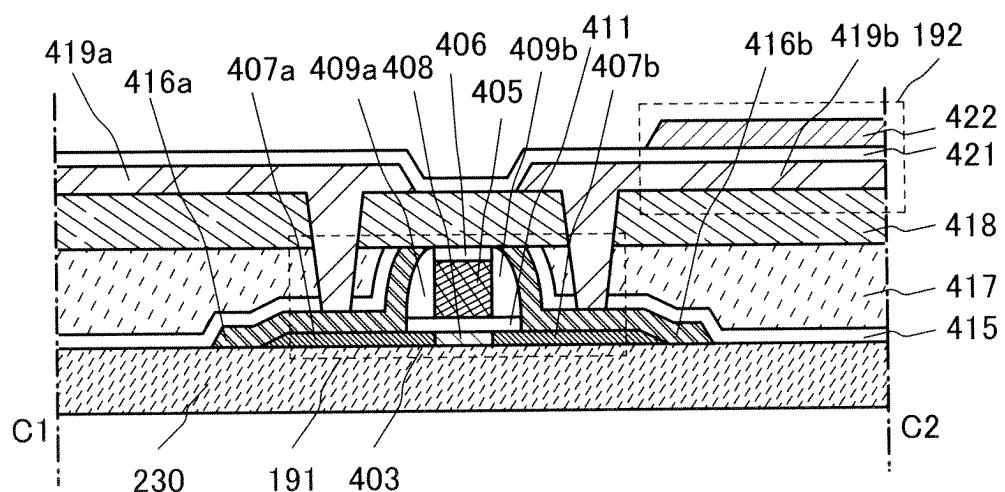
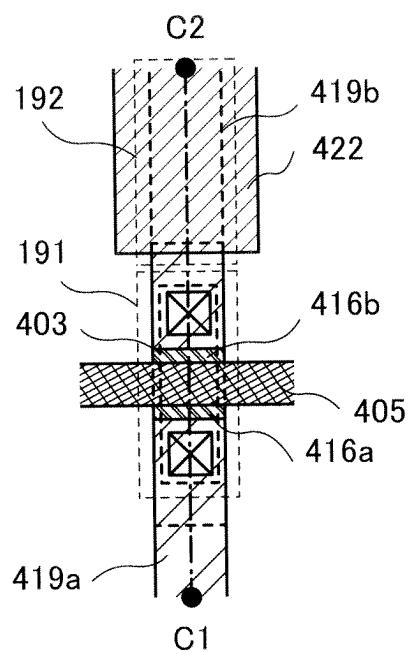
FIG. 11A195**FIG. 11B**

FIG. 12

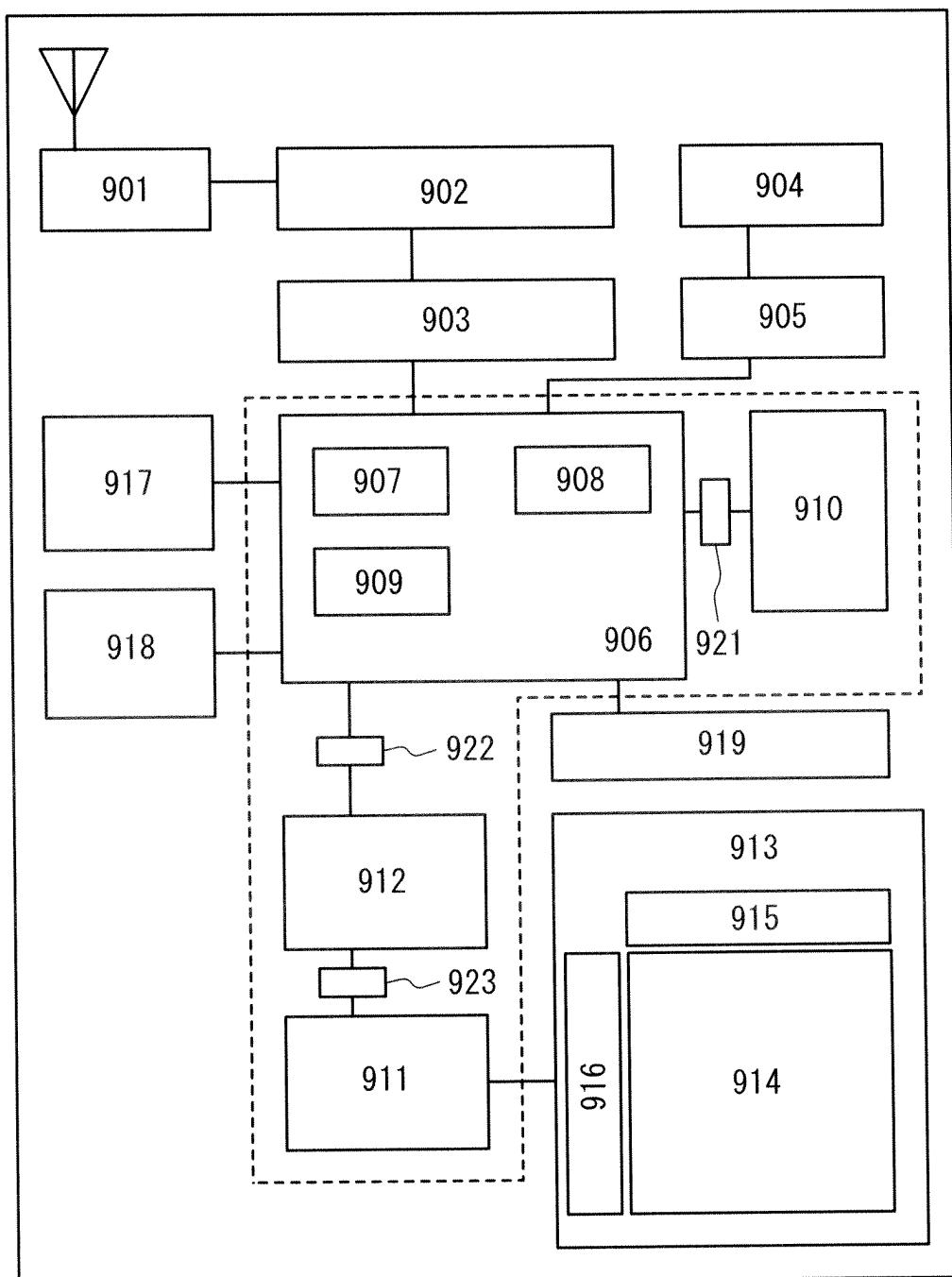


FIG. 13

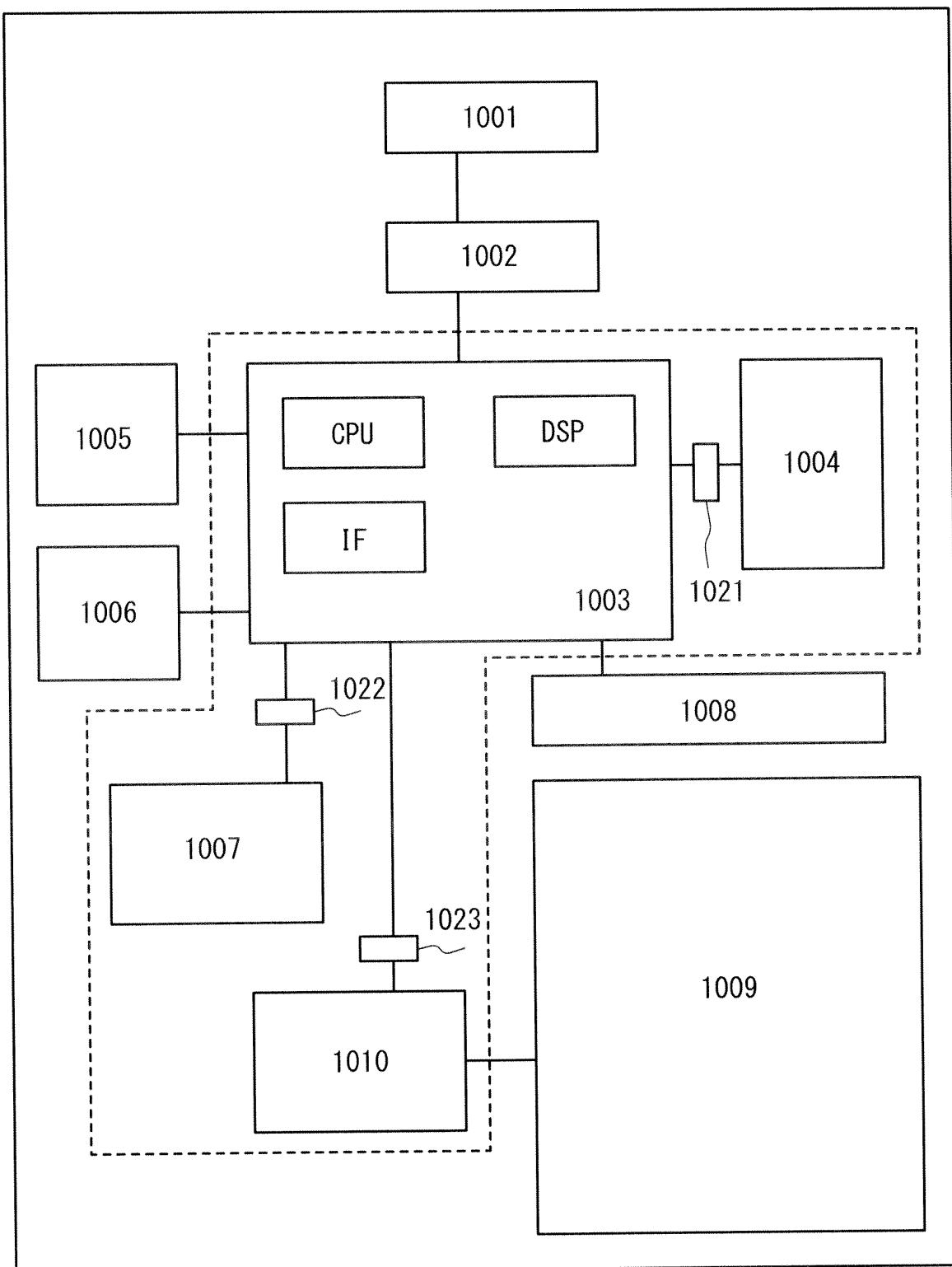


FIG. 14A

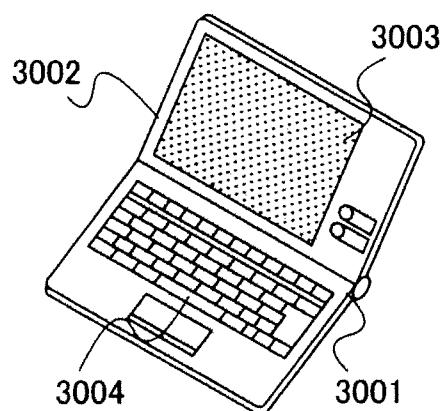


FIG. 14B

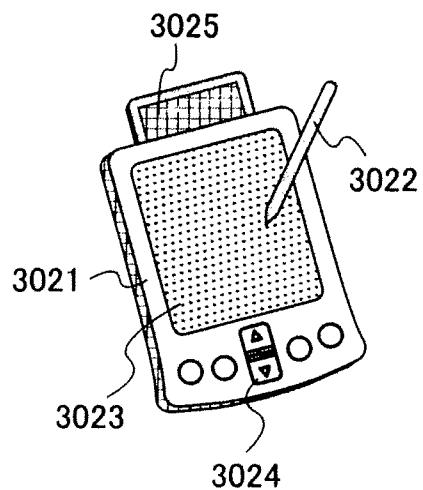


FIG. 14C

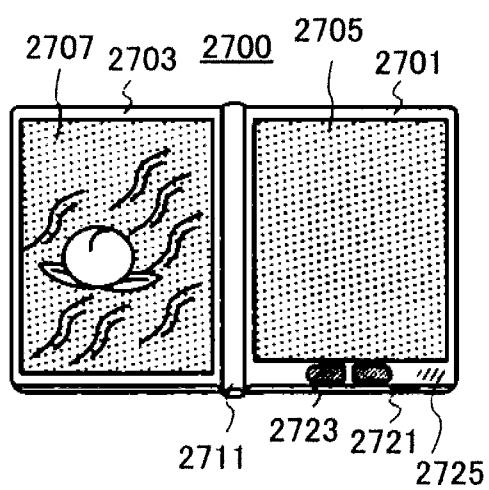


FIG. 14D

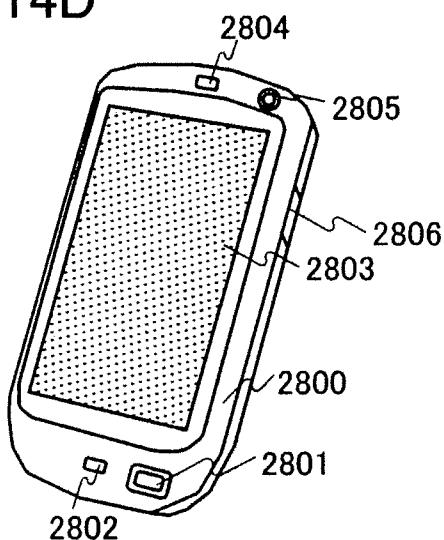


FIG. 14E

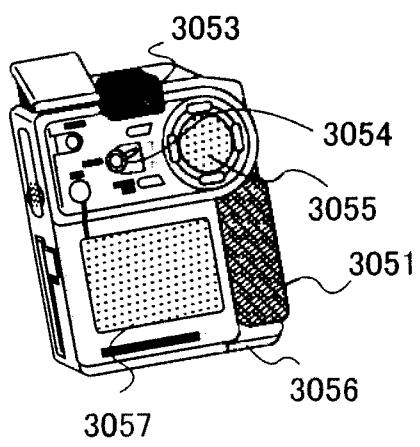


FIG. 14F

