

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
【部門区分】 第 7 部門第 3 区分
【発行日】 令和 6 年 7 月 25 日 (2024.7.25)

【公開番号】 特開 2024-12476 (P2024-12476A)
【公開日】 令和 6 年 1 月 30 日 (2024.1.30)
【年通号数】 公開公報 (特許) 2024-018
【出願番号】 特願 2023-188004 (P2023-188004)
【国際特許分類】

H 0 4 N 19/70 (2014.01)

H 0 4 N 19/12 (2014.01)

【F I】

H 0 4 N 19/70

H 0 4 N 19/12

【手続補正書】
【提出日】 令和 6 年 7 月 16 日 (2024.7.16)
【手続補正 1】
【補正対象書類名】 特許請求の範囲
【補正対象項目名】 全文
【補正方法】 変更
【補正の内容】
【特許請求の範囲】
【請求項 1】

ビデオデコーダにおけるビデオデコーディングの方法であって、
ビデオシーケンスに対して多重変換選択 (M T S) がイネーブルであるかディスエーブル
であるかを示す第 1 の高レベルシンタックス (H L S) 要素を受信するステップと、
明示的な多重変換選択 (M T S) がイントラコーディング済ブロックに対してイネーブル
であるかディスエーブルであるかを示す第 2 の H L S 要素と、現在のブロックがイントラ
コーディングされているかどうかを示す第 3 の H L S 要素と、に関連付けられたイントラ
コーディング済ブロックを受信するステップと、

前記第 1 の H L S 要素が M T S がイネーブルであることを示す場合において、
以下の条件、
前記第 2 の H L S 要素が前記明示的な M T S がディスエーブルであることを示すこと及び
前記第 3 の H L S 要素が現在のブロックがイントラコーディングされていることを示すこ
と、
の全てが満たされる場合に、前記イントラコーディング済ブロックに対して暗黙的な M T
S をイネーブルにするステップと
を含む方法。

【請求項 2】
前記イントラコーディング済ブロックに前記暗黙的な M T S を適用するステップ
をさらに含む、請求項 1 に記載の方法。

【請求項 3】
前記イントラコーディング済ブロックに前記暗黙的な M T S を適用するステップにおいて
、前記イントラコーディング済ブロックを処理するための変換タイプは、前記イントラコ
ーディング済ブロックのサイズに従って決定される、請求項 2 に記載の方法。

【請求項 4】
前記イントラコーディング済ブロックは、イントラサブパーティショニング (I S P) モ
ードでコーディングされていない、請求項 1 に記載の方法。

【請求項 5】

10

20

30

40

50

インターコーディング済ブロックおよびイントラコーディング済ブロックの各々に対して M T S がイネーブルであることを示す第 6 の H L S 要素を受信するステップ
をさらに含む、請求項 1 に記載の方法。

【請求項 6】

前記第 1 の H L S 要素が前記 M T S が適用されないことを示し、前記第 4 の H L S 要素が
前記 N S S T が適用されることを示す場合に、前記イントラコーディング済ブロックに対
する前記暗黙的な M T S をディスエーブルにするステップ
をさらに含む、請求項 1 に記載の方法。

【請求項 7】

前記第 1 の H L S 要素が前記 M T S が適用されないことを示し、かつ、前記第 4 の H L S
要素が前記 N S S T が適用されることを示すか、もしくは前記第 5 の H L S 要素が前記 M
I P が適用されることを示す場合に、前記イントラコーディング済ブロックに対する前記
暗黙的な M T S をディスエーブルにするステップ
をさらに含む、請求項 1 に記載の方法。

【請求項 8】

前記イントラコーディング済ブロックはさらに、非分離二次変換 (N S S T) が適用され
るかどうかを示す第 4 の H L S 要素に関連付けられ、
前記イントラコーディング済ブロックに対して暗黙的な M T S をイネーブルにするステッ
プはさらに、前記第 4 の H L S 要素が前記 N S S T が適用されないことを示す場合に、前
記イントラコーディング済ブロックに対して暗黙的な M T S をイネーブルにする、請求項
1 に記載の方法。

【請求項 9】

前記イントラコーディング済ブロックはさらに、行列ベースのイントラ予測 (M I P) が
適用されるかどうかを示す第 5 の H L S 要素に関連付けられ、
前記イントラコーディング済ブロックに対して暗黙的な M T S をイネーブルにするステッ
プはさらに、前記第 5 の H L S 要素が前記 M I P が適用されないことを示す場合に、前記
イントラコーディング済ブロックに対して暗黙的な M T S をイネーブルにする、請求項 1
に記載の方法。

【請求項 10】

前記イントラコーディング済ブロックはさらに、非分離二次変換 (N S S T) が適用され
るかどうかを示す第 4 の H L S 要素及び行列ベースのイントラ予測 (M I P) が適用され
るかどうかを示す第 5 の H L S 要素に関連付けられ、
前記イントラコーディング済ブロックに対して暗黙的な M T S をイネーブルにするステッ
プはさらに、
前記第 4 の H L S 要素が前記 N S S T が適用されないことを示し、かつ
前記第 5 の H L S 要素が前記 M I P が適用されないことを示す場合に、前記イントラコー
ディング済ブロックに対して暗黙的な M T S をイネーブルにする、請求項 1 に記載の方法
。

【請求項 11】

請求項 1 から 10 のいずれか一項に記載の方法を実行するように構成された装置。

【請求項 12】

少なくとも 1 つのプロセッサによって実行されると、前記少なくとも 1 つのプロセッサに
、請求項 1 から 10 のいずれか一項に記載の方法を実行させる命令を含む、コンピュータ
プログラム。

10

20

30

40

50