



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2018년11월29일

(11) 등록번호 10-1923754

(24) 등록일자 2018년11월23일

(51) 국제특허분류(Int. Cl.)
H02M 3/335 (2006.01) H02M 3/28 (2006.01)

H05B 37/02 (2006.01)

(21) 출원번호 10-2013-7027703

(22) 출원일자(국제) 2012년03월21일

심사청구일자 2017년03월06일

(85) 번역문제출일자 2013년10월21일

(65) 공개번호 10-2014-0037064

(43) 공개일자 2014년03월26일

(86) 국제출원번호 PCT/US2012/029996

(87) 국제공개번호 WO 2012/129337

국제공개일자 2012년09월27일

(30) 우선권주장

13/069,251 2011년03월22일 미국(US)

(56) 선행기술조사문현

US20080100273 A1*

US20050030772 A1

JP2009011109 A

JP2008109775 A

*는 심사관에 의하여 인용된 문현

(73) 특허권자
래디리언 테크놀러지스 임크.

미국 94027 캘리포니아주 애더튼 파커 애비뉴 61

(72) 발명자

카싸얀, 레자

미국 94027 캘리포니아주 애서턴 파커 애비뉴 61

(74) 대리인

양영준, 정은진, 백만기

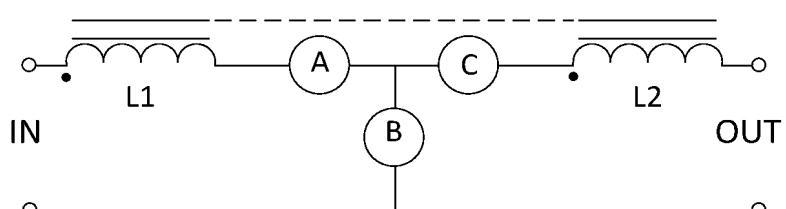
전체 청구항 수 : 총 13 항

심사관 : 남배인

(54) 발명의 명칭 넓은 전압 스윙들을 통한 효율적인 DC-대-DC 변환을 위한 장치 및 방법

(57) 요 약

DC-대-DC 컨버터는 공통 코어에 결합된 2개 이상의 인덕터들, 및 2개 이상의 액티브 스위치들을 포함하고, 여기에서 적어도 하나의 액티브 스위치는 입력 전류 경로 내에 있다. 컨트롤러는 전력 변환 동작을 구현하기 위해 2개 이상의 인덕터들 중 하나 이상을 통해 DC 입력이 구동되도록 2개 이상의 액티브 스위치들을 동작시킨다.

대 표 도 - 도1a

명세서

청구범위

청구항 1

DC-대-DC 컨버터로서,

양의 입력 단자 및 음의 입력 단자를 포함하는 DC-입력(IN);

양의 출력 단자 및 음의 출력 단자를 포함하는 DC-출력(OUT);

공통 코어에 결합된 2개 이상의 인덕터(L1, L2);

2개 이상의 액티브 스위치를 포함하는 3개의 스위치(A, B, C);

상기 액티브 스위치들을 제어함으로써 상기 DC-대-DC 컨버터의 동작을 제어하도록 구성된 컨트롤러;

양의 입력 브랜치, 음의 입력 브랜치, 양의 출력 브랜치, 음의 출력 브랜치 및 내부 브랜치; 및

양의 내부 노드 및 음의 내부 노드

를 포함하고,

상기 양의 입력 브랜치는 상기 양의 입력 단자와 상기 양의 내부 노드 사이에 연결되고,

상기 음의 입력 브랜치는 상기 음의 입력 단자와 상기 음의 내부 노드 사이에 연결되고,

상기 내부 브랜치는 상기 양의 내부 노드와 상기 음의 내부 노드 사이에 연결되고,

상기 양의 출력 브랜치는 상기 양의 내부 노드와 상기 양의 출력 단자 사이에 연결되고,

상기 음의 출력 브랜치는 상기 음의 내부 노드와 상기 음의 출력 단자 사이에 연결되고,

적어도 2개의 결합된 인덕터 중 제1 인덕터(L1)는 상기 양의 입력 브랜치에서 또는 상기 음의 입력 브랜치에서 상기 DC-입력(IN)과 직렬로 위치하고,

적어도 2개의 결합된 인덕터 중 제2 인덕터(L2)는 상기 양의 출력 브랜치에서 또는 상기 음의 출력 브랜치에서 상기 DC-출력(OUT)과 직렬로 위치하고,

적어도 2개의 액티브 스위치 중 제1 스위치(A)는 상기 양의 입력 브랜치에서 또는 상기 음의 입력 브랜치에서 상기 DC-입력(IN)과 직렬로 위치하고,

상기 내부 브랜치는 적어도 2개의 액티브 스위치 중의 제2 스위치(B)를 포함하고,

남아 있는 제3 스위치(C)는 상기 양의 출력 브랜치에서 또는 상기 음의 출력 브랜치에서 상기 DC-출력(OUT)과 직렬로 위치하고,

상기 컨트롤러는, 상기 적어도 2개의 액티브 스위치를 제어함으로써, 상기 DC-입력(IN)의 입력 전압에 기초하여 2개 이상의 가능한 DC-DC 토플로지의 셋트 중에서 하나의 DC-DC 토플로지를 선택하도록 더 구성되어, 상기 3개의 스위치 중 하나가, 선택된 토플로지가 변하지 않는 한, 상기 선택된 토플로지에 따라 영구적으로 전류를 도통하도록 강제되고, 나머지 2개의 스위치가, 전류를 도통하는 인덕터들의 총 수가 교호로(alternately) 변경되고 DC-DC 전력 변환이 상기 선택된 토플로지에 따라 수행되도록 상보적인 방식으로 전류를 교호로 도통하도록 강제되게 하는 것을 특징으로 하는, DC-대-DC 컨버터.

청구항 2

제1항에 있어서, 상기 제1 액티브 스위치(A)가 영구적으로 턠-온될 때 부스트 동작에 따라 DC/DC 전력 변환을 수행하도록 구성되는, DC-대-DC 컨버터.

청구항 3

제1항에 있어서, 상기 제3 스위치(C)가 온 상태를 유지할 때 또는 그것이 다이오드일 때 벡크 동작(buck

operation)에 따라 DC/DC 전력 변환을 수행하도록 구성되고, 상기 컨트롤러는 상보적인 방식으로 다른 2개의 액티브 스위치(A, B)를 온 및 오프시키도록 그것들을 동작시키도록 구성되는, DC-대-DC 컨버터.

청구항 4

제1항에 있어서, 상기 제2 액티브 스위치(B)가 영구적으로 턴 온될 때 플라이백 동작(flyback operation)에 따라 DC/DC 전력 변환을 수행하도록 구성되는, DC-대-DC 컨버터.

청구항 5

제1항에 있어서, 상기 제3 스위치는 다이오드(C)인, DC-대-DC 컨버터.

청구항 6

제1항에 있어서, 상기 컨트롤러는 입력 스위치의 전기적 특성들을 모니터링함으로써 입력 부하 특성들을 모니터링하도록 구성되는, DC-대-DC 컨버터.

청구항 7

제1항에 있어서, 상기 컨트롤러는 적어도 하나의 스위치의 전기적 특성들을 모니터링함으로써 출력 부하 특성을 모니터링하도록 구성되는, DC-대-DC 컨버터.

청구항 8

제1항에 있어서, 출력 노드에서의 세라믹 커패시터를 더 포함하는, DC-대-DC 컨버터.

청구항 9

제1항에 있어서, 상기 컨트롤러는 25% 이상의 드티 사이클만을 채용하도록 구성되는, DC-대-DC 컨버터.

청구항 10

DC-대-DC 컨버터로서,

양의 입력 단자 및 음의 입력 단자를 포함하는 DC-입력(IN);

양의 출력 단자 및 음의 출력 단자를 포함하는 DC-출력(OUT);

공통 코어에 결합된 2개 이상의 인덕터(L1, L2);

2개 이상의 액티브 스위치를 포함하는 4개의 스위치(A, B, C, D);

상기 DC-입력(IN)의 입력 전압에 기초하여 2개 이상의 가능한 DC-DC 토폴로지의 세트 중에서 DC-DC 토폴로지를 선택하도록 상기 액티브 스위치들을 제어함으로써 상기 DC-대-DC 컨버터의 동작을 제어하도록 구성된 컨트롤러;

양의 입력 브랜치, 음의 입력 브랜치, 양의 출력 브랜치, 음의 출력 브랜치, 양의 내부 브랜치, 음의 내부 브랜치, 제1 병렬 내부 브랜치 및 제2 병렬 내부 브랜치; 및

제1 양의 내부 노드, 제2 양의 내부 노드, 제1 음의 내부 노드 및 제2 음의 내부 노드

를 포함하고,

상기 양의 입력 브랜치는 상기 양의 입력 단자와 상기 제1 양의 내부 노드 사이에 연결되고,

상기 음의 입력 브랜치는 상기 음의 입력 단자와 상기 제1 음의 내부 노드 사이에 연결되고,

상기 제1 병렬 내부 브랜치는 상기 제1 양의 내부 노드와 상기 제1 음의 내부 노드 사이에 연결되고,

상기 양의 내부 브랜치는 상기 제1 양의 내부 노드와 상기 제2 양의 내부 노드 사이에 연결되고,

상기 음의 내부 브랜치는 상기 제1 음의 내부 노드와 상기 제2 음의 내부 노드 사이에 연결되고,

상기 제2 병렬 내부 브랜치는 상기 제2 양의 내부 노드와 상기 제2 음의 내부 노드 사이에 연결되고,

상기 양의 출력 브랜치는 상기 제2 양의 내부 노드와 상기 양의 출력 단자 사이에 연결되고,

상기 음의 출력 브랜치는 상기 제2 음의 내부 노드와 상기 음의 출력 단자 사이에 연결되고,

적어도 2개의 결합된 인더터 중 제1 인더터(L1)는 상기 양의 입력 브랜치에서 또는 상기 음의 입력 브랜치에서 상기 DC-입력(IN)과 직렬로 위치하고,

상기 적어도 2개의 결합된 인더터 중 제2 인더터(L2)는 상기 양의 출력 브랜치에서 또는 상기 음의 출력 브랜치에서 상기 DC-출력(OUT)과 직렬로 위치하고,

상기 적어도 2개의 액티브 스위치 중 제1 스위치(A)는 상기 양의 입력 브랜치에서 상기 DC-입력(IN)과 직렬로 위치하고,

상기 제1 병렬 내부 브랜치는 상기 적어도 2개의 액티브 스위치 중 제2 스위치(B)를 포함하고,

제3 스위치(C)는 상기 양의 내부 브랜치에 또는 상기 음의 내부 브랜치에 위치하고,

상기 제2 병렬 내부 브랜치는 제4 스위치(D)를 포함하고,

상기 2개 내지 4개의 액티브 스위치를 제어함으로써, 상기 컨트롤러는, 선택된 토폴로지가 변하지 않는 한, 상기 선택된 토폴로지에 따라 영구적으로 전류를 도통하도록 상기 스위치들 중 하나의 스위치를 영구적으로 강제하도록 구성되어:

- 상기 제1 액티브 스위치(A)가 영구적으로 온으로 강제되고, 나머지 액티브 스위치들이 상기 제2 액티브 스위치(B)와 상기 제3 스위치(C)가 상보적인 방식으로 전류를 교호로 도통하게 하도록 제어될 때 상기 DC-대-DC 컨버터의 동작이 부스트 동작에 따르고,

- 상기 제2 액티브 스위치(B)가 영구적으로 온으로 강제되고, 나머지 액티브 스위치들이 상기 제1 액티브 스위치(A)와 상기 제4 액티브 스위치(D)가 상보적인 방식으로 전류를 교호로 도통하도록 제어될 때 상기 DC-대-DC 컨버터의 동작이 플라이백 동작에 따르고,

- 상기 제3 액티브 스위치(C)가 액티브 스위치이고 영구적으로 온으로 강제되고, 나머지 액티브 스위치들이 상기 제1 액티브 스위치(A)와 상기 제4 액티브 스위치(D)가 상보적인 방식으로 전류를 교호로 도통하도록 제어될 때, 또는 상기 제3 스위치가 다이오드이고, 나머지 액티브 스위치들이 상기 제1 액티브 스위치(A)와 상기 제4 스위치(D)가 상보적인 방식으로 전류를 교호로 도통하도록 제어될 때 상기 DC-대-DC 컨버터의 동작이 벽크 동작에 따르게 하는, DC-대-DC 컨버터.

청구항 11

제10항에 있어서, 상기 제3 및 제4 스위치들 중 적어도 하나는 다이오드(C, D)인, DC-대-DC 컨버터.

청구항 12

제10항에 있어서, 상기 컨트롤러는 입력 스위치의 전기적 특성들을 모니터링함으로써 입력 부하 특성들을 모니터링하도록 구성되는, DC-대-DC 컨버터.

청구항 13

제10항에 있어서, 상기 컨트롤러는 적어도 하나의 스위치의 전기적 특성들을 모니터링함으로써 출력 부하 특성들을 모니터링하도록 구성되는, DC-대-DC 컨버터.

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기술 분야

[0001] 본 발명은 일반적으로는 전력 변환에 관한 것이다. 특히, 본 발명은 넓은 전압 스윙들을 통해 동작가능한 효율적인 DC-대-DC 컨버터에 관한 것이다.

배경 기술

[0002] 개선된 변환 효율 및 감소된 크기를 가지는 DC-대-DC 컨버터들에 대한 요구가 증가되고 있다. 일부 기술들은 전압 또는 전류를 감소시키고, 다른 것들은 전압 또는 전류를 증가시키며, 또 다른 것들은 전압 또는 전류를 교대로 증가시키거나 감소시키는 것과 같이, 설계 기술들은 다양하다. 전형적인 DC-대-DC 컨버터에서, 하나 이상의 스위치들은 입력 전력에 접속하고, 커패시터 또는 인덕터는 하나의 페이즈에서 과도한 에너지를 저장하며, 저장된 에너지는 다른 페이즈에서 출력 노드들에 방출된다.

[0003] 각 기술은 그 자신의 장점들 및 단점들을 가지고 있다. 컴포넌트 크기들, 전체 효율, 및 입력 대 출력 전압 비율들의 최적 구역들 사이에 복수의 트레이드오프들이 있다. 예를 들면, 스위칭 주파수를 증가시키는 것은 대개는 결국 컴포넌트 크기의 감소로 나타나지만, 부수적으로 기생 커패시턴스들로 인한 스위칭 손실들, 및 스위치 트랜지션 손실들을 증가시킨다. 결과적으로, 전체 효율이 감소된다.

[0004] AC-대-DC 변환의 통상적인 방법은 브리지 정류기를 이용하여 AC 입력을 DC로 변환하고, 그리고나서 DC-대-DC 스위칭 컨버터를 이용하여 적절한 DC 출력을 생성하는 것이다. 변환 효율을 개선하고 컨버터 크기를 감소시키는 목적들을 동시에 충족하려는 과거의 시도들은 전체 효율 문제들에 의해 지배되었다. 효율은 AC-대-DC 변환들에서 경험되는 바와 같이, 더 넓은 입력 대 출력 전압 비율에 대해 특히 중요하다. AC 소스는 대개는 각 사이클에서 넓은 범위의 순간 전압을 통과하고, 따라서 특정 입력 대 출력 전압 비율에 대해 DC-대-DC 컨버터를 최적화시키려는 임의의 시도를 방해한다.

[0005] 입력 전압에서의 큰 변동들의 악영향을 극복하는 하나의 접근법은 저장 커패시터에 전하를 저장하고, "트랜지션 주기"로 지칭되는, AC 입력 전압이 일정 레벨 아래인 시간들에서 저장된 전하를 이용하는 것이다. 이러한 방법과 연관된 2개의 단점들이 있다. 우선, 트랜지션 주기를 통해 충분한 에너지를 저장하는데 비교적 큰 커패시터가 요구된다. 두 번째, 트랜지션 주기를 동안에, 작은 전류가 입력으로부터 드레인되거나 어떠한 전류도 입력으로부터 드레인되지 않고, 이는 결국 입력 AC 라인으로부터의 전류 드레인이 더 좁은 시간 프레임에 걸쳐, 대부분은 피크 입력 전압들 주위에서 발생되는 것으로 나타난다. 이것은 결국 비효율적인 전력 전송 및 더 낮은 역률로 나타난다.

[0006] 스위칭 컨버터들은 채용되는 액티브 전력 스위치들의 개수에 기초하여 3개의 주요한 컨버터 클래스들로 분류될 수 있다. 2-스위치 컨버터 클래스는 벡크, 부스트 및 플라이백 컨버터들을 포함한다. 3-스위치 컨버터 클래스는 포워드 컨버터들을 포함한다. 4-스위치 컨버터 클래스는 하프-브리지 및 푸시-풀 스위칭 DC-대-DC 컨버터들을 포함한다. 스위치들은 액티브하거나 패시브할 수 있다. 액티브 스위치는 게이트를 변조함으로써 제어된다. 다이오드와 같은 패시브 스위치는 별도의 제어를 요구하지 않는다.

[0007] 상기를 감안하여, 전력 변환을 위한 개선된 기술들을 제공하는 것이 바람직할 것이다. 특히, 넓은 전압 스윙들과 관련하여 활용되는 컨버터에서 감소된 스위칭 손실들 및 감소된 컴포넌트 크기들을 제공하는 것이 바람직할 것이다.

발명의 내용

해결하려는 과제

과제의 해결 수단

- [0008] 본 발명의 하나의 실시예는 공통 코어에 결합된 2개 이상의 인덕터들 및 2개 이상의 액티브 스위치들을 구비하는 DC-대-DC 컨버터를 포함하고, 여기에서 적어도 하나의 액티브 스위치는 입력 전류 경로 내에 있다. 전력 변환 동작을 구현하기 위해 2개 이상의 인덕터들 중 하나 이상을 통해 DC 입력이 구동되도록, 컨트롤러가 2개 이상의 액티브 스위치들을 동작시킨다.
- [0009] 본 발명의 또 하나의 실시예는 공통 코어에 결합된 2개 이상의 인덕터들 및 2개 내지 4개의 액티브 스위치들을 구비하는 DC-대-DC 컨버터를 포함하고, 여기에서 적어도 하나의 액티브 스위치는 입력 전류 경로 내에 있다. 컨트롤러는 벡크, 부스트 및 플라이백 전력 변환 동작들을 교대로 구현하기 위해 2개 이상의 인덕터들 중 하나 이상을 통해 DC 입력이 구동되도록 2개 내지 4개 액티브 스위치들을 동작시킨다.
- [0010] 본 발명의 실시예는 DC 전력을 변환하는 방법을 포함한다. DC 입력이 수신된다. 제어 신호들이 액티브 스위치들에 인가되고, 여기에서 제어 신호들은 25%와 100% 사이의 교대하는 뉴터 사이클들을 가지고 있다. 벡크, 부스트 및 플라이백 전력 변환 동작들을 교대로 구현하도록, 제어 신호들에 응답하여, 공통 코어 상의 2개 이상의 인덕터들 중 적어도 하나를 통해 DC 입력이 구동된다.
- [0011] 개시된 DC-대-DC 컨버터는 매우 높은 스위칭 주파수를 가능하게 하는 감소된 스위칭 손실들, 및 감소된 컴포넌트 크기들 및 무게들로부터 매우 높은 효율을 가지고 있다. 뿐만 아니라, 컨버터는 작은 자기 컴포넌트들을 가지고 있다. 또한, 컨버터는 높은 출력 DC 부하 전류 성능을 제공한다.
- [0012] 개시된 기술들은 스위칭 뉴터 사이클 변동을 감소시켜, 개선된 효율을 산출한다. 뉴터 사이클 변동들은 전압 또는 전류 비율들의 범위를 구현하는데 이용된다. 상이한 전달 비율들을 수용하도록 뉴터 사이클들이 변경됨에 따라, 기생 커패시턴스들 및/또는 스위치 트랜지션 손실의 영향으로 인해 스위치 손실이 증가할 수 있다. 본 발명은 하나 이상의 스위치들을 스위칭 모드 체인저(changer)로서 활용한다. 이것은 여전히 큰 전압 또는 전류 전달 비율을 달성하면서도, 스위칭 뉴터 사이클들에서 급격한 변경들에 대한 필요성을 감소시킨다.

도면의 간단한 설명

- [0013] 본 발명은 첨부된 도면과 함께 취해지는 이하의 상세한 설명과 관련되어 더 완전하게 이해된다.
- 도 1a-1j는 본 발명의 3-스위치 구현의 다양한 실시예들을 예시하고 있다.
- 도 2a-2d는 패시브 스위치들을 채용하는 3-스위치 구현의 다양한 실시예들을 예시하고 있다.
- 도 3a-3d는 본 발명의 4-스위치 구현의 다양한 실시예들을 예시하고 있다.
- 도 4a-4e는 패시브 스위치들을 채용하는 4-스위치 구현의 다양한 실시예들을 예시하고 있다.
- 도 5a-5b는 분리된 출력을 가지는 본 발명의 실시예들을 예시하고 있다.
- 도 6a-6b는 데이지 체인 구성으로 된 본 발명의 개시된 회로들을 예시하고 있다.
- 도 7a-7b는 본 발명의 실시예들에 따라 구성된 플릭커 감소 회로들을 예시하고 있다.
- 도 8a는 본 발명의 3 스위치 실시예를 포함하는 AC-대-DC 컨버터를 예시하고 있다.
- 도 8b는 본 발명의 4 스위치 실시예를 포함하는 AC-대-DC 컨버터를 예시하고 있다.
- 유사한 참조번호들은 도면들의 수 개의 뷰들 전체에 걸쳐 대응하는 부분들을 지칭한다.

발명을 실시하기 위한 구체적인 내용

- [0014] 도 1a-1j는 본 발명의 3-스위치 구현의 다양한 실시예들을 예시하고 있다. 스위치 A는 항상 입력 경로 내에 있고 스위치 C는 항상 출력 경로 내에 있다는 것이 관측된다. 스위치 B 및/또는 스위치 C의 상태에 따라, 인덕터

에너지 저장은 L1 단독, 또는 직렬로 된 L1 및 L2를 통해서 가능할 수 있다.

[0015] 도 1a에서, 스위치 A는 스텝 다운(벅크) 변환을 달성하는 마스터 토클링 스위치일 수 있다. 스위치 B의 상태는 스위치 A의 상태의 반대이다. 스위치 C는 항상 온이다. 예를 들면, 스위치 A가 닫혀 있는 경우에, 스위치 B는 열려 있고, 따라서 입력 전압이 출력 전압보다 더 높은 경우에는 언제나 양의 전류가 L1, 스위치 A, 스위치 C 및 L2를 통해 출력에 퍼짐된다. 스위치 A를 열고 스위치 B를 닫는 것은 입력을 연결해제시킨다. 결과적으로, 인덕터 L2에서의 저장된 에너지는 스위치 C 및 스위치 B를 통해 출력에 방출된다.

[0016] 이러한 구성은 인덕터 에너지 저장 및 방출 경로들이 양쪽 L1 및 L2를 이용하는 벅크 컨버터의 반대이다. 도 1a에서, $L1=L2=Lx$ 인 전형적인 경우에, 벅크 컨버터의 유효 인덕턴스는 인덕터 코어 내부에서 에너지 저장 동안에 약 $4*Lx$ 이다. 도 1a에서, 단지 L2만이 에너지 방출 경로 내에 있고, 따라서 유효 인덕턴스는 Lx 와 동일하다.

[0017] 도 1a의 또 다른 동작 실시예에서, 스위치 B가 턴온되고 스위치 C는 스위치 A의 반대 상태로서 구성된다. 그러므로, 스위치 A가 온인 경우에, 에너지는 출력 전압에 관계없이 인덕터 L1에 저장된다. 스위치 A가 턴 오프되는 경우, L2 인덕터 에너지는 스위치 C 및 스위치 B를 통해 방출된다. 이러한 구성은 입력 및 출력이 라인을 공유하는 플라이백 컨버터로서 작동한다. 예를 들면, $L1=L2=Lx$ 인 경우에, 에너지 저장 및 방출 경로들은 1-대-1 비율 플라이백 변환을 나타내는 Lx 를 본다. L1 및 L2에 대해 상이한 값들을 선택하고 듀티 사이클들을 변경하는 것은 이러한 모드에서 상이한 유효 전류 또는 전압 전달 비율들을 생성할 수 있다.

[0018] 제3 구성에서, 도 1a의 회로는 부스트(스텝 업) 동작 모드를 에뮬레이팅한다. 여기에서, 스위치 A는 항상 온이고, 스위치 C는 스위치 B의 반대 상태로 구성된다. 스위치 B를 턴온하는 것은 인덕터 L1에 에너지를 저장한다. 스위치 B를 턴오프하는 것은 L1, L2, 스위치 A 및 스위치 C를 통해 인덕터 에너지를 방출한다. $L1=L2=Lx$ 인 경우에, 인덕터 에너지 방출 경로는 $4*Lx$ 와 동일하다.

[0019] 스위치 A, B 또는 C는 동위상으로, 역위상으로, 중첩되는 듀티 사이클들로, 중첩하는 듀티 사이클없이, 또는 심지어 랜덤으로 동작할 수 있다. 미리선택된 L1 및 L2 값들은 매우 넓은 유효 전류 또는 전압 전달 비율들을 생성할 수 있다. 이것은 단지 하나의 물리적 인덕터(L1 및 L2는 동일한 코어 상에 있음) 및 적어도 3개의 스위치들로 달성된다. 커패시터들은 시스템의 상이한 노드들에 선택적으로 추가되어, 입력 및 출력 리플 전류들 및/또는 전압들을 감소시킬 수 있다.

[0020] 스위칭 손실들은 매우 넓은 입력 전압 범위에 걸쳐 듀티 사이클을 최소화시킴으로써 최소로 유지된다. 예를 들면, 입력 전압이 출력 전압보다 크게 낮은 경우, 부스트 모드가 선택될 수 있다. 입력 대 출력 비율이 L1 대 L2의 비율에 더 가깝게 되는 경우에, 플라이백 등가 행태가 선택된다. 입력이 출력 전압보다 더 높은 특정 임계 위로 진행하는 경우에, 벅크 모드가 선택된다.

[0021] 다시 $L1=L2=Lx$ 인 경우의 예를 고려하자. 또한, 이상적인 출력 전압(V_o)은 피크 입력 전압(V_i)의 1/3이고, 즉 $V_o = V_i \text{ peak}/3$ 이라고 가정하자. 벅크 모드 동작에 대해 구성되는 경우에, 피크 입력 전압 동안에, 스위치 A는 $4*Lx$ 인덕턴스를 본다. 양쪽 와인딩들이 동일한 코어 상에 있으므로, 인덕턴스 포화 전류(I_{sat})는 단지 하나의 와인딩이 전류를 수신하는 경우의 절반이다. 인덕턴스 유효 전압은 $V_i - V_o = 3*V_o - V_o = 2*V_o$ 이다. 인덕터 코어를 포화시키는데 필요한 시간은 인덕턴스 및 인덕터 포화 전류에 비례하고, 전압에 반비례한다: $(4*Lx*I_{sat}/2)/(2*V_o) = Lx*I_{sat}/V_o$.

[0022] 이제, 입력 전압이 V_o (이러한 예에서 V_i peak의 1/3)에 더 가깝고 플라이백 모드가 선택되어 있다고 가정하자. 이러한 모드에서 입력 인덕턴스는 Lx 이고 L1 양단의 전압은 $V_i=V_o$ 이다. 인덕터 코어를 포화시키는데 요구되는 시간은 $Lx * I_{sat}/V_o$ 에 비례한다. 그러므로, 입력 전압이 피크 전압의 1/3이더라도, 인덕터 코어를 포화시키는데 필요한 시간은 동일하다.

[0023] 부스트 모드에 대해, 스위치 A는 항상 ON이고, 입력 전류 드레인은 스위치 B가 온이고 오프인 경우 모두에서 발생한다. 이것은 입력 전류 드레인을 증가시킬 수 있다. 그러므로, 입력 전압의 절반에서, 플라이백 모드와 비교하여, 동일한 전력이 입력으로부터 드레인된다. 이것은 종래 방법들에 비해 더 좁은 스위칭 주파수를 유지하고 더 적은 듀티 사이크들의 변동들을 가지면서도, 입력 전력을 드레인할 수 있는 입력 전압 범위를 더 확장시킨다.

[0024] 이러한 방법의 스위칭 손실에 대한 영향을 알기 위해, 모든 코일들 및 모든 스위치들이 기생 저항을 전혀 가지지 않고 스위치 기생 커패시턴스 및 트랜지션 손실들을 제외하고는 어떠한 다른 손실 소스가 없다고 가정하자. $L1=L2=Lx$ 인 상기 언급된 예에서, 벅크 모드가 이용되는 경우의 피크 입력 전압에서, 스위치 A 상의 단지 50%의

듀티 사이클은 피크 입력 전압의 1/3에 등가인 V_o 에 도달하기에 충분하다. 수 백 볼트 및 수 암페어의 전류 성능에서 스위칭할 수 있는 전형적인 MOSFET은 대개는 약 10 나노초의 스위치 트랜지션 시간들, 및 대략 수 백 피코페어의 기생 커패시턴스들을 가지고 있다. 스위치 스위칭 손실의 신속한 계산은 $P_{SW} = (V * I * (t_{RISE} + t_{FALL})) / (2 * T)$ 일 것이고, 여기에서 P_{SW} 는 스위치 전력 손실이며, V 는 스위치가 오프인 동안에 스위치의 양단 전압이고, I 는 스위치 전류이며, t_{RISE} 및 t_{FALL} 은 스위치 상승 및 하강 시간들이고, T 는 스위칭 주기이다. t_{RISE} 및 t_{FALL} 이 10nS인 경우에, 스위치 트랜지션 손실을 각 액티브 스위치(스위치 A 및 B) 상에서 2%보다 적게 유지하기 위해 스위칭 주파수를 대략 1MHz로 제한하기 원할 수 있다. 입력 전압이 300V이고 입력 전류가 1A라고 가정하자. 50% 듀티 사이클로, 입력 전력은 $300 * 1 * 50\% = 150W$ 이다. 4% 전체 손실(대략적으로 스위치 A 상에서 2% 및 스위치 B 상에서 2%)로, 효율은 96%가 될 것이고 144W가 출력에 전달된다. 300V의 1/3의 출력 이상적인 전압($300/3 = 100V$)에 대해, 이것은 1.44A의 출력을 생성한다. 이러한 시나리오에서, 6W는 조합된 스위치들 A 및 B에서 손실된다. 이제, 입력 전압은 입력 피크 전압의 1/9이고($300/9 = 33.33$ 볼트) 부스트 모드가 선택되어 있다고 가정하자. 스위치 B 및 C에서 50% 듀티 사이클 스위칭은 출력에서 100V를 생성한다. 인덕터 방전 경로는 L1 및 L2이므로, 입력으로부터 드레인된 전체 전력은 $(33.33 * 2 * 50\% + 33.33 * 1 * 50\%) = 50W$ 이다. 이것은 333.33KHz에서 달성될 수 있고, 따라서 전체 스위칭 손실은 대략 1.33%로 중요하지 않다. 이 경우에, 49.33W가 출력에 전달되고, 0.67W가 스위치 B 및 C에서 손실된다.

[0025] 본 발명의 상기 예에서, 최소 효율은 직렬로 된 양쪽 와인딩들 L1 및 L2 상에서 1A의 포화 전류를 가지는 코일을 이용하는 경우에 피크 입력 전압에서 96%였다. 이것은 종래 기술에 따른 플라이백 컨버터에 반대이다. 종래 기술에 따른 플라이백 컨버터로부터 저 전압 성능의 동일한 레벨을 달성하기 위해, 1 대 3 비율 변압기가 요구된다. 이러한 비율로, 입력 및 출력 스위치들 상의 33.33V 입력 전압 및 50% 듀티 사이클은 출력 및 상당한 효율에서 100V를 생성한다. 이제, 입력 전압이 300V로 증가되는 경우에, 동일한 1 대 3 변압기를 가지는 출력에서($300 * 3 / 1 * (10\% / 90\%) = 100V$) 100V를 생성하기 위해서는, 듀티 사이클은 10%로 감소될 필요가 있다. 이것은 상대 스위칭 손실이 5의 인자만큼 증가하고(플라이백 컨버터를 이용하는 10%에 비하면 본 발명에서는 50%), 입력 전력 드레인이 5에 의해 나누어진다($300V * 1A * 10\% = 30W$)는 것을 의미한다.

[0026] 요약하면, 이것은, 종래 기술의 플라이백 컨버터에서 300V 입력 전압에서, 본 발명과 비교할 때, 전체 입력 전력 드레인 및 후속적으로 출력 전력 전달은 5의 인자만큼 감소된다(150W 대신에 30W)는 것을 의미한다. 종래 기술 플라이백 컨버터에서 이러한 손실을 보상하기 위해서는, 유일한 옵션은 인덕터 포화 전류 및 인덕터 저장 커패시티를 5배 증가시키는 것이고, ON 상태 입력 전류를 5A로 증가시키며 스위칭 주파수를 5의 비율로 감소시켜 P_{SW} 의 증가를 보상하는 것이다. 5배 만큼의 인덕턴스 증가 및 포화 전류 증가는 개략적으로 코일 크기에 있어서의 5배 초과의 증가를 의미한다. 입력 전류가 증가되고 동작 주파수가 감소됨에 따라, 동일한 입력 리플 전압을 유지하기 위해서는, 입력 커패시터들은 $5 * 5 = 25$ 배 더 크게 될 필요가 있다. 인덕턴스의 증가는 인덕터 기생 저항의 증가를 동반한다.

[0027] 그러므로, 종래 기술에서, 컴포넌트 크기는 손실된 듀티 사이클을 보상하기 위해 증가될 필요가 있다. 본 발명은 듀티 사이클들에 있어서 단지 작은 변동들만이 있으므로 이러한 문제를 가지지 않는다. 실제로, 본 발명의 공간 절감은 종래 기술과 비교할 때 그 10배보다 많은 양에 달할 수 있다. 대부분의 현재 기술 고전압 스위칭 레귤레이터들은 스위칭 손실 문제들로 인해 대략 100 킬로헤르츠 스위칭 동작들에 의해 제한된다. 본 발명은 300V 입력에서 100V 출력까지의 150W의 경우에 500KHz 스위칭 주파수를 넘어서, 그리고 95% 효율을 넘어서 동작 할 수 있다. 동시에, 전체 컴포넌트 체적은 10 내지 30배로 감소된다. 상당히 더 작은 입력 커패시터들(상기 예에서 25배 더 작음)은 설계자가 통상의 전해질 커패시터들 대신에 세라믹 커패시터들과 같은 높은 신뢰성 커패시터들을 이용할 수 있게 한다. 이것은 높은 신뢰성 전력 서플라이들을 설계할 때 매우 중요하다. 전해질 커패시터의 수명은 대개는 105°C 정도에서 약 2천 시간이지만, 세라믹 커패시터들은 유사한 조건들에서 수십 년간 지속될 수 있다.

[0028] 각 구성에서 스위치 A는 입력 경로 내에 있고 입력 부하 특성들을 모니터링하는데 이용될 수 있다는 것이 관측된다. 스위치 C는 항상 출력 경로 내에 있고 출력 부하 특성들을 모니터링하는데 이용될 수 있다. 이것은 설계자가 시스템의 역률을 모니터링하고 일부 입력 또는 출력 부하 특성들을 유지하도록 스위칭 주파수를 조정하거나 듀티 사이클을 스위칭하려고 하는 경우에 특히 유리하다. 예를 들면, 입력 전류는 1에 매우 가까운 역률을 달성하기 위해 입력 전압에 기초하여 근접 저항성 행태를 모방하도록 조절될 수 있다. 다르게는, 입력 전류 또는 전체 입력 전력은 명백하게 일정한 값을 위해 조절될 수 있다. 유효 등가 입력 저항과 비교할 때 더 낮은 입력 전압에서의 입력 전류의 증가는 "다이나믹 음의 저항"을 생성하고, 이는 입력 등가 임피던스가 더 낮은 입력 전압들에서 감소된다는 것을 의미한다. 가정 또는 산업 환경에서, 이것은 AC 라인 상에 로딩된 다른 주요

디바이스들의 비-선형 전류 드레인을 보상하고 일부 경우들에서 그리드 전력 라인 효율을 증가시키는데 이용될 수 있다.

[0029] 도 1b는 도 1a와 유사하지만, 스위치 A 및 인덕터 L1은 위치들을 변경했고 스위치 A는 입력에 바로 접속되며 인덕터 L1이 뒤따르고 있다. 도 1c가 도 1a와 유사하지만, 스위치 C 및 인덕터 L2는 위치들을 변경했고 스위치 C가 인덕터 L2를 뒤따르는 출력에 직접 접속되어 있다. 도 1d는 도 1a와 유사하지만, 스위치 A는 입력에 있고 스위치 C는 출력에 있으며 인덕터들 L1 및 L2가 공통 와이어를 공유하고 있다.

[0030] 도 1e는 스위치 C 및 L2가 출력의 리턴 경로 내에 있는 구성을 예시하고 있다. 도 1f는 도 1e와 유사하지만, 스위치 A 및 인덕터 L1은 위치들을 변경했고 스위치 A는 입력에 직접 접속되고 인덕터 L1이 뒤따르고 있다. 도 1g는 도 1e와 유사하지만, 스위치 C 및 인덕터 L2가 위치들을 변경했고 스위치 C가 출력에 직접 접속되어 있다. 도 1h는 도 1g와 유사하지만, 스위치 A는 입력에 직접 접속된다.

[0031] 도 1i는 도 1e와 유사하지만, 스위치들 A 및 C는 리턴 경로 내에 있고 인덕터들 L1 및 L2는 공통 와이어를 공유 한다. 도 1j는 도 1e와 유사하지만, 스위치 A는 입력 리턴 경로 내에 있고 인덕터 L2는 출력 리턴 경로에 있다.

[0032] 도 2a-2d는 적어도 하나의 패시브 스위치(즉, 액티브하게 제어되지 않는 스위치, 다이오드는 패시브 스위치임)를 구비하는 3 스위치 구현을 예시하고 있다. 도 2a는 도 1a와 동일하지만, 스위치 C가 다이오드이다. 도 2b는 도 1e와 동일하지만, 스위치 A가 다이오드이다. 도 2c에서, 스위치 C가 다이오드이고 인덕터 L2는 출력 리턴 경로 내에 있다. 도 2d에서, 스위치 A가 다이오드이고 스위치 C는 출력 리턴 경로 내에 있다.

[0033] 본 발명의 또 하나의 실시예는 4개의 스위치들을 활용한다. 이러한 구성의 하나의 잇점은 더 간단한 스위치 제어이다. 도 3a-3d는 본 발명의 다양한 4 스위치 실시예들을 예시하고 있다. 도 3a는 도 1a에서의 3-스위치 구성의 확장된 버전이고, 여기에서 스위치 D가 추가된다. 도 3b는 도 3a와 유사하지만, 스위치 C는 입력 및 출력 리턴 경로들 사이의 접합점에 있다. 도 3c는 도 3a와 유사하지만, 인덕터 L2가 출력 리턴 경로 내에 있다. 도 3d는 도 3b와 유사하지만, 인덕터 L2는 출력 리턴 경로 내에 있다.

[0034] 도 4a-4e는 액티브하게 제어되는 스위치들의 하나 또는 2개가 다이오드들로 대체되는 버전들을 도시하고 있다. 도 4a는 도 3a와 동일하지만, 스위치 D가 다이오드이다. 도 4b는 도 3a와 동일하지만, 스위치 C가 다이오드이다. 도 4c는 도 3a와 동일하지만, 양쪽 스위치들 C 및 D가 다이오드들이다. 도 4d는 도 3a와 동일하지만, 양쪽 스위치들 A 및 D가 다이오드들이다. 도 4e는 도 3a와 동일하지만, 스위치 A가 다이오드이다.

[0035] 도 4c는 액티브하게 제어되는 스위치들의 2개가 다이오드들로 대체되는 경우의 도 4a의 단순화된 버전이다. 도 4c에서, 스위치 B가 닫혀 있는 경우에, 스위치 A는 공유된 라인을 구비하는 플라이백 컨버터로서 효율적으로 작용하도록 토글링할 수 있다. L1은 1차로서 작용하고, L2는 변압기의 2차로서 작용한다.

[0036] 도 4a-4e의 회로들에 대해, 스위치 B가 열려 있는 경우에, 스위치 A를 토글링하는 것은 결과적으로 벡크 컨버터로 나타난다. 이러한 조건에서, 출력 전압은 항상 입력 전압보다 더 낮다. 스위치 A 및 C가 닫혀 있고 Vi가 Vo보다 더 큰 경우에, 양의 전류가 L1, 스위치 A, C 및 L2를 통과한다. 결과적으로, 에너지가 L1 및 L2에 저장된다. 스위치 A가 열리는 경우, L2 및 스위치 D는 도전 경로로서 작용하고 에너지는 출력에 전달된다.

[0037] 상이한 구성에서, 스위치 B는 닫혀 있고, 스위치 A를 토글링하는 것은 결과적으로 입력과 출력 사이의 공통 라인을 가지는 플라이백 컨버터로 나타난다. 이러한 조건에서, 출력 전압은 입력 전압보다 더 낮거나 높을 수 있다. 스위치 A가 닫혀 있고 스위치 C가 열려 있는 경우에, 출력 전압에 관계없이, 전류는 L1, 스위치 A 및 스위치 B를 통과한다. 결과적으로, 에너지는 L1에 저장된다. 스위치 A가 열려 있는 경우에, L2 및 스위치 D는 도전 경로로서 작용하고, 에너지는 출력에 전달된다.

[0038] 또 하나의 구성에서, 스위치 A가 온 되어 있고, 스위치 B는 토글 온 및 오프하는데 이용된다. 이 경우에, 컨버터는 변형된 부스트 컨버터로서 작용한다. 스위치 B가 온 상태이고 스위치 C가 오프 상태인 경우에, 출력 전압에 관계없이, 전류는 스위치 A, B 및 L1을 통해 흐른다. 그러므로, L1은 에너지를 저장한다. 스위치 B가 터오프되고 스위치 C가 터온하는 경우에, L1 및 L2로부터의 인덕터 에너지는 출력에 인가된다.

[0039] 중첩하는 듀티 사이클들로 스위치 A 및 B를 토글링하는 다른 조합들은 다른 전압 또는 전류 전달 비율을 달성하는데 이용될 수 있다. 이것은 등가적인 스플리트-파이(Split-pi) 토플로지를 포함하여, 상이한 전류 또는 전압 전달 비율들 및 다른 스위칭 행태들을 가능하게 한다.

[0040] 본 발명의 하나의 장점은 벡크-부스트 기능을 구현하는데 단순화된 제어 스킵이다. 모든 시나리오들에서, 스위

치 A는 입력 전류 경로 내에 항상 있고 입력 전류를 토클링한다. 하나의 시나리오에서, 스위치 B는 플라이백 및 벡크 컨버터 모드들 사이에서 선택하는 전달 비율 "모드 체인저"로서 작용할 수 있다. 이들 2개의 스위치들은 서로 조합하여, 또는 독립되어 동작할 수 있다. 이들 2개의 스위치들의 독립적인 동작은 고 전압 DC-대-DC 및 AC-대-DC 컨버터들의 설계를 더 용이하게 만들 수 있다. 예를 들면, 스위치 A는 그 전류에 따라 활성화될 수 있고, 스위치 B는 순간 입력 전압 레벨에 따라 활성화될 수 있다. 이것은 스위치 A가 다른 스위치들로의 임의의 통신에 대한 필요성이 없이도, 높은 주파수 및 매우 높은 전압들에서 작동할 수 있게 한다. 높은 전압 차이들에서 작동할 수 있는 고속 통신 경로를 설계하는 것은 도전이고, 스위칭된 고전압 DC-대-DC 컨버터들에 대한 하나의 주요한 제한 인자이다. 스위치 A가 항상 입력 전류 경로 내에 있으므로, 동일한 스위치는 입력 부하 속성들을 모니터링하고 원하는 역률에 필요한 조정들을 수행하는데 이용될 수 있다.

[0041] 본 발명의 하나의 장점은 더 넓은 임의의 전달 비율들이다. 양쪽 L1 및 L2가 모두 동일한 코어 상에 있으므로, 입력 전력이 양쪽 L1 및 L2를 통과할 때, 인덕턴스는 L1, L2, 또는 L1과 L2의 합보다 상당히 더 크다. 예를 들면, $L1=L2=Lx$ 인 경우에, 유효 인덕턴스는 거의 $4*Lx$ 이다. 이것은 컨버터가 벡크 모드에서 동작할 때 리플 전류를 낮추는 데 도움을 준다. 플라이백 또는 부스트 모드들에서, 단지 L1만이 입력 도전 경로 내에 있으므로, 입력 스위치 A만이, Lx 와 동일한 L1을 본다. 이러한 조건은 특히 플라이백 모드에 유리하고, 이는 더 높은 주파수 동작을 가능하게 한다. 더 낮은 인덕턴스는 전류를 더 빠르게 상승시키고 인덕터 코어 재료 내부의 동일한 레벨의 저장된 에너지가 더 일찍 달성된다. 입력 전압이 출력 전압보다 더 낮거나 거기에 근접하는 경우에, 플라이백 또는 부스트 모드 동작이 대개는 필요하다. 더 높은 주파수 동작은 더 낮은 전압에서 동작하는 기생 커페시턴스들을 위해 더 잘 견뎌진다. 스위치 트랜지션 손실들은 더 낮은 입력 전압들에서 낮다. 벡크 모드 동안에, 직렬로 된 L1 및 L2에 의해 생성된 입력 경로에 의해 보여진 높은 인덕턴스는 리플 전류를 낮추는 것을 도와주고 기생 커페시턴스 및 스위칭 손실들을 감소시킨다. 상이한 L1 및 L2 값들 및 비율들의 선택으로, 스위칭 손실이 최소로 유지될 수 있는 동안에, 매우 넓은 임의의 전압 및 전류 전달 비율들이 더 낮은 개수의 커포넌트들로 달성될 수 있다.

[0042] 동일한 코어 상의 제3 인덕터, L3이 추가되어 3개 또는 4개 스위치들 구성 중 어느 하나에서 분리된 출력을 생성할 수 있다. 새로운 액티브하게 제어되는 스위치 또는 다이오드는 각 경우에서 DC 출력을 생성하도록 요구된다. 도 5a 및 5b는 분리된 인덕터, L3의 예들을 도시하고 있다. 도 5a는 분리된 출력을 생성하는 추가적인 인덕터 L3 및 스위치 D를 구비하는 도 1a의 회로를 도시하고 있다. 도 5b는 인덕터 L3 및 스위치 E의 추가를 구비하는 도 3a의 분리된 출력 버전을 도시하고 있다. 이러한 구성은 분리된 DC 출력을 가지는 것과 함께, 2개 결합된 인덕터 버전의 모든 잇점들을 가지고 있다.

[0043] 이러한 새로운 컨버터의 복수의 스테이지들은 유사한 스테이지들 또는 다른 표준 DC-대-DC 스테이지들로 데이지 체인되어, 전력 변환을 위한 확장된 가능성들을 달성할 수 있다. 후속 스테이지들 또는 이전 스테이지들에서 단일 또는 결합된 인덕터들은 L1 및 L2(및 분리된 버전에 대해 L3)와 동일한 코어에 결합되거나 이산 코어들 상에 존재할 수 있다. 도 6a 및 6b는 이러한 멀티-스테이지 접근법의 예들을 예시하고 있다. 도 6a에서, 스위치 B가 턴온되는 경우 또는 스위치 D가 턴온되는 경우에, 스위치 A에 대한 상이한 리턴 경로들이 생성된다. 스위치 A가 닫히는 경우, 전류는 다른 스위치들, 이 경우에, 스위치들 B 및 D의 상태에 따라, 동일한 코어 상의 상이한 와인딩들을 통과할 수 있다. L1, L2 및 L3 값들, 및 스위치 A 내지 E의 듀티 사이클들에 따라, 상이한 전압 또는 전류 전달 비율이 생성될 수 있다. 동일한 코어 상의 새로운 인덕터, 이 경우에 L3의 존재는 주파수 또는 듀티 사이클들을 극단적인 조건들로 밀어넣지 않고 임의의 전달 비율들에 대한 추가 가능성들을 제공한다. 도 6b는 심지어 더 많은 데이지 체인으로 된 스테이지들을 생성하는 동일한 코어 상의 (n개의) 인덕터들 및 확장된 개수의 스위치들을 구비하는 버전을 도시하고 있다.

[0044] 이러한 새로운 컨버터의 하나의 어플리케이션은 발광 다이오드(LED)를 구동하는 것이다. AC 입력은 0 내지 피크 양의 전압까지의 범위이고 그리고나서 제로로 리턴하고 음의 피크에 도달하는 음의 전압이 뒤따르며 그리고 다시 제로로 리턴하는 가변 전압을 가지고 있다. 이것은 대개는 상용 및 산업 용도에서 종래의 AC 전력 소스에 대해 초당 50 또는 60회 발생한다. 이러한 넓게 가변되는 전압은 고 효율 AC-대-DC 컨버터를 설계하는 것을 도전으로 만든다. LED 스트링들은 종종 이를 양단에서 상당한 전압 강하를 가지고 있다. 양호한 역률을 유지하기 위해, 저항성 부하와 동일하게, 각 사이클에서 AC 라인으로부터 전력을 드레인하는 것이 요구된다.

[0045] AC-대-DC 변환을 위한 전형적인 접근법은 다이오드 브리지를 이용하여 입력 AC를 정류된 DC 전압으로 변환하고 DC-대-DC 컨버터의 입력에서 이러한 DC 전압을 이용하여 적절한 출력 전압을 생성하는 것이다. 입력 전압이 대략적으로 LED 스트링 전압 강하보다 더 높은 경우에, 스텝 다운 레귤레이터가 요구된다. 입력 전압이 LED 스트링 전압 강하보다 대략적으로 낮은 경우에, 스텝 업 레귤레이터가 요구된다. 개시된 컨버터는 스텝 다운 및 스

탭 업 동작들을 지원한다.

[0046] AC 전압에서의 변동들에 의해 생성된 AC 라인 플릭커 영향을 제거하거나 감소시키는 것이 바람직하다. 플릭커링 라이트의 하나의 통상적인 예는 형광 라이트이다. AC 상에서 동작하는 형광등들은 이들을 구동하는 AC 라인의 주파수의 2배를 생성할 수 있다. AC에 의해 구동된 LED 라이트에서, 대개는 다이오드 브리지 정류기는 AC 라인 주파수의 2배인 지배적인 주파수 성분을 가진 출력을 생성한다. 예를 들면, 60Hz AC 라인에 대해, 다이오드 브리지 정류기는 120Hz의 지배적인 주파수를 가지는 출력을 생성한다. 시스템에 어떠한 에너지 저장도 없다면, 라인 전압이 변경됨에 따라, 라이트 세기가 가변되고 120Hz 플릭커를 생성할 수 있다. 인간들은 50Hz 정도 보다 큰 주파수에서 라이트 플릭커링을 볼 수 없지만, 일부 개인들에서의 감각 시스템은 플릭커를 여하튼 검출할 수 있다. 형광 라이팅이 작업공간들에 도입되었던 이래로, 두통들, 눈 피로, 및 일반적인 눈 불편함들에 관한 불평들이 있었다.

[0047] 본 발명은 벡크 또는 부스트 동작들을 구현하는 성능을 가지고 있다. 이것은 전력이 입력에서 드레인되지 않는 시간의 지속기간을 짧게 한다. 이것은 "트랜지션 주기"로 지칭되는 낮은 순간 입력 전압들 동안에 LED를 구동하는데 요구되는 저장 양을 감소시킨다. 본 발명에 이용되는 다른 접근법은 부하를 가지는 직렬 커패시터 또는 슈퍼 커패시터를 이용하여 트랜지션 주기 동안에 출력 부하를 구동하는 것이다. 간단한 부스트 또는 플라이백 스테이지는 이러한 커패시터에 접속될 수 있고 그 에너지를 이용하여 필요한 경우에 LED를 구동할 수 있다.

[0048] 도 7a는 직렬 저장 커패시터, C_s 를 가지는 LED 스트링(700)을 도시하고 있다. AC 입력은 정류기(702)에 인가되어, DC-대-DC 컨버터(704)에 인가되는 DC 입력을 생성한다. DC-대-DC 컨버터(704)의 출력은 LED 스트링(700)에 인가된다. 커패시터 C_s 는 LED 스트링(700)과 직렬 상태에 있고, 전류가 LED 스트링(700)을 통과함에 따라 에너지를 저장한다. 컨트롤러(706)는 커패시터 C_s 의 입력 및 출력 노드들에게 접속된다. 컨트롤러(706)는 부스트 또는 플라이백 변환을 구현한다.

[0049] 컨트롤러(706)는 트랜지션 주기 동안에 커패시터 C_s 의 저장된 에너지를 이용하여 LED 스트링(700)을 구동하도록 설계될 수 있다. AC 라인으로부터의 수신된 전기 에너지가 높은 경우에, 에너지가 저장되고 이러한 에너지는 AC 라인으로부터의 수신된 에너지가 낮은 경우에 LED 스트링(700)을 구동하는데 이용된다. DC-대-DC 컨버터(704)로부터의 전력이 증가함에 따라, 출력 전류는 LED 스트링(700) 및 직렬 커패시터 C_s 를 충전시킨다. 커패시터 C_s 전압 강하와 조합되는 LED 스트링(700) 전압 강하는 DC-대-DC 컨버터(704)에 의해 생성된 전류를 감소시킨다. 순간 전력은 명백하게 일정하고 $P=V*I$ 이며, 여기에서 "P"는 순간 전력이고 "V"는 출력 전압이며 "I"는 출력 전류이다. 출력에 방출된 에너지의 일정 패킷에 대해, 출력 전압 강하의 증가는 유효 전류를 감소시킨다. 직렬 커패시터 C_s 저장된 에너지는 $0.5*C_s*V^2$ 로 계산될 수 있다. 이러한 에너지를 이용하여 LED 스트링(700)을 구동하는 것은 직렬 커패시터 전압 강하를 감소시키고, 이는 후속적으로 유효 스위칭 DC-대-DC 출력 전류를 증가시킨다. 적절한 설계로, 이러한 직렬 커패시터(또는 슈퍼 커패시터)에 대한 전압 레이팅은 LED 스트링(700) 전압 강하보다 낮거나 같거나 클 수 있다. 이러한 접근법은 플릭커 감소에 요구되는 저장 시스템에 대한 설계를 단순화시킨다.

[0050] 도 7b는 저항성 컴포넌트 R_s 의 추가를 가지는 동일한 스테이지를 도시하고 있다. R_s 는 LED 스트링(700) 및 C_s 와 직렬로 될 수 있는 센스 저항기이다. R_s 는 LED 스트링 전류의 정확한 모니터링을 가능하게 하고 플릭커 감소 스테이지의 정확도를 향상시키는 매우 낮은 저항이다.

[0051] 도 8a는 본 발명의 3 스위치 실시예를 포함하는 예로 든 AC-대-DC 컨버터를 예시하고 있다. AC 입력은 정류기(800)에 인가된다. 컨트롤러(802)는 스위치들 A, B 및 C의 스위칭을 변조한다. 정류기(800)로부터의 정류된 DC 전압이 DC 출력보다 더 높은 경우에, 컨트롤러(802)는 스위치들 A, B 및 C를 이하와 같이 구성한다. 스위치 A는 마스터 토클링 스위치이고 스위치 C는 스위치 A의 반대 상태인데 대해, 스위치 B는 오프이다. 이것은 벡크 모드를 에뮬레이팅한다. 스위치 A는, R_s 를 통한 전류가 직렬로 된 L1 및 L2의 포화 전류에 도달할 때까지 턴온되고, 그리고나서 스위치 A가 턴오프되며, 스위치 C는 L2를 통과하는 전류가 제로에 도달할 때까지 턴온된다. 이것은 스위치 A 액티비티의 다음 사이클을 개시한다.

[0052] 브리지 정류기(800)로부터의 정류된 DC 전압이 $(L1/(L1+L2)*DC_{out})$ 보다 낮은 경우에, 컨트롤러(802)는 스위치 A를 온 상태가 되도록 구성하고, 스위치 B는 마스터 토클링 스위치이며, 스위치 C는 스위치 B의 반대이다. 이것은 부스트 등가 변환을 제공한다. 스위치 B는 R_s 의 전류가 L1 포화 전류에 도달할 때까지 턴온되고, 그리고나서 직렬 상태인 L1 및 L2를 통과하는 전류가 제로에 도달할 때까지 턴오프된다.

[0053] 브리지 정류기(800)로부터의 정류된 DC 전압이 $(L1/(L1+L2)*DC_{out})$ 및 DC out 의 사이인 경우에, 컨트롤러

(802)는 스위치들을 이하와 같이 구성한다. 스위치 A는 마스터 토글링 스위치이고, 스위치 B는 온이며, 스위치 C는 스위치 A의 반대 상태이다. 이전에 기재된 바와 같이, 이것은 하나의 공통 입력, 출력 라인을 가지는 플라이백 변환을 에뮬레이팅한다. 스위치 A는 Rs의 전류가 L1 포화 전류에 도달할 때까지 턴온되고, 그리고나서 L2를 통과하는 전류가 제로에 도달할 때까지 턴오프한다. 도 8a에서, 커페시터 Cout는 선택적으로 DC Out에 추가되어, 출력 리플 전압을 감소시킨다. 이러한 타입의 출력 커페시터는 또한 본 발명의 다른 실시예들과 함께 이용될 수 있다.

[0054] 도 8b는 4개의 스위치들을 구비하는 유사한 회로를 예시하고 있다. 컨트롤러(802)는 단지 스위치들 A 및 B를 제어한다. 스위치 C 및 스위치 D는 다이오드들이다. 이러한 컨트롤러는 본 발명의 다른 컨트롤러들과 같이, 3 가지 모드들, 벽크, 플라이백 및 부스트를 구현할 수 있다.

[0055] 본 기술분야의 숙련자들이라면, 본 발명의 비교적 간단한 회로가 겨우 2개의 액티브 스위치들로 벽크, 플라이백 및 부스트 동작 모드들을 지원한다는 것을 잘 알 수 있을 것이다. 이것은 더 낮은 컴포넌트 비용들, 더 작은 크기들 및 제조 용이성을 촉진한다. 유리하게는, 동작 모드들 사이의 듀티 사이클 트랜지션들이 비교적 작고, 그럼으로써 전력 손실들을 감소시킨다. 예를 들면, $36x(V_{out}/6 \text{ 내지 } V_{out}*6)$ 의 범위의 입력 전압 범위는 결코 25% 아래로 떨어지지 않는 듀티 사이클들의 범위에 의해 지원될 수 있다. 1-대-1 비율을 가지는 플라이백 컨버터에서, 동일한 $36x$ 입력 전압 범위에 대해, 듀티 사이클은 2.7%만큼 낮게 강하되고, 결과적으로 큰 전력 손실들로 나타난다. 그러므로, 본 발명은 종래 기술 플라이백 컨버터에 비해 듀티 사이클 효율에서 9.25x 향상을 제공한다.

[0056] 본 발명은 $9x$ 입력 전압 변경(예를 들면, $V_{out}/3$ 내지 $V_{out}*3$)에 대해 95%보다 큰 효율을 여전히 유지하면서도 $100*(t_{FALL}+t_{RISE})$ 의 주기를 가지는 스위칭 주파수를 지원한다. 10nS의 하강 및 상승 시간을 가지는 전형적인 스위치에 대해, 이것은 500KHz 스위칭 속도에 달할 수 있다. 유리하게는, 본 발명의 회로의 구성은 0.25cc만큼 작은 인덕터 코어들이 50W를 넘어 변환하는데 이용될 수 있게 한다.

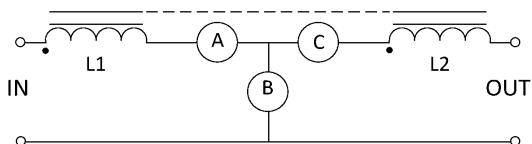
[0057] LED 드라이버들 이외에, 본 발명은 넓은 가변되는 전압 AC 또는 DC를 가지는 임의의 환경에서 이용될 수 있다. 그러한 어플리케이션들의 예들은 잡음 라인들로부터의 이동통신 장비 구동 전력을 위한 AC-대-DC 또는 DC-대-DC 컨버터들, 노트북 컴퓨터들 및 핸드헬드 디바이스들과 같은 배터리 동작되는 디바이스들, 또는 자동차, 기차, 보트, 비행기 및 다른 차량들의 전력 서플라이들이다.

[0058] 본 발명에 대한 또 하나의 어플리케이션은 임의의 분리된 AC-대-DC 또는 DC-대-DC 전력 서플라이이다. 이것은 휴대용 전력 서플라이들, 휴대용 컴퓨터 전력 서플라이들 및 서버 컴퓨터 전력 서플라이들을 포함하고 이들로 제한되지 않는다.

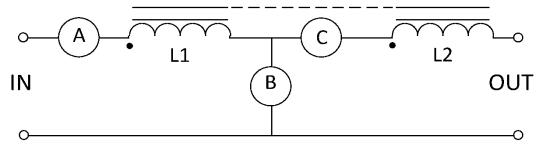
[0059] 상기 설명은 설명의 목적상, 본 발명의 철저한 이해를 제공하도록 특정 용어를 이용했다. 그러나, 본 기술분야의 숙련자들에게는, 특정 세부사항들은 본 발명을 실시하기 위해 요구되지 않는다는 것이 자명할 것이다. 그러므로, 본 발명의 특정 실시예들의 상기 상세한 설명들은 예시 및 설명의 목적으로 제공된다. 이들은 소모적이거나 본 발명을 개시된 정확한 형태들로 제한하려는 것은 아니며, 명백하게는 다수의 변형들 및 변동들이 상기 가르침들을 감안하여 가능하다. 본 실시예들은 본 발명의 원리들 및 그 실제적인 어플리케이션들을 최상으로 설명하기 위해 선택되고 기재되었고, 그럼으로써 이들은 본 기술분야의 다른 숙련자들이 본 발명, 및 고안되는 특정 이용에 적합한 다양한 변형들을 가지는 다양한 실시예들을 가장 잘 활용할 수 있게 한다. 이하의 청구항들 및 그들 등가물들은 본 발명의 범주를 정의하려는 것이다.

도면

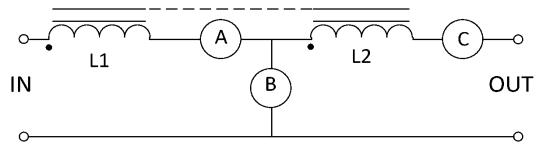
도면1a



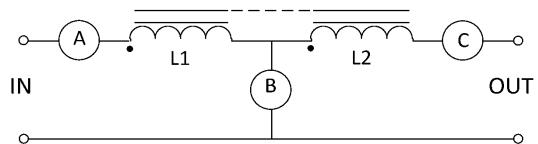
도면1b



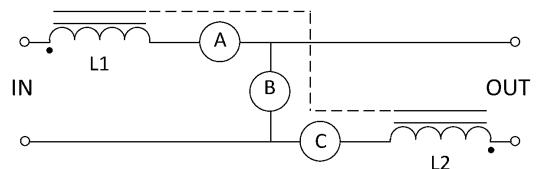
도면1c



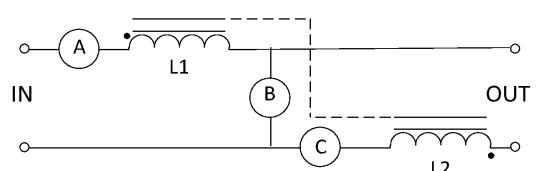
도면1d



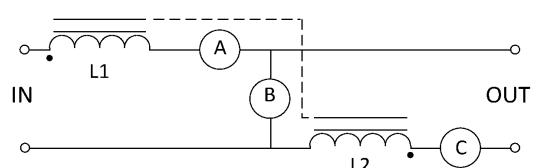
도면1e



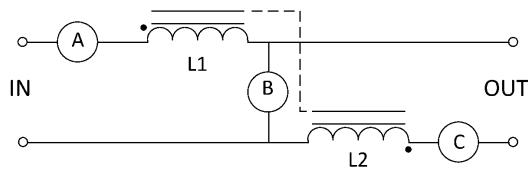
도면1f



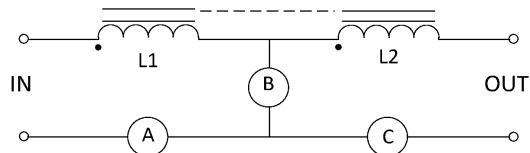
도면1g



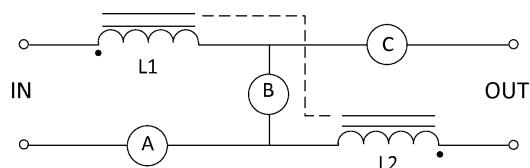
도면1h



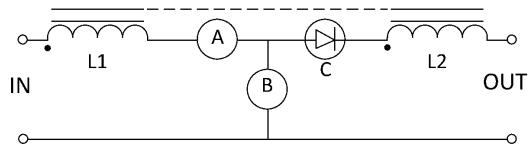
도면1i



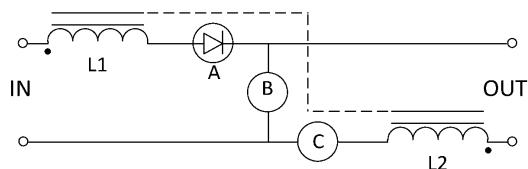
도면1j



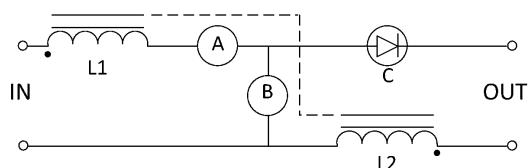
도면2a



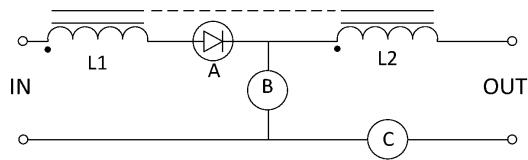
도면2b



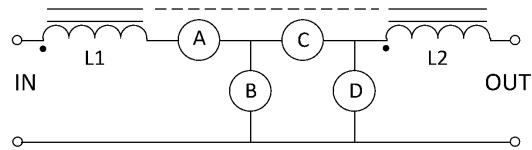
도면2c



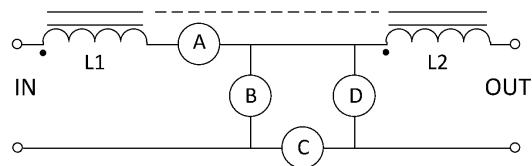
도면2d



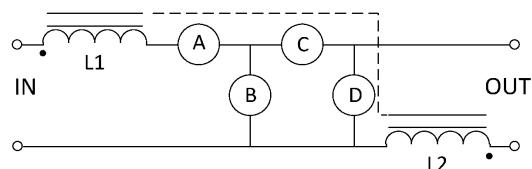
도면3a



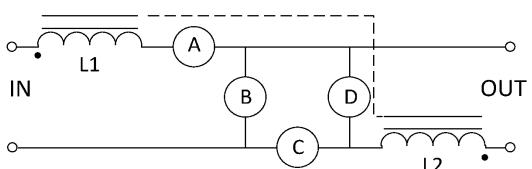
도면3b



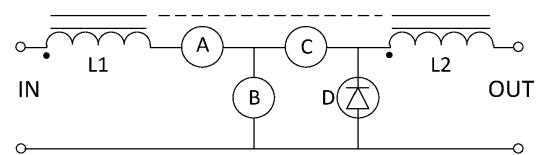
도면3c



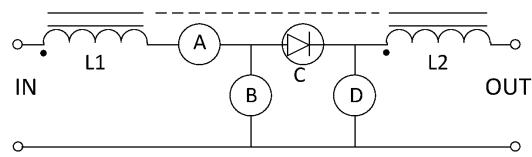
도면3d



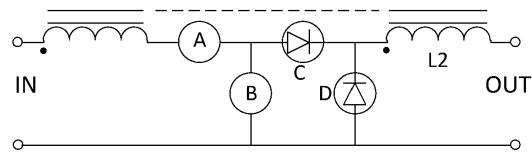
도면4a



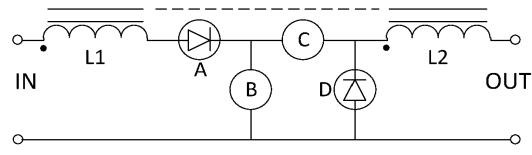
도면4b



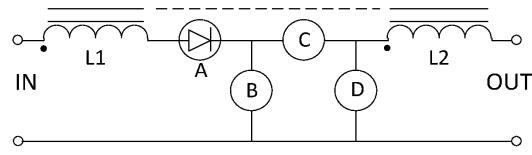
도면4c



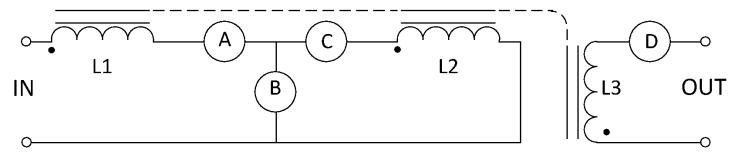
도면4d



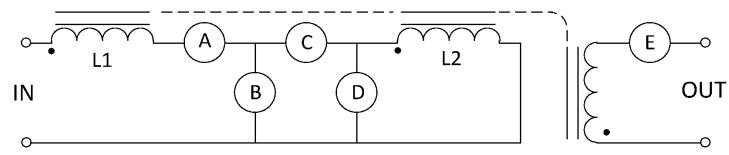
도면4e



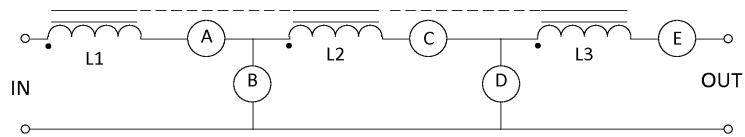
도면5a



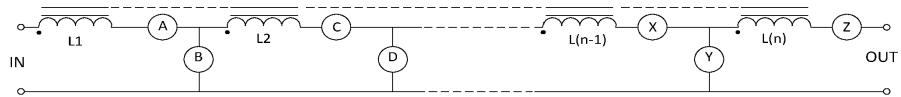
도면5b



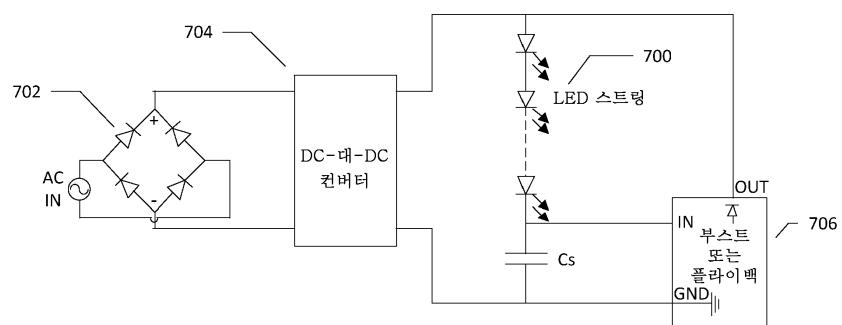
도면6a



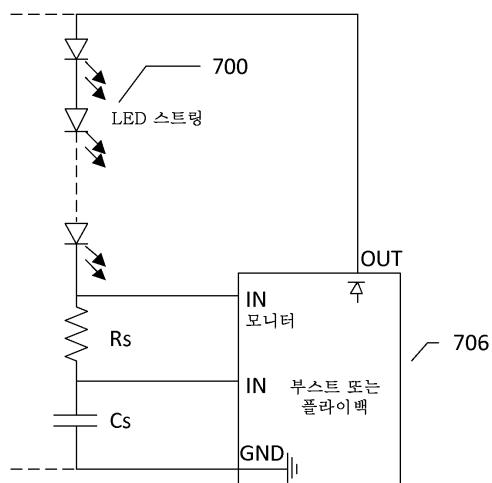
도면6b



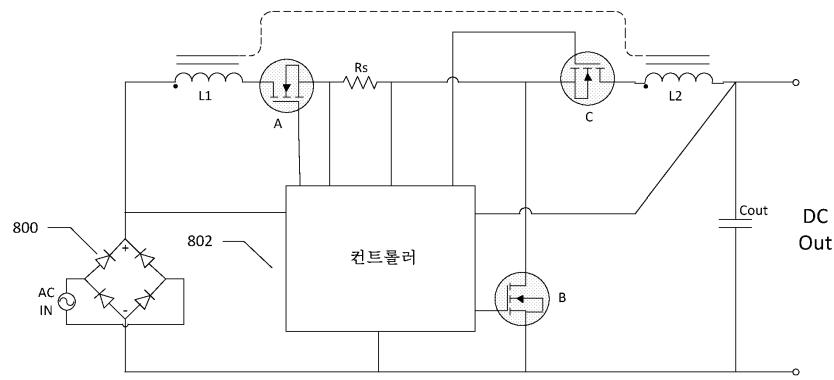
도면7a



도면7b



도면8a



도면8b

