

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4955202号
(P4955202)

(45) 発行日 平成24年6月20日 (2012.6.20)

(24) 登録日 平成24年3月23日 (2012.3.23)

(51) Int.Cl.

H01S 5/343 (2006.01)

F I

H01S 5/343 G10

請求項の数 12 (全 13 頁)

(21) 出願番号	特願2004-300292 (P2004-300292)	(73) 特許権者	390019839
(22) 出願日	平成16年10月14日 (2004.10.14)		三星電子株式会社
(65) 公開番号	特開2005-123623 (P2005-123623A)		S a m s u n g E l e c t r o n i c s
(43) 公開日	平成17年5月12日 (2005.5.12)		C o . , L t d .
審査請求日	平成19年6月12日 (2007.6.12)		大韓民国京畿道水原市靈通区梅灘洞416
審判番号	不服2011-4817 (P2011-4817/J1)		416, M a e t a n - d o n g , Y e o
審判請求日	平成23年3月2日 (2011.3.2)		n g t o n g - g u , S u w o n - s i ,
(31) 優先権主張番号	2003-072499		G y e o n g g i - d o , R e p u b l i
(32) 優先日	平成15年10月17日 (2003.10.17)		c o f K o r e a
(33) 優先権主張国	韓国 (KR)	(74) 代理人	110000671
			八田国際特許業務法人
		(72) 発明者	司空 坦
			大韓民国京畿道龍仁市器興邑農書里山14
			- 1 番地 三星綜合技術院内

最終頁に続く

(54) 【発明の名称】 I I I - V 族 G a N 系半導体素子及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

n 型 G a N 系化合物半導体層と、p 型 G a N 系化合物半導体層と、前記 n 型及び p 型 G a N 系化合物半導体層間に介在されるものであって量子井戸と障壁層とが複数回にわたって交互に積層されている活性層と、を具備する I I I - V 族 G a N 系半導体素子において、

前記活性層と前記 p 型 G a N 系化合物半導体層との間に、前記活性層に接触する A l G a N による拡散防止層と、前記 p 型 G a N 系化合物半導体層に接触する $I n_x G a_{(1-x)}$ N [0 . 0 1 ≤ x ≤ 0 . 1] による犠牲層と、が設けられ、前記 p 型 G a N 系化合物半導体層は、前記犠牲層を前記活性層の成長温度と同じ温度で成長させた後、昇温させて成長させたことを特徴とする I I I - V 族 G a N 系半導体素子。

【請求項 2】

前記犠牲層は 20 ないし 200 の範囲の厚さを持つことを特徴とする請求項 1 に記載の I I I - V 族 G a N 系半導体素子。

【請求項 3】

前記犠牲層で I n の組成は 10 重量% 以下であることを特徴とする請求項 2 に記載の I I I - V 族 G a N 系半導体素子。

【請求項 4】

前記拡散防止層は 5 ないし 500 の範囲の厚さを持つことを特徴とする請求項 1 または 2 に記載の I I I - V 族 G a N 系半導体素子。

10

20

【請求項 5】

前記拡散防止層で Al の組成は 1 ないし 50 重量%であることを特徴とする請求項 4 に記載の III - V 族 GaN 系半導体素子。

【請求項 6】

基板に n 型 GaN 系化合物半導体層を成長させる段階と、

前記 n 型 GaN 系化合物半導体層上に、量子井戸と障壁層とが複数回にわたって交互に積層されている活性層を成長させる段階と、

前記活性層上に Al GaN 拡散防止層を成長させる段階と、

前記拡散防止層上に $In_x Ga_{(1-x)} N[0.01 \leq x \leq 0.1]$ 犠牲層を成長させる段階と、

昇温後、前記 $In_x Ga_{(1-x)} N[0.01 \leq x \leq 0.1]$ 犠牲層上に p 型 GaN 系化合物半導体層を成長させる段階と、を含み、

前記 p 型 GaN 系化合物半導体層は、前記犠牲層を前記活性層の成長温度と同じ温度で成長させた後、昇温させて成長させることを特徴とする III - V 族 GaN 系半導体素子の製造方法。

【請求項 7】

前記拡散防止層及び前記犠牲層の成長は、前記活性層の成長に連続して活性層成長温度と同じ温度下で行うことを特徴とする請求項 6 に記載の III - V 族 GaN 系半導体素子の製造方法。

【請求項 8】

前記犠牲層成長後に前記 p 型 GaN 系化合物半導体層の成長のための温度に昇温することを特徴とする請求項 6 または 7 に記載の III - V 族 GaN 系半導体素子の製造方法。

【請求項 9】

前記犠牲層の厚さを 20 ないし 200 の範囲に調節することを特徴とする請求項 6 に記載の III - V 族 GaN 系半導体素子の製造方法。

【請求項 10】

前記犠牲層の In の組成を 10 重量%以下に調節することを特徴とする請求項 9 に記載の III - V 族 GaN 系半導体素子の製造方法。

【請求項 11】

前記拡散防止層の厚さを 5 ないし 500 の範囲に調節することを特徴とする請求項 6 または 7 に記載の III - V 族 GaN 系半導体素子の製造方法。

【請求項 12】

前記拡散防止層の Al の組成を 1 ないし 50 重量%に調節することを特徴とする請求項 11 に記載の III - V 族 GaN 系半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は III - V 族 GaN 系半導体素子及びその製造方法に係り、詳細には p 型半導体層製造時の熱衝撃から活性層を保護できる III - V 族 GaN 系半導体素子及びその製造方法に関する。

【背景技術】

【0002】

III - V 族 GaN 系半導体素子の製造過程中、活性層成長後に p 型化合物半導体層を成長させる前に高温 (1050) への昇温過程が必要である。

【0003】

活性層の最上面が露出された状態での高温への昇温は活性層を劣化させるとともに、活性層と p 型化合物半導体層との間の界面特性を悪化させる。

【0004】

このような活性層の損傷及び界面特性の悪化を防止するために活性層成長以後に連続して In GaN 保護層を 200 ~ 500 程度の厚さに形成することによって活性層を保護

10

20

30

40

50

し、次いで、その結果物を高温（１１００）に昇温させた後にｐ型半導体層を形成する方法が提案された（特許文献１参照）。

【０００５】

このようなＩｎＧａＮ保護層は昇温後に高温雰囲気から活性層を保護する手段であるが、実際には、活性層の劣化を十分に抑制し得ない。かえて、ＩｎＧａＮ保護層を適用することによって、段階的に劣化する層が形成され、素子の動作性能を低下させる。

【０００６】

他の方法は、活性層成長後に低温ＡｌＧａＮ保護層を１０～５０程にわたって成長させて、高温による活性層の劣化を抑制するものである（特許文献２参照）

しかしながら、ＡｌＧａＮ保護層を使用する方法は、保護層自体が高温に耐えられずに劣化するために、活性層を効果的に保護できないといった短所がある。

【特許文献１】米国特許出願公開第２００２／００５３６７６号明細書

【特許文献２】特開平９－３６４２９号公報

【発明の開示】

【発明が解決しようとする課題】

【０００７】

本発明は活性層の劣化を効果的に防止できる半導体素子及びその製造方法を提供する。

【課題を解決するための手段】

【０００８】

本発明による半導体素子の一類型によれば、ｎ型ＧａＮ系化合物半導体層と、ｐ型ＧａＮ系化合物半導体層と、前記ｎ型及びｐ型ＧａＮ系化合物半導体層間に介在されるものであって量子井戸と障壁層とが複数回にわたって交互に積層されている活性層と、を具備するⅢⅢⅢ－Ⅴ族ＧａＮ系半導体素子において、前記活性層とｐ型化合物半導体層との間に、前記活性層に接触するＡｌＧａＮによる拡散防止層と、前記ｐ型ＧａＮ系化合物半導体層に接触する $\text{In}_x\text{Ga}_{(1-x)}\text{N}$ [０．０１　 x 　０．１] による犠牲層と、が設けられているⅢⅢⅢ－Ⅴ族ＧａＮ系半導体素子が提供される。

【０００９】

本発明によるⅢⅢⅢ－Ⅴ族ＧａＮ系半導体素子の製造方法は、基板にｎ型ＧａＮ系化合物半導体層を成長させる段階と、前記ｎ型ＧａＮ系化合物半導体層上に、量子井戸と障壁層とが複数回にわたって交互に積層された活性層を成長させる段階と、前記活性層上にＡｌＧａＮ拡散防止層を成長させる段階と、前記拡散防止層上に $\text{In}_x\text{Ga}_{(1-x)}\text{N}$ [０．０１　 x 　０．１] 犠牲層を成長させる段階と、前記 $\text{In}_x\text{Ga}_{(1-x)}\text{N}$ [０．０１　 x 　０．１] 犠牲層上にｐ型ＧａＮ系化合物半導体層を成長させる段階と、を含む。

【００１０】

本発明の一実施の形態によれば、前記拡散防止層及び前記犠牲層の成長は、前記活性層の成長に連続して活性層成長温度と同じ温度下で行われる。そして、前記犠牲層成長後に前記ｐ型ＧａＮ系化合物半導体層成長のための温度に昇温することが望ましい。特に、前記犠牲層の厚さを２０　ないし２００、望ましくは５０に調節し、前記犠牲層のＩｎの組成を１０重量％以下、望ましくは１重量％に調節する。前記拡散防止層は５　ないし５００の範囲の厚さを持ち、前記拡散防止層のＡｌの組成が１重量％ないし５０重量％である。より具体的には、前記拡散防止層のＡｌの組成が１０重量％以上５０重量％までの場合、前記拡散防止層の厚さは５　ないし１００、望ましくは２０に調節する。そして、拡散防止層のＡｌ組成が１０重量％以下である場合、Ａｌ組成が低くなるにしたがって前記拡散防止層の厚さは増加して、１重量％で５００となる。望ましくは、Ａｌ組成が４重量％である場合に前記拡散防止層の厚さは３００である。

【発明の効果】

【００１１】

本発明によれば、低温成長活性層とその上の高温成長ｐ型化合物半導体積層間に低温成長の可能なＡｌＧａＮ拡散防止層及びそれを保護するＩｎＧａＮ犠牲層（保護層）を形成

10

20

30

40

50

することによって、良質の結晶成長構造、特に良質の界面特性を持つ半導体素子が得られる。

【発明を実施するための最良の形態】

【0012】

以下、添付された図面を参照して本発明によるⅢⅢⅢ-V族GaN系半導体素子及びその製造方法の実施の形態を詳細に説明する。

【0013】

図1は、本発明によるGaN系ⅢⅢⅢ-V族半導体素子のレーザーダイオードの一実施の形態を示す概略的な断面図であり、図2は、レーザーダイオードの各層別のエネルギーバンド図である。

10

【0014】

図1を参照すれば、InGaN活性層15と、その上下に設けられたp型化合物半導体積層体(p型化合物半導体)及びn型化合物半導体積層体(n型化合物半導体)とが、サンドウィッチ構造をなす。半導体積層のサンドウィッチ構造は、サファイアなどの基板11に形成されている。前記基板11は、必要に応じて最終的に除去されてもよい。この場合、例えば最下位のn-GaNコンタクト層12が基板の機能を持つこととなる。

【0015】

一方、前記活性層15とその上部のp型化合物半導体積層体との間には、本発明を特徴づけるキャップ層16が介在されている。前記キャップ層16はInGaN犠牲層16a及びAlGaN拡散防止層16bを含む。このようなキャップ層16は、一層の犠牲層16a及び一層の拡散防止層16bを含む。なお、キャップ層16は、本実施の形態と異なり、前記犠牲層及び拡散防止層を一組として複数回(20回以下)反復積層した複数積層構造(多重積層構造)を持っていてもよい。

20

【0016】

拡散防止層16bは、活性層15のインジウムの拡散を防止し、前記犠牲層16aは、前記拡散防止層16bを保護する。製造工程中において、犠牲層16aはその上部のp型半導体層の形成時に加えられる高熱からその下部の拡散防止層16bを保護し、その過程で犠牲層16aの一部が除去され、したがって若干の犠牲層16aの残留物が残りうる。また、拡散防止層16bでAlの組成は1ないし50重量%であり、拡散防止層の厚さは、5ないし500の範囲であることが望ましい。特に、Al組成が10重量%ないし50重量%の場合には、前記拡散防止層16bの厚さは5~100であり、望ましくは20以下に成長する。なお、拡散防止層のAl組成が10重量%以下である場合には、Al組成が低くなるにしたがって拡散防止層16bの厚さを増加させ、1重量%で500となるように成長させる。望ましくは、Al組成が4重量%である場合に拡散防止層16bの厚さは300である。一方、犠牲層16aは、温度上昇中に成長条件によって30~70程度脱着されるために、20ないし200、望ましくは50に成長する。また、犠牲層16bでInの組成は10重量%以下であることが望ましい。

30

【0017】

以下、より具体的な半導体素子の構造を図1を参照して説明する。

【0018】

サファイア基板11上にn-GaN下部コンタクト層12が積層されている。このような下部コンタクト層12上に複数層の半導体物質層がメサ構造物として存在する。すなわち、n-GaN下部コンタクト層12の上面にn-GaN/AlGaN下部クラッド層13、n-GaN下部導波層14、InGaN活性層15、前述したキャップ層16、p-GaN上部導波層17、p-GaN/AlGaN上部クラッド層18が、この並び順で順次に積層されている。ここで、n-及びp-GaN/AlGaN下部及び上部クラッド層13、18の屈折率はn-及びp-GaN下部及び上部導波層14、17より小さく、n-及びp-GaN下部及び上部導波層14、17の屈折率は活性層15の屈折率より小さい。前記メサ構造物で、p-GaN/AlGaN上部クラッド層18の上部中央部分にはリッジ導波構造を提供する所定幅の突出したリッジ18aが形成されており、リッジ18

40

50

aの頂上面にはp - GaN上部コンタクト層19が形成されている。前記p - GaN / AlGaIn上部クラッド層18上には、コンタクトホール20aを持つパッシベーション層として、埋込み層20が形成されている。前記埋込み層20のコンタクトホール20aは前記リッジ18aの上面に形成された上部コンタクト層19の頂上部分に対応し、コンタクトホール20aの端部は上部コンタクト層19の上面の端部に重なっている。

【0019】

上記のような構造において、活性層15の上部のp型化合物半導体積層体には、活性層15からp型化合物半導体積層への電子フローを防止する電子制限層(Electron Blocking Layer、EBL)、相マッチング層などの層が追加されうるが、これらの層は、本発明の技術的範囲を制限しない一般的な要素であるために便宜上図1には図示されていない。しかし、図2のエネルギーバンド図には、EBLを図示している。

10

【0020】

以上のとおり、本実施の形態によれば、n型GaN系化合物半導体層(図1および図2に示される場合では、n - GaN下部コンタクト層12、n - GaN / AlGaIn下部クラッド層13、及びn - GaN下部導波層14など)と、p型GaN系化合物半導体層(図1および図2に示される場合では、EBL、p - GaN上部導波層17、及びp - GaN / AlGaIn上部クラッド層18など)と、n型GaN系化合物半導体層とp型GaN系化合物半導体層との間に介在されるものであって量子井戸と障壁層とが交互に積層されている活性層15と、を具備しており、活性層15とp型GaN系化合物半導体層との間に、活性層15に接触するAlGaInによる拡散防止層16bと、p型GaN系化合物半導体に接触するInGaInによる犠牲層16aとが設けられることとなる。

20

【0021】

一方、前記埋込み層20上には、亜鉛系物質による積層を含む複数層構造のp型電極21が形成されている。p型電極21は、前記埋込み層20のコンタクトホール20aを通じて前記上部コンタクト層19に接触される。前記下部コンタクト層12の一側に形成された段差部にはn型電極22が形成されている。このような上部クラッド層17に設けられたリッジ導波構造は、活性層15に注入される電流を制限し、活性層15でのレーザー発振のための共振領域幅を制限して横モードを安定化させ、そして動作電流を低める。

【0022】

一般的な窒化物半導体レーザー素子の製造過程では、サファイア基板に多層構造のGaN系半導体物質層を形成した後、ドライエッチングにより電流注入領域に対応するリッジを形成し、そしてn - GaN下部コンタクト層を露出させかつ共振面を形成するためのn - GaN下部コンタクト層上部のメサ構造物を形成する。

30

【0023】

一方、本発明の特徴によれば、多重量子井戸構造を持つ活性層15を成長させた後、温度変化なしに活性層15の成長温度と同じ温度下で、活性層15の成長に連続してAlGaIn拡散防止層16b及びInGaIn犠牲層16aを含むキャップ層16が形成される。そして、キャップ層16(具体的には、InGaIn犠牲層16a)の成長後に、p型半導体層の成長のための温度、例えば1050に昇温し、p型半導体積層を成長させる。なお、活性層15下のn型化合物半導体積層は1050の温度で成長し、活性層15は780に降温された後に成長することが望ましい。

40

【0024】

このような本発明は、高温でのp型GaN系化合物半導体積層の成長過程におけるInGaIn / GaN活性層15の劣化を効果的に防止する。このような活性層15の保護により、活性層劣化による動作電流の上昇を防止し、それにより素子の寿命を延長させる。

【0025】

本発明の製造方法によって活性層成長後、活性層成長温度(例えば780)と同じ温度でAl(x)Ga(1-x)N[0.01x0.5]あるいはAl(x)In(y)Ga(1-x-y)N[0.01x0.5, 0.01y0.1]による拡散防

50

止層 16b を成長させ、 $\text{In}(x)\text{Ga}(1-x)\text{N}[0.01-x, 0.1]$ による犠牲層 16a を連続的に成長させた後、高温（例えば 1050）まで温度を上昇させて p 型 $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}[0.01-x, 0.1]$ 化合物半導体積層を成長させた。前述したように拡散防止層 16b の厚さは 5 ~ 500 であり、拡散防止層 16b で Al の組成が 10 重量% ないし 50 重量% (0.1 ~ 0.5) の場合には、拡散防止層 16b の厚さは 5 ~ 100 であり、望ましくは 20 厚さに成長させる。犠牲層 16a は、温度上昇中に成長条件によって 30 ~ 70 程度脱着されるため、20 ないし 200、望ましくは 50 厚さに成長することが望ましい。

【0026】

本発明で拡散防止層 16b は高温露出過程中に活性層（量子井戸及び障壁層）のインジウムが拡散されて出ることを安定的に抑制する機能を行い、 $\text{In}_x\text{Ga}_{1-x}\text{N}[0.01-x, 0.1]$ 犠牲層 16a は高温露出中に犠牲的に劣化することにより、その下部の拡散防止層の劣化を防止し、拡散防止層の結晶性を安定的に維持させる。

【0027】

図 3 は、本発明による AlGaIn 拡散防止層とその上の InGaIn 犠牲層とが多重量子井戸の活性層上に形成された素子の TEM (Transmission Electron Microscope) イメージであり、図 4 は、最上層の InGaIn 犠牲層の AFM (Atomic Force Microscope) イメージである。図 3 及び図 4 で使われた試料は、TEM 及び AFM イメージを同時に観察するために、前述したレーザー半導体構造において、活性層 15 及びキャップ層 16 (AlGaIn 拡散防止層 16b、およびの InGaIn 犠牲層 16a) を成長させたものである。本試料は、本発明の特徴であるキャップ層 16 を成長させた後に成長を中断させ、反応器の温度を 1050 上昇させた後に一定時間維持させた後、温度を降下させたものである。

【0028】

一方、図 5 は、4.5 / s 速度で成長した従来の AlGaIn 保護層（拡散防止層）を適用した窒化物レーザー半導体構造における断面 TEM イメージであり、図 6 及び図 7 は、4.5 / s、及び 0.3 / s 速度でそれぞれ成長した AlGaIn 保護層を適用した場合の AFM イメージである。図 6 及び図 7 で AFM イメージを観察するための試料として、前述したレーザー構造において、活性層、及び従来の保護層のみを成長させた。本試料は、保護層の成長後に成長を中断させて 1050 に上昇させた後、一定時間維持した後に反応器の温度を降下させたものである。

【0029】

図 3（本発明）と図 5（従来技術）とを比較すれば、従来技術は、活性層とその上の保護層にグループ形態の欠陥、特に V 字状の溝欠陥（図 5 中、「V-shaped groove」と表示）が発生する一方、本発明は、このような欠陥のない非常にきれいな断面プロファイルを示すことが分る。このようなグループ形態の欠陥が保護層の結晶性のために発生したものであるかを確認するために、図 6 及び図 7 のようにそれぞれ成長速度 4.5 / s、3 / s で保護層を成長させ、AFM イメージを観察した結果、形態は異なるが、両試料とも欠陥が観測された。この結果によれば、保護層の結晶性が窒化物半導体レーザーの成長に重要な役割をするが、比較的、優秀な結晶性を持つ保護層であってもグループ形態の欠陥を防止できないと判断される。言い換えれば、本発明と違って、従来技術で発生するグループ形態の欠陥は反応器の温度上昇に保護層が十分に耐えられないために生じたものであると判断される。本発明に使われた拡散防止層 16b 及び犠牲層 16a を含むキャップ層 16 は、与えられた温度上昇分による影響を活性層 15 に伝達せずに十分に吸収する。すなわち、本発明によれば、低温で成長させた AlGaIn 拡散防止層 16b 及び犠牲層 16a は、活性層を含む積層において高速昇温時におけるグループ形態の欠陥発生を抑制できる。これは、相対的に劣化に弱い $\text{In}_x\text{Ga}_{1-x}\text{N}[0.01-x, 0.1]$ の犠牲層が全体の表面において均一に劣化するからである。

【0030】

このように本発明によれば、InGaN活性層の劣化を効率的に抑制できるだけでなく、AlGaIn拡散防止層の成長技術で問題となったグループ形態の欠陥発生を効率的に抑制でき、図3のTEMイメージ及び図4のAFMイメージに図示されたように何の欠陥もないきれいな結晶層を得られる。

【0031】

図8は、本発明の製造方法が適用された一試料と従来の技術により成長した試料とについて、温度依存フォトルミネセンスを利用して内部量子効率を測定した結果を示す。

【0032】

図8では、活性層の成長後に反応器の温度上昇分が活性層の量子効率にいかなる影響を及ぼすかを調べた。特に、従来技術及び本発明のそれぞれが適用された場合における活性層の量子効率を比較した。本発明による試料Dは活性層を成長させ、成長中断時間を持って反応器の温度を1050に上昇させた後、一定時間を維持させてから反応器の温度を降下して得た試料であり、温度によるフォトルミネセンスを利用してその特性を測定した。次の従来技術によるA、B、C、Eの試料はそれぞれ次のような特徴を持つ。A試料は保護層のない5重の量子井戸層5QWを持つ。B試料は5重の量子井戸5QWを持ち、活性層と成長中断地点間に280の厚さのInGaIn保護層のみを持つ。C試料は活性層と成長中断時点間に500厚さのInGaIn保護層のみを持つ。そして、D試料は本発明によって5重の量子井戸5QW上に（活性層と成長中断地点間に）AlGaIn拡散防止層及びInGaIn犠牲層（保護層）が形成された構造を持つ。そして、E試料は5重の量子井戸5QWを持ち、その上に（活性層と成長中断地点間に）AlGaIn拡散防止層のみが形成された構造を持つ。

【0033】

図8を参照すれば、AlGaIn拡散防止層とその上にドーピングされていないInGaIn犠牲層（保護層）あるいはMgドーピングされたInGaIn犠牲層（保護層）を持つ本発明の試料Dが、AlGaInとInGaInのうちいずれか一つのみ形成されている従来技術による他の試料A、B、C、Eに比べて、最小30%最大213%の内部量子効率（内部量子効率は室温フォトルミネセンス強度値を10Kのフォトルミネセンス強度値で割ったものとして定義した）の向上を示した。例えば、本発明の試料Dは保護層や拡散防止層が使われていないA試料に比べて213%の内部量子効率の増大を示し、500のInGaIn拡散防止層を持つ試料Cに対しては30%、280の拡散防止層を持つ試料Bに対しては75%の内部量子効率の向上を示した。

【0034】

図8では、活性層の成長後に反応器の温度上昇過程で温度上昇分が活性層の量子効率を低下させる要因となることをフォトルミネセンスを通じて間接的に確認できた。常温フォトルミネセンス強度を低温フォトルミネセンスで割った値（内部量子効率）が1にならないことは、通常、温度が上昇することによって内部の非放出結合中心が活性化されるからである。したがって、内部量子効率値が1に近いほど注入されたパワーが光として出る確率が大きくなることを意味する。図8によれば、その値により、温度上昇過程において、いかにどの非放出再結合中心が新たに生成されたかについて、試料別の相対的な比較を可能にする。図8から分かるように、D試料（本発明が適用された構造）が他の試料に比べて高い値を持つ。この結果によれば、本発明の構造が、他の試料（従来技術が適用された構造を含む）に比べて温度上昇による量子効率の低下を十分に防止できると認められる。

【0035】

以上のように、本発明のレーザー素子及び製造方法の理解のために、図面に図示された実施の形態を参照しつつ説明したが、これは例示的なものに過ぎず、当業者によって多様な変形及び均等な他の実施の形態が実現可能であることはもちろんである。

【産業上の利用可能性】

【0036】

本発明の半導体素子は、例えば、特にレーザー素子として利用できる。

【図面の簡単な説明】

【 0 0 3 7 】

【図 1】本発明によるレーザー素子の概略的な断面図である。

【図 2】本発明によるレーザー素子のエネルギーバンド図である。

【図 3】本発明によって活性層上に、拡散防止層及び犠牲層が形成された半導体積層の T E M イメージである。

【図 4】本発明によって活性層上に、拡散防止層及び犠牲層が形成された半導体積層の A F M イメージである。

【図 5】保護層（従来方法）を含む窒化物レーザーダイオード構造における T E M イメージである。

【図 6】保護層（従来方法）の成長速度を 0.3 / s として成長させた後、成長を中断して反応温度を 1050 に上昇させ、一定時間維持後に下降させた試料の A F M イメージである。

【図 7】保護層（従来方法）の成長速度を 4.5 / s として成長させた後、成長を中断して反応温度を 1050 に上昇させ、一定時間維持後に下降させた試料の A F M イメージである。

【図 8】本発明及び従来技術による試料別の内部量子効率を示す棒グラフである。

【符号の説明】

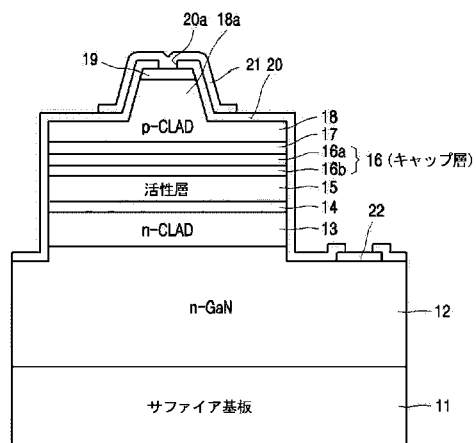
【 0 0 3 8 】

- 1 1 サファイア基板、
- 1 2 n - G a N コンタクト層、
- 1 3 n - G a N / A l G a N 下部クラッド層、
- 1 4 n - G a N 下部導波層、
- 1 5 I n G a N 活性層、
- 1 5 活性層、
- 1 6 キャップ層、
- 1 6 a I n G a N 犠牲層、
- 1 6 b A l G a N 拡散防止層、
- 1 7 p - G a N 上部導波層、
- 1 8 p - G a N / A l G a N 上部クラッド層、
- 1 8 a リッジ、
- 1 9 p - G a N 上部コンタクト層、
- 2 0 埋込み層、
- 2 0 a コンタクトホール、
- 2 2 n 型電極。

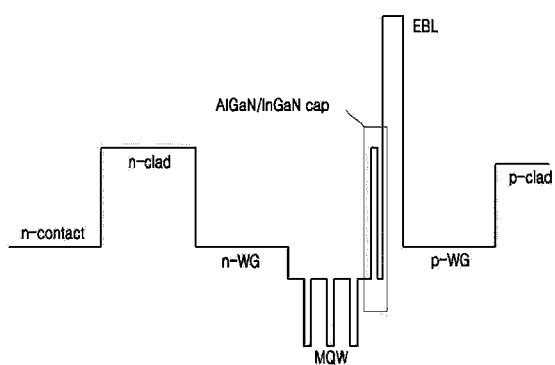
20

30

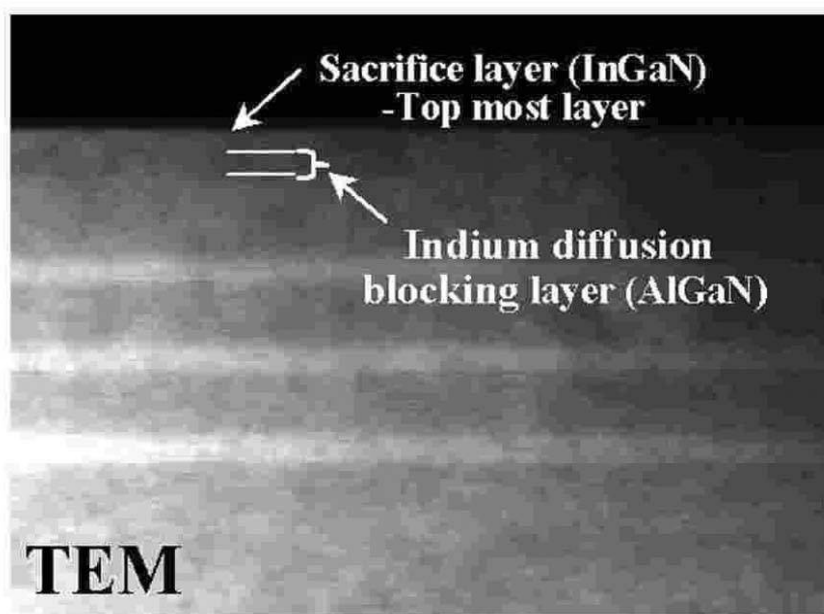
【図 1】



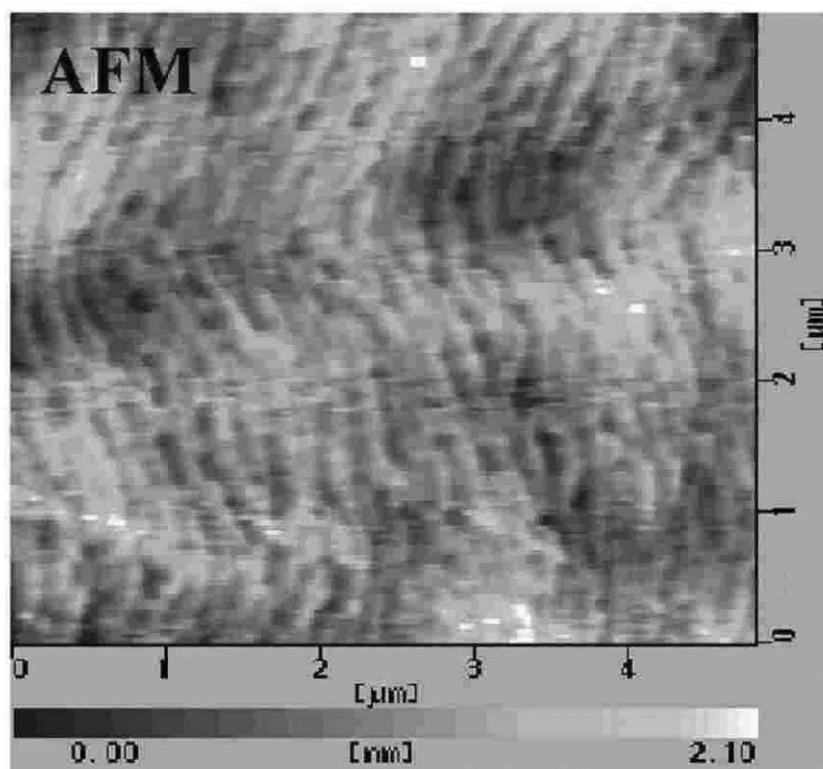
【図 2】



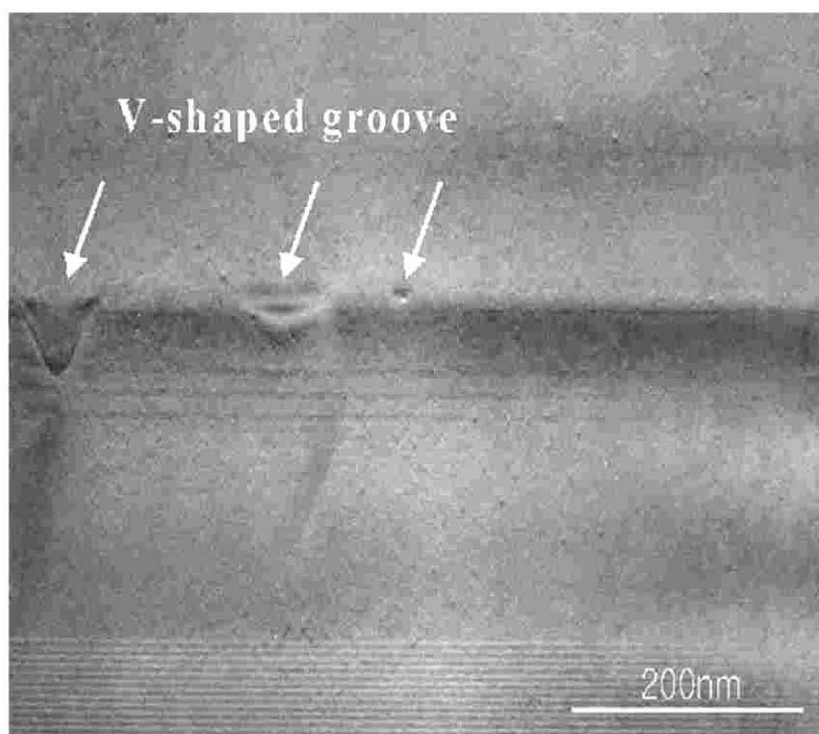
【図 3】



【図4】



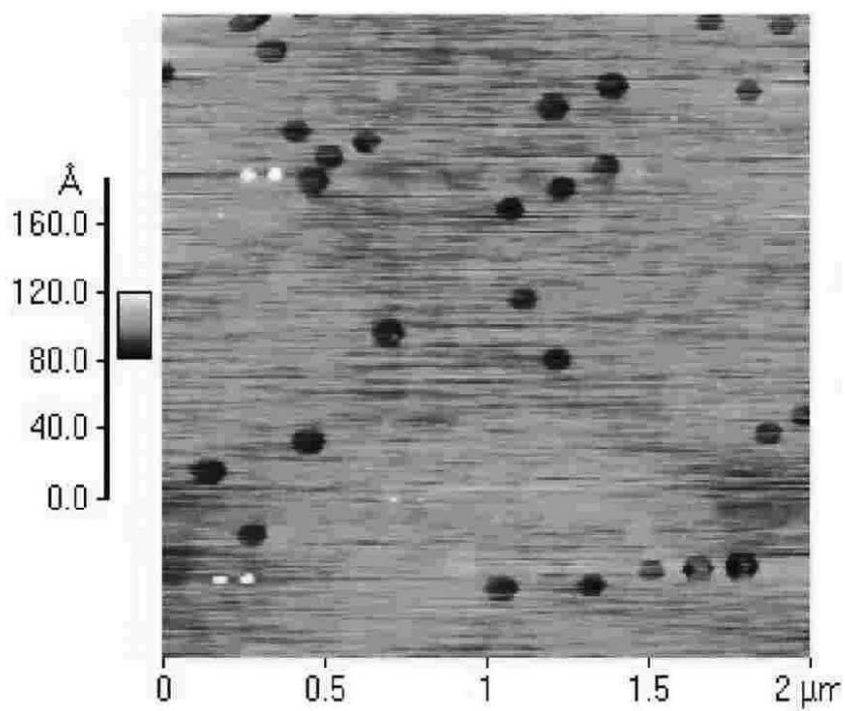
【図5】



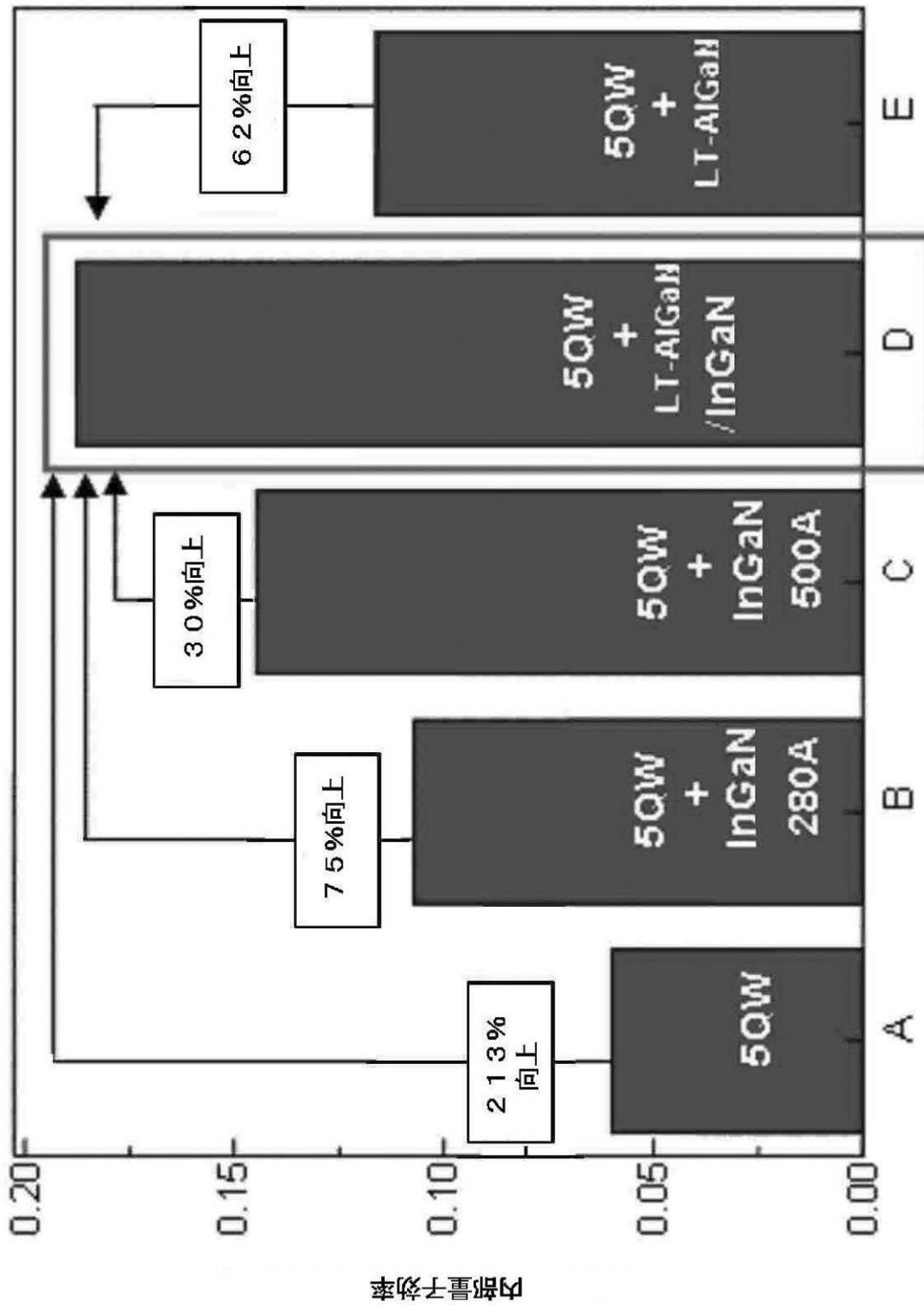
【図6】



【図7】



【図 8】



フロントページの続き

(72)発明者 白 好 善

大韓民国京畿道水原市靈通区梅灘洞 9 9 0 番地 新梅灘アパート 1 1 8 棟 5 0 8 号

(72)発明者 李 成 男

大韓民国京畿道水原市靈通区靈通洞 1 0 4 6 - 1 番地 清明マウル 4 団地アパート 4 0 9 棟 1 1 0 2 号

(72)発明者 孫 重 坤

大韓民国京畿道水原市靈通区靈通洞 9 7 0 - 5 番地 ビョクゾクゴル 9 団地アパート 9 0 2 棟 1 7 0 2 号

(72)発明者 李 元 碩

大韓民国ソウル特別市恩平区龜山洞 2 1 - 6 0 番地 俊ビル 5 層

合議体

審判長 吉野 公夫

審判官 北川 創

審判官 松川 直樹

(56)参考文献 特開平 1 0 - 2 0 0 2 1 4 (J P , A)

特開 2 0 0 3 - 2 8 9 1 7 6 (J P , A)

特開平 1 0 - 1 2 6 0 0 6 (J P , A)

特開 2 0 0 4 - 1 7 9 5 3 2 (J P , A)

特開 2 0 0 2 - 1 3 4 7 8 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01S 5/00-5/50

H01L 33/00-33/64