

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年10月3日(2013.10.3)

【公表番号】特表2013-502735(P2013-502735A)

【公表日】平成25年1月24日(2013.1.24)

【年通号数】公開・登録公報2013-004

【出願番号】特願2012-526004(P2012-526004)

【国際特許分類】

H 01 L 31/10 (2006.01)

G 01 J 1/02 (2006.01)

【F I】

H 01 L 31/10 E

G 01 J 1/02 Q

【手続補正書】

【提出日】平成25年8月8日(2013.8.8)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

a . 基板と、

b . 前記基板上に堆積されたゲート酸化物層と、

c . 前記ゲート酸化物層上に堆積されたグラフェンのチャネル層と、

d . 前記グラフェンのチャネル層上に配置されたソースおよびドレイン接点領域であつて、複数のソースおよびドレイン領域が提供される前記ソースおよびドレイン接点領域とを含む、光検出デバイス。

【請求項2】

前記チャネル層がグラフェンの単一層である、請求項1に記載の光検出デバイス。

【請求項3】

前記チャネル層がグラフェンの9層以下の層である、請求項1に記載の光検出デバイス。

。

【請求項4】

前記基板は、シリコンを含む、請求項1に記載の光検出デバイス。

【請求項5】

前記複数のソースおよびドレイン領域が金属製かみ合わせフィンガを含む、請求項1に記載の光検出デバイス。

【請求項6】

前記ソースおよびドレインのフィンガが異なる仕事関数を有する異なる金属で形成されている、請求項5に記載の光検出デバイス。

【請求項7】

ゲート・バイアスV<sub>G</sub>が印加されるバックゲートを更に含む、請求項1に記載の光検出デバイス。

【請求項8】

a . 基板と、

b . 前記基板上に堆積されたグラフェンのチャネル層と、

c . 前記グラフェンのチャネル層上に配置されたソースおよびドレイン接点領域と、

b . 前記グラフェンのチャネル層上に堆積されたゲート誘電層と、  
e . 前記グラフェンのチャネル層を横切って電界を印加するために前記ゲート誘電層の  
上に堆積された分割ゲートと  
を含む、光検出デバイス。

【請求項 9】

a . 基板と、

b . 前記基板に一体化された光導波路と、

c . 前記基板上に堆積されたグラフェンのチャネル層と、

d . 前記グラフェンのチャネル層上に配置されたソースおよびドレイン接点領域と、

e . 前記グラフェンのチャネル層上に堆積されたゲート誘電層と、

f . 前記ゲート誘電層の上に堆積された分割ゲートと

を含む、光検出デバイス。

【請求項 10】

前記光導波路が低損失材料である、請求項 9 に記載の光検出デバイス。

【請求項 11】

前記光導波路が、シリコン、窒化シリコン、および酸窒化物から成る群から選択される  
、請求項 9 に記載の光検出デバイス。

【請求項 12】

光検出層としてグラフェンを有する光検出デバイスの複数から成る光検出アレイ。

【請求項 13】

a . 基板を用意するステップと、

b . 前記基板上にゲート酸化物層を堆積するステップと、

c . 前記ゲート酸化物層上にグラフェンのチャネル層を堆積するステップと、

d . 前記グラフェンのチャネル層上にソースおよびドレイン接点領域をパターニングす  
るステップと、

e . 前記ソースおよびドレイン接点領域に複数のソースおよびドレイン領域を形成する  
ステップと

を含む、光検出デバイスを形成する方法。

【請求項 14】

前記グラフェンのチャネル層としてグラフェンの単一層が堆積されている、請求項 13  
に記載の方法。