



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 99800942.3

[45] 授权公告日 2004 年 4 月 21 日

[11] 授权公告号 CN 1147052C

[22] 申请日 1999.5.27 [21] 申请号 99800942.3

[30] 优先权

[32] 1998.5.27 [33] JP [31] 146191/1998

[32] 1998.12.4 [33] JP [31] 346016/1998

[86] 国际申请 PCT/JP1999/002799 1999.5.27

[87] 国际公布 WO99/62184 日 1999.12.2

[85] 进入国家阶段日期 2000.2.13

[71] 专利权人 NTT 移动通信网株式会社

地址 日本东京都

[72] 发明人 河原敏朗 三木俊雄 保谷早苗

铃木敬

审查员 段成云

[74] 专利代理机构 中国专利代理(香港)有限公司

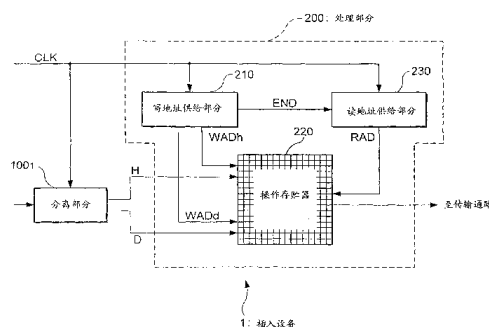
代理人 王 岳 李亚非

权利要求书 3 页 说明书 27 页 附图 19 页

[54] 发明名称 插入方法与设备和去插入方法与设备

[57] 摘要

写地址供给部分 210 供给写地址,用于将组成对应于包含在要发送或存贮的帧中的头段 H 的位序列和对应于数据 D 的位序列的位写到操作存贮器 220 中。读地址供给部分 230 交替地将多个地址加给操作存贮器 220,用于从操作存贮器 220 读对应于头段 H 的多个连续位,供给一个地址,用于从操作存贮器 220 读对应于数据 D 的 1 位,并从操作存贮器读位序列,其中组成对应于头段 H 的位序列的位被分散并安排在组成数据 D 的位序列内。依据这样的一种插入设备,有可能按照它们组成的数据单独地将帧随机化,并且可能将这些数据组成对所述的数据最合适的帧并发送其中的位。



1. 一种用于插入位的方法，用于形成待发送或存入帧中的信息，所述信息包括第一信息和第二信息，其特征在于所述插入位的方法包括：分散所述的位的步骤，以在所述帧的所述第一信息的一个位序列中形成所述第二信息。
2. 如权利要求 1 的用于插入位的方法，其中形成所述的第二信息的所述位在所述分散所述位的步骤中以等间隔被分散。
3. 如权利要求 1 的用于插入位的方法，其中形成所述的第二信息的所述位在所述分散所述位的步骤中一次一位地分散。
4. 如权利要求 1 的用于插入位的方法，其中形成所述的第二信息的所述位在所述分散所述位的步骤中以预定长度一次几位地分散。
5. 如权利要求 1 的用于插入位的方法，其特征在于所述第二信息经历纠错编码，而第一信息不经历纠错编码。
6. 如权利要求 1 的用于插入位的方法，其中无论是所述的第一信息还是第二信息都不经历纠错编码。
7. 如权利要求 1 的用于插入位的方法，其中将组成对应于未包含在所述的位序列中的其它数据的一个位序列的位分散与安排的过程迭代式地重复，同时将所述的其它数据加到以上提到的被分散和安排的位序列上。
8. 如权利要求 1 的用于插入位的方法，其中将组成一个码字的位分散和安排的过程被迭代式地重复，该码字在与已包含在所述的位序列中的数据不同的码长度上经历纠错编码，同时将所述的其它数据加到被分散和安排的位序列上。
9. 如权利要求 1 的用于插入位的方法，如果在传输过程中出现信号差错，所述的第一组数据是用遮盖处理处理过的信息，组成相应于所述的第一组数据的位序列的位并不被分散和安排在相应于其它数据的位序列内。
10. 如权利要求 1 的用于插入位的方法，其中所述的第一信息经历差分编码，所述的第二信息是在所述第一信息的所述差分编码步骤中所用的初始信息。
11. 一种用于去插入的方法，其特征在于包括：

第一步, 通过将对应于待被去插入的帧的位序列中分散的位分离开, 并构造成与表示所述第二信息的帧相对应的所述位序列, 恢复表示第二信息的位序列;

第二步, 通过将与所述帧对应的所述位序列中的其余位串接起来, 恢复表示第一信息的位序列。

12. 如权利要求 11 的去插入方法, 其特征在于还包括:

第三步, 通过将表示所述第一信息的所述位序列中分散的位分离开, 并构造成表示从提取出的位的另一组数据的位序列, 恢复表示第二数据的另一组的位序列;

10 第四步, 通过将与所述第一信息对应的所述位序列中的其余位串接起来, 更新表示第一信息的位序列,

其中, 通过重复所述第三和第四步骤, 恢复两个以上其中每个都表示不同信息的位序列。

13. 一种用于插入位的装置, 用于形成待发送或存入帧中的信息, 所述信息包括第一信息和第二信息, 其中形成所述第二信息的位是在所述帧的所述第一信息的位序列中分散。

14. 一种用于插入的设备, 包括:

操作存储器, 以 P 行 m 列矩阵构成;

20 分离部分, 从待发送或存储的帧中分离第一信息和第二信息, 并将所述第一信息和所述第二信息提供给所述操作存储器;

写地址供给部分, 向所述操作存储器提供与除第一行的所述矩阵逐列相对应的多个地址, 使写入位与所述分离部分提供的所述第一信息对应, 以及使多个地址与所述矩阵的第一行对应, 使写入位与所述分离部分提供的所述第二信息对应;

25 该地址供给部分, 向所述操作存储器提供与所述矩阵逐行对应的多个地址, 使读出位形成从所述操作存储器上要发送或存储的帧。

15. 一种用于去插入的装置, 包括:

操作存储器, 以 P 行 m 列矩阵构成;

30 写地址提供部分, 向所述操作存储器提供与所述矩阵逐行对应的多个地址, 使写入位与待去插入的帧对应; 以及

读地址提供部分, 向所述操作存储器提供除第一行的矩阵逐列相对应的多个地址, 使读出位与所述操作存储器的第一信息对应, 使多

个地址与所述矩阵的第一行对应，使读出位与所述操作存储器的第二信息对应。

插入方法与设备和去插入方法与设备

技术领域

- 5 本发明涉及一种插入方法和一种插入设备，用于数字远程通信系统的发射机以及将数字数据记录在记录媒介中的数字记录设备之中，本发明也涉及一种去插入方法和去插入设备，用于数字远程通信系统的接收机以及从记录媒介复制数字数据的设备中。

背景技术

- 10 在发送数字数据的数字远程通信系统中，在传输过程中数字数据可能产生信号误差，所以通过对要发送的数字数据使用纠错码进行编码。

- 如果在一个码字中误差位的数目保持低于在建立这些纠错码时规定的值，则在接收侧纠错解码时，可能纠正所有的差错，每个码字
15 可能被纠正的位数作为纠错码的纠错能力是已知的。

虽然在远程通信环境，例如移动远程通信中，平均的误码率本身是低的，但容易产生脉冲串差错。因此，即使应用纠错编码发送数据，脉冲串差错经常发生，而其相继的位数超过纠错能力。

- 由于这个原因，在移动远程通信环境中使用纠错码不如远程通信
20 环境中有效，因为后者产生的是随机码差错。因而，采用插入来解决这个问题。

插入是一种用于扰乱要发送的位序列的次序的技术，使得它以不同于原来次序的序列发送位。

- 在此利用一个例子来描述插入方法，采用由 n 位构成的 m 个码字
25 集合组成的 $m \times n$ 位的位序列作为一个单位。应该指出，为了便利起见，对于一个插入例子的位序列应被看作一帧。

一般来说，插入使用存贮器。在本例中，插入是通过使用在存贮器中 $m \times n$ 的一个连续的存贮区来实现的。

- 图 20 示出这个表示为一个两维存贮空间的插入存贮区。在此存
30 贮空间中的存贮区由地址数据规定，带有由可以取 n 个组合值的低地址和可以取 m 个组合值的高地址组成的特定的位数。在图 20 中，带有相同高地址的存贮区被安排在低地址序列中从左到右，带有相同低

地址的存贮区被安排在高地址序列中从顶到底。从此往后应该注意，为了方便起见，一系列有相同高地址的存贮区应称为行，一系列有相同低地址的存贮区应称为列。

首先，在实现插入时，所谈到的位序列每个顺序写入各自的 $m \times n$ 存贮区，一次一位。在进行写时，写地址由一个例如，图 21 中所示的地址产生电路产生。这种地址产生电路由一个 n -进制计数器 11 和一个 m -进制计数器 12 组成。在此， n -进制计数器 11 对与要插入的位的输入定时同步的位钟计数。对于 n -进制计数器 11 的计数值中每第 n 次变化， m -进制计数器 12 增加计数值“1”。另外，由 n -进制计数器 11 的计数值作为低地址和 m -进制计数器 12 的计数值作为高地址组成的写地址被提供给图 20 中所示的存贮器，并且它们被写到存贮器中。

结果，如图 22 中所示，在位序列中初始 n 位的码字被写入存贮器空间的第一行，下一个码字被写入第二行，依此类推。以致最后，第 m 个码字被写入第 m 行。

接着，如此被写入存贮器的各个位以不同于它们所写入的顺序读出。

在这种读操作中，读地址由示于图 23 中的地址产生电路产生。在图 23 所示的配置中，由一个 m -进制计数器 22 对位钟进行计数，对于 n -进制计数器 21 的计数值中每第 m 个变化，此 m -进制计数器 22 增加计数值“1”。另外，用 n -进制计数器 21 的计数值的低地址和用 m -进制计数器 22 的计数值的高地址组成的读地址供给存贮器用于与位钟同步地插入，并实现存贮器的读出。

因此，如图 24 中所示，在存贮器空间的第一列中每个存贮区中记录的 m 位在高地址序列中被读出，而第二列中每个存区中记录的 m 位在高地址序列中被读出，依此类推，以致最后，在 n 列的每个存贮区中记录的 m 位在高地址序列中被读出。

这样，组成码字的位被分布在帧内的整个区域上。这是由于组成帧的码字被写入存贮器，并且组成码字的位按与它们写入时不同的顺序读出。更详细地说，作为插入的结果，组成码字的 n 位被分散并以这样的状态安排在帧内，即，通过将它们插入到属于其它码字的 $m-1$ 位之间的办法将它们分离。

在实施这样的插入以后，此帧被送到传输通路。

当在接收侧通过传输通路接收到此帧时，执行一种扰频操作，它是插入的逆操作，由此恢复此帧，其位序列是原来的次序。这种发生在接收侧的扰频操作称为去插入。

- 5 当采用部署这样的插入与去插入的传输方法发送帧时，在接收侧校正信号误差变得容易了，即使在传输过程期间，在帧中出现脉冲串差错也一样。

以下给出更详细的描述。

- 10 首先，假定在传输过程期间一个位长度为 $m \times k$ 的脉冲串差错出现在已插入的帧中。

在此，以位长度为 $m \times k$ 出现的脉冲串差错包含每个码字 k 位，所述的位组成 m 个码字。因此，在由去插入恢复的 m 个码字中受脉冲串差错影响的位每个码字只有 k 位。这就是说，对于去插入以后的帧来说，所述的码差错成为随机码的差错。

- 15 这样，在通过使用能纠错数大于 k 位的纠错编码执行码字的纠错编码的情况下，即使出现位长度为 $m \times k$ 的脉冲串差错，在接收侧有可能纠正所有信号差错。

在此应该指出，为了方便起见，由插入带来的效果以下称为脉冲串差错的随机化，或者简单地称为随机化。

- 20 在组成一个帧的码字数 m 很大时，即使脉冲串差错有很高的位长度，每个码字出错的位数可被减少。在这种意义上讲，这样的情况可能是最好的，组成帧的码字数 m 越大，由插入给予的随机化效果越大。

- 25 然而，为了分别在发送侧部署插入和在接收侧部署去插入，必须存贮至少一个帧的位的代价，这样延时不可避免地发生了。因此，对于插入来说帧长度必须考虑减少延时来作选择。为了这个目的，希望考虑将帧长度设置为一个插入处理的单位，即等于由 CODEC 等设置的帧长度。

- 30 顺便提一下，在例如话音和图象这样的数据的数字传输的情况下，存在这样的情形，即，组成一个帧作为传输单位的位序列由一个经受纠错编码的头段和一个未经受纠错编码的部分组成。当所述的插入是对组成一个单独帧的整个位序列进行时，以下的问题就发生了，因为脉冲串差错的随机化也在未经受纠错编码的部分上实施。

(1) 问题 1

在处理话音等数据的 CODEC 的情况下, 当差错被预测出现在未经受纠错编码的部分中时, 执行一种称为遮盖的操作, 由此所述的部分被替换为一个非声音区。更加希望信号差错被集中, 以便适当地执行这样一种操作。因而, 由插入引起的随机化并不希望与未经受纠错编码的部分有关。

(2) 问题 2

为了使插入引起的随机化效果最佳, 希望部署插入时, 利用已经受纠错编码的位长度为 n 的码字作为标准, 并将组成码字的 n 位广泛地分散在一帧内。然而, 实际上, 取决于要发送的数据类型, 执行着不同类型的纠错编码, 并存在着许多情况, 其中每个帧是由多种码字 (或纠错码) 组成。在这些情况下, 当插入被部署在整个帧上, 利用帧内所述的特定的纠错码的码长度作为标准时, 对于一个特定的纠错码可以实现充分的随机化效果, 但是引起这样的问题, 即, 对于其它的具有不同码长度的纠错码就未实现充分的随机化效果。

(3) 问题 3

确定是否随机化是有利的并不只取决于是否数据已经受纠错编码。这也就是说, 在由已经受纠错编码的位序列和未经受纠错编码的位序列组成的帧中, 存在着这样的情况, 按它们的性质, 未经受纠错编码的那些位序列或者随应该被随机化的数据来组成, 或者随不应该被随机化的数据来组成。对于每个组成一个帧的数据来说, 通过寻找一种适合于所谈到的数据的性质的方法来确定是否随机化是适宜的是有利的, 但到目前为止, 尚未有为此目的技术装置被提供。

发明内容的公开

本发明是针对以上描述的情况设想出来的, 目的是提供一种插入方法、插入设备、去插入方法、和去插入设备, 通过每个组成一个帧的数据分开执行随机化的办法, 使得有可能以对所述的数据适当的配置发送组成数据的各个位。

为了实现此目的。本发明提供一种插入方法和一种相应的去插入方法, 其特征在于将组成相应于包含在一个帧中的第二数据的位序列的位分散并安排是要发送或记录的所述的帧内所包含的第一数据对应的位序列内。

依据所公开的发明，有可能适当地发送各种数据，因为由于插入引起的随机化效果仅扩展到第二数据。

附图简述

图 1 是一个方框图，示出本发明第一实施方案的一种插入设备的配置。

图 2 是一个方框图，示出所述的插入设备中写地址供给部分的配置的一个例子。

图 3 是一个方框图，示出所述的插入设备中读地址供给部分的配置的一个例子。

图 4 示出在所述的实施方案中将组成一个帧的位在插入时写入操作存贮器的各存贮区的顺序，和将组成一个帧的位在去插入时从操作存贮器的各存贮区读出的顺序的示意图。

图 5 示出在所述的实施方案中将组成一个帧的位在插入时从操作存贮器的各存贮区读出的顺序，和将组成一个帧的位在去插入时写入操作存贮器的各存贮区的顺序的示意图。

图 6 是示出与所述的实施方案有关的去插入设备的配置的方框图。

图 7A - 7D 是示出所述的实施方案工作情况的时间图。

图 8 是示出与本发明的第二实施方案有关的一个两级插入设备配置的方框图。

图 9 是示出与所述的实施方案有关的一个两级去插入设备配置的方框图。

图 10A - 10F 是示出所述的实施方案工作情况的时间图。

图 11 是示出与所述的实施方案有关的一个多级插入设备总配置方框图。

图 12 是示出与所述的实施方案有关的一个多级去插入设备的总配置方框图。

图 13 是描述产生由本发明的第三实施方案使用的声频信号的压缩信号的过程的示意图。

图 14A - 14E 是示出所述的实施方案工作情况的时间图。

图 15 是示出与所述的实施方案有关的一种插入设备配置的方框图。

图 16 是示出与所述的实施方案有关的一种去插入设备配置的方框图。

图 17A - 17C 是描述插入方法的示意图，利用与所述的实施方案对照的一个可比较的例子 1 来进行，并描述所述的方法对信号差错的抵制能力。

图 18A - 18C 是描述插入方法的示意图，利用与所述的实施方案对照的一个可比较的例子 2 来进行，并描述所述的方法对信号差错的抵制能力。

图 19A - 19B 是描述所述的实施方案的插入方法对信号差错的抵制能力的示意图。

图 20 是用作说明在插入中所用的存贮区的一个两维的图。

图 21 是一个方框图，示出在插入期间产生对存贮器的写地址的一种设备配置的例子。

图 22 是示出在插入期间将组成一个帧的位序列写入存贮器的存贮区的示意图。

图 23 是一个方框图，示出在插入期间产生对存贮器的读地址的一种设备配置。

图 24 是示出在插入期间将组成一个帧的位从存贮器的存贮区读出的顺序图。

20 实施本发明的最佳模式

以下是参考附图对本发明实施方案的描述。

A. 第一实施例

(1) 插入设备

图 1 是示出一种插入设备 1 配置的方框图，该设备在一个数字远程通信系统的发送侧，此系统是本发明的第一实施方案。

如图 1 中所示，这种插入设备包括一个分离部分 100 和一个处理部分 200。

要发送到接收侧设备的帧被顺序地发送到插入设备 1。每个帧是由许多位组成的位序列，这些位顺序地与位时钟 CLK 同步地加到插入设备 1。

当组成帧的数据由类型划分时，在头段 H 和跟随其后的数据 D 之间加以区分是可能的。

在以下描述的例子中，头段 H 由 P 位组成，而数据 D 由 $m \times p$ 位组成。

而且，头段 H 经历纠错编码。相反，数据 D 并未经历纠错编码。

5 分离部分 100，是一种设备，用于将顺序地提供头段 H 和数据 D 的帧中每部分分开，并将它们输出，这种分离可依据，例如，以下所描述的方法来实现。这就是说，与位时钟 CLK 同步提供的位数被计数，从初始位到 P 位的部分被取作头段 H，后继的部分被取作数据 D。

10 处理部分 200，是一种从分离部分 100，接收头段 H 和数据 D，并将组成头段 H 的位分散并安排在数据 D 内的设备。此处理部分 200，作为其主要部件，有一个写地址供给部分 210，操作存贮器 220，和读地址供给部分 230。

15 在此，操作存贮器 220 是一种存贮设备，用于记录组成要插入的帧的位。在目前的实施方案中，带有地址的多个连续存贮区从操作存贮器 220 中所有的存贮区选出供使用，组成一个帧的各个位被存贮在存贮区中。

插入是由顺序地将组成帧的位写入此操作存贮器 220，和以不同于写入的顺序将位从此操作存贮器 220 读出的过程组成。

20 写地址供给部分 210 是一种设备，执行一规定的地址产生程序，以便产生与时钟 CLK 同步的写地址 WADh，规定组成头段 H 的位的写目的地，和写地址 WADd，规定组成数据 D 的位的写目的地，当组成一个帧的位被写到操作存贮器 220 时，将它们提供给操作存贮器 220。

而且，当为将组成一帧的位写入操作存贮器 220 所需的全部写地址不再产生时，指明这点的 END 信号被供给读地址供给部分 230。

25 读地址供给部分 230 是一种设备，产生读地址 RAD 用于将记录在操作存贮器 220 中的位读出，当收到 END 符号时，依据规定的地址产生程序与位时钟 CLK 同步地产生，并将读地址 RAD 供给操作存贮器 220。

图 2 是一个方框图，从硬件的观点示出写地址供给部分 210 的地址产生算法。

30 写地址供给部分 210 的地址产生算法由一个 P 进制计数器 210A，P 进制计数器 210B，m 进制计数器 210C，与门 210D 和加法器 210E 组成。在此，P 进制计数器 210A 对位时钟 CLK 计数。用于组成头段 H

的位的写地址 WADh 是带有 P 进制计数器 210A 的计数器值的低地址，高地址被指定为“0”。

当计数值改变 P 次，达到计数溢出时，P 进制计数器 210A 停止对位时钟 CLK 的计数。

- 5 在 P 进制计数器 210A 达到计数溢出以后与门 210D 将位时钟 CLK 加到 m 进制计数器 210C 上。

m 进制计数器 210C 执行对通过此与门 210D 提供的位时钟 CLK 计数。当改变 m 次时，计数值达到计数溢出，但在此之后，只要供给位时钟 CLK，计数再次从初始值“0”重复。每次 m 进制计数器 210C 计数溢出，P 进制计数器 210B 增加计数值“1”。相加机构 210E 将“1”加到 m 进制计数器 210C 的计数值上。

写地址 WADd 规定组成数据 D 的位的写目的地，它是这样安排的，P 进制计数器 210B 的计数值是低地址，相加机构 210E 的输出数据是高地址。

- 15 图 3 是一个方框图，从硬件观点示出读地址供给部分 230 的地址产生算法。读地址供给部分 230 的地址产生算法由一个 P 进制的计数器 230A 和一个 (m+1) 进制计数器 230B 组成。(m+1) 进制计数器 230B 实现对位时钟 CLK 的计数。当 (m+1) 进制计数器 230B 的计数改变 m+1 次并被初始化到起始值“0”时，P 进制计数器 230A 的计数被增加 1。

20 读地址 RAD 是这样安排的，P 进制计数器 230A 的计数值是低地址，(m+1) 进制计数器 230B 的计数值是高地址。

以上是插入设备 1 配置的详述。

以下是参考图 4 和图 5，对由此插入设备 1 实施插入的描述。

- 25 在本实施例中，插入是通过利用操作存储器 220 中 (m+1) × P 个连续存储区来实现的。

图 4 和图 5 示出用于插入的操作存储器 220 的存储区，作为一个两维的存储器空间来表示。各个不同的地址与此存储器空间的存储区相对应。一个地址由可以取 P 个值的组合的低地址，和可以取 (m+1) 个值的组合的高地址组成。

30 在图 4 和图 5 中，具有相同高地址的存储区被按低地址次序从左向右安排，具有相同低地址的存储区被按高地址次序从顶到底安排。

如上所述，带有相同高地址的一系列存贮区应称为行，带有相同低地址的一系列存贮区应称为列。

首先，在实施插入过程中，要插入的位序列被顺序写入它们各自的 $m \times n$ 存贮区，一次一位。在写被执行时，由以上参考图 2 描述的写地址供给部分 210 产生写地址。

当组成头段 H 的 P 位与位时钟 CLK 同步地加给操作存贮器 220 时，按照在写地址供给部分 210 中的 P 进制计数器 210A 实施对位时钟 CLK 计数。产生写地址 WADh，P 进制计数器 210A 的计数值作为低地址，“0”作为高地址，与位时钟 CLK 同步地加给操作存贮器 220。结果，如图 4 中所示，组成头段 H 的 P 位被写入操作存贮器 220 的存贮区内的初始行以供插入。

接着，在头段 H 以下，组成数据 D 的 $m \times p$ 位与位时钟 CLK 同步地供给操作存贮器 220。

与此同时，在写地址供给部分 210 中的 m 进制计数器 210C 执行对位时钟 CLK 的计数。另外，每次 m 进制计数器 210C 达到计数溢出就执行 P 进制计数器 210B 的计数值增量。而且，产生写地址 WADd，其低地址是 P 进制 210B 的计数值，高地址是由 m 进制计数器 210C 加上 1 得到的，此写地址与位时钟 CLK 同步地加给操作存贮器 220。

结果，如图 4 中所示，从组成数据 D 的 $m \times p$ 位中的初始 m 位由第一列的第二行写入与第 (m+1) 行对应的每个存贮区，并存入操作存贮器 220，然后 m 位从第二列的第二行写入相应于第 (m+1) 行的每个存贮区，等，直到最后的 m 位（即第 P 位），从第 P 列的第二行写入相应于第 (m+1) 行的每个存贮区。

接着，这样写入操作存贮器 220 的位以不同于写入的顺序被读出。

在此读操作中，读地址由参考图 3 所描述的读地址供给部分 230 产生。

这就是说，(m+1) 进制计数器 230B 执行位时钟 CLK 的计数，另外，每次 (m+1) 进制计数器 230B 达到计数溢出时，P 进制计数器 230A 执行计数值的增量只是“1”的计数值。而且，一个读地址包含 P 进制计数器 230A 的计数值作为低地址，(m+1) 进制计数器 230B 的计数值作为高地址，与位时钟 CLK 同步地加给操作存贮器 220。

结果,如图5中所示,首先,读出在操作存储器220中第一列的每个存储区中记录的 $(m+1)$ 位,然后,读出第二列的每个存储区中记录的 $(m+1)$ 位,依此类推,读出直到第P列的每个存储器中记录的 $(m+1)$ 位为止。

- 5 由于以上描述的插入,产生这样的帧,即,组成头段H的P位被分散并以相等间隔安排在组成数据D的位序列内。应该指出,在插入以后帧的状态被参考附图详细描述于下。

(2) 去插入设备

- 10 在发送侧设备中被插入的帧被传送到接收侧的设备。图6是一个方框图,示出提供给所述的接收侧设备的一种去插入设备2的配置。

这种去插入设备2包括写地址供给部分310,操作存储器320,和读地址供给部分330。

- 15 在此,操作存储器320是一种与插入设备1中的操作存储器220类似的存储设备。通过传输通路接收到的组成帧的 $(m+1) \times p$ 位与位时钟CLK同步地加给操作存储器320。

去插入由将这些位写到操作寄存器320的过程,和以与写入不同的次序将这些位从操作寄存器320中读出的过程组成。

- 20 同时,组成接收到的帧的位与位时钟CLK同步地加给操作存储器320,写地址供给部分310与位时钟CLK同步地将写地址WAD加给操作存储器320。

此写地址供给部分310具有与插入设备1(见图3)中的读地址供给部分230的配置相同的配置。

- 25 而且,在此写地址供给部分310的情况下,由 $(m+1)$ 进制计数器执行位时钟的计数,另外,只有当每次 $(m+1)$ 进制计数器达到计数溢出时执行P进制计数器,计数值增量是计数值“1”。同时,写地址WAD包括的P进制计数器的计数值作为低地址, $(m+1)$ 进制计数器的计数值作为高地址,与时钟同步地供给操作存储器320。

- 30 结果,如图5中所示,从组成接收到的帧的 $(m+1) \times p$ 位中的初始 $(m+1)$ 位被写到操作寄存器320中第一列的每个存储区,然后 $(m+1)$ 位被写到第二列的每个存储区,依此类推,直到最后的 $(m+1)$ 位(即,第P位)被写到第P列的每个存储区为止。

此时,在操作存储器320中每位的位置是与从发送侧设备发送以

前写到插入设备 1 的操作存储器 220 的这些位的位置是一致的。

当将组成接收到的帧的所有位写到操作存储器 320 的过程完成时，指明这点的 END 信号从写地址供给部分 310 供给读地址供给部分 330。

- 5 此读地址供给部分 330 具有的配置与插入设备 1（见图 2）中写地址供给部分 210 的配置相同。

而且，在读地址供给部分 330 的情况下，由 P 进制计数器执行位时钟 CLK 的计数。同时，读地址 RADh 包含 P 进制计数器的计数值作为低地址，“0”作为高地址，并与位时钟同步地供给操作存储器 320。

- 10 结果，如图 4 中所示，组成头段 H 的 P 位从与操作存储器 310 中初始行对应的每个存储区读出。

- 接着，在读地址供给部分 330 的情况下，由 m 进制计数器执行对位时钟 CLK 的计数，另外，每次 m 进制计数器达到计数溢出时执行 P 进制计数器计数值的计数值增量。同时，读地址 RADd 包含的低地址是 P 进制计数器的计数值，高地址是由 m 进制计数器的计数值加上“1”得到的，并与位时钟 CLK 同步地加给操作存储器 320。
- 15

- 结果，如图 4 中所示，从组成数据 D 的 $m \times p$ 位中的初始 m 位由来自操作存储器 320 中第一列第二行的第 (m+1) 行对应的每个存储区读出。然后，下个 m 位由来自操作存储器 320 中第二列第二行的第 (m+1) 行对应的每个存储区读出。随后的 m 位由来自第三列第二行的第 (m+1) 行所对应的每个存储区读出，依此类推，直到最后 m 位（即，第 P 位）从与来自第 P 列第二行的第 (m+1) 行相对应的每个存储区读出。
- 20

- 因此，去插入设备 2 执行一种完全与插入设备 1 情况下执行的插入相反的操作，并恢复原来的未插入帧。
- 25

（3）本实施例的有利效果

以下是参考图 7A - 7D 对本发明有利效果的描述。

- 首先，图 7A 示出在发送侧设备中被插入的一个帧的配置。如图所示，要插入的帧由通过经受纠错码纠错编码的头段 H，和未经受纠错编码的数据 D 组成。
- 30

在本例中，头段 H 由 K1 个码字组成，每个码字的码长度是 m1 位。头段 H 是由 $P (=k1 \times m1)$ 位组成的位序列。

未经受纠错编码的数据 D 是由 $q (= m \times p)$ 位组成的位序列。

当此帧由图 1 所示的插入设备 1 插入时, 产生如图 7B 中所示安排的位的一个帧。这就是说, 由于插入, 组成头段 H 的 P 位被分散并等间隔地安排在组成数据 D 的位序列内。在此, 在写地址的低地址在插入设备 1 中被改变以后, 当数据 D 的每位被写时, 组成头段 H 的 P 插入以后的间隔是与写地址的高地址中的变化程度相对应的位长度, 同时头段 H 的每位写入操作存储器 220, 换句话说, 是 m 位。应该在此说明, 在图 7B 中 $m=10$ 时, 其配置是插入以后一个帧的配置。

现在让我们考虑这样的情况, 在图 7B 中所示的插入以后发送一帧的过程中产生图 7C 中所示的一个脉冲串差错。在图 7C 中所示的例子中, 组成头段 H 的位序列中第 2 位和组成数据 D 的位序列中第 8 到第 15 位受到脉冲串差错的损害。

当借助于图 6 中所示的去插入设备 2 在这样的脉冲串差错已经发生的一个帧上执行去插入时, 该帧被恢复为如图 7D 中所示那样。

如图 7D 中所示, 关于在已恢复的帧中的头段 H, 只有第 2 位受到脉冲串差错的影响。在像这样的实施方案中, 即使所述的脉冲串差错发生在发送过程中的一个帧中, 头段 H 并不容易受脉冲串差错的影响。即使受到影响, 其结果并不超过去插入以后在头段 H 中一个随机差错的影响。换句话说, 在本实施方案中执行的插入对于头段 H 带来了脉冲串差错随机化的有利效果。

在此, 如果在头段 H 中有差错位的数目在纠错码纠错能力范围内, 则信号差错可以在接收侧设备中纠正。

相反, 关于在已恢复帧中的数据 D, 从第 8 到第 15 位的连续位受到脉冲串差错的影响。这样, 在本实施方案中, 当在发送过程中的一个帧中出现脉冲串差错时, 在去插入后, 在数据 D 中出现的脉冲串差错不改变。这就是说, 在本实施方案中, 插入对于数据 D 并未带来脉冲串差错随机化的效果。

在所述的遮盖或类似操作已经执行的情况下, 对于数据 D 来说未经受纠错编码是可接受的, 因为信号差错被集中在一起。

如上所述, 依据本实施方案, 即使在发送像语音或图象这样的数据的过程中出现一个脉冲串差错, 加到已经受纠错编码的头段 H 上, 信号差错被随机化仅对于头段 H 而言, 未经受纠错编码的数据 D 并未

随机化, 所以有利的效果被实现在于涉及头段 H 的差错容易在接收侧被纠正, 并在接收侧容易实施遮盖和类似操作。

(4) 本实施例的变型

以下是以上描述过的本实施方案的变型。

- 5 ① 在插入设备和去插入设备中, 关于操作存贮器的写地址和读地址可以通过处理器执行特定的软件来产生, 并且专用软件可用于此目的。
- 10 ② 用于插入的地址产生算法并不限于上述的实施方案中的内容。例如, 在高地址和低地址方面, 或者操作存贮器中的行与列方面, 可以与以上描述的实施方案中的内容相反。另一个例子是头段和数据可以临时存贮在操作存贮器内分开的区中, 有关本发明的插入可以按照一种简单的方法来实现, 包括组成头段 H 的位的单位读和组成数据的位的 m 位读的交替重复。
- 15 ③ 在以上描述的本实施方案中, 头段 H 的所有位在插入时被写到操作存贮器 220 中一行空间中的存贮区, 但是也可写入多行的存贮空间。
- 20 ④ 插入和去插入帧每帧可有不同长度。
- 25 ⑤ 在以上描述的本实施方案中, 组成头段的位被分散并安排在占据一位长度的数据内, 该长度被扩大几个整数倍, 但头段长度和数据长度之比并不需要是整数。在头段长度和数据长度之比不可能用整数表达时, 可以采用一种方法, 例如通过将哑位加到数据中来执行插入。使头段长度用整数表达, 然后除去哑位。组成头段的位并不一定必须以等间隔分散和安排在数据内。如果在接收侧已经知道组成头段的位将被分散与安排的方法, 则即使以非均匀间隔分散和安排, 也能在接收侧实现去插入。

B. 第二实施例

图 8 示出一个两级插入设备 3 的配置的方框图。作为涉及本实施方案的一种多级插入设备的例子。图 9 是示出一个两级去插入设备 4 的配置的方框图, 作为涉及本实施例的一种多级去插入设备的例子。图 10A - 10F 是示出本实施例工作情况的示意图。图 11 是一个方框图, 示出一种 r 级插入设备 5 的配置, 作为本实施例的一个通例。而

且, 图 12 是一个方框图, 示出一种 r 级去插入设备的配置, 作为本实施方案的一个通例。正如在第一实施方案中已经讨论过的那样, 插入设备被提供在数字远程通信系统的发送设备中, 而去插入设备被提供在接收侧的设备中。将顺序参考图 8 到图 12 对本实施例描述于下:

5 (1) 两级插入设备

首先, 涉及本发明的一个两级插入设备 3 被参考图 8 进行描述。

此两级插入设备 3 由一个分离部分 100_2 , 一个处理部分 200_1 , 和一个处理部分 200_2 组成。

由两级插入设备 3 处理的帧的配置示于图 10A 中。

10 在以上描述的第一实施方案中, 要插入的帧的头段 H 由经受过纠错编码的一个码字组成, 只采用一种类型的纠错码。

在本实施方案中要插入的一个帧是由经历过与第一实施方案相同方式的纠错编码的头段 H , 和未经历纠错编码的数据 D 组成, 但头段 H 由头段 H_1 和头段 H_2 组成。在此, 头段 H_1 和头段 H_2 按不同类型的
15 纠错码经历纠错编码。应该指明, 为了在描述中方便起见, 在此以后, 数据 D 的位长度是 63 位, 头段 H_1 的位长度是 9 位, 而头段 H_2 的位长度是 3 位。

分离部分 100_2 与第一实施方案的分离部分 100_1 是类似的, 这是在这意义上说的, 即, 它将组成帧的位序列分为已经历纠错编码的头
20 段 H , 和未经历纠错编码的数据 D 。然而, 本实施例的分离部分 100_2 实现进一步分离从数据 D 分离开的头段 H 的附加功能, 将它分离为经历主纠错码的纠错编码的头段 H_1 和经历副纠错码的纠错编码的头段 H_2 。

图 10B 示出由分离部分 100_2 分离得到的头段 H_2 , 头段 H_1 和数据 D 。

25 另外, 分离部分 100_2 将数据 D 和头段 H_1 供给处理部分 200_1 , 将头段 H_2 供给处理部分 200_2 。处理部分 200_1 的处理结果也与头段 H_2 一起送到处理部分 200_2 。

处理部分 200_1 和处理部分 200_2 都几乎具有与第一实施方案的处理部分 200 相同的配置。

30 而且, 处理部分 200_1 执行插入, 将组成头段 H_1 的 9 位分散与安排在数据 D 的位序列中, 执行插入的配置与操作已经描述在第一实施方案中, 参看图 1 到图 5。

图 10C 示出在插入过程中由处理部分 200₁ 输出的位序列。

如图 10C 中所示, 组成头段 H₁ 的 9 位被以等间隔分散安排在组成数据 D 的位序列中, 所述的位序列由处理部分 200₁ 输出的 72 (= 8×9) 位组成。在此, 数据 D 中的 7 个 (= 63/9) 连续位被插入在组成头段 H₁ 的位之间。被插入头段的位之间的数据 D 的位序列是 7 位。

接着, 处理部分 200₂ 执行插入, 由此将组成头段 H₂ 的 3 位以等间隔分散并安排在由处理部分 200₁ 输出的 72 位的位序列中。包含在由这处理部分 200₂ 执行的插入的处理细节与由处理部分 200₁ 执行的插入的处理细节是相同的。

图 10D 示出一个位序列通过由处理部分 200₂ 执行插入过程的情形。

如图 10D 所示, 在插入以后的位序列中, 由处理部分 200₁ 输出的位序列中 24 个 (72/3) 连续的位被插入组成头段 H₂ 的 3 位之中。

由处理部分 200₂ 产生的位序列作为一个经受过两级插入的帧通过传输通路发送到接收侧的设备。

(2) 两级去插入设备

以下是提供给接收侧设备的两级去插入设备 4 的描述。

如图 9 中所示, 两级去插入设备 4 由一个处理部分 300₂, 一个处理部分 300₁, 和一个综合部分 400₂ 组成。

处理部分 300₁ 和 300₂ 均具有与第一实施例 (见图 6) 中的去插入设备 2 类似的配置。

处理部分 300₂ 通过一种与由处理部分 200₂ 执行的插入完全相反的操作, 在从传输通路接收到的帧上执行去插入。

例如, 一个具有如图 10D 中所示内容的帧被送到处理部分 300₂ 的情况下, 通过由处理部分 300₂ 执行的去插入获得示于图 10C 中的位序列。

此位序列由组成头段 H₂ 的 3 位的位序列和组成头段 H₁ 的位的位序列组成, H₁ 被分散并安排在数据 D 的位序列中。

其中, 头段 H₂ 被供给合成部分 400₂, 另一方面, 被分散和安排在数据 D 的位序列中的组成头段 H₁ 的位的位序列被供给处理部分 300₁。

处理部分 300₁ 执行去插入, 是与由处理部分 200₁ 执行的插入操作完全相反的。由于这种去插入, 由图 10B 所示的 7 位加 63 位的头段

H_1 构成的数据 D 被从分散和安排在数据 D 的位序列中的组成头段 H_1 的位的位序列中恢复。

合成部分 400₂ 将头段 H_2 和带有数据 D 的头段 H_1 结合, 输出如图 10A 所示的原来的帧。

5 以上是示于图 9 的两级去插入设备的详细描述。

(3) 本实施例的有利效果

以下是本实施例有利效果的描述, 参考图 10A - 10F。

首先, 让我们假定在图 10D 中所示的已插入帧的传输过程中产生图 10E 中所示的脉冲串差错。在图 10D 中所示的例子中, 组成头段 H_1 的位序列中的 1 位, 组成头段 H_2 的位序列中的 1 位, 和组成数据 D 的几个连续的位受到脉冲串差错的伤害。

当已受到这样一个脉冲串差错影响的帧由接收侧设备接收到时, 由两级去插入设备 4 进行去插入, 该帧被恢复成如图 10F 所示的状态。

15 在已恢复的帧中, 脉冲差错的影响表现在已经历用主纠错码进行纠错编码的头段 H_1 中, 表现在已经历用副纠错码进行纠错编码的头段 H_2 中, 导致每个 1 位的随机信号差错, 并且脉冲串差错的影响表现在未经历纠错编码的数据 D 中, 导致几个连续位的信号差错, 这就是说, 在本实施方案中, 由插入引起的随机化的有利效果影响到的只是头段 H_1 和头段 H_2 , 而由插入引起的随机化的有利效果并不影响数据 D 。

在此, 如果在头段 H_1 和 H_2 中差错位的数目在纠错码的纠错能力内, 差错位可被纠正。因而, 实现以前提到的遮盖, 因为在未经历纠错编码的数据 D 中出现脉冲串差错。

如上所述, 依据本实施方案, 和以上描述过的第一实施方案, 即使脉冲串差错发生在对已经受由两种不同纠错码进行纠错编码的头段 H_1 和 H_2 加到如话音和图象的数据 D 进行传输的过程中, 差错被随机化只是对于头段 H_1 和 H_2 , 而对于数据 D 来说, 差错并未被随机化。因此, 对于头段的纠错很容易在接收侧实现, 也存在一种有利效果, 即, 对于数据 D 来说, 在接收侧, 很容易实现遮盖及类似的操作。而且, 通过在本实施方案中对头段 H_1 和 H_2 中的位进行分散和安排执行两次插入, 通过在对每个头段最佳的条件下执行插入, 有可能对每个头段实现最大限度随机化的有利效果。

(4) 多级插入设备和多级去插入设备的一般配置。

以上描述的情况是头段经受由两部分组成的纠错编码, 即, 头段 H_1 经受由主纠错码进行的纠错编码, 头段 H_2 经受由副纠错码进行的纠错编码, 但本实施例并不限于这种情况, 当然, 也可以应用到这样的情况, 其中帧具有 3 个或更多的头段, 它们经受由不同的纠错码进行的纠错编码。

图 11 示出 r 级插入设备 5 的配置, 所插入的帧包含的头段数为 r , 经受由不同纠错码进行的纠错编码。

如图所示, r 级插入设备 5 由分离部分 100_r , 和数目为 r 的处理部分 $200_1 - 200_r$ 组成。

分离部分 100_r 将头段分为数目为 r 的头段 $H_1 - H_r$ 和数据 D 。

处理部分 200_1 执行插入, 以等间隔将组成头段 H_1 的位分散并安排在组成数据 D 的位序列中, 并将合成的位序列输出。

处理部分 200_2 执行插入, 以等间隔将组成头段 H_2 的位分散并安排在由处理部分 200_1 输出的位序列中。

同样的操作应用于其它的处理部分, 这就是说, 在图 11 中的各个处理部分 200_k (其中 $k=1$ 到 r) 执行插入, 以等间隔将组成头段 H_k 的位分散并安排在由处理部分 200_{k-1} 输出的位中。

然后, 从最后一级 (第 r 级) 处理部分 200_r 获得的位序列作为一个已插入的帧通过传输通路发送到接收侧的设备。

通过示于图 12 中的一个 r 级去插入设备 6, 在接收侧设备中执行对接收到的帧的去插入。

这种 r 级去插入设备 6 具有数目为 r 的处理部分 300_k (其中 $k=1$ 到 r) 和综合部分 400_r 。

处理部分 300_k (其中 $k=1$ 到 r) 执行去插入, 它完全是由处理部分 200_k (其中 $k=1$ 到 r) 执行的插入的逆操作。

更详细地说, 处理部分 300_k 执行去插入, 它是由处理部分 200_k 执行的插入的相反操作, 是在传输过程中接收到的帧上进行的, 也输出由连续位组成的头段 H_r , 和带有组成分散和安排在数据 D 内的其它头段的位的一个位序列。另外, 处理部分 300_k 将头段 H_r 发送到综合部分 400_r , 并将后者的位序列发送到处理部分 300_{r-1} 。接着, 处理部分 300_{r-1} 在由处理部分 300_r 输出的位序列上执行去插入, 即由处理部分

200_{k-1} 执行的插入的逆操作, 和输出由连续位组成的头段 H_{r-1}, 和带有组成分散和安排在数据 D 内的其它头段的位的一个位序列。而且, 处理部分 300_{r-1} 将头段 H_{r-1} 发送到合成部分 400_r, 并将后者的位序列送到处理部分 300_{r-2}。跟随这个处理部分 300_{r-2} 的各个处理部分 300_k 也
5 执行相同的操作。然后, 最后一级的处理部分 300₁ 执行去插入, 是由处理部分 200₁ 执行的插入的逆操作, 是对由处理部分 300₂ 输出的位序列进行的, 并输出头段 H₁ 和数据 D 到合成部分 400_r。

合成部分 400_r 将由各个处理部分输出的头段 H₁-H_r 和数据 D 结合, 由此恢复原来的帧。

10 从以上的描述可以明白, 本发明不仅可应用于具有两种类型头段的帧的情况, 也可用于具有 3 个或更多类型头段的帧的场合。

C. 第三实施例

在第一和第二实施例中, 要发送的帧被分离为经历纠错编码的部分和未经历纠错编码的部分, 插入是通过将组成前者的位分散和安排
15 在后者的位序列的整个范围上。

本发明的插入实施方案并不限于以上的内容。

例如, 有这样的情况, 未经受纠错编码的数据包含数据串的类型, 由于它们的性质, 应经受插入的随机化效果。

本实施方案假定这种情况, 在本实施方案中, 未经受纠错
20 编码的数据被分为插入的随机化效果是所希望的部分和不希望的部分, 通过将组成前者部分的位分散并安排在后者部分的位序列中实施插入。

25 音频信号的已压缩信号数据对于本实施方案的应用来说是适合的对象。在描述本实施方案中的插入过程以前, 参考图 13, 解释一下产生这样的编码数据的方法。

首先, 一种修改的离散余弦变换 (MDCT), 是一种类型的时间-频率变换, 对单帧音频信号采样 (在本例中是 1, 024 个采样) 实施, 由此将音频信号变换为频率轴上的参数, 称为 MDCT 系数。

30 接着, MDCT 系数被分成以前确定的频段 (比例因数段) 单位。因为典型情况下频率分辨率是窄于此比例因数段的带宽, 所以许多 MDCT 系数将出现在每个比例因数段。

往下, 对于每个比例因数段, 比例因数 SF 和谱数据 ML 从许多 MDCT

系数 X 导出。在此，当 MDCT 系数被描述为一个浮点数时，比例因数 SF 相应于一个指针，谱数据 ML 相应于一个参数。

多个 MDCT 系数属于每个比例因数段，但是，比例因数 SF 对于每个比例因数段一次产生一个。另一方面，谱数据 ML 是对属于所述的
5 比例因数段的各个 MDCT 系数 X 作出响应而产生的。

在以上描述的 MDCT 系数 X，比例因数 SF，和谱数据 ML 之间的关系由以下公式给出：

$$\text{Abs}(x) = \text{int}((\text{abs}(ML) * (2^{(1/4 * (SF - \text{OFFSET}))}))^{(3/4)} + \text{MAGIC NUMBER}) \quad (1)$$

10 然而，在以上公式中，函数 $\text{abs}(x)$ 表示变量 X 的绝对值。而且，OFFSET 和 MAGIC NUMBER 是常数，例如，OFFSET = 100 和 MAGIC NUMBER = 0.4054

依据公式 (1)，对于一个 MDCT 系数 X，可以获得比例因数 SF 和谱数据 ML 的多重组合。因此，在比例因数 SF 的选择中有一些自由
15 度，所以，比例因数 SF 这样来选择，以便将属于所讨论的比例因数段的每个 MDCT 系数对应的谱数据 ML 的数据量降至最小。这种比例因数 SF 是通过迭代。通过重复计算公式 (1) 而获得的。

接着，实施相应于每个比例因数段的每个比例因数 SF 的差分编码。

20 首先，在比例因数段是，例如，从段 1 到段 n 的情况下，段 1 的比例因数 SF 和段 2 的比例因数 SF 之间的差分，段 2 的比例因数 SF 和段 3 的比例因数 SF 之间的差分被确定，依此类推，直到段 n-1 的比例因数和段 n 的比例因数 SF 的差分被确定为止。

接着，所得到的差分被利用一种可逆可变长度码 (RVLC) 进行编
25 码，这种 RVLC 是一种从前面以及从后面是可逆可变长度码。

RVLC 的一个例子是包含固定数目“1”的一个可变长度码。例如，如果“1”的数目被事先确定为“3”，那末，可以产生一系列的 RVLC，例如“111”，“1011”，“1101”，“11001”，和“10101”。

在另一个例子中，包含相等数目“0”和“1”的可变长度码可以
30 构成 RVLC (例如，“01”，“10”，“0011”，“1100”，“001011”，“000111”，“110100”，等) 也有这样的 RVLC 的例子，其中码是完全右/左对称的 (例如，“0”，“101”，“111”，“1001”，“11011”，

“10001”，等）。

考虑谱数据 ML，执行 Huffman 编码，并执行 Huffman 码扰频。
当 Huffman 码扰频被执行时，可防止在解码时因传播引起的差错。

接着，利用所得的数据，由头段 H，对应于比例因数 SF 的数据 D_1 ，
5 对应于谱数据 ML 的数据 D_2 组成的一个帧被组装起来。

在此帧中，头段 H 包括一个码字，是通过对重要信息，例如有效
比例因数段和段 1 与段 n 中各个比例因数 SF，实施纠错编码而获得的。
在此，当在接收侧设备中对每个段的比例因数 SF 进行顺序解码
时，在段 1 和 n 的各个比例因数 SF 被用作初始比例增益数据。为什
10 么这种初始比例增益数据和比例因数段数目的纠错编码被包括在头
段 H 中的理由是在于如果在接收侧设备中不可能正确地对这些数据解
码，则属于该帧的所有比例因数 SF 的解码是不可能的。

数据 D_1 包含对各个段的比例因数 SF 之间的差分编码的 RVLC。数
据 D_2 包含谱数据 ML 经受 Huffman 编码以及 Huffman 码扰频的数据。
15 应该指明，数据 D_1 和 D_2 并未经受纠错编码。

概括以上各点，适于在本实施方案中使用的帧如下：

a. 经纠错编码的头段 H

初始比例增益数据（在段 1 和 n 中各个比例因数）

比例因数段的有效数目

20 b. 未经纠错编码的数据 D_1

对各个段的比例因数 SF 之间的差分编码的 RVLC。

c. 未经纠错编码的数据 D_2

用 Huffman 编码并经受 Huffman 码扰频的谱数据 ML 的数据。

头段 H，和数据 D_1 和 D_2 的位数是逐帧变化的，但在采样率为
25 40kbps/48KHz 这样的条件下，位数，例如，将在 320 位，80 位，和
1,200 位的量级，如图 14A 所示。

以上是本发明中要发送的对象的详述。

图 15 是示出与本实施方案有关的一个插入设备的配置，其中插
入是在这样一个对象上进行的。

30 如图中所示，本实施例的插入设备由一个分离部分 100_3 ，加上两
个处理部分 200_3 和 200_4 组成。

其中，分离部分 100_3 与第一实施例的分离部分 100_1 类似，是在这

样意义上讲的, 即, 一个帧被分为经历纠错编码的头段 H, 和未经历纠错编码的数据。然而, 本实施例的分离部分 100₃ 将未经历纠错编码的数据进一步分离出对应于比例因数 SF 的数据 D₁, 和对应于谱数据 ML 的数据 D₂。另外, 分离部分 100₃ 将头段送到处理部分 200₄, 而数据 D₁ 和 D₂ 送到处理部分 200₃。

处理部分 200₃ 和 200₄ 的配置几乎与第一实施例的处理部分 200 的配置完全一样。

而且, 处理部分 200₃ 执行插入是通过将组成 D₁ 数据的位分散并安排在数据 D₂ 的位序列中实现的, 从而将所得的位序列输出。

10 处理部分 200₄ 执行插入是通过以等间隔将组成头段 H 的位分散并安排在由处理部分 200₃ 输出的位序列的整个范围上, 在这样插入以后, 此帧被通过传输通路送到接收侧的设备。

以下, 通过参考图 14A - 14E 对本实施例的插入设备操作情况的一个特定的例子进行解释。

15 首先, 要发送的帧的内容参考图 14A 已经见到。

如图 14B 所示, 此帧被分离出头段 H, 数据 D₁, 和数据 D₂。在本例中, 头段有 320 位, 数据 D₁ 有 80 位, 数据 D₂ 有 1,200 位。

20 如图 14C 所示, 处理部分 200₃ 执行插入是利用操作存储器中连续的 80×(15+1) 位的存储区, 以等间隔将组成数据 D₁ 的 80 位分散并安排在组成数据 D₂ 的 1,200 (15×80) 位的位序列中来实现的。

用于插入的存储区以二维方式表示在图 14C 中。

首先, 如图 14C 中所示, 组成数据 D₁ 的 80 位被写到相应于操作存储区第一行的 80 个单元的存储区。

25 接着, 数据 D₂ 中的初始 15 位被写入操作存储器第一列的 2 - 16 行相对应的 15 个单元的存储区中, 以下的 15 位被写入第 2 列的 2 - 16 行相对应的 15 个单元的存储区中, 依此类推, 直到最后的 (即, 第 80) 15 位被写入相应于第 80 列的 2 - 16 行的 15 个单元存储区中为止。

30 然后, 从与操作存储区第一列的 1 - 16 行对应的每个存储区读出 16 位, 从与第二列的 1 - 16 行对应的每个存储区读出 16 位, 依此类推, 直到从与第 80 列的 1 - 16 行对应的每个存储区读出最后 16 位为止。

因而,如图 14D 所示,组成数据 D_1 的位以等间隔分散并安排在数据 D_2 的位序列中,得到一个 1,280 位的位序列,被输出到处理部分 200₄。

5 处理部分 200₄ 执行插入,以等间隔将组成头段 H 的 320 位分散并安排在由处理部分 200₃ 输出的 1,280 (4×320) 位内。

通过处理部分 200₄ 的插入得到示于图 14E 中的 1,600 位的位序列。

此位序列作为一个插入后的帧被发送到接收侧的设备。

以上是本实施例的一个插入设备的详述。

10 通过接收侧设备执行接收到的帧的去插入,是利用图 16 中所示的去插入设备实现的。

这种去插入设备由两个处理部分 300₄ 和 300₃,以合成部分 400₃ 组成。

15 处理部分 300₃ 和 300₄ 每个具有与第一实施例的去插入设备 2 (见图 6) 相同的配置。合成部分 400₂ 具有与第二实施例的合成部分 400₂ 相同的功能。

通过用这种去插入设备去执行接收到的帧的去插入,得到头段 H, 数据 D_1 , 和数据 D_2 , 它们的位是以它们原来的顺序排列的。

音频信号的重现也是以头段 H, 数据 D_1 和数据 D_2 为基础实施的。

20 特别是,首先,解码所需的数据,例如初始比例因数增益数据(段 1 和 n 的比例因数 SF) 和有效比例因数段的数目,是取自头段 H。

接着,各个段的比例因数 SF 之间的差分由包含在数据 D_1 中的各个 RVLC 确定,利用这些差分 and 初始比例因数增益数据,将 1-n 每段的比例因数 SF 解码。在这种情况下,因为从低频到高频的解码和从高频到低频的解码都是可能的,即使信号差错发生在任何一种类型的 RVLC 中,也可对大量段数的比例因数 SF 解码。

这就是说,如果,例如,确定高频段 n-1 的比例因数 SF 所需的差分由于信号差错而不可能获得,则通过将段 1 和 2 比例因数之间的差分加到段 1 (初始比例增益数据) 的比例因数 SF 上确定段 2 的比例因数 SF,此后,通过将段 2 和 3 比例因数的差分加到上面提到的和上来确定段 3 的比例因数 SF,依此类推,由此确定所有段的比例因数 SF,从低频侧到高频侧。相反,在这样的情况下,例如,确定低频段

2 的比例因数 SF 所需的差分由于信号差错而不可能获得, 段 $n-1$ 和 n 的比例因数之间的差分减去段 n (初始比例增益数据) 的比例因数 SF, 此后, 通过将段 $n-3$ 和 $n-2$ 的比例因数之间的差分减去以上提到的减的结果确定段 $n-3$ 的比例因数 SF, 依此类推, 由此确定所有段的比例

5 因数 SF, 从高频侧到低频侧。

接着, 各个段的比例因数 SF 和包含在数据 D_2 中的各段的各个 MDCT 系数的谱数据 ML 被代入以上的公式 (1) 中, 由此重新产生属于这些段的各个 MDCT 系数 X。

此外, 在比例因数 SF 由于信号差错不可能被解码时, 在对应于

10 比例因数 SF 的段上实施遮盖操作, 换句话说, 对于所述的段, 谱数据 ML 被设置为 “0”。

接着, 除了对 MDCT 系数 X 实施逆 MDCT 变换外, 根据逆 MDCT 变换的结果和头段数据重新产生音频信号。

以上是接收侧设备操作情况的描述。

15 往下是本实施例有利效果的描述。

为了更正确地理解本实施例的有利效果, 首先, 将提供一个可比较的例子, 描述一种插入方法而不是本实施方案的插入方法, 并解释当本方法被采用时抵制信号差错的情形。

然而, 与本实施例作比较, 解释当本实施例被采用时, 抵制信号

20 差错的情形。

首先给出作比较的例子 1, 这是一种除了本实施例以外的插入方法。因为在上述的第一实施例中, 情况是考虑成这样, 组成经历纠错编码的头段 H 的位被分散在相应于未经历纠错编码的数据 D_1 和 D_2 的位序列中。应该指明, 为了与本实施方案作比较时方便起见, 头段 H 将

25 具有 320 位的位长度, 数据 D_1 将具有 80 位的位长度, 而数据 D_2 将具有 1, 200 位的位长度。

如图 17A 中所示, 在这种情况下插入是利用操作存储器中的一个 $320 \times (1200 + 1)$ 单元的连续存储区进行的。

图 17A 是用于插入的一个存储区的二维表示。

30 首先, 如图 17A 中所示, 组成头段 H 的 320 位被写到对应于操作存储器第一行的 320 个单元的存储区。

接着, 在数据 D_1 中的初始 4 位被写到对应于操作存储区第 1 列 2

- 5 行的 4 个单元的存贮区, 然后下面的 4 位被写到对应于列 2 的行 2-5 的 4 个单元的存贮区中, 依此类推, 直到最后 4 位被写到对应于列 20 的行 2-5 的 4 个单元的存贮区为止。

因此, 当组成数据 D_1 的 80 位的写结束时, 执行组成数据 D_2 的 1, 200 位的写操作。这就是说, 在数据 D_2 中的初始 4 位被写到相应于列 21 的行 2-5 的每个存贮区, 下面的 4 位被写到对应于列 22 的行 2-5 的每个存贮区, 依此类推, 直到最后的 4 位被写到对应于列 320 的行 2-5 的每个存贮区为止。

这样, 一旦将组成头段 H, 数据 D_1 和 D_2 的位写到操作存贮器的操作结束, 存贮在操作寄存器中的位按不同于它们被写入时的顺序读出。这就是说, 5 位被从对应于操作存贮器列 1 的行 1-5 的每个存贮区读出, 然后, 5 位被从对应于列 2 的行 1-5 的每个存贮区读出, 依此类推, 直到最后的 5 位被从对应于 320 的行 1-5 的每个存贮区读出为止。

因此, 组成头段 H 的 320 位以等间隔分散并安排在组成数据 D_1 和数据 D_2 的 1, 280 位的位序列中, 得到一个 1, 600 位的位序列, 通过传输通路发送到接收侧的设备。

让我们假定在传输过程中发生一个脉冲串差错, 如图 17B 所示。在图 17B 中所描述的例子中, 组成头段 H 的 320 位中从第 9 到第 13 位的 5 位, 加上组成数据 D_1 的几个连续位受到一个脉冲串差错的伤害。

在此, 对于头段 H, 通过插入实现随机化, 脉冲串差错的影响以随机信号差错的形式表现出来。因此, 只要差错位的数目[在图 17B 所示的例子中是 4 位]在纠错能力范围以内, 信号差错可在接收侧的设备中得到纠正。

同时, 在图 17B 所示的例子中, 包括顺序地确定每段的比例因数 SF 所需的 RVLC 的数据 D_1 受到一个脉冲串差错的伤害。

在此, 根据由接收侧设备恢复的谱数据 ML 和比例因数 SF, 产生每个比例因数段的 MDCT 系数 X。因此, 当一脉冲串差错出现在数据 D_1 或数据 D_2 中时, 即使在其它部分无差错, 也不可能将对应于差错部分的比例因数段解码。

而且, 在图 17B 所描述的例子中, 一个脉冲串差错已经发生在数

据 D_1 的位序列中，这就是说，发生在确定每段的比例因数 SF 所需的 RVLC 位序列中从第 19 位到第 38 位的连续位序列中。这样，为对比例因数 SF 解码所需的 RVLC 出现信号差错，以致整个比例因数段成为不可解码的扇区段。如图 17B 中所示，当一个差错出现在 RVLC 位序列之间的大量位序列中，一个包括大量段的可解码周期出现了，如图 17C 中所示。

现在将描述作比较的例子 2。在此作比较的例子 2 中，插入是通过示于图 15 中的类型的一种插入设备在一个帧上实施的。然而，依据此作比较的例子 2 实施的插入不同于依据本实施方案实施的插入。

在此作比较的例子 2 中，如图 18A 所示，处理部分 200₃ 将组成对比例因数 SF 解码需要的数据 D_1 的 80 位写入操作存储器的行 1 和行 2，每行 40 位。接着，处理部分 200₃ 将组成数据 D_2 的 1,200 位中起初的 30 位写到操作存储器列 1 中覆盖行 3 到行 32 的每个存储区，然后将接下来的 30 位写到列 2 中覆盖行 3 到行 32 的每个存储区，依此类推，直到将最后 30 位写到列 40 中覆盖行 3 到行 32 的每个存储区。然后，一旦这种写操作被完成，处理部分 200₃ 从列 1 中行 1-32 的每个存储区读出 32 位，接着从列 2 中行 1-32 的每个存储区读出 32 位，依此类推，直到最后 32 位从列 40 中行 1-32 的每个存储区被读出为止。然后，处理部分 200₃ 将一个以所描述的方式读出的 1,280 位的位序列送到处理部分 200₄。

接着，处理部分 200₄ 执行插入，通过以等间隔将组成头段 H 的 320 位分散并安排在从处理部分 200₃ 输出的 1,280 位的位序列中。

图 18B 示出由这种插入得到的一个位序列的配置。

这种位序列作为一个已插入的帧被发送到接收侧的设备。

在发送此帧的过程中，一种脉冲串差错出现了，如图 18B 所示。

在图 18B 所描述的例子中，为对比例因数 SF 解码所需的数据 D_1 的第 3 位，第 4 位，第 43 位，和第 44 位受到脉冲串差错的伤害。由于这些位的差错而不可能对比例因数 SF 解码的比例因数段组成一个不可解码的扇区段。

顺便提一下，一个 RVLC 被用于对比例因数 SF 编码，与最低频率的段 1 对应的比例因数 SF 和与最高频率的段 n 对应的比例因数 SF 被包括在头段 H 中作为初始谱增益数据。因此，当一个信号差错出现在

相应于高频段的 RVLC 中时, 解码从低频向高频进行, 相反, 当信号差错出现在相应于低频率段的 RVLC 中时, 非常宽范围的段的比例因数 SF 通过高频向低频解码可被恢复。

然而, 当插入按以上描述的方式实施, 将组成数据 D_1 的位写到相应于操作存贮器中许多行的每个存贮区时, 在插入后的帧中组成对比比例因数 SF 解码所需的每个 RVLC 的位作为 2 个连续位出现[见图 18B]。因此, 在对比比例因数 SF 解码所需的位中受脉冲串差错伤害的位的数目有了增长。而且, 对应于 2 个或多个段的各个 RVLC 将受到脉冲串差错的伤害是极有可能的, 因为这些段在对比比例因数 SF 解码所需的各个 RVLC 的组成位之间的频率轴上被分离。

另外, 当一个信号差错出现在对应于在频率轴上被分离的许多段的各个 RVLC 的组成位中时, 从最低频率段到最高频率段的扇区段成为一个不可解码的扇区段, 如图 18C 中所示。

对照作比较的例子 1 和 2, 本实施方案能够将对比比例因数 SF 解码所需的 RVLC 的组成位分散, 将它们等间隔地安排在帧中, 因为当插入在处理部分 200₃ 中实施时, 组成对应于比例因数 SF 的数据的所有位被写到操作存贮器的第一行。而且, 对每段的比例因数 SF 解码所需的 RVLC 的组成位具有与频率轴上每段的顺序相同的顺序, 出现在插入后的位序列中。因此, 即使如图 19A 中所示的一个脉冲串差错出现在传输期间的一个帧中, 对相应于频率轴上邻近段的比例因数 SF 不能解码的情况将不会发生。因而, 有可能缩短伴随着如图 19B 所示的比例因数 SF 损失引起的不可解码的扇区段。

依据本实施方案, 在头段 H 已经受纠错编码, 和数据 D_1 和 D_2 未经受纠错编码的情况下, 包含在数据 D_1 中用于对比比例因数 SF 解码的位被分散并安排在数据 D_2 中。并且, 组成头段 H 的位被分散和安排在所得到的位序列中, 以致即使一个脉冲串差错发生, 有可能降低比例因数 SF 将成为不可解码的概率, 由此增强了被重现的声频信号的质量。

并且, 因为当为对比比例因数 SF 解码所需的位被分散和安排时, 各个位只被写入操作存贮器的第一行, 对各个段的比例因数 SF 解码所需的位被分散并安排在该帧中, 其次序与在频率轴上段的次序完全相同。

因此, 即使一个脉冲串差错发生了, 有可能在频率轴上将可能损

失的比例因数 SF 集中起来，这样一来，不可解码段可被集中在非常窄的范围内。结果，被重现的声频信号的质量可被提高。

D. 上述各实施方案的变型

- 涉及实施方案 1-3 的插入设备和去插入设备可用所描述的硬件配置来实现，或者可用一种软件配置通过执行一个与上述操作类似的程序来实现。

而且，在上述的实施方案中，组成经历纠错编码的头段 H 的位被分散，将它们安排在未经历纠错编码的数据的一个位序列中，但本发明并不局限于此，以上描述的插入和去插入，当然，也可以应用到未经历纠错编码的部件上。

- 在第三实施方案中，也给出一个例子，其中本发明采用 3 个参数来代表 1 个信号，但本发明并不局限于此，当然也允许 1 个信号用 4 个或更多参数来表示。在这种情况下，插入可被这样执行，通过将某些参数对应的位分散和安排到其余参数之一所对应的一个位序列中，并将这种分散执行多次重复，与参数类型的数目相对应。

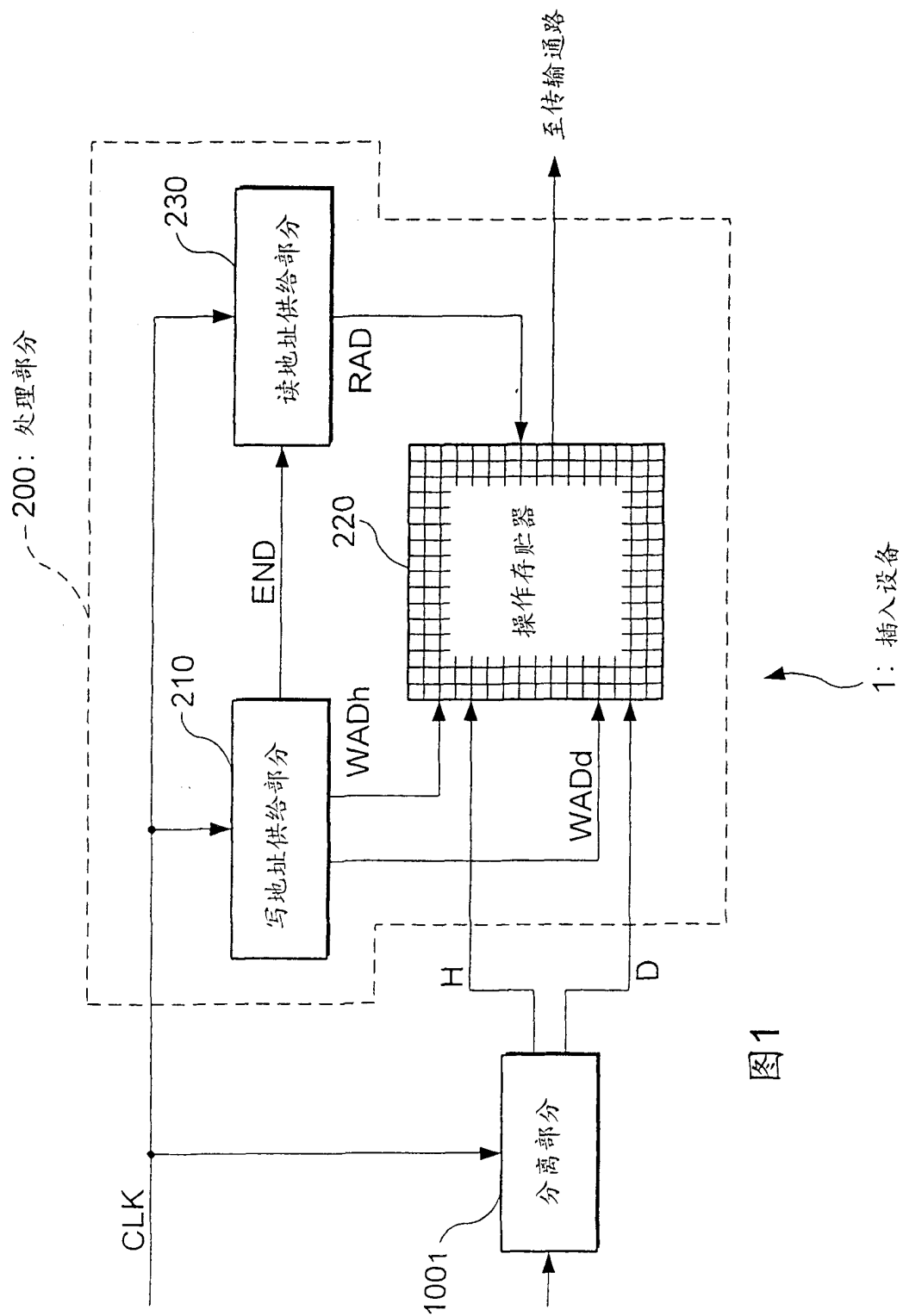


图3

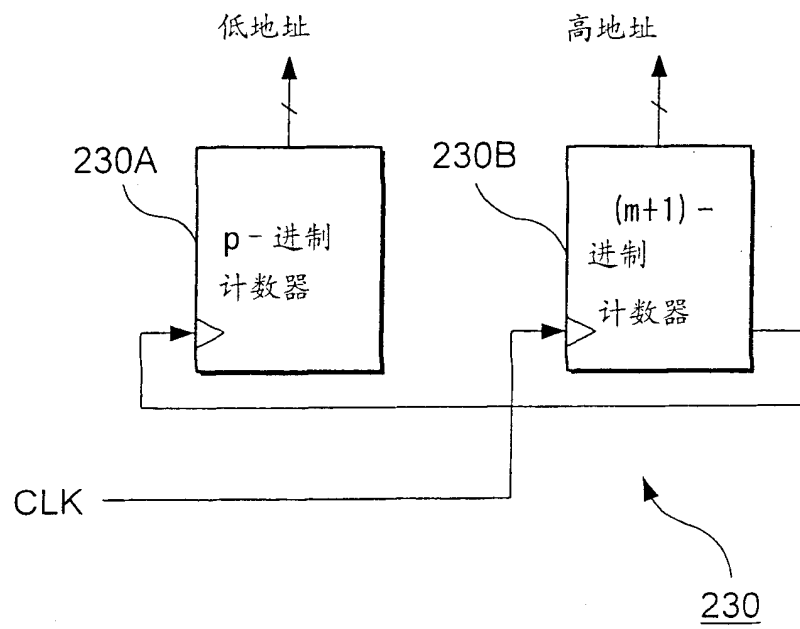


图4

插入时写的顺序
(去插入时读的顺序)

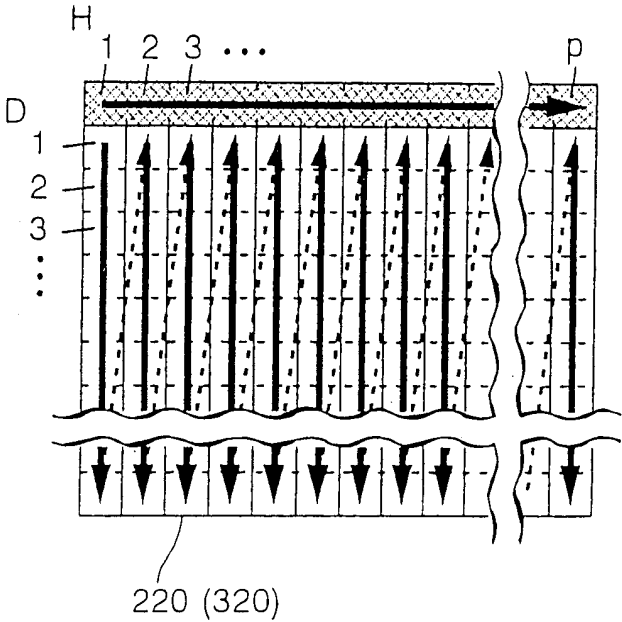


图5

插入时读的顺序
(去插入时写的顺序)

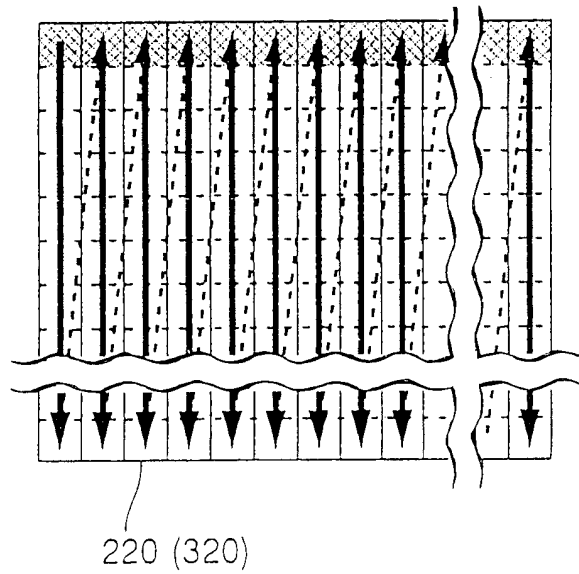
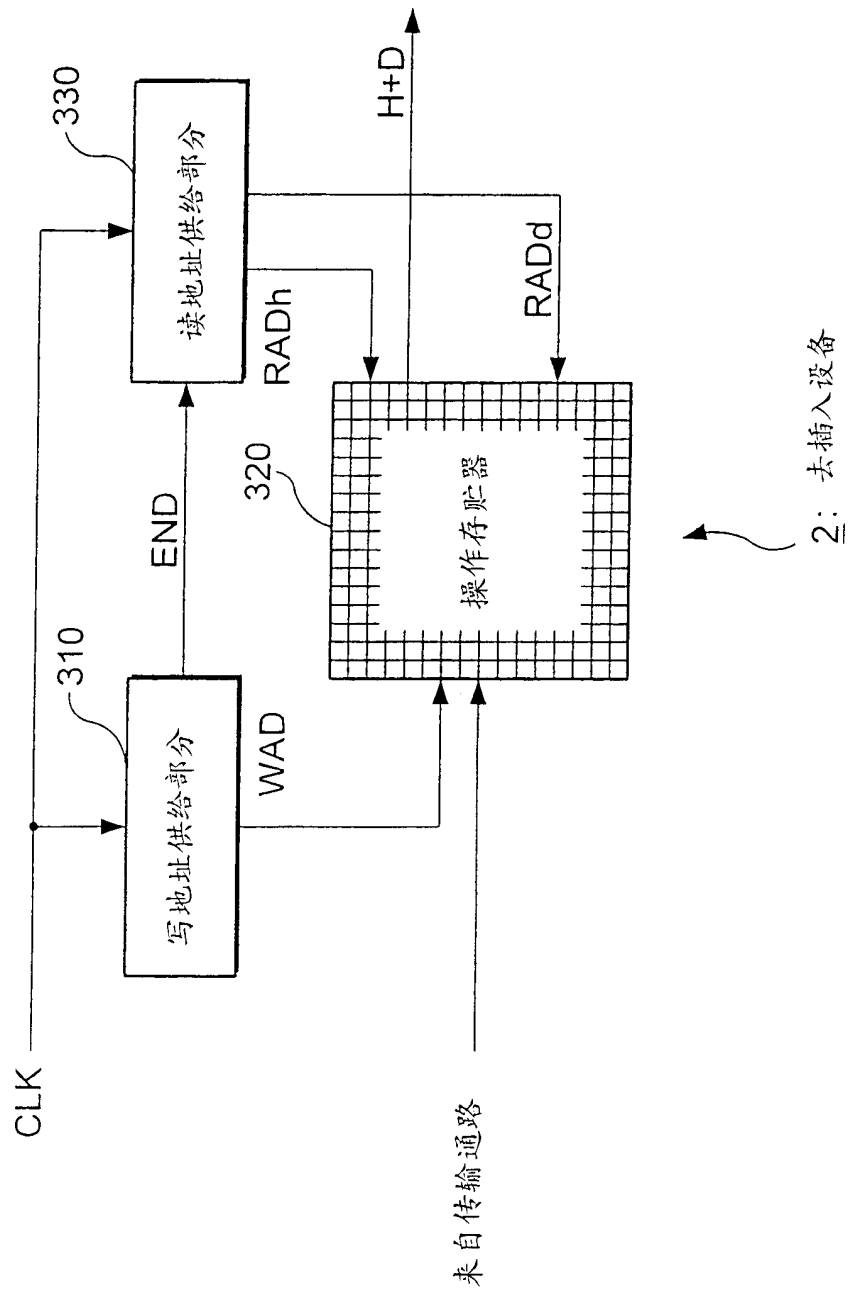
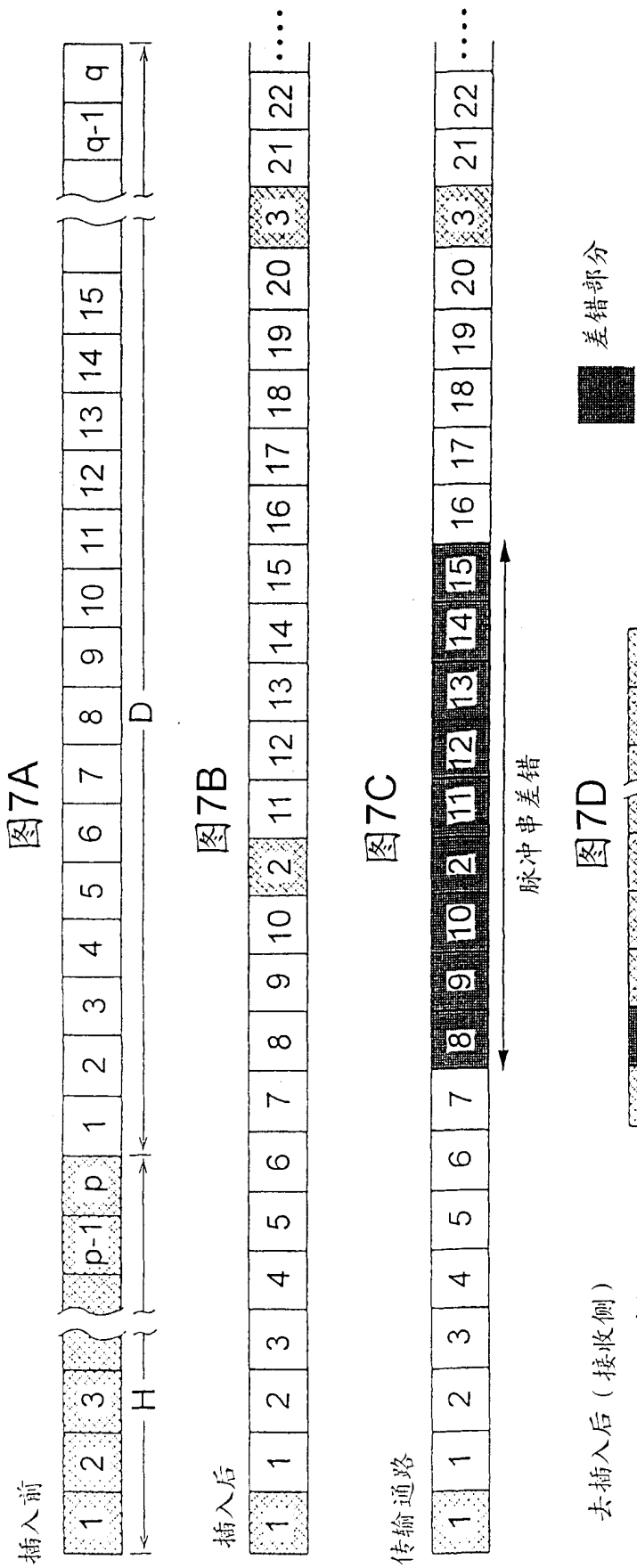


图6

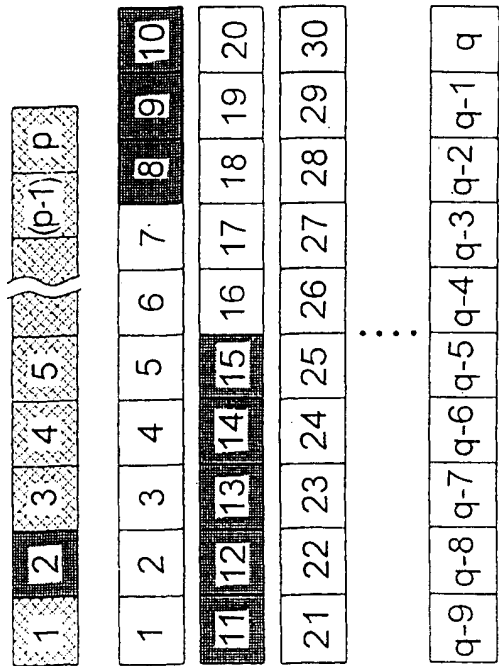


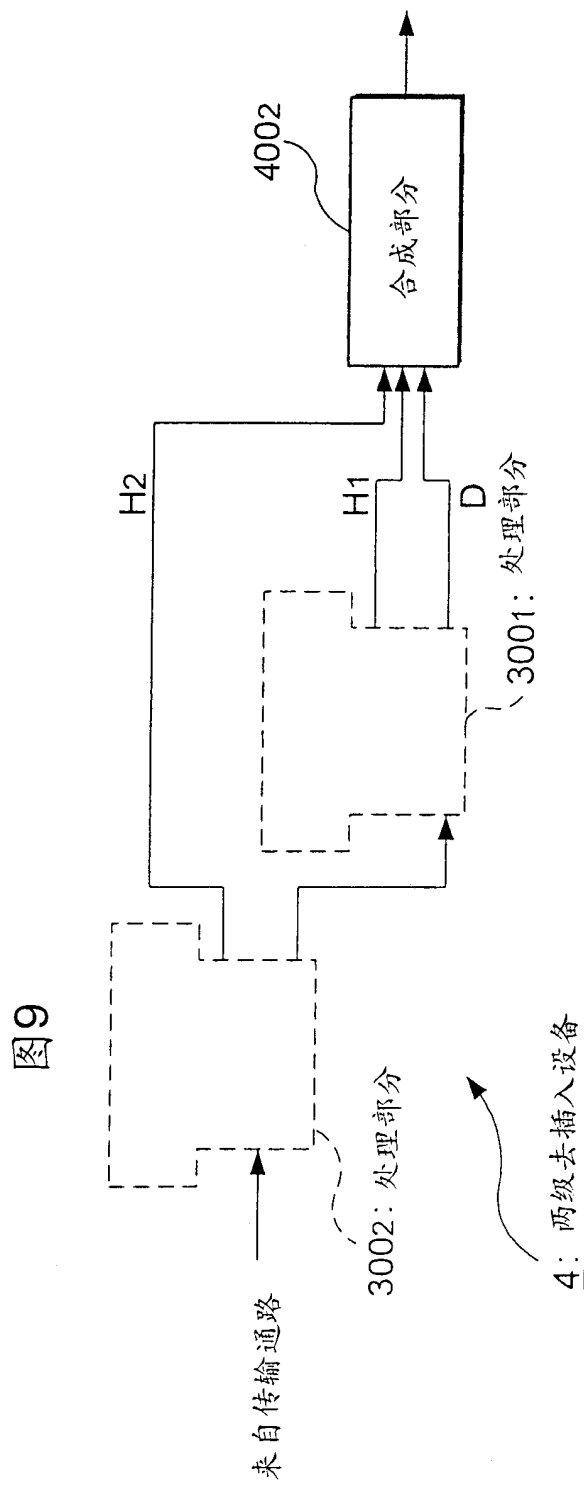
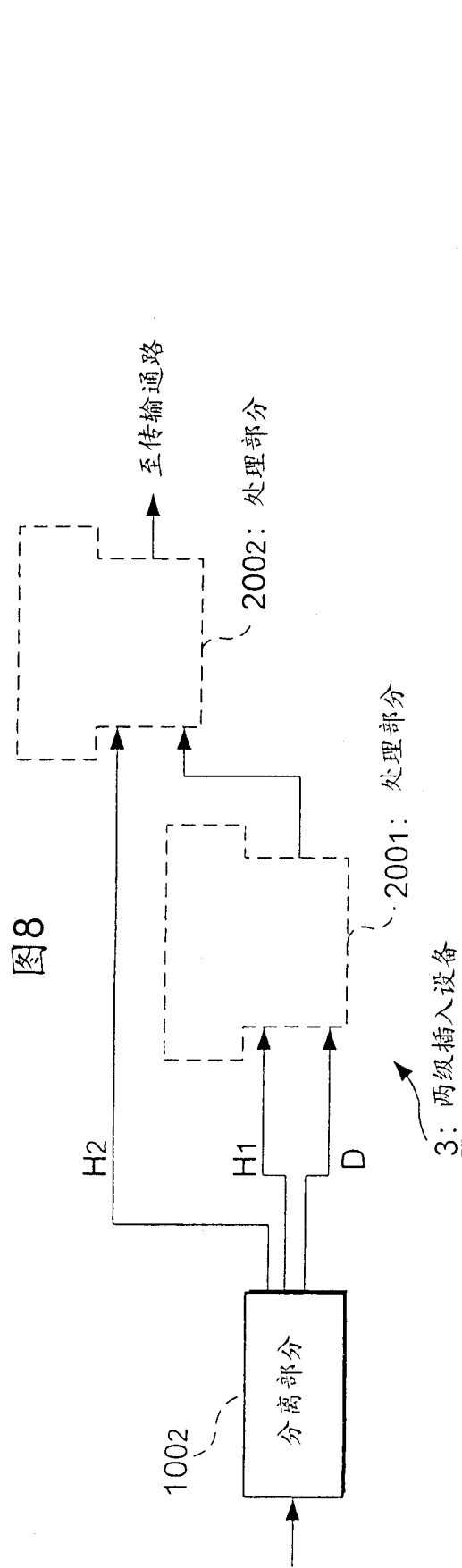


去插入后 (接收侧)
头段 (纠错编码过)

ENCORDING

未经受纠错编码的部分





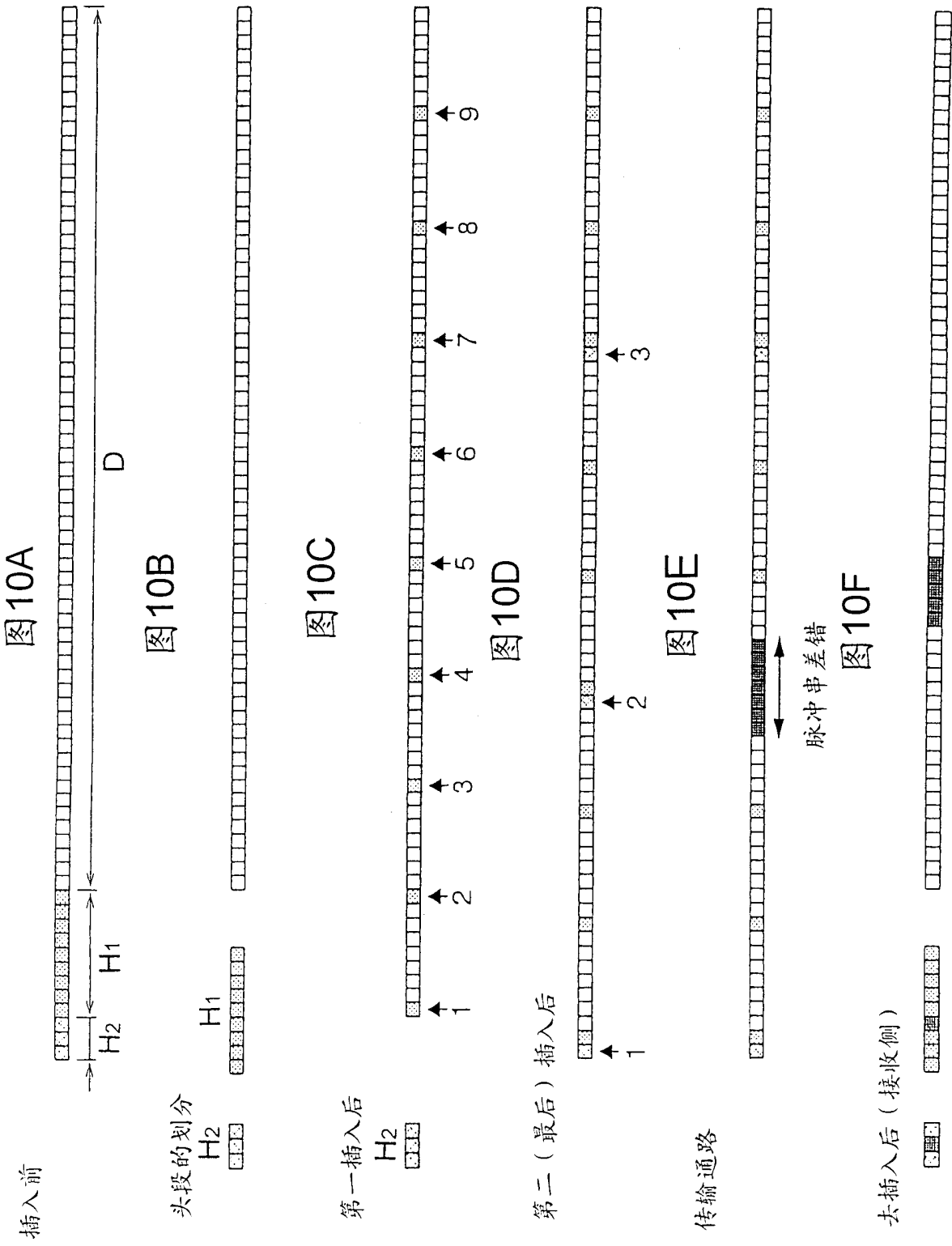


图11

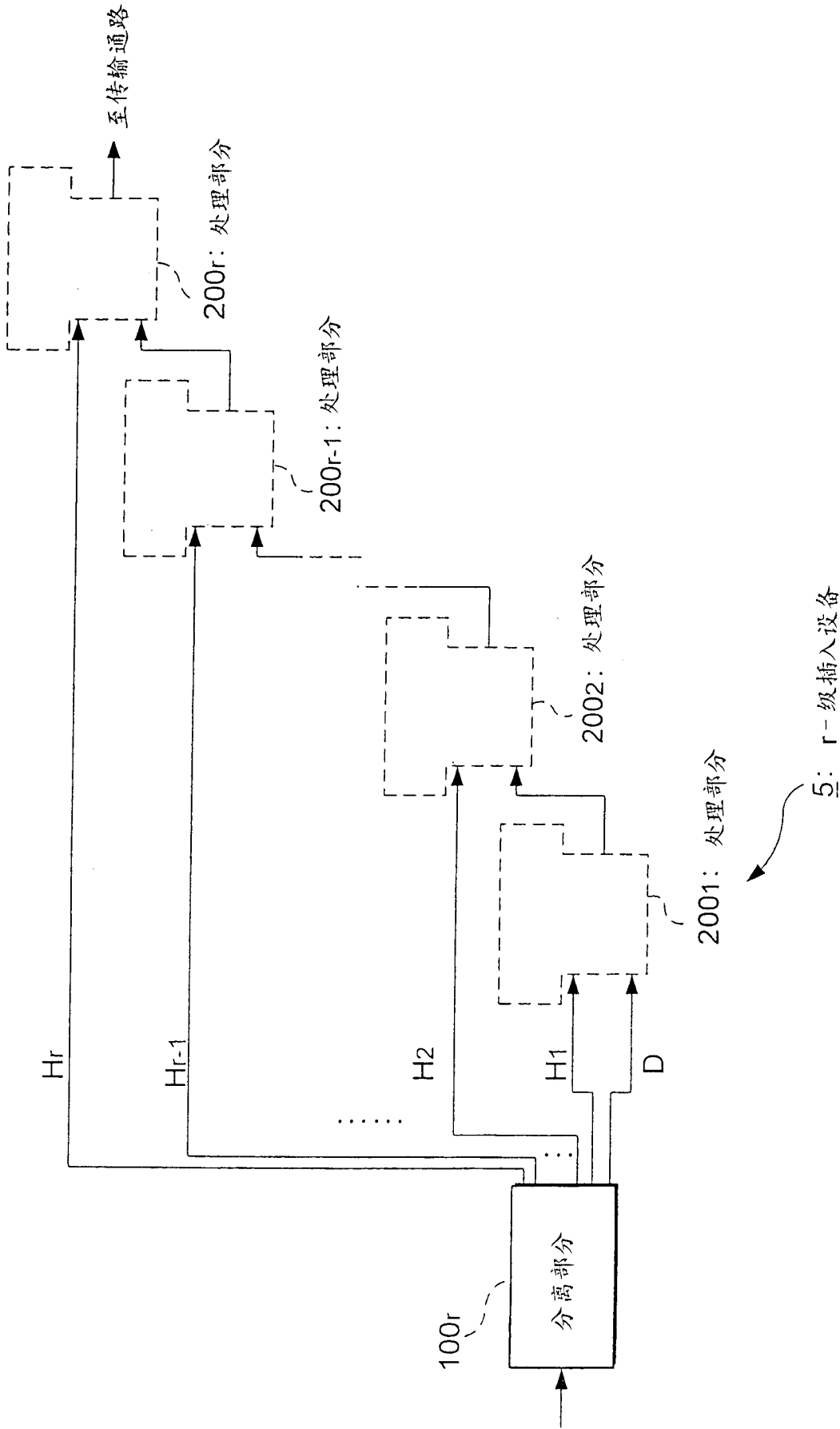
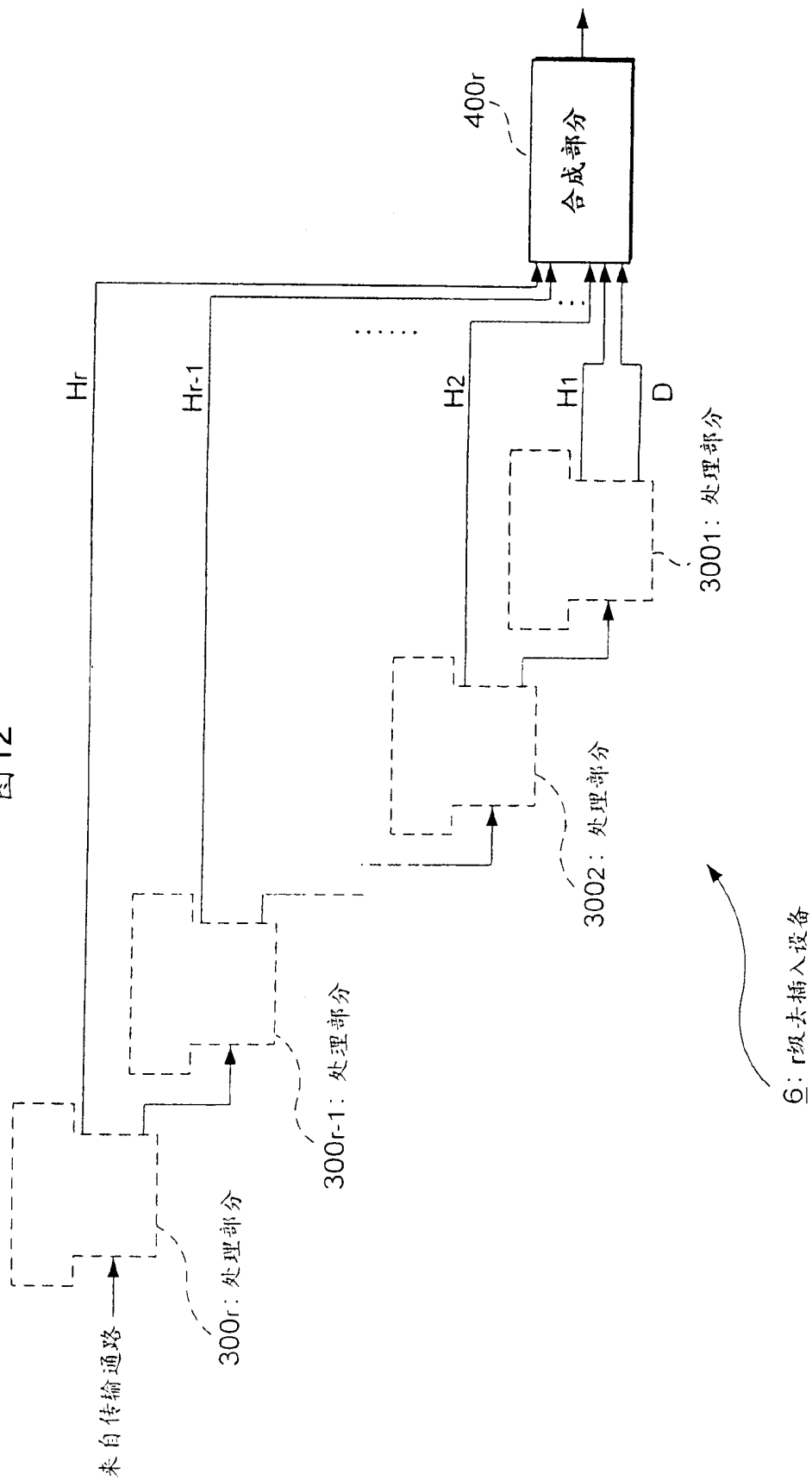
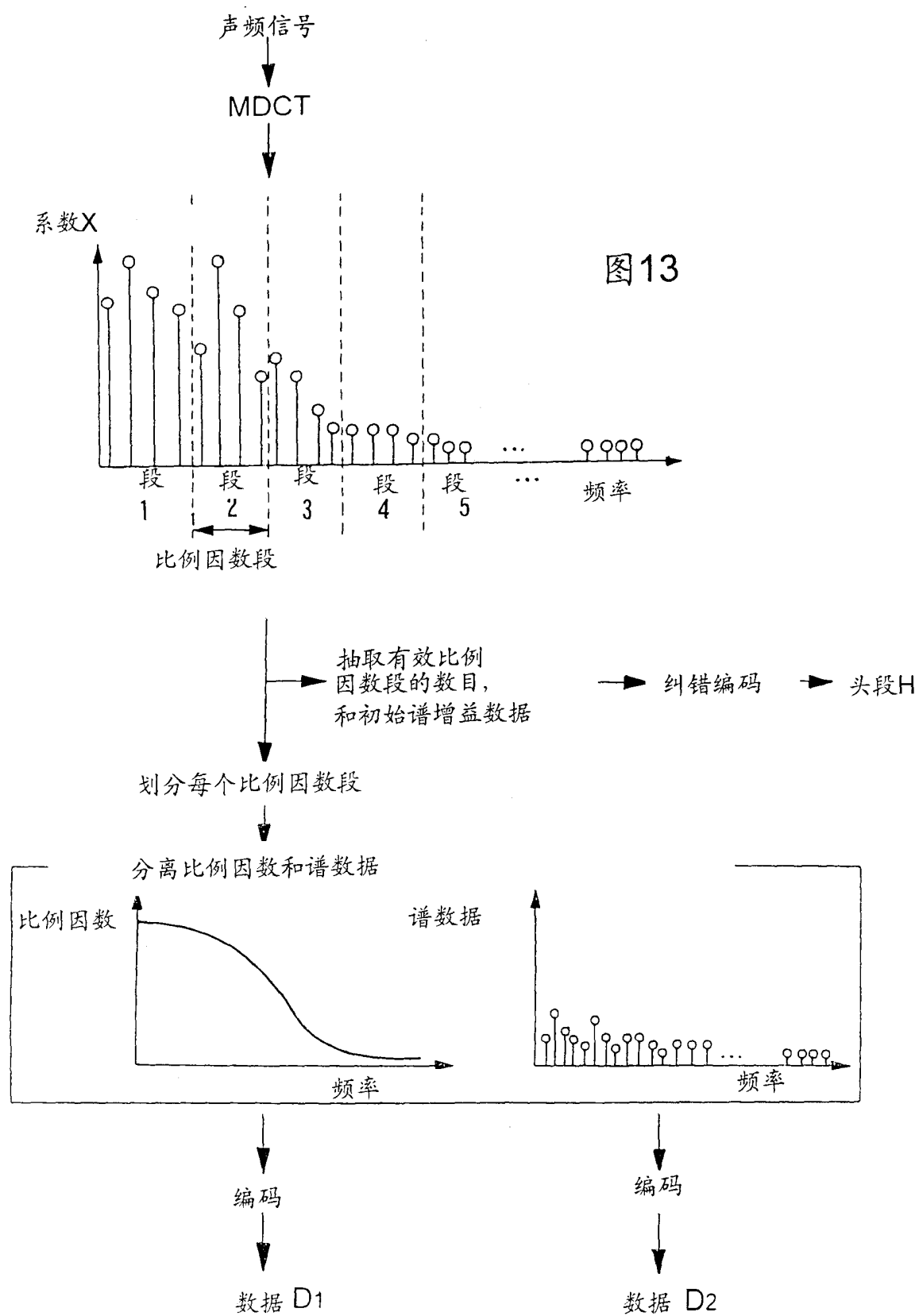
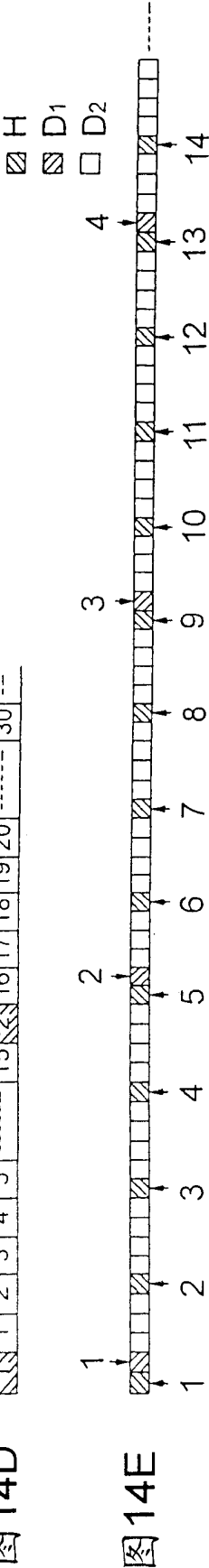
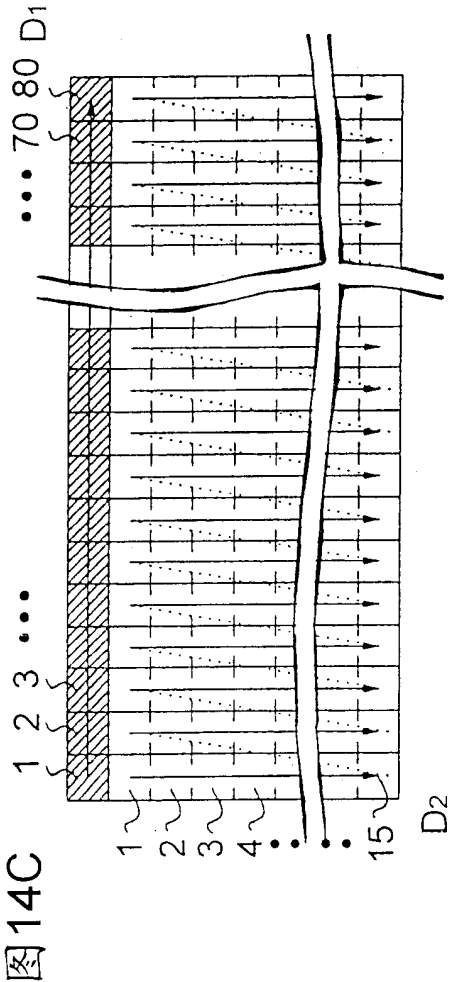
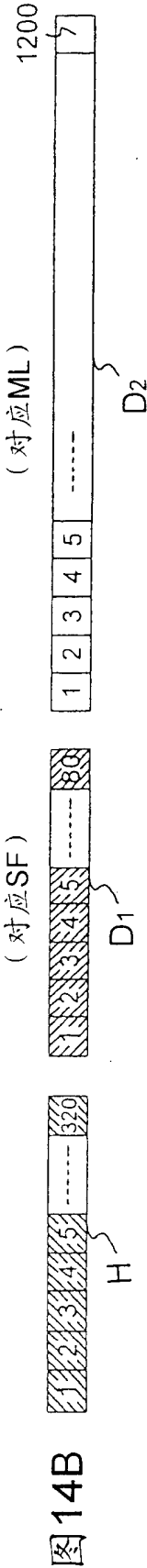
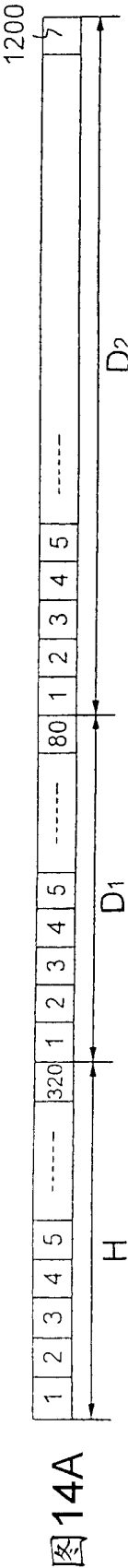


图12







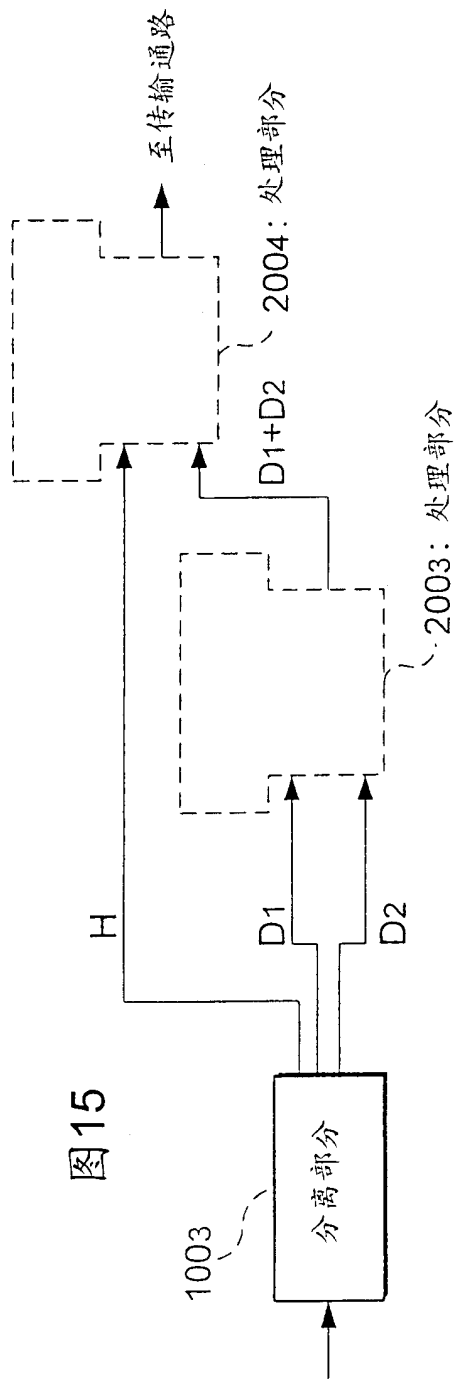


图16

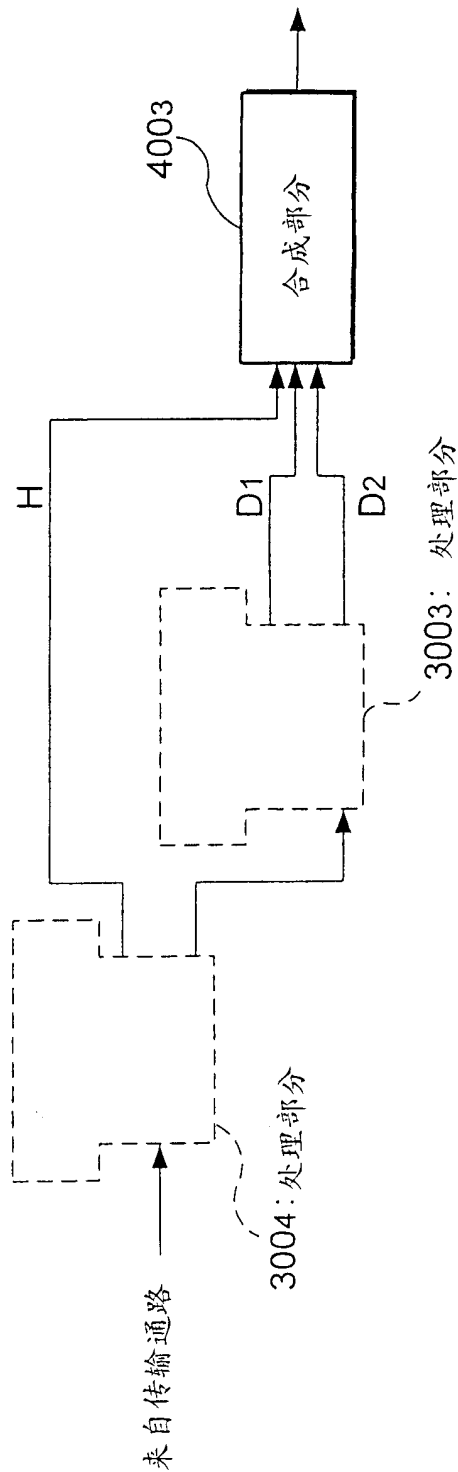


图17A

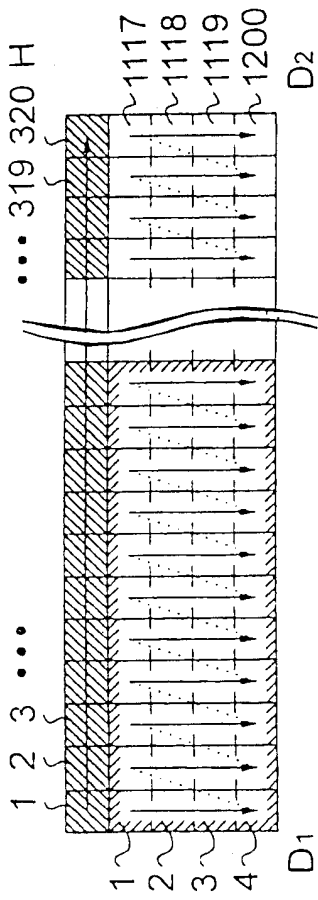


图17B

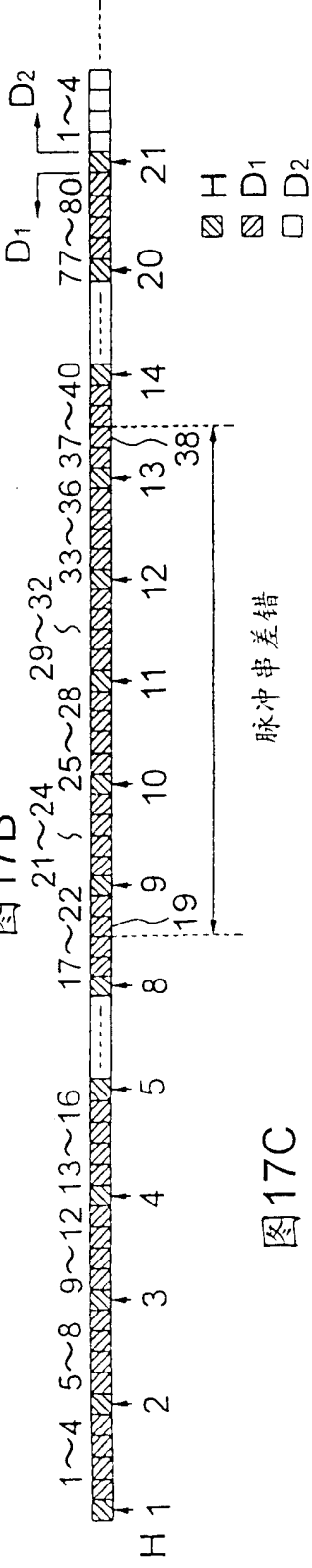


图17C

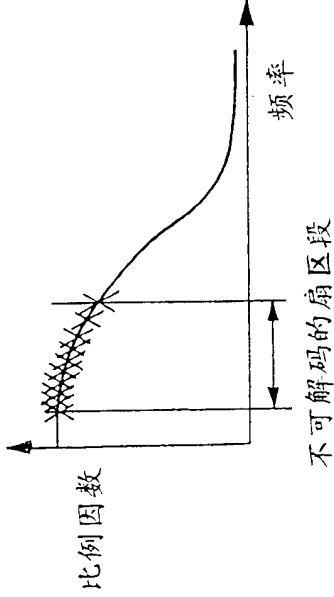


图18A

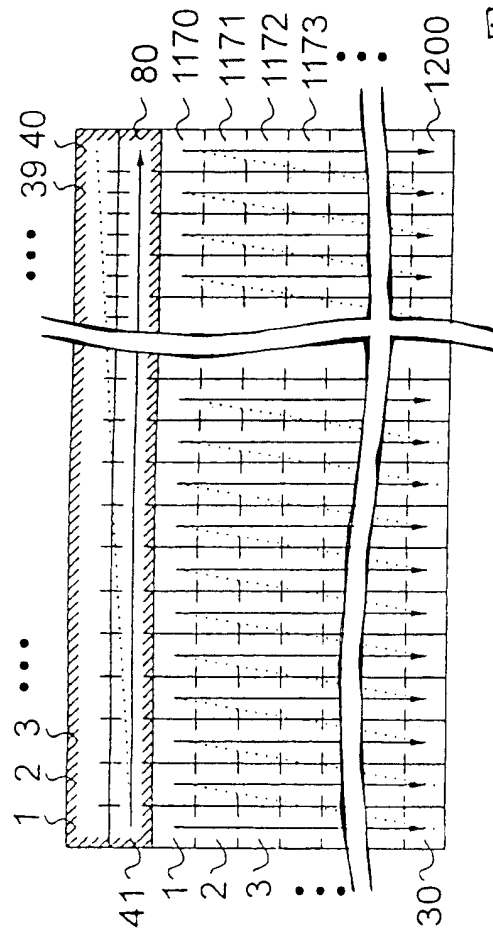


图18B

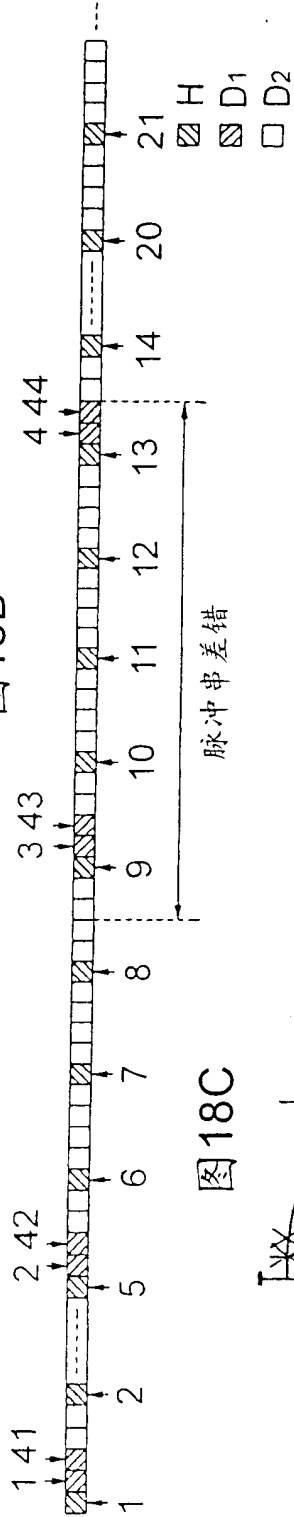


图18C

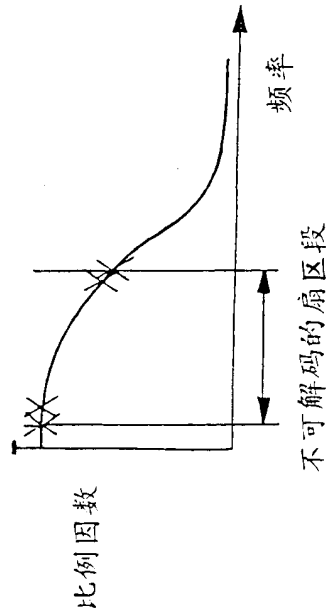


图19A

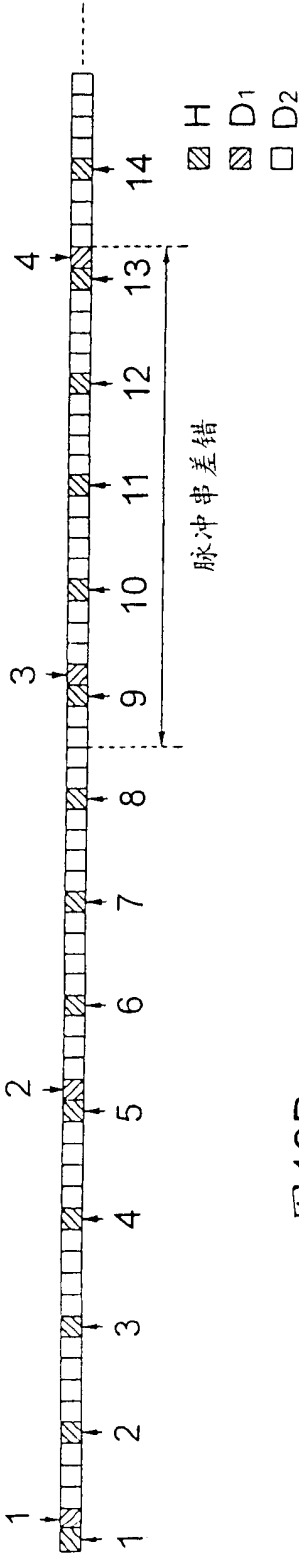


图19B

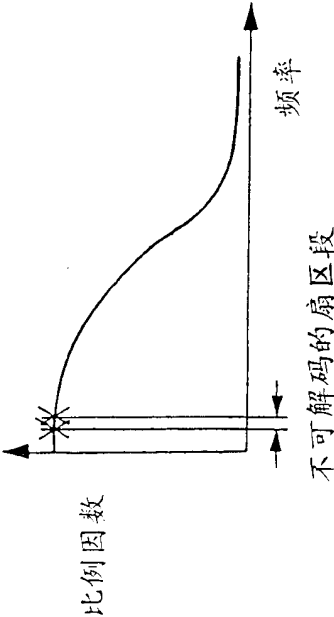


图20

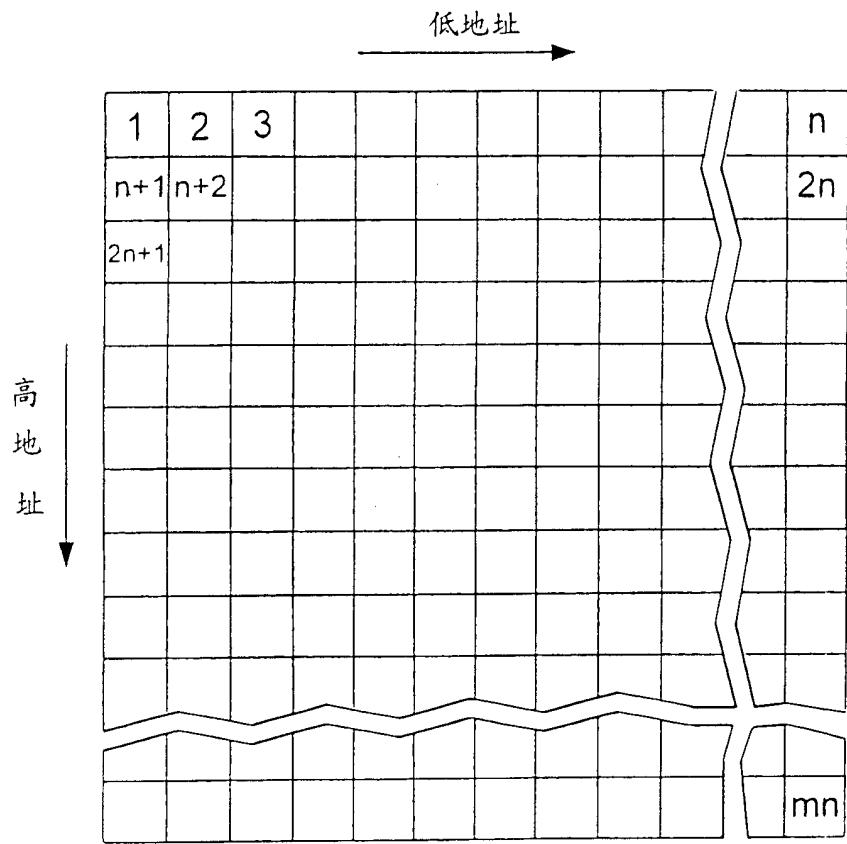


图21

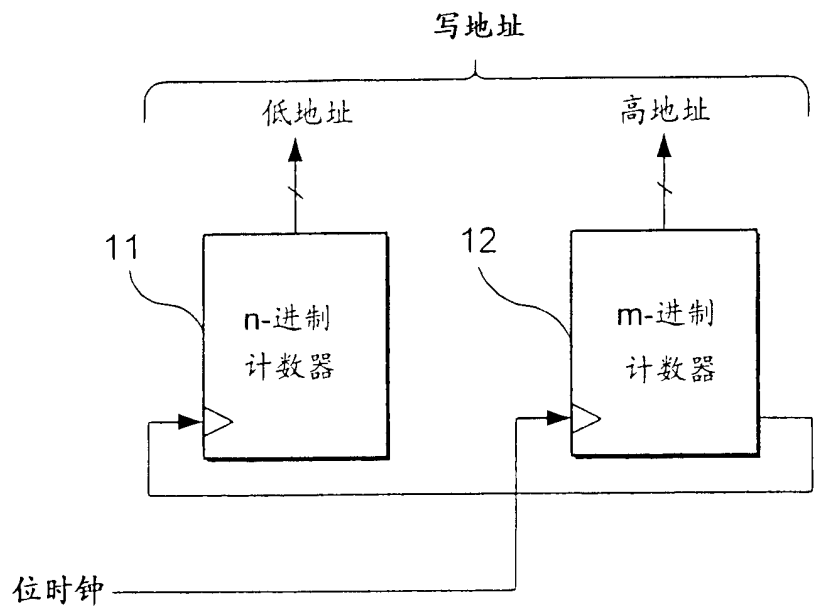


图22

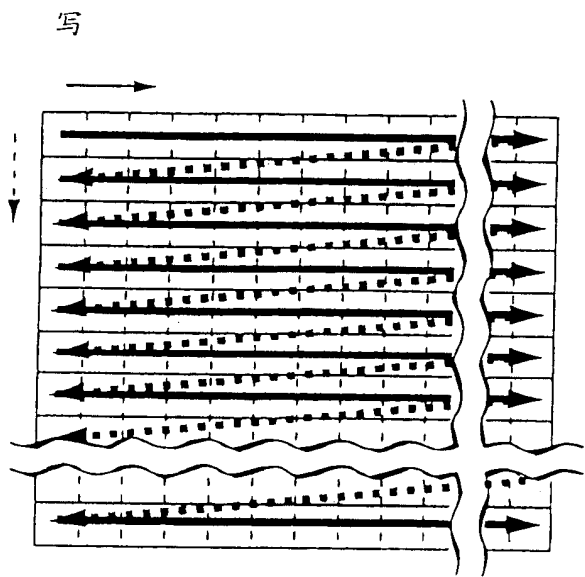


图23

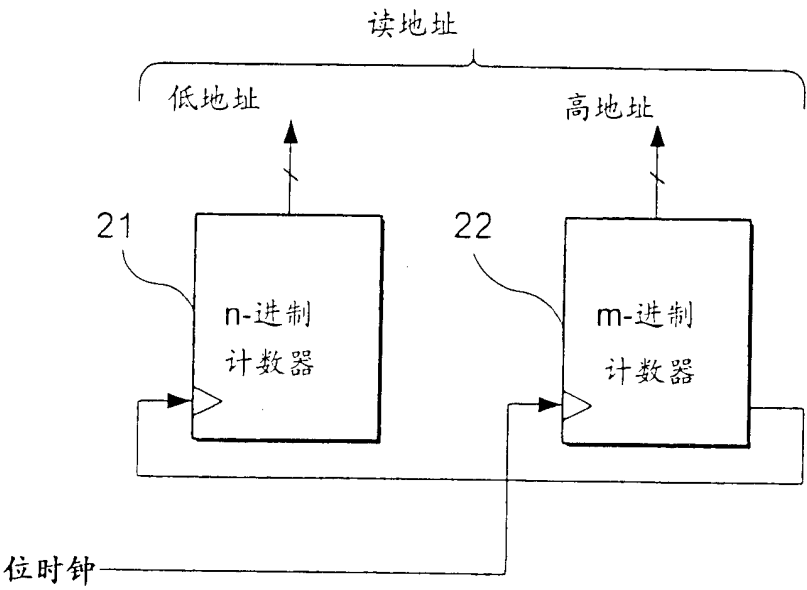


图24

