

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4350192号
(P4350192)

(45) 発行日 平成21年10月21日 (2009. 10. 21)

(24) 登録日 平成21年7月31日 (2009. 7. 31)

(51) Int. Cl.

F I

H O 4 L 25/03 (2006. 01)

H O 4 L 25/03 D

G O 6 K 7/10 (2006. 01)

G O 6 K 7/10 X

H O 4 B 10/04 (2006. 01)

H O 4 B 9/00 S

H O 4 B 10/06 (2006. 01)

H O 4 B 17/00 G

H O 4 B 10/14 (2006. 01)

請求項の数 14 (全 9 頁) 最終頁に続く

(21) 出願番号 特願平11-41822

(22) 出願日 平成11年2月19日 (1999. 2. 19)

(65) 公開番号 特開平11-341084

(43) 公開日 平成11年12月10日 (1999. 12. 10)

審査請求日 平成17年12月15日 (2005. 12. 15)

(31) 優先権主張番号 9804167:6

(32) 優先日 平成10年2月26日 (1998. 2. 26)

(33) 優先権主張国 英国 (GB)

(73) 特許権者 591007686

エルエスアイ コーポレーション

アメリカ合衆国カリフォルニア州95035, ミルピタス, バーバー・レーン 1621

(74) 代理人 100059959

弁理士 中村 稔

(74) 代理人 100067013

弁理士 大塚 文昭

(74) 代理人 100082005

弁理士 熊倉 禎男

(74) 代理人 100065189

弁理士 穴戸 嘉一

(74) 代理人 100096194

弁理士 竹内 英人

最終頁に続く

(54) 【発明の名称】 利得制御構成体及び方法

(57) 【特許請求の範囲】

【請求項 1】

光学的データ搬送波読み取りチャンネルを経て供給される読み取り信号の実際の大きさと所望の大きさとの間の差に基づいて可変利得増幅器の利得を制御するための利得制御構成体において、

各サンプリング点ごとにサンプル値を与えるために周期的なサンプリング点で読み取り信号の振幅をサンプリングする手段と、

上記サンプリング点でのサンプル値、及びその手前のサンプリング点で決定された包絡線値に関連した包絡線値を決定する手段と、

利得エラー値を与えるように上記包絡線値と所望の包絡線値との間の差に対応する差の値を決定する手段と、

を備えたことを特徴とする利得制御構成体。

【請求項 2】

上記包絡線値を決定する手段は、

サンプリング点でのサンプル値を、その手前のサンプリング点で決定された包絡線値と比較する手段と、

上記比較手段にตอบสนองして、その比較された値の大きい方を包絡線値として与える手段と、を備えた請求項 1 に記載の構成体。

【請求項 3】

上記手前のサンプリング点での包絡線値から所定値を減算して、減少された包絡線値を

10

20

与える手段を更に備えた請求項 1 又は 2 に記載の構成体。

【請求項 4】

サンプル値が上記手前のサンプリング点での包絡線値より小さいことを上記比較手段が示すときにそれに応答して、上記減少された包絡線値を包絡線値として与えるための手段を更に備えた請求項 2 に従属する請求項 3 に記載の構成体。

【請求項 5】

上記包絡線値と、サンプリング点の頻度に等しい周波数を有するクロック信号から、手前のサンプリング点の包絡線値を与えるためのレジスタ手段を更に備えた請求項 1 ないし 4 のいずれかに記載の構成体。

【請求項 6】

上記包絡線決定手段は、サンプル値のモジュラスを上記比較手段に与えるための整流手段を更に備えた請求項 1 ないし 5 のいずれかに記載の構成体。

【請求項 7】

上記可変利得増幅器は、読み取り信号を与えるために少なくとも 1 つの利得エラー値に基づく量だけ入力信号を増幅するように制御される請求項 1 ないし 6 のいずれかに記載の自動利得制御構成体。

【請求項 8】

光学的データ搬送波読み取りチャンネルを経て供給される読み取り信号の実際の大きさと所望の大きさとの間の差に基づいて可変利得増幅器の利得を制御する方法において、各サンプリング点ごとにサンプル値を与えるために周期的なサンプリング点で読み取り信号の振幅をサンプリングし、
上記サンプリング点でのサンプル値、及びその手前のサンプリング点で決定された包絡線値に関連した包絡線値を決定し、そして
利得エラー値を与えるように上記包絡線値と所望の包絡線値との間の差に対応する差の値を決定する、
という段階を備えたことを特徴とする方法。

【請求項 9】

上記包絡線値を決定する段階は、
サンプリング点でのサンプル値を、その手前のサンプリング点で決定された包絡線値と比較し、そして
その比較された値の最も大きいものを包絡線値として与える、
という段階を含む請求項 8 に記載の方法。

【請求項 10】

手前のサンプリング点での包絡線値から所定値を減算して、減少された包絡線値を与える段階を更に含む請求項 8 又は 9 に記載の方法。

【請求項 11】

サンプル値が手前のサンプリング点での包絡線値より小さいことを上記比較段階が示すときに、上記減少された包絡線値を包絡線値として与える段階を更に含む請求項 9 に従属する請求項 10 に記載の方法。

【請求項 12】

上記サンプリング点の頻度に等しい周波数を有するクロック信号の 1 つのクロック周期だけ包絡線値を遅延して、手前のサンプリング点の包絡線値を与える段階を更に含む請求項 8 ないし 11 のいずれかに記載の方法。

【請求項 13】

上記包絡線決定段階は、比較段階に使用するためのモジュラスを与えるようにサンプル値を整流することを更に含む請求項 8 ないし 12 のいずれかに記載の方法。

【請求項 14】

読み取り信号を与えるために少なくとも 1 つの利得エラー値に基づく量だけ入力信号を増幅するように可変利得増幅器の利得を制御する段階を更に含む請求項 8 ないし 12 のいずれかに記載の方法。

10

20

30

40

50

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光学的データ搬送波読み取りチャンネルを経て供給される読み取り信号の実際の大きさと所望の大きさとの間の差に基づいて可変利得増幅器の利得を制御するための利得制御構成体及び方法に係る。

【0002】

【従来の技術】

光学的データ搬送波からデータを回復するために、データ搬送波の書き込み/読み取りチャンネルを、そのチャンネルの周波数応答特性を近似する部分的応答特性に基づいて分類することが知られており、そしてデジタルデータ回復回路の構成又は設計は、その部分的応答特性をもつチャンネルからのデータ回復を最適化するように選択される。

【0003】

部分的応答クラスをより厳密に仮定するためにヘッド組立体からの信号を等化すべきである場合に、アナログ等化フィルタを使用するかデジタル等化フィルタを使用するかを選択は、読み取り経路において読み取り信号をサンプリングするのに使用されるフラッシュアナログ/デジタルコンバータ(ADC)の前又は後のいずれにフィルタを配置することが所望されるかによって左右される。典型的な部分応答(PR)特性は、 a 及び b を $a + bD + aD^2$ の全等化チャンネルインパルス応答における定数とした場合のPR(a 、 b 、 a)と、 a 及び b を $a + bD + bD^2 + aD^3$ の全等化チャンネルインパルス応答の定数とした場合のPR(a 、 b 、 b 、 a)である。ここで、 D は、単位遅延演算子を表す。

【0004】

インパルス応答は、例えば、 8 、 $16efm+$ 又は 1 、 $7RL$ のような適当なコード化手法と組み合わせると、限定された1組の理想的な値を有するデジタル波形サンプルの最終的な流れを与える。PR(a 、 b 、 a)チャンネルの場合には、4つのこのようなレベルがあり、一方、PR(a 、 b 、 b 、 a)チャンネルの場合には、5つある。これら及び他の形式のチャンネルからデータを最適に回復するときには、読み取り信号がゼロのADCコードにセンタリングされるようにしばしば作用される。というのは、データ回復のために2の補数のデジタル機構を使用することが他の機構よりもしばしば好ましいからである。このセンタリングに続いて、後続のデータ回復回路においてデータスライサで最適なデータ回復を行えるように読み取り信号の振幅を適切にスケールリングする自動利得制御(AGC)装置により読み取り信号に作用を与えねばならない。

【0005】

入力された読み取り信号の実際の振幅の大きさと所望の振幅の大きさとの間の不一致が増加すると、データが不適切にデコードされる確率が高くなる。部分的応答チャンネルと共に使用される従来のAGC装置は、データ回復回路の位相固定ループが読み取り信号の当該成分の周波数にロックしたときだけ動作状態になる。ロックが生じると、AGC装置は、サンプリングされた読み取り信号のデジタル振幅値を、データスライサにより与えられる理想的な振幅値と比較する。得られた差の値は、利得エラー値として与えられるか、又はデータスライサにより与えられる理想的な値に基づく量で乗算されて、利得エラー値を形成する。エラー値は、多数のサンプリング周期にわたって累積されて、フィードバックエラー値を発生し、これは、閉ループAGCシステム内の可変利得増幅器(VGA)の利得を制御し、読み取り信号の振幅をスケールリングする。

【0006】

【発明が解決しようとする課題】

しかしながら、このような従来のシステムは、位相固定ループに位相又は周波数エラーがあると、誤った利得エラー値を生じさせるという点で欠点がある。その結果、フィードバックエラー値が誤ったものになるので、VGAの正しい利得調整又は利得ロックが生じないか、又は多数のサンプルクロックサイクルの後にしか生じない。又、このようなシステムは、位相固定ループによる適時な回復を生じさせるのに適した大きさを読み取り信号に

もたせるのに必要なVGA利得の初期調整に対して使用することができない。

【0007】

更に、このような従来のAGCシステムは、読み取り信号の振幅の実際の大きさが理想的な振幅の大きさに十分に接近して、正しい位相及び周波数ロックを確保するに十分なほどデータスライサ出力の判断エラーが僅かになったときしか意義のある利得エラー値を発生することができない。例えば、PR(a、b、a)チャンネルデータ回復回路において利得ロックを得られなくするためには利得が理想的な利得より数十%低いだけでよい。

【0008】

【課題を解決するための手段】

本発明の第1の特徴によれば、光学的データ搬送波読み取りチャンネルを経て供給される読み取り信号の実際の大きさと所望の大きさとの間の差に基づいて可変利得増幅器の利得を制御するための利得制御構成体において、各サンプリング点ごとにサンプル値を与えるために周期的なサンプリング点で読み取り信号の振幅をサンプリングする手段と、上記サンプリング点でのサンプル値、及びその手前のサンプリング点で決定された包絡線値に関連した包絡線値を決定する手段と、利得エラー値を与えるように上記包絡線値と所望の包絡線値との間の差に対応する差の値を決定する手段とを備えた利得制御構成体が提供される。

10

【0009】

上記包絡線値を決定する手段は、サンプリング点でのサンプル値を、その手前のサンプリング点で決定された包絡線値と比較する手段と、この比較手段に応答して、その比較された値の大きい方を包絡線値として与える手段とを備えている。それとは別に又はそれに加えて、上記構成体は、手前のサンプリング点での包絡線値から所定値を減算して、減少された包絡線値を与える手段も備えている。これらの特徴が存在する場合には、上記構成体は、サンプル値が上記手前のサンプリング点での包絡線値より小さいことを上記比較手段が示すときにそれに応答して、上記減少された包絡線値を包絡線値として与えるための手段を更に備えている。

20

【0010】

好都合なことに、上記構成体は、上記包絡線値と、サンプリング点の頻度に等しい周波数を有するクロック信号から、手前のサンプリング点の包絡線値を与えるためのレジスタ手段を更に備えている。上記包絡線決定手段は、サンプル値のモジュラスを上記比較手段に与えるための整流手段を更に備えている。

30

【0011】

好ましくは、上記可変利得制御器は、読み取り信号を与えるために少なくとも1つの利得エラー値に基づく量だけ入力信号を増幅するように制御される。

【0012】

本発明の第2の特徴によれば、光学的データ搬送波読み取りチャンネルを経て供給される読み取り信号の実際の大きさと所望の大きさとの間の差に基づいて可変利得増幅器の利得を制御する方法において、各サンプリング点ごとにサンプル値を与えるために周期的なサンプリング点で読み取り信号の振幅をサンプリングし、上記サンプリング点でのサンプル値、及びその手前のサンプリング点で決定された包絡線値に関連した包絡線値を決定し、そして利得エラー値を与えるように上記包絡線値と所望の包絡線値との間の差に対応する差の値を決定するという段階を備えた方法が提供される。

40

【0013】

上記方法は、サンプリング点でのサンプル値を、その手前のサンプリング点で決定された包絡線値と比較し、そしてその比較された値の最も大きいものを包絡線値として与えるという段階を含む。それとは別に又はそれに加えて、上記方法は、手前のサンプリング点での包絡線値から所定値を減算して、減少された包絡線値を与える段階を更に含む。これらの段階が存在する場合には、上記方法は、サンプル値が手前のサンプリング点での包絡線値より小さいことを上記比較段階が示すときに、上記減少された包絡線値を包絡線値として与える段階を更に含む。

50

【 0 0 1 4 】

上記方法は、サンプリング点の頻度に等しい周波数を有するクロック信号の1つのクロック周期だけ包絡線値を遅延して、手前のサンプリング点の包絡線値を与える段階を更に含む。

【 0 0 1 5 】

上記包絡線決定段階は、比較段階に使用するためのモジュラスを与えるようにサンプル値を整流することを更に含む。好ましくは、上記方法は、読み取り信号を与えるために少なくとも1つの利得エラー値に基づく量だけ入力信号を増幅するように可変利得増幅器の利得を制御する段階を更に含む。

【 0 0 1 6 】

【 発明の実施の形態 】

以下、添付図面を参照して、本発明の実施形態を詳細に説明する。

【 0 0 1 7 】

図1を参照すれば、理想的な振幅の大きさをもつ理想的な読み取り信号10が○印Aで示すサンプリング点と共に示されている。これらのサンプリング点は、PR(a、b、a)クラスのチャンネルを経て受信されるデータを回復するように構成されたデータ回復回路に対し、読み取り信号10の当該成分に関して正しい位相である。サンプリング点Aは、周期T秒のクロック信号により定められ、そして読み取り信号10の当該成分と同相であり且つ周波数整列される。それに重畳された信号11は、理想的な振幅の大きさより20%振幅が大きく、×印Bで示す点でサンプリングされ、これは、読み取り信号11の当該成分の周期より13%小さい周期をもつサンプリングクロックサイクルによって定義される。それ故、信号11及びそのサンプリング点は、位相固定ループ(その出力からクロック信号の周期が導出される)が正しい位相及び周波数ロックを得ていない場合を表している。*印Cで示すように、各サンプリング点において上記の公知自動利得制御装置により与えられる利得エラー値は、利得が高過ぎるので、負でなければならないが、これ以外の場合にもサンプリング点に多数の利得エラー値Cがあることが明らかである。このような利得エラー値を含む発生されたフィードバックエラー値は、明らかに不正確である。図1の場合に限らず、このような誤った利得エラー値に基づいて供給されるフィードバックエラー値は、AGC装置の利得の修正をしばしば与えず、むしろ、利得エラーを増大して、利得ロックを得られなくする。

【 0 0 1 8 】

図2を参照すれば、本発明の利得制御構成体は、一般に、フラッシュアナログ/デジタルコンバータ(ADC)20と、デジタル整流器21と、デジタル比較器22と、減少装置23と、デジタルマルチプレクサ24と、レジスタ25と、デジタル減算器26とを備えている。

【 0 0 1 9 】

ADC20は、クロック入力端子28に受け取られるクロック信号の各サイクルの立上り縁において入力端子27に受け取られるアナログ読み取り信号をサンプリングし、そして各サンプリング点でサンプリングされた読み取り信号の振幅を表す一連のデジタル値より成るデジタル信号を出力29に発生する。出力端子29に与えられる信号は、ゼロのADCにセンタリングされる。デジタル整流器21は、この信号を入力端子30に受け取り、そしてこの信号のデジタルモジュラスを出力端子31に与える。自動利得制御構成体の実施に基づき、整流器は、単に、サンプリングされた信号の符号ビットを検出する手段であって、符号ビットがゼロである(即ちサンプルが正の値を有する)場合にはサンプリングされた値を不変のままとし、さもなくば、全てのビットを反転してその結果に1の値を追加し、これにより、端子30の信号にモジュラス演算を実行して、整流されたデジタル信号を端子31に発生するための手段を構成する。

【 0 0 2 0 】

整流されたデジタル信号は、出力端子31から、比較器22の第1の入力端子33に送られると共に、デジタルマルチプレクサ24の第1の入力端子34にも送られる。減少装置

10

20

30

40

50

23は、入力端子32に受け取られるレジスタ25の出力デジタル信号から、この実施形態では好ましくは1に等しい所定の量を減算し、そしてそれにより得られる減少されたレジスタ出力信号を出力端子35を経てデジタルマルチプレクサ24の第2の入力端子36に与える。

【0021】

デジタルマルチプレクサ24は、比較器22の出力端子39からスイッチング入力端子38に受け取られる論理信号に基づいて、端子34に受け取られた整流された信号又は端子36に受け取られた減少されたレジスタ出力信号のいずれかに等しいマルチプレクサ出力信号をその出力端子37に発生する。これについては、以下で詳細に説明する。端子37からのマルチプレクサ出力信号は、レジスタ25の入力端子39に受け取られ、レジスタ25は、その直前のクロックサイクルに供給されたマルチプレクサ出力信号を出力端子40に与える。これを達成するために、ADC20に使用されるものと同じクロック信号がクロック入力端子41に受け取られる。レジスタ出力信号は、上記のように減少装置23の入力端子32に送られ、減算器26の第1入力端子42に送られ、そして比較器22の第2入力端子43に送られる。

【0022】

以上に述べた構成体は、次のように動作する。整流されたデジタル信号がレジスタ出力信号以上であり、即ち端子43に生じる信号の値が端子33の信号の値以上であることを比較器22が決定する場合には、比較器22は、その出力端子39によりマルチプレクサ24のスイッチング入力38に論理1信号を与える。この場合に、マルチプレクサ24は、端子34に受け取られた整流されたデジタル信号をマルチプレクサ出力信号として端子37に与える。比較器22がマルチプレクサ24のスイッチング入力38に論理0の出力信号を与える場合には、端子36からの減少されたレジスタ出力信号がマルチプレクサ出力信号として端子37に与えられる。この作用は、レジスタ25の入力端子39に包絡線信号を与えることであり、これは、整流された信号がその手前の包絡線信号以上であるときにはその整流された信号の値を採用するように強制され、さもなければ、ゼロに向かって適度にゆっくり減衰するように強制される。このように与えられる信号は、例えば、その効果がAM復調器の包絡線検出器に匹敵するという点で包絡線信号と記述することができる。

【0023】

減算器26は、端子42に受け取られるレジスタ出力信号であって、手前のクロックサイクルにマルチプレクサ24により与えられる包絡線信号の値に対応する信号を、図示されない制御装置により減算器26の第2の入力端子44に与えられる理想的な即ち所望の包絡線値から減算する。この減算の結果は、包絡線値と所望の包絡線値との間の差に対応する差の値を決定し、それにより、減算器の出力端子45に利得エラー値を与えることである。

【0024】

減算器26の端子42は、レジスタの出力信号ではなくて、マルチプレクサの出力信号を受け取るように構成しても、同じ効果が達成されることが明らかである。このような接続は、更に高い性能を発揮することができる。

【0025】

図3は、上記利得エラーを発生する構成体が図1の読み取り信号11に及ぼす作用を示す。信号12は、信号11のモジュラスであり、即ち図2のデジタル整流器21により与えられる整流されたデジタル信号である。サンプリングクロック信号は、この場合も、読み取り信号12の当該成分の周期Tより13%小さな周期を有する。クロック信号の非ロック特性により、図3に+印で示す点Dにおいて信号12がサンプリングされる。

【0026】

図2の構成体は、○印で示すサンプリング点でのサンプル値Eを有する包絡線信号を発生する。包絡線信号の値Eの多くは、読み取り信号12のサンプルDに一致し、この場合に、図2の比較器22は、整流されたデジタル信号がレジスタの出力信号以上の値であると

10

20

30

40

50

決定する。これらの値の幾つかは、Fで示されている。Gで示された他の包絡線信号値は、読み取り信号12に一致せず、従って、レジスタの出力信号が整流された信号値を越えることを比較器が見出したときを指示する。

【0027】

図2の構成体により与えられる利得エラー値Hは、-4から0までの値の範囲であり、図1の利得エラー値Cよりも実際の利得エラーを非常に明確に表している。自動利得制御構成体での使用において、利得エラー値Hは、読み取り信号経路内で図2のADC29に先行する増幅器(図示せず)の利得を制御するようにフィードバックされる。

【0028】

【発明の効果】

10

このように形成された図2の自動利得制御構成体は、PR光学読み取りチャンネルに関して与えられるサンプルの特性のために、意義のある利得エラー値を与えて、位相及び周波数ロックが得られる前でも読み取り信号増幅器の利得を制御できるという点で効果的である。これは、誤った利得により誤った切り取り作用が容易に生じ、且つたとえ僅かな割合であっても、正しく切り取られたサンプルに対して誤って切り取られたサンプルがあると、位相及び周波数ロックを得ることが困難になるので、数個のデータスライスレベル以上を有する部分的応答光学読み取りチャンネルにおいて特に重要である。

【図面の簡単な説明】

【図1】読み取り信号に関する公知の自動利得制御構成体により与えられる利得エラー値を示す図である。

20

【図2】本発明による利得制御構成体の一部分を示す図である。

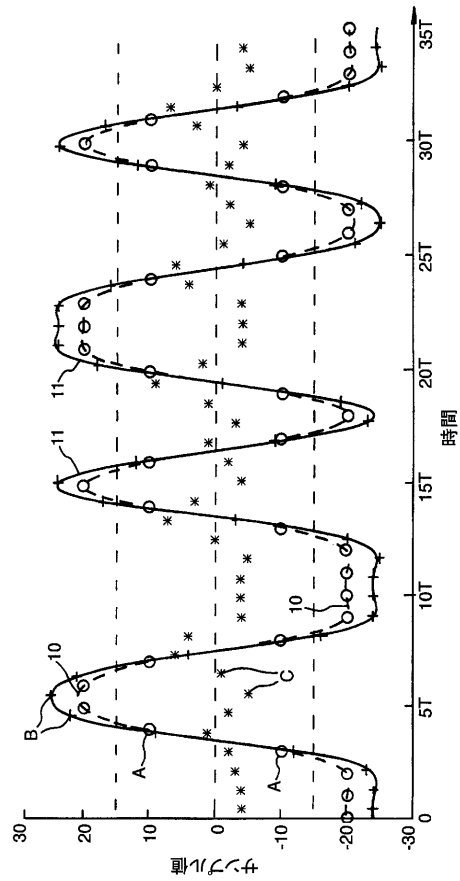
【図3】読み取り信号に関する図2の部分的利得制御構成体により与えられる利得エラー値を示す図である。

【符号の説明】

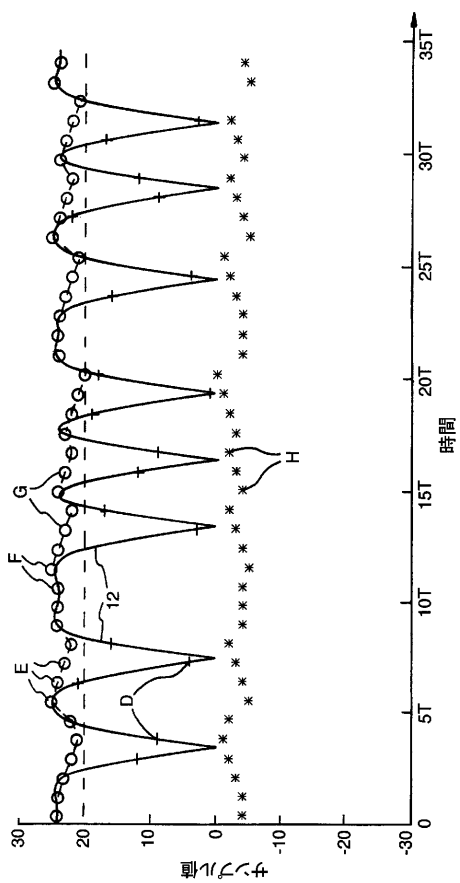
- 20 アナログ/デジタルコンバータ(ADC)
- 21 デジタル整流器
- 22 デジタル比較器
- 23 減少装置
- 24 デジタルマルチプレクサ
- 25 レジスタ
- 26 デジタル減算器

30

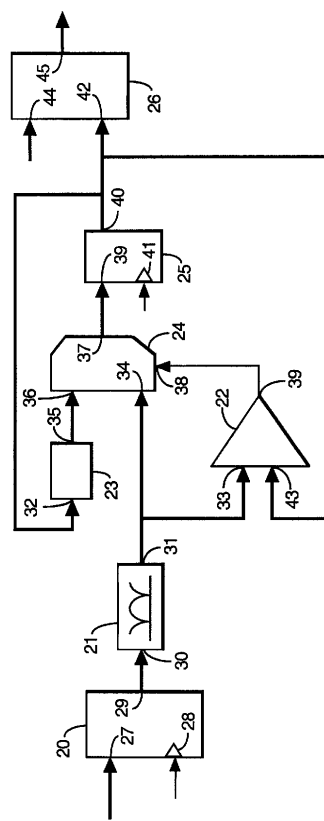
【図 1】



【図 3】



【図 2】



フロントページの続き

(51)Int.Cl. F I

H 0 4 B 17/00 (2006.01)

(74)代理人 100074228

弁理士 今城 俊夫

(74)代理人 100084009

弁理士 小川 信夫

(74)代理人 100082821

弁理士 村社 厚夫

(74)代理人 100086771

弁理士 西島 孝喜

(74)代理人 100084663

弁理士 箱田 篤

(72)発明者 ポール アンドリュー ブライアリー

イギリス ボルトン ビーエル2 4エルユー カークランズ 29

審査官 矢頭 尚之

(56)参考文献 特開平06-061874(JP,A)

特開平07-162320(JP,A)

特開平03-230607(JP,A)

特開昭57-123710(JP,A)

特開昭63-118670(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04L 25/03

G06K 7/10

H04B 10/04

H04B 10/06

H04B 10/14

H04B 17/00