

(12) 发明专利

(10) 授权公告号 CN 101908819 B

(45) 授权公告日 2012. 09. 19

(21) 申请号 201010218653. 9

CN 2838140 Y, 2006. 11. 15, 全文.

(22) 申请日 2010. 07. 06

US 4461955 A, 1984. 07. 24, 全文.

(73) 专利权人 北京新雷能科技股份有限公司
地址 100096 北京市西三旗东路新雷能大厦
专利权人 深圳市雷能混合集成电路有限公司

审查员 郭星

(72) 发明人 蔡宇翔 王建 金祖敏

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 逯长明 王宝筠

(51) Int. Cl.

H02M 1/32 (2007. 01)

H02H 9/04 (2006. 01)

(56) 对比文件

CN 2650393 Y, 2004. 10. 20, 全文.

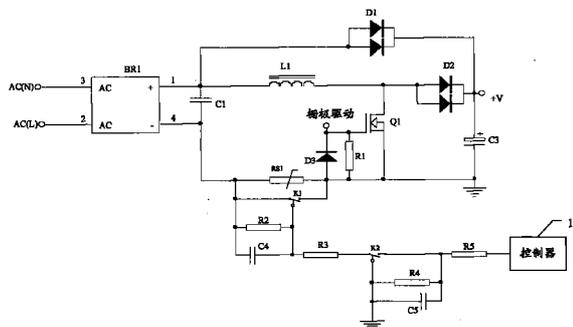
权利要求书 1 页 说明书 5 页 附图 2 页

(54) 发明名称

一种浪涌抑制电路

(57) 摘要

本发明提供一种浪涌抑制电路,包括第一电阻,所述第一电阻的第一端接在功率因数校正电路中的整流器的负输出端,第一电阻的第二端接地;还包括第一开关管和第二开关管,第一开关管的第一端和第二端分别连接第一电阻的第一端和第二端,第一开关管的控制端通过第二电阻与第一开关管的第一端连接,第一开关管的控制端通过第三电阻与第二开关管的第一端连接,第二开关管的第二端通过第五电阻与控制器相连,第二开关管的控制端接地,第二开关管第二端通过第四电阻连接第二开关管的控制端,第二开关管的第二端还通过第一电容连接第二开关管的控制端。



1. 一种浪涌抑制电路,其特征在于,包括第一电阻,所述第一电阻的第一端接在功率因数校正电路中的整流器的负输出端,第一电阻的第二端接地;还包括第一开关管和第二开关管,所述第一开关管的第一端和第二端分别连接所述第一电阻的第一端和第二端,所述第一开关管的控制端通过第二电阻与所述第一开关管的第一端连接,所述第一开关管的控制端通过第三电阻与所述第二开关管的第一端连接,第二开关管的第二端通过第五电阻与控制器相连,所述第二开关管的控制端接地,所述第二开关管第二端通过第四电阻连接第二开关管的控制端,所述第二开关管的第二端还通过第一电容连接第二开关管的控制端,所述控制器用于在功率因数校正电路开机时,输出使得第二开关管的第一端和第二端断开的信号,当所述功率因数校正电路正常工作时,输出使得第二开关管的第一端和第二端接通的信号。

2. 根据权利要求1所述的浪涌抑制电路,其特征在于,还包括第二电容,所述第二电容并联连接在第一开关管的控制端和第一端之间。

3. 根据权利要求1或2所述的浪涌抑制电路,其特征在于,所述第一开关管为N型MOS管,所述第一开关管的第一端为N型MOS管的源极,第二端为N型MOS管的漏极,控制端为N型MOS管的栅极。

4. 根据权利要求1或2所述的浪涌抑制电路,其特征在于,所述第二开关管为P型MOS管,所述第二开关管的第一端为P型MOS管的漏极,第二端为P型MOS管的源极,控制端为P型MOS管的栅极。

5. 根据权利要求4所述的浪涌抑制电路,其特征在于,所述使得第二开关管的第一端和第二端断开的信号具体为:使得所述P型MOS管的源极和漏极断开的信号;

所述使得第二开关管的第一端和第二端接通的信号具体为:使得所述P型MOS管的源极和漏极导通的信号。

6. 根据权利要求1或2所述的浪涌抑制电路,其特征在于,所述第一开关管为NPN型三极管,所述第一开关管的第一端为NPN型三极管的发射极,第二端为NPN型三极管的集电极,控制端为NPN型三极管的基极。

7. 根据权利要求1或2所述的浪涌抑制电路,其特征在于,所述第二开关管为PNP型三极管,所述第二开关管的第一端为PNP型三极管的集电极,第二端为PNP型三极管的发射极,控制端为PNP型三极管的基极。

8. 根据权利要求7所述的浪涌抑制电路,其特征在于,所述使得第二开关管的第一端和第二端断开的信号具体为:使得所述PNP型三极管关断的信号;

所述使得第二开关管的第一端和第二端接通的信号具体为:使得所述PNP型三极管导通的信号。

一种浪涌抑制电路

技术领域

[0001] 本发明属于开关电源领域,尤其涉及一种应用于功率因数校正电路的浪涌抑制电路。

背景技术

[0002] 开关电源以其效率高、功率密度大而在电源领域中应用越来越广。为了满足功率因数和谐波含量的要求,目前的开关电源都需要加装 PFC(Power Factor Correction,功率因数校正)电路。加装在开关电源中以后,PFC 电路中的 AC-DC 变换器启动时会产生过大的浪涌电流,需要采取合适的措施抑制浪涌电流。

[0003] 目前抑制浪涌电流的方法是在 PFC 电路的回路中串入合适的浪涌抑制电阻,以降低浪涌电流的大小,然后回路中串入的浪涌抑制电阻会消耗功率,在 PFC 正常工作之后会使 PFC 电路的转换效率降低,为了防止这种现象的发生,在 PFC 电路正常工作时将浪涌抑制电阻进行短路以提高 PFC 电路的转换效率。为了实现将浪涌抑制电路短路,一种较容易实现的方案是在浪涌抑制电阻的两端并联电子开关,并且浪涌抑制电阻接在 PFC 电路的负输出端,但是在产生浪涌电流时,电子开关的两端要承受一个很高的尖峰电压,导致控制电路的参考接地端与电子开关控制级之间形成很高的电压差,造成击穿电子开关导致电子开关损坏。

发明内容

[0004] 有鉴于此,本发明的目的在于提供一种浪涌抑制电路,能够防止产生浪涌电流时造成浪涌抑制电阻中的元器件损坏。

[0005] 为实现上述目的,本发明提供一种浪涌抑制电路,包括第一电阻,所述第一电阻的第一端接在功率因数校正电路中的整流器的负输出端,第一电阻的第二端接地;还包括第一开关管和第二开关管,所述第一开关管的第一端和第二端分别连接所述第一电阻的第一端和第二端,所述第一开关管的控制端通过第二电阻与所述第一开关管的第一端连接,所述第一开关管的控制端通过第三电阻与所述第二开关管的第一端连接,第二开关管的第二端通过第五电阻与控制器相连,所述第二开关管的控制端接地,所述第二开关管第二端通过第四电阻连接第二开关管的控制端,所述第二开关管的第二端还通过第一电容连接第二开关管的控制端,所述控制器用于在功率因数校正电路开机时,输出使得第二开关管的第一端和第二端断开的信号,当所述功率因数校正电路正常工作时,输出使得第二开关管的第一端和第二端接通的信号

[0006] 优选地,还包括第二电容,所述第二电容并联连接在第一开关管的控制端和第一端之间。

[0007] 优选地,所述第一开关管为 N 型 MOS 管,所述第一开关管的第一端为 N 型 MOS 管的源极,第二端为 N 型 MOS 管的漏极,控制端为 N 型 MOS 管的栅极。

[0008] 优选地,所述第二开关管为 P 型 MOS 管,所述第二开关管的第一端为 P 型 MOS 管的

漏极,第二端为 P 型 MOS 管的源极,控制端为 P 型 MOS 管的栅极。

[0009] 优选地,所述使得第二开关管的第一端和第二端断开的信号具体为:使得所述 P 型 MOS 管的源极和漏极断开的信号;

[0010] 所述使得第二开关管的第一端和第二端接通的信号具体为:使得所述 P 型 MOS 管的源极和漏极导通的信号。

[0011] 优选地,所述第一开关管为 NPN 型三极管,所述第一开关管的第一端为 NPN 型三极管的发射极,第二端为 NPN 型三极管的集电极,控制端为 NPN 型三极管的基极。

[0012] 优选地,所述第二开关管为 PNP 型三极管,所述第二开关管的第一端为 PNP 型三极管的集电极,第二端为 PNP 型三极管的发射极,控制端为 PNP 型三极管的基极。

[0013] 优选地,所述使得第二开关管的第一端和第二端断开的信号具体为:使得所述 PNP 型三极管关断的信号;

[0014] 所述使得第二开关管的第一端和第二端接通的信号具体为:使得所述 PNP 型三极管导通的信号。

[0015] 通过本发明实施例提供的浪涌抑制电路,在 PFC 电路开启时,第一开关管 K1 的第一端和第二端断开,使得第一电阻 RS1 串入到 PFC 电路中,从而抑制 PFC 电路开启时在回路中产生的浪涌抑制电流;另外由于第二开关管 K2 的作用,使得在 PFC 电路开启时,第二开关管 K2 断开其第一端和第二端,从而第一开关管 K1 的控制端无法与控制器 10 实现电连接,可以避免在第一开关管 K1 的控制端与第一端之间产生过大的电压差,防止第一开关管 K1 击穿。

附图说明

[0016] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0017] 图 1 是本发明提供的浪涌抑制电路的一个实施例的示意图;

[0018] 图 2 是本发明提供的浪涌抑制电路的另一个实施例的示意图;

[0019] 图 3 是本发明提供的浪涌抑制电路的再一个实施例的示意图。

具体实施方式

[0020] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0021] 图 1 是本发明提供的浪涌抑制电路及与其连接的 PFC 电路的一个实施例的示意图,PFC 电路包括整流器(图中采用整流桥 BR1)、入口滤波电容 C1、主开关管 Q1、整流管 D2、输出铝电解电容 C3。

[0022] 本实施例中的浪涌抑制电路接在 PFC 电路中的整流器的负输出端。具体地,浪涌抑制电路包括一第一电阻 RS1,该第一电阻 RS1 用于串入 PFC 电路的回路中以抑制 PFC 电路

开机时产生的浪涌电流。第一电阻 RS1 的第一端与 PFC 电路中的整流器的负输出端连接，第一电阻 RS1 的第二端接地。

[0023] 另外，本实施例中的浪涌抑制电路还包括第一开关管 K1 和第二开关管 K2，其中，第一开关管 K1 的第一端和第二端分别连接第一电阻 RS1 的第一端和第二端，第一开关管 K1 的控制端通过第二电阻 R2 与第一开关管 K1 的第一端连接，第一开关管 K1 的控制端还通过第三电阻 R3 与第二开关管 K2 的第一端连接，第二开关管 K2 的第二端通过第五电阻 R5 与控制器 10 连接，第二开关管 K2 的控制端接地，第二开关管 K2 的第二端通过第四电阻 R4 连接第二开关管 K2 的控制端，第二开关管 K2 的第二端还通过第一电容 C5 连接第二开关管 K2 的控制端。控制器 10 检测 PFC 电路是否开机，当检测到 PFC 电路开机时，控制器 10 输出使得第二开关管 K2 的第一端和第二端彼此断开的信号，当 PFC 正常工作时，输出使得第二开关管 K2 的第一端和第二端接通的信号。在实际中，上述使得第二开关管 K2 的第一端和第二端彼此断开的信号可以为低电平，使得第二开关管 K2 的第一端和第二端接通的信号可以是高电平。

[0024] 这样，在 PFC 电路开启时，控制器 10 输出的信号使得第二开关管 K2 的第一端和第二端彼此断开，不难得出，第一开关管 K1 的第一端和第二端也彼此断开，此时第一电阻 RS1 在 PFC 电路中起作用，从而抑制 PFC 电路开启时在回路中产生的浪涌电流。

[0025] 另外，当浪涌电流流过第一电阻 RS1 时，第一电阻 RS1 的两端电压差较高，如果将控制器 10 直接与第一开关管 K1 的控制端相连，在产生浪涌电流时，第一开关管 K1 的第一端的电压与控制器 10 输出的控制信号的电压幅值之间的差值较大，从而第一开关管 K1 的第一端与控制端之间的电压差较大，所以极易造成第一开关管 K1 的控制端与第一端之间击穿。因此在本实施中，第一开关管 K1 与控制器 10 之间还设置第二开关管 K2，在 PFC 电路开启（即产生浪涌电流）时，第二开关管 K2 断开第一端和第二端，使第一开关管 K1 的控制端无法与控制器 10 实现电连接，可以避免在第一开关管 K1 的控制端与第一端之间产生过大的电压差，防止第一开关管 K1 击穿。

[0026] 在 PFC 正常工作时，即当 PFC 电路开机时产生的浪涌电流已经在回路中消失之后，控制器 10 输出的信号使得第二开关管 K2 的第一端和第二端接通，此时第一开关管 K1 的第一端和第二端也接通，从而第一开关管 K1 将第一电阻 RS1 短路，避免在 PFC 电路正常工作时用于抑制浪涌电流的第一电阻 RS1 仍然在 PFC 电路的回路中损耗功率。可见，第一开关管 K1 所起的作用是控制第一电阻 RS1 是否串入到 PFC 电路回路中，第二开关管 K2 所起的作用是控制第一开关管 K1 与控制器 10 之间的电连接。

[0027] 另外，通过第四电阻 R4 和第一电容 C5，可以实现在控制器 10 输出使得第二开关管 K2 的第一端和第二端接通的信号时，使得第二开关管 K2 的第一端和第二端之间缓慢接通，从而使得第一开关管 K1 的控制端的电压缓慢上升，进一步使得第一开关管 K1 的第一端和第二端缓慢接通。为了进一步减缓第一开关管 K1 的第一端和第二端接通的速度，优选地，在第一开关管 K1 的控制端和第一端之间还并联第二电容 C4。

[0028] 在实际中，上述开关管可以是三极管，也可以是 MOS 管，以下分别具体说明。

[0029] 图 2 是本发明提供的浪涌抑制电路的另一个实施例的示意图，该浪涌抑制电路包括第一电阻 RS1，该第一电阻 RS1 用于串入 PFC 电路的回路中以抑制 PFC 电路开机时产生的浪涌电流。第一电阻 RS1 的第一端与 PFC 电路中的整流器的负输出端连接，第一电阻 RS1

的第二端接地。

[0030] 另外,本实施例中的浪涌抑制电路还包括一 N 型 MOS 管 11 和一 P 型 MOS 管 12,其中 N 型 MOS 管 11 的源极和漏极分别连接第一电阻 RS1 的第一端和第二端,N 型 MOS 管 11 的栅极通过第二电阻 R2 与 N 型 MOS 管 11 的源极连接。N 型 MOS 管 11 的栅极还通过第三电阻 R3 与 P 型 MOS 管 12 的漏极相连,P 型 MOS 管 12 的栅极接地,P 型 MOS 管 12 的源极通过第五电阻 R5 与控制器 10 连接。P 型 MOS 管 12 的源极通过第四电阻 R4 连接 P 型 MOS 管 12 的栅极,P 型 MOS 管 12 的源极还通过第一电容 C5 连接 P 型 MOS 管 12 的栅极。控制器 10 检测 PFC 电路是否开机,当检测到 PFC 电路开机时,控制器 10 输出使得 P 型 MOS 管 12 的源极和漏极断开的信号,在 PFC 电路正常工作时,控制器 10 输出使得 P 型 MOS 管 12 的源极和漏极导通的信号。

[0031] 这样,在 PFC 电路开启时,控制器 10 输出的信号使得 P 型 MOS 管 12 的漏极和源极断开,从而 N 型 MOS 管 11 的源极和漏极也断开,此时第一电阻 RS1 串入到 PFC 电路的回路中,在 PFC 电路中起作用,从而抑制 PFC 电路开启时在回路中产生的浪涌电流。由于在浪涌电流产生时,控制器 10 与 N 型 MOS 管 11 的栅极之间是断开的,所以避免了因浪涌电流而在 N 型 MOS 管 11 的栅极和源极之间产生过大的电压差,防止 N 型 MOS 管 11 的栅极和源极之间被击穿。

[0032] 在 PFC 电路正常工作时,即当 PFC 电路开机时产生的浪涌电流已经在回路中消失之后,控制器 10 输出的信号使得 P 型 MOS 管 12 的源极和漏极接通,此时 N 型 MOS 管 11 的源极和漏极也导通,从而 N 型 MOS 管 11 将第一电阻 RS1 短路,避免在 PFC 电路正常工作时,第一电阻 RS1 仍然在 PFC 电路的回路中损耗功率。可见,N 型 MOS 管 11 的作用是控制第一电阻 RS1 是否串入到 PFC 电路回路中,P 型 MOS 管 12 的作用是控制 N 型 MOS 管 11 与控制器 11 之间的电连接。

[0033] 另外,通过第四电阻 R4 和第一电容 C5,可以实现在控制器输出使得 P 型 MOS 管 12 的源极和漏极导通的信号时,使得 P 型 MOS 管 12 的源极和漏极缓慢接通,从而使得 N 型 MOS 管 11 的栅极的电压缓慢上升,进一步使得 N 型 MOS 管 11 的源极和漏极缓慢接通。为了进一步减缓 N 型 MOS 管 11 的源极和漏极之间接通的速度,优选地,在 N 型 MOS 管 11 的栅极和源极之间还并联第二电容 C4。

[0034] 图 3 是本发明提供的浪涌抑制电路的另一个实施例的示意图,该浪涌抑制电路包括第一电阻 RS1,该第一电阻 RS1 用于串入 PFC 电路的回路中以抑制 PFC 电路开机时产生的浪涌电流。第一电阻 RS1 的第一端与 PFC 电路中的整流器的负输出端连接,第一电阻 RS1 的第二端接地。

[0035] 另外,本实施例中的浪涌抑制电路还包括一 NPN 三极管 13 和 PNP 三极管 14。其中,NPN 三极管 13 的发射极和集电极分别连接第一电阻 RS1 的第一端和第二端,NPN 三极管 13 的基极通过第二电阻 R2 与 NPN 三极管 13 的集电极连接。NPN 三极管 13 的基极还通过第三电阻 R3 与 PNP 三极管 14 的集电极连接,PNP 三极管 14 的基极接地,PNP 三极管 14 的发射极通过第五电阻 R5 与控制器 10 相连,PNP 三极管 14 的发射极通过第四电阻 R4 连接 PNP 三极管 14 的基极,PNP 三极管 14 的发射极还通过第一电容 C5 连接 PNP 三极管 14 的基极。控制器 10 检测 PFC 电路是否开机,当检测到 PFC 电路开机时,控制器 10 输出使得 PNP 三极管 14 关断的信号,在 PFC 电路正常工作时,控制器 10 输出使得 PNP 三极管 14 导通的

信号。

[0036] 这样,在PFC电路开启时,控制器10输出的信号使得PNP三极管14关断,从而NPN三极管13也关断,此时第一电阻RS1串入到PFC电路的回路中,在PFC电路中起作用,从而抑制PFC电路开启时在回路中产生的浪涌电流。由于在浪涌电流产生时,控制器10与NPN三极管13的基极之间是断开的,所以避免了因浪涌电流而在NPN三极管13的基极和发射极之间产生过大的电压差,防止NPN三极管13被击穿。

[0037] 在PFC电路正常工作时,即当PFC电路开机时产生的浪涌电流已经在回路中消失之后,控制器10输出的信号使得PNP三极管14导通,此时NPN三极管13也导通,从而NPN三极管13将第一电阻RS1短路,避免在PFC电路正常工作时,第一电阻RS1仍然在PFC电路的回路中损耗功率。可见,NPN三极管13的作用是控制第一电阻RS1是否串入到PFC电路回路中,PNP三极管14的作用是控制N型MOS管11与控制器的电连接。

[0038] 另外,通过第四电阻R4和第一电容C5,可以实现在控制器输出使得PNP三极管14导通的信号时,使得PNP三极管14缓慢导通,从而使得NPN三极管13的基极电压缓慢上升,进一步使得NPN三极管13缓慢导通。为了进一步减缓NPN三极管13导通的速度,优选地,在NPN三极管13的基极和发射极之间还并联第二电容C4。

[0039] 需要说明是,本发明提供的浪涌抑制电路中还可以是第一开关管和第二开关管分别选为N型MOS管和PNP三极管、或者第一开关管和第二开关管分别选为NPN三极管和P型MOS管,上述方案均可以实现本发明的目的。

[0040] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

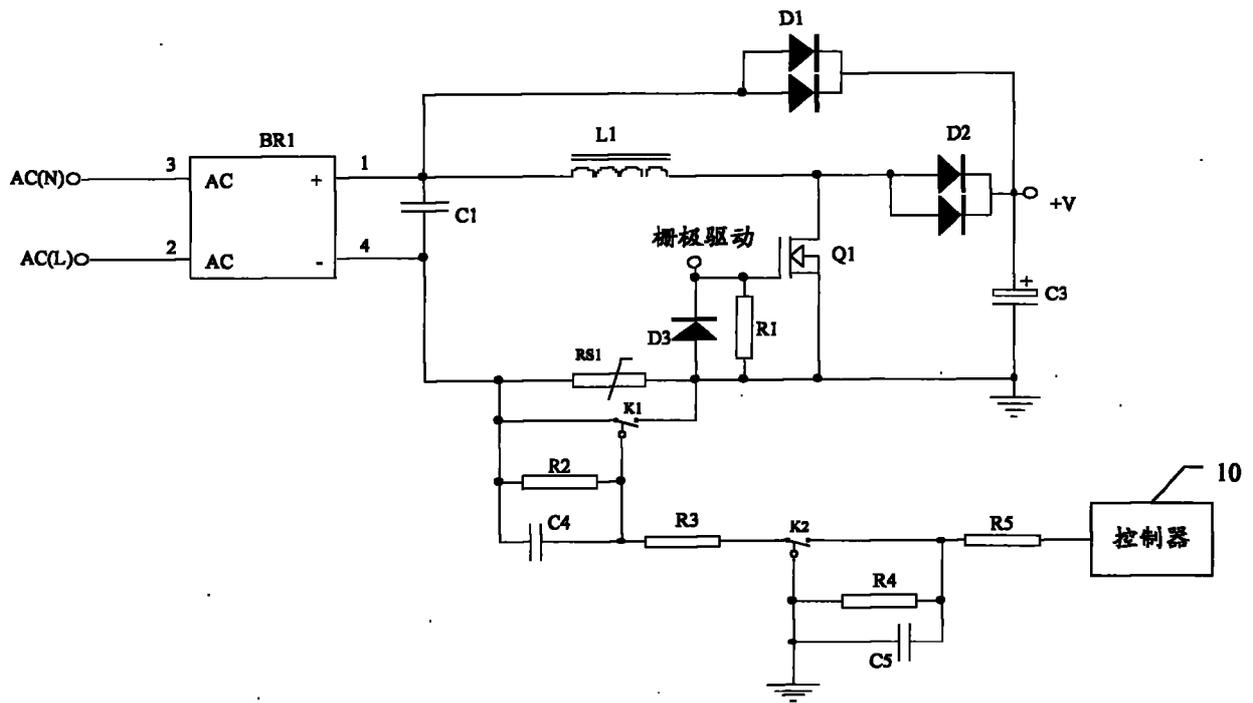


图 1

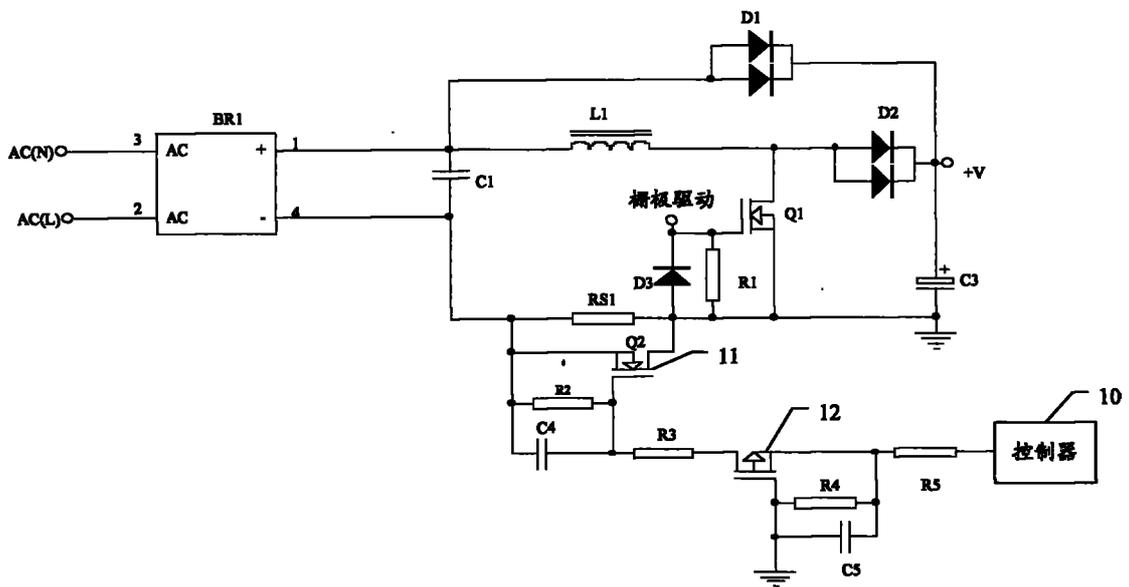


图 2

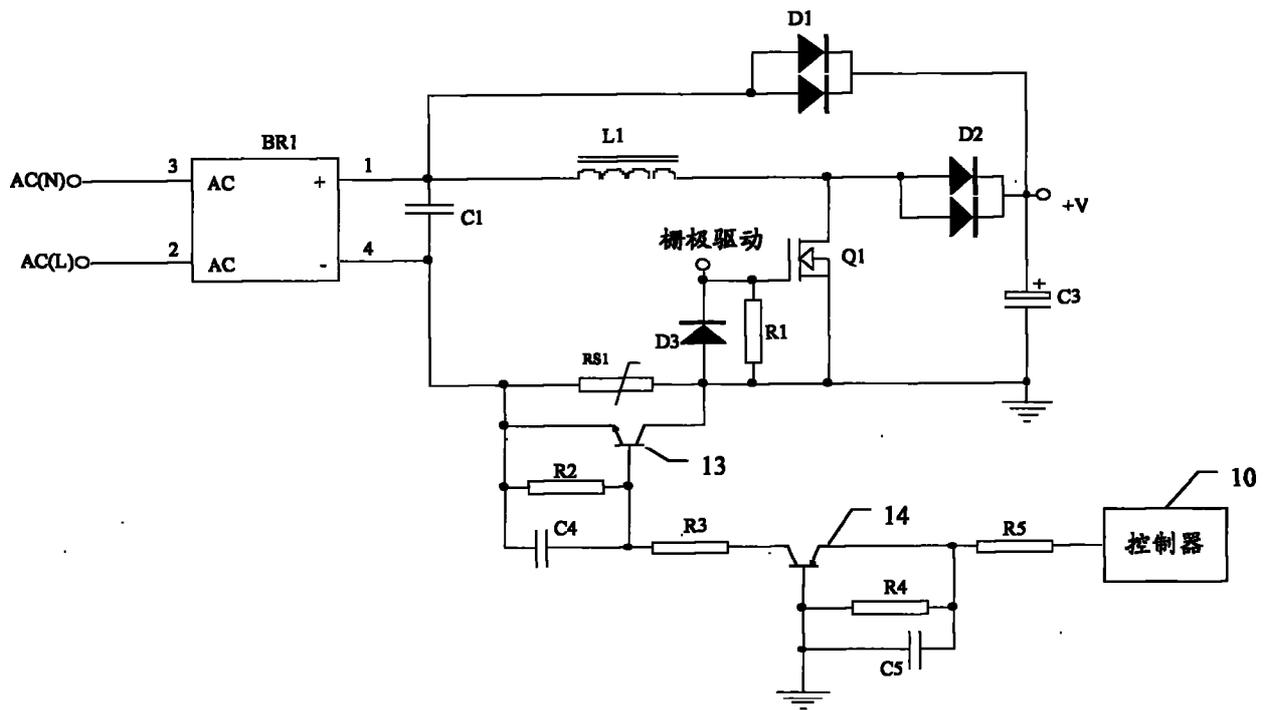


图 3