



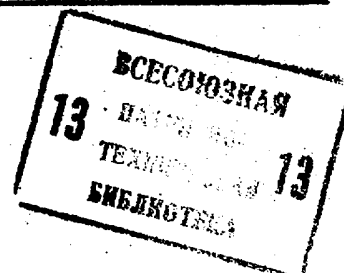
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1198491** **A**

(5D) 4 G 05 F 1/569

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3741811/07

(22) 27.02.84

(46) 15.12.85. Бюл. № 46

(71) Ереванский научно-исследовательский проектный институт автоматизированных систем управления городом

(72) Э.А. Вартапетов, А.М. Маранджян, М.А. Гамбарян, В.Г. Назарян и С.Е. Аствацатрян

(53) 621.316.722.1 (088.8)

(56) Авторское свидетельство СССР № 917184, кл. G 05 F 1/58, 1982.

Авторское свидетельство СССР № 991394, кл. G 05 F 1/58, 1983.

(54) (57) СТАБИЛИЗАТОР ПОСТОЯННОГО НАПРЯЖЕНИЯ С ЗАЩИТОЙ ПО ТОКУ И ПО МИНИМАЛЬНОМУ ВХОДНОМУ НАПРЯЖЕНИЮ, содержащий включенный в силовую шину регулирующий элемент, состоящий из силового и согласующего транзисторов, усилителя постоянного тока с узлом сравнения, вход которого соединен с выходным выводом, а выход - с базой согласующего транзистора, датчик тока в цепи коллектора согласующего транзистора,

ра, реле времени, первый и второй резисторы, защитный транзистор, отличающийся тем, что, с целью упрощения схемы, повышения надежности и расширения функциональных возможностей защиты, в него введены усилительный транзистор, опорный элемент, резистор положительной обратной связи, управляющий транзистор, эмиттер и база которого подключены соответственно к эмиттеру и базе защитного транзистора, коллектор подключен к входу реле времени, выход которого подключен к базе усилительного транзистора и выходу датчика тока, эмиттер усилительного транзистора через опорный элемент подключен к общей шине, а коллектор через первый резистор - к базам управляющего и защитного транзисторов, базы которых через второй резистор соединены со своими эмиттерами и входным выводом, коллектор защитного транзистора подключен к базе регулирующего транзистора и через резистор положительной обратной связи - к базе усилительного транзистора.

(19) **SU** (11) **1198491** **A**

Изобретение относится к электро-технике и может быть использовано в системах питания устройств автоматизации и вычислительной техники.

Цель изобретения - упрощение схемы, повышение надежности и расширение функциональных возможностей защиты.

На чертеже представлена принципиальная электрическая схема стабилизатора постоянного напряжения с защитой по току и по минимальному входному напряжению.

Стабилизатор напряжения содержит включенный в положительную шину регулирующий элемент на транзисторе 1, подключенный эмиттером к входной, а коллектором к выходной шине стабилизатора, два составных согласующих транзистора 2 и 3, дифференциальный усилитель постоянного тока на транзисторах 4 и 5 с узлом сравнения и датчик 6 тока, причем эмиттер согласующего транзистора 2 подключен к базе регулирующего транзистора 1, база согласующего транзистора 2 - к эмиттеру согласующего транзистора 3, база согласующего транзистора 3 (вход усилителя тока) - к коллектору усилителя 4, а коллекторы согласующих транзисторов 2 и 3 подключены вместе и через последовательно включенные резисторы датчика 6 тока - к минусовой шине стабилизатора, к точке соединения резисторов 7 и 8 датчика 6 тока подключены коллектор транзистора 9 реле времени 10, один конец резистора 11 положительной обратной связи и база усилительного транзистора 12, коллектор которого через последовательно включенные резисторы 13 и 14 подключен к входной плюсовой шине, эмиттер через стабилитрон 15 подключен к минусовой шине; защитный транзистор 16 и управляющий транзистор 17 базами подключены вместе к точке соединения резисторов 13 и 14, эмиттеры вместе с другим выводом резистора 14 подключены к входной плюсовой шине и к эмиттеру регулирующего транзистора 1, коллектор защитного транзистора 16 подключен к базе регулирующего транзистора 1, к эмиттеру согласующего транзистора 2 и к другому выводу резистора 11 положительной обратной

связи, а коллектор управляющего транзистора 17 подключен к конденсатору 18 времязадающей цепочки реле времени 10 с резистором 19

и транзистором 9, база которого подключена к точке соединения резисторов 19 и 20, эмиттер - к минусовой шине. Резистор 21 задает ток стабилитрона 15, стабилитрон 22 - опорный элемент стабилизатора.

Устройство подготавливается к работе следующим образом.

На выходе стабилизатора устанавливается ток нагрузки, равный по величине току срабатывания защиты. Подбором величины сопротивлений резисторов 7 и 8 датчика 6 тока на базе транзистора 12 устанавливается напряжение, превышающее значение напряжения, приложенного к эмиттеру транзистора 12 (определяемое напряжение стабилитрона 15), и отпирающее транзистор 12, следовательно, и транзистор 16. Транзистор 16, отпираясь своим коллекторно-эмиттерным переходом, шунтирует переход база - эмиттер регулирующего транзистора 1, запирает его и на выходе стабилизатора напряжение уменьшается до величины, близкой к нулю.

Сброс защиты осуществляется отключением стабилизатора от питающей сети.

Устройство работает следующим образом.

При отсутствии на выходе стабилизатора перегрузки по току коллекторные токи согласующих транзисторов 2 и 3, протекающие через резистор 7 датчика 6 тока, создают на нем падение напряжения, недостаточное для включения усилительного транзистора 12. Последний находится в запертом состоянии.

При превышении тока нагрузки максимально допустимого значения падение напряжения на резисторе 7 датчика тока 6 повышается и становится достаточным для включения усилительного транзистора 12. Включение усилительного транзистора 12 сопровождается открыванием защитного транзистора 16, прикрыванием регулирующего транзистора 1, а также открыванием управляющего транзистора 17. Одновременно с отпиранием транзистора 17 начинается заряд времязадающего конденсатора 18 реле вре-

мени 10 через транзистор 17, ограничивающий резистор 19 и база - эмиттерный переход транзистора 9. Транзистор 9 реле времени отпирается и при этом, шунтируя база - эмиттерный переход усилительного транзистора 12, запирает его, что приводит к запиранию защитного транзистора 16, вследствие чего приоткрывается регулирующий транзистор 1, и к запиранию управляющего транзистора 17, в результате чего разывается цепь питания базы транзистора 9 и транзистор 9 запирается.

Этим заканчивается первый цикл работы устройства защиты.

Если в течение этого времени перегрузка по току на выходе стабилизатора самоустранилась, уменьшаются коллекторные токи согласующих транзисторов 2 и 3, падение напряжения на резисторе 7 датчика 6 тока, что приводит к полному запиранию транзисторов 12, 16, 17 и 9. При этом стабилизатор автоматически возвращается в номинальный режим работы, прекращается заряд конденсатора 18 реле времени 10 через управляющий транзистор 17 и начинается его быстрый разряд.

Таким образом, при кратковременной перегрузке на выходе стабилизатора конденсатор 18 реле времени 10 не успевает полностью зарядиться.

В случае длительной перегрузки по току на выходе стабилизатора указанный цикл многократно повторяется до полного заряда конденсатора 18 и срабатывания реле времени 10. При этом цепь питания базы транзистора 9 реле времени 10 отключается и транзистор 9 запирается. Вход усилительного транзистора 12, освобождаясь от шунтирующего воздействия транзистора 9, отпирается от уровня напряжения, установленного на резисторе 7 датчика 6 тока. Отпирание транзистора 12 приводит к включению защитного транзистора 16, при этом через защитный транзистор 16 вступает в действие положительная обратная связь на резисторе 11, которая в свою очередь приводит в режим насыщения усилительный 12 и защитный 16 транзисторы и к полному запиранию регулирующего транзистора 1. Напряжение на выходе стабилизатора уменьшается практически до нуля, не

восстанавливаясь, в результате чего отпираются транзисторы 2, 3 и 4 стабилизатора, увеличиваются коллекторные токи согласующих транзисторов 2 и 3, возрастает падение напряжения на резисторе 7 датчика 6, что в свою очередь усиливает действие положительной обратной связи.

Количество циклов самовосстановления стабилизатора в аварийном режиме может регулироваться в широких пределах в зависимости от выбора ограничительного резистора 19, времязадающего конденсатора 18.

При коротком замыкании на выходе стабилизатора транзистор 4 дифференциального усилителя запирается из-за отсутствия опорного напряжения на стабилитроне 22. Запирание транзистора 4 приводит к запиранию согласующих транзисторов 2 и 3, следовательно, и к запиранию последовательного регулирующего транзистора 1 (самозащита), в результате чего на выходе стабилизатора ток короткого замыкания практически равен остаточному току на выходе стабилизатора при срабатывании защиты от перегрузок.

Срабатывания токовой защиты при этом не происходит из-за запирания согласующих 2 и 3 и соответственно регулирующего 1 транзисторов и отсутствия напряжения на резисторе 7 датчика 6 тока.

При самоустраниении короткого замыкания и установлении номинального значения тока нагрузки на выходе стабилизатора стабилизатор автоматически возвращается в номинальный режим работы.

В случае многократного кратковременного короткого замыкания на выходе стабилизатора ток нагрузки линейно изменяется от пикового (максимального) значения тока короткого замыкания до установившегося минимального значения и наоборот, проходя через область значений токов перегрузки, что вызывает периодическое срабатывание схемы защиты от кратковременной перегрузки. Если процесс срабатывания повторяется многократно и напряжение на времяпадающем конденсаторе 18 реле времени 10, постепенно увеличиваясь, достигает установившегося уровня, срабатывает реле времени 10.

Далее процесс отключения стабилизатора напряжения происходит так, как описано для случая длительной перегрузки на выходе стабилизатора.

Защита срабатывает также от понижения входного напряжения до уровня выходного напряжения стабилизатора, а также при обрыве цепи обратной связи от плюсовой выходной шины стабилизатора.

В обоих случаях запирается транзистор 5, отпирается транзистор 4 дифференциального усилителя, что приводит к отпираанию согласующих транзисторов 2 и 3 и возрастанию напряжения на резисторе 7 датчика 6 тока до уровня срабатывания усилительного транзистора 12.

Отпирание усилительного транзистора 12 приводит к включению защитного транзистора 16, следовательно, к запиранию регулирующего транзис-

тора 1, и напряжение на выходе стабилизатора уменьшается до нуля.

Таким образом, устройство защиты в данном стабилизаторе обеспечивает автоматический возврат стабилизатора напряжения в номинальный режим работы при самоустранении кратковременной перегрузки по току или короткого замыкания на выходе стабилизатора, при кратковременном понижении входного напряжения до уровня выходного напряжения и надежное запирающее регулирующего элемента стабилизатора напряжения при длительной перегрузке по току, многократной кратковременной перегрузке по току или коротком замыкании на выходе стабилизатора, при длительном понижении входного напряжения и обрыве цепи обратной связи стабилизатора, а также регулирование длительности работы стабилизатора в аварийном режиме в широких пределах.

