(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2007 年1 月18 日 (18.01.2007)

PCT

(10) 国際公開番号
WO 2007/007861 A1

(51) 国際特許分類:
H05K 3/46 (2006.01)

(21) 国際出願番号: PCT/JP2006/314015

(22) 国際出願日: 2006 年7 月7 日 (07.07.2006)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2005-199442 2005 年7 月7 日 (07.07.2005) JP

(71) 出願人 (米国を除く全ての指定国について): イビデン株式会社 **(IBIDEN CO., LTD.)** [JP/JP]; 〒5038604 岐阜県大垣市神田町２丁目１番地 Gifu (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 高橋 通昌 **(TAKAHASHI, Michimasa)** [JP/JP]; 〒5030961 岐阜県大垣市青柳町３００番地 イビデン株式会社内 Gifu (JP). 三門 幸信 **(MIKADO, Yukinobu)** [JP/JP]; 〒5030961 岐阜県大垣市青柳町３００番地 イビデン株式会社内 Gifu (JP). 中村 武信 **(NAKAMURA, Takenobu)** [JP/JP]; 〒5030961 岐阜県大垣市青柳町３００番地 イビデン株式会社内 Gifu (JP). 青山 雅一 **(AOYAMA, Masakazu)** [JP/JP]; 〒5030961 岐阜県大垣市青柳町３００番地 イビデン株式会社内 Gifu (JP).

(74) 代理人: 小川 順三 , 外 **(OGAWA, Junzo et al.)**; 〒1040061 東京都中央区銀座２丁目８番９号 木挽館銀座ビル Tokyo (JP).

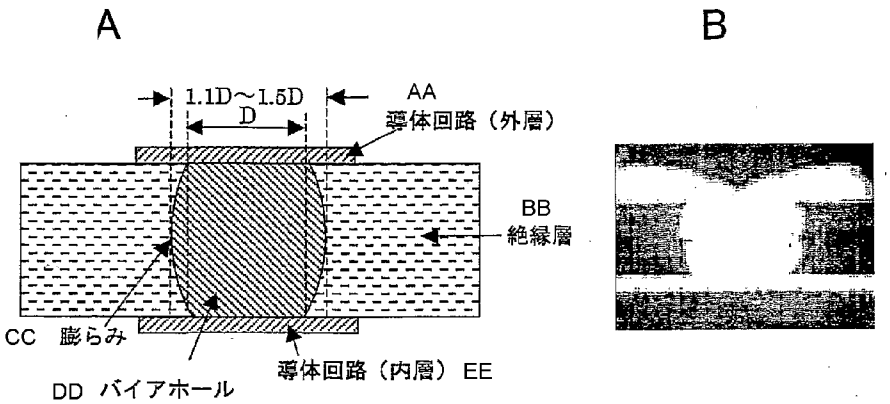
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

[続葉有]

(54) Title: MULTILAYER PRINTED WIRING BOARD

(54) 発明の名称: 多層プリント配線板



AA CONDUCTOR CIRCUIT (OUTER LAYER)
BB INSULATING LAYER
CC SWELL
DD VIA HOLE
EE CONDUCTOR CIRCUIT (INNER LAYER)

(57) Abstract: In a multilayer printed wiring board, insulating layers and conductor layers are alternately stacked, and the conductor layers are electrically connected through via holes arranged on the insulating layers. The via hole is formed to have a swell at least on a part of it, in a substantially vertical direction to a thickness direction of the insulating layer. External stresses, such as a force of impact when dropped, are suppressed to have an insulating substrate not to easily warp, and cracks, disconnection, and the like of the conductor circuit are prevented. Thus, deterioration of reliability and drop impact resistance of a mounting substrate can be reduced.

[続葉有]

WO 2007/007861 A1

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 絶縁層と導体層とが交互に積層され、導体層同士が絶縁層に設けたバイアホールを介して電気的に接続されてなる多層プリント配線板は、そのバイアホールは、少なくともその一部において、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有して形成され、落下した際の衝撃力等の外部応力を抑制して、絶縁基板が反りにくくして、導体回路のクラックや、断線等を防止し、実装基板の信頼性や耐落下性の低下を軽減することができる。

明　細　書

多層プリント配線板

技術分野

本発明は、表層にコンデンサやＩＣなどの電子部品を実装するための多層プリント配線板に係り、詳しくは、落下による電子部品の脱落や、電気接続性、信頼性の低下を招くことのない多層プリント配線板に関する。

背景技術

近年の携帯電話、デジタルカメラ等の携帯用電子機器においては、それらの高機能化および高密度化の要求に応じて実装部品の小型化が図られ、さらに基板においても配線密度（配線幅ライン／配線間隔スペース）を小さくしたり、半田パッドを小さくしたりするなど、実装部品の高密度化への対応がなされている。

このような基板に実装される部品としては、具体的には、ICチップ、コンデンサや、抵抗、インダクタ等の受動部品、液晶装置、デジタル表示等を行う表示装置、キーパッドやスイッチ等の操作系装置、もしくはＵＳＢやイヤホーン等の外部端子がある。

実装基板上にはこれらの実装部品に対応した導体パッドが混在して配設され、実装部品はこれらの導体パッド上に半田を介して実装される。

このような電子部品を実装する多層回路基板の一つとしては、片面または両面に導体回路を有する絶縁性硬質基材に対して、レーザ照射によりバイアホール用開口を形成し、その開口内に金属ペーストもしくはめっきを充填してバイアホールを形成することにより層間接続された回路基板を作製し、この回路基板を２層以上用意し、これらの回路基板を逐次積層あるいは一括積層で、積層させることにより製造されるタイプのものがある（特開平１０－１３０２８号公報参照）。

このような多層回路基板においては、隣接する一方の回路基板のバイアホールもしくはバイアホールのランドが、他方の回路基板の導体回路もしくはランドに接続されることによって、２層の回路基板がそれぞれ電気的に接続される。

また、回路基板の電気的接続に寄与しない他の領域では、熱硬化性樹脂からなる接着剤層やプリプレグ等により回路基板同士が接着されることによって多層化が図られている

そして、前述したような多層回路基板もしくは一般的なプリント配線板の表層には、導体回路を保護するソルダーレジスト層が形成され、そのソルダーレジスト層の一部に開口を形成し、その開口から露出する導体回路の表面に、金またはニッケル一金等の耐食層が形成されるのが通常であり、このような耐食層が形成された導体回路の表面上に半田バンプ等の半田体が形成され、これらの半田体を介してコンデンサやＩＣなどの電子部品が実装されるようになっている。

ところで、上述したような携帯電話、デジタルカメラ等の携帯用電子機器において用いられる、電子部品の高密度実装を実現した多層回路基板においては、最近、さらに高い信頼性が要望されているのが現状である。

すなわち、基板や製品（液晶装置を含んだすべての電子部品を実装した基板が筐体に収められた状態を示す。）を一定の高さから、所定の回数に亘って落下させても、基板の機能や電子機器の機能が低下せず、しかも電子部品が基板から脱落しないような、落下試験に対する信頼性の更なる向上が望まれている。

また、携帯用電子機器に用いられる基板自体の厚みをさらに薄くすることが求められているが、実装基板を構成する各層の絶縁層の厚みは、１００μｍ以下であり、多層化しても実装基板自体の全体としての厚みは、従来よりも薄いものが要求されているために、実装基板自体の剛性が低下しやすくなる。

また、基板自体の剛性が低下するために、反りなどに対する耐性も低下しやすくなり、その結果、基板の平坦性が損なわれやすくなり、後工程（例えば、部品実装工程）において、不具合が発生しやすくなる。

さらに、絶縁層の厚みが薄いので、実装基板自体も軟らかく、反りやすくなるために、外部からの衝撃などで発生した応力の影響を受けやすくなる。例えば、積層する際に中心となる絶縁基板の厚みが６００μｍ以上のものを用いることで剛性を高くすることが検討されているが、携帯電子機器などの筐体に収まらないことがあるため、中心となる絶縁基板の厚みを大きくするという技術を用いることができないというジレンマがある。

したがって、上述したような従来の実装用多層回路基板では、積層中心となる絶縁基板を厚くして剛性を高めることができないので、信頼性試験における落下試験に対して、基板の機能や起動を向上させることが難しかった。特に、前述のように部品等の実装密度を高めた実装基板において、信頼性や、落下試験に対する耐落下性を向上させることが難しかった。即ち、信頼性試験では十分な信頼性を得ることができないため、電気接続性や信頼性などをより一層向上させることができないのである。

そこで、本発明は、信頼性試験に対する信頼性を向上させて、電気的接続性や機能性をより確保させ、特に、落下試験に対する信頼性をより向上させることができる多層プリント配線板について提案する。

発明の開示

本発明者らは、上記目的の実現のために鋭意研究を重ねた結果、多層回路基板における導体回路同士の電気的接続を行うバイアホールの形状および積層形態に注目し、このようなバイアホールの少なくとも一部を、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを付与して形成した場合に、基板を構成する絶縁基板を薄くしても、その基板の剛性の低下や、反りの発生等を招くことがないということを知見し、そのような知見に基づいて、以下のような内容を要旨構成とする本発明を完成した。

すなわち、本発明は、

（１） 絶縁層と導体層とが交互に積層され、導体層同士が絶縁層に設けたバイアホールを介して電気的に接続されてなる多層プリント配線板において、

前記バイアホールは、少なくともその一部において、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有して形成されていることを特徴とする多層プリント配線板である。

また、本発明は、

（２） 導体回路を有する一の絶縁基板の両面に、導体回路を有する他の絶縁基板がそれぞれ少なくとも１層積層され、前記一の絶縁基板に設けた導体回路と他の絶縁基板に設けた導体回路とが、各絶縁基板に設けたバイアホールを介して電

気的に接続されてなる多層プリント配線板において、

前記各バイアホールは、少なくともその一部において、絶縁基板の厚み方向に対してほぼ垂直な方向に膨らみを有して形成されていることを特徴とする多層プリント配線板である。

さらに、本発明は、

（３） 絶縁層と導体層とが交互に積層され、導体層同士が絶縁層に設けたバイアホールを介して電気的に接続されてなる多層プリント配線板において、

前記絶縁層は、少なくとも３層であり、

前記バイアホールは、第１のビア群と第２のビア群とからなり、

前記第１のビア群は、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有し、かつ２段以上のスタックドビアからなるバイアホールから形成され、

前記第２のビア群は、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有するバイアホールから形成され、

前記第１のビア群と第２のビア群は、向かい合った位置に配置されている多層プリント配線板である。

本発明において、前記絶縁層または絶縁基板は、その厚みを１００μｍ以下とすることができる。また、前記絶縁層または絶縁基板の厚みは、５０μｍ以下であってもよい。

また、本発明においては、前記バイアホールは、多段スタックドビアの形態に積層することができる、また、導体回路を有する一の絶縁基板の一方の表面に積層された絶縁基板に設けたバイアホールを第１のビア群とし、前記一の絶縁層基板の他方の表面に積層された絶縁基板に設けたバイアホールを第２のビア群とすることができる。

本発明においては、前記第１のビア群は、前記第２のビア群に対向するような位置関係で積層することができ、また、前記第２のビア群に対して絶縁層の厚み方向にほぼ垂直な方向にシフトされた位置関係で積層することができる。

また、前記第１のビア群または前記第２のビア群を構成する各バイアホールは、互いにほぼ同一直線上に位置するように積層することができ、また、互いに絶縁層の厚み方向にほぼ垂直な方向にシフトされた位置関係で積層することができる。

また、前記第１のビア群または第２のビア群のいずれか一方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子の対向する２つの頂点に位置し、他方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子の対向する他の２つの頂点に位置するように構成することができる。

また、前記第１のビア群または第２のビア群のいずれか一方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子あるいは三角格子の各頂点に位置し、他方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子あるいは三角格子の中心に位置するように構成することができる。

また、前記第１のビア群または第２のビア群のいずれか一方のビア群を構成するバイアホールは、前記絶縁基板の所定領域に集中配置され、他方のビア群を構成するバイアホールは、絶縁基板の前記所定領域を囲んだ周辺領域に配置されることができる。

また、前記各バイアホールは、その膨らみが最大となる箇所の直径が、絶縁層の上面または底面における開口径の１．１～１．５倍であるようなビア樽形状に形成することができる。

また、前記各バイアホールは、絶縁層または絶縁基板に形成した開口内にめっきを充填することによって形成することができる。

本発明によれば、導体層同士を電気的に接続するバイアホールが、少なくともその一部において、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有して形成されているので、外部からの発生した外部応力（落下した際に発生した衝撃力などを指す）に対して、絶縁層の反りを抑えることができる。

その結果、外部応力を抑制できるので、導体回路のクラックや断線などの発生を抑制し、実装基板の信頼性や耐落下性の低下を軽減することができるという効果を得ることができる。

特に、各バイアホールを多段スタックドビア構造をなすように積層することができるので、基板に外部応力が加わり絶縁層が外側に反る場合には、多段スタックドビアが絶縁層に食い込むように嵌合するので、絶縁樹脂と多段スタックドビアをなす導体層とが剥れにくくなる。その結果、実装基板の信頼性や耐落下性の低下を軽減することができる。

また、基板に外部応力が加わり絶縁層が内側に反る場合には、多段スタックビアが杭の役目を果たすことになるため、絶縁層の反りを抑制することができる。その結果、絶縁層に伝わる外部応力を小さくすることができるので、実装基板の信頼性や耐落下性の低下を軽減することができる。

また、多段スタックドビアが絶縁層内部に形成されているために、絶縁層の反りに対しても、杭の役目を果たすことになり、絶縁層を反りにくくさせることができる。それ故に、基板の平坦性が損なわれることがないので、ヒートサイクル条件下などの信頼性試験を行っても、バイアホールを含む導体回路や絶縁層でクラック等が早期に発生することがなく、実装基板の信頼性が低下することがない。

特に、絶縁層または絶縁基板の厚みが１００μｍ以下であり、そのような絶縁層に導体回路を設け、それらを多層化して実装基板を形成する場合に、実装基板の反りを抑制し、平坦性が確保される点で有用である。また、絶縁層または絶縁基板の厚みが５０μｍ以下であっても、同様な効果を奏する。

また、多段スタックドビア（第１のビア群と第２のビア群）が対向した位置に形成されることにより、絶縁層の外側方向と内側方向の両方の反りに対して、効果を発揮することができる。即ち、外部応力により絶縁層が反った場合、外側方向および内側方向への反りに対して、多段スタックドビアの存在により、外部応力に対する耐性が低下しない。その結果、実装基板の信頼性や耐落下性の低下を軽減することができる。

また、多段スタックドビアが対向する位置に形成されることにより、そのような領域では絶縁基板自体の剛性が高められる。したがって、実装基板の反り自体を低減することができ、後工程（例えば、ソルダーレジスト形成工程、半田層形成工程、電子部品などの実装工程など）においても、実装基板の平坦性が保持され、実装部品の脱落などの不利益を生じることがない。その結果、実装基板の電気接続性や信頼性が著しく低下することを軽減できる。

図面の簡単な説明

図１Ａは、本発明の多層プリント配線板におけるビア樽形状のバイアホールを説明するための概略図、図１Ｂは、ビア樽形状のバイアホールを有するプリント

配線板の断面を示すＳＥＭ写真である。

図２は、本発明の多層プリント配線板における多段スタックビアの基本形態の一つを示す概略図である。

図３Ａ～３Ｂは、多段スタックビアの変形例を示す概略図である。

図４は、本発明の多層プリント配線板における多段スタックビアの他の基本形態を示す概略図である。

図５Ａ～５Ｃは、多段スタックビアを構成するバイアホールの平面的な配置パターンの一例（正方格子状配列）を示す概略図である。

図６は、多段スタックビアを構成するバイアホールの平面的な配置パターンの他の例（三角格子状配列）を示す概略図である。

図７は、多段スタックビアを構成するバイアホールの平面的な配置パターンのさらに他の例（直線状配列）を示す概略図である。

図８Ａ～８Ｂは、多段スタックビアを構成するバイアホールの平面的な配置パターンのさらに他の例（集中配列、分散配列）を示す概略図である。

図９Ａ～９Ｅは、本発明の実施例１にかかる多層プリント配線板を製造する工程の一部を示す図である。

図１０Ａ～１０Ｅは、本発明の実施例１にかかる多層プリント配線板を製造する工程の一部を示す図である。

図１１は、本発明の実施例１にかかる多層プリント配線板を製造する工程の一部を示す図である。

図１２Ａ～１２Ｂは、本発明の実施例１にかかる多層プリント配線板を製造する工程の一部を示す図である。

発明を実施するための最良の形態

本発明の多層プリント配線板は、導体層同士を電気的に接続するバイアホールが、少なくともその一部において、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有して形成されていることを特徴とする。

より具体的には、導体回路を有する一の絶縁基板の両面に、導体回路を有する他の絶縁基板がそれぞれ少なくとも１層積層され、前記一の絶縁基板に設けた導

体回路と他の絶縁基板に設けた導体回路とが、各絶縁基板に設けたバイアホールを介して電気的に接続されてなる多層プリント配線板において、各バイアホールが、少なくとも一部において、絶縁基板の厚み方向に対してほぼ垂直な方向に膨らみを有して形成されていることを特徴とする多層プリント配線板である。

本発明において用いられる絶縁層あるいは絶縁基板としては、たとえば、ガラス布エポキシ樹脂基材、フェノール樹脂基材、ガラス布ビスマレイミドトリアジン樹脂基材、ガラス布ポリフェニレンエーテル樹脂基材、アラミド不織布－エポキシ樹脂基材、アラミド不織布－ポリイミド樹脂基材などから選ばれる硬質な積層基材が挙げられる。このような絶縁樹脂からなる基板の厚みは、１００μｍ以下であることが望ましい。また、絶縁樹脂からなる基板の厚みは、５０μｍ以下であってもよい。

このような絶縁層あるいは絶縁基板の片面または両面に導体回路を形成した回路基板を積層中心として、その回路基板の表面に絶縁層と導体層とを交互に積層することにより、多層化したプリント配線板（実装基板）が得られる。また、このような実装基板におけるすべて絶縁層あるいは絶縁基板の厚みを１００μｍ以下にすることによって、多層化した実装基板自体の厚みを薄くすることができるからである。

また、本発明において、絶縁基板に設けられる導体回路と、第１および第２のビア群をそれぞれ構成するバイアホール（多段スタックドビア）が共に、めっき処理を用いて形成されることが望ましい。その理由は、第１のビア群または第２のビア群をそれぞれ構成するバイアホールと、そのバイアホールの上面および下面でそれぞれ接触する導体回路との接続部分が、同一のめっき処理によるめっき膜から形成されると、剥れが生じにくいし、側面から外部応力を受けてもズレが生じることがないので、導体回路や絶縁層でクラック等が発生しにくいためである。

前記バイアホール形成に用いられるめっき膜は、電解めっきあるいは無電解めっき処理によって形成されることが望ましい。めっきに用いられる金属としては、銅、ニッケル、鉄、コバルトなどの金属単体であってもよく、これらの金属を主とする合金であってもよい。

本発明におけるバイアホールは、図１Ａ～１Ｂに示すように、絶縁層の厚み方向にほぼ垂直な方向に膨らみを有して形成されている、即ち、バイアホール上面または底面での直径よりも、上面と底面の間の部分の直径の方が大きいような、いわゆる、ビア樽形に形成されることが望ましい。このようなビア樽形状においては、バイアホールの上面または底面では、直径が最も小さく、バイアホールの少なくとも一部、例えば、上面と底面のちょうど中間部分において、直径が最も大きくなるような膨らみが形成される。

このような膨らみは、上面または底面における開口径（最小径）の１．１～１．５倍の直径を有して形成される、即ち、上面または底面における直径をＤとした場合に、膨らみが最大となる箇所の直径が、１．１Ｄ～１．５Ｄとなるような形状であることが望ましい。

その理由は、膨らみが最大となる箇所の直径が１．１Ｄ未満では、ビア樽形状とはならず、その効果が発揮できないからである。一方、膨らみが最大となる箇所の直径が１．５Ｄを超えると、バイアホール形成用開口内にめっき等の導電性材料が十分に充填されにくいし、隣接するバイアホール間の層間絶縁層で絶縁ギャップを確保することが難しくなることがあり、その結果、接続性や信頼性を低下させてしまうからである。

本発明におけるバイアホールの上面側の直径は、５０～２５０μｍの範囲であることが望ましい。上面側の直径が５０μｍ未満であると、ビア内に導体層を形成し難くなるからであり、２５０μｍを越えると、本願発明でのビア形状（絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有する形状）において、導体層の形成が損なわれやすくなるのと、隣り合うビアとのギャップを確保し難くなることがあるからである。

また、底面側のビア径（以下、「ビア底径」という）は、少なくとも直径で１０μｍあればよい。その理由としては、ビア形成はめっき処理によって形成されるので、そのめっき膜の形成には、ビア底径が少なくとも１０μｍ程度必要であり、それによって上層の導体層（上層の導体回路およびビア）と下層の導体回路との接続を行うことができるのである。

本発明における多段スタックビアでは、より外側にあるバイアホール（上層の

バイアホール）の底面と、より内側にあるバイアホール（下層のバイアホール）の底面とが同一位置で重なるように形成することが好ましい。即ち、図２に示すように、第１ビア群または第２ビア群をそれぞれ構成する複数のバイアホールにおいて、各バイアホール同士がほぼ同一の直線上にあるように形成することができる。

また、上層のバイアホールの底面と下層のバイアホールの底面とが、その一部においてでも重なりがあれば、信頼性や耐落下性を低下させにくくするというビア樽形状付与による機能機能を果たすことができるので、第１ビア群または第２ビア群をそれぞれ構成する複数のバイアホールにおいて、各バイアホール同士が互いに絶縁層の厚み方向にほぼ垂直な方向にシフトされた位置に、かつそれらのバイアホールの底面が、絶縁基板の厚み方向において少なくとも一部で重なるような位置に積層することができる。

例えば、図３Ａに示すように、第１ビア群または第２ビア群をそれぞれ構成する複数のバイアホールを、バイアホール径の約１／２だけ互いにシフトした位置に積層することができる。また、図３Ｂに示すように、第１ビア群または第２ビア群をそれぞれ構成する複数のバイアホールを、ほぼバイアホール径だけ互いにシフトした位置に積層することもできる。

このようなビア樽形状（絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有する形状）付与による機能は、通常のプリント配線板として用いる場合にも、十分に効果を発揮することができる。

また、本発明における多段スタックビアを構成する第１のビア群または第２のビア群は、少なくとも２層以上の絶縁基板を設け、それらの絶縁基板に設けたバイアホールを積層させることにより形成されることが好ましい。即ち、３層、４層、あるいはそれ以上のバイアホールを積層させて第１のビア群または第２のビア群を構成してもよい。

それぞれのスタックビア、即ち、第１のビア群および第２のビア群は、同一の積層数（例えば、第１のビア群：３層、第２のビア群：３層）であってもよいし、異なる積層数（例えば、第１のビア群：２層、第２のビア群：３層）であってもよい。基本的には、多段スタックビアを構成する第１のビア群と第２のビア群と

を対向する位置関係に形成させることにより、実装基板の電気接続性や信頼性を著しく低下させることがないという効果を奏することができる。

本発明における多段スタックビアは、電気的な接続を有している導体層であってもよいが、電気的な接続がない導体層、いわゆるダミーの導体層であってもよい。多段スタックビアがダミーの導体層から形成される場合には、ダミー以外の導体層（ダミー導体層の周辺に存在する導体層や対向する多段スタックビアなどで電気的な接続を有する導体層を指す）の信頼性や耐落下性が低下することがなく、しかも実装基板の反りを低減できるので、実装基板の平坦性を確保することができる。

また、本発明における多段スタックビアを構成する第１のビア群および第２のビア群は、図２に示すように、各絶縁基板の導体回路が形成されている領域内で、ほぼ同一位置（同一直線上にある）に配置されるか、あるいは、図３Ａまたは図３Ｂに示すように、互いにシフトされた位置関係を保った状態（分散状態）に配置されることが望ましい。

たとえば、絶縁基板の全領域に亘って第１のビア群およびまたは第２のビア群を、均等に分散配列させることにより、外部応力による反りに対する耐性を向上させることができる。

また、外部応力による反りの影響を最も受けやすい、主に絶縁基板の中央部分に第１のビア群およびまたは第２のビア群を、集中的に配列させることにより、外部応力による反りに対する耐性を向上させることができる。

また、絶縁基板の中央部には配列させないで、主に絶縁基板の中央部を囲んだ周辺部に第１のビア群およびまたは第２のビア群を配列させることもできる。このような配列により基板の反りに対する耐性を向上させて、実装基板の平坦性を確保し、外部応力に対する耐性を持たせることができる。

さらに、主に絶縁基板の中央部分においては、第１のビア群および第２のビア群を対向配置させ、周辺部においては、第１のビア群および第２のビア群を互いにシフトさせた状態で配置することもできる。

前記多段スタックビアの平面的な配置パターンとしては、上述したパターン以外には、正方格子状（図５Ａ～５Ｃ参照）、三角格子状（図６参照）、一直線状（図

７参照）などの種々のパターンが挙げられる。

前記正方格子状配置の場合には、例えば、図５Ａに示されたような仮想の正方マトリックス状に規則性を持って、第１のビア群と第２のビア群を配置させてたり、図５Ｂに示されたような仮想のマトリックス状に第１のビア群を配置させて、そのマトリックスの中間部部分に対向する第２のビア群を配置させたり、図５Ｃに示されたような千鳥状の仮想のマトリックス状に規則性を持って、第１のビア群と第２のビア群を配置させることなどが挙げられる。

また、前記三角格子状配置の場合には、例えば、図６に示れたような仮想の三角形状に第１のビア群を配置させて、三角形の中心部分付近もしくは重心に対向する第２のビア群を配置させるなどが挙げられる。

また、前記一直線状の配置の場合には、例えば、図７に示されたような仮想の一直線状に少なくとも２つの第１のビア群を配置させて、その直線の中心部分付近に対向する第２のビア群を配置させるなどが挙げられる。

また、これらのパターンの２種類以上を組み合わせたパターンにより多段スタックビアを構成することもできる。

さらに、本発明における多段スタックビアの他の配置パターンとしては、例えば、第１のビア群が形成されていない領域に第２のビア群を対向配置させることもできる。例えば、第１のビア群を平面的にはマトリックス状に配置させ、第２のビア群を第１のビア群が形成されない領域にマトリックス状に配置させる、あるいは、第１のビア群を主として基板中央部に配置させ、第２のビア群を基板周辺部に配置させる等のパターンが挙げられる（図８Ａ参照）。

なお、図５～図８においては、第１のビア群は○印で示され、第２のビア群は×印で示されるが、このような配置と逆の配置であってもよい。ビア径の大きさは、第１のビア群と第２のビア群で同じであってもよいし、それぞれ異なった径であってもよい。

以下、本発明にかかる多層プリント配線板を製造する方法の一例について、具体的に説明する。

（１）本発明にかかる多層プリント配線板を製造するに当たって、それを構成する基本単位としての回路基板は、絶縁性基材の片面もしくは両面に銅箔が貼付け

られたものを出発材料として用いることができる。

この絶縁性基材は、たとえば、ガラス布エポキシ樹脂基材、ガラス布ビスマレイミドトリアジン樹脂基材、ガラス布ポリフェニレンエーテル樹脂基材、アラミド不織布－エポキシ樹脂基材、アラミド不織布－ポリイミド樹脂基材から選ばれる硬質な積層基材が使用され、特に、ガラス布エポキシ樹脂基材が最も好ましい。

前記絶縁性基材の厚さは、１００μｍ以下であることが望ましく、さらに、３０～７０μｍの範囲であることがより望ましい。その理由は、１００μｍを越える厚さでは、多層化した際に、基板自体の厚みが大きくなり、筐体に収まることができないという懸念があるからである。

前記回路基板にレーザを用いてバイアホール形成用開口を形成させるには、レーザ照射により銅箔と絶縁基材を同時に穿孔するダイレクトレーザ法と、銅箔のバイアホールに該当する銅箔部分をエッチングにより除去した後、レーザ照射により絶縁基材に穿孔するコンフォーマル法があるが、本発明ではそのどちらを用いてもよい。

前記絶縁性基材に貼付された銅箔の厚さは、５～２０μｍが望ましい。

その理由は、銅箔の厚さが５μｍ未満では、後述するようなレーザ加工を用いて、絶縁性基材にバイアホール形成用開口を形成する際に、バイアホール位置に対応する銅箔の端面部分が変形することがあるため、所定形状の導体回路を形成することが難しいからである。また、エッチングにより微細な線幅の導体回路パターンを形成し難いからである。一方、銅箔の厚さが２０μｍ超では、エッチングにより、微細な線幅の導体回路パターンを形成し難いからである。

この銅箔は、ハーフエッチングによってその厚みを調整してもよい。この場合、銅箔の厚みは、上記数値よりも大きいものを用い、エッチング後の銅箔の厚みが上記範囲となるように調整する。

また、回路基板として両面銅張積層板を用いる場合は、銅箔厚みが上記範囲内であるが、両面でその厚みが異なっていてもよい。それにより、強度を確保したりして後工程を阻害しないようにすることができる。

前記絶縁性基材および銅箔としては、特に、エポキシ樹脂をガラスクロスに含浸させてＢステージとしたプリプレグと、銅箔とを積層して加熱プレスすること

により得られる片面もしくは両面銅張積層板を用いることが好ましい。

その理由は、銅箔がエッチングされた後の製造工程中で、配線パターンやバイアホールの位置がずれることがなく、位置精度に優れるからである。

（２）次に、レーザ加工によって絶縁性基材にバイアホール形成用開口を設ける。

回路基板の形成に片面銅張積層板を用いる場合には、銅箔が貼付けられた側と反対側の絶縁性基材表面に炭酸ガスレーザ照射を行って、絶縁性基材を貫通して、銅箔（あるいは導体回路パターン）に達する開口を形成する。

回路基板の形成に両面銅張積層板を用いる場合には、銅箔が貼付けられた絶縁性基材の片方の表面に炭酸ガスレーザ照射を行って、銅箔と絶縁性基材の両方を貫通して、絶縁性基材の他方の表面に貼付した銅箔（あるいは導体回路パターン）に達する開口を形成する、あるいは、絶縁性基材に貼付された片方の銅箔表面に、バイアホール径よりもやや小さな径の孔をエッチングにより形成した後、その孔を照射マークとして炭酸ガスレーザ照射を行って、絶縁性基材を貫通して、絶縁性基材の他方の表面に貼付した銅箔（あるいは導体回路パターン）に達する開口を形成する。

このようなレーザ加工は、パルス発振型炭酸ガスレーザ加工装置によって行われ、その加工条件は、バイアホール形成用開口の側壁が絶縁層の厚み方向に対してほぼ垂直な方向に膨らみ、その膨らみが最大となるような中央部での直径が、バイアホール形成用開口の直径（最小開口径）の１１０～１５０％となるように決められる。

たとえば、パルスエネルギーが０．５～１００ｍＪ、パルス幅が１～１００μｓ、パルス間隔が０．５ｍｓ以上、周波数２０００～３０００Hz、ショット数が２～１０の範囲内とすることによって、開口側壁の膨らみ量を調整することができる。

そして、前記加工条件のもとで形成され得るバイアホール形成用開口の口径は、５０～２５０μｍであることが望ましい。その範囲内では、開口側壁の膨らみを確実に形成することができると共に、配線の高密度化を達成することができるからである。

（３）前記（２）の工程で形成された開口の側壁および底壁に残留する樹脂残滓

を除去するためのデスミア処理を行う。

このデスミア処理は、酸あるいは酸化剤（例えば、クロム酸、過マンガン酸）の薬液処理等の湿式処理や酸素プラズマ放電処理、コロナ放電処理、紫外線レーザ処理またはエキシマレーザ処理等の乾式処理によって行われる。

これらのデスミア処理方法からいずれの方法を選択するかは、絶縁基材の種類、厚み、バイアホールの開口径、レーザ照射条件などに応じて、残留が予想されるスミア量を考慮して選ばれる。

このとき、レーザ加工終了時からデスミア処理開始までのタクト時間を短く（例えば、レーザ加工から１時間以内で行う等）することによって、あるいはデスミア処理を変えること等により、本発明におけるビア形状（絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有する形状）を確実に形成することができる。

（４） 次に、デスミア処理した基板の銅箔面に対して、銅箔をめっきリードとする電解銅めっき処理を施して、開口内に電解銅めっきを完全に充填してなるバイアホール（フィルドビア）を形成する。

なお、場合によっては電解銅めっき処理の後、基板のバイアホール開口の上部に盛り上がった電解銅めっきを、ベルトサンダー研磨、バフ研磨、エッチング等によって除去して平坦化してもよい。

また、無電解めっき処理を施した後、電解銅めっき処理を施してもよい。この場合には、無電解めっき膜は、銅、ニッケル、銀等の金属を用いてもよい。

（５）次いで、前記（４）において基板上に形成された電解銅めっき膜上に、エッチングレジスト層を形成する。エッチングレジスト層は、レジスト液を塗布する方法あるいは予めフィルム状にしたものを貼付する方法のいずれの方法でもよい。このレジスト層上に予め回路が描画されたマスクを載置して、露光、現像処理することによってエッチングレジスト層を形成し、エッチングレジスト非形成部分の金属層をエッチングして、導体回路およびランドを含んだ導体回路パターンを形成する。

このエッチング液としては、硫酸－過酸化水素、過硫酸塩、塩化第二銅、塩化第二鉄の水溶液から選ばれる少なくとも１種の水溶液が望ましい。

前記銅箔および電解銅めっき膜をエッチングして導体回路を形成する前処理と

して、ファインパターンを形成しやすくするため、あらかじめ、電解銅めっき膜の表面全面をエッチングすることによって厚さを調整してもよい。

導体回路の一部としてのランドは、その内径がバイアホール口径とほぼ同様であるか、その外径をバイアホール径よりも大きくし、ランド径を７５～３５０μmの範囲に形成することが好ましい。その理由は、ランド径を前記範囲とすることにより、ビアの位置がシフトしたとしても、多段スタックビアとしての役目を果たすことが出来るからである。

前記（１）～（５）の工程にしたがって作製された回路基板を積層中心として、その片面または両面に、絶縁樹脂層と銅箔とを積層させる。これにより、絶縁樹脂層が１層または２層だけ多層化した基板となる。

そして、前記（２）～（５）と同様の工程により、積層化した絶縁樹脂層に、バイアホールおよび導体回路を形成させ、さらに、絶縁樹脂層と銅箔とを積層させて、前記（２）～（５）と同様の工程を繰り返し行うことにより、更に多層化したプリント配線板を得ることができる。

前述した方法は、絶縁樹脂層の積層を逐次積層することにより絶縁樹脂層の多層化が行われるが、必要に応じて、絶縁樹脂層の積層を、絶縁樹脂層が１単位の回路基板を２層以上に積層し、一括で加熱圧着して多層プリント配線板として形成してもよい。

このような工程により形成した多層プリント配線板においては、積層される各回路基板または各絶縁樹脂層に形成されるバイアホールは、絶縁層の中間部分の直径が、絶縁層の上面に露出する部分の直径または絶縁層の下面に露出する部分の直径よりも大きい、ビア樽形に形成されている。そして、積層中心となる回路基板を含んだ少なくとも１層の絶縁樹脂層に形成されるバイアホールは、第１のビア群を構成し、第１のビア群を構成する絶縁樹脂層に対向して配置、積層される少なくとも１層の他の絶縁樹脂層に形成されたバイアホールは、第２のビア群を構成している。これらの第１ビア群および第２ビア群により多段スタックドビアを構成する。

（６） 次に、最も外側の回路基板の表面にソルダーレジスト層をそれぞれ形成する。この場合、回路基板の外表面全体にソルダーレジスト組成物を塗布し、そ

の塗膜を乾燥した後、この塗膜に、半田パッドの開口部を描画したフォトマスクフィルムを載置して露光、現像処理することにより、導体回路のバイアホール直上に位置する導電性パッド部分を露出させた半田パッド開口をそれぞれ形成する。この場合、ソルダーレジスト層をドライフィルムかしたものを貼り付けて、露光・現像もしくはレーザにより開口を形成させてもよい。

フォトマスクが形成されていない部分から露出した半田パッド上に、ニッケル－金などの耐食層を形成する。このとき、ニッケル層の厚みは、１～７μｍが望ましく、金層の厚みは０．０１～０．１μｍが望ましい。これらの金属以外にも、ニッケル－パラジウム－金、金（単層）、銀（単層）等を形成してもよい。

前記耐食層を形成した後に、マスク層を剥離する。これにより、耐食層を形成された半田パッドと耐食層が形成されていない半田パッドとが混在するプリント配線板となる。

（７） 前記（６）の工程で得られたソルダーレジストの開口からバイアホール直上に露出した半田パッド部分に、半田体を供給し、この半田体の溶融・固化によって半田バンプを形成し、あるいは導電性ボールまたは導電性ピンを導電性接着剤もしくは半田層を用いてパッド部に接合して、多層回路基板が形成される。

前記半田体および半田層の供給方法としては、半田転写法や印刷法を用いることができる。

ここで、半田転写法は、プリプレグに半田箔を貼り合わせ、この半田箔を開口部分に相当する箇所のみを残してエッチングすることにより、半田パターンを形成して半田キャリアフィルムとし、この半田キャリアフィルムを、基板のソルダーレジスト開口部分にフラックスを塗布した後、半田パターンがパッドに接触するように積層し、これを加熱して転写する方法である。

一方、印刷法は、パッドに相当する箇所に開口を設けた印刷マスク（メタルマスク）を基板に載置し、半田ペーストを印刷して加熱処理する方法である。このような半田バンプを形成する半田としては、Ｓｎ／Ａｇ半田、Ｓｎ／Ｉｎ半田、Ｓｎ／Ｚｎ半田、Ｓｎ／Ｂｉ半田などが使用でき、それらの融点は、積層される各回路基板間を接続する導電性バンプの融点よりも低いことが望ましい。

（実施例１）

（１） まず、多層プリント配線板を構成する一つの単位としての回路基板を製作する。この回路基板は積層されるべき複数の絶縁層のうち積層中心となるべき基板であり、エポキシ樹脂をガラスクロスに含浸させてＢステージとしたプリプレグと銅箔とを積層して加熱プレスすることにより得られる両面銅張積層板１０を出発材料として用いる（図９Ａ参照）。

前記絶縁性基材１２の厚さは６０μｍ、銅箔１４の厚さは１２μｍであった。この積層板の銅箔を１２μｍよりも厚いものを用いて、エッチング処理により、銅箔の厚みを１２μｍに調整してもよい。

（２） 銅箔１４を有する両面回路基板１０に、炭酸ガスレーザ照射を行って、銅箔１４および絶縁性基材１２を貫通して、反対面の銅箔に至るバイアホール形成用開口１６を形成し、そのレーザ加工後１時間以内に、レーザ加工により形成した開口内を過マンガン酸の薬液処理によってデスミア処理した（図９Ｂ参照）。

なお、この実施例においては、バイアホール形成用の開口１６の形成には、日立ビア社製の高ピーク短パルス発振型炭酸ガスレーザ加工機を使用し、厚みが１２μｍの銅箔が貼付された厚み６０μｍのガラス布エポキシ樹脂基材に対して、以下のような加工条件にて銅箔上にダイレクトにレーザビーム照射を行って、７５μｍφの開口１６を１００穴／秒のスピードで形成した。

このような条件で形成した開口１６は、開口内壁が絶縁層の厚み方向にほぼ垂直な方向に膨れており、最も膨れた中間部分の直径が、絶縁層の上面に露出する部分の直径または絶縁層の下面に露出する部分の直径の１．２倍であるようなビア樽形状であった。

（レーザ加工条件）

パルスエネルギー： ０．５～１００ｍＪ

パルス幅： １～１００μｓ

パルス間隔： ０．５ｍｓ以上

ショット数： ２

発振周波数： ２０００～３０００Ｈｚ

（３） デスミア処理を終えたバイアホール形成用開口１６を設けた側の銅箔１

４表面に、以下のような条件で、銅箔をめっきリードとする電解銅めっき処理を施し、電解銅めっき膜を形成した（図９Ｃ参照）。

〔電解めっき液〕

硫酸：　２．２４　ｍｏｌ／ｌ

硫酸銅：　０．２６　ｍｏｌ／ｌ

添加剤Ａ（反応促進剤）：　１０．０　ｍｌ／ｌ

添加剤Ｂ（反応抑制剤）：　１０．０　ｍｌ／ｌ

〔電解めっき条件〕

電流密度：　１　Ａ／ｄｍ^2

時間：　６５　分

温度：　２２±２　℃

添加剤Ａによりバイアホール形成用開口内の電解銅めっき膜の形成が促進され、逆に添加剤Ｂにより主として銅箔部分に付着されて、電解銅めっき膜の形成が抑制される。また、バイアホール形成用開口内が電解銅めっきで完全に充填されて、銅箔１４とほぼ同一のレベルになると、添加剤Ｂが付着されるので、銅箔部分と同様に電解銅めっき膜の形成が抑制される。

これにより、開口１６内に電解銅めっきが充填されてなるバイアホール２０が形成され、そのバイアホール２０の表面と銅箔面とがほぼ同一レベルに形成される。

また、銅箔１４および電解銅めっき膜からなる導体層をエッチングによって、厚みを調整してもよい。必要に応じて、サンダーベルト研磨およびバフ研磨の物理的方法によって導体層の厚みを調整してもよい。

（４）　前記（３）の工程により得られた基板の両面に対して、銅箔１４および電解銅めっき膜からなる導体層上に、感光性ドライフィルムからなるレジストを１５～２０μｍの厚みに形成した。このレジスト上にバイアホールのランドを含んだ導体回路が描画されたマスクを載置して、露光・現像処理して、エッチングレジスト層２２を形成した（図９Ｄ参照）。そして、エッチングレジスト非形成部から露出する銅箔１４および電解銅めっき膜に対して、過酸化水素水／硫酸からなるエッチング液を用いたエッチング処理を施して、溶解、除去させた。

（５）その後、エッチングレジスト層２２をアルカリ液を用いて剥離させ、バイアホールランドを含む導体回路のパターン２４が形成される。これにより、基板の表面と裏面の導体回路を電気的に接続するバイアホール２０が形成され、そのバイアホール２０と導体回路２４を形成する銅箔部分とが平坦化されてなる回路基板が得られる（図９Ｅ参照）。

（６） 前記（１）～（５）の工程を経て得られた回路基板の表面および裏面に対して、エポキシ樹脂をガラスクロスに含浸させてＢステージとした厚み６０μｍのプリプレグと、厚み１２μｍの銅箔とを重ね合わせ、これらを温度：８０～２５０℃、圧力：１．０～５．０ｋｇｆ／ｃｍ^{2}のプレス条件のもとで加熱プレスすることによって、回路基板上に、厚み６０μｍの樹脂絶縁層２６および厚み１２μｍの導体層２８を積層した（図１０Ａ参照）。

（７）次いで、前記（２）の工程とほぼ同様に、以下のような加工条件にて、基板の両面に対して炭酸ガスレーザ照射を行って、樹脂絶縁層２６および導体層２８を貫通して下層の導体回路２４に達する８５μｍφのバイアホール形成用開口３０を１００穴／秒のスピードで形成し、その後、レーザ加工により形成した開口内を過マンガン酸の薬液処理によってデスミア処理した（図１０Ｂ参照）。

なお、このような条件で形成した開口３０は、開口内壁が絶縁層の厚み方向にほぼ垂直な方向に膨れており、最も膨れた中間部分の直径が、絶縁層の上面に露出する部分の直径または絶縁層の下面に露出する部分の直径の１．２倍であるようなビア樽形状であった。

（レーザ加工条件）

パルスエネルギー：	０．５～１００ｍＪ
パルス幅：	１～１００μｓ
パルス間隔：	０．５ｍｓ以上
ショット数：	２
発振周波数：	２０００～３０００Ｈｚ

（８） 前記（３）の工程とほぼ同様にして、デスミア処理を終えたバイアホール形成用開口側の導体層２８に、以下のような条件で電解銅めっき処理を施して、電解銅めっき膜３２を形成した（図１０Ｃ参照）。

〔電解めっき液〕

硫酸： ２．２４ ｍｏｌ／ｌ

硫酸銅： ０．２６ ｍｏｌ／ｌ

添加剤Ａ（反応促進剤）： １０．０ ｍｌ／ｌ

添加剤Ｂ（反応抑制剤）： １０．０ ｍｌ／ｌ

〔電解めっき条件〕

電流密度： １ Ａ／ｄｍ^2

時間： ６５ 分

温度： ２２±２ ℃

これにより、開口３０内に電解銅めっき３２が充填されてなるバイアホール３４が形成され、そのバイアホール３４の表面と銅箔面とがほぼ同一レベルに形成される。

（９） 前記（４）の工程とほぼ同様にして、前記（８）で得た電解銅めっき上に、感光性ドライフィルムからなるレジストを１５～２０μｍの厚みで形成した。このレジスト上に導体回路、バイアホール３４のランド等が描画されたマスクを載置し、基板の位置合わせを行い、露光・現像処理を行うことによって、エッチングレジスト層３６を形成した（図１０Ｄ参照）。

その後、レジスト非形成部に、過酸化水素水／硫酸からなるエッチング液を用いたエッチング処理を施して、非形成部に該当する銅めっき膜および銅箔を除去した。

（１０）次いで、エッチングレジスト層３６をアルカリ液によって剥離して、バイアホール３４およびそのランドを含む導体回路３８が形成される。これにより、基板の表裏を接続するバイアホール３４と導体回路３８をなす銅箔部分とが平坦化された回路基板が得られる（図１０Ｅ参照）。

さらに、前記（６）～（１０）の工程を繰り返すことにより、さらに１層の樹脂絶縁層４０が形成され、その樹脂絶縁層４０に設けた開口内に電解銅めっきを充填してバイアホール４２が形成されると共にバイアホールランドを含む導体回路のパターン４４が形成される。これによって、両面回路基板１０の両面に対して、それぞれ２層の絶縁層および導体回路が形成されてなる多層化したプリント

配線板を得ることができる（図１１参照）。

すなわち、絶縁層数が５、導体回路数が６であるような多層プリント配線板が形成され、両面回路基板およびその上方に積層された２層の絶縁層に形成されたバイアホールは、開口内壁が絶縁層の厚み方向にほぼ垂直な方向に膨れており、最も膨れた中間部分の直径が、絶縁層の上面に露出する部分の直径または絶縁層の下面に露出する部分の直径の１．２倍であるようなビア樽形状の第１のビア群を構成し、両面回路基板の下方に積層された２層の絶縁層に形成されたバイアホールも、第１のビア群と同様のビア樽形状である第２のビア群を構成し、それらのビア群は互いに対向配置されると共に、ほぼ同一直線上にあるように積層された。

（１１） 前記（１０）にて得た基板の最も外側に位置する２つの絶縁層の表面に、ソルダーレジスト層４６を形成した。

まず、厚みが２０～３０μｍであるフィルム化されたソルダーレジストを導体回路３８が形成された絶縁層の表面に貼付した。次いで、７０℃で２０分間、１００℃で３０分間の乾燥処理を行なった後、クロム層によってソルダーレジスト開口部の円パターン（マスクパターン）が描画された厚さ５ｍｍのソーダライムガラス基坂を、クロム層が形成された側をソルダーレジスト層４６に密着させて１０００ｍＪ／ｃｍ^{2}の紫外線で露光し、DMTG現像処理した。

さらに、１２０℃で１時間、１５０℃で３時間の条件で加熱処理し、パッド部分に対応した開口４８（開口径２００μｍ）を有する厚み２０μｍのソルダーレジスト層４６を形成した（図１２Ａ参照）。

多層プリント配線板の最も外側に位置する絶縁層の表面に、ソルダーレジスト層４６を形成する前に、必要に応じて、粗化層を設けることができる。

（１２） 次に、ソルダーレジスト層４６を形成した基板を、塩化ニッケル３０ｇ／１、次亜リン酸ナトリウム１０ｇ／１、クエン酸ナトリウム１０ｇ／１からなるｐＨ＝５の無電解ニッケルめっき液に２０分間浸漬して、開口部４８から露出する導体回路３８の表面に厚さ５μｍのニッケルめっき層を形成した。

さらに、その基板を、シアン化金カリウム２ｇ／１、塩化アンモニウム７５ｇ／１、クエン酸ナトリウム５０ｇ／１、次亜リン酸ナトリウム１０ｇ／１からな

る無電解金めっき液に９３℃の条件で２３秒間浸漬して、ニッケルめっき層上に厚さ０．０３μｍの金めっき層を形成し、ニッケルめっき層と金めっき層とからなる金属層に被覆されてなる導体パッド５０を形成した。

（１３） そして、ソルダーレジスト層４６上にメタルマスクを載置して、融点T2 が約１８３℃のＳｎ／Ｐｂ半田もしくはＳｎ／Ａｇ／Ｃｕからなる半田ペーストを印刷して、メタルマスクを取り外した後、１８３℃でリフローすることにより、開口４８から露出する導体パッド５０上に半田層５２が形成されてなる多層プリント配線板を形成した（図１２Ｂ参照）。

次いで、半田層５２が形成されていない領域には、主として、コンデンサ、抵抗等の電子部品を実装し、半田層５２が形成されている領域には、主として、キーパッド等の外部端子を実装することによって、多層プリント配線板を製造した。

（実施例２）

前記両面回路基板の表面および裏面にそれぞれ積層された絶縁層に形成された第１のビア群および第２のビア群を構成する各バイアホールを、図３Ａに示すように、互いにバイアホール径の約１/２の距離だけシフトした位置に形成した以外は、実施例１とほぼ同様にして、多層プリント配線板を製造した。

（実施例３）

前記両面回路基板およびその上方に積層された絶縁層に形成された第１のビア群および両面回路基板の下方に積層された絶縁層に形成された第２のビア群を構成する各バイアホールを、図３Ｂに示すように、互いにほぼバイアホール径だけシフトした位置に形成した以外は、実施例１とほぼ同様にして、多層プリント配線板を製造した。

（実施例４）

前記両面回路基板の上方に２層の絶縁層を積層し、両面回路基板の下方に１層の絶縁層を積層して、絶縁層数が４、導体回路数が５であるような多層プリント配線板を形成した以外は、実施例１とほぼ同様にして、多層プリント配線板を製造した。

（実施例５）

前記両面回路基板の上方に２層の絶縁層を積層し、両面回路基板の下方に１層

の絶縁層を積層して、絶縁層数が４、導体回路数が５であるような多層プリント配線板を形成した以外は、実施例２とほぼ同様にして、多層プリント配線板を製造した。

（実施例６）

前記両面回路基板の上方に２層の絶縁層を積層して、両面回路基板の下方に１層の絶縁層を積層して、絶縁層数が４、導体回路数が５であるような多層プリント配線板を形成した以外は、実施例３とほぼ同様にして、多層プリント配線板を製造した。

（実施例７）

前記両面回路基板およびその上方に積層された絶縁層に形成された第１のビア群を、図４に示すように、両面回路基板の下方に積層された絶縁層に形成した第２のビア群に対して、互いにほぼバイアホール径だけ水平方向にシフトした位置関係で積層した以外は、実施例１とほぼ同様にして、多層プリント配線板を製造した。

（実施例８）

前記両面回路基板の上方に２層の絶縁層を積層して、両面回路基板の下方に１層の絶縁層を積層して、絶縁層数が４、導体回路数が５であるような多層プリント配線板を形成した以外は、実施例７とほぼ同様にして、多層プリント配線板を製造した。

（実施例９）

前記第１のビア群を形成するバイアホールを、図５Ａに示すように、絶縁基板上の仮想正方格子（格子間隔：１０mm）の対向する２つの頂点に位置し、他方のビア群を形成するバイアホールを、前記絶縁基板上の仮想正方格子の他の対向する２つの頂点に位置するように積層した以外は、実施例４とほぼ同様にして、多層プリント配線板を製造した。

（実施例１０）

前記第１のビア群を形成するバイアホールを、図５Ｂに示すように、絶縁基板上の仮想正方格子（格子間隔：１０mm）の各頂点に位置し、他方のビア群を形成するバイアホールを、前記仮想正方格子の中心に位置するように積層した以外

は、実施例４とほぼ同様にして、多層プリント配線板を製造した。

（実施例１１）

前記第１のビア群を形成するバイアホールを、図６に示すように、前記絶縁基板上の仮想三角格子（格子間隔：２０mm）の各頂点に位置し、第２のビア群を形成するバイアホールを、前記仮想三角格子の中心に位置して積層した以外は、実施例４とほぼ同様にして、多層プリント配線板を製造した。

（実施例１２）

前記第１のビア群を構成するバイアホールを、図８Ａに示すように、前記絶縁基板のほぼ中央部に位置して、４０mm×４０mmの領域内に集中的に配置し、第２のビア群を構成するバイアホールを、前記中央部を囲んだ周辺領域（４０mm×４０mmの中央領域の外側で、７０mm×１００mmの領域の内側）に配置した以外は、実施例４とほぼ同様にして、多層プリント配線板を製造した。

（比較例１）

第１のビア群を構成するバイアホールを形成したが、第２のビア群を形成しなかったこと、および、ビア加工時のレーザ加工条件を下記に示した条件で行った以外は、実施例１とほぼ同様にして、多層プリント配線板を製造した。

（レーザ加工条件）

パルスエネルギー：　０．５～１００mj

パルス幅：　１～１００μs

パルス間隔：　０．５ms以上

ショット数：　１

発振周波数：　１０００Hz

なお、デスミア処理は、レーザ加工後、２時間後に行った。

この比較例１においては、バイアホール形状には膨らみの形成が認められなかった。

（比較例２）

第１のビア群および第２のビア群を構成するバイアホールを形成しなかったこと、およびビア加工時のレーザ加工条件を下記に示した条件で行った以外は、実施例１とほぼ同様にして、多層プリント配線板を製造した。

（レーザ加工条件）

パルスエネルギー：　０．５～１００ｍｊ

パルス幅：　１～１００μｓ

パルス間隔：　０．５ｍｓ以上

ショット数：　１

発振周波数：　１０００Ｈｚ

なお、デスミア処理は、レーザ加工後、２時間後に行った。

この比較例２においては、バイアホール形状には膨らみの形成が認められなかった。

以上説明したような実施例１～１２および比較例１～２にしたがって製造された多層プリント配線板について、Ａ項目の評価試験を行い、それぞれ製造された多層プリント配線板を電子機器の筐体に収納した後、Ｂ項目およびＣ項目の評価試験を行った。それらの評価試験の結果は、表１に示す。

Ａ．基板負荷試験

基板の一端を固定した水平状態から、固定されていない他方を３ｃｍほど持ち上げて基板を反らした後、水平状態に戻すという繰り返しを３０回行った。その後に、多段ビアに該当する特定回路の導通試験を行い、オープン（導体回路の断線）を確認するために、抵抗値の変化量を測定し、抵抗変化率を算出して、その結果を表１に示した。

なお、抵抗変化率＝（（基板負荷試験後の抵抗値－基板負荷試験前の抵抗値）／基板負荷試験前の抵抗値）

Ｂ．信頼性試験

前記実施例１～１２および比較例１～２にしたがって製造した多層プリント配線板の導通テストを行い、それぞれランダムに良品を１０個ずつ取り出した。その後、ヒートサイクル条件下（－５５℃／３分⇔１３０℃／３分を１サイクルとして、サイクル数を１０００回、２０００回、３０００回まで行い、それぞれ１

０００回毎に、２時間自然放置させた後に、導通試験を行い、オープン（導体回路の断線）の有無を確認するために接続抵抗の変化量が１０％（（ヒートサイクル後の接続抵抗値－初期値の接続抵抗値）／初期値の接続抵抗値）を越えたものを不良とみなして、その不良とみなされた数を表１に示した。

Ｃ．落下試験

前記実施例１～１２および比較例１～２にしたがって製造した多層プリント配線板を筐体に収納し、基板に実装された液晶表示部を下向きにした状態で筐体を１ｍの高さから自然落下させた。その落下回数を５０回、１００回、１５０回と行い、導体回路の導通を確認した。この落下試験の結果を表１に示した。

なお、接続抵抗値の変化量が５％以内の場合には○（Ｇｏｏｄ）、接続抵抗値の変化量が１０％以内の場合には△（Ａｖｅｒａｇｅ）、接続抵抗値の変化量が１０％越えの場合には×（Ｐｏｏｒ）で示した。

（表１）

	負荷試験	信頼性試験			落下試験		
	抵抗変化率	1000 回	2000 回	3000 回	50 回	100 回	150 回
実施例　1	3％	0	1	3	○	○	○
実施例　2	4％	0	1	4	○	○	△
実施例　3	4％	0	2	3	○	○	△
実施例　4	4％	0	2	4	○	○	○
実施例　5	4％	0	2	3	○	○	○
実施例　6	5％	0	2	3	○	○	○
実施例　7	5％	1	1	4	○	○	△
実施例　8	4％	0	2	3	○	○	○
実施例　9	4％	0	2	4	○	○	△
実施例１０	3％	0	1	3	○	○	○
実施例１１	4％	0	2	4	○	○	△
実施例１２	4％	0	2	3	○	○	△
比較例　1	9％	1	4	6	○	△	×
比較例　2	１１％	1	7	9	△	×	×

（参考例）

評価項目Ａの結果のデータを元に、バイアホールの膨らみの度合い（絶縁層の開口径に対して、最大の膨らみの直径の比率）を１．０倍、１．１倍、１．３倍、１．５倍、１．６倍、１．８倍と、計６種類の異なるものを作製したとして、シミュレートを行った。これらの基板に対して、各実施例と比較例で評価した項目Ａ．と同様の基板負荷試験で５０回を行ったとして、接続抵抗の変化量のシミュレートを行い、抵抗変化率としての結果を、表２に示した。

（表２）

度合い	抵抗変化率
１．０	７．６４％
１．１	４．７９％
１．３	４．７４％
１．５	４．６９％
１．６	６．９３％
１．８	７．７６％

産業上の利用可能性

以上説明したように、本発明にかかる多層プリント配線板によれば、落下した

際の衝撃力等の外部応力を抑え、絶縁層の反りを抑えることができるので、導体回路のクラックや断線等を防止して実装基板の信頼性や耐落下性の低下を軽減することができる多層プリント配線板を提供することができる。

請求の範囲

1． 絶縁層と導体層とが交互に積層され、導体層同士が絶縁層に設けたバイアホールを介して電気的に接続されてなる多層プリント配線板において、

前記バイアホールは、少なくともその一部において、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有して形成されていることを特徴とする多層プリント配線板。

2． 導体回路を有する一の絶縁基板の両面に、導体回路を有する他の絶縁基板がそれぞれ少なくとも１層積層され、前記一の絶縁基板に設けた導体回路と他の絶縁基板に設けた導体回路とが、各絶縁基板に設けたバイアホールを介して電気的に接続されてなる多層プリント配線板において、

前記各バイアホールは、少なくともその一部において、絶縁基板の厚み方向に対してほぼ垂直な方向に膨らみを有して形成されていることを特徴とする多層プリント配線板。

3． 前記絶縁層または絶縁基板の厚みは、１００μｍ以下であることを特徴とする請求項１または２に記載の多層プリント配線板。

4．前記絶縁層または絶縁基板の厚みは、５０μｍ以下であることを特徴とする請求項１または２に記載の多層プリント配線板。

5． 前記バイアホールは、多段スタックドビアの形態に積層されていることを特徴とする請求項１または２に記載の多層プリント配線板。

6． 前記バイアホールは、前記一の絶縁基板の一方の表面に積層された絶縁基板に設けたバイアホールからなる第１のビア群と、前記一の絶縁基板の他方の表面に積層された絶縁基板に設けたバイアホールからなる第２のビア群とから構成され、

前記第１のビア群は、前記第２のビア群に対向するような位置関係で積層されていることを特徴とする請求項２に記載の多層プリント配線板。

７． 前記バイアホールは、前記一の絶縁基板の一方の表面に積層された絶縁基板に設けたバイアホールからなる第１のビア群と、前記一の絶縁基板の他方の表面に積層された絶縁基板に設けたバイアホールからなる第２のビア群とから構成され、

前記第１のビア群は、前記第２のビア群に対して絶縁基板の厚み方向にほぼ垂直な方向にシフトされた位置関係で積層されていることを特徴とする請求項２に記載の多層プリント配線板。

８． 前記第１のビア群または前記第２のビア群を形成する各バイアホールは、互いにほぼ同一直線上に位置するように積層されていることを特徴とする請求項６または７に記載の多層プリント配線板。

９． 前記第１のビア群または前記第２のビア群を形成する各バイアホールは、互いに絶縁基板の厚み方向にほぼ垂直な方向にシフトされた位置関係で積層されていることを特徴とする請求項６または７に記載の多層プリント配線板。

１０． 前記第１のビア群または第２のビア群のいずれか一方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子の対向する２つの頂点に位置し、他方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子の他の対向する２つの頂点に位置するように構成されていることを特徴とする請求項７に記載の多層プリント配線板。

１１． 前記第１のビア群または第２のビア群のいずれか一方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子の各頂点に位置し、他方のビア群を構成するバイアホールは、前記絶縁基板上の仮想正方格子の中心に位置するように構成されていることを特徴とする請求項７に記載の多層プリント配線

板。

１２．　前記第１のビア群または第２のビア群のいずれか一方のビア群を構成するバイアホールは、前記絶縁基板上の仮想三角格子の各頂点に位置し、他方のビア群を構成するバイアホールは、前記絶縁基板上の仮想三角格子の中心に位置して形成されていることを特徴とする請求項７に記載の多層プリント配線板。

１３．　前記第１のビア群または第２のビア群のいずれか一方のビア群を構成するバイアホールは、前記絶縁基板の所定領域に集中配置され、他方のビア群を構成するバイアホールは、絶縁基板の前記所定領域を囲んだ周辺領域に配置されていることを特徴とする請求項７に記載の多層プリント配線板。

１４．　前記各バイアホールは、その膨らみが最大となる箇所の直径が絶縁基板の上面または底面において露出する開口径の１．１～１．５倍となるようなビア樽形状であることを特徴とする請求項１または２に記載の多層プリント配線板。

１５．　前記各バイアホールは、絶縁基板に形成した開口内にめっきを充填したものであることを特徴とする請求項１または２に記載の多層プリント配線板。

１６．　絶縁層と導体層とが交互に積層され、導体層同士が絶縁層に設けたバイアホールを介して電気的に接続されてなる多層プリント配線板において、

前記絶縁層は、少なくとも３層であり、

前記バイアホールは、第１のビア群と第２のビア群とからなり、

前記第１のビア群は、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有し、かつ２段以上のスタックドビアからなるバイアホールから形成され、

前記第２のビア群は、絶縁層の厚み方向に対してほぼ垂直な方向に膨らみを有するバイアホールから形成され、

前記第１のビア群と第２のビア群は、向かい合った位置に配置されている多層プリント配線板。

１７．　前記絶縁層の厚みは、１００μｍ以下である請求項１６に記載の多層プリント配線板。

１８．　前記絶縁層の厚みは、５０μｍ以下である請求項１６に記載の多層プリント配線板。

Fig.1A

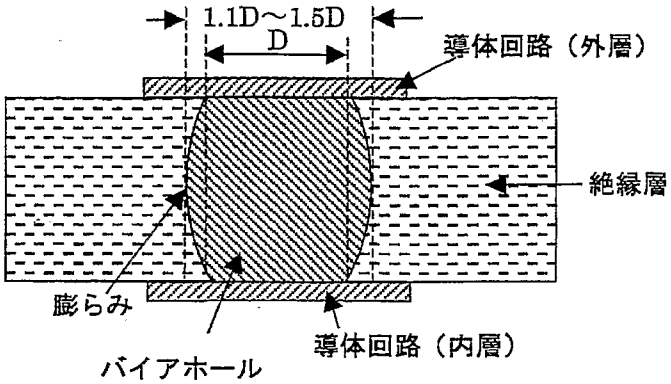


Fig.1B

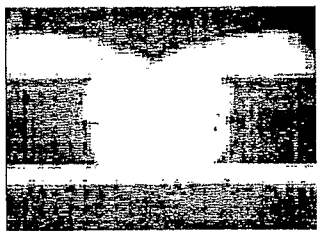


Fig.2

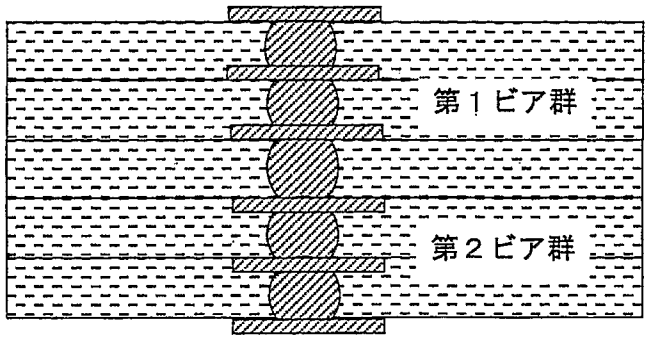


Fig.3A

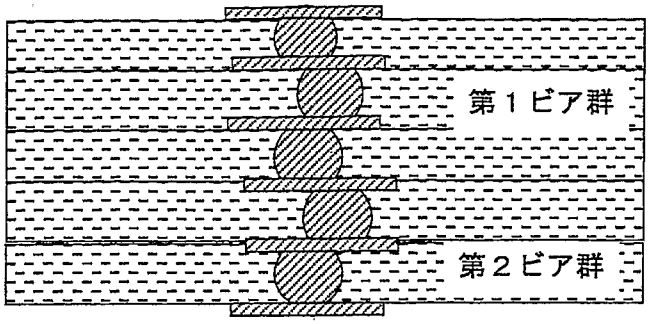


Fig.3B

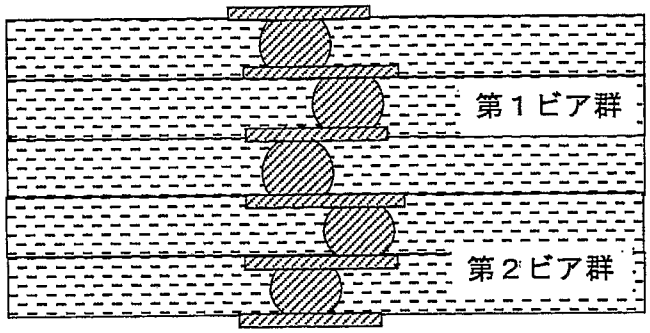


Fig.4

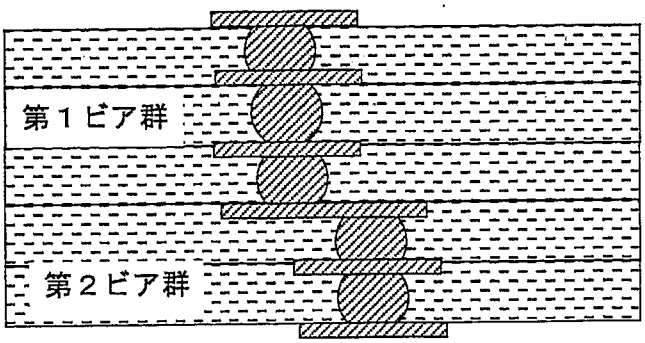


Fig.5A

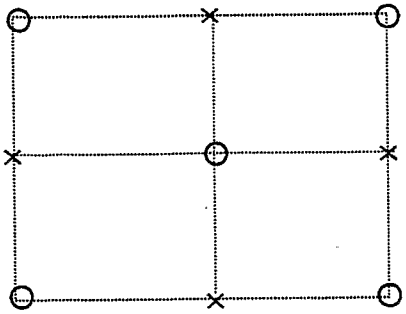


Fig.5B

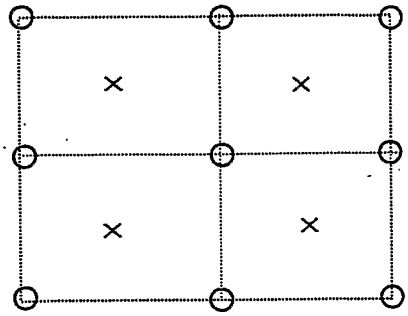


Fig.5C

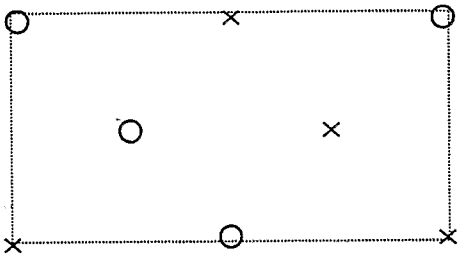


Fig.6

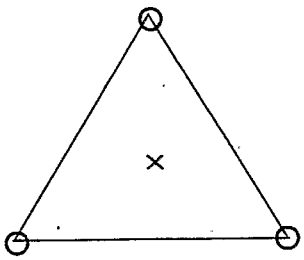


Fig.7

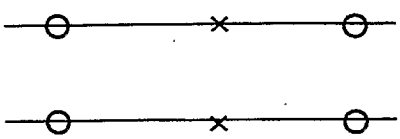


Fig.8A

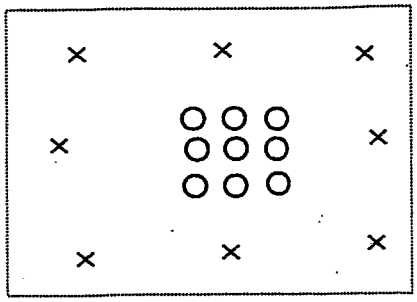


Fig.8B

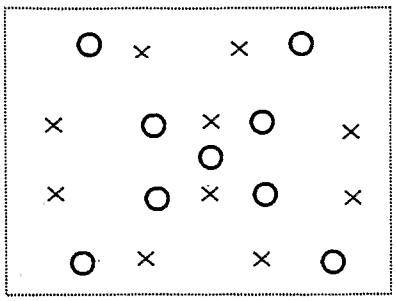


Fig.9A

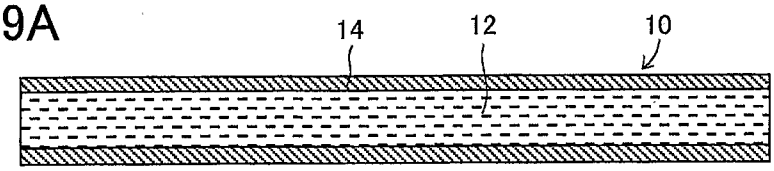


Fig.9B

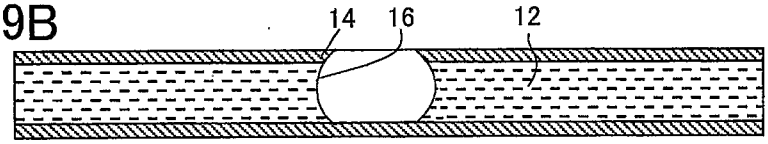


Fig.9C

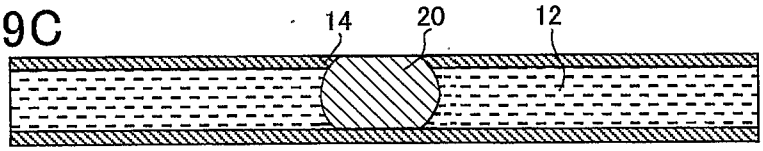


Fig.9D

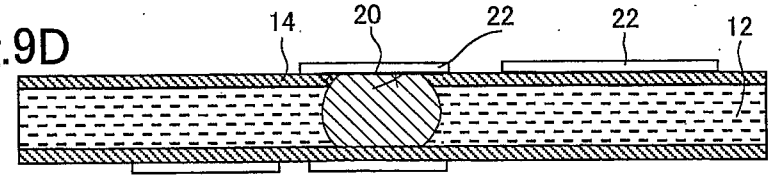


Fig.9E

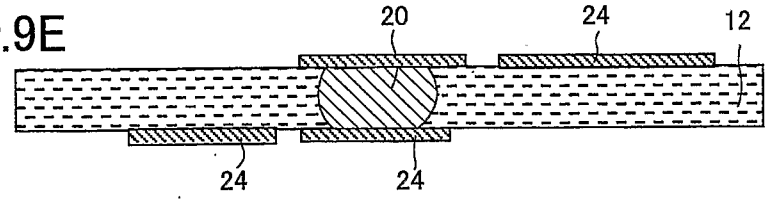


Fig.10A

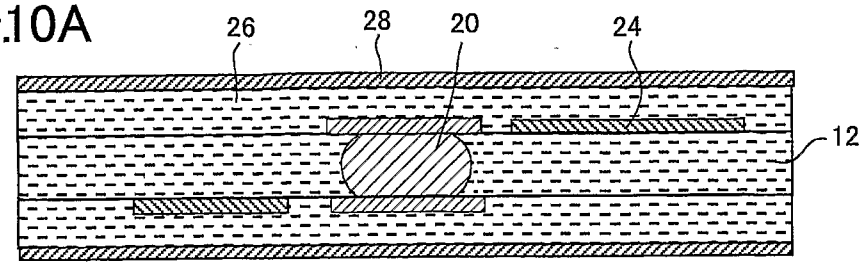


Fig.10B

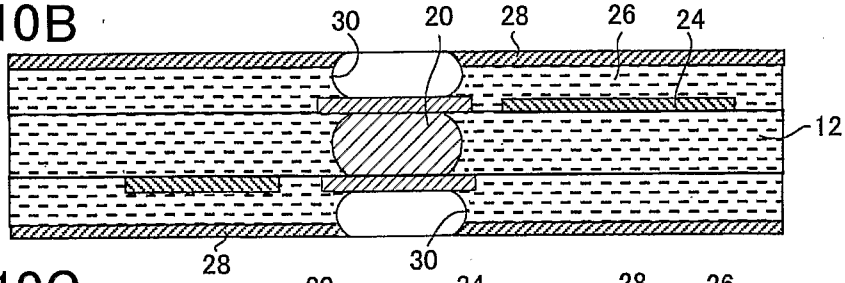


Fig.10C

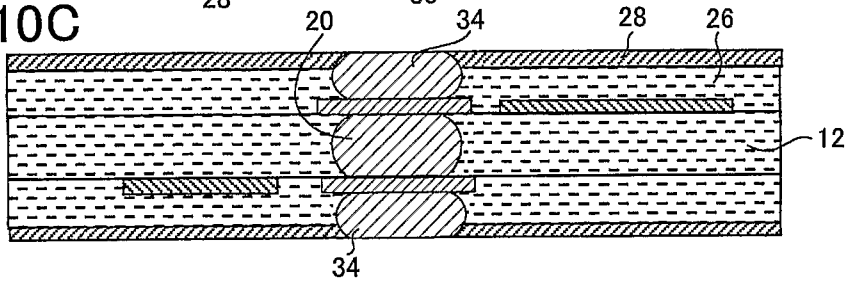


Fig.10D

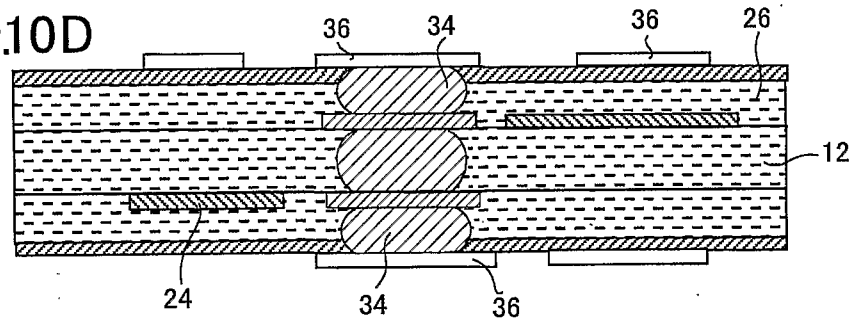


Fig.10E

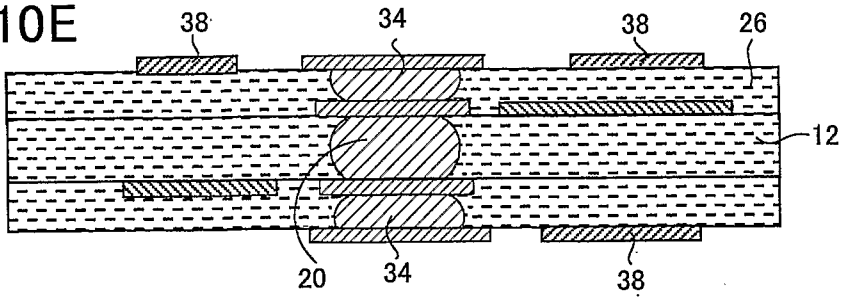


Fig.11

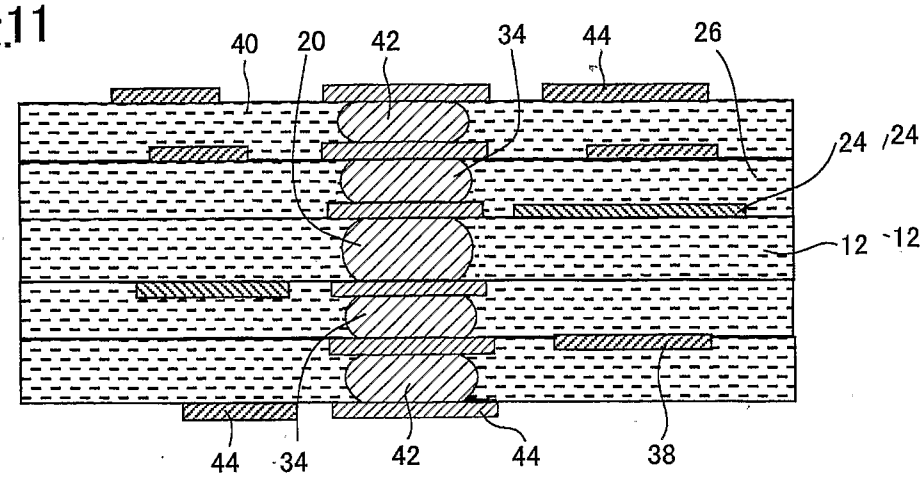


Fig.12A

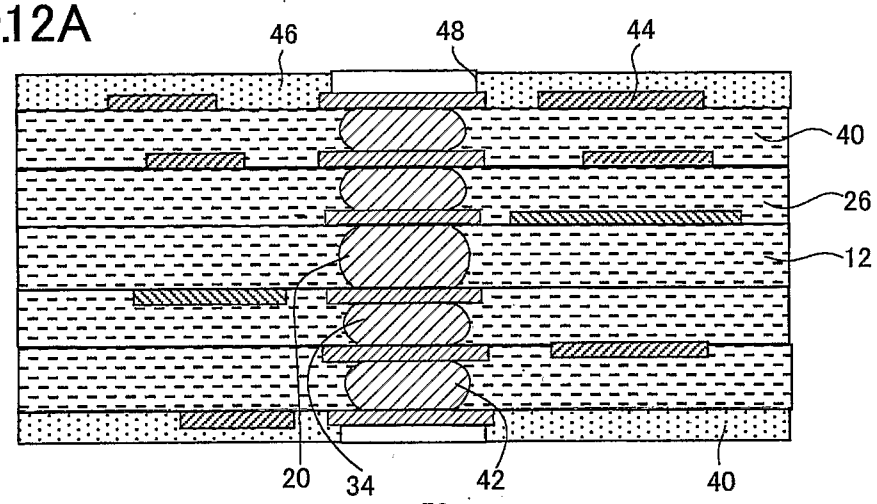
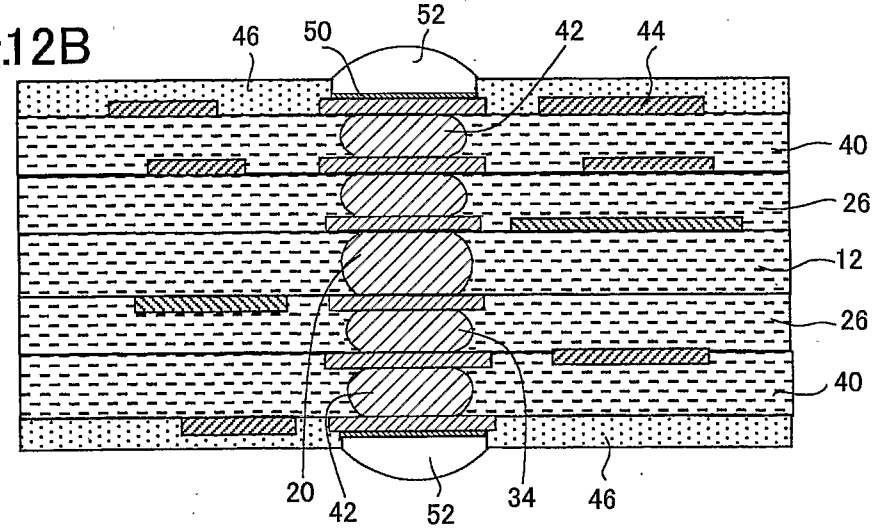


Fig.12B



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2006/314015

A. CLASSIFICATION OF SUBJECT MATTER
H05K3/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006
Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2002-314245 A (Nippon Glass Co., Ltd.), 25 October, 2002 (25.10.02), (Family: none)	1,2,5-8,16 9,14,17,18 10-13
X Y A	JP 8-125332 A (Murata Mfg. Co., Ltd.), 17 May, 1996 (17.05.96), (Family: none)	1,3,4, 14,15,17,18 10-13
Y A	JP 11-261232 A (Ibiden Co., Ltd.), 24 September, 1999 (24.09.99), (Family: none)	9 10-13

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
03 October, 2006 (03.10.06)	10 October, 2006 (10.10.06)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2006/314015

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 137543/1989(Laid-open No. 75557/1991) (Fujitsu Ltd.), 29 July, 1991 (29.07.91), (Family: none)	15 10-13

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００６／３１４０１５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H05K3/46(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００６年
日本国実用新案登録公報	１９９６－２００６年
日本国登録実用新案公報	１９９４－２００６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｘ Ｙ Ａ	ＪＰ　２００２－３１４２４５　Ａ（日本硝子株式会社） ２５．１０．２００２（ファミリーなし）	1, 2, 5-8, 16 9, 14, 17, 18 10-13
Ｘ Ｙ Ａ	ＪＰ　８－１２５３３２　Ａ（株式会社村田製作所） １７．０５．１９９６（ファミリーなし）	1, 3, 4, 14, 15, 17, 18 10-13

☑ Ｃ欄の続きにも文献が列挙されている。　　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０３．１０．２００６	１０．１０．２００６

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　３Ｓ　９５２７
黒石　孝志
電話番号　０３－３５８１－１１０１　内線　３３８９

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ Ａ	ＪＰ　１１－２６１２３２　Ａ（イビデン株式会社） ２４．０９．１９９９（ファミリーなし）	9 10-13
Ｙ Ａ	日本国実用新案登録出願１－１３７５４３号（日本国実用新案登録出願公開３－７５５５７号）の願書に添付した明細書及び図面の内容を記録したマイクロフィルム （富士通株式会社）２９．０７．１９９１（ファミリーなし）	15 10-13