

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 10 月 15 日 (15.10.2020)



(10) 国际公布号
WO 2020/206898 A1

(51) 国际专利分类号:
G09G 3/20 (2006.01)

(21) 国际申请号: PCT/CN2019/101739

(22) 国际申请日: 2019 年 8 月 21 日 (21.08.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201910274313.9 2019年4月8日 (08.04.2019) CN

(71) 申请人: 武汉华星光电半导体显示技术有限公司(WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。

(72) 发明人: 程江坤(CHENG, Jiangkun); 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙)(ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道6021号喜年中心A座1709-1711, Guangdong 518040 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: GOA DRIVING UNIT, GOA CIRCUIT, AND DISPLAY DEVICE

(54) 发明名称: GOA驱动单元、GOA电路及显示装置

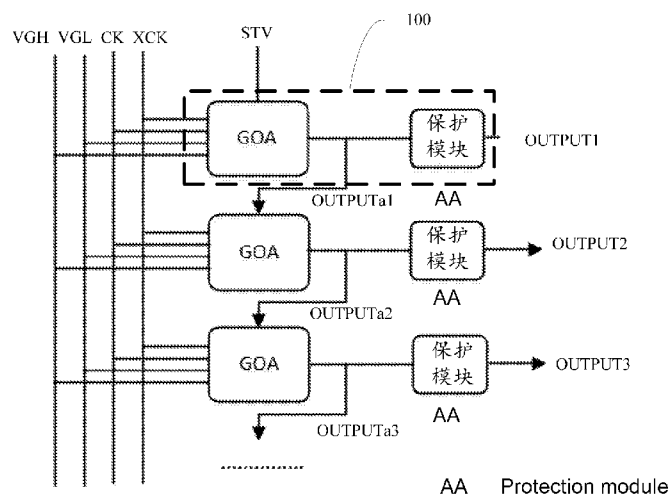


图 4

(57) Abstract: The present application provides a GOA driving unit (100), a GOA circuit, and a display device. The GOA driving unit (100) comprises: a GOA module (101) which is used for outputting a low-level signal (VGL) at a first output end (OUTPUTa) of the GOA module under the control of a first clock signal (CK) and outputting a high-level signal (VGH) at the first output end (OUTPUTa) of the GOA module under the control of a second clock signal (XCK), the first output end (OUTPUTa) being used for outputting the high-level signal (VGH) or the low-level signal (VGL) to a next-stage GOA driving unit; a protection module (102), a control end of the protection module being connected to a constant direct current signal (VRE), an input end of the protection module being connected to the first output end (OUTPUTa), and a second output end (OUTPUT) of the protection module being used for outputting the high-level signal (VGH) or the low-level signal (VGL) to pixel units under the control of the constant direct current signal (VRE) to serve as gate driving signals corresponding to the pixel units.

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本申请提供了一种GOA驱动单元(100)、GOA电路及显示装置。该GOA驱动单元(100), 包括: GOA模块(101), 用于在第一时钟信号(CK)控制下在其第一输出端(OUTPUTa)输出低电平信号(VGL), 以及用于在第二时钟信号(XCK)控制下在其第一输出端(OUTPUTa)输出高电平信号(VGH), 第一输出端(OUTPUTa)用于输出高电平信号(VGH)或低电平信号(VGL)给下一级GOA驱动单元; 保护模块(102), 其控制端接入恒定直流信号(VRE), 其输入端与第一输出端(OUTPUTa)连接, 其第二输出端(OUTPUT)用于在恒定直流信号(VRE)的控制下输出高电平信号(VGH)或低电平信号(VGL)给像素单元作为对应像素单元的栅极驱动信号。

GOA驱动单元、GOA电路及显示装置

技术领域

[0001] 本申请涉及显示技术领域，特别涉及一种GOA驱动单元、GOA电路及显示装置。

背景技术

[0002] 随着平面显示技术的提升，各种搭载平面显示模组的产品应用于生活中，如智能手机、智能网络电视等大量普及；消费者对显示轻薄化、窄边框等提出了更高的要求；GOA（栅极驱动）技术可以很好的满足窄边框需求。

发明概述

技术问题

[0003] 在GOA电路里，上一级GOA单元的输出信号除了会传输至显示区作为对应像素单元的栅极驱动信号以外，还会作为下一级GOA单元的输入信号，参与下一级GOA单元工作。

[0004] 通常情况下，由于面板制程过程中存在颗粒化等问题，容易导致显示区d有瑕疵，典型的比如颗粒化导致GOA输出扫描信号与其他信号短路，如ELVDD、ELVSS、Vi等信号，会导致下一级的输入信号被拉低或者拉高，此时会造成下一级及以下所有级GOA单元无法正常工作，表现出现的不良现象为面板分屏显示，严重影响面板功能。

[0005] 因此，现有技术存在缺陷，急需改进。

问题的解决方案

技术解决方案

[0006] 本申请提供一种GOA驱动单元、GOA电路及显示装置，可以避免因为GOA的输出端与其他信号短路而出现不良现象。

[0007] 本申请提供了一种GOA驱动单元，包括：

[0008] GOA模块，用于在第一时钟信号控制下在其第一输出端输出低电平信号，以及用于在第二时钟信号控制下在其第一输出端输出高电平信号，所述第一输出端

用于输出高电平信号或低电平信号给下一级GOA驱动单元;

[0009] 保护模块, 其控制端接入恒定直流信号, 其输入端与所述第一输出端连接, 其第二输出端用于在所述恒定直流信号的控制下输出高电平信号或低电平信号给像素单元。

[0010] 在本申请所述的GOA驱动单元中, 所述GOA模块包括高电平输出子模块以及低电平输出子模块;

[0011] 所述高电平输出子模块用于在所述第二时钟信号控制下在所述第一输出端输出高电平信号;

[0012] 所述低电平输出子模块用于在所述第一时钟信号控制下在所述第一输出端输出高电平信号。

[0013] 在本申请所述的GOA驱动单元中, 所述高电平输出子模块包括: 第一晶体管、第二晶体管、第三晶体管以及第一存储电容;

[0014] 所述第一晶体管的漏极接入第一低电平信号VGL, 所述第一晶体管的栅极接入所述第二时钟信号, 所述第一晶体管的源极与所述第一存储电容的一端、所述第三晶体管的栅极以及所述第二晶体管的源极连接, 所述第一存储电容的另一端与所述第三晶体管的漏极连接并接入第一高电平信号; 所述第二晶体管的漏极接入所述第二时钟信号, 所述第二晶体管的栅极与所述低电平输出子模块连接, 所述第三晶体管的源极与所述第一输出端连接。

[0015] 在本申请所述的GOA驱动单元中, 所述低电平输出子模块包括: 第四晶体管、第五晶体管、第六晶体管以及第二存储电容;

[0016] 所述第四晶体管的漏极用于与上一级的GOA驱动单元的第一输出端连接以接入开启信号, 所述第四晶体管的源极、所述第二晶体管的栅极、所述第五晶体管的栅极以及所述第二存储电容的一端连接, 所述第四晶体管的栅极接入所述第二时钟信号, 所述第五晶体管的漏极接入所述第一低电平信号, 所述第五晶体管的源极与所述第六晶体管的漏极连接, 所述第六晶体管的栅极接入所述第一时钟信号, 所述第六晶体管的源极与所述第二存储电容的另一端以及所述第一输出端连接。

[0017] 在本申请所述的GOA驱动单元中, 所述保护模块包括: 第七晶体管、第一电阻

以及第二电阻；所述第七晶体管的漏极与所述第一输出端连接，所述第七晶体管的源极与所述第二输出端连接，所述第七晶体管的栅极与所述第二电阻的一端连接，所述第二电阻的另一端接入所述恒定直流信号；所述第一电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第一电阻的另一端与所述第七晶体管的源极连接。

[0018] 在本申请所述的GOA驱动单元中，所述保护模块包括：第七晶体管、第一电阻以及第二电阻；所述第七晶体管的漏极与所述第一输出端连接，所述第七晶体管的源极与所述第二输出端连接，所述第七晶体管的栅极与所述第二电阻的一端连接，所述第二电阻的另一端接入所述恒定直流信号；所述第一电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第一电阻的另一端与所述第七晶体管的漏极连接。

[0019] 在本申请所述的GOA驱动单元中，所述保护模块包括：第七晶体管、第一电阻、第二电阻以及第三电阻；所述第七晶体管的漏极与所述第一输出端连接，所述第七晶体管的源极与所述第二输出端连接，所述第七晶体管的栅极与所述第二电阻的一端连接，所述第二电阻的另一端接入所述恒定直流信号；所述第一电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第一电阻的另一端与所述第七晶体管的漏极连接，所述第三电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第三电阻的另一端与所述第七晶体管的源极连接。

[0020] 在本申请所述的GOA驱动单元中，所述第七晶体管为N型场效应薄膜晶体管。

[0021] 一种GOA电路，所述GOA电路包括至少两个级联的GOA驱动单元，各所述GOA单元均为上述任一所述的GOA驱动单元，其中第一级GOA驱动单元的输入信号为帧起始信号，第n级GOA驱动单元的输入信号为第n-1级GOA驱动单元的第一输出端输出的电压信号。

[0022] 一种显示装置，包括上述的GOA电路。

发明的有益效果

有益效果

[0023] 本申请的优点在于，本申请通过设置保护模块，该保护模块的控制端接入恒定

直流信号，该保护模块的输入端与所述第一输出端连接，其第二输出端用于在所述恒定直流信号的控制下输出高电平信号或低电平信号给像素单元作为对应像素单元的栅极驱动信号，从而可以避免因为GOA的输出端与其他信号短路而出现不良现象。

对附图的简要说明

附图说明

[0024] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0025] 图1为本申请提供一些实施例中的GOA驱动单元的第一种结构图；

[0026] 图2为本申请提供一些实施例中的GOA驱动单元的第二种结构图；

[0027] 图3为本申请提供一些实施例中的GOA驱动单元的第三种结构图；

[0028] 图4为本申请提供的GOA电路的结构图。

发明实施例

本发明的实施方式

[0029] 下面详细描述本发明的实施方式，所述实施方式的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施方式是示例性的，仅用于解释本发明，而不能理解为对本发明的限制。

[0030] 在本发明的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特

征。在本发明的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

[0031] 在本发明的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接或可以相互通讯；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

[0032] 在本发明中，除非另有明确的规定和限定，第一特征在第二特征之“上”或之“下”可以包括第一和第二特征直接接触，也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且，第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方，或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方，或仅仅表示第一特征水平高度小于第二特征。

[0033] 下文的公开提供了许多不同的实施方式或例子用来实现本发明的不同结构。为了简化本发明的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本发明。此外，本发明可以在不同例子中重复参考数字和/或参考字母，这种重复是为了简化和清楚的目的，其本身不指示所讨论各种实施方式和/或设置之间的关系。此外，本发明提供了的各种特定的工艺和材料的例子，但是本领域普通技术人员可以意识到其他工艺的应用和/或其他材料的使用。

[0034] 参阅图1，图1是本申请一些实施例中的一种GOA驱动单元的结构图。

[0035] 在一些实施例中，该GOA驱动单元，包括：GOA模块101以及保护模块102。

[0036] 该GOA模块101用于在第一时钟信号CK控制下在其第一输出端OUTPUTa输出低电平信号，以及用于在第二时钟信号XCK控制下在其第一输出端OUTPUTa输出高电平信号，所述第一输出端OUTPUTa用于输出高电平信号或低电平信号给下一级GOA驱动单元。

- [0037] 该保护模块102的控制端接入恒定直流信号VRE，该保护模块102的输入端与所述第一输出端OUTPUTa连接，其第二输出端OUTPUT用于在所述恒定直流信号VRE的控制下输出高电平信号或低电平信号给像素单元作为对应像素单元的栅极驱动信号。
- [0038] 具体地，该GOA模块101包括高电平输出子模块1012以及低电平输出子模块1011；所述高电平输出子模块用于在所述第二时钟信号XCK控制下在所述第一输出端OUTPUTa输出高电平信号；所述低电平输出子模块用于在所述第一时钟信号CK控制下在所述第一输出端OUTPUTa输出高电平信号。
- [0039] 在一些实施例中，该高电平输出子模块1012包括：第一晶体管T1、第二晶体管T2、第三晶体管T3以及第一存储电容C1；其中，该第一晶体管T1的漏极接入第一低电平信号VGL，所述第一晶体管T1的栅极接入所述第二时钟信号XCK，所述第三晶体管T3的栅极以及所述第二晶体管T2的源极连接，所述第一存储电容C1的另一端与所述第三晶体管T3的漏极连接并接入第一高电平信号VGH；所述第二晶体管T2的漏极接入所述第二时钟信号XCK，所述第三晶体管T3的源极与所述第一输出端OUTPUTa连接。
- [0040] 在一些实施例中，低电平输出子模块1011包括：第四晶体管T4、第五晶体管T5、第六晶体管T6以及第二存储电容C2；其中，该第四晶体管T4的漏极用于与上一级的GOA驱动单元的第一输出端OUTPUTa连接以接入开启信号STV，所述第四晶体管T4的源极、所述第二晶体管T2的栅极、所述第五晶体管T5的栅极以及所述第二存储电容C2的一端连接，所述第四晶体管T4的栅极接入所述第二时钟信号XCK，所述第五晶体管T5的漏极接入所述第一低电平信号VGL，所述第五晶体管T5的源极与所述第六晶体管T6的漏极连接，所述第六晶体管T6的栅极接入所述第一时钟信号CK，所述第六晶体管T6的源极与所述第二存储电容C2的另一端以及所述第一输出端OUTPUTa连接。
- [0041] 在一些实施例中，保护模块102包括：第七晶体管T7、第一电阻R1以及第二电阻R2；所述第七晶体管T7的漏极与所述第一输出端OUTPUTa连接，所述第七晶体管T7的源极与所述第二输出端OUTPUT连接，所述第七晶体管T7的栅极与所

述第二电阻R2的一端连接，所述第二电阻R2的另一端接入所述恒定直流信号VRE；所述第一电阻R1的一端与所述第七晶体管T7和所述第二电阻R2的公共节点连接，所述第一电阻R1的另一端与所述第七晶体管T7的源极连接。其中，第一电阻R1、第二电阻R2为分压电阻，在实际制作过程中，第一电阻R1、第二电阻R2均可用金属、a-Si、Poly-Si等材质制作；电路通过侦测Vout电路并反馈至第七晶体管T7栅极处，来调节第七晶体管T7的导通与截止状态；第七晶体管T7的VGS电压为 $(V_{OUTPUTa}-V_{re}) * R1/(R1+R2)$ ，Vre、R1、R2值设定后，当OUTPUTa发生变化时，VGS电压随之变化，并控制第七晶体管T7的工作状态。

[0042] 可以理解地，另外针对GOA电路输出波形差异性，如EM GOA等，保护模块可做如下调整，如图2所示，该保护模块102还可以包括：第七晶体管T7、第一电阻R1以及第二电阻R2；所述第七晶体管T7的漏极与所述第一输出端OUTPUTa连接，所述第七晶体管T7的源极与所述第二输出端OUTPUT连接，所述第七晶体管T7的栅极与所述第二电阻R2的一端连接，所述第二电阻R2的另一端接入所述恒定直流信号VRE；所述第一电阻R1的一端与所述第七晶体管T7和所述第二电阻R2的公共节点连接，所述第一电阻R1的另一端与所述第七晶体管T7的漏极连接。

[0043] 可以理解地，另外针对GOA电路输出波形差异性，如EM GOA等，保护模块可做如下调整，如图3所示，该保护模块102还可以包括：第七晶体管T7、第一电阻R1、第二电阻R2以及第三电阻R3；所述第七晶体管T7的漏极与所述第一输出端OUTPUTa连接，所述第七晶体管T7的源极与所述第二输出端OUTPUT连接，所述第七晶体管T7的栅极与所述第二电阻R2的一端连接，所述第二电阻R2的另一端接入所述恒定直流信号VRE；所述第一电阻R1的一端与所述第七晶体管T7和所述第二电阻R2的公共节点连接，所述第一电阻R1的另一端与所述第七晶体管T7的漏极连接，所述第三电阻R3的一端与所述第七晶体管T7和所述第二电阻R2的公共节点连接，所述第三电阻R3的另一端与所述第七晶体管T7的源极连接。

[0044] 其中，该第七晶体管T7为N型场效应薄膜晶体管。

[0045] 请参照图4，本申请还提供了一种GOA电路，所述GOA电路包括至少两个级联

的GOA驱动单元100，各所述GOA

单元100均为上述任一所述的GOA驱动单元100，其中第一级GOA驱动单元100的输入信号为帧起始信号，第n级GOA驱动单元100的输入信号为第n-1级GOA驱动单元100的第一输出端OUTPUTa输出的电压信号。

[0046] 本发明还提供了一种显示装置，包括上述的GOA电路。

[0047] 本申请通过设置保护模块，该保护模块的控制端接入恒定直流信号，该保护模块的输入端与所述第一输出端连接，其第二输出端用于在所述恒定直流信号的控制下输出高电平信号或低电平信号给像素单元作为对应像素单元的栅极驱动信号，从而可以避免因为GOA的输出端与其他信号短路而出现不良现象。

[0048] 综上所述，虽然本申请已以优选实施例揭露如上，但上述优选实施例并非用以限制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为准。

工业实用性

[0049] 本申请的主题可以在工业中制造和使用，具备工业实用性。

权利要求书

[权利要求 1]

一种GOA驱动单元，其特征在于，包括：

GOA模块，用于在第一时钟信号控制下在其第一输出端输出低电平信号，以及用于在第二时钟信号控制下在其第一输出端输出高电平信号，所述第一输出端用于输出高电平信号或低电平信号给下一级GOA驱动单元；所述GOA模块包括高电平输出子模块以及低电平输出子模块；所述高电平输出子模块用于在所述第二时钟信号控制下在所述第一输出端输出高电平信号；所述低电平输出子模块用于在所述第一时钟信号控制下在所述第一输出端输出高电平信号；

保护模块，其控制端接入恒定直流信号，其输入端与所述第一输出端连接，其第二输出端用于在所述恒定直流信号的控制下输出高电平信号或低电平信号给像素单元作为对应像素单元的栅极驱动信号；所述保护模块包括：第七晶体管、第一电阻以及第二电阻；所述第七晶体管的漏极与所述第一输出端连接，所述第七晶体管的源极与所述第二输出端连接，所述第七晶体管的栅极与所述第二电阻的一端连接，所述第二电阻的另一端接入所述恒定直流信号；所述第一电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第一电阻的另一端与所述第七晶体管的源极连接。

[权利要求 2]

一种GOA驱动单元，其特征在于，包括：

GOA模块，用于在第一时钟信号控制下在其第一输出端输出低电平信号，以及用于在第二时钟信号控制下在其第一输出端输出高电平信号，所述第一输出端用于输出高电平信号或低电平信号给下一级GOA驱动单元；

保护模块，其控制端接入恒定直流信号，其输入端与所述第一输出端连接，其第二输出端用于在所述恒定直流信号的控制下输出高电平信号或低电平信号给像素单元作为对应像素单元的栅极驱动信号。

[权利要求 3]

根据权利要求2所述的GOA驱动单元，其特征在于，所述GOA模块包括高电平输出子模块以及低电平输出子模块；

所述高电平输出子模块用于在所述第二时钟信号控制下在所述第一输出端输出高电平信号；

所述低电平输出子模块用于在所述第一时钟信号控制下在所述第一输出端输出高电平信号。

[权利要求 4] 根据权利要求3所述的GOA驱动单元，其特征在于，所述高电平输出子模块包括：第一晶体管、第二晶体管、第三晶体管以及第一存储电容；

所述第一晶体管的漏极接入第一低电平信号VGL，所述第一晶体管的栅极接入所述第二时钟信号，所述第一晶体管的源极与所述第一存储电容的一端、所述第三晶体管的栅极以及所述第二晶体管的源极连接，所述第一存储电容的另一端与所述第三晶体管的漏极连接并接入第一高电平信号；所述第二晶体管的漏极接入所述第二时钟信号，所述第二晶体管的栅极与所述低电平输出子模块连接，所述第三晶体管的源极与所述第一输出端连接。

[权利要求 5] 根据权利要求4所述的GOA驱动单元，其特征在于，所述低电平输出子模块包括：第四晶体管、第五晶体管、第六晶体管以及第二存储电容；

所述第四晶体管的漏极用于与上一级的GOA驱动单元的第一输出端连接以接入开启信号，所述第四晶体管的源极、所述第二晶体管的栅极、所述第五晶体管的栅极以及所述第二存储电容的一端连接，所述第四晶体管的栅极接入所述第二时钟信号，所述第五晶体管的漏极接入所述第一低电平信号，所述第五晶体管的源极与所述第六晶体管的漏极连接，所述第六晶体管的栅极接入所述第一时钟信号，所述第六晶体管的源极与所述第二存储电容的另一端以及所述第一输出端连接。

[权利要求 6] 根据权利要求2所述的GOA驱动单元，其特征在于，所述保护模块包括：第七晶体管、第一电阻以及第二电阻；所述第七晶体管的漏极与所述第一输出端连接，所述第七晶体管的源极与所述第二输出端连接

，所述第七晶体管的栅极与所述第二电阻的一端连接，所述第二电阻的另一端接入所述恒定直流信号；所述第一电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第一电阻的另一端与所述第七晶体管的源极连接。

[权利要求 7] 根据权利要求2所述的GOA驱动单元，其特征在于，所述保护模块包括：第七晶体管、第一电阻以及第二电阻；所述第七晶体管的漏极与所述第一输出端连接，所述第七晶体管的源极与所述第二输出端连接，所述第七晶体管的栅极与所述第二电阻的一端连接，所述第二电阻的另一端接入所述恒定直流信号；所述第一电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第一电阻的另一端与所述第七晶体管的漏极连接。

[权利要求 8] 根据权利要求2所述的GOA驱动单元，其特征在于，所述保护模块包括：第七晶体管、第一电阻、第二电阻以及第三电阻；所述第七晶体管的漏极与所述第一输出端连接，所述第七晶体管的源极与所述第二输出端连接，所述第七晶体管的栅极与所述第二电阻的一端连接，所述第二电阻的另一端接入所述恒定直流信号；所述第一电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第一电阻的另一端与所述第七晶体管的漏极连接，所述第三电阻的一端与所述第七晶体管和所述第二电阻的公共节点连接，所述第三电阻的另一端与所述第七晶体管的源极连接。

[权利要求 9] 根据权利要求8所述的GOA驱动单元，其特征在于，所述第七晶体管为N型场效应薄膜晶体管。

[权利要求 10] 一种GOA电路，其特征在于，所述GOA电路包括至少两个级联的GOA驱动单元，各所述GOA单元均为权利要求1-8任一所述的GOA驱动单元，其中第一级GOA驱动单元的输入信号为帧起始信号，第n级GOA驱动单元的输入信号为第n-1级GOA驱动单元的第一输出端输出的电压信号。

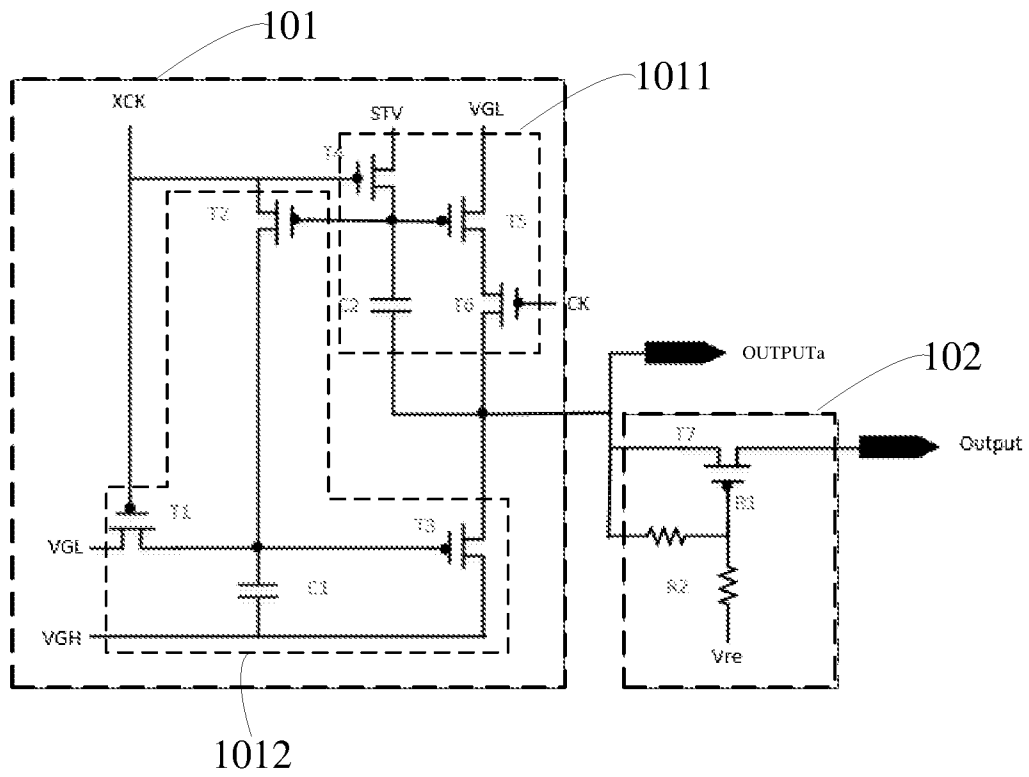


图 1

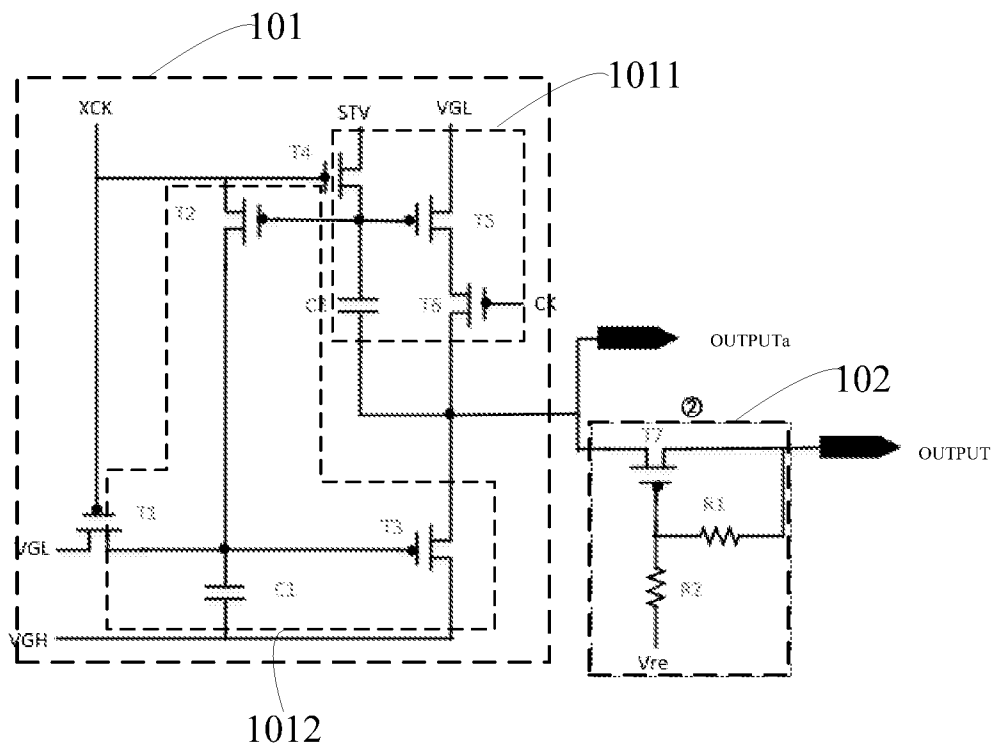


图 2

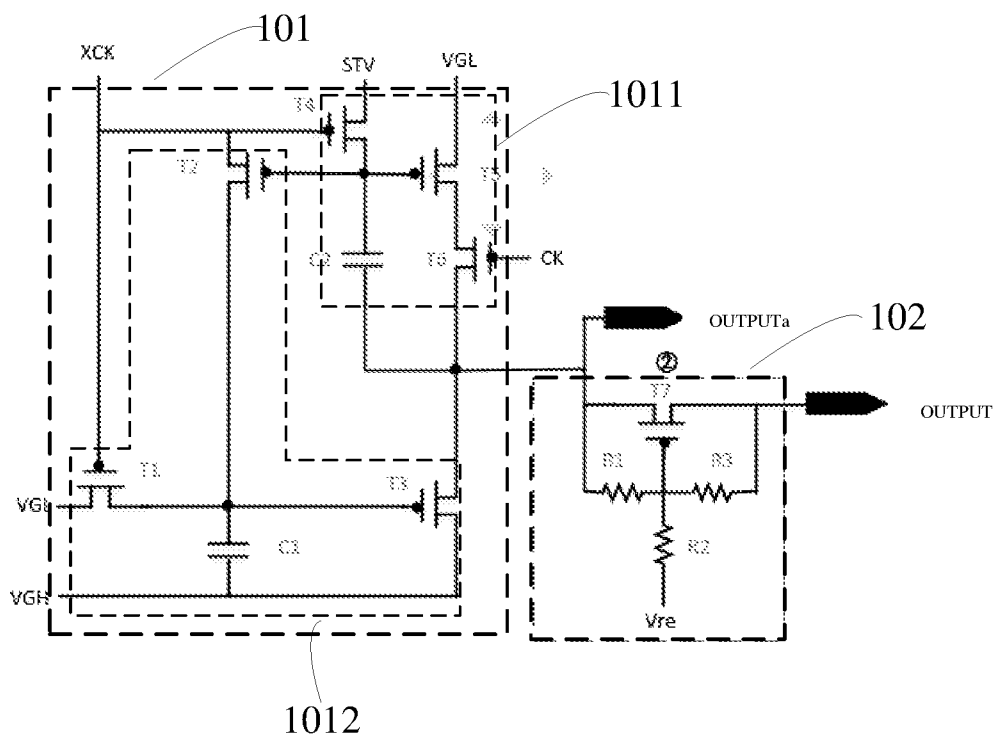


图 3

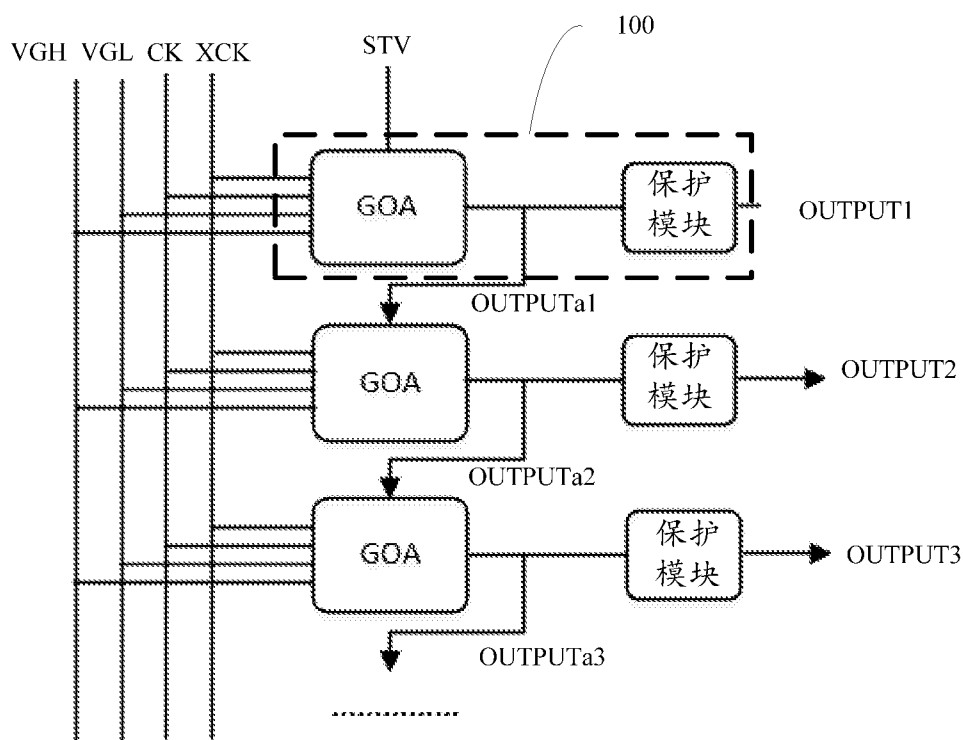


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/101739

A. CLASSIFICATION OF SUBJECT MATTER G09G 3/20(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS, CNTXT, CNKI, VEN: GOA, protect+, high, low, clock, 保护, 高, 低, 时钟				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
PX	CN 110070817 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 30 July 2019 (2019-07-30) claims 1-10, description, paragraphs 6-47, and figures 1-4	1-10		
A	CN 105244000 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 13 January 2016 (2016-01-13) entire document	1-10		
A	CN 109215557 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 15 January 2019 (2019-01-15) entire document	1-10		
A	CN 105206244 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 30 December 2015 (2015-12-30) entire document	1-10		
A	CN 106384578 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 08 February 2017 (2017-02-08) entire document	1-10		
A	CN 105609072 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 25 May 2016 (2016-05-25) entire document	1-10		
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.				
<table style="width: 100%; border: none;"> <tr> <td style="width: 50%; vertical-align: top; border: none;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="width: 50%; vertical-align: top; border: none;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 03 January 2020		Date of mailing of the international search report 21 January 2020		
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088 China Facsimile No. (86-10)62019451		Authorized officer Telephone No.		

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/101739

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 109416902 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 01 March 2019 (2019-03-01) entire document	1-10
A	CN 109949757 A (XIANYANG CAIHONG OPTOELECTRONICS TECHNOLOGY CO., LTD.) 28 June 2019 (2019-06-28) entire document	1-10
A	WO 2015024329 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 26 February 2015 (2015-02-26) entire document	1-10
A	CN 108766335 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 06 November 2018 (2018-11-06) entire document	1-10
A	CN 107863079 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 30 March 2018 (2018-03-30) entire document	1-10
A	CN 105448261 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 30 March 2016 (2016-03-30) entire document	1-10
A	CN 103680451 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 26 March 2014 (2014-03-26) entire document	1-10

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/101739

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110070817	A	30 July 2019	None			
CN	105244000	A	13 January 2016	CN	105244000	B	09 January 2018
CN	109215557	A	15 January 2019	None			
CN	105206244	A	30 December 2015	US	9898989	B2	20 February 2018
				US	2017124975	A1	04 May 2017
				CN	105206244	B	17 October 2017
CN	106384578	A	08 February 2017	CN	106384578	B	25 June 2019
CN	105609072	A	25 May 2016	CN	105609072	B	27 March 2018
				US	10068542	B2	04 September 2018
				WO	2017117845	A1	13 July 2017
				US	2018046048	A1	15 February 2018
CN	109416902	A	01 March 2019	WO	2018188020	A1	18 October 2018
CN	109949757	A	28 June 2019	US	2019197977	A1	27 June 2019
WO	2015024329	A1	26 February 2015	US	2016293095	A1	06 October 2016
				CN	104424876	A	18 March 2015
				CN	104424876	B	20 July 2018
				US	10002560	B2	19 June 2018
CN	108766335	A	06 November 2018	WO	2019223686	A1	28 November 2019
CN	107863079	A	30 March 2018	WO	2019104813	A1	06 June 2019
CN	105448261	A	30 March 2016	WO	2017113441	A1	06 July 2017
				US	10102818	B2	16 October 2018
				CN	105448261	B	18 May 2018
				US	2017256222	A1	07 September 2017
CN	103680451	A	26 March 2014	KR	20160077175	A	01 July 2016
				US	9159280	B1	13 October 2015
				JP	6208872	B2	04 October 2017
				JP	2017504821	A	09 February 2017
				KR	101817027	B1	09 January 2018
				US	2015279289	A1	01 October 2015
				CN	103680451	B	30 December 2015
				GB	2534755	A	03 August 2016
				WO	2015089914	A1	25 June 2015

国际检索报告

国际申请号

PCT/CN2019/101739

A. 主题的分类 G09G 3/20 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, CNTXT, CNKI, VEN:GOA, protect+, high, low, clock, 保护, 高, 低, 时钟		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 110070817 A (武汉华星光电半导体显示技术有限公司) 2019年 7月 30日 (2019 - 07 - 30) 权利要求1-10, 说明书6-47段, 附图1-4	1-10
A	CN 105244000 A (京东方科技集团股份有限公司 等) 2016年 1月 13日 (2016 - 01 - 13) 全文	1-10
A	CN 109215557 A (深圳市华星光电技术有限公司) 2019年 1月 15日 (2019 - 01 - 15) 全文	1-10
A	CN 105206244 A (武汉华星光电技术有限公司) 2015年 12月 30日 (2015 - 12 - 30) 全文	1-10
A	CN 106384578 A (深圳市华星光电技术有限公司) 2017年 2月 8日 (2017 - 02 - 08) 全文	1-10
A	CN 105609072 A (武汉华星光电技术有限公司) 2016年 5月 25日 (2016 - 05 - 25) 全文	1-10
A	CN 109416902 A (京东方科技集团股份有限公司 等) 2019年 3月 1日 (2019 - 03 - 01) 全文	1-10
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2020年 1月 3日		国际检索报告邮寄日期 2020年 1月 21日
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 席万花 电话号码 62085833

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 109949757 A (咸阳彩虹光电科技有限公司) 2019年 6月 28日 (2019 - 06 - 28) 全文	1-10
A	W0 2015024329 A1 (BOE TECHNOLOGY GROUP CO LTD等) 2015年 2月 26日 (2015 - 02 - 26) 全文	1-10
A	CN 108766335 A (BOE TECHNOLOGY GROUP CO LTD等) 2018年 11月 6日 (2018 - 11 - 06) 全文	1-10
A	CN 107863079 A (武汉华星光电技术有限公司) 2018年 3月 30日 (2018 - 03 - 30) 全文	1-10
A	CN 105448261 A (深圳市华星光电技术有限公司) 2016年 3月 30日 (2016 - 03 - 30) 全文	1-10
A	CN 103680451 A (深圳市华星光电技术有限公司) 2014年 3月 26日 (2014 - 03 - 26) 全文	1-10

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/101739

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110070817	A	2019年 7月 30日	无			
CN	105244000	A	2016年 1月 13日	CN	105244000	B	2018年 1月 9日
CN	109215557	A	2019年 1月 15日	无			
CN	105206244	A	2015年 12月 30日	US	9898989	B2	2018年 2月 20日
				US	2017124975	A1	2017年 5月 4日
				CN	105206244	B	2017年 10月 17日
CN	106384578	A	2017年 2月 8日	CN	106384578	B	2019年 6月 25日
CN	105609072	A	2016年 5月 25日	CN	105609072	B	2018年 3月 27日
				US	10068542	B2	2018年 9月 4日
				WO	2017117845	A1	2017年 7月 13日
				US	2018046048	A1	2018年 2月 15日
CN	109416902	A	2019年 3月 1日	WO	2018188020	A1	2018年 10月 18日
CN	109949757	A	2019年 6月 28日	US	2019197977	A1	2019年 6月 27日
WO	2015024329	A1	2015年 2月 26日	US	2016293095	A1	2016年 10月 6日
				CN	104424876	A	2015年 3月 18日
				CN	104424876	B	2018年 7月 20日
				US	10002560	B2	2018年 6月 19日
CN	108766335	A	2018年 11月 6日	WO	2019223686	A1	2019年 11月 28日
CN	107863079	A	2018年 3月 30日	WO	2019104813	A1	2019年 6月 6日
CN	105448261	A	2016年 3月 30日	WO	2017113441	A1	2017年 7月 6日
				US	10102818	B2	2018年 10月 16日
				CN	105448261	B	2018年 5月 18日
				US	2017256222	A1	2017年 9月 7日
CN	103680451	A	2014年 3月 26日	KR	20160077175	A	2016年 7月 1日
				US	9159280	B1	2015年 10月 13日
				JP	6208872	B2	2017年 10月 4日
				JP	2017504821	A	2017年 2月 9日
				KR	101817027	B1	2018年 1月 9日
				US	2015279289	A1	2015年 10月 1日
				CN	103680451	B	2015年 12月 30日
				GB	2534755	A	2016年 8月 3日
				WO	2015089914	A1	2015年 6月 25日