



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년09월10일
 (11) 등록번호 10-0981485
 (24) 등록일자 2010년09월03일

(51) Int. Cl.
G02F 1/136 (2006.01) *H01L 29/786* (2006.01)
 (21) 출원번호 10-2008-0072288
 (22) 출원일자 2008년07월24일
 심사청구일자 2008년07월24일
 (65) 공개번호 10-2009-0012131
 (43) 공개일자 2009년02월02일
 (30) 우선권주장
 JP-P-2007-00194170 2007년07월26일 일본(JP)
 (56) 선행기술조사문헌
 KR1020030051370 A*
 KR100412619 B1*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엡슨 이미징 디바이스 가부시카가이사
 일본국 나가노켄 아즈미노시 도요시나 다자와 6925
 (72) 발명자
아오타 마사아키
 일본 나가노켄 아즈미노시 도요시나 다자와 6925
이시다 사토시
 일본 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징디바이스 가부시카가이사 내
 (74) 대리인
김창세

전체 청구항 수 : 총 13 항

심사관 : 임동제

(54) 액정 표시 장치 및 그 제조 방법

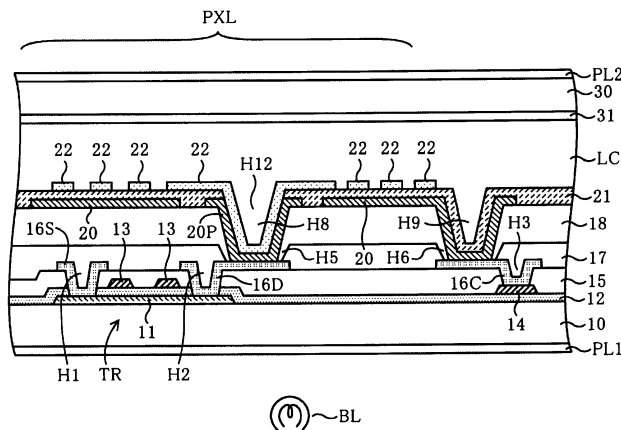
(57) 요약

투명 기판에 대해서 대략 수평 방향의 전계를 이용하여 액정을 제어하는 액정 표시 장치에 있어서, 전극간의 콘택트 저항의 증대를 억제함과 아울러, 양품질의 저하를 억제한다.

화소 트랜지스터 TR을 덮는 패시베이션막(17) 및 평탄화막(18)에 형성된 콘택트 홀 H8, H9를 통해, 드레인 전극(16D)에 접속하는 제 1 에칭 스톱퍼 전극(20P)과, 인출선(16C)에 접속하는 공통 전극(20)을 형성한다.

그 후, 그들 전극(20P, 20)을 덮는 절연막(21)을 형성하고, 절연막(21)을 선택적으로 건식 에칭한다. 그 후, 제 1 에칭 스톱퍼 전극(20P) 상의 잔류 퇴적물 DP2를 습식 에칭에 의해 제거한다. 그 후, 제 1 에칭 스톱퍼 전극(20P)과 접속해 절연막(21) 상으로 연장되는 화소 전극(22)을 형성한다.

대표도 - 도10



특허청구의 범위

청구항 1

기관 상에 드레인 전극을 갖는 스위칭 소자를 형성하는 공정과,
 상기 드레인 전극을 덮는 제 1 절연막을 형성하는 공정과,
 상기 제 1 절연막에 상기 드레인 전극을 노출시키는 개구부를 형성하는 공정과,
 상기 개구부를 덮고 상기 드레인 전극에 접속하는 제 1 에칭 스톱퍼 전극을 형성함과 동시에, 상기 제 1 절연막 상에 공통 전극을 형성하는 공정과,
 상기 제 1 에칭 스톱퍼 전극 및 상기 공통 전극을 덮어 제 2 절연막을 형성하는 공정과,
 상기 제 1 에칭 스톱퍼 전극 상의 상기 제 2 절연막을 선택적으로 에칭하는 제 1 에칭 공정과,
 상기 제 1 에칭 공정 후에, 상기 제 1 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하는 제 2 에칭 공정과,
 상기 제 2 에칭 공정 후에, 상기 제 1 에칭 스톱퍼 전극에 접속되고, 상기 제 2 절연막 상에 연장되어 상기 공통 전극과 대향하는 화소 전극을 형성하는 공정
 을 구비하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 2

제 1 항에 있어서,
 상기 스위칭 소자의 드레인 전극과 동시에 외부 접속용의 하층 전극을 형성하고,
 상기 제 1 에칭 스톱퍼 전극과 동시에 상기 하층 전극에 접속되는 제 2 에칭 스톱퍼 전극을 형성하고,
 상기 제 2 절연막으로 상기 제 2 에칭 스톱퍼 전극을 덮고,
 상기 제 1 에칭 공정에 의해, 상기 제 2 에칭 스톱퍼 전극 상의 상기 제 2 절연막을 선택적으로 에칭하고,
 상기 제 2 에칭 공정에 의해, 상기 제 2 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하며,
 상기 제 2 에칭 공정 후에, 상기 화소 전극의 형성과 동시에, 상기 제 2 에칭 스톱퍼 전극 상에 외부 접속용의 상층 전극을 형성하는 것
 을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 3

기관 상에 스위칭 소자와 공통 전극선을 형성하는 공정과,
 상기 스위칭 소자의 드레인 전극과 상기 공통 전극선의 리드선(lead line)을 형성하는 공정과,
 상기 드레인 전극 및 상기 리드선을 덮는 제 1 절연막을 형성하는 공정과,
 상기 제 1 절연막에 상기 드레인 전극을 노출시키는 제 1 개구부 및 상기 리드선을 노출시키는 제 2 개구부를 형성하는 공정과,
 상기 제 2 개구부를 통해 상기 리드선에 접속되는 제 1 에칭 스톱퍼 전극을 형성함과 동시에, 상기 제 1 절연막 상에 화소 전극을 형성하는 공정과,
 상기 제 1 에칭 스톱퍼 전극 및 상기 화소 전극을 덮어 제 2 절연막을 형성하는 공정과,
 상기 제 1 에칭 스톱퍼 전극 상의 상기 제 2 절연막을 선택적으로 에칭하는 제 1 에칭 공정과,
 상기 제 1 에칭 공정 후에, 상기 제 1 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하는 제 2 에칭 공정과,
 을 특징으로 하는 액정 표시 장치의 제조 방법.

상기 제 2 에칭 공정 후에, 상기 제 1 에칭 스톱퍼 전극에 접속되고, 상기 제 2 절연막 상으로 연장되어 상기 화소 전극과 대향하는 공통 전극을 형성하는 공정

을 구비하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 4

기관 상에 스위칭 소자를 형성하는 공정과,

상기 스위칭 소자의 드레인 전극과 공통 전극선을 형성하는 공정과,

상기 드레인 전극 및 상기 공통 전극선을 덮는 제 1 절연막을 형성하는 공정과,

상기 제 1 절연막에 상기 드레인 전극을 노출시키는 제 1 개구부 및 상기 공통 전극선을 노출시키는 제 2 개구부를 형성하는 공정과,

상기 제 2 개구부를 통해 상기 공통 전극선에 접속되는 제 1 에칭 스톱퍼 전극을 형성함과 동시에, 상기 제 1 절연막 상에 화소 전극을 형성하는 공정과,

상기 제 1 에칭 스톱퍼 전극 및 상기 화소 전극을 덮어 제 2 절연막을 형성하는 공정과,

상기 제 1 에칭 스톱퍼 전극 상의 상기 제 2 절연막을 선택적으로 에칭하는 제 1 에칭 공정과,

상기 제 1 에칭 공정 후에, 상기 제 1 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하는 제 2 에칭 공정과,

상기 제 2 에칭 공정 후에, 상기 제 1 에칭 스톱퍼 전극에 접속되고, 상기 제 2 절연막 상으로 연장되어 상기 화소 전극과 대향하는 공통 전극을 형성하는 공정

을 구비하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 5

제 3 항 또는 제 4 항에 있어서,

상기 드레인 전극과 동시에 외부 접속용의 하층 전극을 형성하고,

상기 제 1 에칭 스톱퍼 전극과 동시에 상기 하층 전극에 접속하는 제 2 에칭 스톱퍼 전극을 형성하고,

상기 제 2 절연막으로 상기 제 2 에칭 스톱퍼 전극을 덮고,

상기 제 1 에칭 공정에 의해, 상기 제 2 에칭 스톱퍼 전극 상의 상기 제 2 절연막을 선택적으로 에칭하고,

상기 제 2 에칭 공정에 의해, 상기 제 2 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하며,

상기 제 2 에칭 공정 후에, 상기 공통 전극의 형성과 동시에, 상기 제 2 에칭 스톱퍼 전극 상에 외부 접속용의 상층 전극을 형성하는 것

을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 6

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 제 1 에칭 공정은 건식 에칭 공정이고,

상기 제 2 에칭 공정은 습식 에칭 공정인 것

을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 7

제 1 항에 있어서,

상기 제 1 에칭 스톱퍼 전극은 상기 개구부에서 상기 제 1 절연막을 덮고 있는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 8

제 3 항 또는 제 4 항에 있어서,

상기 제 1 에칭 스톱퍼 전극은 상기 제 2 개구부에서 상기 제 1 절연막을 덮고 있는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 9

기판 상에 배치되고 드레인 전극을 갖는 스위칭 소자와,

상기 스위칭 소자를 덮고, 상기 드레인 전극 상에 제 1 개구부를 갖는 제 1 절연막과,

상기 제 1 개구부에 형성되고 상기 드레인 전극에 접속되는 제 1 에칭 스톱퍼 전극과,

상기 제 1 절연막 상에 배치된 공통 전극과,

상기 제 1 에칭 스톱퍼 전극 및 상기 공통 전극을 덮고, 상기 제 1 에칭 스톱퍼 전극 상에 제 2 개구부가 마련된 제 2 절연막과,

상기 제 2 개구부를 통해 상기 제 1 에칭 스톱퍼 전극에 접속되고, 상기 제 2 절연막 상에 연장되어 상기 공통 전극과 대향하는 화소 전극

을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 10

기판 상에 배치되고 드레인 전극을 갖는 스위칭 소자와,

상기 기판 상에 배치된 공통 전극선과,

상기 공통 전극선으로부터 연장되는 리드선과,

상기 스위칭 소자, 상기 드레인 전극 및 상기 리드선을 덮고, 상기 드레인 전극 상에 제 1 개구부가 마련되며 상기 리드선 상에 제 2 개구부가 마련된 제 1 절연막과,

상기 제 2 개구부에 형성되고 상기 리드선에 접속되는 제 1 에칭 스톱퍼 전극과,

상기 제 1 절연막 상에 배치된 화소 전극과,

상기 제 1 에칭 스톱퍼 전극 및 상기 화소 전극을 덮고, 상기 제 1 에칭 스톱퍼 전극 상에 제 3 개구부가 마련된 제 2 절연막과,

상기 제 3 개구부를 통해 상기 제 1 에칭 스톱퍼 전극에 접속되고, 상기 제 2 절연막 상에 연장되어 상기 화소 전극과 대향하는 공통 전극

을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 11

기판 상에 배치되고 드레인 전극을 갖는 스위칭 소자와,

상기 기판 상에 배치된 공통 전극선과,

상기 스위칭 소자, 상기 드레인 전극 및 상기 공통 전극선을 덮고, 상기 드레인 전극 상에 제 1 개구부가 마련되고 상기 공통 전극선 상에 제 2 개구부가 마련된 제 1 절연막과,
 상기 제 2 개구부에 형성되고 상기 공통 전극선에 접속되는 제 1 에칭 스톱퍼 전극과,
 상기 제 1 절연막 상에 배치된 화소 전극과,
 상기 제 1 에칭 스톱퍼 전극 및 상기 화소 전극을 덮고, 상기 제 1 에칭 스톱퍼 전극 상에 제 3 개구부가 마련된 제 2 절연막과,
 상기 제 3 개구부를 통해 상기 제 1 에칭 스톱퍼 전극에 접속되고, 상기 제 2 절연막 상에 연장되어 상기 화소 전극과 대향하는 공통 전극
 을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 12

제 9 항 내지 제 11 항 중 어느 한 항에 있어서,
 상기 기판 상에 배치된 상기 제 1 절연막으로 덮어진 외부 접속용의 하층 전극과,
 상기 제 1 절연막 상에 형성되고 상기 제 1 절연막의 개구부를 통해 상기 하층 전극에 접속되는 제 2 에칭 스톱퍼 전극과,
 상기 제 2 절연막 상에 형성되고, 상기 제 2 절연막의 개구부에서 상기 제 2 에칭 스톱퍼 전극과 접속되는 외부 접속용의 상층 전극을 더 구비하는 것
 을 특징으로 하는 액정 표시 장치.

청구항 13

제 9 항 내지 제 11 항 중 어느 한 항에 있어서,
 상기 기판에 대향 배치된 대향 기판과,
 상기 기판과 상기 대향 기판 사이에 유지된 액정을 더 구비하며,
 상기 공통 전극과 상기 화소 전극간의 전계에 의해 상기 액정의 배향 방향을 제어하는 것
 을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것으로, 특히, 투명 기판에 대해서 대략 수평 방향의 전계를 이용하여 액정을 제어하는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 높은 콘트라스트 및 넓은 시야각을 얻을 수 있는 액정 표시 장치로서, 투명 기판에 대하여 대략 수평 방향의 전계를 이용한 액정 표시 장치, 즉, FFS(Fringe-Field Switching) 모드나 IPS(In-Plane Switching) 모드 등에 의해 동작하는 액정 표시 장치가 알려져 있다.

[0003] 이 액정 표시 장치에서는, 한쪽의 투명 기판에, 표시 신호가 공급되는 화소 전극과, 공통 전위가 공급되는 공통 전극의 양자가 배치된다. 화소 전극은 그 투명 기판에 형성된 화소 트랜지스터의 드레인 전극과 접속되고, 공

통 전극은 그 투명 기관에 형성되어 공통 전위가 공급되는 공통 전극선의 리드선(lead line)과 접속된다. 또, 단자부에는, 외부 접속용의 하층 전극 및 거기에 적층된 상층 전극이 형성된다.

[0004] 여기서, 드레인 전극, 리드선, 하층 전극은 일단 절연막으로 덮여진다. 그 후, 절연막에 대해서 건식 에칭을 행함으로써, 드레인 전극, 리드선, 하층 전극을 노출하는 각 개구부가 형성된다. 그리고, 드레인 전극, 리드선, 하층 전극은 각 개구부를 통해 각각 화소 전극, 공통 전극, 상층 전극과 접속된다.

[0005] 또, 투명 기관에 대해서 대략 수평 방향의 전계를 이용하여 액정을 제어하는 액정 표시 장치에 대해서는 특허 문헌 1에 기재되어 있다.

[0006] [특허 문헌 1] 일본 특허 공개 제2002-296611호 공보

발명의 내용

해결 하고자하는 과제

[0007] 그러나, 상기 액정 표시 장치의 제조 방법에서는, 화소 트랜지스터의 드레인 전극과 화소 전극을 접속하는 공정 에 있어서, 이들 전극 사이에, 건식 에칭시에 생긴 잔류 퇴적물이 개재되는 것에 의해, 콘택트 저항이 증대하는 경우가 있었다. 또한, 단자부의 하층 전극과 상층 전극 사이에도 잔류 퇴적물이 개재되어, 콘택트 저항의 증대 뿐만 아니라, 그 잔류 퇴적물에 기인한 상층 전극의 박리나 접속 불량 발생하는 경우가 있었다. 결과적으로, 표시 불량이나 신호 전송의 지연 등의 문제가 생기고 있었다.

[0008] 이 문제에 대해서는, 상기 잔류 퇴적물을 에칭에 의해 제거하는 것을 생각할 수 있다. 그러나, 잔류 퇴적물을 에칭에 의해 제거할 때에, 본래라면 제거해서는 안되는 다른 층도 동시에 에칭되게 되기 때문에, 형성 불량이 생겨 양품률이 저하되고 있었다.

과제 해결수단

[0009] 본 발명의 액정 표시 장치의 제조 방법은, 기관 상에 드레인 전극을 갖는 스위칭 소자를 형성하는 공정과, 드레인 전극을 덮는 제 1 절연막을 형성하는 공정과, 제 1 절연막에 드레인 전극을 노출하는 개구부를 형성하는 공정과, 개구부를 덮고 드레인 전극에 접속하는 제 1 에칭 스톱퍼 전극을 형성함과 동시에, 제 1 절연막 상에 공통 전극을 형성하는 공정과, 제 1 에칭 스톱퍼 전극 및 공통 전극을 덮어 제 2 절연막을 형성하는 공정과, 제 1 에칭 스톱퍼 전극 상의 제 2 절연막을 선택적으로 에칭하는 제 1 에칭 공정과, 제 1 에칭 공정 후에, 제 1 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하는 제 2 에칭 공정과, 제 2 에칭 공정 후에, 제 1 에칭 스톱퍼 전극에 접속되고, 제 2 절연막 상에 연장되어 공통 전극과 대향하는 화소 전극을 형성하는 공정을 구비하는 것을 특징으로 한다.

[0010] 또한, 본 발명의 액정 표시 장치에 제조 방법은, 기관 상에 스위칭 소자와 공통 전극선을 형성하는 공정과, 스위칭 소자의 드레인 전극과 공통 전극선의 리드선을 형성하는 공정과, 드레인 전극 및 리드선을 덮는 제 1 절연막을 형성하는 공정과, 제 1 절연막에 드레인 전극을 노출시키는 제 1 개구부 및 리드선을 노출시키는 제 2 개구부를 형성하는 공정과, 제 2 개구부를 통해 리드선에 접속되는 제 1 에칭 스톱퍼 전극을 형성함과 동시에, 제 1 절연막 상에 화소 전극을 형성하는 공정과, 제 1 에칭 스톱퍼 전극 및 화소 전극을 덮어 제 2 절연막을 형성하는 공정과, 제 1 에칭 스톱퍼 전극 상의 제 2 절연막을 선택적으로 에칭하는 제 1 에칭 공정과, 제 1 에칭 공정 후에, 제 1 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하는 제 2 에칭 공정과, 제 2 에칭 공정 후에, 제 1 에칭 스톱퍼 전극에 접속되고, 제 2 절연막 상에 연장되는 화소 전극과 대향하는 공통 전극을 형성하는 공정을 구비하는 것을 특징으로 한다.

[0011] 또한, 본 발명의 액정 표시 장치에 제조 방법은, 기관 상에 스위칭 소자를 형성하는 공정과, 스위칭 소자의 드레인 전극과 공통 전극선을 형성하는 공정과, 드레인 전극 및 공통 전극선을 덮는 제 1 절연막을 형성하는 공정과, 제 1 절연막에 드레인 전극을 노출시키는 제 1 개구부 및 공통 전극선을 노출시키는 제 2 개구부를 형성하는 공정과, 제 2 개구부를 통해 공통 전극선에 접속되는 제 1 에칭 스톱퍼 전극을 형성함과 동시에, 제 1 절연막 상에 화소 전극을 형성하는 공정과, 제 1 에칭 스톱퍼 전극 및 화소 전극을 덮어 제 2 절연막을 형성하는 공정과, 제 1 에칭 스톱퍼 전극 상의 제 2 절연막을 선택적으로 에칭하는 제 1 에칭 공정과, 제 1 에칭 공정 후에, 제 1 에칭 스톱퍼 전극 상의 잔류물을 에칭에 의해 제거하는 제 2 에칭 공정과, 제 2 에칭 공정 후에, 제 1 에칭 스톱퍼 전극에 접속되고, 제 2 절연막 상에 연장되어 화소 전극과 대향하는 공통 전극을 형성하는 공정

을 구비하는 것을 특징으로 한다.

- [0012] 또한, 본 발명의 액정 표시 장치는, 기관 상에 배치되고 드레인 전극을 갖는 스위칭 소자와, 스위칭 소자를 덮고, 드레인 전극 상에 제 1 개구부를 갖는 제 1 절연막과, 제 1 개구부에 형성되고 드레인 전극에 접속되는 제 1 에칭 스톱퍼 전극과, 제 1 절연막 상에 배치된 공통 전극과, 제 1 에칭 스톱퍼 전극 및 공통 전극을 덮고, 제 1 에칭 스톱퍼 전극 상에 제 2 개구부가 마련된 제 2 절연막과, 제 2 개구부를 통해 제 1 에칭 스톱퍼 전극에 접속되고, 제 2 절연막 상에 연장되어 공통 전극과 대향하는 화소 전극을 구비하는 것을 특징으로 한다.
- [0013] 또한, 본 발명의 액정 표시 장치는, 기관 상에 배치되고 드레인 전극을 갖는 스위칭 소자와, 기관 상에 배치된 공통 전극선과, 공통 전극선으로부터 연장되는 리드선과, 스위칭 소자, 드레인 전극 및 리드선을 덮고, 드레인 전극 상에 제 1 개구부가 마련되며 리드선 상에 제 2 개구부가 마련된 제 1 절연막과, 제 2 개구부에 형성되고 리드선에 접속되는 제 1 에칭 스톱퍼 전극과, 제 1 절연막 상에 배치된 화소 전극과, 제 1 에칭 스톱퍼 전극 및 화소 전극을 덮고, 제 1 에칭 스톱퍼 전극 상에 제 3 개구부가 마련된 제 2 절연막과, 제 3 개구부를 통해 제 1 에칭 스톱퍼 전극에 접속되고, 제 2 절연막 상에 연장되어 화소 전극과 대향하는 공통 전극을 구비하는 것을 특징으로 한다.
- [0014] 또한, 본 발명의 액정 표시 장치는, 기관 상에 배치되고 드레인 전극을 갖는 스위칭 소자와, 기관 상에 배치된 공통 전극선과, 스위칭 소자, 드레인 전극 및 공통 전극선을 덮고, 드레인 전극 상에 제 1 개구부가 마련되고 공통 전극선 상에 제 2 개구부가 마련된 제 1 절연막과, 제 2 개구부에 형성되고 공통 전극선에 접속되는 제 1 에칭 스톱퍼 전극과, 제 1 절연막 상에 배치된 화소 전극과, 제 1 에칭 스톱퍼 전극 및 화소 전극을 덮고, 제 1 에칭 스톱퍼 전극 상에 제 3 개구부가 마련된 제 2 절연막과, 제 3 개구부를 통해 제 1 에칭 스톱퍼 전극에 접속되고, 제 2 절연막 상에 연장되어 화소 전극과 대향하는 공통 전극을 구비하는 것을 특징으로 한다.
- [0015] 또한, 본 발명의 액정 표시 장치는, 상기 기관 상에 배치되고, 상기 제 1 절연막으로 덮인 외부 접속용의 하층 전극과, 상기 제 1 절연막 상에 형성되고, 상기 제 1 절연막의 개구부를 통해 상기 하층 전극에 접속되는 제 2 에칭 스톱퍼 전극과, 상기 제 2 절연막 상에 형성되고, 상기 제 2 절연막의 개구부에서 상기 제 2 에칭 스톱퍼 전극과 접속되는 외부 접속용의 상층 전극을 구비하는 것을 특징으로 한다.
- [0016] 또, 본 발명의 액정 표시 장치는, 상기 기관에 대향 배치된 대향 기관과, 상기 기관과 상기 대향 기관 사이에 유지된 액정을 구비하며, 상기 공통 전극과 화소 전극간의 전계에 의해 상기 액정의 배향 방향을 제어하는 것을 특징으로 한다.

효과

- [0017] 본 발명에 의하면, 투명 기관에 대해서 대략 수평 방향의 전계를 이용하여 액정을 제어하는 액정 표시 장치에 있어서, 전극간의 콘택트 저항의 증대가 억제됨과 아울러, 양품물의 저하가 억제된다. 또, 개구율의 저하를 회피할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0018] 이하에, 본 발명의 실시예 1에 따른 액정 표시 장치의 평면 구성에 대해 도면을 참조하여 설명한다. 도 1은 본 실시예에 따른 액정 표시 장치의 개략 구성을 나타내는 평면도이다. 또한, 도 2는 도 1의 표시부(10A)에 형성되는 복수의 화소 PXL 중에서 3개의 화소 PXL만 확대해 도시한 평면도이며, FFS 모드에 의해 동작하는 경우의 구성을 도시하고 있다. 도 3은 도 1의 단자부(10T)의 복수의 단자 TL 중에서 1개를 확대해 도시한 평면도이다. 도 1 내지 도 3에서는, 설명의 편의상, 주요한 구성 요소만을 도시하고 있다.
- [0019] 또, 이후의 평면 구성에 따른 설명에서는, 콘택트 홀 H1~H13의 구성을 보충하기 위해서, 게이트 절연막(12), 층간 절연막(15), 패시베이션막(17), 평탄화막(18)에 대해서도 참조하고 있지만, 이러한 적층 관계에 대해서는, 후술하는 액정 표시 장치의 제조 방법에 따른 설명에서 나타낸다.
- [0020] 도 1에 도시하는 바와 같이, 이 액정 표시 장치에는, 복수의 화소 PXL이 배치된 표시부(10A)와, 외부 접속용의 복수의 단자 TL이 배치된 단자부(10T)가 배치되어 있다. 표시부(10A)에서는, 도 2에 도시하는 바와 같이, 게이트 신호가 공급되는 게이트선(13)과, 소스 신호(표시 신호)가 공급되는 소스선(16S)의 교차점에 대응하여 각 화

소 PXL이 배치되어 있다.

- [0021] 각 화소 PXL의 제 1 투명 기관(10) 상에는, 게이트선(13)을 게이트 전극으로 한 박막 트랜지스터 등의 화소 트랜지스터 TR이 배치되어 있다. 화소 트랜지스터 TR의 소스는 게이트 절연막(12) 및 층간 절연막(15)에 형성된 콘택트 홀 H1을 통해 소스선(16S)에 접속되고, 그 드레인선(16D)은 게이트 절연막(12) 및 층간 절연막(15)에 형성된 콘택트 홀 H2를 통해 드레인 전극(16D)과 접속되어 있다. 드레인 전극(16D)은, 패시베이션막(17)에 형성된 콘택트 홀 H5 및 평탄화막(18)에 형성된 콘택트 홀 H8을 통해, 제 1 에칭 스톱퍼 전극(20P)과 접속되어 있다. 제 1 에칭 스톱퍼 전극(20P)과 동일한 층에는, 그것과 동일한 도전 재료로 이루어지는 공통 전극(20)이 형성되어 있다. 화소 트랜지스터 TR은 본 발명의 스위칭 소자의 일례이다.
- [0022] 제 1 에칭 스톱퍼 전극(20P)과 공통 전극(20)은 절연막(21)으로 덮여져 있다. 제 1 에칭 스톱퍼 전극(20P)은, 절연층(21)에 형성된 콘택트 홀 H12를 통해, 절연막(21) 상에 배치된 화소 전극(22)에 접속되어 있다. 화소 전극(22)은 복수의 슬릿부와 선 형상부가 평행하게 교대로 연장되는 형상을 갖고 있다. 공통 전극(20)은 표시부(10A)의 단부 근방으로 연장되어 공통 전위가 공급되는 공통 전극선(도시하지 않음)과, 콘택트 홀(도시하지 않음)을 통해 접속되어 있다. 또한, 공통 전극(20), 절연막(21), 화소 전극(22)이 이 순서로 적층되어 있음으로써, 소스 신호를 일정 기간 유지(保持)하는 유지 용량이 형성되어 있다. 게다가, 이것과는 별도로, 화소 트랜지스터 TR의 드레인과 접속하여, 소스 신호를 일정 기간 유지해서 화소 전극(22)에 공급하는 또 하나의 유지 용량(도시하지 않음)을 형성하여도 좋다.
- [0023] 한편, 단자부(10T)의 단자 TL은, 도 3에 도시하는 바와 같이, 제 1 투명 기관(10) 상에서, 표시부(10A)의 화소 PXL 등으로부터 단자부(10T)로 연장되는 배선(14A)이 배치되어 있으며, 그 일부와 하층 전극(16T)이 층간 절연막(15)에 형성된 콘택트 홀 H4를 통해 접속되어 있다. 하층 전극(16T)은 패시베이션막(17)에 형성된 콘택트 홀 H7을 통해 제 2 에칭 스톱퍼 전극(20T)에 접속되어 있고, 제 2 에칭 스톱퍼 전극(20T)은 평탄화막(18)에 형성된 콘택트 홀 H13을 통해 상층 전극(22T)과 접속되어 있다. 상층 전극(22T)에는, 외부의 구동 회로(도시하지 않음)로부터 연장되는 FPC(Flexible Printed Circuit), COG(Chip On Glass) 등의 단자(도시하지 않음)가 접속된다.
- [0024] 상기 구성의 화소 PXL에서는, 게이트선(13)으로부터 공급된 화소 선택 신호에 따라, 화소 트랜지스터 TR이 온되고, 소스선(16S) 및 화소 트랜지스터 TR을 통해 소스 신호가 화소 전극(22)에 공급된다. 이 때, 공통 전극(20)과 화소 전극(22) 사이에서는, 소스 신호에 따라, 제 1 투명 기관(10)의 대략 수평 방향을 따라서 전계가 생기고, 그 전계에 따라 액정(도시하지 않음)의 배향 방향이 변화됨으로써, 표시에 걸리는 광학적 제어가 행해진다. 한편, 단자 TL에는, FPC 등을 거쳐서, 구동 회로(도시하지 않음)로부터 화소 선택 신호, 소스 신호 등의 구동 신호가 공급된다.
- [0025] 이하에, 이 액정 표시 장치의 제조 방법에 대해 단면도를 참조하여 설명한다. 도 4(a) 내지 도 9(a), 및 도 10은 이 액정 표시 장치에 있어서의 표시부(10A)의 하나의 화소 PXL을 나타낸 것과 아울러, 표시부(10A)의 단부 근방으로 연장되는 공통 전극선(14)에 대해서도 나열하여 도시하고 있다. 또, 도 4(b) 내지 도 9(b)는 단자부(10T)의 단자 TL의 단면도를 나타내고 있다. 또, 도 4 내지 도 10에서는, 도 1 내지 도 3에 도시한 것과 동일한 구성 요소에 대해서는 동일한 부호를 부여하여 참조하고 있다.
- [0026] 먼저, 도 4(a) 및 도 4(b)에 도시하는 바와 같이, 표시부(10A)의 제 1 투명 기관(10)에 있어서, 화소 PXL의 형성 영역으로서 화소 트랜지스터 TR이 형성되는 영역에 능동층(11)이 형성된다. 제 1 투명 기관(10) 상에는, 능동층(11) 상을 덮어 게이트 절연막(12)이 형성된다. 능동층(11)과 중첩하는 게이트 절연막(12) 상에는 게이트선(13)이 형성되고, 표시부(10A)의 단부 근방의 게이트 절연막(12) 상에는 공통 전극선(14)이 형성된다. 또한, 단자부(10T)의 제 1 투명 기관(10)에는, 표시부(10A)로부터 연장되는 배선(14A)과, 그 배선(14A) 근방에서의 단자 TL의 막 두께를 조정하기 위한 전극(14B)이 형성된다. 공통 전극선(14), 배선(14A), 전극(14B)은, 바람직하게는 몰리브덴 또는 몰리브덴 합금으로 이루어진다.
- [0027] 게이트 절연막(12) 상에는, 게이트선(13), 공통 전극선(14), 배선(14A), 전극(14B)을 덮어 층간 절연막(15)이 형성된다. 층간 절연막(15) 상에는, 콘택트 홀 H1을 통해 능동층(11)의 소스와 접속되는 소스선(16S)이 형성되고, 콘택트 홀 H2를 통해 능동층(11)의 드레인과 접속되는 드레인 전극(16D)이 형성된다. 또, 층간 절연막(15) 상에는, 콘택트 홀 H3을 통해 공통 전극선(14)과 접속되는 리드선(16C)이 형성된다.
- [0028] 또, 단자부(10T)의 층간 절연막(15) 상에는, 콘택트 홀 H4를 통해 배선(14A)과 접속되고 전극(14B) 상에 연장되는 하층 전극(16T)이 형성된다. 소스선(16S), 드레인 전극(16D), 리드선(16C), 하층 전극(16T)은 모두 동일한

층에서 동시에 형성되는 것이며, 티탄, 알루미늄, 티탄이 이 순서로 형성되는 적층체이다. 층간 절연막(15) 상에는, 소스선(16S), 드레인 전극(16D), 리드선(16C), 하층 전극(16T)을 덮어, 절연막인 패시베이션막(17)이 형성된다. 패시베이션막(17)은, 예를 들면 300~400℃의 환경 하에서 성막된 실리콘 질화막이다. 패시베이션막(17)은 본 발명의 제 1 절연막의 일례이다.

[0029] 그리고, 패시베이션막(17)에 대해서 레지스터층(도시하지 않음)을 마스크로 한 건식 에칭을 행함으로써, 표시부(10A)의 패시베이션막(17)에는, 드레인 전극(16D)을 노출시키는 콘택트 홀 H5와, 리드선(16C)을 노출시키는 콘택트 홀 H6이 형성된다. 이것과 동시에, 단자부(10T)의 패시베이션막(17)에는, 하층 전극(16T)을 노출시키는 콘택트 홀 H7이 형성된다.

[0030] 다음에, 상기 레지스터층의 제거 후, 콘택트 홀 H5, H6, H7 내 및 패시베이션막(17) 상에, 그것을 덮는 유기막 등의 평탄화막(18)이 형성된다. 그리고, 평탄화막(18)에 대해서 다른 레지스터층(도시하지 않음)을 마스크로 한 건식 에칭을 행함으로써, 콘택트 홀 H5 내에서 드레인 전극(16D)을 노출시키는 콘택트 홀 H8과, 콘택트 홀 H6 내에서 리드선(16C)을 노출시키는 콘택트 홀 H9가 형성된다. 또, 단자부(10T)에서는 평탄화막(18)이 제거되어, 재차 콘택트 홀 H7 내에서 하층 전극(16T)이 노출된다. 평탄화막(18)은 본 발명의 제 1 절연막의 일례이다.

[0031] 이 건식 에칭 시에, 콘택트 홀 H7, H8, H9 내에서는, 드레인 전극(16D)의 표면, 리드선(16C)의 표면 및 하층 전극(16T)의 표면인 티탄 상에, 상기 레지스터층의 구성 성분에 의한 폴리머 등의 잔류 퇴적물 DP1이 형성된다.

[0032] 또, 평탄화막(18)을 감광성 수지막으로 형성함으로써, 상기 다른 레지스터층을 이용하지 않고 콘택트 홀 H8, H9를 형성하는 것도 가능하지만, 이 경우에 있어서도 잔류 퇴적물 DP1이 형성되는 경우가 있다.

[0033] 그 후, 상기 레지스터층을 마스크로 하고, HF 등을 에칭 용액으로 한 습식 에칭이 행해지는 것에 의해, 잔류 퇴적물 DP1이 에칭 제거된다. 그 때, 잔류 퇴적물 DP1의 패시베이션막(17) 및 평탄화막(18)에 대한 에칭 레이트는 크기 때문에, 패시베이션막(17) 및 평탄화막(18)에 대해서 문제가 되는 오버 에칭(over etching)이 생기는 일은 없다.

[0034] 다음에, 도 5(a) 및 도 5(b)에 도시하는 바와 같이, 콘택트 홀 H8 내에 연장되어 드레인 전극(16D)과 접속된 제 1 에칭 스톱퍼 전극(20P)이 형성된다. 또한, 이와 동시에, 콘택트 홀 H9를 통해 리드선(16C)과 접속되고 평탄화막(18) 상에 연장되고, 제 1 에칭 스톱퍼 전극(20P)과 이격되어 이것을 둘러싸는 공통 전극(20)이 형성된다. 또한, 이와 동시에, 단자부(10T)에서는, 콘택트 홀 H7을 통해 하층 전극(16T)에 접속된 제 2 에칭 스톱퍼 전극(20T)이 형성된다. 제 1 에칭 스톱퍼 전극(20P), 공통 전극(20), 및 제 2 에칭 스톱퍼 전극(20T)은 ITO(Indium Tin Oxide) 등의 투명 도전 재료로 이루어진다. 제 1 에칭 스톱퍼 전극(20P) 및 제 2 에칭 스톱퍼 전극(20T)의 막 두께는, 바람직하게는 100nm 정도이다.

[0035] 다음에, 도 6(a) 및 도 6(b)에 도시한 바와 같이, 표시부(10A)의 평탄화막(18) 상에, 제 1 에칭 스톱퍼 전극(20P) 및 공통 전극(20)을 덮는 절연막(21)이 형성된다. 이와 동시에, 단자부(10T)에서는, 패시베이션막(17) 상에, 제 2 에칭 스톱퍼 전극(20T)을 덮는 절연막(21)이 형성된다. 절연막(21)은, 예를 들면 200℃ 정도의 환경 하에서 저온 성막된 실리콘 질화막으로 이루어진다. 절연막(21)은 본 발명의 제 2 절연막의 일례이다.

[0036] 다음에, 도 7(a) 및 도 7(b)에 도시한 바와 같이, 절연막(21) 상에 레지스터층 R이 형성된다. 레지스터층 R에는, 제 1 에칭 스톱퍼 전극(20P) 상과 제 2 에칭 스톱퍼 전극(20T) 상에 각각 개구부 H10, H11이 형성된다.

[0037] 그리고, 도 8(a) 및 도 8(b)에 도시한 바와 같이, 레지스터층 R을 마스크로 하여, SF₆ 혹은 CF₄+O₂ 등의 에칭 가스를 이용하여 절연막(21)에 대한 건식 에칭을 행해서, 콘택트 홀 H8 내에서 제 1 에칭 스톱퍼 전극(20P)을 노출시키는 콘택트 홀 H12가 형성된다. 이와 동시에, 콘택트 홀 H7 내에서 제 2 에칭 스톱퍼 전극(20T)을 노출시키는 콘택트 홀 H13이 형성된다. 이 절연막(21)에 대한 건식 에칭은 본 발명의 제 1 에칭 공정의 일례이다. 표시부(10A)에서는, 이 건식 에칭 시에 제 1 에칭 스톱퍼 전극(20P)이 에칭 스톱퍼로서 기능하여, 건식 에칭의 진행을 중지시키기 때문에, 평탄화막(18)이 에칭 가스에 노출되지 않아, 양호한 콘택트 홀의 형상이 유지된다.

[0038] 또한, 이 건식 에칭 시에는, 제 1 에칭 스톱퍼 전극(20P)의 표면 상 및 제 2 에칭 스톱퍼 전극(20T)의 표면 상에, 레지스터층 R의 구성 성분에 의한 폴리머 등의 잔류 퇴적물 DP2가 형성된다.

[0039] 그 후, 상기 레지스터층 R을 마스크로 하여, HF 등을 에칭 용액으로 한 습식 에칭이 행해지는 것에 의해, 잔류 퇴적물 DP2가 에칭 제거된다. 이 HF 등을 에칭 용액으로 한 습식 에칭은 본 발명의 제 2 에칭 공정의 일례이다.

- [0040] 그 때, 표시부(10A)의 콘택트 홀 H12 내에서는, 제 1 에칭 스톱퍼 전극(20P)에 의해 습식 에칭의 진행이 중지되어, 패시베이션막(17) 또는 평탄화막(18)에 대한 에칭이 억제된다. 또한, 단자부(10T)의 콘택트 홀 H13 내에서는, 제 2 에칭 스톱퍼 전극(20T)에 의해 습식 에칭의 진행이 중지되어, 패시베이션막(17)에 대한 에칭이 억제된다.
- [0041] 다음에, 레지스터층 R의 제거 후, 도 9(a) 및 도 9(b)에 도시한 바와 같이, 표시부(10A)에서는, 콘택트 홀 H12를 통해 제 1 에칭 스톱퍼 전극(20P)과 접속되고 절연막(21) 상에 연장되는 화소 전극(22)이 형성된다. 화소 전극(22)은, 예를 들면 ITO 등의 투명 도전 재료로 이루어지고, 복수의 슬릿부와 선 형상부가 평행하게 교대로 배치되게 된다.
- [0042] 이와 동시에, 단자부(10T)에서는, 화소 전극(22)과 동일한 투명 도전 재료에 의해, 콘택트 홀 H13을 통해 제 2 에칭 스톱퍼 전극(20T)과 접속된 상층 전극(22T)이 형성된다. 이렇게 하여, 단자부(10T)에는, 상층 전극을 최상층의 전극으로 한 단자 TL이 형성된다.
- [0043] 그 후, 도 10에 도시한 바와 같이, 표시부(10A)에서는, 제 1 투명 기관(10)에 대하여 제 2 투명 기관(30)이 부착되고, 그들 기관 사이에 액정 LC가 봉지된다. 또, 상기 각 공정에서는, 제 1 편광판 PL1, 제 2 편광판 PL2, 컬러 필터(31), 배향막(도시하지 않음) 등이 적절히 형성된다. 또, 제 1 투명 기관(10)과 대하여 백라이트 등의 광원 BL이 배치된다.
- [0044] 이렇게 하여 완성한 액정 표시 장치에서는, 드레인 전극(16D)과 화소 전극(22) 사이에 잔류 퇴적물 DP1, DP2가 개재되는 일이 없기 때문에, 그들 전극간의 콘택트 저항의 증대를 억제할 수 있다. 마찬가지로, 단자 TL의 하층 전극(16T)과 상층 전극(22T) 사이에 잔류 퇴적물 DP1, DP2가 개재되는 일이 없기 때문에, 그들 전극간의 콘택트 저항의 증대를 억제할 수 있다.
- [0045] 만일, 상기 구성과 같이 제 1 에칭 스톱퍼 전극(20P) 및 제 2 에칭 스톱퍼 전극(20T)이 형성되어 있지 않다고 하면, 패시베이션막(17) 또는 평탄화막(18)에 대한 에칭에 의해서 형성 불량이 발생하게 된다. 즉, 양품률이 저하되어 버린다. 또는, 이 문제를 회피하기 위해서 잔류 퇴적물 DP2가 에칭 제거되지 않고 남겨지는 것에 의해, 드레인 전극(16D)과 화소 전극(22)의 콘택트 저항이 증대하게 된다. 또, 단자 TL에서는, 상기와 같은 콘택트 저항의 증대에 부가하여, 잔류 퇴적물 DP2에 기인하여 상층 전극(22T)이 박리되어 버린다. 본 발명의 상기 공정에 의하면, 제 1 에칭 스톱퍼 전극(20P) 및 제 2 에칭 스톱퍼 전극(20T)의 형성에 의해, 이러한 문제를 동시에 해소할 수 있다.
- [0046] 또, 도 7 및 도 8의 공정에 있어서, 절연막(21)에 대하여 건식 에칭을 행할 때에, 레지스터층 R의 패턴, 즉 개구부 H10, H11의 사이즈나 형성 위치에 오차가 생겼을 경우, 도 11(a)에 도시한 바와 같이, 콘택트 홀 H8 내에서 평탄화막(18)이 에칭되어 버린다. 에칭된 부분 OE에서는, 도 11(b)에 도시한 바와 같이, 그 후의 공정에서 형성되는 화소 전극(22)에서 과단(破斷)이 생기게 된다. 즉, 화소 PXL의 표시 불량을 초래하게 된다.
- [0047] 이 문제에 대응하기 위해, 레지스터층 R의 개구부 H10, H11의 사이즈나 형성 위치에 대하여, 설계 시에 마진을 확보하는 것을 생각할 수 있다. 그러나, 이 마진에 의해, 화소 PXL의 개구율이 저하된다고 하는 다른 문제가 생기고 있었다. 이에 반하여 본 발명에서는, 제 1 에칭 스톱퍼 전극(20P) 및 제 2 에칭 스톱퍼 전극(20T)에 의해 상기 에칭이 억제되어, 상기 마진을 확보할 필요가 없어지기 때문에, 개구율의 저하를 회피할 수 있다.
- [0048] 또, 본 발명은, 상기 실시예 1에 있어서, 공통 전극(20)이 절연막(21)의 상층에 형성되고, 화소 전극(22)이 절연막(21)의 하층에 형성되는 경우에 대해서도 적용된다. 이 경우에 대하여, 이하에 본 발명의 실시예 2로서 도면을 참조하여 설명한다. 도 12 내지 도 16은 본 실시예에 따른 액정 표시 장치에 있어서의 표시부(10A)의 화소 PXL을 나타냄과 아울러, 표시부(10A)의 단부 근방에 연장되는 공통 전극선(14)의 근방에 대해서도 나열하여 도시하고 있다.
- [0049] 또, 도 12 내지 도 16에서는, 도 4 내지 도 10에 도시한 것과 동일한 구성요소에 대해서는 동일한 부호를 부여하고 설명을 생략한다.
- [0050] 본 실시예에 따른 액정 표시 장치의 제조 방법에서는, 최초의 공정은 실시예 1에서 도 4에 나타낸 공정과 같다. 여기서는, 그 이후의 공정에 대해서 설명한다. 단, 도 4의 잔류 퇴적물 DP1은 에칭 제거된 것으로 하여 설명한다. 또, 단자부(10T)에 있어서의 각 공정은 도 4(b) 내지 도 9(b)와 같기 때문에 설명을 생략한다. 도 12 내지 도 16의 각 공정에는, 도 5(b) 내지 도 9(b)의 각 공정이 각각 대응하고 있다.
- [0051] 본 실시예에서는, 도 12에 도시한 바와 같이, 우선, 콘택트 홀 H8을 통해 드레인 전극(16D)과 접속되고 평탄화

막(18) 상에 연장되는 화소 전극(50)이 형성된다. 이와 동시에, 콘택트 홀 H9 내에 연장되고 리드선(16C)과 접속된 제 1 에칭 스톱퍼 전극(50P)이 형성된다. 화소 전극(50) 및 제 1 에칭 스톱퍼 전극(50P)은 ITO(Indium Tin Oxide) 등의 투명 도전 재료로 이루어진다. 화소 전극(50) 및 제 1 에칭 스톱퍼 전극(50P)은 단자부(10T)의 제 2 에칭 스톱퍼 전극(20T)과 동시에 형성된다. 제 1 에칭 스톱퍼 전극(50P)의 막 두께는, 바람직하게는 100nm 정도이다.

[0052] 다음에, 도 13에 도시한 바와 같이, 화소 전극(50) 및 제 1 에칭 스톱퍼 전극(50P)을 덮어, 절연막(21)이 형성된다. 그 후, 도 14에 도시한 바와 같이, 절연막(21) 상에 레지스터층 R이 형성된다. 레지스터층 R에는, 실시예 1에 있어서의 개구부 H10(도 7 및 도 8 참조) 대신에, 제 1 에칭 스톱퍼 전극(50P) 상에 개구부 H14가 형성된다.

[0053] 그리고, 도 15에 도시한 바와 같이, 레지스터층 R을 마스크로 하여, 절연막(21)에 대한 건식 에칭이 행해져, 콘택트 홀 H9 내에서 제 1 에칭 스톱퍼 전극(50P)을 노출시키는 콘택트 홀 H15가 형성된다. 이 절연막(21)에 대한 건식 에칭은 본 발명의 제 1 에칭 공정의 일례이다.

[0054] 이 때, 제 1 에칭 스톱퍼 전극(20P)의 표면 상에는, 레지스터층 R의 구성 성분에 의한 폴리머 등의 잔류 퇴적물 DP2가 형성된다.

[0055] 그 후, 상기 레지스터층 R을 마스크로 하여, HF 등을 에칭 용액으로 한 습식 에칭이 행해짐으로써, 잔류 퇴적물 DP2가 에칭 제거된다. 이 HF 등을 에칭 용액으로 한 습식 에칭은 본 발명의 제 2 에칭 공정의 일례이다.

[0056] 그 때, 콘택트 홀 H15에서는, 제 1 에칭 스톱퍼 전극(50P)에 의해 에칭의 진행이 중지되어, 평탄화막(18) 또는 패시베이션막(17)에 대한 에칭이 억제된다.

[0057] 다음에, 레지스터층 R의 제거 후, 도 16에 도시한 바와 같이, 표시부(10A)에서는, 콘택트 홀 H15를 통해 제 1 에칭 스톱퍼 전극(50P)과 접속되고 절연막(21) 상에 연장되는 공통 전극(52)이 형성된다. 공통 전극(52)은, 예를 들면 ITO 등의 투명 도전 재료로 이루어지고, 복수의 슬릿부와 선 형상부가 평행하게 교대로 배치되게 된다.

[0058] 그 후, 도 10의 공정과 마찬가지로, 표시부(10A)에서는, 제 1 투명 기관(10)에 대향하여 제 2 투명 기관(30)을 부착되고, 이들 기관 사이에 액정 LC가 봉지된다. 또, 상기 각 공정에서는, 제 1 편광판 PL1, 제 2 편광판 PL2, 컬러 필터(31), 배향막(도시하지 않음) 등이 적절히 형성된다. 이렇게 하여 완성한 본 실시예에 따른 액정 표시 장치에 있어서도, 실시예 1과 동등한 효과를 얻을 수 있다.

[0059] 또, 본 발명의 실시예 3으로서, 도 4 내지 도 10의 실시예 1에 있어서, 공통 전극(14), 콘택트 홀 H3, 및 리드선(16C)이 형성되는 대신에, 드레인 전극(16D), 하층 전극(16T)과 동일한 층에서 형성된 공통 전극선이, 공통 전극(20)으로 중첩하는 위치의 층간 절연막(15) 상에 배치되어도 좋다.

[0060] 마찬가지로, 본 발명의 실시예 4로서, 도 12 내지 도 16의 실시예 2에 있어서, 공통 전극(14), 콘택트 홀 H3, 및 리드선(16C)이 형성되는 대신에, 드레인 전극(16D), 하층 전극(16T)과 동일한 층에서 형성된 공통 전극선이, 제 1 에칭 스톱퍼 전극(50P)과 중첩하는 위치의 층간 절연막(15) 상에 배치되어도 좋다. 이들 실시예 3 및 실시예 4에 대해서도, 실시예 1 및 실시예 2와 동등한 효과를 얻을 수 있다.

[0061] 또, 상기 실시예 1 내지 실시예 4에서는, 공통 전극선(14)은 표시부(10A)의 단부 근방에 연장되어 있는 것으로 했지만, 본 발명은 이것에 한정되지 않는다. 즉, 공통 전극선(14)은, 표시부(10A) 내에서의 화소 PXL 내 또는 화소 PXL의 근방에 연장되고, 공통 전극(20)과 접속되는 것이어도 좋다. 이 경우, 특히 실시예 2 및 실시예 4에서는, 복수의 슬릿부 및 선 형상부를 가진 공통 전극(20)에 기인한 저항의 증대를 억제하는 효과를 얻을 수 있다.

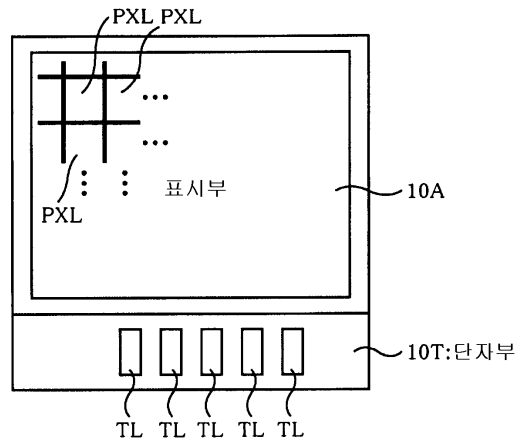
[0062] 또, 상기 실시예 1 내지 실시예 4에서는, 제 1 에칭 스톱퍼 전극(20P, 50P) 및 제 2 에칭 스톱퍼 전극(20T)은 투명 도전 재료라고 했지만, 비투명한 도전 재료이어도 된다.

[0063] 또, 상기 실시예 1 내지 실시예 4에서는, 화소 PXL은 FFS 모드에 의해 동작하는 것으로 했지만, 본 발명은 이것에 한정되지 않는다. 즉, 본 발명은, 제 1 투명 기관(10)에 대해서 대략 수평 방향의 전계를 이용하여 액정 LC를 제어하는 것이면, 상기 이외의 모드에서 동작하는 액정 표시 장치에 대해서도 적용된다. 예를 들면, 화소 PXL은 IPS 모드에 의해 동작하는 것이어도 된다. 이 경우, 동일한 투명 기관 상에, 선 형상의 화소 전극 및 공통 전극이 소정의 간격으로 교대로 배치된다.

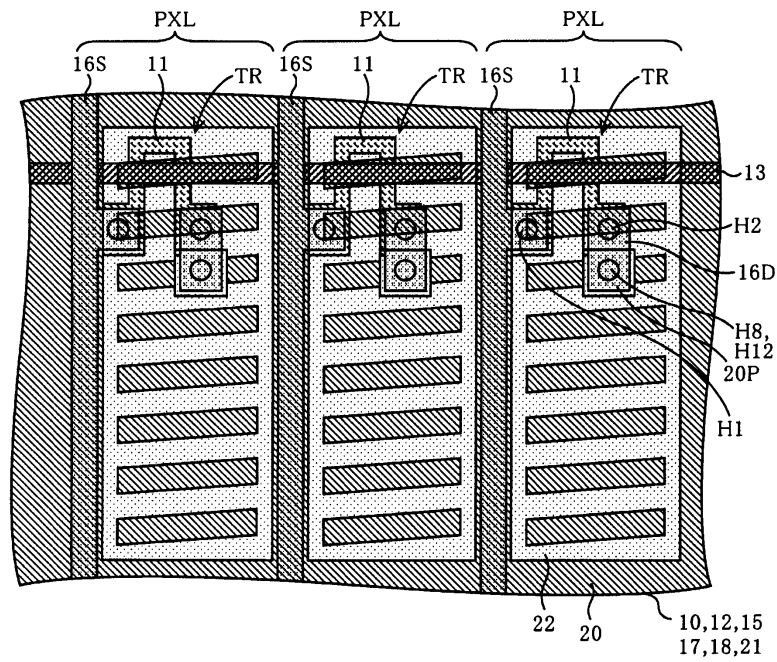
도면의 간단한 설명

도면

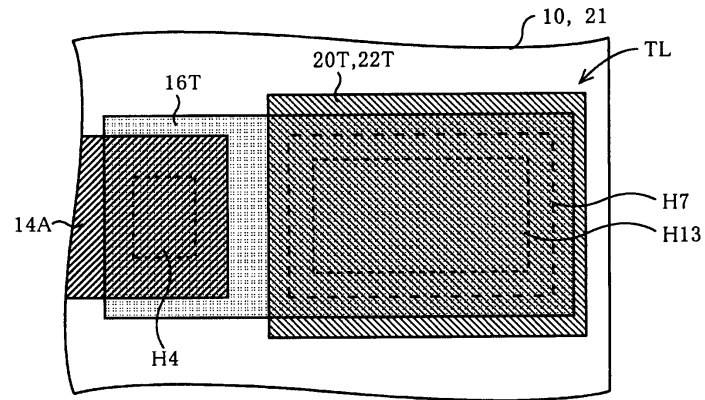
도면1



도면2

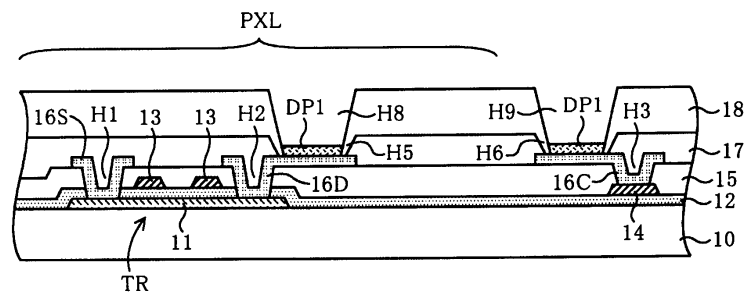


도면3

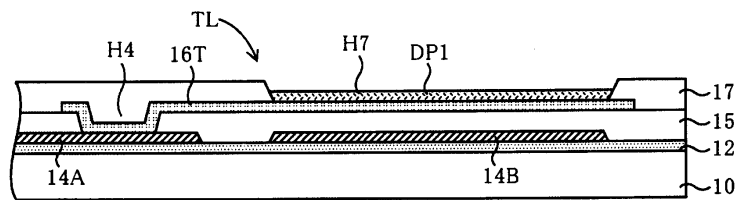


도면4

(a)

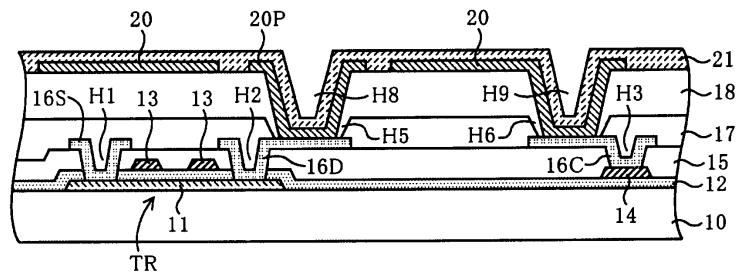


(b)

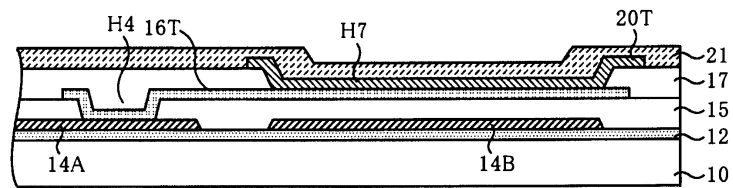


도면6

(a)

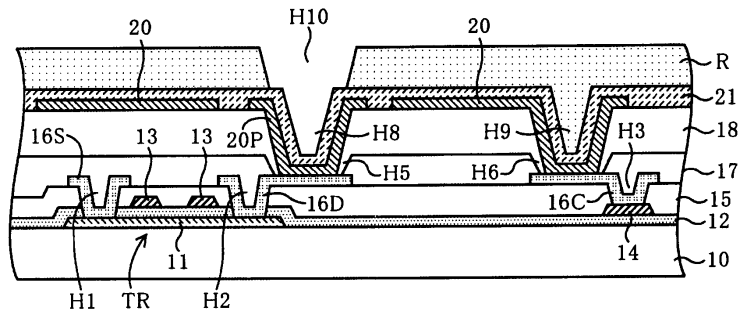


(b)

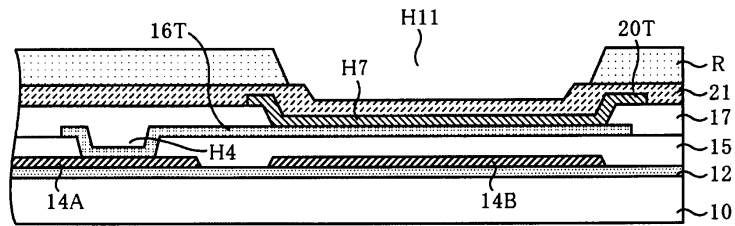


도면7

(a)

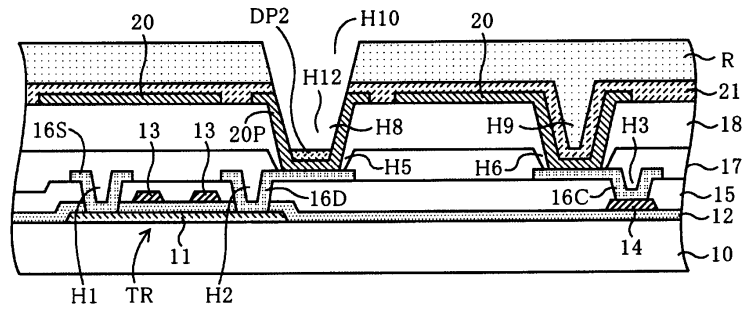


(b)

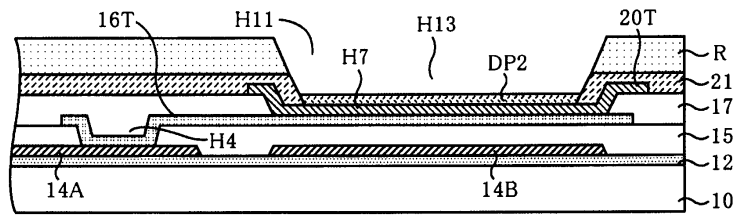


도면8

(a)

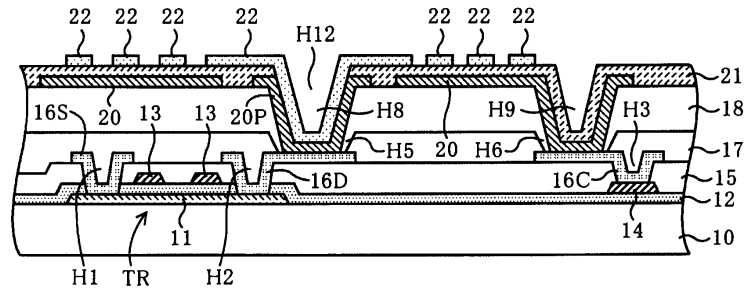


(b)

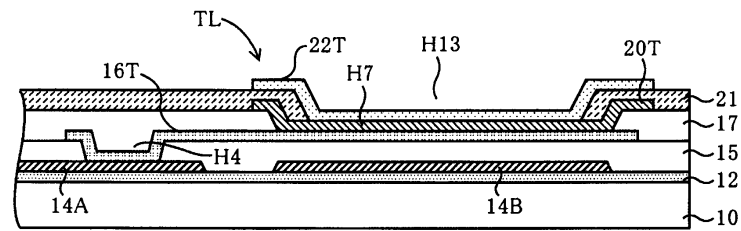


도면9

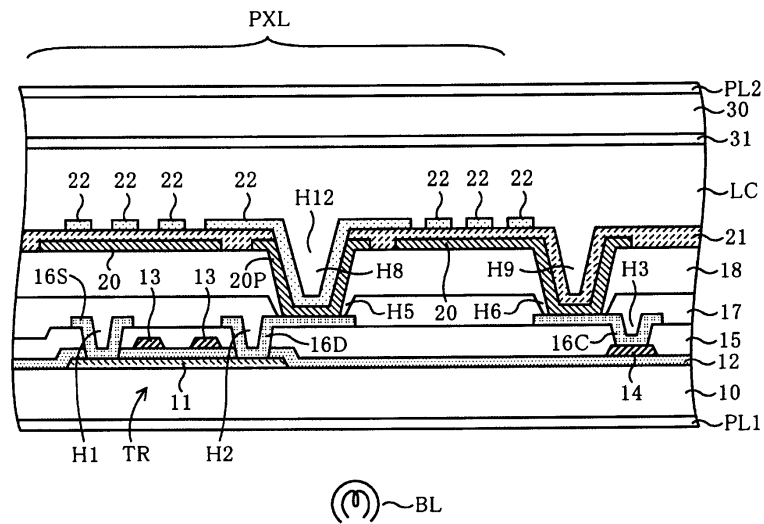
(a)



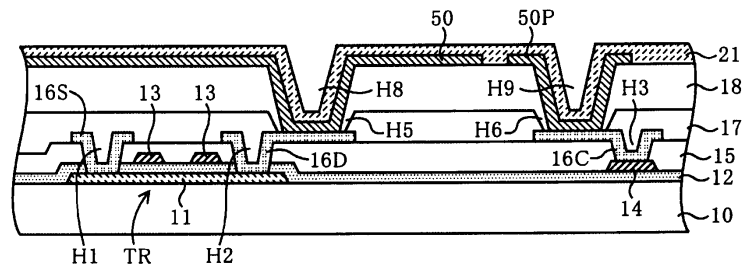
(b)



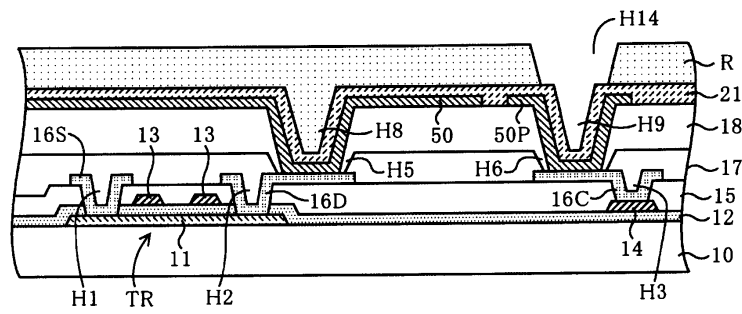
도면10



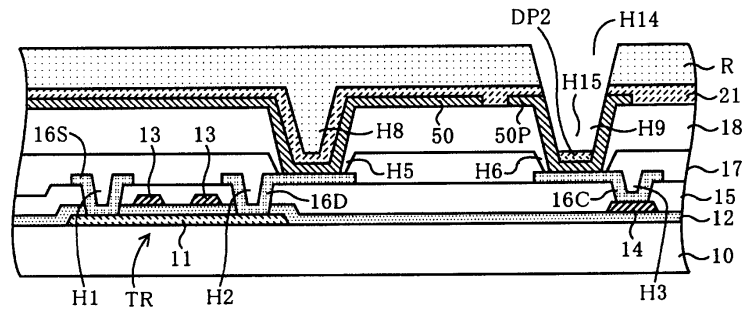
도면13



도면14



도면15



도면16

