

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4497247号
(P4497247)

(45) 発行日 平成22年7月7日(2010.7.7)

(24) 登録日 平成22年4月23日(2010.4.23)

(51) Int.Cl. F I
H05K 3/46 (2006.01) H05K 3/46 H

請求項の数 3 (全 11 頁)

<p>(21) 出願番号 特願2009-539565 (P2009-539565)</p> <p>(86) (22) 出願日 平成21年2月18日 (2009.2.18)</p> <p>(86) 国際出願番号 PCT/JP2009/052726</p> <p>(87) 国際公開番号 W02009/104619</p> <p>(87) 国際公開日 平成21年8月27日 (2009.8.27)</p> <p>審査請求日 平成21年9月15日 (2009.9.15)</p> <p>(31) 優先権主張番号 特願2008-37646 (P2008-37646)</p> <p>(32) 優先日 平成20年2月19日 (2008.2.19)</p> <p>(33) 優先権主張国 日本国(JP)</p> <p>早期審査対象出願</p>	<p>(73) 特許権者 000006231 株式会社村田製作所 京都府長岡京市東神足1丁目10番1号</p> <p>(74) 代理人 100085143 弁理士 小柴 雅昭</p> <p>(72) 発明者 近川 修 日本国京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内</p> <p>(72) 発明者 池田 哲也 日本国京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内</p> <p>審査官 柳本 陽征</p>
---	---

最終頁に続く

(54) 【発明の名称】 積層型セラミック電子部品の製造方法

(57) 【特許請求の範囲】

【請求項1】

A g を主成分として含む第1の導体パターンを有するとともに、第1の低温焼結性セラミック粉末を含む、第1基材層と、A g を主成分として含む第2の導体パターンを有するとともに、第2の低温焼結性セラミック粉末を含み、かつ焼成時において前記第1基材層よりも前記A g が拡散しやすい組成とされる、第2基材層とを備え、前記第2基材層が少なくとも一方主面に沿って配置された、未焼結セラミック積層体を作製する、第1の工程と、

前記第1および第2の低温焼結性セラミック粉末が焼結する温度では実質的に焼結しない難焼結性セラミック粉末を含む拘束層を、前記未焼結セラミック積層体の前記第2基材層に接するように配置する、第2の工程と、

前記拘束層が配置された前記未焼結セラミック積層体を、前記第1および第2の低温焼結性セラミック粉末が焼結する温度で焼成し、それによって、積層型セラミック電子部品を得る、第3の工程と、

次いで、前記拘束層を前記積層型セラミック電子部品から除去する、第4の工程とを備え、

前記未焼結セラミック積層体において、前記第1および第2の低温焼結性セラミック粉末は、それぞれ、第1および第2のガラス粉末を含み、前記第1の工程において、前記第2基材層を前記第1基材層よりも前記A g が拡散しやすい組成とするため、前記第2のガラス粉末におけるB₂O₃の量を前記第1のガラス粉末におけるB₂O₃の量よりも多く

することが行なわれる、

積層型セラミック電子部品の製造方法。

【請求項 2】

前記未焼結セラミック積層体において、前記第 1 の低温焼結性セラミック粉末と前記第 2 の低温焼結性セラミック粉末とは、構成元素を共通にしている、請求項 1 に記載の積層型セラミック電子部品の製造方法。

【請求項 3】

前記第 4 の工程の後、前記積層型セラミック電子部品上に表面実装型電子部品を搭載する工程をさらに備える、請求項 1 または 2 に記載の積層型セラミック電子部品の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、積層型セラミック電子部品の製造方法に関するもので、特に、いわゆる無収縮プロセスを利用する積層型セラミック電子部品の製造方法に関するものである。

【背景技術】

【0002】

積層型セラミック電子部品の一例としての多層セラミック基板は、積層された複数のセラミック層を備えるもので、通常、表面や内部に導体パターンを形成している。この導体パターンとしては、たとえば、セラミック層の平面方向に延びる面内導体と、セラミック層を厚み方向に貫通するように延びる層間接続導体（代表的にはビアホール導体）とがある。

【0003】

一般に、このような多層セラミック基板は、そこに半導体デバイスやチップ積層コンデンサ等の表面実装型電子部品を搭載し、これら表面実装型電子部品を相互に配線するものである。また、多層セラミック基板には、キャパシタやインダクタのような受動素子が内蔵されることがあり、上述した面内導体や層間接続導体によって、これらの受動素子が構成され、また、必要に応じて、各表面実装型電子部品と内蔵された受動素子とが相互に接続される。

【0004】

多層セラミック基板をより多機能化、高機能化、高性能化するためには、上述した導体パターンを高精度かつ高密度に形成することが必要となる。

【0005】

ところで、多層セラミック基板を得るためには、セラミック層となるべきセラミックグリーンシートを積層してなる未焼結セラミック積層体を焼成しなければならない。この焼成工程において、セラミックグリーンシートは、そこに含まれるバインダの消失やセラミック粉末の焼結に伴って収縮するが、収縮は、特に大面積の多層セラミック基板においては、基板全体にて均一には生じにくく、そのため、多層セラミック基板の平面方向に関して、収縮ばらつきによる寸法誤差を生じたり、多層セラミック基板全体に反りやうねりが生じたりすることがある。

【0006】

その結果、導体パターンに不所望な変形や歪みが生じ、より具体的には、面内導体や層間接続導体の位置精度が低下したり、面内導体や層間接続導体において断線が生じたりすることがある。このような導体パターンに生じる変形や歪みは、導体パターンの高密度化を阻害する主たる原因となっている。

【0007】

そこで、多層セラミック基板を製造するにあたって、多層セラミック基板の平面方向における焼成収縮を実質的に生じさせない方法、いわゆる無収縮プロセスを適用することが、たとえば特許第 2554415 号公報（特許文献 1）において提案されている。

【0008】

10

20

30

40

50

この無収縮プロセスにおいては、 Al_2O_3 等のセラミック粉末にホウケイ酸ガラス等のガラス粉末を混合してなる基材層用セラミック粉末を主成分とする基材層用セラミックグリーンシートが用意されるとともに、たとえば Al_2O_3 粉末を主成分とする拘束層用セラミックグリーンシートが用意される。そして、基材層用セラミックグリーンシートに面内導体や層間接続導体が形成された後、これらを積層して、未焼結セラミック積層体を作製し、次いで、この未焼結セラミック積層体の上下両主面上に拘束層用セラミックグリーンシートを配置し、これらを圧着することによって、拘束層付き未焼結セラミック積層体を構成する複合積層体を作製される。

【0009】

このようにして得られた複合積層体は、各セラミックグリーンシート中に含まれるバインダ等の有機成分を除去するために熱処理され、次いで、未焼結セラミック積層体が焼結する温度、すなわち、基材層用セラミック粉末が焼結する温度で焼成される。この焼成工程において、拘束層に含まれる Al_2O_3 粉末は実質的に焼結しないため、拘束層は実質的に収縮せず、未焼結セラミック積層体の上下両主面に対して拘束力を及ぼす。このことから、未焼結セラミック積層体の平面方向の収縮が実質的に抑制され、未焼結セラミック積層体は実質的に厚み方向にのみ収縮する。そして、焼成工程の後、拘束層に由来する Al_2O_3 粉末からなる多孔質層を除去することによって、多層セラミック基板となる、焼結したセラミック積層体を取り出される。

【0010】

上述した無収縮プロセスによれば、平面方向に関して、積層された基材層用セラミックグリーンシートの寸法精度が維持されるため、不均一な変形がもたらされにくく、そのため、導体パターンの不所望な変形や歪みももたらされにくくなり、高精度に形成された信頼性の高い導体パターンを有する多層セラミック基板を得ることができる。

【0011】

しかしながら、無収縮プロセスには、拘束層の性質に関して、次のような解決されるべき課題がある。

【0012】

すなわち、無収縮プロセスでは、拘束層が未焼結セラミック積層体の主面を強力に拘束することによって、未焼結セラミック積層体の収縮が抑制され、多層セラミック基板を高精度に作製することができる。他方、拘束層による拘束力が強力になるほど、焼成工程後において、拘束層の除去が困難になる。そのため、拘束層の一部が多層セラミック基板表面上のたとえば導体に付着したままとなることがあり、この場合には、この導体へのめっき付与性やワイヤボンディング接続性に支障が生じる。この問題を解決するため、強力な洗浄装置が提案されているが、基板表面への損傷が大きく、また、コスト上昇も招く。

【0013】

たとえば、拘束層に使用する Al_2O_3 粉末のような無機粉末の粒径を小さくすると、基材層と拘束層との界面において、基材層中のガラスと拘束層中の無機粉末粒子とが反応しやすくなるため、界面に反応生成物が生じやすく、これによって、基材層と拘束層との固着状態が強固なものとなる。しかし、このことは、裏返すと、拘束層の除去、さらには反応生成物の除去が困難になるという問題を引き起こす。

【0014】

他方、拘束層中の無機粉末の粒径を大きくすると、基材層中のガラスと拘束層中の無機粉末粒子とが反応しにくくなるため、拘束層の除去は容易になるが、拘束層による平面方向での収縮を抑制し得る力が低くなり、場合によっては、収縮を抑制し得ないことがある。

【0015】

このことから、拘束層中の無機粉末の粒径の調整が重要な意味を持つが、拘束層による高い拘束性と拘束層の除去容易性とを両立させることは非常に難しく、無収縮プロセスを実施する上で障壁となっている。

【特許文献1】特許第2554415号公報

10

20

30

40

50

【発明の開示】

【発明が解決しようとする課題】

【0016】

そこで、この発明の目的は、上述した問題を解決し得る、多層セラミック基板のような積層型セラミック電子部品の製造方法を提供しようとすることである。

【課題を解決するための手段】

【0017】

この発明は、

(1) 低温焼結性セラミック粉末を含む未焼結セラミック積層体を作製する、第1の工程と、

(2) 低温焼結性セラミック粉末が焼結する温度では実質的に焼結しない難焼結性セラミック粉末を含む拘束層を、未焼結セラミック積層体の少なくとも一方主面上に配置する、第2の工程と、

(3) 拘束層が配置された未焼結セラミック積層体を、低温焼結性セラミック粉末が焼結する温度で焼成し、それによって、積層型セラミック電子部品を得る、第3の工程と、

(4) 次いで、拘束層を積層型セラミック電子部品から除去する、第4の工程と、
を備える、積層型セラミック電子部品の製造方法に向けられるものであって、上述した技術的課題を解決するため、次のような構成を備えることを特徴としている。

【0018】

まず、第1の工程において作製される未焼結セラミック積層体は、Agを主成分として含む第1の導体パターンを有するとともに、第1の低温焼結性セラミック粉末を含む、第1基材層と、Agを主成分として含む第2の導体パターンを有するとともに、第2の低温焼結性セラミック粉末を含む、第2基材層とを備える。ここで、第2基材層は、第1基材層よりも焼成時において上記Agが拡散しやすい組成とされる。そして、第2基材層は、未焼結セラミック積層体の少なくとも一方主面に沿って配置される。また、第2の工程では、上記拘束層が未焼結セラミック積層体の第2基材層に接するように配置される。そして、上記未焼結セラミック積層体において、第1および第2の低温焼結性セラミック粉末は、それぞれ、第1および第2のガラス粉末を含み、上記第1の工程において、第2基材層を第1基材層よりもAgが拡散しやすい組成とするため、第2のガラス粉末におけるB₂O₃の量を第1のガラス粉末におけるB₂O₃の量よりも多くすることが行なわれる。

【0019】

上記未焼結セラミック積層体において、第1の低温焼結性セラミック粉末と第2の低温焼結性セラミック粉末とは、構成元素を共通にしていることが好ましい。

【0020】

この発明に係る積層型セラミック電子部品の製造方法は、上記第4の工程の後、積層型セラミック電子部品上に表面実装型電子部品を搭載する工程をさらに備えていてもよい。

【発明の効果】

【0021】

この発明によれば、拘束層に接する第2基材層は、Agが拡散しやすい組成であるためガラス軟化点が下がり、したがって、拘束層との間で強固な固着状態を得ることができる。その結果、拘束層による拘束力を向上させることができ、第3の工程において、未焼結セラミック積層体に対して十分な拘束力を及ぼすことができ、高い精度をもって積層型セラミック電子部品を製造することができる。

【0022】

また、上述のように、拘束層において高い拘束力を得ることができるので、拘束層に含まれる難焼結性セラミック粉末として、粒径の比較的大きいものを用いることができる。したがって、第4の工程において、拘束層を容易に除去し得る状態を問題なく実現することができる。

【0023】

他方、Agが拡散しやすい第2基材層は、拘束層と接する箇所にのみ配置すれば足りる

ため、積層型セラミック電子部品全体に Ag が容易に拡散するわけではない。したがって、Ag が拡散することによる絶縁信頼性低下などの電気的特性の劣化を最低限に抑えることができる。

【0024】

上記未焼結セラミック積層体において、第1の低温焼結性セラミック粉末と第2の低温焼結性セラミック粉末とが構成元素を共通にしていると、焼成時において、第1基材層と第2基材層との間に中間生成物が形成されないので、第1基材層と第2基材層との間での接合強度を高めることができる。

【図面の簡単な説明】

【0026】

【図1】この発明の第1の実施形態による積層型セラミック電子部品の製造方法、特に、多層セラミック基板の製造方法を説明するためのもので、第1基材層用グリーンシート1a、第2基材層用グリーンシート2a、ならびに拘束層用グリーンシート10aおよび11aを互いに分離して示す断面図である。

【図2】図1に示した第1基材層用グリーンシート1a、第2基材層用グリーンシート2aならびに拘束層用グリーンシート10aおよび11aを積層して得られた未焼結の複合積層体13を示す断面図である。

【図3】図2に示した複合積層体13を焼成した後の状態を示す断面図である。

【図4】図3に示した拘束層10および11を除去して取り出された焼結後の多層セラミック基板14を示す断面図である。

【図5】図4に示した多層セラミック基板14上に表面実装型電子部品15および16を搭載した状態を示す断面図である。

【符号の説明】

【0027】

1a 第1基材層用グリーンシート

2a 第2基材層用グリーンシート

1 第1基材層

2 第2基材層

5, 6 層間接続導体(導体パターン)

7~9 面内導体(導体パターン)

10a, 11a 拘束層用グリーンシート

10, 11 拘束層

12 未焼結セラミック積層体、

13 複合積層体

14 多層セラミック基板(積層型セラミック電子部品)

15, 16 表面実装型電子部品

【発明を実施するための最良の形態】

【0028】

図1ないし図4は、この発明の一実施形態による積層型セラミック電子部品の製造方法を説明するための断面図である。ここでは、特に多層セラミック基板の製造方法が示されている。

【0029】

まず、図1に示すように、未焼結の第1基材層1(図2参照)となるべき第1基材層用グリーンシート1aが用意されるとともに、未焼結の第2基材層2(図2参照)となるべき第2基材層用グリーンシート2aが用意される。第1基材層用グリーンシート1aおよび第2基材層用グリーンシート2aは、それぞれ、第1および第2の低温焼結性セラミック粉末を含んでいる。これら基材層用グリーンシート1aおよび2aは、上記低温焼結性セラミック粉末を、バインダ、溶剤、可塑剤等からなるビヒクル中に分散させることによって、スラリーを作製し、次いで、得られたスラリーをドクターブレード法のようなキャスト法によってシート状に成形することによって得られる。

10

20

30

40

50

【0030】

上記第1および第2の低温焼結性セラミック粉末は、好ましくは、構成元素を共通にしている。より具体的には、第1および第2の低温焼結性セラミック粉末としては、ともに、CaOを0～55重量%、SiO₂を45～70重量%、Al₂O₃を0～30重量%、および不純物を0～10重量%含むとともに、これら100重量部に対して、B₂O₃を5～20重量部含む混合物を、1200以上の温度で熔融してガラス化した後、水中で急冷し、これを粉砕して、平均粒径が3.0～3.5μmのCaO-SiO₂-Al₂O₃-B₂O₃系ガラス粉末を作製し、このガラス粉末と、アルミナ粉末とを混合したものが用いられる。

【0031】

ここで、第1基材層1よりも第2基材層2において、Agの拡散がより生じやすくするため、たとえば、上記ガラス粉末を構成するガラスの組成比が調整される。すなわち、第1の低温焼結性セラミック粉末に含まれる第1のガラス粉末と第2の低温焼結性セラミック粉末に含まれる第2のガラス粉末との間で、ガラスの組成比が互いに異ならされる。一例として、上記CaO-SiO₂-Al₂O₃-B₂O₃系ガラスにおいて、B₂O₃の量を多くすれば、ガラスの軟化点は低下し、Ag拡散が生じやすくなるので、第2のガラス粉末を構成するガラスにおけるB₂O₃の量が、第1のガラス粉末を構成するガラスにおけるB₂O₃の量より多くされる。

【0032】

前述したバインダとしては、たとえば、アクリルまたはブチラール系の樹脂が用いられ、溶剤としては、たとえば、トルエン、キシレン、水系溶剤が用いられ、可塑剤としては、たとえば、DOP（ジオクチルフタレート）やDBP（ジブチルフタレート）が用いられる。

【0033】

なお、未焼結の第1および第2基材層1および2は、上述したキャスト法により形成したグリーンシート1aおよび2aによって与えられることが好ましいが、厚膜印刷法により形成した未焼結の厚膜印刷層によって与えられてもよい。

【0034】

次いで、同じく図1を参照して、パンチング加工やレーザー加工等により、基材層用グリーンシート1aおよび2aに、それぞれ、層間接続導体用孔3および4が形成される。そして、層間接続導体用孔3および4に、それぞれ、導電性ペーストが充填され、未焼結の層間接続導体5および6が形成される。

【0035】

また、基材層用グリーンシート1aおよび2a上に、それぞれ、導電性ペーストを印刷することによって、未焼結の面内導体7および8が形成される。なお、図示した実施形態では、後述する拘束層用グリーンシート11a上にも、面内導体9が形成される。

【0036】

上述した層間接続導体5および6ならびに面内導体7～9を形成するための導電性ペーストとしては、Agを主成分とするものが用いられる。

【0037】

他方、同じく図1に示すように、拘束層10および11（図2参照）となるべき拘束層用グリーンシート10aおよび11aが用意される。これら拘束層用グリーンシート10aおよび11aは、上記の基材層用グリーンシート1aおよび2aにそれぞれ含まれる第1および第2の低温焼結性セラミック粉末が焼結する温度、さらには未焼結の層間接続導体5および6ならびに未焼結の面内導体7～9が焼結する温度では実質的に焼結しない、たとえばアルミナ粉末のような難焼結性セラミック粉末を含むものである。拘束層用グリーンシート10aおよび11aがアルミナ粉末を含む場合、その焼結温度は1500～1600であるため、基材層用グリーンシート1aおよび2a、層間接続導体5および6ならびに面内導体7～9の焼結温度では実質的に焼結しない。

【0038】

10

20

30

40

50

拘束層用グリーンシート10aおよび11aは、上記の難焼結性セラミック粉末を、バインダ、溶剤、可塑剤等からなるビヒクル中に分散させてスラリーを作製し、得られたスラリーをドクターブレード法のようなキャスト法によってシート状に成形することによって作製される。

【0039】

次に、層間接続導体5および6や面内導体7~9といった導体パターンがそれぞれ形成された複数の第1基材層用グリーンシート1aおよび第2基材層用グリーンシート2aが積層されることによって、図2に示すような未焼結セラミック積層体12が作製される。未焼結セラミック積層体12において、第1基材層用グリーンシート1aは未焼結の第1基材層1を構成し、第2基材層用グリーンシート2aは未焼結の第2基材層2を構成する。この実施形態では、未焼結セラミック積層体12において、第1基材層1を積層方向に挟むように、第2基材層2が積層される。

10

【0040】

また、未焼結セラミック積層体12を積層方向に挟むように、拘束層用グリーンシート10aおよび11aが積層され、それによって、拘束層10および11が与えられる。この積層状態において、拘束層10および11は、第2基材層2と接している。なお、拘束層10および11は、グリーンシート10aおよび11aによって与えられるのではなく、厚膜印刷法により形成した厚膜印刷層によって与えられてもよい。

【0041】

このようにして得られた、拘束層10および11を備える未焼結セラミック積層体12は、静水圧プレスまたは金型を用いた一軸プレスを適用してプレスされ、それによって、複合積層体13が得られる。

20

【0042】

図2に示した未焼結セラミック積層体12が、複数の多層セラミック基板を得るための集合基板の状態にあるとき、後で実施される分割工程を容易にするため、未焼結セラミック積層体12の少なくとも一方の主面から厚みの20%程度まで溝を形成する工程が、複合積層体13を得た後、前述したプレス工程の前または後に実施される。

【0043】

次に、複合積層体13が、第1および第2基材層1および2にそれぞれ含まれる第1および第2の低温焼結性セラミック粉末が焼結する温度、たとえば1050以下、好ましくは800~1000の温度で焼成される。

30

【0044】

上述の焼成工程の結果、複合積層体13において、拘束層10および11は実質的に焼結しないが、未焼結セラミック積層体12が焼結して、図3に示すように、拘束層10および11の間に、焼結後のセラミック積層体、すなわち多層セラミック基板14が得られている。

【0045】

図2と図3とを対比すればわかるように、焼結後の多層セラミック基板14は、焼成前の未焼結セラミック積層体12に比べて、拘束層10および11の作用により、平面方向の収縮が抑制されている。ここで、拘束層10および11に接する第2基材層2は、第1基材層1に比べて、Agが拡散しやすい組成であるため、ガラス軟化点が下がり、したがって、拘束層10および11との間で強固な固着状態を得ることができる。その結果、拘束層10および11による拘束力を向上させることができ、上記の焼成工程において、未焼結セラミック積層体12に対して十分な拘束力を及ぼすことができ、高い精度をもって多層セラミック基板14を製造することができる。

40

【0046】

また、前述したように、未焼結セラミック積層体12において、第1基材層1に含まれる第1の低温焼結性セラミック粉末と第2基材層2に含まれる第2の低温焼結性セラミック粉末とが構成元素を共通にしている。したがって、上述した焼成時において、第1基材層1と第2基材層2との間に中間生成物が形成されないため、第1基材層1と第2基材層

50

2との間での接合強度を高めることができ、剥離が発生しないようにすることができる。

【0047】

他方、厚み方向に関しては、図2に未焼結セラミック積層体12の厚みT1および図3に焼結後の多層セラミック基板14の厚みT2がそれぞれ示されているが、 $T2 < T1$ であり、焼結後の多層セラミック基板14は、焼成前の未焼結セラミック積層体12に比べて、厚み方向に比較的大きく収縮している。

【0048】

次に、焼成後の複合積層体13から、たとえばウェットブラスト、サンドブラスト、ブラッシング等の手法に基づいて、拘束層10および11を除去することによって、図4に示すように、多層セラミック基板14が取り出される。前述したように、拘束層10および11において高い拘束力を得ることができるので、拘束層10および11に含まれる難焼結性セラミック粉末の粒径を比較的大きいものとすることができる。これによって、拘束層10および11を容易に除去することができ、多層セラミック基板14の表面に拘束層10および11の残渣をほとんど残さない状態とすることができる。

【0049】

次いで、必要に応じて、多層セラミック基板14の表面が洗浄される。このとき、それほど強い洗浄力を及ぼす必要はない。洗浄方法としては、超音波洗浄やアルミナ砥粒等を叩き付ける物理的処理が適用されても、エッチング等の化学的処理が適用されても、あるいは、これらの処理が組み合わせられてもよい。

【0050】

次に、面内導体7~9のうち、多層セラミック基板14の表面に露出したものにめっきが施される。このめっきは、後述する表面実装型電子部品の実装の信頼性を高めるためのもので、たとえば、Ni/Au、Ni/Pd/Au、Ni/Sn等のめっきが施され、めっき方法としては電気めっきおよび無電解めっきのいずれが適用されてもよい。

【0051】

このようにして得られた多層セラミック基板14において、Agが拡散しやすい第2基材層2は、拘束層10および11と接する箇所のみ配置すれば足りるため、多層セラミック基板14全体にAgが容易に拡散するわけではない。したがって、Agが拡散することによる絶縁信頼性低下などの電気的特性の劣化を最低限に抑えることができる。

【0052】

多層セラミック基板14の上方主面上には、図5の断面図に示すように、表面実装型電子部品15および16が搭載される。一方の表面実装型電子部品15は、たとえばチップコンデンサであり、外表面上に位置する面内導体8にはんだ17を介して電氣的に接続される。他方の表面実装型電子部品16は、たとえば半導体チップであり、外表面上に位置する面内導体8にはんだパンプ18を介して電氣的に接続される。図5では図示しないが、必要に応じて、表面実装型電子部品15および16は樹脂封止されてもよい。

【0053】

前述したように、多層セラミック基板14が集合基板の状態で作られるとき、上述のように、表面実装型電子部品15および16を搭載した後に分割工程を実施することが好ましい。

【0054】

以上、この発明を図示した実施形態に関連して説明したが、この発明の範囲内において、その他種々の実施形態が可能である。

【0055】

たとえば、図示の実施形態では、第2基材層2が未焼結セラミック積層体12あるいは多層セラミック基板14の両主面に沿って配置され、かつ、複合積層体13の両主面に沿って拘束層10および11が配置されたが、拘束層が複合積層体の一方主面にのみ沿って配置されるならば、第2基材層は、この拘束層が配置された側の主面にのみ沿って配置されればよい。

【0056】

また、多層セラミック基板 1 4 における第 1 基材層 1 および第 2 基材層 2 の各々の層数、特に、第 1 基材層 1 の層数は、必要な設計に応じて、任意に変更することができる。

【 0 0 5 7 】

また、この発明は、多層セラミック基板に限らず、他の機能を有する積層型セラミック電子部品にも適用することができる。

【 0 0 5 8 】

次に、この発明による効果を確認するために実施した実験例について説明する。

【 0 0 5 9 】

第 1 基材層用グリーンシートおよび第 2 基材層用グリーンシートとして、アルミナ粉末およびホウケイ酸ガラス粉末を重量比で 6 0 : 4 0 の割合で含むものを用意した。ここで、第 1 基材層用グリーンシートに含まれるホウケイ酸ガラスおよび第 2 基材層用グリーンシートに含まれるホウケイ酸ガラスの各組成比を、以下の表 1 に示すとおりとした。

【 0 0 6 0 】

【表 1】

	第 1 基材層	第 2 基材層
SiO ₂	4 4 重量%	5 9 重量%
B ₂ O ₃	6 重量%	1 0 重量%
CaO	4 3 重量%	2 5 重量%
Al ₂ O ₃	7 重量%	6 重量%

【 0 0 6 1 】

表 1 に示すように、第 2 基材層用グリーンシートに含まれるホウケイ酸ガラスの B₂O₃ 量は、第 1 基材層用グリーンシートに含まれるホウケイ酸ガラスの B₂O₃ 量より多くされ、したがって、前者のガラスの軟化点が後者のガラスの軟化点より低くなるようにされた。

【 0 0 6 2 】

他方、拘束層用グリーンシートとして、平均粒径 1 . 0 μm のアルミナ粉末を含み、かつ厚み 3 0 0 μm のものを用意した。

【 0 0 6 3 】

次に、第 1 基材層部分の合計厚みが 3 0 0 μm、これを積層方向に挟む第 2 基材層部分の合計厚みが片側で 1 5 μm となるように、上記第 1 基材層用グリーンシートおよび第 2 基材層用グリーンシートをそれぞれ適当数積層して、未焼結セラミック積層体を作製し、さらに、この未焼結セラミック積層体を積層方向に挟むように、上記拘束層用グリーンシートを積層しかつ圧着して、未焼成の複合積層体を得た。

【 0 0 6 4 】

なお、上記未焼結セラミック積層体を作製するにあたって、その内部に、Ag を主成分とする導体パターンとしての 2 本のマイクロストリップラインを形成して、5 GHz 共振器を組み合わせたバンドパスフィルタを構成した。

【 0 0 6 5 】

次に、上記複合積層体を 9 0 0 の温度で焼成し、その後、ウェットブラストによって拘束層を除去して、この発明の範囲内の実施例による積層型セラミック電子部品を取り出した。

【 0 0 6 6 】

他方、この発明の範囲外の比較用の積層型セラミック電子部品として、上記第 1 基材層用グリーンシートのみを積層したもの（比較例 1）、および上記第 2 基材層用グリーンシートのみを積層したもの（比較例 2）も作製した。

【 0 0 6 7 】

以上のようにして得られた実施例ならびに比較例 1 および 2 の各々について、まず、拘

10

20

30

40

50

束層による拘束力を評価すると、実施例および比較例 2 では、いわゆる無収縮焼成（収縮率 = 焼成後の寸法 / 焼成前の寸法 = 99.9%）を実現していたのに対し、比較例 1 では、拘束層による拘束が十分に働かず、大きく収縮を生じていた。

【0068】

また、実施例および比較例 2 について、フィルタ特性値を評価すると、実施例では、挿入損失が 0.5 dB であったのに対し、比較例 2 では、挿入損失が 1.0 dB と大きい値となった。

【0069】

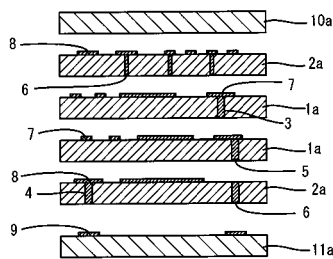
また、実施例における Ag 拡散量を WDX によるマッピング分析で評価すると、第 1 基材層部分に比べ、第 2 基材層部分の方が Ag 拡散量が多いことが確認された。

10

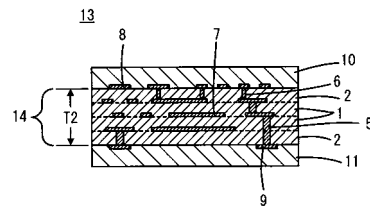
【0070】

なお、拘束層の除去性については、実施例ならびに比較例 1 および 2 の間で、同じ平均粒径のアルミナ粉末を含む拘束層を用いたので、有意な差がなかった。

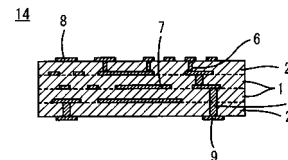
【図 1】



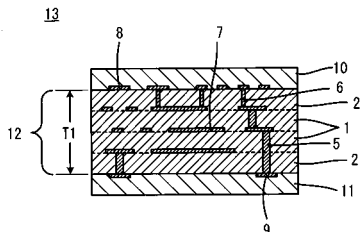
【図 3】



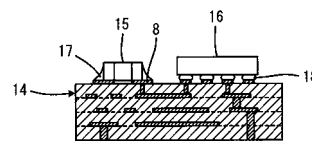
【図 4】



【図 2】



【図 5】



フロントページの続き

(56)参考文献 特開2001-284816(JP,A)
特開2007-129048(JP,A)
特開2002-198647(JP,A)

(58)調査した分野(Int.Cl., DB名)
H05K 3/46