

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7368233号
(P7368233)

(45)発行日 令和5年10月24日(2023.10.24)

(24)登録日 令和5年10月16日(2023.10.16)

(51)国際特許分類	F I			
G 0 9 F 9/30 (2006.01)	G 0 9 F	9/30	3 3 0	
G 0 2 F 1/1345(2006.01)	G 0 2 F	1/1345		
G 0 2 F 1/1368(2006.01)	G 0 2 F	1/1368		
G 0 9 F 9/00 (2006.01)	G 0 9 F	9/00	3 3 8	
H 1 0 K 50/805(2023.01)	G 0 9 F	9/30	3 4 8 A	
請求項の数 19 (全25頁) 最終頁に続く				

(21)出願番号	特願2019-547303(P2019-547303)	(73)特許権者	510280589
(86)(22)出願日	平成30年10月26日(2018.10.26)		京東方科技集團股 ぶん 有限公司
(65)公表番号	特表2021-517258(P2021-517258 A)		BOE TECHNOLOGY GROU P CO., LTD.
(43)公表日	令和3年7月15日(2021.7.15)		中華人民共和國 1 0 0 0 1 5 北京市朝陽 區酒仙橋路 1 0 號
(86)国際出願番号	PCT/CN2018/112199		No. 10 Jiuxianqiao R d., Chaoyang Distri ct, Beijing 100015, CHINA
(87)国際公開番号	WO2019/184327	(73)特許権者	511121702
(87)国際公開日	令和1年10月3日(2019.10.3)		成都京東方光電科技有限公司
審査請求日	令和3年10月22日(2021.10.22)		CHENGDU BOE OPTOELE CTRONICS TECHNOLOGY CO., LTD.
(31)優先権主張番号	201810293281.2		最終頁に続く
(32)優先日	平成30年3月30日(2018.3.30)		
(33)優先権主張国・地域又は機関	中国(CN)		
前置審査			

(54)【発明の名称】 基板及びその製造方法、電子装置

(57)【特許請求の範囲】

【請求項 1】

作業エリアと前記作業エリアの周辺に位置する非作業エリアと、
 ベース基板と、
 前記ベース基板に位置して前記非作業エリアに位置する周辺回路と共通電極リード線と、
 共通電極と、を含み、
 前記共通電極リード線は、前記周辺回路の前記作業エリアに近接する側に位置し、
 前記共通電極は、前記作業エリアから前記非作業エリアまで延び、
 前記共通電極は、少なくとも一部の前記共通電極リード線に直接に接触され、
 前記ベース基板上的前記共通電極の正投影と前記ベース基板上的周辺回路の正投影とが
 少なくとも部分的に重なり、前記共通電極の周辺回路に対応する部分と前記共通電極リー
 ド線に対応する部分とが一体構造であり、前記ベース基板上的前記共通電極の正投影、前
 記ベース基板上的前記周辺回路の正投影および前記ベース基板上的前記共通電極リード線
 の正投影が同時に重なる部分を有せず、
 前記非作業エリアにおいて、前記非作業エリアから前記作業エリアへの方向において、前
 記共通電極リード線と前記非作業エリア内に位置する前記共通電極の一部との間に導通層
 が存在せず、前記共通電極は、前記共通電極リード線の前記ベース基板から離れた一部の
 上面と、前記共通電極リード線の前記作業エリアに近接した側面との双方に直接接触して
 おり、前記作業エリアから遠い側の前記共通電極リード線の端部は、前記作業エリアから
 遠い側の前記共通電極の端部よりも前記作業エリアからさらに離れており、前記ベース基

10

20

板に垂直な方向において、前記共通電極と前記共通電極リード線との間には他の層が存在しない、基板。

【請求項 2】

前記周辺回路はゲート駆動回路であり、前記共通電極は陰極であり、前記共通電極リード線は陰極リード線である、請求項 1 に記載の基板。

【請求項 3】

前記周辺回路と前記共通電極リード線とを覆う平坦層をさらに含み、
前記共通電極は、前記平坦層の前記ベース基板に離れる側に位置し、前記平坦層は、少なくとも一部の前記共通電極リード線を露出させるビアホールを含み、前記共通電極は前記ビアホールの位置する場所で前記共通電極リード線に直接に接触される、請求項 2 に記載の基板。

10

【請求項 4】

前記平坦層の前記ベース基板に離れる側に設けられて少なくとも一部の前記周辺回路を覆い、前記ビアホールの位置する場所で前記共通電極リード線に電氣的接続される、静電保護層をさらに含む、請求項 3 に記載の基板。

【請求項 5】

平坦層をさらに含み、前記共通電極と前記共通電極リード線は、前記平坦層の前記ベース基板に離れる側に位置し、前記共通電極は、少なくとも一部の前記共通電極リード線に直接に接触される、請求項 2 に記載の基板。

【請求項 6】

前記共通電極は、前記共通電極リード線に直接に接触されるように、少なくとも一部の前記共通電極リード線に直接にラップされる、請求項 5 に記載の基板。

20

【請求項 7】

前記共通電極リード線は、前記共通電極に直接に接触されるように、少なくとも一部の前記共通電極に直接にラップされる、請求項 5 に記載の基板。

【請求項 8】

前記共通電極と前記共通電極リード線を直接に接触させるように、前記共通電極の一端は、前記共通電極リード線の一端に接合される、請求項 5 に記載の基板。

【請求項 9】

前記作業エリアはアレイに分布される複数の作業ユニットを含み、各前記作業ユニットは、

30

前記ベース基板に設けられる第 1 電極と、
前記第 1 電極の前記ベース基板に離れる側に設けられる機能層と、
前記機能層の前記ベース基板に離れる側に設けられる第 2 電極と、を含み、
前記第 2 電極は前記共通電極である、請求項 6 または 8 に記載の基板。

【請求項 10】

前記共通電極リード線は、前記第 1 電極と同層に設けられる、請求項 9 に記載の基板。

【請求項 11】

前記平坦層の前記ベース基板に離れる側に設けられて少なくとも一部の前記周辺回路を覆い、前記共通電極リード線に電氣的接続される、静電保護層をさらに含む、請求項 5 ~ 10 のいずれか一項に記載の基板。

40

【請求項 12】

前記静電保護層は、前記共通電極リード線に電氣的接続されるように、少なくとも一部の前記共通電極リード線に直接にラップされる、請求項 11 に記載の基板。

【請求項 13】

前記共通電極リード線は、前記静電保護層に電氣的接続されるように、少なくとも一部の前記静電保護層に直接にラップされる、請求項 11 に記載の基板。

【請求項 14】

前記共通電極リード線と前記静電保護層を電氣的接続させるように、前記共通電極リード線の他端は、前記静電保護層の一端に接合される、請求項 11 に記載の基板。

50

【請求項 15】

請求項 1 ~ 14 のいずれかに記載の基板を含む、電子装置。

【請求項 16】

作業エリアと、前記作業エリアの周辺に位置する非作業エリアとを含む基板の製造方法であって、

ベース基板を提供するステップと、

前記ベース基板に且つ前記非作業エリアにおいて周辺回路と共通電極リード線を形成するステップと、

共通電極を形成するステップと、を含み、

前記共通電極リード線は、前記周辺回路の前記作業エリアに近接する側に位置し、

前記共通電極は、前記作業エリアから前記非作業エリアまで延び、前記共通電極は、少なくとも一部の前記共通電極リード線に直接に接触され、

前記ベース基板上的の前記共通電極の正投影と前記ベース基板上的の周辺回路の正投影とが少なくとも部分的に重なり、前記共通電極の周辺回路に対応する部分と前記共通電極リード線に対応する部分とが一体構造であり、前記ベース基板上的の前記共通電極の正投影、前記ベース基板上的の前記周辺回路の正投影および前記ベース基板上的の前記共通電極リード線の正投影が同時に重なる部分を有せず、

前記非作業エリアにおいて、前記非作業エリアから前記作業エリアへの方向において、前記共通電極リード線と前記非作業エリア内に位置する前記共通電極の一部との間に導通層が存在せず、前記共通電極は、前記共通電極リード線の前記ベース基板から離れた一部の上面と、前記共通電極リード線の前記作業エリアに近接した側面との双方に直接接触しており、前記作業エリアから遠い側の前記共通電極リード線の端部は、前記作業エリアから遠い側の前記共通電極の端部よりも前記作業エリアからさらに離れており、前記ベース基板に垂直な方向において、前記共通電極と前記共通電極リード線との間には他の層が存在しない、基板の製造方法。

【請求項 17】

平坦層を形成するステップをさらに含み、

前記平坦層は前記周辺回路と前記共通電極リード線を覆い、

前記共通電極は前記平坦層の前記ベース基板に離れる側に位置し、

前記平坦層を形成するステップは、前記平坦層において、少なくとも一部の前記共通電極リード線を露出させるビアホールを形成するステップを含み、前記共通電極は前記ビアホールの位置する場所で前記共通電極リード線に直接に接触される、請求項 16 に記載の基板の製造方法。

【請求項 18】

平坦層を形成するステップをさらに含み、

前記共通電極と前記共通電極リード線は、前記平坦層の前記ベース基板に離れる側に形成され、前記共通電極は少なくとも一部の前記共通電極リード線に直接に接触される、請求項 16 に記載の基板の製造方法。

【請求項 19】

静電保護層を形成するステップをさらに含み、

前記静電保護層は、前記平坦層の前記ベース基板に離れる側に形成され、少なくとも一部の前記周辺回路を覆って前記共通電極リード線に電氣的接続される、請求項 17 または 18 に記載の基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、基板及びその製造方法、電子装置に関する。

本願は 2018 年 3 月 30 日付願の中国特許出願第 201810293281.2 号の優先権を主張し、ここで上述の中国特許出願が開示した全ての内容を援用して本願の一部として取り込む。

10

20

30

40

50

【背景技術】**【0002】**

表示基板においては、回路（たとえば駆動回路）の接続線の抵抗が大きくなると、回路内の信号伝送速度が低下し、それによって表示画面の輝度が不均一になり、表示品質に影響を与える。また、表示技術の発展につれて、人々は狭いフレームをますます要求してきている。

【発明の概要】**【課題を解決するための手段】****【0003】**

本開示の少なくとも1つの実施例は、作業エリアと前記作業エリアの周辺に位置する非作業エリアと、ベース基板と、前記ベース基板に位置して前記非作業エリアに位置する周辺回路と共通電極リード線と、を含む基板を提供し、前記共通電極リード線は、前記周辺回路の前記作業エリアに近接する側に位置する。

10

【0004】

例えば、本開示の少なくとも1つの実施例に係る基板は、共通電極をさらに含み、前記共通電極は、前記作業エリアから前記非作業エリアまで延び、前記共通電極は、少なくとも一部の前記共通電極リード線に直接に接触される。

【0005】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記周辺回路はゲート駆動回路であり、前記共通電極は陰極であり、前記共通電極リード線は陰極リード線である。

20

【0006】

例えば、本開示の少なくとも1つの実施例に係る基板は、前記周辺回路と前記共通電極リード線とを覆う平坦層をさらに含み、前記共通電極は、前記平坦層の前記ベース基板に離れる側に位置し、前記平坦層は、少なくとも一部の前記共通電極リード線を露出させるビアホールを含み、前記共通電極は前記ビアホールの位置する場所で前記共通電極リード線に直接に接触される。

【0007】

例えば、本開示の少なくとも1つの実施例に係る基板は、前記平坦層の前記ベース基板に離れる側に設けられて少なくとも一部の前記周辺回路を覆い、前記ビアホールの位置する場所で前記共通電極リード線に電氣的接続される、静電保護層をさらに含む。

30

【0008】

例えば、本開示の少なくとも1つの実施例に係る基板は平坦層をさらに含み、前記共通電極と前記共通電極リード線は、前記平坦層の前記ベース基板に離れる側に位置し、前記共通電極は、少なくとも一部の前記共通電極リード線に直接に接触される。

【0009】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記共通電極は、前記共通電極リード線に直接に接触されるように、少なくとも一部の前記共通電極リード線に直接にラップされる。

【0010】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記共通電極リード線は、前記共通電極に直接に接触されるように、少なくとも一部の前記共通電極に直接にラップされる。

40

【0011】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記共通電極と前記共通電極リード線を直接に接触させるように、前記共通電極の一端は、前記共通電極リード線の一端に接合される。

【0012】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記作業エリアはアレイに分布される複数の作業ユニットを含み、各前記作業ユニットは、前記ベース基板に設

50

けられる第1電極と、前記第1電極の前記ベース基板に離れる側に設けられる機能層と、前記機能層の前記ベース基板に離れる側に設けられる第2電極と、を含み、前記第2電極は前記共通電極である。

【0013】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記共通電極リード線は、前記第1電極と同層に設けられる。

【0014】

例えば、本開示の少なくとも1つの実施例に係る基板は、前記平坦層の前記ベース基板に離れる側に設けられて少なくとも一部の前記周辺回路を覆い、前記共通電極リード線に電氣的接続される、静電保護層をさらに含む。

10

【0015】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記静電保護層は、前記共通電極リード線に電氣的接続されるように、少なくとも一部の前記共通電極リード線に直接にラップされる。

【0016】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記共通電極リード線は、前記静電保護層に電氣的接続されるように、少なくとも一部の前記静電保護層に直接にラップされる。

【0017】

例えば、本開示の少なくとも1つの実施例に係る基板において、前記共通電極リード線と前記静電保護層を電氣的接続させるように、前記共通電極リード線の他端は、前記静電保護層の一端に接合される。

20

【0018】

本開示の少なくとも1つの実施例は上記いずれかの実施例に係る基板を含む電子装置を提供する。

【0019】

本開示の少なくとも1つの実施例は、作業エリアと、前記作業エリアの周辺に位置する非作業エリアとを含む基板の製造方法を提供し、当該製造方法は、ベース基板を提供するステップと、前記ベース基板且つ前記非作業エリアにおいて周辺回路と共通電極リード線を形成するステップと、を含み、前記共通電極リード線は、前記周辺回路の前記作業エリアに近接する側に位置する。

30

【0020】

例えば、本開示の少なくとも1つの実施例に係る基板の製造方法は、共通電極を形成するステップをさらに含み、前記共通電極は、前記作業エリアから前記非作業エリアまで延び、前記共通電極は、少なくとも一部の前記共通電極リード線に直接に接触される。

【0021】

例えば、本開示の少なくとも1つの実施例に係る基板の製造方法は、平坦層を形成するステップをさらに含み、前記平坦層は前記周辺回路と前記共通電極リード線を覆い、前記共通電極は前記平坦層の前記ベース基板に離れる側に位置し、前記平坦層を形成するステップは、前記平坦層において、少なくとも一部の前記共通電極リード線を露出させるビアホールを形成するステップを含み、前記共通電極は前記ビアホールの位置する場所で前記共通電極リード線に直接に接触される。

40

【0022】

例えば、本開示の少なくとも1つの実施例に係る基板の製造方法は、平坦層を形成するステップをさらに含み、前記共通電極と前記共通電極リード線は、前記平坦層の前記ベース基板に離れる側に形成され、前記共通電極は少なくとも一部の前記共通電極リード線に直接に接触される。

【0023】

例えば、本開示の少なくとも1つの実施例に係る基板の製造方法は、静電保護層を形成するステップをさらに含み、前記静電保護層は、前記平坦層の前記ベース基板に離れる側

50

に形成され、少なくとも一部の前記周辺回路を覆って前記共通電極リード線に電氣的接続される。

【 0 0 2 4 】

本開示の実施例の技術的手段をより明瞭に説明するために、以下では実施例の図面を簡単に説明し、明らかなように、下記図面は単に本開示の一部の実施例に過ぎず、本開示を限定するものではない。

【図面の簡単な説明】

【 0 0 2 5 】

【図 1】図 1 は、基板の断面構造模式図である。

【図 2 A】図 2 A は、本開示の 1 つの実施例に係る基板の平面構造模式図である。

10

【図 2 B】図 2 B は、本開示の 1 つの実施例に係る別の基板の平面構造模式図である。

【図 2 C】図 2 C は、本開示の 1 つの実施例に係るさらに別の基板の平面構造模式図である。

【図 3 A】図 3 A は、図 2 A における G - G ' 線または図 2 B における I - I ' 線の断面構造模式図である。

【図 3 B】図 3 B は、図 2 A における G - G ' 線または図 2 B における I - I ' 線の別の断面構造模式図である。

【図 3 B】図 3 B ' は、図 2 A における G - G ' 線または図 2 B ' における I - I ' 線の別の断面構造模式図である。

【図 3 B】図 3 B ' ' は、図 2 A における G - G ' 線または図 2 B における I - I ' 線の別の断面構造模式図である。

【図 3 C】図 3 C は、図 2 A における G - G ' 線または図 2 B における I - I ' 線のさらに別の断面構造模式図である。

【図 3 C】図 3 C ' は、図 2 A における G - G ' 線または図 2 B における I - I ' 線のさらに別の断面構造模式図である。

【図 3 C】図 3 C ' ' は、図 2 A における G - G ' 線または図 2 B における I - I ' 線のさらに別の断面構造模式図である。

【図 3 C】図 3 C ' ' ' は、図 2 A における G - G ' 線または図 2 B における I - I ' 線のさらに別の断面構造模式図である。

【図 4 A】図 4 A は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

30

【図 4 B】図 4 B は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 C】図 4 C は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 D】図 4 D は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 E】図 4 E は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 F】図 4 F は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

40

【図 4 G】図 4 G は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 H】図 4 H は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 I】図 4 I は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 J】図 4 J は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 K】図 4 K は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図であ

50

る。

【図 4 L】図 4 L は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 M】図 4 M は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 N】図 4 N は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 4 O】図 4 O は、本開示の 1 つの実施例に係る基板の製造方法のプロセス模式図である。

【図 5 A】図 5 A は、本開示の 1 つの実施例に係る別の基板の製造方法のプロセス模式図である。

10

【図 5 B】図 5 B は、本開示の 1 つの実施例に係る別の基板の製造方法のプロセス模式図である。

【図 5 C】図 5 C は、本開示の 1 つの実施例に係る別の基板の製造方法のプロセス模式図である。

【図 5 D】図 5 D は、本開示の 1 つの実施例に係る別の基板の製造方法のプロセス模式図である。

【図 5 E】図 5 E は、本開示の 1 つの実施例に係る別の基板の製造方法のプロセス模式図である。

【図 5 E'】図 5 E' は、本開示の 1 つの実施例に係る別の基板の製造方法のプロセス模式図である。

20

【図 5 F】図 5 F は、本開示の 1 つの実施例に係る別の基板の製造方法のプロセス模式図である。

【図 6 A】図 6 A は、本開示の 1 つの実施例に係るさらに別の基板の製造方法のプロセス模式図である。

【図 6 B】図 6 B は、本開示の 1 つの実施例に係るさらに別の基板の製造方法のプロセス模式図である。

【図 7】図 7 は、本開示の 1 つの実施例に係る電子装置のブロック図である。

【発明を実施するための形態】

【0026】

30

本開示の実施例の目的、技術的手段及び利点をより明瞭にするために、以下では本開示の実施例の図面を参照しながら、本開示の実施例の技術的手段を明瞭で、完全に説明する。勿論、説明した実施例は本開示の一部の実施例に過ぎず、全ての実施例ではない。説明した本開示の実施例に基づいて、当業者が進歩性のある労働を必要とせずに行われる全ての他の実施例は、本開示の保護範囲に属する。

【0027】

特に定義しない限り、ここで使用される技術用語又は科学用語は当業者が理解可能な一般的なの意味である。本開示の明細書及び請求の範囲に使用される「第一」、「第二」及び類似する単語は、何らかの順序、数量又は重要性を示すものではなく、異なる構成部分を区別するためのものに過ぎない。「含む」又は「備える」のような用語は該用語前に現れた素子又はデバイスが該用語後に現れる素子又はデバイス及びその同等物をカバーすることを意味し、他の素子又はデバイスを排除しない。「内」、「外」、「上」、「下」等は相対位置関係を示すものに過ぎず、説明する対象の絶対位置が変わると、該相対位置関係も変わる。

40

【0028】

本開示の図面の寸法は実際の縮尺で厳密に描かれておらず、基板におけるアレイユニットの数は、図面に示されている数に限定されない。本開示の図面における各構造の具体的な寸法および数は、実際のニーズに従って決定され得る。本開示で説明される図面は、構造模式図にすぎない。

【0029】

50

図1は基板の断面構造模式図であり、例えば、当該基板は例えば有機表示装置を形成するための表示基板である。図1に示すように、当該表示基板はベース基板201と、駆動回路202と、共通電極リード線103とを含む。当該表示基板は表示エリア1001と表示エリア1001の周辺に位置する非作業エリア1002とを含む。当該表示基板の非作業エリア1002に駆動回路202が設けられ、駆動回路202は例えばゲート駆動回路であり、例えばアレイ基板に集積されたゲート駆動回路(GOA)である。共通電極リード線103はベース基板201における非作業エリア1002に設けられ、駆動回路202の表示エリア1001に離れる側に位置してベース基板201の外側輪郭エッジに沿って延びる。

【0030】

当該表示基板は、駆動回路202と一部の共通電極リード線103とを覆う平坦層1004を含み、平坦層1004は、駆動回路202と共通電極リード線103を絶縁させるように、一部が駆動回路202と共通電極リード線103との間に位置する。当該表示基板は、ジャンパー電極109と共通電極105をさらに含み、共通電極105はジャンパー電極109を介して共通電極リード線103に電氣的接続され、即ちジャンパー電極109は共通電極105と共通電極リード線103との電氣的接続を実現する架け橋とされる。共通電極105は、ジャンパー電極109との電氣的接続を実現するように、表示エリア1001から非作業エリア1002まで延びてジャンパー電極109の表示エリア1001に近接する端に接触され、ジャンパー電極109は、共通電極リード線103との電氣的接続を実現するように、ジャンパー電極109の表示エリア1001に離れる端が共通電極リード線103に接触され、よって、共通電極105と共通電極リード線103との電氣的接続が実現される。

【0031】

図1に示す表示基板において、共通電極はジャンパー電極を通じて共通電極リード線との電氣的接続を実現し、共通電極リード線と共通電極との間の距離が大きく、ジャンパー電極の長さが大きく、共通電極リード線と共通電極との間の抵抗が大きい。この状況は局部および回路全体の電圧降下の低減に不利であり、よって、信号の伝送速度に影響を与え、最終的に表示スクリーンの輝度が不均一になる一方、当該抵抗が大きいとジュール熱が増加し、当該表示基板が適用される表示装置の寿命が短くなる。また、共通電極とジャンパー電極を蒸着によって形成する時に、蒸着過程におけるマスクの位置誤差により、共通電極とジャンパー電極との接触面積と、ジャンパー電極と共通電極リード線との接触面積とは大きさが固定されないため、共通電極とジャンパー電極との接触面積と、ジャンパー電極と共通電極リード線との接触面積との大きさは、蒸着マスクの位置に直接に影響され、当該接触面積の大きさは固定されず、最終的に基板の寸法誤差が過度に大きくなる問題が生じる。

【0032】

また、蒸着過程におけるマスクの位置の誤差によって、共通電極リード線から基板の外側輪郭エッジまでの距離が固定されなくなる。通常、例えばパッケージ層またはパッケージ基板と配合してパッケージを実現するために、基板に共通電極リード線103の基板の外側輪郭エッジに近接する側に位置するダム(Dam)を設ける必要があり、当該ダムと共通電極リード線との間には一定の距離を予め設けるが必要であり、当該距離は蒸着マスクの位置誤差の影響も受け、蒸着マスクがダムの方向に対してオフセットが大きすぎると、ダムと蒸着マスクとの間に予め設けるマージンをさらに大きくする必要があり、狭いフレームの表示装置の実現には不利である。

【0033】

本開示の少なくとも1つの実施例は、作業エリアと作業エリアの周辺に位置する非作業エリアと、ベース基板と、ベース基板に位置して非作業エリアに位置する周辺回路と共通電極リード線と、を含む基板を提供し、共通電極リード線は、周辺回路の作業エリアに近接する側に位置する。

【0034】

10

20

30

40

50

例示的に、図 2 A は本開示の 1 つの実施例に係る基板の平面構造模式図であり、図 2 B は本開示の 1 つの実施例に係る別の基板の平面構造模式図であり、図 2 C は本開示の 1 つの実施例に係るさらに別の基板の平面構造模式図であり、図 3 A は図 2 A における G - G ' 線または図 2 B における I - I ' 線の断面構造模式図である。

【 0 0 3 5 】

図 2 A と図 3 A に示すように、基板 1 0 は、作業エリア 1 0 1 と、作業エリア 1 0 1 の周辺に位置する非作業エリア 1 0 2 と、ベース基板 1 と、ベース基板 1 に位置して非作業エリア 1 0 2 に位置する周辺回路 2 と共通電極リード線 3 と、作業エリア 1 0 1 から非作業エリア 1 0 2 まで延びる共通電極 5 と、を含み、共通電極リード線 3 は、周辺回路 2 の作業エリア 1 0 1 に近接する側に位置し、共通電極 5 は、少なくとも一部の共通電極リード線 3 に直接に接触される。

10

【 0 0 3 6 】

例えば、ベース基板 1 は外側輪郭エッジ 1 0 4 を含む。例えば、表示装置または照明装置に対して、作業エリア 1 0 1 は表示エリアまたは発光エリアなどであってもよく、それに応じて、非作業エリア 1 0 2 は非表示エリアまたは非発光エリアなどであってもよい。非作業エリア 1 0 2 は例えば表示、発光などに用いられないが、その中に表示、発光などの機能を支持と実現するための回路、パッド、相互接続構造などが設けられてもよい。周辺回路 2 (周辺回路の構造は具体的に図示されておらず) は、ベース基板 1 に設けられて非作業エリア 1 0 2 に位置し、例えば作業エリア 1 0 1 内の作業ユニット 1 4 の作業状態の制御にも用いられてもよい。例えば、作業ユニット 1 4 が発光ユニットである時に、周辺回路 2 は、発光ユニットの発光か否か、および発光強度の制御に用いられることができる。周辺回路 2 は例えばゲート駆動回路またはデータ駆動回路などの駆動回路であってもよい。周辺回路 2 のタイプと具体的な構造について、本開示は限定しないが、例えばゲート駆動回路はアレイ基板に集積されたゲート駆動回路 (G O A) であってもよい。

20

【 0 0 3 7 】

共通電極リード線 3 はベース基板 1 に位置してベース基板 1 の一部の外側輪郭エッジに沿って設けられ、即ち共通電極リード線 3 は、ベース基板 1 の一部の外側輪郭エッジに沿って延びる。共通電極リード線 3 は周辺回路 2 の作業エリア 1 0 1 に近接する側に位置し、よって、共通電極リード線 3 が後続で形成される共通電極にさらに近接させることができ、共通電極リード線 3 を、後続で形成される共通電極に直接に接触させて共通電極リード線 3 と共通電極との電気的接続を実現させ、信号が共通電極リード線 3 から共通電極に伝える抵抗を低減する。例えば、当該共通電極リード線 3 は陰極リード線である。

30

【 0 0 3 8 】

例えば、共通電極 5 は、作業エリア 1 0 1 から非作業エリア 1 0 2 まで延びる。共通電極 5 は、共通電極リード線 3 との電気的接続を実現するように、一部の共通電極リード線 3 に直接に接触される。例えば、当該共通電極 5 は陰極である。ジャンパー電極を通じて共通電極リード線 3 と共通電極 5 との電気的接続を実現する場合に比べて、共通電極リード線 3 が共通電極に直接に接触されて電気的接続が実現され、よって、信号が共通電極リード線から共通電極に伝える回路の抵抗が低減され、信号が共通電極リード線と共通電極との間の伝送速度の向上に有利であり、例えば、当該基板が表示基板である時に、表示画面の輝度の均一性を向上させることができ、よりよい表示効果を得るとともに、信号が共通電極リード線から共通電極に伝える回路の抵抗の低減は、作業中の電力消費とジュール熱の低減に有利であり、ジュール熱による温度上昇が低減され、それにより、当該基板装置が適用される装置例えば表示装置の寿命の延長に有利である。

40

【 0 0 3 9 】

一方、本開示の実施例に係る基板 1 0 について、蒸着法で共通電極 5 と共通電極リード線 3 を形成する過程において、蒸着マスクの位置誤差が存在しても、共通電極 5 が共通電極リード線との一定の接触面積を確保することができるため、共通電極リード線 3 とベース基板 1 の外側輪郭エッジ 1 0 4 に近接するダムとの間に過大のマージンを予め設ける必要がなく、狭いフレームの実現に有利であり、複数回の生産における蒸着マスクの異なる

50

位置誤差による、基板製品の寸法誤差の不一致や表示輝度の均一性の不一致などの問題を回避することができる。

【0040】

なお、本開示の実施例において、共通電極リード線が共通電極に直接に接触されることとは、共通電極リード線の少なくとも一部が、共通電極の少なくとも一部に接触され、共通電極リード線と共通電極が接触位置において両者を接続するための他の部品（例えばジャンパー電極、導線など）が存在しないことを指す。

【0041】

図1に示す基板において、電気信号が共通電極リード線から共通電極に伝えることに係る抵抗は、共通電極リード線の抵抗と、共通電極リード線とジャンパー電極との接触抵抗と、ジャンパー電極の抵抗と、ジャンパー電極と共通電極との接触抵抗と、共通電極の抵抗との和である。本開示の実施例に係る基板において、信号が共通電極リード線から共通電極に伝えることに係る抵抗は、共通電極リード線の抵抗と、共通電極リード線と共通電極との接触抵抗と、共通電極の抵抗との和である。そのため、ジャンパー電極を通じて共通電極リード線と共通電極との電氣的接続を実現する場合に比べて、本開示の実施例に係る基板において、信号は共通電極リード線から共通電極に伝える回路の抵抗が低減される。

10

【0042】

例えば、図3Aに示すように、基板10は、駆動回路2と共通電極リード線3とを覆う平坦層4を含み、平坦層4は、周辺回路2と共通電極リード線3との絶縁を実現するように、一部が周辺回路2と共通電極リード線3との間に位置する。共通電極5は、共通電極リード線3との電氣的接続を実現するように、平坦層4のベース基板1に離れる側に位置し、平坦層4は、少なくとも一部の共通電極リード線3を露出させるビアホール401を含み、共通電極5は、ビアホール401の位置する場所で共通電極リード線3に直接に接触される。例えば、ベース基板1の板面に平行となる平面において、ビアホール401の平面形状はドット状であってもよく、例えば円形、楕円形、多边形（例えば三角形、矩形など）などであってもよい。

20

【0043】

もちろん、その他の例示において、平坦層4は一部の共通電極リード線3を露出させるビアホールを含んでもよく、ベース基板1の板面に平行となる平面において、当該ビアホールの平面形状はストリップ状、例えば矩形、波線形などである。共通電極5は、当該ビアホールを通じて共通電極リード線3に電氣的接続される。本開示の実施例は当該ビアホールの形状を限定しない。もちろん、本開示の他の実施例において、上記ビアホールは共通電極リード線の全体を露出させてもよく、本開示の実施例はそれを限定しない。

30

【0044】

共通電極リード線3と周辺回路2は作業エリア101の作業状態の制御に用いられる。例えば、図2Aに示すように、共通電極リード線3と周辺回路2は基板10の左側の、その外側輪郭エッジに近接する場所に位置し、左側から作業エリア101へ制御信号を入力してもよい。例えば、図2Bに示すように、共通電極リード線3と周辺回路2は基板10の上側の、その外側輪郭エッジに近接する場所に位置し、上側から作業エリア101へ制御信号を入力してもよい。また例えば、図2Cに示すように、共通電極リード線3と周辺回路2は基板10の上の対面となる両側、例えば左側と右側の、その外側輪郭エッジに近接する場所に位置してもよい。このようにして、両側から同時に作業エリア101へ制御信号を入力することができ、信号遅延を低減する技術的效果を達成することができ、その結果、基板10はより良い作動効果を達成することができる。基板10の平面面積が大きい状況について、この技術的效果がさらに顕著である。なお、本開示の実施例における「左」、「右」、「上」は対応する図面で示された相対位置を指す。

40

【0045】

例えば、共通電極リード線3と共通電極5の材料は透明導電材料または不透明導電材料であってもよい。透明導電材料は例えば酸化インジウムスズ（ITO）または酸化インジウム亜鉛（IZO）などであってもよく、不透明導電材料は例えば導電率が高い銅、アル

50

ミニウム、銅合金、アルミニウム合金などの金属材料であってもよい。共通電極リード線 3 と共通電極リード 5 は上記またはその他の種類の導電率が高い材料を採用し、共通信号伝送の速度の向上に有利である。例えば、作業エリア 101 が発光エリアであり、光を図 3A における共通電極 5 側から出射させる必要がある時に、共通電極 5 は透明材料である。
【0046】

以上で列挙された材料の種類は単なる例示であり、本開示の実施形態は共通電極リード線と共通電極の材料を限定せず、当業者は具体的なニーズに従って選択することができる。
【0047】

例えば、作業エリア 101 はアレイに分布される複数の作業ユニット 14 を含む。複数の作業ユニットはアレイ素子を含み、例えば、アレイ素子は第 1 電極 7 と、機能層 8 と、第 2 電極 5 とを含む。第 1 電極 7 はベース基板 1 に設けられ、例えば、平坦層 4 のベース基板 1 に離れる側に設けられる。機能層 8 は第 1 電極 7 のベース基板 1 に離れる側に設けられる。本開示に 1 つの実施例において、第 2 電極は共通電極であり、機能層 8 のベース基板 1 に離れる側に設けられる。例えば、機能層 8 は有機エレクトロルミネセンス層のようなエレクトロルミネセンス層である。例えば、アレイ素子は有機発光ダイオードデバイスであってもよく、当該有機発光ダイオードデバイスはトップエミッション、ボトムエミッションなどの構造であってもよい。示範的に、有機発光ダイオードデバイスは対面に設けられる陽極と陰極、および陽極と陰極の間に位置する有機発光層を含む。

10

【0048】

例えば、図 3A に示す例示において、第 1 電極 7 は陽極である。この時に、共通電極リード線 3 は共通陰極リード線であり、作業過程において共通電極 5 に低レベル信号を入力する。例えば、陽極は反射電極であってもよいが、または陽極は反射層（図示せず）を含み、作業過程において、光が陰極側から出射され、または、陰極は反射電極であってもよいが、または陰極は反射層を含み、作業過程において、光が陽極側から出射される。本開示の実施例の他の例示において、陽極と陰極に位置は交換してもよい。例えば、陽極は共通電極 5 であり、第 1 電極 7 は陰極であってもよく、この時に、共通電極リード線 3 は共通陽極リード線であり、作業過程において共通電極 5 に高レベル信号を入力する。

20

【0049】

例えば、基板 10 は、複数の発光ユニットまたは画素ユニットを区画し、隣接する発光ユニットまたは隣接する画素ユニットの間の光のクロストークを防止するように、画素区画層 6 をさらに含み、画素区画層 6 は作業ユニット 14 に対応する開口を含み、機能層 8 は少なくとも開口に設けられ、例えば、共通電極 5 は画素区画層 6 を覆う。

30

【0050】

例えば、周辺回路 2 は例えばゲート駆動回路またはデータ駆動回路などであってもよい。例えば、当該ゲート駆動回路またはデータ駆動回路は異なる例示に応じて、薄膜トランジスタ、コンデンサ、ゲートリード線またはデータラインリード線などを含んでもよい。

【0051】

例えば、基板 10 はフレキシブル基板であってもよい。この時に、当該基板 10 は第 1 有機パッケージ層 9 と、無機パッケージ層 11 と、第 2 有機パッケージ層 12 とを含むフレキシブルパッケージ層をさらに含む。第 1 有機パッケージ層 9 は、作業エリア 101 と一部の非作業エリア 102 を覆う。無機パッケージ層 11 は、第 1 有機パッケージ層 9 に設けられ、作業エリア 101 と一部の非作業エリア 102 を覆う。第 2 有機パッケージ層 12 は無機パッケージ層 11 に設けられ、作業エリア 101 と一部の非作業エリア 102 を覆い、一部のベース基板 1 を覆う。第 1 有機パッケージ層 9 は、水と酸素をブロックする能力が弱く、無機パッケージ層 11 は、水と酸素をブロックする能力が良いため、無機パッケージ層 11 を設けることによって、フレキシブル基板をより良い耐水性と耐酸素性を有させ、フレキシブル基板に設けられた機能層 8 を保護する。

40

【0052】

例えば、第 1 有機パッケージ層 9 と第 2 有機パッケージ層 12 の材料はポリイミド、ポリエステル、ポリフッ化物のうちの 1 つまたは複数の組み合わせであってもよい。ポリイ

50

ミドは優れた光透過性、高温耐性、耐屈曲性の特徴を備えている。もちろん、第1有機パッケージ層9と第2有機パッケージ層12の材料は上記で列挙された種類に限定されるものではない。

【0053】

例えば、無機パッケージ層11の材料は酸化ケイ素または窒化ケイ素を含んでもよい。もちろん、無機パッケージ層11の材料は上記で列挙された種類に限定されるものではない。水と酸素をブロックする能力の良い無機層である限り、適用できる。

【0054】

例えば、基板10がフレキシブル基板である時に、ベース基板1の材料はポリイミド、ポリエステル、ポリフッ化物のうちの1つまたは複数の組み合わせであってもよい。もちろん、本開示の実施例はベース基板の材料を限定しない。

10

【0055】

図3Bは図2AにおけるG-G'線または図2BにおけるI-I'線の別の断面構造模式図であり、図3Bは本開示の実施例に係る別の基板を示す。図3Bに示すように、共通電極5と共通電極リード線3とは平坦層4に位置し、共通電極5は、共通電極リード線3に直接に接触されるように、一部の共通電極リード線3にラップされる。もちろん、本開示の他の実施例において、共通電極5は、共通電極リード線3に直接に接触されるように、直接に共通電極リード線3の全体にラップされてもよい。このようにしても図3Aに示す基板と類似する技術的效果を達成することができ、上記説明を参照し、ここで説明しない。

【0056】

なお、本開示の実施例において、共通電極が共通電極リード線にラップされることは、共通電極の一部が、ベース基板に垂直となる方向において少なくとも一部の共通電極リード線に重なり、少なくとも一部の共通電極リード線に接触して電氣的接続を実現し、共通電極と共通電極リード線との間にその他の層がなく、両者は例えばピアホールを介して接続する必要がないことを指す。

20

【0057】

図3Bにおいて、基板10の平坦層4は、周辺回路2と一部のベース基板1を覆い、一部の平坦層4は、共通電極リード線3を周辺回路2に絶縁させるように、共通電極リード線3と周辺回路2との間に位置する。

【0058】

例えば、図3Bに示すように、共通電極リード線3は第1電極7に同層に設けられる。このようにして、共通電極リード線3を第1電極7と同じ材料によって同じ工程で同時に形成させることができ、基板10の製造工程の簡略化に有利であり、生産効率を向上する。

30

【0059】

例えば、図3Bに示すように、共通電極リード線3のベース基板1における正投影の一部は、周辺回路2のベース基板1における正投影の一部に重なり、基板のフレームの更なる減少に有利であり、よって、当該基板が適用される装置例えば表示装置のフレームの減少に有利である。

【0060】

図3Bに示す基板の他の特徴およびその効果は図3Aに示すものと同じであり、上記の説明を参照してください。

40

【0061】

例えば、図3B'は図2AにおけるG-G'線または図2BにおけるI-I'線の別の断面構造模式図であり、図3B'は本開示の実施例に係る別の基板を示す。図3B'に示すように、共通電極5と共通電極リード線3とは平坦層4に位置し、共通電極5の一端は、共通電極と共通電極リード線に直接に接触されるように、一部の共通電極リード線3の一端に接合される。このようにしても図3Aに示す基板と類似する技術的效果を達成することができ、上記説明を参照し、ここで説明しない。

【0062】

なお、本開示の実施例において、共通電極の一端と一部の共通電極リード線の一端に接

50

合されることは、共通電極が一部の共通電極リード線に端部のみににおいて直接に接触され、共通電極と共通電極リード線がベース基板における正投影は重ならないことを指す。

【0063】

例えば、図3B'は図2AにおけるG-G'線または図2BにおけるI-I'線の別の断面構造模式図であり、図3B'は本開示の実施例に係る別の基板を示す。図3B'に示すように、共通電極5と共通電極リード線3とは平坦層4に位置し、共通電極リード線3は、共通電極5に直接に接触されるように、一部の共通電極5に直接にラップされる。もちろん、本開示の他の実施例において、共通電極リード線3は、共通電極5に直接に接触されるように、直接に共通電極5の全体にラップされてもよい。このようにしても図3Aに示す基板と類似する技術的效果を達成することができ、上記説明を参照し、ここで説明しない。

10

【0064】

図3Cは図2AにおけるG-G'線または図2BにおけるI-I'線のさらに別の断面構造模式図であり、図3Cは本開示の実施例に係るさらに別の基板を示す。図3Cに示す基板と図3Aに示す基板の区別は以下である。基板10は、平坦層4のベース基板1に離れる側に設けられて周辺回路2を覆って共通電極リード線3に電氣的接続される静電保護層13をさらに含み、例えば、共通電極5は静電保護層13に設けられて静電保護層13に直接にラップされて、静電保護層13の共通電極リード線3に近接する端はビアホール401を介して共通電極リード線3に直接に接触され、静電保護層13と共通電極リード線3との電氣的接続を実現する。例えば、静電保護層13の共通電極リード線3に近接する端をその他のビアホールを介して共通電極リード線3に直接に接触されるように、共通電極と同じビアホールを共用せずに、平坦層にその他のビアホールを形成してもよい。静電保護層13は周辺回路2の外部の静電を共通電極リード線を通じてガイドし、静電荷が周辺回路2に侵入して周辺回路2の作業状態に干渉するのを防ぐことができる。このようにして、静電保護層13と共通電極リード線3は静電防止回路の一部とされてもよく、基板10に静電防止回路を設ける必要がある時に、基板10の部品を簡略化してもよい。

20

【0065】

図3C'は図2AにおけるG-G'線または図2BにおけるI-I'線のさらに別の断面構造模式図であり、図3C'は本開示の実施例に係るさらに別の基板を示す。図3C'に示す基板と図3Bに示す基板の区別は以下である。基板10は、平坦層4のベース基板1に離れる側に設けられて周辺回路2を覆って共通電極リード線3に電氣的接続される静電保護層13をさらに含み、例えば、静電保護層13と共通電極リード線3との電氣的接続を実現するように、静電保護層13は少なくとも一部の共通電極リード線3に直接にラップされる。静電保護層13は周辺回路2の外部の静電を共通電極リード線を通じてガイドし、静電荷が周辺回路2に侵入して周辺回路2の作業状態に干渉するのを防ぐことができる。このようにして、静電保護層13と共通電極リード線3は静電防止回路の一部とされてもよく、基板10に静電防止回路を設ける必要がある時に、基板10の部品を簡略化してもよい。

30

【0066】

図3C''は図2AにおけるG-G'線または図2BにおけるI-I'線のさらに別の断面構造模式図であり、図3C''は本開示の実施例に係るさらに別の基板を示す。図3C''に示す40
基板と図3Bに示す基板の区別は以下である。基板10は、平坦層4のベース基板1に離れる側に設けられて周辺回路2を覆って共通電極リード線3に電氣的接続される静電保護層13をさらに含み、例えば、静電保護層13と共通電極リード線3との電氣的接続を実現するように、共通電極リード線3は少なくとも一部の静電保護層13に直接にラップされる。静電保護層13は周辺回路2の外部の静電を共通電極リード線を通じてガイドし、静電荷が周辺回路2に侵入して周辺回路2の作業状態に干渉するのを防ぐことができる。このようにして、静電保護層13と共通電極リード線3は静電防止回路の一部とされてもよく、基板10に静電防止回路を設ける必要がある時に、基板10の部品を簡略化してもよい。

【0067】

50

図3C' ' 'は図2AにおけるG - G'線または図2BにおけるI - I'線のさらに別の断面構造模式図であり、図3C' ' 'は本開示の実施例に係るさらに別の基板を示す。図3C' ' 'に示す基板と図3Bに示す基板の区別は以下である。基板10は、平坦層4のベース基板1に離れる側に設けられて周辺回路2を覆って共通電極リード線3に電氣的接続される静電保護層13をさらに含み、例えば、静電保護層13と共通電極リード線3との電氣的接続を実現するように、共通電極リード線3の他端は静電保護層13の一端に接合される。静電保護層13は周辺回路2の外部の静電を共通電極リード線を通じてガイドし、静電荷が周辺回路2に侵入して周辺回路2の作業状態に干渉するのを防ぐことができる。このようにして、静電保護層13と共通電極リード線3は静電防止回路の一部とされてもよく、基板10に静電防止回路を設ける必要がある時に、基板10の部品を簡略化してもよい。

10

【0068】

なお、本開示の実施例において、共通電極リード線の他端と静電保護層の一端に接合されることとは、共通電極リード線と静電保護層は端部のみに直接に接触され、共通電極リード線と静電保護層はベース基板における正投影は重ならないことを指す。

【0069】

本開示の実施例に係る基板は表示装置、照明装置などの電子装置に適用可能である。本開示の実施例に係る基板は、フレキシブル表示パネル、発光パネルなどに用いられるフレキシブル基板であってもよい。

【0070】

本開示の1つの実施例は、本開示の上記実施例に係るいずれかの基板を含む電子装置をさら提供する。示範的に、図7は本開示の1つの実施例に係る電子装置のブロック図である。図7に示すように、当該電子装置は本開示の実施例に係るいずれかの基板を含む。例えば、当該電子装置は表示装置であってもよく、例えば、当該表示装置は有機発光ダイオード表示装置であってもよい。例えば、当該表示装置はフレキシブル表示装置であってもよい。例えば、当該表示装置は携帯電話、タブレットコンピュータ、テレビ、ディスプレイ、ノートパソコン、デジタルフォトフレーム、ナビゲータ、電子広告スクリーン等の表示機能を有する任意の製品又は部材として実現されてもよい。例えば、当該電子装置は照明装置であってもよく、例えば、当該照明装置は装飾用灯具であってもよい。

20

【0071】

図7は本開示の実施例に係るいずれかの基板を含む表示装置のブロック図に過ぎなく、表示装置の他の構造を図示せず、当業者は従来の技術を参照することができ、本開示の実施例はこれを限定するものではない。

30

【0072】

本開示の実施例に係る電子装置は、共通電極リード線と共通電極との電氣的接続を実現するための抵抗を低減することができ、信号が共通電極リード線と共通電極との間の伝送速度の向上に有利であり、例えば当該基板が発光基板例えば表示基板である時に、表示画面の輝度の均一性を向上させることができ、よりよい表示効果を得るとともに、共通電極リード線と共通電極との電氣的接続を実現するための抵抗の低減は、電子装置の作業中の電力消費とジュール熱の低減に有利であり、ジュール熱による温度上昇が低減され、それにより、電子装置の寿命の延長に有利である。また、本開示の実施例に係る電子装置は、狭いフレームを実現することができる。

40

【0073】

本開示の少なくとも1つの実施例は、作業エリアと、作業エリアの周辺に位置する非作業エリアとを含む基板の製造方法をさらに提供し、当該製造方法は、ベース基板を提供するステップと、ベース基板且つ非作業エリアにおいて周辺回路と共通電極リード線を形成するステップと、作業エリアと非作業エリアにおいて共通電極を形成するステップと、を含み、共通電極リード線は、周辺回路の作業エリアに近接する側に位置し、共通電極は少なくとも一部の共通電極リード線に直接に接触される。

【0074】

示範的に、図4A～図4Oは本開示の実施例に係る基板の製造方法のプロセス模式図で

50

ある。以下で、作業エリアが有機発光ダイオードデバイスを含む基板の形成を例として示範的な紹介をする。

【 0 0 7 5 】

図 4 A に示すように、ベース基板 1 を提供する。ベース基板 1 は例えばガラス基板、石英基板、樹脂（例えばポリエチレン）基板などであってもよく、例えば、ポリイミドからなるフレキシブル基板であってもよい。ベース基板 1 は外側輪郭エッジを含み、形成される基板の含む作業エリア 1 0 1 と作業エリア 1 0 1 の周辺に位置する非作業エリア 1 0 2 とのベース基板 1 に対応するエリアは図 4 A に示すものである。

【 0 0 7 6 】

図 4 B に示すように、基板の非作業エリア 1 0 2 において周辺回路 2 を提供し、当該周辺回路 2 は例えばゲート駆動回路またはデータ駆動回路のような駆動回路であってもよい。当該周辺回路 2 の具体的な製造方法について、当業者は従来の技術を参照することができる。

10

【 0 0 7 7 】

図 4 C に示すように、共通電極リード線 3 は、後続で形成される、作業エリア 1 0 1 から非作業エリア 1 0 2 まで延びる共通電極に直接に接触させることを便利にするように、周辺回路 2 の作業エリア 1 0 1 に近接する側に位置する。それに、共通電極リード線 3 と周辺回路 2 とを絶縁させるように、共通電極リード線 3 と周辺回路 2 との間には一定の距離が設けられる。例えば、共通電極リード線 3 の材料は例えば透明導電材料または不透明導電材料であってもよく、透明導電材料は例えば酸化インジウムスズ（ITO）または酸化インジウム亜鉛（IZO）などであってもよく、不透明導電材料は例えば導電率が高い銅、アルミニウム、銅合金などの金属材料であってもよい。共通電極リード線 3 はマスクと配合して化学気相蒸着法またはマグネトロンスパッタリング蒸着法、蒸着などにより形成してもよい。

20

【 0 0 7 8 】

図 4 D に示すように、当該方法は平坦層 4 を形成するステップをさらに含む。平坦層 4 は周辺回路 2 と共通電極リード線 3 を覆う。共通電極リード線 3 と周辺回路 2 とを絶縁させるように、一部の平坦層 4 は共通電極リード線 3 と周辺回路 2 との間に位置する。例えば、平坦層 4 の材料は、絶縁層として機能しつつ、絶縁材料であってもよい。当該絶縁材料は例えば無機材料または有機材料であってもよく、当該有機材料は例えばポリエチレン樹脂、ポリアクリル樹脂、ポリエステル樹脂、ポリアミド樹脂などの樹脂材料である。本開示の実施例は平坦層 4 の材料を限定しない。

30

【 0 0 7 9 】

図 4 E に示すように、平坦層 4 に対してパターニング工程が実施され、平坦化層 4 に一部の共通電極リード線を露出させるビアホール 4 0 1 が形成される。例えば、当該パターニング工程はフォトレジストであってもよい。もちろん、その他の実施例において、平坦層 4 に対してパターニング工程を実施することによって一部の共通電極リード線を露出させる溝を形成してもよく、溝はビアホールの特殊の形式である。

【 0 0 8 0 】

図 4 F に示すように、平坦層 4 の上方にプレ画素区画層 6 0 1 が形成され、例えばコーティングによってプレ画素区画層 6 0 1 が形成されてもよい。例えば、プレ画素区画層 6 0 1 の材料は、後続のフォトリソグラフィ工程を行うための感光性材料であってもよい。例えば、当該感光性材料は、フォトレジスト材料と金属ハロゲン化物を含んでもよく、金属ハロゲン化物は例えばハロゲン化銀（例えば、AgCl または AgBr）である。プレ画素区画層 6 0 1 の材料は、黒色樹脂、金属クロムまたは酸化クロムなどの暗い材料であってもよく、所望のパターンは、印刷またはフォトリソグラフィなどのパターニング方法によって得ることができる。もちろん、プレ画素区画層 6 0 1 の材料は、他の材料であってもよく、当業者はニーズに応じて選択してもよい。

40

【 0 0 8 1 】

図 4 G に示すように、プレ画素区画層 6 0 1 に対してパターニング工程を実施して画素

50

区画層 6 を形成する。画素区画層 6 は開口を有する。画素区画層 6 は作業エリア 101 においてアレイに分布される複数の作業ユニットを区画し、即ち作業エリア 101 においてアレイに分布される複数の作業ユニットを形成する。例えば、当該パターンニング工程はフォトリソ工程であってもよい。例えば、画素区画層 6 は、露光-現像工程によって形成されてもよく、プレ画素区画層 601 の材料がフォトリソ材料と金属ハロゲン化物を含む場合に、金属ハロゲン化物は、露光されていない時に低光学密度材料であり、露光後に金属粒子に分解され、当該金属粒子は小さな粒子のために黒く見られ、高い光学密度値を有する。一方、例えば、フォトリソ材料はネガ型フォトリソ材料であり、露光後に現像液に不溶となり残存するため、画素区画層 6 を形成することができる。

【0082】

図 4 I に示すように、例えば第 1 電極 7 は、蒸着や堆積などの方法により、マスクと配合して平坦層 4 に形成されてもよく、例えば、第 1 電極 7 は陽極である。また、図 4 H に示すように、まず蒸着、マグネトロンスパッタリング蒸着、化学気相蒸着などの方法によりプレ第 1 電極層 701 を形成し、次にフォトリソグラフィ工程によって図 4 I に示すような第 1 の電極 7 を形成する。第 1 電極 7 は各作業ユニットにおける画素区画層 6 の開口に位置する。

【0083】

図 4 K に示すように、マスクと配合して堆積などの方法により第 1 電極 7 のベース基板 1 に離れる側に位置する機能層 8 が形成される。例えば、機能層 8 は有機発光層である。また、図 4 J に示すように、コーティング法によりプレ機能層 801 が形成され、その後、図 4 K に示すような機能層 8 がフォトリソグラフィにより形成され、例えば、機能層 8 は、各作業ユニットにおける画素区画層 6 の開口に位置する。

【0084】

図 4 L に示すように、共通電極 5 が形成される。例えば、共通電極 5 は陰極である。もちろん、他の実施例において、共通電極 5 が陽極で、第 1 電極 7 が陰極であってもよい。共通電極 5 は画素区画層 6 を覆い、作業エリア 101 から非作業エリア 102 まで延びる。非作業エリア 102 において、共通電極 5 は、共通電極リード線 3 との電氣的接続を実現するように、ビアホール 401 を介して共通電極リード線 3 に直接に接触されることができる。共通電極 5 が共通電極リード線 3 に直接に接触される技術的効果については、前の実施例における説明を参照し、ここで説明しない。

【0085】

例えば、当該基板がフレキシブル基板である時に、当該基板の製造方法はフレキシブルパッケージ層を形成するステップをさらに含む。フレキシブルパッケージ層を形成するステップは、第 1 有機パッケージ層と、無機パッケージ層と、第 2 有機パッケージ層とを形成するステップを含む。図 4 M に示すように、作業エリア 101 と一部の非作業エリア 102 を覆う第 1 有機パッケージ層 9 が形成される。例えば、第 1 有機パッケージ層 9 の材料はポリイミド、ポリエステル、ポリフッ化物のうちの 1 つまたは複数の組み合わせであってもよい。ポリイミドは優れた光透過性、高温耐性、耐屈曲性の特徴を備えている。もちろん、第 1 有機パッケージ層 9 の材料は上記で列挙された種類に限定されるものではない。例えば、第 1 有機パッケージ層 9 はコーティング方法によって形成されてもよい。

【0086】

図 4 N に示すように、第 1 有機パッケージ層 9 に設けられる無機パッケージ層 11 が形成される。例えば、無機パッケージ層 11 の材料は酸化ケイ素または窒化ケイ素を含んでもよい。もちろん、無機パッケージ層 11 の材料は上記で列挙された種類に限定されるものではない。水と酸素をブロックする能力の良い無機層であればよい。例えば、無機パッケージ層 11 は蒸着、化学気相蒸着またはマグネトロンスパッタリング蒸着などの方法により形成されてもよい。

【0087】

図 4 に示すように、無機パッケージ層 11 に設けられて一部のベース基板 1 を覆う第 2 有機パッケージ層 12 が形成される。第 2 有機パッケージ層 12 の材料と形成方法は第

10

20

30

40

50

1有機パッケージ層9と同じである。上記方法によって図4Oに示す基板を形成することができる。

【0088】

なお、本開示の実施例はフレキシブル基板の形成を例として説明する。いくつかの実施例において、基板は非フレキシブル基板であってもよい。

【0089】

図5A～図5Fは本開示の実施例に係る別の基板の製造方法のプロセス模式図である。図4Bに示す構造が形成された後に、図5Aに示す、周辺回路2を覆う平坦層4が形成される。平坦層の材料と形成方法は上記説明を参照してください。

【0090】

図5Bに示すように、図4F～4Gに示す方法と同じ方法を採用して画素区画層6を形成する。図5Cに示すように、基板の製造プロセスを簡略化するために、平坦層4のベース基板1に離れる側に共通電極リード線3と第1電極7を同時に形成してもよく、即ち共通電極リード線3と第1電極7は同じ工程によって形成してもよい。

【0091】

図5Dに示すように、図4Kに示す方法と同じ方法を採用して機能層8を形成する。

【0092】

図5Eに示すように、平坦層4のベース基板1に離れる側に共通電極5が設けられる。共通電極5は画素区画層6を覆い、作業エリア101から非作業エリア102まで延びる。非作業エリア102において、共通電極5は、共通電極リード線3との電気的接続を実現するように、一部の共通電極リード線3に直接にラップして直接に接触される。

【0093】

例えば、図5Eの1つの変形において、図5E'に示すように、共通電極5は、共通電極リード線3との電気的接続を実現するように、ベース基板1の板面に平行となる平面において少なくとも一部の共通電極リード線3に直接に接触されてもよく、即ち、共通電極5と一部の共通電極リード線3に直接にラップされる部分が無くされた。後続の過程は図5Eに示す構造を基礎とする。

【0094】

図4M～4Oに示す方法と同じ方法によって第1有機パッケージ層9、無機パッケージ層11、第2有機パッケージ層12を順に形成し、図5Fに示す基板を形成することができる。

【0095】

図5A～5Fに示す製造方法は、図4M～4Oに示す製造方法と同じまたは類似する技術的效果を達成することができ、当該方法の他の技術的特徴はすべて図4M～4Oに示す方法と同じであり、上記説明を参照してください。

【0096】

図6A～図6Bは本開示の実施例に係るさらに別の基板の製造方法のプロセス模式図である。当該方法は静電保護層を形成するステップをさらに含む。図4Gに示す構造の後に、同じ工程を利用して静電保護層13と第1電極7を同時に形成する。静電保護層13は周辺回路2を覆って共通電極リード線3に電気的接続される。静電保護層13と共通電極リード線3との電気的接続を実現するように、静電保護層13の共通電極リード線3に近接する端をビアホール401を介して共通電極リード線3に直接にラップして直接に接触される。静電保護層13は周辺回路2の外部の静電を共通電極リード線を通じてガイドし、静電荷が周辺回路2に侵入して周辺回路2の作業状態に干渉するのを防ぐことができる。このようにして、静電保護層13と共通電極リード線3は静電防止回路の一部とされてもよく、基板10に静電防止回路を設ける必要がある時に、基板10の部品を簡略化してもよい。本開示に1つの実施例において、静電保護層13と第1電極7が同じ工程によって同時に形成されることは、基板の製造工程の簡略化に有利である。

【0097】

図4M～4Oに示す方法と同じ方法によって第1有機パッケージ層9、無機パッケージ

10

20

30

40

50

層 1 1、第 2 有機パッケージ層 1 2 を順に形成し、図 6 B に示す基板を形成することができる。

【 0 0 9 8 】

本開示の実施例は基板及びその製造方法、電子装置を提供し、本開示の少なくとも 1 つの実施例において、共通電極リード線は周辺回路の作業エリアに近接する側に位置し、よって、共通電極リード線を共通電極にさらに近接させることができ、共通電極リード線を、共通電極との電氣的接続を実現するように、少なくとも共通電極に直接に接触させる。ジャンパー電極を通じて共通電極リード線と共通電極との電氣的接続を実現する場合に比べて、共通電極リード線が共通電極に直接に接触されて電氣的接続が実現され、よって、信号が共通電極リード線から共通電極に伝える回路の抵抗が低減され、信号が共通電極リード線と共通電極との間の伝送速度の向上に有利であり、例えば、当該基板が発光基板例えば表示基板である時に、表示画面の輝度の均一性を向上させることができ、よりよい表示効果を得るとともに、当該抵抗の低減は、作業中の電力消費とジュール熱の低減に有利であり、ジュール熱による温度上昇が低減され、それにより、当該基板装置が適用される装置例えば表示装置の寿命の向上に有利である。一方、本開示の実施例に係る基板について、共通電極を製造する過程において、例えば蒸着法で共通電極と共通電極リード線を形成する過程において、蒸着マスクの位置誤差が存在しても、共通電極が共通電極リード線との一定の接触面積を確保することができるため、共通電極リード線とベース基板に近接する外側輪郭エッジに近接するダムとの間に過大のマージンを予め設ける必要がなく、狭いフレームの実現に有利であり、複数回の生産における蒸着マスクの異なる位置誤差による、基板製品の寸法誤差の不一致や表示輝度の均一性の不一致などの問題を回避することができる。

10

20

【 0 0 9 9 】

以上の説明は、本開示の例示的な実施形態に過ぎず、本開示の範囲を限定するものではなく、本開示の保護範囲は、添付の特許請求の範囲によって規定される。

【 符号の説明 】

【 0 1 0 0 】

- 1 ベース基板
- 2 周辺回路
- 3 共通電極リード線
- 4 平坦層
- 5 共通電極
- 6 画素区画層
- 8 機能層
- 9 第 1 有機パッケージ層
- 1 0 基板
- 1 1 無機パッケージ層
- 1 2 第 2 有機パッケージ層
- 1 3 静電保護層
- 1 4 作業ユニット
- 1 0 1 作業エリア
- 1 0 2 非作業エリア
- 1 0 3 共通電極リード線
- 1 0 4 外側輪郭エッジ
- 1 0 5 共通電極
- 1 0 9 ジャンパー電極
- 2 0 1 ベース基板
- 2 0 2 駆動回路
- 4 0 1 ピアホール
- 6 0 1 プレ画素区画層

30

40

50

- 701 プレ第1電極層
- 801 プレ機能層
- 1001 表示エリア
- 1002 非作業エリア
- 1004 平坦層

【図面】

【図1】

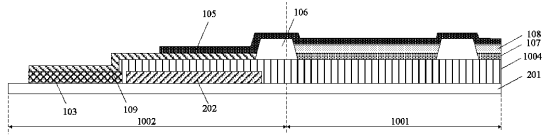


图 1

【図2A】

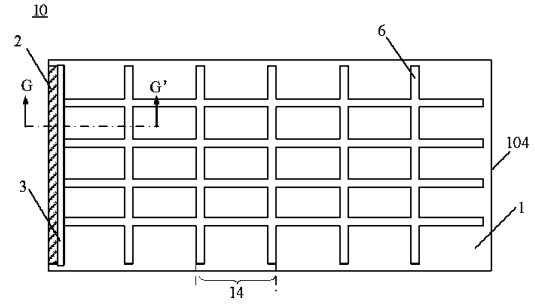


图 2A

10

20

【図2B】

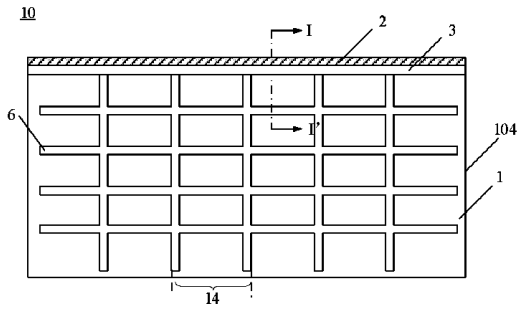


图 2B

【図2C】

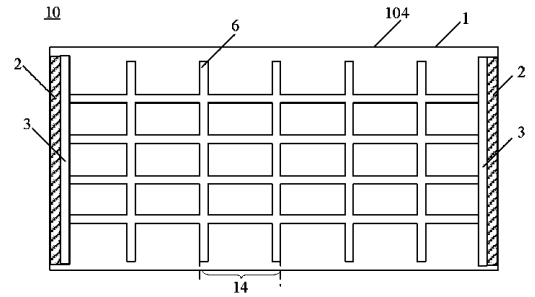


图 2C

30

40

50

【图 3 A】

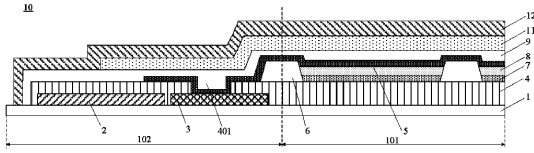


图 3A

【图 3 B】

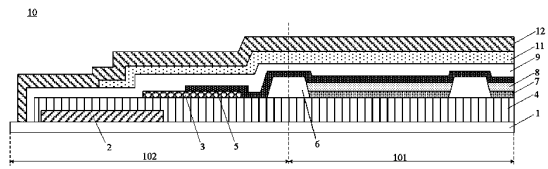


图 3B

【图 3 B - 1】

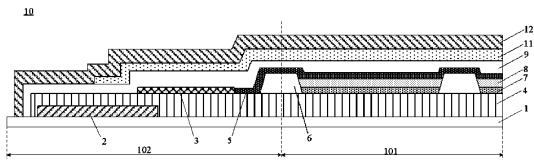


图 3B'

【图 3 B - 2】

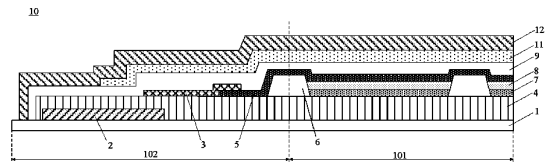


图 3B''

10

【图 3 C】

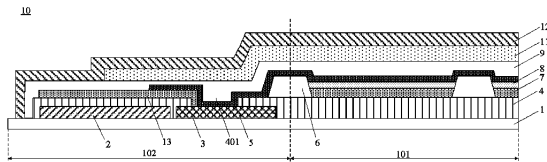


图 3C

【图 3 C - 1】

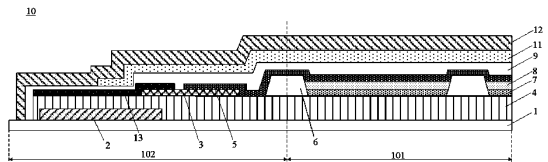


图 3C'

20

30

40

50

【 3 C - 2 】

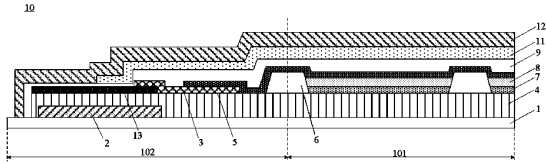


图 3C''

【 3 C - 3 】

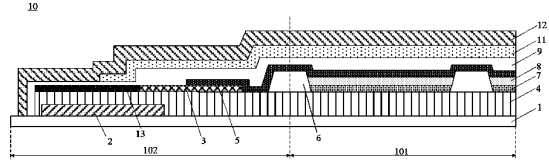


图 3C'''

【 4 A 】

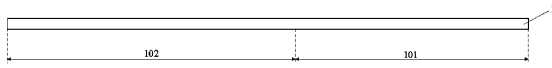


图 4A

【 4 B 】

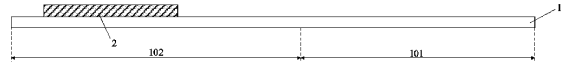


图 4B

10

【 4 C 】

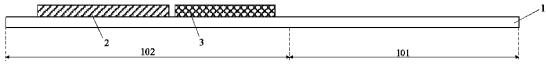


图 4C

【 4 D 】



图 4D

20

【 4 E 】



图 4E

【 4 F 】

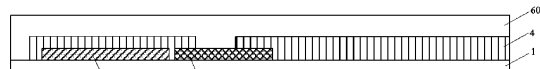


图 4F

30

40

50

【图 4 G】

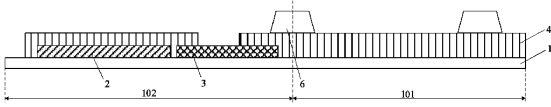


图 4G

【图 4 H】

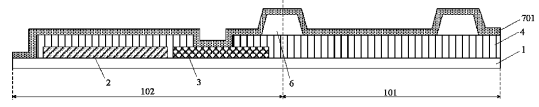


图 4H

【图 4 I】

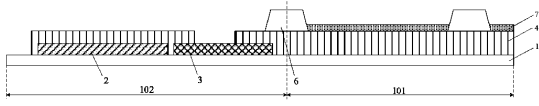


图 4I

【图 4 J】

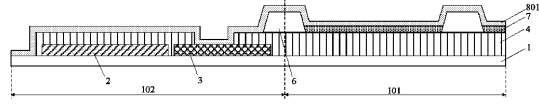


图 4J

10

【图 4 K】

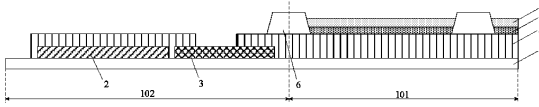


图 4K

【图 4 L】

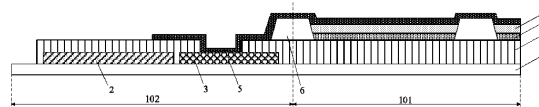


图 4L

20

【图 4 M】

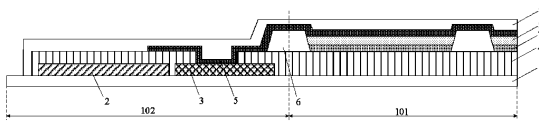


图 4M

【图 4 N】

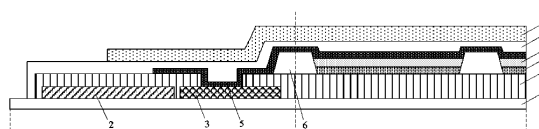


图 4N

30

40

50

【图 40】

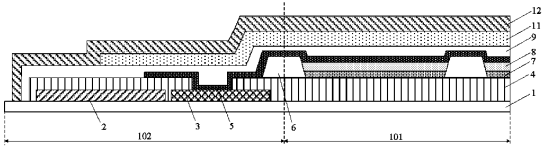


图 40

【图 5 A】

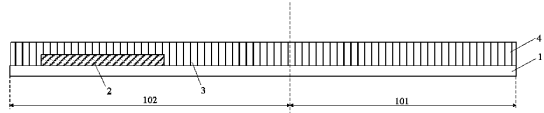


图 5A

【图 5 B】

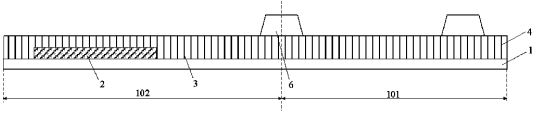


图 5B

【图 5 C】

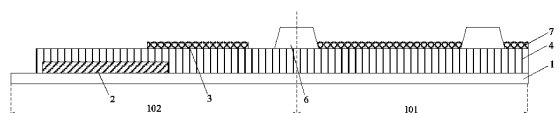


图 5C

10

【图 5 D】

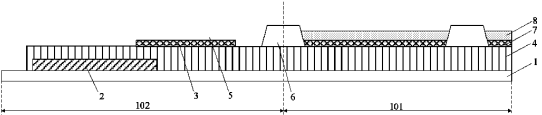


图 5D

【图 5 E】

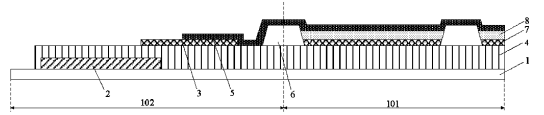


图 5E

20

【图 5 E - 1】

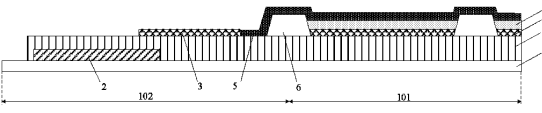


图 5E'

【图 5 F】

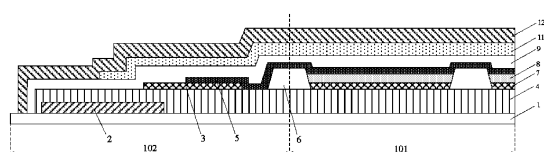


图 5F

30

40

50

【图 6 A】

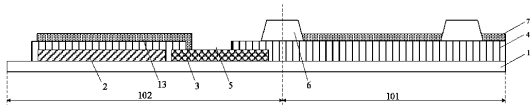


图 6A

【图 6 B】

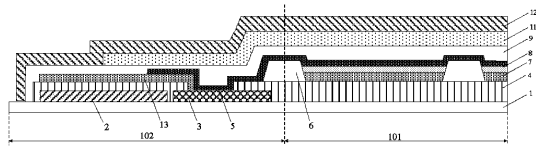
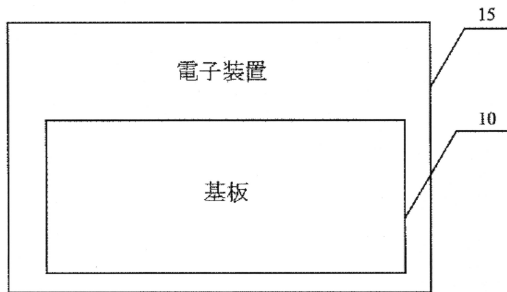


图 6B

【图 7】



10

20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 1 0 K	59/10 (2023.01)	H 1 0 K	50/805
H 1 0 K	59/124 (2023.01)	H 1 0 K	59/10
H 1 0 K	77/00 (2023.01)	H 1 0 K	59/124
		H 1 0 K	77/00

中華人民共和國 6 1 1 7 3 1 四川省成都市高新區 (西區) 合作路 1 1 8 8 號
 No. 1 1 8 8 , Hezuo Rd. , (West Zone) , Hi - tech Develop
 ment Zone , Chengdu , Sichuan , 6 1 1 7 3 1 , P . R . CHINA

(74)代理人 100108453

弁理士 村山 靖彦

(74)代理人 100110364

弁理士 実広 信哉

(72)発明者 高 ミン 虎

中華人民共和國 1 0 0 1 7 6 北京市北京 經 濟 技 術 開 発 区地 澤 路 9 号

(72)発明者 董 婉俐

中華人民共和國 1 0 0 1 7 6 北京市北京 經 濟 技 術 開 発 区地 澤 路 9 号

審査官 川俣 郁子

(56)参考文献 米国特許出願公開第 2 0 1 6 / 0 1 4 1 5 4 5 (U S , A 1)

特開 2 0 0 6 - 1 1 3 5 6 8 (J P , A)

特開 2 0 0 4 - 0 4 7 4 1 1 (J P , A)

国際公開第 2 0 0 7 / 0 6 6 5 7 3 (W O , A 1)

特開 2 0 0 4 - 1 2 7 9 3 3 (J P , A)

特開 2 0 0 7 - 0 7 3 4 9 9 (J P , A)

特開 2 0 0 8 - 2 0 3 7 6 1 (J P , A)

米国特許出願公開第 2 0 1 4 / 0 3 3 2 7 6 9 (U S , A 1)

韓国公開特許第 1 0 - 2 0 1 5 - 0 0 3 3 7 9 0 (K R , A)

(58)調査した分野 (Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 4 3 - 1 / 1 3 4 5

1 / 1 3 5 - 1 / 1 3 6 8

G 0 9 F 9 / 0 0 - 9 / 4 6

H 0 5 B 3 3 / 0 0 - 3 3 / 2 8

4 4 / 0 0

4 5 / 6 0

H 1 0 K 5 0 / 0 0 - 9 9 / 0 0