

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-169746

(P2012-169746A)

(43) 公開日 平成24年9月6日(2012.9.6)

(51) Int.Cl.	F I	テーマコード (参考)
H04L 25/49 (2006.01)	H04L 25/49 K	5B077
G06F 13/38 (2006.01)	G06F 13/38 35O	5K029
G06F 13/42 (2006.01)	G06F 13/42 35OA	
H04L 25/40 (2006.01)	H04L 25/40 Z	

審査請求 未請求 請求項の数 9 O L (全 12 頁)

(21) 出願番号	特願2011-27203 (P2011-27203)	(71) 出願人	000006220
(22) 出願日	平成23年2月10日 (2011.2.10)		ミツミ電機株式会社
			東京都多摩市鶴牧2丁目11番地2
		(74) 代理人	100070150
			弁理士 伊東 忠彦
		(72) 発明者	田中 秀憲
			東京都多摩市鶴牧2丁目11番地2 ミツミ電機株式会社内
		(72) 発明者	廣瀬 佳典
			東京都多摩市鶴牧2丁目11番地2 ミツミ電機株式会社内
		Fターム(参考)	5B077 BB06 FF11 GG16 HH03 MM01
			MM02 NN02
			5K029 AA18 DD04 DD22 EE04 FF03
			FF10 GG03 HH08 HH21 HH27

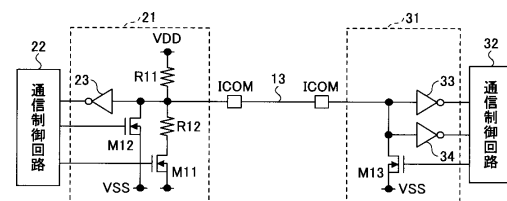
(54) 【発明の名称】 通信システム及びそのデバイス

(57) 【要約】

【課題】 1本の信号線を用いて双方向のシリアル通信を行う通信システム及びそのデバイスを提供することを目的とする。

【解決手段】 第1デバイス11と第2デバイス12間を1本の信号線で接続し、互いにレベルの異なる第1レベルと第2レベル、及び前記第1レベルと第2レベルの間レベルを用いてシリアル通信を行う通信システムであって、第1デバイスは、第1レベルと中間レベルを繰り返すことで第2デバイスにクロックを送信し、第2デバイスは、受信したクロックの中間レベルの期間に第2レベルを出力するか否かで第1デバイスに情報を送信し、第1デバイスは、第2デバイスが情報を送信していない場合に、クロックの中間レベルの期間に第2レベルを出力するか否かで前記第2デバイス12に情報を送信する。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

第 1 デバイスと第 2 デバイス間を 1 本の信号線で接続し、互いにレベルの異なる第 1 レベルと第 2 レベル、及び前記第 1 レベルと第 2 レベルの中間レベルを用いてシリアル通信を行う通信システムであって、

前記第 1 デバイスは、前記第 1 レベルと前記中間レベルを繰り返すことで前記第 2 デバイスにクロックを送信し、

前記第 2 デバイスは、受信した前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 1 デバイスに情報を送信し、

前記第 1 デバイスは、前記第 2 デバイスが情報を送信していない場合に、前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 2 デバイスに情報を送信する

ことを特徴とする通信システム。

【請求項 2】

請求項 1 記載の通信システムにおいて、

前記第 1 デバイスは、最初に前記中間レベルを出力したのち前記第 2 デバイスに情報を送信する、

ことを特徴とする通信システム。

【請求項 3】

請求項 2 記載の通信システムにおいて、

前記第 1 デバイスは、最初に前記第 2 レベルを出力したのち前記第 2 デバイスから送信される情報を受信する、

ことを特徴とする通信システム。

【請求項 4】

請求項 3 記載の通信システムにおいて、

前記第 2 デバイスは、最初に前記第 2 レベルを出力したのち前記第 1 デバイスに情報を送信する、

ことを特徴とする通信システム。

【請求項 5】

請求項 4 記載の通信システムにおいて、

前記第 1 デバイスは、最初に前記中間レベル又は前記第 2 レベルを出力したのち所定期間内に前記第 2 レベルを受信したとき、前記第 2 デバイスから送信される情報を受信する、

ことを特徴とする通信システム。

【請求項 6】

請求項 5 記載の通信システムにおいて、

前記第 1 デバイスは、二次電池の充放電を監視する電池監視集積回路である、

ことを特徴とする通信システム。

【請求項 7】

請求項 6 記載の通信システムにおいて、

前記第 2 デバイスは、前記二次電池の充放電を制御する保護集積回路である、

ことを特徴とする通信システム。

【請求項 8】

第 1 デバイスと第 2 デバイス間を 1 本の信号線で接続し、互いにレベルの異なる第 1 レベルと第 2 レベル、及び前記第 1 レベルと第 2 レベルの中間レベルを用いてシリアル通信を行うシリアル通信システムの第 1 デバイスであって、

前記第 1 レベルと前記中間レベルを繰り返すことで前記第 2 デバイスにクロックを送信する手段と、

前記第 2 デバイスが情報を送信していない場合に、前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 2 デバイスに情報を送信する手段と、

10

20

30

40

50

を有することを特徴とする第 1 デバイス。

【請求項 9】

第 1 デバイスと第 2 デバイス間を 1 本の信号線で接続し、互いにレベルの異なる第 1 レベルと第 2 レベル、及び前記第 1 レベルと第 2 レベルの中間レベルを用いてシリアル通信を行う通信システムの第 2 デバイスであって、

前記第 1 デバイスから供給される前記第 1 レベルと前記中間レベルが繰り返すクロックを受信する手段と、

受信した前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 1 デバイスに情報を送信する手段と、

を有することを特徴とする第 2 デバイス。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、双方向のシリアル通信を行う通信システム及びそのデバイスに関する。

【背景技術】

【0002】

従来から、双方向のシリアル通信を行う通信システムがある。例えば特許文献 1 には、データ及びクロックを時分割で多重して 1 本のバスラインで伝送し、送信 / 受信判定用のバスラインと合わせて 2 本のバスラインで、双方向から互いに送受信を行うことが記載されている。

20

【0003】

上記特許文献 1 には、送信時に、ラッチ回路はクロック回路のクロック信号に同期し、データ入力部よりのデータ H にて I N 端子の電源電圧 V_{cc} をスイッチの接点 a に出力し、データ L にて接点 a を抵抗 R 1 と R 2 による分圧値にし、スイッチはクロック信号で a、b に切り換えられ、a にてデータ、b にてクロック信号を出力し、送受切換スイッチを介しデータ・クロック伝送ラインに送出し、受信時に、送受切換スイッチより分離回路に入力した信号をレベル判別によりデータとクロック信号に分離し、データはラッチ・整形回路でラッチし波形整形して出力し、送信時に、デコーダは送受判定ラインのレベルと送信要求入力 H を演算、H を出力し、送受切換スイッチを送信側に切り換え、送受判定ラインを L にすることで、データとクロック信号を時分割多重してバスラインで伝送することが記載されている。

30

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開平 7 - 9 5 2 4 8 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

従来の技術は、双方向のシリアル通信を行うためにデータ・クロック伝送ラインと送受判定ラインを必要とし、1 本の信号線だけを用いて双方向のシリアル通信を行うことはできないという問題があった。

40

【0006】

本発明は上記の点に鑑みてなされたもので、1 本の信号線を用いて双方向のシリアル通信を行う通信システム及びそのデバイスを提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の一実施態様による通信システムは、第 1 デバイス (1 1) と第 2 デバイス (1 2) 間を 1 本の信号線で接続し、互いにレベルの異なる第 1 レベルと第 2 レベル、及び前記第 1 レベルと第 2 レベルの中間レベルを用いてシリアル通信を行う通信システムであって、

50

前記第 1 デバイス (1 1) は、前記第 1 レベルと前記中間レベルを繰り返すことで前記第 2 デバイスにクロックを送信し、

前記第 2 デバイス (1 2) は、受信した前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 1 デバイス (1 1) に情報を送信し、

前記第 1 デバイス (1 1) は、前記第 2 デバイス (1 2) が情報を送信していない場合に、前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 2 デバイス (1 2) に情報を送信する。

【 0 0 0 8 】

好ましくは、前記第 1 デバイス (1 1) は、最初に前記中間レベルを出力したのち前記第 2 デバイスに情報を送信する。

10

【 0 0 0 9 】

好ましくは、前記第 1 デバイス (1 1) は、最初に前記第 2 レベルを出力したのち前記第 2 デバイスから送信される情報を受信する。

【 0 0 1 0 】

好ましくは、前記第 2 デバイス (1 2) は、最初に前記第 2 レベルを出力したのち前記第 1 デバイスに情報を送信する。

【 0 0 1 1 】

好ましくは、前記第 1 デバイス (1 1) は、最初に前記中間レベル又は前記第 2 レベルを出力したのち所定期間内に前記第 2 レベルを受信したとき、前記第 2 デバイスから送信される情報を受信する。

20

【 0 0 1 2 】

好ましくは、前記第 1 デバイス (1 1) は、二次電池 (1 0) の充放電を監視する電池監視集積回路である。

【 0 0 1 3 】

好ましくは、前記第 2 デバイス (1 2) は、前記二次電池 (1 0) の充放電を制御する保護集積回路である。

【 0 0 1 4 】

また、本発明の一実施態様による第 1 デバイスは、第 1 デバイス (1 1) と第 2 デバイス (1 2) 間を 1 本の信号線で接続し、互いにレベルの異なる第 1 レベルと第 2 レベル、及び前記第 1 レベルと第 2 レベルの中間レベルを用いてシリアル通信を行うシリアル通信システムの第 1 デバイスであって、

30

前記第 1 レベルと前記中間レベルを繰り返すことで前記第 2 デバイス (1 2) にクロックを送信する手段 (R 1 1 , M 1 2) と、

前記第 2 デバイス (1 2) が情報を送信していない場合に、前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 2 デバイスに情報を送信する手段 (R 1 2 , M 1 1) と、を有する。

【 0 0 1 5 】

また、本発明の一実施態様による第 2 デバイスは、第 1 デバイス (1 1) と第 2 デバイス (1 2) 間を 1 本の信号線で接続し、互いにレベルの異なる第 1 レベルと第 2 レベル、及び前記第 1 レベルと第 2 レベルの中間レベルを用いてシリアル通信を行う通信システムの第 2 デバイスであって、

40

前記第 1 デバイス (1 1) から供給される前記第 1 レベルと前記中間レベルが繰り返すクロックを受信する手段 (3 3) と、

受信した前記クロックの前記中間レベルの期間に前記第 2 レベルを出力するか否かで前記第 1 デバイスに情報を送信する手段 (M 1 3) と、を有する。

【 0 0 1 6 】

なお、上記括弧内の参照符号は、理解を容易にするために付したものであり、一例にすぎず、図示の態様に限定されるものではない。

【発明の効果】

【 0 0 1 7 】

50

本発明によれば、１本の信号線を用いて双方向のシリアル通信を行うことができる。

【図面の簡単な説明】

【００１８】

【図１】本発明の通信システムの一実施形態のブロック構成図である。

【図２】電池監視ＩＣと保護ＩＣの信号入出力部の一実施形態の回路構成図である。

【図３】制御コマンド送信モードの信号タイミングチャートである。

【図４】状態問い合わせコマンド受信モードの信号タイミングチャートである。

【図５】割り込み受信モードの信号タイミングチャートである。

【図６】電池監視ＩＣにおける状態遷移図である。

【図７】保護ＩＣの信号入出力部の一実施形態の回路構成図である。

10

【図８】図７の各部の信号波形図である。

【図９】シフトレジスタの構成図である。

【図１０】制御コマンド送信モードの図７の各部の信号波形図である。

【図１１】状態問い合わせコマンド受信モードの図７の各部の信号波形図である。

【図１２】割り込み受信モードの図７の各部の信号波形図である。

【図１３】保護ＩＣが実行する信号出力処理のフローチャートである。

【発明を実施するための形態】

【００１９】

以下、図面に基づいて本発明の実施形態について説明する。

【００２０】

20

< 通信システムのブロック構成 >

図１は本発明の通信システムの一実施形態のブロック構成図を示す。図１において、端子Ｂ＋，Ｂ－間にはリチウムイオン電池等の二次電池１０が接続され、端子Ｂ＋は端子Ｐ＋に接続され、端子Ｂ－は抵抗Ｒ４及びＭＯＳトランジスタＭ２及びＭ１を介して端子Ｐ－に接続されており、端子Ｐ＋，Ｐ－間に負荷又は充電回路が接続される。

【００２１】

第１デバイスである電池監視ＩＣ（Integrated Circuit：集積回路）１１は抵抗Ｒ４の両端の電圧を端子ＶＲＳＭ，ＶＲＳＦに供給され、端子ＶＲＳＭ，ＶＲＳＦの電位差から二次電池１０の充放電電流を検出する。また、二次電池１０の電池電圧が保護ＩＣ１２を介して端子ＶＢＡＴに供給され、電池監視ＩＣ１１は端子ＶＢＡＴの電圧を二次電池１０の電圧として検出する。また、電池監視ＩＣ１１は端子ＶＤＤに保護ＩＣ１２で安定化された電源を供給されている。電池監視ＩＣ１１はマイクロコンピュータを内蔵し、二次電池１０の充放電電流を積算してバッテリー残量を算出すると共に、二次電池１０の過電圧検出及び充放電の過電流検出等を行い、その検出結果に基づいて保護ＩＣ１２の制御を行う。

30

【００２２】

第２デバイスである保護ＩＣ１２は二次電池１０から抵抗Ｒ３を介して端子ＶＤＤに供給される電圧を安定化して端子ＶＲＥＧＯＵＴから電池監視ＩＣ１１に供給する。また、端子ＶＳＥＮＳＥには抵抗Ｒ１を介して二次電池１０の電池電圧が供給され、この電池電圧を分圧して端子ＶＢＡＴから電池監視ＩＣ１１に供給する。また、保護ＩＣ１２は端子ＶＳＥＮＳＥの電圧を過充電閾値及び過放電閾値と比較して、端子ＶＳＥＮＳＥ電圧が過充電閾値を超えると、異常状態であるとしてＭＯＳトランジスタＭ１をオフし、過放電閾値を下回ると、異常状態であるとしてＭＯＳトランジスタＭ２をオフする。これと共に、保護ＩＣ１２は電池監視ＩＣ１１からの制御に従ってＭＯＳトランジスタＭ１，Ｍ２のオン／オフを切り換えることで、二次電池１０の充放電制御を行う。

40

【００２３】

電池監視ＩＣ１１の端子ＩＣＯＭと保護ＩＣ１２の端子ＩＣＯＭは信号線１３で接続されており、電池監視ＩＣ１１と保護ＩＣ１２との間で双方向の３値シリアル通信が行われる。

【００２４】

50

< 通信システムの入出力回路の構成 >

図 2 は電池監視 IC 1 1 と保護 IC 1 2 の信号入出力部の一実施形態の回路構成図を示す。図 2 において、電池監視 IC 1 1 の端子 IC OM には電池監視 IC 1 1 の入出力回路 2 1 が併設されている。入出力回路 2 1 内において、電池監視 IC 1 1 の端子 IC OM は抵抗 R 1 1 を介して電源 VDD に接続されると共に、抵抗 R 1 2 を介して n チャネル MOS トランジスタ M 1 1 のドレインに接続されており、MOS トランジスタ M 1 1 のソースは電源 VSS に接続されている。MOS トランジスタ M 1 1 のゲートには通信制御回路 2 2 からミドルレベル出力信号が供給される。

【 0 0 2 5 】

また、電池監視 IC 1 1 の端子 IC OM は n チャネル MOS トランジスタ M 1 2 のドレインに接続されており、MOS トランジスタ M 1 2 のソースは電源 VSS に接続されている。MOS トランジスタ M 1 2 のゲートには電池監視 IC 1 1 内の通信制御回路 2 2 からローレベル出力信号が供給される。更に、電池監視 IC 1 1 の端子 IC OM はインバータ 2 3 を介して通信制御回路 2 2 に接続されている。インバータ 2 3 はミドルレベルとローレベルの中間電位である第 1 閾値を有しており、端子 IC OM がローレベルのとき通信制御回路 2 2 にハイレベルを供給し、端子 IC OM がミドルレベル又はハイレベルのとき通信制御回路 2 2 にローレベルを供給する。

【 0 0 2 6 】

また、保護 IC 1 2 の端子 IC OM には保護 IC 1 2 の入出力回路 3 1 が併設されている。入出力回路 3 1 内において、保護 IC 1 2 の端子 IC OM は n チャネル MOS トランジスタ M 1 3 のドレインに接続されており、MOS トランジスタ M 1 3 のソースは電源 VSS に接続されている。MOS トランジスタ M 1 3 のゲートには保護 IC 1 2 内の通信制御回路 3 2 からローレベル出力信号が供給される。

【 0 0 2 7 】

更に、保護 IC 1 2 の端子 IC OM はインバータ 3 3 , 3 4 を介して通信制御回路 2 2 に接続されている。インバータ 3 3 はミドルレベルとローレベルの中間電位である第 1 閾値を有しており、端子 IC OM がローレベルのとき通信制御回路 2 2 にハイレベルを供給し、端子 IC OM がミドルレベル以上のとき通信制御回路 2 2 にローレベルを供給する。インバータ 3 4 はハイレベルとミドルレベルの中間電位である第 2 閾値を有しており、端子 IC OM がミドルレベル以下のとき通信制御回路 2 2 にハイレベルを供給し、端子 IC OM がハイレベルのとき通信制御回路 2 2 にローレベルを供給する。

【 0 0 2 8 】

ここで、電池監視 IC 1 1 は端子 IC OM からハイレベルの信号を出力する際には MOS トランジスタ M 1 1 , M 1 2 に値 0 の信号を供給し、端子 IC OM からローレベルの信号を出力する際には MOS トランジスタ M 1 1 に値 0、MOS トランジスタ M 1 2 に値 1 の信号を供給する。また、電池監視 IC 1 1 は端子 IC OM からミドルレベルの信号を出力する際には MOS トランジスタ M 1 1 に値 1、MOS トランジスタ M 1 2 に値 0 の信号を供給する。

【 0 0 2 9 】

また、保護 IC 1 2 は端子 IC OM がミドルレベルの期間に、端子 IC OM からローレベルの信号を出力する際には MOS トランジスタ M 1 3 に値 1 の信号を供給する。

【 0 0 3 0 】

< 制御コマンド送信モード >

図 3 に電池監視 IC 1 1 から保護 IC 1 2 に制御コマンドを送信する制御コマンド送信モードの信号タイミングチャートを示す。

【 0 0 3 1 】

まず、電池監視 IC 1 1 は図 3 (A) に示すように、端子 IC OM を所定期間 $\tau / 2$ (例えば数 $10 \mu s e c$) だけミドルレベルとし、次に端子 IC OM を所定期間 $\tau / 2$ だけハイレベルとする。電池監視 IC 1 1 はミドルレベルで制御コマンド送信モードを保護 IC 1 2 に通知し、ミドルレベル及びハイレベルの期間 τ で 1 クロック周期を通知する。な

10

20

30

40

50

お、図中の斜線部は、ミドルレベルとローレベルのいずれか一方であることを示す。

【 0 0 3 2 】

この後、ミドルレベル又はローレベルの所定期間とハイレベルの所定期間を例えば 1 4 回繰り返すことでクロックを含み、図中 (1) ~ (1 4) で示すミドルレベル又はローレベルで 1 4 ビットの制御コマンドを送信する。各ビットはミドルレベルを値 1 とし、ローレベルを値 0 とする。ところで、上記 1 4 ビットのうち奇数ビット (1) , (3) , (5) , (7) , (9) , (1 1) は制御コマンドの各ビットの値であり、偶数ビット (2) , (4) , (6) , (8) , (1 0) , (1 2) は先行する奇数ビット (1) , (3) , (5) , (7) , (9) , (1 1) を反転した値である。そして、奇数ビット (1 3) は奇数ビット (1) , (3) , (5) , (7) , (9) , (1 1) の奇数パリティとしてのチェックビットであり、偶数ビット (1 4) はチェックビットを反転した値である。すなわち、制御コマンドは実際にはチェックビットを含め 7 ビット構成である。なお、制御コマンドとしては、M O S トランジスタ M 1 のオン / オフの制御、M O S トランジスタ M 2 のオン / オフの制御等がある。

10

【 0 0 3 3 】

その後、電池監視 I C 1 1 が端子 I C O M をミドルレベルとするタイミングで、保護 I C 1 2 は図 3 (B) に (1 5) で示すように、端子 I C O M を所定期間 $\tau / 2$ だけハイレベル又はローレベルとして、パリティビット (1 5) を電池監視 I C 1 1 に通知する。このパリティビット (1 5) は受信した奇数ビット (1) , (3) , (5) , (7) , (9) , (1 1) , (1 3) から生成した奇数パリティの値である。ここでは、制御コマンドを正常受信した場合にパリティビット (1 5) をローレベルとし、正常受信できなかった場合にパリティビット (1 5) をハイレベルとしている。これにより、電池監視 I C 1 1 と保護 I C 1 2 の端子 I C O M は図 3 (C) に示す信号状態となる。

20

【 0 0 3 4 】

< 状態問い合わせコマンド受信モード >

図 4 に電池監視 I C 1 1 から保護 I C 1 2 に状態を問い合わせ、保護 I C 1 2 から送信される状態を電池監視 I C 1 1 で受信する状態問い合わせコマンド受信モードの信号タイミングチャートを示す。

【 0 0 3 5 】

まず、電池監視 I C 1 1 は図 4 (A) に示すように、端子 I C O M を所定期間 $\tau / 2$ だけローレベルとし、次に端子 I C O M を所定期間 $\tau / 2$ だけハイレベルとする。電池監視 I C 1 1 はローレベルとすることで保護 I C 1 2 に状態問い合わせコマンド受信モードを通知し、ミドルレベル及びハイレベルの期間 τ で 1 クロック周期を通知する。この後、ミドルレベルの所定期間とハイレベルの所定期間を例えば 1 4 回繰り返すことでクロックを送信する。

30

【 0 0 3 6 】

その後、電池監視 I C 1 1 が端子 I C O M をミドルレベルとするタイミングで、保護 I C 1 2 は図 4 (B) に (1) ~ (1 4) で示すハイレベル又はローレベルで 1 4 ビットのステータスを送信する。各ビットはハイレベルを値 1 とし、ローレベルを値 0 とする。ところで、上記 1 4 ビットのうちビット (1) ~ (1 3) はステータスの各ビットの値であり、ビット (1 4) はビット (1) ~ (1 3) の奇数パリティとしてのチェックビットである。すなわち、制御コマンドは実際にはチェックビットを含め 1 4 ビット構成である。これにより、電池監視 I C 1 1 と保護 I C 1 2 の端子 I C O M は図 4 (C) に示す信号状態となる。なお、ステータスとしては、M O S トランジスタ M 1 のオン / オフ状態、M O S トランジスタ M 2 のオン / オフの状態等がある。

40

【 0 0 3 7 】

< 割り込み受信モード >

図 5 に保護 I C 1 2 から電池監視 I C 1 1 に割り込みを行い、保護 I C 1 2 から送信される状態を電池監視 I C 1 1 で受信する割り込み受信モードの信号タイミングチャートを示す。

50

【 0 0 3 8 】

まず、保護 I C 1 2 は図 5 (B) に示すように端子 I C O M を所定期間 $\tau / 2$ だけローレベルとする。保護 I C 1 2 はローレベルとすることで電池監視 I C 1 1 に割り込み受信モードであることを通知する。

【 0 0 3 9 】

これを受けて電池監視 I C 1 1 は図 5 (A) に示すように、端子 I C O M を所定期間 $\tau / 2$ だけローレベルとし、次に端子 I C O M を所定期間 $\tau / 2$ だけハイレベルとすること例えば 1 4 回繰り返すことでクロックを送信する。

【 0 0 4 0 】

その後、電池監視 I C 1 1 が端子 I C O M をミドルレベルとするタイミングで、保護 I C 1 2 は図 5 (B) に (1) ~ (1 4) で示すハイレベル又はローレベルで 1 4 ビットのステータスを送信する。各ビットはハイレベルを値 1 とし、ローレベルを値 0 とする。ところで、上記 1 4 ビットのうちビット (1) ~ (1 3) はステータスの各ビットの値であり、ビット (1 4) はビット (1) ~ (1 3) の奇数パリティとしてのチェックビットである。すなわち、制御コマンドは実際にはチェックビットを含め 1 4 ビット構成である。これにより、電池監視 I C 1 1 と保護 I C 1 2 の端子 I C O M は図 5 (C) に示す信号状態となる。

【 0 0 4 1 】

< 電池監視 I C の状態遷移図 >

図 6 に電池監視 I C 1 1 における状態遷移図を示す。図 6 において、初期状態は 0 シーケンスである。電池監視 I C 1 1 において制御コマンド送信モードが開始されると、0 シーケンスから T 1 シーケンスに遷移し、問題がなければクロック周期で T 1 シーケンス ~ T E N D シーケンスを順に経過して 0 シーケンスに戻る。

【 0 0 4 2 】

また、電池監視 I C 1 1 において状態問い合わせコマンド受信モードが開始されると、0 シーケンスから R 1 シーケンスに遷移し、問題がなければクロック周期で R 1 シーケンス ~ R E N D シーケンスを順に経過して 0 シーケンスに戻る。

【 0 0 4 3 】

また、電池監視 I C 1 1 が端子 I C O M のローレベルを検出すると、割り込み受信モードとなり、電池監視 I C 1 1 は 0 シーケンスから I 1 シーケンスに遷移し、I 1 シーケンスから I 2 シーケンス、R 3 シーケンス ~ R E N D シーケンスを順に経過して 0 シーケンスに戻る。

【 0 0 4 4 】

ここで、T 1 シーケンス、T 2 シーケンス、R 1 シーケンス、R 2 シーケンスのいずれかにおいて、電池監視 I C 1 1 が端子 I C O M のローレベルを検出すると J 1 シーケンスに遷移する。これは、制御コマンド送信モード又は状態問い合わせコマンド受信モードと割り込み受信モードが競合した場合に発生する。

【 0 0 4 5 】

本実施形態ではこの競合を回避するため、割り込み受信モードの優先度を制御コマンド送信モード又は状態問い合わせコマンド受信モードより高く設定している。これにより、競合による J 1 シーケンスから I 2 シーケンスに遷移し、その後、R 3 シーケンス ~ R E N D シーケンスを順に経過して 0 シーケンスに戻る。

【 0 0 4 6 】

< 保護 I C の信号入出力部の構成 >

図 7 は保護 I C 1 2 の信号入出力部の一実施形態の回路構成図を示す。図 7 において、図 2 と同一部分には同一符号を付す。図 7 において、保護 I C 1 2 の端子 I C O M からの入力信号はインバータ 3 3 , 3 4 を介して通信制御回路 3 2 に供給される。

【 0 0 4 7 】

通信制御回路 3 2 はインバータ 3 3 から供給される入力信号のクロックを分離し、分離したクロックに同期して、1 4 ビットのステータスのうちローレベル出力とすべきタイ

10

20

30

40

50

ミングで図 8 (A) に示すようにハイレベル期間が $\tau / 2$ のパルス信号を出力する。この通信制御回路 3 2 が出力するパルス信号はインバータ 4 2 , 4 3 , 4 4 , 4 5 を通してノア回路 4 6 に供給されると共に、ノア回路 4 7 に供給される。

【 0 0 4 8 】

インバータ 4 3 , 4 4 の接続点はコンデンサ C 1 にて接地されており、上記パルス信号によりコンデンサ C 1 の電圧は図 8 (B) に示すように傾斜波形となる。これにより、インバータ 4 5 の出力信号は図 8 (C) に示すようにパルス幅が縮小される。

【 0 0 4 9 】

ノア回路 4 6 の出力は MOS トランジスタ M 1 3 のゲートに供給されると共にノア回路 4 7 の入力端子に供給され、ノア回路 4 7 の出力はノア回路 4 7 の入力端子に供給されている。このため、ノア回路 4 6 の出力は図 8 (D) に示すように通信制御回路 3 2 の出力パルス信号よりパルス幅が狭くなる。このノア回路 4 6 の出力するパルス信号のハイレベル期間に MOS トランジスタ M 1 3 がオンすることで、端子 I C O M は図 8 (E) に示すようにクロックに同期してローレベルとなる。つまり、図 8 (E) のローレベル期間は通信制御回路 3 2 の出力パルス信号のパルス幅 ($\tau / 2$) よりパルス幅が狭くなる。もし、保護 I C 1 2 の出力する図 8 (E) のローレベル期間が $\tau / 2$ であれば、電池監視 I C 1 1 がミドルレベルで出力するクロックの情報が全て消失してしまう。このため、上記ミドルレベルのクロック情報が全て消失しないように、図 8 (E) のローレベル期間を $\tau / 2$ より狭くしている。

【 0 0 5 0 】

ここで、図 7 に示す通信制御回路 3 2 には図 9 に示すシフトレジスタが設けられている。シフトレジスタは n 段の D 型フリップフロップ 1 0 0 - 1 ~ 1 0 0 - n と各フリップフロップの D 入力端子に接続されたスイッチ 1 0 1 - 1 ~ 1 0 1 - n から構成されている。スイッチ 1 0 1 - 1 ~ 1 0 1 - n は端子 1 0 2 に例えば値 0 の信号が供給されたときに端子 1 0 3 - 1 ~ 1 0 3 - n 側に接続され、端子 1 0 3 - 1 ~ 1 0 3 - n から供給される n ビットのステータスが端子 1 0 5 からのクロックの入力によりフリップフロップ 1 0 0 - 1 ~ 1 0 0 - n にセットされる。

【 0 0 5 1 】

その後、端子 1 0 2 は値 1 となり、スイッチ 1 0 1 - 1 はフリップフロップ 1 0 0 - 1 の D 入力端子を端子 1 0 4 に接続し、スイッチ 1 0 1 - 2 ~ 1 0 1 - n はフリップフロップ 1 0 0 - 2 ~ 1 0 0 - n の D 入力端子を前段のフリップフロップ 1 0 0 - 1 ~ 1 0 0 - $n - 1$ の Q 出力端子に接続してシフトレジスタを構成する。端子 1 0 5 には通信制御回路 3 2 が端子 I C O M の入力信号から分離したクロックが入力され、フリップフロップ 1 0 0 - 1 ~ 1 0 0 - n のクロック入力端子に供給される。このクロックの入力により、フリップフロップ 1 0 0 - 1 ~ 1 0 0 - n にセットされている n ビットのステータスはフリップフロップを順にシフトされて端子 1 0 6 よりシリアルに出力される。

【 0 0 5 2 】

図 1 0 (A) ~ (E) に制御コマンド送信モードにおける図 7 のインバータ 4 2 入力、コンデンサ C 1 の電圧、インバータ 4 5 出力、ノア回路 4 7 出力、端子 I C O M それぞれの波形図を示す。ここでは、保護 I C 1 2 が端子 I C O M からローレベル出力を行うためにインバータ 4 2 に図 1 0 (A) に示すハイレベルのパルス P 1 を供給すると、端子 I C O M は図 1 0 (E) に示すようにパルス P 1 の期間 $\tau / 2$ の前半はローレベルとなり、その後ミドルレベルとなる。

【 0 0 5 3 】

図 1 1 (A) ~ (E) に状態問い合わせコマンド受信モードにおける図 7 のインバータ 4 2 入力、コンデンサ C 1 の電圧、インバータ 4 5 出力、ノア回路 4 7 出力、端子 I C O M それぞれの波形図を示す。ここでは、保護 I C 1 2 が端子 I C O M からローレベル出力を行うためにインバータ 4 2 に図 1 1 (A) に示すハイレベルのパルス P 2 ~ P 5 を供給すると、端子 I C O M は図 1 1 (E) に示すようにパルス P 2 ~ P 5 の各期間 $\tau / 2$ の前半はローレベルとなり、その後ミドルレベルとなる。

【 0 0 5 4 】

図 1 2 (A) ~ (E) に割り込み受信モードにおける図 7 のインバータ 4 2 入力、コンデンサ C 1 の電圧、インバータ 4 5 出力、ノア回路 4 7 出力、端子 I C O M それぞれの波形図を示す。ここでは、保護 I C 1 2 が端子 I C O M からローレベル出力を行うためにインバータ 4 2 に図 1 2 (A) に示すハイレベルのパルス P 6 ~ P 9 を供給すると、端子 I C O M は図 1 2 (E) に示すようにパルス P 6 ~ P 9 の各期間 $\tau / 2$ の前半はローレベルとなり、その後ミドルレベルとなる。

【 0 0 5 5 】

< 保護 I C の信号出力処理 >

図 1 3 は保護 I C 1 2 が実行する信号出力処理のフローチャートを示す。図 1 3 において、定常状態ではステップ S 1 で保護状態が変化したか、つまり、保護状態が定常状態から異常状態等になったか否かを判別する。保護状態の変化がなければ、ステップ S 2 で端子 I C O M から入力信号があるか否かを判別し、入力信号がなければステップ S 1 に進む。

10

【 0 0 5 6 】

ステップ S 1 で保護状態の変化があったと判別された場合にはステップ S 3 で 1 パルス目をローレベルとして端子 I C O M から出力し、電池監視 I C 1 1 に割り込み受信モードであることを通知してステップ S 2 に進む。そして、ステップ S 2 で入力信号がある場合には、ステップ S 4 で端子 I C O M における 1 パルス目がミドルレベルであるか否かを判別する。

20

【 0 0 5 7 】

ステップ S 4 で 1 パルス目がミドルレベルでなければ状態問い合わせコマンド受信モード又は割り込み受信モードであるので、ステップ S 5 でステータスの出力を認識し、ステップ S 6 でクロックに合わせてステータスの各ビットを送信する。次に、ステップ S 7 で直前のパルス入力から一定期間（例えば τ の数倍 ~ 1 0 数倍程度）を経過しても次のパルス入力がないか否かを判別する。

【 0 0 5 8 】

一定期間を超えて次のパルス入力がない場合は、ステップ S 3 で出力したローレベルが電池監視 I C 1 1 で認識されていないとみなして再びステップ S 3 に進み、ステップ S 3 の処理を繰り返す。一定期間内に次のパルス入力がある場合はステップ S 8 でハイレベルのパルスを 1 5 個カウントし、その間に 1 4 ビットのステータス送信を完了することで定常状態に戻る。

30

【 0 0 5 9 】

一方、ステップ S 4 で 1 パルス目がミドルレベルであれば制御コマンド送信モードであるので、ステップ S 9 で電池監視 I C 1 1 から送信される制御コマンドの各ビットを受信して入力する。次に、ステップ S 1 0 で奇数ビット (1) , (3) , (5) , (7) , (9) , (1 1) , (1 3) それぞれが偶数ビット (2) , (4) , (6) , (8) , (1 0) , (1 2) , (1 4) と一致し、かつ、奇数ビット (1) , (3) , (5) , (7) , (9) , (1 1) から演算した奇数パリティと、奇数ビット (1 3) のチェックビットが一致するか否かを判別する。そして、一致の場合つまりパリティが合っている場合は、ステップ S 1 1 で端子 I C O M からローレベルを出力して電池監視 I C 1 1 に正常受信を通知して、定常状態に戻る。不一致の場合つまりパリティが合っていない場合は、ステップ S 1 2 で端子 I C O M からローレベルを出力して、電池監視 I C 1 1 に受信異常を通知して定常状態に戻る。

40

【 0 0 6 0 】

このようにして、上記実施形態では、1 本の信号線を用いて双方向のシリアル通信を行うことができる。

【 0 0 6 1 】

なお、上記実施形態では、電池監視 I C 1 1 からハイレベルとミドルレベルでクロックを送信し保護 I C 1 2 からローレベルの信号を送信して双方向通信を行っているが、電池

50

監視 IC 11 からローレベルとミドルレベルでクロックを送信し保護 IC 12 からハイレベルの信号を送信して双方向通信を行っても良く、上記実施形態に限定されるものではない。

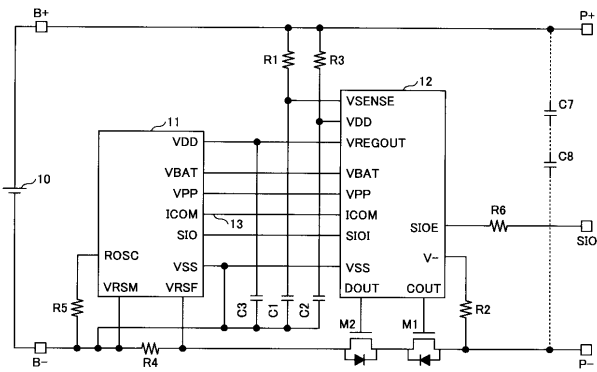
【符号の説明】

【0062】

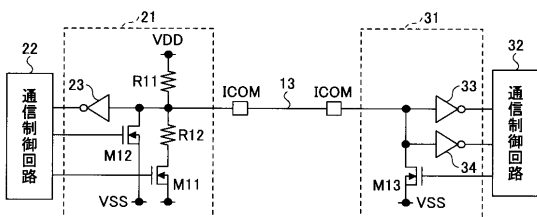
- 10 二次電池
- 11 電池監視 IC
- 12 保護 IC
- 21, 31 入出力回路
- 22, 32 通信制御回路
- 24, 33, 42 ~ 45 インバータ
- 41 論理回路
- 46, 47 ノア回路
- M11 ~ M13 MOSトランジスタ
- R11, R12 抵抗

10

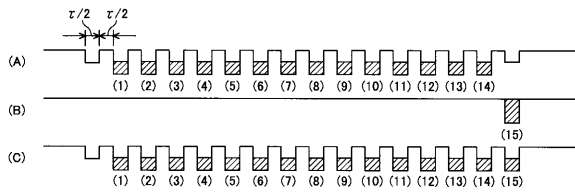
【図1】



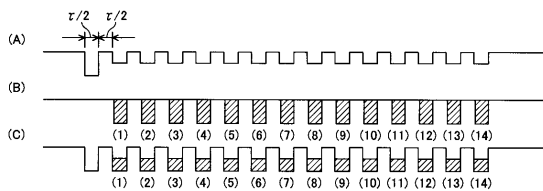
【図2】



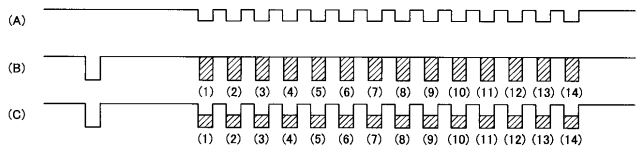
【図3】



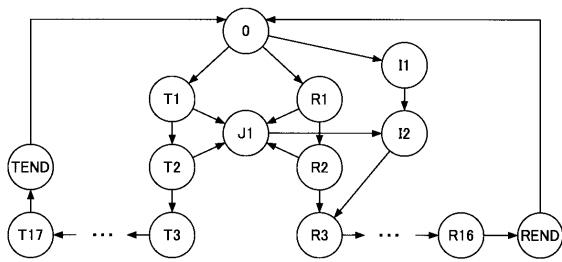
【図4】



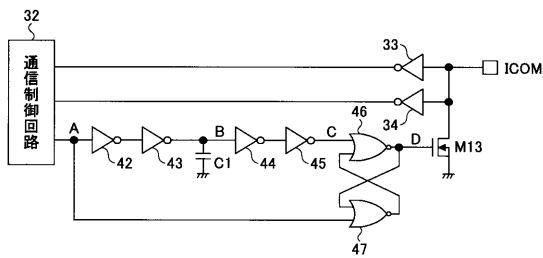
【図5】



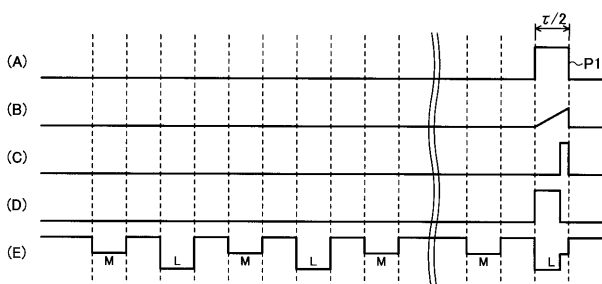
【図 6】



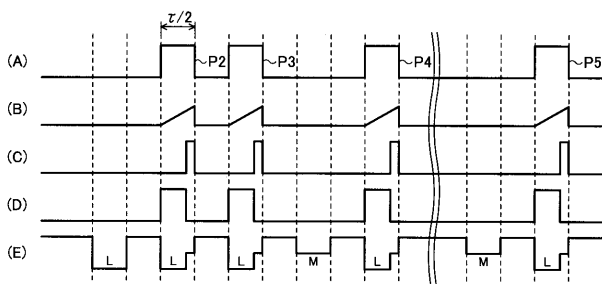
【図 7】



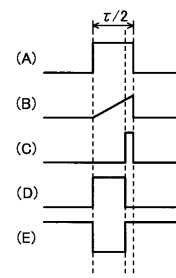
【図 10】



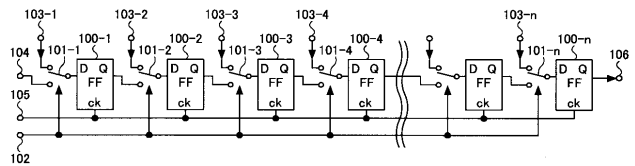
【図 11】



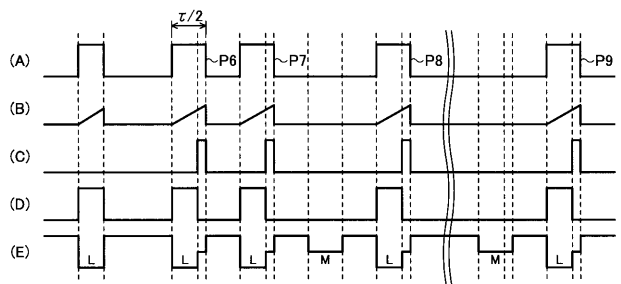
【図 8】



【図 9】



【図 12】



【図 13】

