

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
【部門区分】 第 7 部門第 2 区分
【発行日】 令和 7 年 6 月 24 日 (2025.6.24)

【国際公開番号】 WO2025/017981
【出願番号】 特願 2024-554238 (P2024-554238)
【国際特許分類】

H 0 1 L 21/20(2006.01)
H 1 0 D 30/68(2025.01)
H 1 0 B 41/27(2023.01)
H 1 0 B 43/27(2023.01)
H 1 0 D 64/60(2025.01)
H 1 0 D 30/01(2025.01)

10

【F I】

H 0 1 L 21/20
H 0 1 L 29/78 3 7 1
H 1 0 B 41/27
H 1 0 B 43/27
H 0 1 L 21/28 3 0 1 S
H 0 1 L 29/78 6 2 7 G

20

【手続補正書】
【提出日】 令和 6 年 9 月 11 日 (2024.9.11)
【手続補正 1】
【補正対象書類名】 特許請求の範囲
【補正対象項目名】 全文
【補正方法】 変更
【補正の内容】
【特許請求の範囲】
【請求項 1】

30

アモルファスシリコンを単結晶シリコンに変換する変換工程を含む、半導体素子の製造方法において、前記変換工程は、

加熱を伴う処理により、前記アモルファスシリコンを覆うように第 1 材料を含む第 1 膜を形成することにより、前記アモルファスシリコンに接するシリサイドを形成する第 1 工程と、

前記第 1 工程後、加熱を伴う処理により、前記シリサイドを覆うように第 2 材料を含む第 2 膜を形成することにより、前記シリサイドに接するように、S i、前記第 1 材料および前記第 2 材料で構成される化合物を形成する第 2 工程と、

前記第 2 工程後に残っている前記シリサイドを、熱処理により、前記化合物に変化させる第 3 工程と、を含み、

40

前記第 1 材料は、N i、P d、T i、C u、P t、C o、M o、M g、W、C r および M n からなるグループから選択される 1 つの材料であり、

前記第 2 材料は、A l、A u、S b、I n、A g および G a からなるグループから選択される 1 つの材料である、

ことを特徴とする半導体素子の製造方法。

【請求項 2】

前記変換工程は、前記第 3 工程後に残っている前記アモルファスシリコンの少なくとも一部を、熱処理により、単結晶シリコンに変化させる第 4 工程を更に含む、

ことを特徴とする請求項 1 に記載の半導体素子の製造方法。

【請求項 3】

50

前記第 4 工程を経て、前記アモルファスシリコン、前記化合物および前記単結晶シリコンの積層構造が形成される、

ことを特徴とする請求項 2 に記載の半導体素子の製造方法。

【請求項 4】

前記第 4 工程は、MILC (Metal Induced Lateral Crystallization) プロセスを含む、

ことを特徴とする請求項 3 に記載の半導体素子の製造方法。

【請求項 5】

前記第 2 工程で形成する前記第 2 膜の厚さは、前記第 1 工程で形成される前記第 1 膜の厚さより大きく、前記第 1 工程で形成される前記第 1 膜の厚さの 4 倍より小さい、

ことを特徴とする、請求項 1 乃至 4 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 6】

前記第 2 材料は、Al である、

ことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 7】

前記第 1 材料は、Ni である、

ことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 8】

前記第 1 材料は、Ni であり、前記第 2 材料は、Al である、

ことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 9】

前記第 1 工程では、加熱を伴う処理により、前記アモルファスシリコンの他、絶縁膜を覆うように前記第 1 材料を含む前記第 1 膜を形成することにより、前記アモルファスシリコンに接する前記シリサイドの他、前記絶縁膜に接する第 1 材料膜が形成される、

ことを特徴とする請求項 1 から 4 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 10】

前記変換工程は、前記第 1 工程と前記第 2 工程との間に、前記絶縁膜に接する前記第 1 材料膜を除去する工程を更に含む、

ことを特徴とする請求項 9 に記載の半導体素子の製造方法。

【請求項 11】

前記第 2 工程では、加熱を伴う処理により、前記シリサイドの他、前記絶縁膜を覆うように前記第 1 材料を含む前記第 2 膜を形成することにより、前記シリサイドに接する前記化合物の他、前記絶縁膜に接する第 2 材料膜が形成される、

ことを特徴とする請求項 10 に記載の半導体素子の製造方法。

【請求項 12】

前記変換工程は、前記第 2 工程と前記第 3 工程との間に、前記絶縁膜に接する前記第 2 材料膜を除去する工程を更に含む、

ことを特徴とする請求項 11 に記載の半導体素子の製造方法。

【請求項 13】

前記第 2 工程では、加熱を伴う処理により、前記シリサイドおよび前記第 1 材料膜を覆うように第 2 材料を含む前記第 2 膜を形成することにより、前記シリサイドに接する前記化合物の他、前記絶縁膜に接する、前記第 1 材料および前記第 2 材料の第 2 化合物が得られる、

ことを特徴とする請求項 9 に記載の半導体素子の製造方法。

【請求項 14】

前記変換工程は、前記第 2 工程と前記第 3 工程との間に、前記絶縁膜に接する前記第 2 化合物を除去する工程を含む、

ことを特徴とする請求項 13 に記載の半導体素子の製造方法。

【請求項 15】

前記変換工程は、前記第 3 工程の後に、前記絶縁膜に接する前記第 2 化合物を除去する

10

20

30

40

50

工程を更に含む、

ことを特徴とする請求項 1 3 に記載の半導体素子の製造方法。

【請求項 1 6】

アモルファスシリコンを単結晶シリコンに変換する変換工程を含む、半導体素子の製造方法において、前記変換工程は、

前記アモルファスシリコンを覆うように第 1 材料を含む第 1 膜を形成する第 1 工程と、

前記第 1 工程後、前記第 1 膜を覆うように第 2 材料を含む第 2 膜を形成する第 2 工程と

、
前記第 2 工程後、熱処理により、S i、前記第 1 材料および前記第 2 材料を含む化合物を形成する第 3 工程と、を含み、

前記第 1 材料は、N i、P d、T i、C u、P t、C o、M o、M g、W、C r および M n からなるグループから選択される 1 つの材料であり、

前記第 2 材料は、A l、A u、S b、I n、A g および G a からなるグループから選択される 1 つの材料である、

ことを特徴とする半導体素子の製造方法。

【請求項 1 7】

前記変換工程は、前記第 3 工程後に残っている前記アモルファスシリコンの少なくとも一部を、熱処理により、単結晶シリコンに変化させる第 4 工程を更に含む、

ことを特徴とする請求項 1 6 に記載の半導体素子の製造方法。

【請求項 1 8】

前記第 4 工程を経て、前記アモルファスシリコン、前記化合物および前記単結晶シリコンの積層構造が形成される、

ことを特徴とする請求項 1 7 に記載の半導体素子の製造方法。

【請求項 1 9】

前記第 4 工程は、M I L C (M e t a l I n d u c e d L a t e r a l C r y s t a l l i z a t i o n) プロセスを含む、

ことを特徴とする請求項 1 8 に記載の半導体素子の製造方法。

【請求項 2 0】

前記第 2 工程で形成する前記第 2 膜の厚さは、前記第 1 工程で形成される前記第 1 膜の厚さより大きく、前記第 1 工程で形成される前記第 1 膜の厚さの 4 倍より小さい、

ことを特徴とする、請求項 1 6 乃至 1 9 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 2 1】

前記第 2 材料は、A l である、

ことを特徴とする請求項 1 6 乃至 1 9 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 2 2】

前記第 1 材料は、N i である、

ことを特徴とする請求項 1 6 乃至 1 9 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 2 3】

前記第 1 材料は、N i であり、前記第 2 材料は、A l である、

ことを特徴とする請求項 1 6 乃至 1 9 のいずれか 1 項に記載の半導体素子の製造方法。

【請求項 2 4】

アモルファスシリコン、化合物および単結晶シリコンの積層構造を含む半導体素子であって、

前記化合物は、S i、第 1 材料および第 2 材料の化合物であり、

前記第 1 材料は、N i、P d、T i、C u、P t、C o、M o、M g、W、C r および M n からなるグループから選択される 1 つの材料であり、

前記第 2 材料は、A l、A u、S b、I n、A g および G a からなるグループから選択される 1 つの材料である、

ことを特徴とする半導体素子。