



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0098649  
(43) 공개일자 2015년08월28일

- (51) 국제특허분류(Int. Cl.)  
G06F 1/32 (2006.01) G06F 12/02 (2006.01)
- (52) CPC특허분류(Coo. Cl.)  
G06F 1/3275 (2013.01)  
G06F 1/3206 (2013.01)
- (21) 출원번호 10-2015-7019293
- (22) 출원일자(국제) 2012년12월20일  
심사청구일자 없음
- (85) 번역문제출일자 2015년07월16일
- (86) 국제출원번호 PCT/US2013/076827
- (87) 국제공개번호 WO 2014/100546  
국제공개일자 2014년06월26일
- (30) 우선권주장  
13/726,066 2012년12월22일 미국(US)

- (71) 출원인  
켈컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자  
타하, 알리  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
간디, 비폴  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
기디, 파니 바부  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (74) 대리인  
특허법인 남앤드남

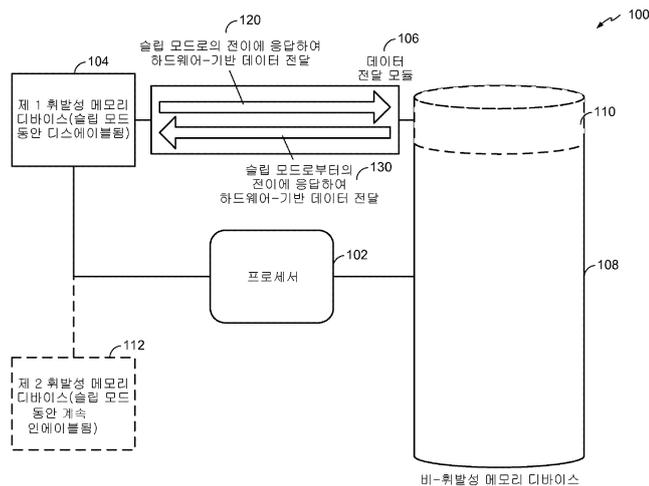
전체 청구항 수 : 총 40 항

(54) 발명의 명칭 비-휘발성 메모리의 이용을 통한 휘발성 메모리의 전력 소비 감소

(57) 요약

방법은 휘발성 메모리 및 비-휘발성 메모리를 포함하는 전자 디바이스에서 동작 모드로부터 슬립 모드로의 전이를 개시하는 단계를 포함한다. 개시하는 단계에 응답하여, 데이터는 휘발성 메모리로부터 비-휘발성 메모리로 카피되고, 휘발성 메모리의 부분은 디스에이블된다. 다른 방법은, 판독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 및 판독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리를 포함하는 전자 디바이스에서 저성능 모드 조건이 충족되는 것을 결정하는 단계를 포함한다. 휘발성 메모리로부터 비-휘발성 메모리로 판독-전용 데이터의 메모리 맵핑이 업데이트된다. 제 1 카피를 저장하는 휘발성 메모리의 부분은 디스에이블되고, 판독-전용 데이터의 액세스는 휘발성 메모리 대신에 비-휘발성 메모리로 지향된다.

대표도



- (52) CPC특허분류(Coo. Cl.)  
**G06F 1/3212** (2013.01)  
**G06F 12/0238** (2013.01)  
Y02B 60/1225 (2013.01)  
Y02B 60/1228 (2013.01)  
Y02B 60/1292 (2013.01)  
Y02B 60/32 (2013.01)
-

## 특허청구의 범위

### 청구항 1

방법으로서,

전자 디바이스에서 동작 모드로부터 슬립 모드로의 전이를 개시하는 단계 - 상기 전자 디바이스는 제 1 크기를 갖는 휘발성 메모리 디바이스 및 상기 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스를 포함함 -;

상기 개시하는 단계에 응답하여, 데이터를 상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 카피하는 단계; 및

상기 슬립 모드 동안 상기 휘발성 메모리 디바이스의 부분을 디스에이블(disable)하는 단계

를 포함하는,

방법.

### 청구항 2

제 1 항에 있어서,

상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 카피된 데이터는 데이터 이미지를 포함하는,

방법.

### 청구항 3

제 1 항에 있어서,

상기 데이터는, 상기 휘발성 메모리 디바이스로부터의 데이터 전달들을 위해 예약된 상기 비-휘발성 메모리 디바이스의 부분으로 카피되는,

방법.

### 청구항 4

제 1 항에 있어서,

상기 휘발성 메모리 디바이스의 부분을 디스에이블하는 단계는, 상기 휘발성 메모리 디바이스의 부분에 대한 전력을 턴 오프(turn off)하는 단계를 포함하는,

방법.

### 청구항 5

제 1 항에 있어서,

상기 휘발성 메모리 디바이스는 DRAM(dynamic random access memory)을 포함하는,

방법.

### 청구항 6

제 5 항에 있어서,

상기 휘발성 메모리 디바이스를 디스에이블하는 단계는, 상기 슬립 모드 동안 상기 휘발성 메모리 디바이스의 리프레시(refresh)를 디스에이블하는 단계를 포함하는,

방법.

**청구항 7**

제 5 항에 있어서,  
상기 DRAM은 DDR(double data rate) 동기 DRAM(SDRAM)을 포함하는,  
방법.

**청구항 8**

제 5 항에 있어서,  
상기 비-휘발성 메모리 디바이스는 NOR 플래시 메모리, NAND 플래시 메모리, eMMC(embedded MultiMediaCard), 또는 이들의 임의의 결합을 포함하는,  
방법.

**청구항 9**

제 1 항에 있어서,  
상기 슬립 모드로부터 상기 동작 모드로의 전이에 응답하여,  
상기 휘발성 메모리 디바이스의 부분을 인에이블(enable)하는 단계; 및  
데이터를 상기 비-휘발성 메모리 디바이스로부터 상기 휘발성 메모리 디바이스로 카피하는 단계를 더 포함하는,  
방법.

**청구항 10**

제 9 항에 있어서,  
상기 데이터를 상기 비-휘발성 메모리 디바이스로 카피하기 전의 상기 데이터와 연관된 메모리 맵핑은, 상기 데이터가 상기 비-휘발성 메모리 디바이스로부터 상기 휘발성 메모리 디바이스로 카피된 후에 계속 유효한,  
방법.

**청구항 11**

제 9 항에 있어서,  
상기 휘발성 메모리 디바이스의 특정 위치로부터 카피된 데이터 엘리먼트는, 상기 휘발성 메모리 디바이스를 인에이블한 후에, 상기 비-휘발성 메모리 디바이스로부터 상기 휘발성 메모리 디바이스의 상기 특정 위치로 카피되는,  
방법.

**청구항 12**

제 9 항에 있어서,  
상기 전자 디바이스는 모바일 폰을 포함하고,  
상기 휘발성 메모리 디바이스는 멀티미디어 데이터와 연관되고,  
상기 모바일 폰은 모뎀 데이터와 연관된 제 2 휘발성 메모리 디바이스를 포함하고, 그리고  
상기 제 2 휘발성 메모리 디바이스는 상기 슬립 모드 동안 계속 인에이블되는,  
방법.

**청구항 13**

장치로서,

제 1 크기를 갖는 휘발성 메모리 디바이스;

상기 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스;

동작 모드로부터 슬립 모드로의 전이를 개시하고, 상기 슬립 모드 동안 상기 휘발성 메모리 디바이스의 부분을 디스에이블하도록 구성된 프로세서; 및

상기 개시하는 것에 응답하여 그리고 상기 슬립 모드 동안 상기 휘발성 메모리 디바이스를 디스에이블하기 전에, 데이터를 상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 카피하도록 구성된 데이터 전달 모듈

을 포함하는,

장치.

#### 청구항 14

제 13 항에 있어서,

상기 데이터 전달 모듈은 하드웨어를 포함하고,

상기 하드웨어는 상기 휘발성 메모리 디바이스에 그리고 상기 비-휘발성 메모리 디바이스에 커플링되고, 상기 데이터를 상기 프로세서에 전송함이 없이 상기 데이터를 상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 카피하도록 그리고 상기 데이터를 상기 프로세서에 전송함이 없이 상기 데이터를 상기 비-휘발성 메모리 디바이스로부터 상기 휘발성 메모리 디바이스로 카피하도록 구성되는,

장치.

#### 청구항 15

제 13 항에 있어서,

상기 데이터 전달 모듈은 상기 프로세서에 통합되거나, 상기 프로세서에 의해 실행가능하거나, 또는 이들의 임의의 결합인,

장치.

#### 청구항 16

제 15 항에 있어서,

상기 데이터 전달 모듈은 상기 데이터를 상기 프로세서를 통해 상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 카피하도록 그리고 상기 데이터를 상기 프로세서를 통해 상기 비-휘발성 메모리 디바이스로부터 상기 휘발성 메모리 디바이스로 카피하도록 구성되는,

장치.

#### 청구항 17

명령들을 포함하는 컴퓨터-판독가능 저장 디바이스로서,

상기 명령들은, 프로세서에 의해 실행될 때, 상기 프로세서로 하여금,

전자 디바이스에서 동작 모드로부터 슬립 모드로의 전이를 개시하고 - 상기 전자 디바이스는 제 1 크기를 갖는 휘발성 메모리 디바이스 및 상기 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스를 포함함 -;

상기 개시하는 것에 응답하여, 상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로의 데이터의 카피를 야기하고, 그리고

상기 슬립 모드 동안 상기 휘발성 메모리 디바이스의 부분을 디스에이블하도록 야기하는,

명령들을 포함하는 컴퓨터-관독가능 저장 디바이스.

**청구항 18**

장치로서,

제 1 크기를 갖는 휘발성 메모리 디바이스;

제 2 크기를 갖는 비-휘발성 메모리 디바이스;

동작 모드로부터 슬립 모드로의 전이를 개시하고, 상기 슬립 모드 동안 상기 휘발성 메모리 디바이스의 부분을 디스에이블하도록 구성된 프로세서; 및

상기 개시하는 것에 응답하여 그리고 상기 슬립 모드 동안 상기 휘발성 메모리 디바이스를 디스에이블하기 전에, 데이터를 상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 카피하기 위한 수단

을 포함하는,

장치.

**청구항 19**

방법으로서,

전자 디바이스에서 LPM(low performance mode) 조건이 충족됨을 결정하는 단계 - 상기 전자 디바이스는 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 상기 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함함 -; 및

상기 LPM 조건이 충족되는 것에 응답하여,

상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 상기 관독-전용 데이터의 메모리 맵핑을 업데이트하는 단계;

상기 관독-전용 데이터의 제 1 카피를 저장하는 상기 휘발성 메모리 디바이스의 부분을 디스에이블하는 단계; 및

상기 관독-전용 데이터에 대한 액세스 요청을 상기 휘발성 메모리 디바이스 대신에 상기 비-휘발성 메모리 디바이스로 지향시키는 단계

를 포함하는,

방법.

**청구항 20**

제 19 항에 있어서,

상기 LPM 조건이 충족됨을 결정하는 단계는, 상기 전자 디바이스의 배터리의 남은 배터리 수명이 임계치 미만임을 결정하는 단계를 포함하는,

방법.

**청구항 21**

제 19 항에 있어서,

상기 LPM 조건이 충족됨을 결정하는 단계는, 상기 LPM으로의 전이를 요청하는 입력을 수신하는 단계를 포함하는,

방법.

**청구항 22**

제 19 항에 있어서,

상기 관독-전용 데이터의 제 1 카피는 상기 휘발성 메모리 디바이스의 제 1 물리적 어드레스에 저장되고,  
상기 관독-전용 데이터의 제 2 카피는 상기 비-휘발성 메모리 디바이스의 제 2 물리적 어드레스에 저장되고, 그  
리고

상기 방법은,

상기 LPM 동안 상기 제 2 물리적 어드레스를 이용하여 상기 관독-전용 데이터에 액세스하는 단계  
를 더 포함하는,

방법.

#### **청구항 23**

제 19 항에 있어서,

상기 LPM 컨디션이 더 이상 충족되지 않는 것을 결정하는 것에 응답하여,

상기 휘발성 메모리 디바이스의 부분을 인에이블하는 단계; 및

상기 비-휘발성 메모리 디바이스로부터 상기 휘발성 메모리 디바이스로 상기 관독-전용 데이터의 메모리 맵핑을  
업데이트하는 단계

를 더 포함하는,

방법.

#### **청구항 24**

제 23 항에 있어서,

상기 메모리 맵핑을 업데이트하기 전에, 상기 관독-전용 데이터를 상기 비-휘발성 메모리 디바이스로부터 상기  
휘발성 메모리 디바이스로 카피하는 단계

를 더 포함하는,

방법.

#### **청구항 25**

제 19 항에 있어서,

상기 비-휘발성 메모리 디바이스는 XIP(execute-in-place) 동작을 지원하는 NOR 플래시 메모리를 포함하고,

상기 방법은,

상기 LPM 동안, 상기 NOR 플래시 메모리로부터의 상기 관독-전용 데이터의 하나 또는 둘 이상의 명령들을 실행  
시키는 단계

를 더 포함하는,

방법.

#### **청구항 26**

제 19 항에 있어서,

상기 메모리 맵핑을 업데이트하기 전에 인터럽트들을 디스에이블하고, 상기 메모리 맵핑을 업데이트한 후에 인  
터럽트들을 인에이블하는 단계

를 더 포함하는,

방법.

#### **청구항 27**

제 19 항에 있어서,

상기 메모리 맵핑을 업데이트하기 전에 상기 전자 디바이스의 프로세서에서 스레드 스케줄링을 중단(suspend)하고, 상기 메모리 맵핑을 업데이트한 후에 상기 스레드 스케줄링을 재개(resume)하는 단계

를 더 포함하는,

방법.

#### 청구항 28

제 19 항에 있어서,

상기 메모리 맵핑을 업데이트하기 전에 상기 전자 디바이스의 프로세서에서 멀티-스레드 모드(multi-threaded mode)로부터 단일-스레드 모드(single-threaded mode)로 스위칭하고, 상기 메모리 맵핑을 업데이트한 후에 상기 단일-스레드 모드로부터 상기 멀티-스레드 모드로 스위칭하는 단계

를 더 포함하는,

방법.

#### 청구항 29

제 19 항에 있어서,

상기 메모리 맵핑을 업데이트하기 전에 상기 전자 디바이스의 프로세서에서 TLB(translation lookaside buffer)의 하나 또는 둘 이상의 엔트리들을 무효화하는 단계

를 더 포함하는,

방법.

#### 청구항 30

제 19 항에 있어서,

상기 관독-전용 데이터의 제 1 카피를 저장하는 상기 휘발성 메모리 디바이스의 부분을 디스에이블하는 단계는, 상기 LPM 동안 상기 부분의 리프레시를 디스에이블하는 단계를 포함하는,

방법.

#### 청구항 31

제 19 항에 있어서,

상기 관독-전용 데이터의 제 1 카피를 저장하는 상기 휘발성 메모리 디바이스의 부분을 디스에이블하는 단계는, 상기 LPM 동안 상기 부분을 턴 오프하는 단계를 포함하는,

방법.

#### 청구항 32

장치로서,

관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스;

상기 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스; 및

프로세서

를 포함하고,

상기 프로세서는, LPM(low performance mode)에서,

상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 상기 관독-전용 데이터의 메모리 맵핑을 업데이트하고,

상기 관독-전용 데이터의 제 1 카피를 저장하는 상기 휘발성 메모리 디바이스의 부분을 디스에이블하고, 그리고 상기 관독-전용 데이터에 대한 액세스 요청을 상기 휘발성 메모리 디바이스 대신에 상기 비-휘발성 메모리 디바이스로 지향시키도록 구성되는,

장치.

**청구항 33**

제 32 항에 있어서,

상기 프로세서는 추가로, LPM 조건이 충족되는지를 결정하도록 구성되는,

장치.

**청구항 34**

제 32 항에 있어서,

상기 휘발성 메모리 디바이스는 추가로 제 2 관독-전용 데이터의 카피를 저장하고, 그리고

상기 제 2 관독-전용 데이터는 상기 LPM 동안 상기 휘발성 메모리 디바이스에서 액세스되는,

장치.

**청구항 35**

제 32 항에 있어서,

상기 휘발성 메모리 디바이스는 추가로 관독-기록 데이터의 카피를 저장하고, 그리고

상기 관독-기록 데이터는 상기 LPM 동안 상기 휘발성 메모리 디바이스에서 액세스되는,

장치.

**청구항 36**

제 35 항에 있어서,

상기 관독-전용 데이터 및 상기 관독-기록 데이터는 전자 디바이스의 특정 서브시스템과 연관되고, 그리고

상기 관독-전용 데이터 및 상기 관독-기록 데이터는, 상기 서브시스템에 대응하는 이미지를 발생시키는 링커(linker)에 의해 개별적으로 그룹화되는,

장치.

**청구항 37**

명령들을 포함하는 컴퓨터-관독가능 저장 디바이스로서,

상기 명령들은, 프로세서에 의해 실행될 때, 상기 프로세서로 하여금,

전자 디바이스에서 LPM(low performance mode) 조건이 충족되는 것에 응답하여 - 상기 전자 디바이스는 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 상기 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함함 -,

상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 상기 관독-전용 데이터의 메모리 맵핑을 업데이트하고,

상기 관독-전용 데이터의 제 1 카피를 저장하는 상기 휘발성 메모리 디바이스의 부분을 디스에이블하고, 그리고

상기 관독-전용 데이터에 대한 액세스 요청을 상기 휘발성 메모리 디바이스 대신에 상기 비-휘발성 메모리 디바이스로 지향시키도록 야기하는,

명령들을 포함하는 컴퓨터-관독가능 저장 디바이스.

**청구항 38**

제 37 항에 있어서,

상기 프로세서에 의해 실행될 때, 상기 프로세서로 하여금, 상기 LPM 컨디션이 충족됨을 결정하도록 야기하는 명령들

을 더 포함하는,

명령들을 포함하는 컴퓨터-관독가능 저장 디바이스.

**청구항 39**

장치로서,

관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스;

상기 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스;

LPM(low performance mode) 컨디션이 충족되는 것에 응답하여, 상기 휘발성 메모리 디바이스로부터 상기 비-휘발성 메모리 디바이스로 상기 관독-전용 데이터의 메모리 맵핑을 업데이트하기 위한 수단;

상기 관독-전용 데이터의 제 1 카피를 저장하는 상기 휘발성 메모리 디바이스의 부분을 디스에이블하기 위한 수단; 및

상기 관독-전용 데이터에 대한 액세스 요청을 상기 휘발성 메모리 디바이스 대신에 상기 비-휘발성 메모리 디바이스로 지향시키기 위한 수단

을 포함하는,

장치.

**청구항 40**

제 39 항에 있어서,

상기 LPM 컨디션이 충족됨을 결정하기 위한 수단

을 더 포함하는,

장치.

**명세서**

**기술분야**

[0001] 본원은 일반적으로, 비-휘발성 메모리의 이용을 통해 휘발성 메모리의 전력 소비를 감소시키는 시스템들 및 방법들에 관한 것이다.

**배경기술**

[0002] 모바일 폰들과 같은 휴대용 컴퓨팅 디바이스들이 더 작아짐에 따라, 배터리 수명에 대한 반도체 누설 전류의 악영향이 증가될 수 있다. 예를 들어, 반도체 누설 전류는 모바일 폰의 슬립 플로어 전류(sleep floor current)를 증가시킬 수 있는데, 여기서, 슬립 플로어 전류는 모바일 폰이 슬립 모드 및/또는 유휴 모드(idle mode), 대기 모드(standby mode) 등과 같은 몇몇 다른 전력-절약 상태에 있는 동안 모바일 폰에 흐르는 최소량의 전류를 나타낸다. 모바일 폰들은, 모바일 폰들이 유휴 대기 모드에 있는 시간의 95%를 초과하여 슬립 모드에 있을 수 있다고 추정된다. 따라서, 슬립 플로어 전류를 작은 양 만큼이라도 감소시키는 것은 유휴 대기 배터리 수명의 큰 증가를 초래할 수 있다.

[0003] DRAM(dynamic random access memory)을 활용하는 모바일 폰들에서, 슬립 플로어 전류의 큰 부분은 DRAM의 주기적인 리프레싱(refreshing)으로 인한 것일 수 있다. 슬립 플로어 전류에 대한 메모리 리프레시들의 기여(contribution)를 감소시키는 하나의 방식은, PASR(partial array self refresh)를 이용하는 것이다. PASR에서, DRAM의 "상위(upper)"(또는 "하위(lower)") 절반의 페이지들의 데이터는, DRAM의 "하위"(또는 "상위")

절반의 페이지들로 이동(migrate)된다. 페이지 이동이 완료된 후에, 메모리의 "하위"(또는 "상위") 절반은 슬립 모드 동안 리프레시될 수 있지만, 메모리의 "상위"(또는 "하위") 절반은 리프레시되지 않을 수 있고, 이는 이용되는 메모리 리프레시 전류의 전체적인 양을 감소시킬 수 있다. 그러나, DRAM의 50% 초과가 원래 활용되고 있었다면, PASR은 불편할 수 있다. DRAM의 50% 초과가 활용되는 경우, 데이터를 압축하지 않으면서 - 데이터를 압축하는 것은 시간 소모적일 수 있음 - 모든 데이터를 DRAM의 2분의 1로 통합하는 것은 가능하지 않을 수 있다. 초과 데이터는 삭제될 수 있거나, 슬립 모드 동안 DRAM의 리프레시되지 않은 절반에서 훼손(deteriorate)되도록 방치될 수 있다.

[0004] PASR에 포함되는 페이지 이동은 또한 시간 소모적이고 배터리 집중적일 수 있다(예를 들어, 페이지 이동은 250 밀리암페어(mA)에서 10 내지 40 초가 걸릴 수 있음). 더욱이, 사용되는 메모리 할당 관리(예를 들어, 운영 체제의 메모리 할당 관리 소프트웨어)에 따라 슬립 모드로부터 전이되는 경우, 역방향 페이지 이동(reverse page migration)이 수행될 수 있다. 페이지 이동은 또한 구현하기 어려울 수 있는데, 페이지 이동이 시작된 후까지 DRAM의 엠프티 페이지들의 위치가 알려지지 않을 수 있기 때문이다.

**발명의 내용**

[0005] 전력 소비를 감소시키는 동적 메모리 관리의 시스템들 및 방법들이 개시된다. 설명되는 기법들, 또는 그 기법들의 부분들은, 전자 디바이스의 슬립 모드 동안, 전자 디바이스의 정상 동작 모드 동안, 또는 이들의 임의의 결합 동안 이용될 수 있다.

[0006] 예를 들어, 제 1 기법은 슬립 플로어 전류를 감소시키기 위해 전자 디바이스에서 비-휘발성 메모리를 활용하는 것을 포함한다. 예시하여, 휘발성 메모리(예를 들어, RAM)에 부가하여, 모바일 폰 또는 다른 전자 디바이스는 NOR 플래시, NAND 플래시, eMMC(embedded MultiMediaCard) 등과 같은 비-휘발성 메모리를 포함할 수 있다. 비-휘발성 메모리의 부분은 휘발성 메모리로부터의 데이터 전달을 위해 예약 또는 할당될 수 있다. 모바일 폰이 슬립 모드로 전이되는 경우, 휘발성 메모리로부터의 데이터는, 어드레스에 의한 순서로, 비-휘발성 메모리의 예약된 부분에 전달될 수 있다. 슬립 모드 동안, 휘발성 메모리는 턴 오프(turn off)될 수 있고, 이는 DRAM 셀프-리프레시들을 회피함으로써, 슬립 플로어 전류를 감소시킨다. 슬립 모드를 빠져나가는 경우, 데이터는 다시(back) 비-휘발성 메모리로부터 어드레스에 의한 순서로 휘발성 메모리에 카피(copy)될 수 있다. 데이터가 어드레스에 의한 순서로 휘발성 메모리에 그리고 휘발성 메모리로부터 전달되기 때문에, 슬립 모드 이전에 사용되는 메모리 맵핑들은 슬립 모드를 빠져나온 후에 계속 유효하다. 휘발성 메모리와 비-휘발성 메모리 사이의 전달 메커니즘은 프로세서-독립적일 수 있거나(예를 들어, DMA(direct memory access) 엔진, 직접 버스 연결 등을 이용함), 프로세서를 포함할 수 있다(예를 들어, 각각의 데이터 엘리먼트가 카피 동안 프로세서를 통과할 수 있음).

[0007] 다른 예로서, 제 2 기법은 정상(예를 들어, 비-슬립(non-sleep)) 모드 동안 배터리 수명을 모니터링하는 것을 포함할 수 있다. 배터리 수명이 임계치 미만으로 떨어지는 경우, 전자 디바이스는 LPM(low performance mode)에 진입할 수 있다. 또한, 사용자 커맨드에 응답하여 LPM에 진입할 수 있다. LPM은 비록 감소된 성능일 지라도 연속적인 시스템 동작을 제공할 수 있다는 점에서, LPM은 슬립 모드와 상이할 수 있다. LPM 동안, 판독-전용 데이터는 휘발성 메모리 대신에 비-휘발성 메모리로부터 액세스될 수 있다. LPM에 진입함에 따라, 판독-전용 데이터에 대한 메모리 맵핑은, 휘발성 메모리의 물리적 어드레스 대신에 비-휘발성 메모리의 물리적 어드레스에 대한 포인트로 수정될 수 있다. 예시하여, 비-휘발성 메모리는, 저장된 코드를 실행시키기 위한 XIP(execute-in-place) 동작을 가능하게 하는 NOR 플래시 메모리일 수 있다. LPM 동안, 판독-전용 데이터를 저장하는 휘발성 메모리 부분들의 셀프-리프레시들은 디스에이블(disable)될 수 있는데, 그 이유는, 대신에 판독-전용 데이터가 비-휘발성 메모리로부터 액세스되기 때문이다. 대안적으로, 전자 디바이스의 휘발성 메모리 부분들은 LPM 동안 전체적으로 턴 오프될 수 있다.

[0008] 특정 실시예에서, 방법은 전자 디바이스에서 동작 모드로부터 슬립 모드로의 전이를 개시하는 단계를 포함한다. 전자 디바이스는 제 1 크기를 갖는 휘발성 메모리 디바이스 및 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스를 포함한다. 방법은 또한, 개시하는 단계에 응답하여, 데이터를 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 카피하는 단계를 포함한다. 방법은 추가로, 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하는 단계를 포함한다.

[0009] 다른 특정 실시예에서, 장치는 제 1 크기를 갖는 휘발성 메모리 디바이스 및 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스를 포함한다. 장치는 또한, 동작 모드로부터 슬립 모드로의 전이를 개시하고, 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하도록 구성된 프로세서를 포함한다.

장치는 추가로, 개시하는 것에 응답하여 그리고 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하기 전에, 데이터를 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 카피하도록 구성된 데이터 전달 모듈을 포함한다.

[0010] 다른 특정 실시예에서, 컴퓨터-관독가능 저장 디바이스는 명령들을 포함하고, 명령들은, 프로세서에 의해 실행될 때, 프로세서로 하여금, 전자 디바이스에서 동작 모드로부터 슬립 모드로의 전이를 개시하도록 야기한다. 전자 디바이스는 제 1 크기를 갖는 휘발성 메모리 디바이스 및 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스를 포함한다. 명령들은, 프로세서에 의해 실행될 때, 프로세서로 하여금, 개시하는 것에 응답하여, 데이터를 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로의 데이터의 카피를 야기하도록 또한 야기한다. 명령들은, 프로세서에 의해 실행될 때, 프로세서로 하여금, 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하도록 추가로 야기한다.

[0011] 다른 특정 실시예에서, 장치는 제 1 크기를 갖는 휘발성 메모리 디바이스 및 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스를 포함한다. 장치는 또한, 동작 모드로부터 슬립 모드로의 전이를 개시하고, 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하도록 구성된 프로세서를 포함한다. 장치는 추가로, 개시하는 것에 응답하여 그리고 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하기 전에, 데이터를 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 카피하기 위한 수단을 포함한다.

[0012] 다른 특정 실시예에서, 방법은 전자 디바이스에서 LPM(low performance mode) 컨디션이 충족됨을 결정하는 단계를 포함한다. 전자 디바이스는 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함한다. 방법은 또한, LPM 컨디션이 충족되는 것에 응답하여, 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 관독-전용 데이터의 메모리 맵핑을 업데이트하는 단계를 포함한다. 방법은 추가로, 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스의 부분을 디스에이블하는 단계 및 관독-전용 데이터에 대한 액세스 요청을 휘발성 메모리 디바이스 대신에 비-휘발성 메모리 디바이스로 지향시키는 단계를 포함한다.

[0013] 다른 특정 실시예에서, 장치는 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함한다. 장치는 또한, 프로세서를 포함하고, 프로세서는, LPM 컨디션이 충족되는지에 응답하여, 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 관독-전용 데이터의 메모리 맵핑을 업데이트하도록 구성된다. 프로세서는 추가로, 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스의 부분을 디스에이블하고, 관독-전용 데이터에 대한 액세스 요청을 휘발성 메모리 디바이스 대신에 비-휘발성 메모리 디바이스로 지향시키도록 구성된다.

[0014] 다른 특정 실시예에서, 컴퓨터-관독가능 저장 디바이스는 명령들을 포함하고, 명령들은, 프로세서에 의해 실행될 때, 프로세서로 하여금, LPM 컨디션이 충족되는 것에 응답하여, 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 관독-전용 데이터의 메모리 맵핑을 업데이트하도록 야기한다. LPM 컨디션은, 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함하는 전자 디바이스에서 충족된다. 명령들은, 프로세서에 의해 실행될 때, 프로세서로 하여금, 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스의 부분을 디스에이블하고, 관독-전용 데이터에 대한 액세스 요청을 휘발성 메모리 디바이스 대신에 비-휘발성 메모리 디바이스로 지향시키도록 추가로 야기한다.

[0015] 다른 특정 실시예에서, 장치는 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함한다. 장치는 또한, LPM 컨디션이 충족되는 것에 응답하여, 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 관독-전용 데이터의 메모리 맵핑을 업데이트하기 위한 수단을 포함한다. 장치는 추가로, 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스의 부분을 디스에이블하기 위한 수단 및 관독-전용 데이터에 대한 액세스 요청을 휘발성 메모리 디바이스 대신에 비-휘발성 메모리 디바이스로 지향시키기 위한 수단을 포함한다.

[0016] 개시된 실시예들 중 적어도 하나의 실시예에 의해 제공되는 하나의 특정 이점은, 슬립 모드로의 전이에 응답하여 휘발성 메모리로부터 비-휘발성 메모리로 데이터를 카피한 후에, 휘발성 메모리 또는 휘발성 메모리의 부분을 디스에이블함으로써, 슬립 플로어 전류를 감소시키는 능력이다. 다른 특정 이점은, 관독-전용 데이터를 휘발성 메모리 대신에 비-휘발성 메모리로부터 액세스함으로써, 메모리 리프레시 전류를 감소시키는 능력이다. 본원의 다른 양상들, 이점들, 및 특징들은: 도면의 간단한 설명, 발명을 실시하기 위한 구체적인 내용, 및 청구 범위 부분들을 포함하는 전체 출원서의 리뷰 후에 명백해질 것이다.

**도면의 간단한 설명**

[0017]

[0017] 도 1은 휘발성 메모리로부터 비-휘발성 메모리로의 프로세서-독립적 데이터 전달 후에, 휘발성 메모리 또는 휘발성 메모리의 부분을 디스에이블함으로써, 휘발성 메모리의 전력 소비를 감소시키도록 동작가능한 시스템의 특정 실시예를 예시하는 도면이고;

[0018] 도 2는 휘발성 메모리로부터 비-휘발성 메모리로의 프로세서-종속적 데이터 전달 후에, 휘발성 메모리 또는 휘발성 메모리의 부분을 디스에이블함으로써, 휘발성 메모리의 전력 소비를 감소시키도록 동작가능한 시스템의 특정 실시예를 예시하는 도면이고;

[0019] 도 3은 도 1 및 도 2의 데이터 전달 동작들의 특정 실시예를 예시하는 도면이고;

[0020] 도 4는 관독-전용 데이터에 관해 휘발성 메모리의 전력 소비를 감소시키도록 동작가능한 시스템의 특정 실시예를 예시하는 도면이고;

[0021] 도 5는 도 1 및 도 2의 시스템들에서의 동작 방법의 특정 실시예를 예시하는 흐름도이고;

[0022] 도 6은 도 4의 시스템에서의 동작 방법의 특정 실시예를 예시하는 흐름도이고; 그리고

[0023] 도 7은 비-휘발성 메모리의 이용을 통해 휘발성 메모리의 전력 소비를 감소시키도록 동작가능한 컴포넌트들을 포함하는 통신 디바이스의 블록도이다.

**발명을 실시하기 위한 구체적인 내용**

[0018]

[0024] 도 1은 휘발성 메모리로부터 비-휘발성 메모리로의 프로세서-독립적 데이터 전달 후에, 휘발성 메모리 또는 휘발성 메모리의 부분을 디스에이블함으로써, 휘발성 메모리의 전력 소비를 감소시키는 시스템(100)의 특정 실시예를 예시하는 도면이다. 시스템(100)은 제 1 휘발성 메모리 디바이스(104)에 커플링되는 프로세서(102)를 포함할 수 있고, 시스템(100)은 비-휘발성 메모리 디바이스(108)를 포함하거나 비-휘발성 메모리 디바이스(108)에 커플링될 수 있다. 특정 실시예에서, 도 1의 시스템(100)은, 모바일 폰, 태블릿 컴퓨팅 디바이스, 랩톱 컴퓨팅 디바이스 등과 같은 전자 디바이스 내에 포함될 수 있다.

[0019]

[0025] 특정 실시예에서, 제 1 휘발성 메모리 디바이스(104)는 RAM(random access memory)를 포함한다. 예를 들어, 제 1 휘발성 메모리 디바이스(104)는 단일-랭크 또는 듀얼-랭크 DDR(double data rate) 동기 DRAM 디바이스(본 명세서에서 "DDR"로 또한 지칭됨)와 같은 DRAM(dynamic random access memory) 디바이스일 수 있다. 제 1 휘발성 메모리 디바이스(104)가 DRAM을 포함하는 경우, 제 1 휘발성 메모리 디바이스(104)는, 시스템(100)이 비활성 또는 슬립 모드에 있을 때라도, DRAM에 저장된 데이터를 리프레시 및 유지하기 위해 전력(예를 들어, 배터리 전력)을 소비할 수 있다. 그러나, 본 명세서에서 추가로 설명되는 바와 같이, 제 1 휘발성 메모리 디바이스(104)의 전력 소비는, 제 1 휘발성 메모리 디바이스(104)로부터 비-휘발성 메모리 디바이스(108)로 데이터를 전달한 후에, 제 1 휘발성 메모리 디바이스(104) 또는 제 1 휘발성 메모리 디바이스(104)의 부분을 디스에이블하는 것을 포함하는 기법들을 통해 감소될 수 있다.

[0020]

[0026] 비-휘발성 메모리 디바이스(108)는 디스크-기반 메모리, 플래시 메모리, 고체 상태 메모리, 또는 몇몇 다른 유형의 비-휘발성 메모리를 포함할 수 있다. 예를 들어, 비-휘발성 메모리 디바이스(108)는 NOR 플래시 메모리, NAND 플래시 메모리, eMMC(embedded MultiMediaCard), 또는 이들의 임의의 결합을 포함할 수 있다. 특정 실시예에서, 비-휘발성 메모리 디바이스(108)의 부분(110)은 시스템(100)의 휘발성 메모리로부터의, 이를테면, 제 1 휘발성 메모리 디바이스(104)로부터의 데이터 전달들을 위해 예약 또는 할당될 수 있다. 따라서, 비-휘발성 메모리 디바이스(108)의 전체 용량 미만이 일반적 저장(예를 들어, 애플리케이션/사용자 데이터의 저장)을 위해 이용가능하다. 그러나, 비-휘발성 메모리 디바이스(108)는 실질적으로 휘발성 메모리 디바이스(104)보다 크기 때문에, 데이터 전달을 위해 부분(110)을 예약하는 것은 성능 또는 사용자 경험에 현저한 영향을 미치지 않을 수 있다.

[0021]

[0027] 특정 실시예에서, 예약된 부분(110)의 크기는 제 1 휘발성 메모리 디바이스(104)의 용량과 동일하거나 제 1 휘발성 메모리 디바이스(104)의 용량의 프랙션(fraction)이다. 예를 들어, 비-휘발성 메모리 디바이스(108)는 16 기가바이트(GB) eMMC일 수 있고, 제 1 휘발성 메모리 디바이스(104)는 512 메가바이트(MB) DDR일 수 있다. 따라서, 예로서, eMMC의 512 MB 또는 256 MB가 DDR로부터의 데이터 전달을 위해 예약될 수 있다. 다수의 DDR들이 존재하는 경우, 예약된 부분(110)의 크기는 DDR들 중 하나의 DDR의 용량과 동일하거나 하나의 DDR의 용량의 프랙션이거나, 또는 DDR들 모두가 아닌 하나보다 많은 수의 DDR들의 용량들의 합과 동일하거나 그 하

나보다 많은 수의 DDR들의 용량들의 프랙션들이거나, 또는 DDR들 모두의 용량들의 합과 동일하거나 DDR들 모두의 용량들의 프랙션일할 수 있다.

[0022] [0028] 도 1에 도시된 바와 같이, 제 1 휘발성 메모리 디바이스(104)와 비-휘발성 메모리 디바이스(108) 사이의 데이터 전달은 프로세서(102)와 독립적으로(즉, 전달되는 데이터를 프로세서(102)에 전송함이 없이) 수행될 수 있다. 예를 들어, 데이터 전달 모듈(106)은 제 1 휘발성 메모리 디바이스(104) 및 비-휘발성 메모리 디바이스(108)에 커플링될 수 있다. 예시하여, 데이터 전달 모듈(106)은, 데이터를 제 1 휘발성 메모리 디바이스(104)로부터 비-휘발성 메모리 디바이스(108)로 그리고 그 반대로 카피하도록 구성되는 DMA(direct memory access) 엔진 또는 제어기, 직접 데이터 버스 연결 등과 같은 하드웨어를 포함할 수 있다.

[0023] [0029] 특정 실시예에서, 데이터를 프로세서(102)에 전송함이 없이 데이터를 전달하기 위해 데이터 전달 모듈(106)을 이용하는 것은, 데이터의 저전력 고속 전달을 가능하게 한다. 예를 들어, 데이터 전달 모듈(106)은 1 초 미만으로 512 MB DDR의 전체 콘텐츠(또는 512 MB DDR의 콘텐츠의 프랙션)를 전달할 수 있지만, 프로세서(102)는 (예를 들어, 슬립 모드에서) 전력-콜랩스(power-collapse)된다. 일단 제 1 휘발성 메모리 디바이스(104)의 전체 콘텐츠 또는 콘텐츠의 부분이 비-휘발성 메모리 디바이스(108)에 카피되면, 제 1 휘발성 메모리 디바이스(104) 또는 제 1 휘발성 메모리 디바이스(104)의 부분은 슬립 모드 동안 디스에이블될 수 있다. 예를 들어, 제 1 휘발성 메모리 디바이스(104) 또는 제 1 휘발성 메모리 디바이스(104)의 부분을 디스에이블하는 것은, 제 1 휘발성 메모리 디바이스(104)를 턴 오프하는 것 또는 제 1 휘발성 메모리 디바이스(104)의 대응하는 부분을 턴 오프하는 것, 제 1 휘발성 메모리 디바이스(104)의 리프레시를 디스에이블하는 것 또는 제 1 휘발성 메모리 디바이스(104)의 대응하는 부분의 리프레시를 디스에이블하는 것, 또는 이들의 임의의 결합을 포함할 수 있다. 시스템(100)이 슬립 모드로부터 빠져나올 때, 데이터 전달 모듈(106)은 데이터를 다시 비-휘발성 메모리 디바이스(108)로부터 제 1 휘발성 메모리 디바이스(104)로 카피하기 위해 이용될 수 있다.

[0024] [0030] 특정 실시예에서, 데이터는 제 1 휘발성 메모리 디바이스(104)와 비-휘발성 메모리 디바이스(108) 사이에서 어드레스에 의한 순서로 카피된다. 본 명세서에서 이용되는 바와 같이, "어드레스에 의한 순서로" 데이터를 카피하는 것은, 휘발성 메모리 디바이스로부터 카피되는 데이터의 각각의 엘리먼트가, 휘발성 메모리 디바이스를 디스에이블하기 전에 데이터의 각각의 엘리먼트가 카피되었던 바로 그 위치에서 휘발성 메모리 디바이스에 다시 기록되는 것을 의미한다. 예를 들어, 전체 제 1 휘발성 메모리 디바이스(104)의 데이터 이미지(예를 들어, 스냅샷)(예를 들어, 512 MB 데이터 이미지)는, 전체 DDR 제 1 휘발성 메모리 디바이스(104)가 활성 데이터(예를 들어, 시스템(100)에서 하드웨어 컴포넌트 및/또는 소프트웨어 애플리케이션에 의해 사용되고 있는 데이터)를 저장하고 있었는지의 여부와 무관하게, 비-휘발성 메모리 디바이스(108)에 카피될 수 있다. 전체 제 1 휘발성 메모리 디바이스(104)의 데이터 이미지를 발생시키고 카피하는 것은, 데이터를 압축하는 것 또는 활성 데이터만을 비-휘발성 메모리 디바이스(108)에 로케이팅 및 카피하는 것보다 신속할 수 있다. 더욱이, 비-휘발성 메모리 디바이스(108)의 크기가 제 1 휘발성 메모리 디바이스(104)의 크기보다 상당히 더 클 수 있기 때문에, 전체 제 1 휘발성 메모리 디바이스(104)의 스냅샷을 카피하는 것의 저장 비용은 비교적 적고 사용자에게 수용가능할 수 있다. 부가하여, 데이터가 어드레스에 의한 순서로, 제 1 휘발성 메모리 디바이스(104)에 그리고 제 1 휘발성 메모리 디바이스(104)로부터 전달되기 때문에, 슬립 모드 이전에 사용되는 메모리 맵핑들(예를 들어, 가상 어드레스 투 물리적 어드레스 맵핑들)은 슬립 모드를 빠져나온 후에 계속 유효할 수 있다. 또한, PASR(partial array self refresh) 시스템들과 달리, 제 1 휘발성 메모리 디바이스(104)가 50%를 초과하여 가득 찬 경우, 데이터 손실이 회피될 수 있다.

[0025] [0031] 동작 동안, 정상 또는 활성 동작 모드로부터 슬립 모드로의 전이가 개시될 수 있다. 예를 들어, 프로세서(102), 또는 몇몇 다른 컴포넌트(예를 들어, 전력 제어기)는 사용자 입력(예를 들어, 사용자가 전자 디바이스의 파워 또는 대기 버튼을 디프레싱(depressing)하는 것)에 기초하여, 또는 이벤트 또는 인터럽트(예를 들어, 타임아웃)에 기초하여 슬립 모드로의 전이를 개시할 수 있다. 120에서 도시된 바와 같이, 슬립 모드로의 전이의 개시에 응답하여, 데이터 전달 모듈(106)은 데이터를 제 1 휘발성 메모리 디바이스(104)로부터 비-휘발성 메모리 디바이스(108)로 카피할 수 있다. 특정 실시예에서, 프로세서(102)는 카피하는 것을 트리거하는 메시지를 데이터 전달 모듈(106)에 전송한다.

[0026] [0032] 데이터가 카피된 후에, 제 1 휘발성 메모리 디바이스(104)는 디스에이블될 수 있다. 예를 들어, (예를 들어, 인에이블 신호 또는 전력 신호를 디-어설팅(de-asserting)함으로써) 제 1 휘발성 메모리 디바이스(104)에 대한 전력이 턴 오프될 수 있고 그리고/또는 (예를 들어, 리프레시 신호를 디-어설팅함으로써 또는 제 1 휘발성 메모리 디바이스(104)와 연관된 레지스터 또는 다른 메모리의 환경설정 값(configuration value)을 세팅함으로써) 제 1 휘발성 메모리 디바이스(104)의 리프레시가 중지될 수 있다. 특정 실시예에서, 프로세서(102) 또는

몇몇 다른 컴포넌트(예를 들어, 전력 제어기)가 제 1 휘발성 메모리 디바이스(104)를 디스에이블할 수 있다. 따라서, 제 1 휘발성 메모리 디바이스(104)는, 슬립 모드 동안 DRAM 디바이스들을 리프레시하는 기존의 시스템들에 비해 적은 전력을 슬립 모드에서 소비할 수 있다. 프로세서(102) 및/또는 비-휘발성 메모리 디바이스(108)와 같은, 시스템(100)의 다른 컴포넌트들이 또한 슬립 모드 동안 디스에이블될 수 있다. 슬립 모드로부터 다시 정상 또는 활성 동작 모드로의 전이에 응답하여, 제 1 휘발성 메모리 디바이스(104)는 인에이블되고, 130에서 도시된 바와 같이, 비-휘발성 메모리 디바이스(108)에 저장된 데이터는, 비-휘발성 메모리 디바이스(108)로부터 제 1 휘발성 메모리 디바이스(104)로 다시 카피된다.

[0027] [0033] 특정 실시예에서, 부가적인 휘발성 메모리 디바이스들이 또한 시스템(100)에 존재할 수 있다. 예를 들어, 제 2 휘발성 메모리 디바이스(112)가 프로세서(102)에 커플링될 수 있다. 대안적으로, 휘발성 메모리 디바이스들(104, 112)은 멀티-뱅크 DDR의 상이한 뱅크들일 수 있다. 예를 들어, 제 1 휘발성 메모리 디바이스(104)는 1 GB DDR의 512 MB 하위 뱅크일 수 있고, 제 2 휘발성 메모리 디바이스(112)는 1 GB DDR의 512 MB 상위 뱅크일 수 있다. 부가적인 비-휘발성 메모리 디바이스들 및/또는 프로세서들이 또한 시스템(100)에 존재할 수 있다. 따라서, 본 명세서에서 설명된 다양한 디바이스들의 수, 구성, 용량, 및 유형은 제한하는 것이 아닌 단지 예시적인 것으로 고려되어야 한다. 다수의 휘발성 메모리 디바이스들이 존재하는 경우(또는 멀티-뱅크 휘발성 메모리 디바이스들이 존재하는 경우), 임의의 수의 휘발성 메모리 디바이스들(또는 뱅크들)로부터의 데이터는 슬립 모드의 개시에 응답하여 비-휘발성 메모리 디바이스(108)에 전달될 수 있다.

[0028] [0034] 예를 들어, 모바일 폰이 2개의 DDR들(또는 듀얼-뱅크 DDR)을 포함하는 경우, 하나의 DDR(또는 뱅크)은 멀티미디어 애플리케이션들/데이터 전용일 수 있고, 다른 DDR(또는 뱅크)은 모뎀 애플리케이션들/데이터 및 다른 "중요(critical)" 데이터 전용일 수 있다. 그러한 경우, 멀티미디어 DDR(또는 뱅크)로부터의 데이터는 비-휘발성 메모리에 카피될 수 있고, 멀티미디어 DDR(또는 뱅크)은 전력을 보존하기 위해 슬립 모드 동안 디스에이블될 수 있다. 그러나, 모뎀 애플리케이션들/데이터는 모뎀 DDR(또는 뱅크)에 유지될 수 있고, 모뎀 DDR(또는 뱅크)은 슬립 모드 동안 셀프-리프레시들을 계속 수행할 수 있다. 슬립 모드 동안 모뎀 데이터 및 다른 중요 데이터를 모뎀 DDR(또는 뱅크)에 유지하는 것은, 모바일 폰이 페이지 사이클들과 같은 무선 사이클들에 더 신속하게 응답하는 것을 가능하게 할 수 있다. 몇몇 실시예들에서, 특정 애플리케이션 또는 사용자 인터페이스(UI) 데이터, 이를테면, 모바일 폰 언락 스크린(unlock screen)은, 모바일 폰이 슬립 모드를 빠져나올 때 사용자 입력에 응답하도록, 모뎀 DDR(또는 뱅크)에서 유지될 수 있으며, 이는 사용자 경험을 개선할 수 있다.

[0029] [0035] 다른 메모리 구성들이 도 1의 시스템(100)으로부터 이득을 취할 수 있다는 것이 이해될 것이다. 예를 들어, 멀티미디어 메모리의 전체 콘텐츠 및 모뎀 메모리의 비-중요 부분(non-critical portion)(예를 들어, 하위 뱅크)은 디스크에 전달될 수 있는 한편, 모뎀 메모리의 중요 부분(예를 들어, 상위 뱅크)은 슬립 모드에서 계속 리프레시될 수 있다.

[0030] [0036] 특정 실시예에서, 도 1의 시스템(100)은 휘발성 메모리에 저장된 특정 데이터의 선택적 우선순위를 지원할 수 있다. 예를 들어, 애플리케이션 개발자들(예를 들어, API(application programming interface), 컴파일러, 링커(linker) 등을 통해) 또는 사용자들(예를 들어, GUI(graphical user interface) 옵션들을 통해)은, (예를 들어, 애플리케이션 또는 운영 체제에 의해 요청되는) 동적 메모리의 할당 또는 (예를 들어, 애플리케이션 또는 운영 체제에 의해 요청되는) 데이터의 로딩이, 슬립 모드 동안 계속 인에이블될 더 높은-우선순위의 휘발성 메모리에서 발생되어야 하는지, 데이터가 비-휘발성 메모리에 전달된 후에 슬립 모드 동안 디스에이블될 더 낮은-우선순위의 휘발성 메모리에서 발생되어야 하는지를 명시할 수 있다.

[0031] [0037] 따라서, 도 1의 시스템(100)은, 데이터를 휘발성 메모리로부터 비-휘발성 메모리로 카피하고, 슬립 모드 동안 휘발성 메모리 또는 휘발성 메모리의 부분을 디스에이블하고, 이에 의해 휘발성 메모리 상에서의 전력-소모적 셀프-리프레시 동작들을 회피함으로써, 슬립 플로우 전류를 감소시킬 수 있다. 유리하게, 데이터 전달 동작은 PASR과 연관된 페이지 이동들보다 덜 계산 및 전력 집중적일 수 있다. 예를 들어, 데이터 전달 동작은 전용 하드웨어(예를 들어, 데이터 전달 모듈(106))를 이용하여 수행될 수 있다. 또한, 도 1의 시스템(100)은 성능에 따라 전력 감소를 밸런싱하도록 동적 메모리 관리를 가능하게 할 수 있다. 예를 들어, 하나의 DDR(또는 뱅크)로부터의 덜 중요한 데이터는 비-휘발성 메모리에 카피될 수 있어서, DDR(또는 뱅크)은 슬립 모드 동안 디스에이블될 수 있지만, 슬립 모드 동안의/슬립 모드 후의 반응성 및 성능을 개선하기 위해, 더 중요한 데이터는 슬립 모드 동안 다른 DDR(또는 뱅크)에서 유지될 수 있다.

[0032] [0038] 도 2는 휘발성 메모리로부터 비-휘발성 메모리로의 프로세서-중속적 데이터 전달 후에, 휘발성 메모리 또는 휘발성 메모리의 부분을 디스에이블함으로써, 휘발성 메모리의 전력 소비를 감소시키는 시스템(200)의 특

정 실시예를 예시하는 도면이다. 시스템(200)은 프로세서(102), 제 1 휘발성 메모리 디바이스(104), 및 비-휘발성 메모리 디바이스(108)를 포함할 수 있고, 비-휘발성 메모리 디바이스(108)는 제 1 휘발성 메모리 디바이스(104)로부터의 데이터 전달들을 위해 예약된 부분(110)을 포함한다.

[0033] [0039] 도 2는 프로세서(102) 내의 데이터 전달 모듈(206)을 예시한다. 예를 들어, 데이터 전달 모듈(206)은 프로세서(102)에 통합된 하드웨어 및/또는 프로세서(102)에 의해 실행가능한 명령들을 이용하여 구현될 수 있다. 데이터 전달 모듈(206)은 프로세서(102)를 통해 제 1 휘발성 메모리 디바이스(104)와 비-휘발성 메모리 디바이스(108) 사이에서 데이터를 전달하도록 구성될 수 있다.

[0034] [0040] 예를 들어, 220에서 도시된 바와 같이, 슬립 모드로의 전이의 개시에 응답하여, 데이터 전달 모듈(206)은, 제 1 휘발성 메모리 디바이스(104)로부터 비-휘발성 메모리 디바이스(108)의 예약된 부분(110)으로의 데이터 이미지(예를 들어, 스냅샷)의, 프로세서-보조(예를 들어, 소프트웨어-기반) 카피를 수행할 수 있다. 다른 예로서, 230에서 도시된 바와 같이, 슬립 모드로부터의 전이의 개시에 응답하여, 데이터 전달 모듈(206)은, 비-휘발성 메모리 디바이스(108)의 예약된 부분으로부터 제 1 휘발성 메모리 디바이스(104)로의 데이터 이미지(예를 들어, 스냅샷)의, 프로세서-보조(예를 들어, 소프트웨어-기반) 카피를 수행할 수 있다.

[0035] [0041] 따라서, 도 2는 도 1에 예시된 데이터 전달 메커니즘에 대한 대안적인 데이터 전달 메커니즘을 예시한다. 도 1의 하드웨어-기반 프로세서-독립적 메커니즘이 데이터 전달을 더 신속하게 수행할 수 있는 반면, 도 2의 프로세서-보조(예를 들어, 소프트웨어-기반) 메커니즘은, 제조 비용을 증가시킬 수 있는 추가적인 하드웨어 엘리먼트들을 도입함이 없이 기존의 전자 디바이스들로 구현될 수 있다.

[0036] [0042] 도 3은 도 1 및 도 2의 데이터 전달 동작들의 특정 실시예를 예시하며, 일반적으로 300으로 지정된다. 도 3은 RAM(310) 및 디스크(320)를 예시한다. 예를 들어, RAM(310)은 도 1 및 도 2의 제 1 휘발성 메모리 디바이스(104) 또는 도 1의 제 2 휘발성 메모리 디바이스(112)일 수 있다. 디스크(320)는 도 1 및 도 2의 비-휘발성 메모리 디바이스(108)일 수 있다.

[0037] [0043] 도 1 및 도 2와 관련하여 설명된 바와 같이, RAM(310)과 디스크(320) 사이의 데이터 전달은 어드레스에 의한 순서로 수행될 수 있다. 데이터 전달 전에, 메모리 맵핑들(330)이 사용되고 있을 수 있고, RAM(310)은, A 내지 F로 라벨링된 5개의 파일들(예를 들어, 데이터 파일들 또는 코드 파일들)을 저장할 수 있다. 도시된 바와 같이, 파일들 각각은 하나 또는 둘 이상의 부분들(예를 들어, 페이지들)을 포함할 수 있다. 예를 들어, 파일 A는 8개의 부분들을 포함할 수 있고, 파일 B 내지 파일 F는 각각 2개의 부분들을 포함할 수 있다. 메모리 맵핑들(330)은 파일들 각각의 시작 어드레스를 표시할 수 있다. 예를 들어, 도시된 바와 같이, 파일 A의 시작 어드레스는 0x0000일 수 있고, 파일 D의 시작 어드레스는 0x001F일 수 있다.

[0038] [0044] 슬립 모드로의 전이의 개시에 응답하여, RAM(310)의 데이터 이미지(예를 들어, 스냅샷)는 디스크(320)의 예약된 부분(322)에 카피될 수 있다. 도 3에 예시된 바와 같이, 각각의 파일의 각각의 부분은 디스크 상의 대응하는 위치에 카피될 수 있고, 파일들의 부분들의 상대적 순서화(ordering) 및 배치(placement)가 유지된다. 슬립 모드로부터의 전이에 응답하여, 데이터 이미지는 다시 RAM(310)에 카피될 수 있다. 따라서, 슬립 모드 전에 사용되고 있었던 메모리 맵핑들(330)은 슬립 모드를 빠져나온 후에 계속 유효할 수 있다. 예를 들어, 도시된 바와 같이, 파일 A의 8번째 부분(312)은 계속 어드레스 0x0007에 로케이팅될 수 있다.

[0039] [0045] 도 3에 도시된 바와 같이, 데이터를 (예를 들어, 압축 및/또는 재배치(relocation) 없이) 어드레스에 의한 순서로 카피하는 것 및 메모리 맵핑들을 보존(preserve)하는 것은, 메모리 관리를 단순화하고 도 1 및 도 2의 시스템들과 연관된 준비/클린-업 동작들을 감소시킬 수 있다는 것이 이해될 것이다.

[0040] [0046] 도 4는 관독-전용 데이터에 관하여 휘발성 메모리의 전력 소비를 감소시키도록 동작가능한 시스템(400)의 특정 실시예를 예시하는 도면이다. 도 1 내지 도 3이 전자 디바이스가 슬립 모드에 있는 동안 슬립 플로어 전류를 감소시키는 기법들을 예시하는 반면, 도 4는 "정상" (예를 들어, 활성) 동작 모드 동안 적용될 수 있는 기법을 예시한다. 시스템(400)은 휘발성 메모리 디바이스(예를 들어, 동기 DRAM(SDRAM)(402)) 및 비-휘발성 메모리 디바이스(예를 들어, NOR 플래시 메모리(404))를 포함한다. 도 4의 실시예에서, SDRAM(402)은 4개의 뱅크들(뱅크 0 내지 뱅크 3)을 갖는다. 본 명세서에서 추가로 설명되는 바와 같이, 각각의 뱅크에 대한 전력 제어는 독립적일 수 있다.

[0041] [0047] 동작 동안, NOR 플래시 메모리(404)에 저장된 데이터의 하나 또는 둘 이상의 세그먼트들의 카피는 SDRAM(402)에 로딩될 수 있다. 예를 들어, 특정 애플리케이션이 실행되고 있는 경우, 그 애플리케이션과 연관된 데이터는 더 신속한 액세스를 위해 SDRAM(402)에 로딩될 수 있다. 일반적으로, 전자 디바이스와 연관된 데

이터는 2개의 카테고리들 - 관독-전용("RO") 데이터 및 관독-기록("RW") 데이터 - 로 나뉘질 수 있다. 관독-전용 데이터는 수정가능하지 않은(예를 들어, 관독 요청들에는 종속되지만, 기록 요청들에는 종속되지 않음) 반면, 관독-기록 데이터는 수정가능하다(예를 들어, 관독 요청들 및 기록 요청들 양쪽 모두에 종속됨). 전자 디바이스의 각각의 애플리케이션 및 서브시스템(예를 들어, 운영 체제의 서브시스템)은 관독-전용 데이터 및 관독-기록 데이터와 연관되거나 포함할 수 있다. 예를 들어, 도 4에 도시된 바와 같이, NOR 플래시 메모리(404)는 서브시스템 0, 서브시스템 1, 서브시스템 2, 서브시스템 3, 및 서브시스템 4와 연관된 관독-전용 데이터 및 관독-기록 데이터를 저장할 수 있다. NOR 플래시 메모리(404)는 또한, "중요" 관독-전용 데이터(예를 들어, 무선 폰의 경우에서 모뎀을 위한 관독-전용 데이터)를 저장할 수 있다.

[0042] [0048] 도 4에 도시된 바와 같이, 다양한 관독-전용 데이터 및 관독-기록 데이터의 카피들이 SDRAM(402)에 로딩될 수 있다. 예를 들어, 서브시스템 1 관독-전용 데이터의 제 1 카피(410) 및 서브시스템 2 관독-전용 데이터의 제 1 카피(412)는 SDRAM(402)에 저장될 수 있다. 서브시스템 1 관독-전용 데이터의 제 2 카피(420) 및 서브시스템 2 관독-전용 데이터의 제 2 카피(422)는 NOR 플래시 메모리(404)에 저장될 수 있다. 데이터가 SDRAM(402)으로부터 액세스되고 있는 경우, 데이터에 대한 메모리 맵핑은 SDRAM(402)을 식별할 수 있다. 예를 들어, 메모리 맵핑들(440)(예를 들어, MMU(memory management unit) 테이블)에서 도시된 바와 같이, "중요" 관독-전용 데이터(430)는 SDRAM의 뱅크 3에 로케이팅된 물리적 어드레스로부터 액세스될 수 있다.

[0043] [0049] 동작 동안, 전자 디바이스는 배터리 수명을 모니터링할 수 있다. 배터리 수명이 임계치(예를 들어, 10%) 미만으로 떨어지는 경우, 전자 디바이스는 LPM(low performance mode)에 진입할 수 있다. 대안적으로 또는 부가하여, LPM으로의 전이를 요청하는 사용자 입력 또는 사용자 커맨드에 응답하여, LPM에 진입될 수 있다. LPM은 비록 감소된 성능일지라도 연속적인 시스템 동작을 제공할 수 있다는 점에서, LPM은 슬립 모드와 상이할 수 있다.

[0044] [0050] LPM 컨디션(예를 들어, 배터리 수명이 10% 미만이거나 동일함)이 충족되는 것에 응답하여, SDRAM(402)으로부터 NOR 플래시 메모리(404)로 관독-전용 데이터의 메모리 맵핑이 업데이트될 수 있다. 예를 들어, 메모리 맵핑들(440)에서 도시된 바와 같이, 서브시스템 1 관독-전용 데이터 및 서브시스템 2 관독-전용 데이터에 대한 맵핑들은 SDRAM(402)의 뱅크 2 대신에 NOR 플래시 메모리(404)의 물리적 어드레스들에 대한 포인트로 업데이트될 수 있다. 관독-전용 데이터를 저장하는 SDRAM(402)의 부분은 디스에이블될 수 있고, LPM 동안 관독-전용 데이터에 대한 액세스 요청들(예를 들어, 관독 요청들)은 SDRAM(402) 대신에 NOR 플래시 메모리(404)로 지향될 수 있다. 예를 들어, SDRAM(402)의 뱅크 2는 디스에이블될 수 있고, LPM 동안 서브시스템 1 관독-전용 데이터 및 서브시스템 2 관독-전용 데이터에 대한 액세스 요청들은, 업데이트된 메모리 맵핑들(440)에 따라, NOR 플래시 메모리(404)로 지향될 수 있다.

[0045] [0051] 특정 실시예에서, LPM 동안 SDRAM(402)의 뱅크 2를 디스에이블하는 것은, LPM 동안 (예를 들어, 인에이블 신호 또는 전력 신호를 디-어설팅함으로써) 뱅크 2를 턴 오프하는 것 또는 LPM 동안 (예를 들어, 리프레시 신호를 디-어설팅하거나 레지스터의 환경설정 값을 세팅함으로써) 뱅크 2의 리프레시를 디스에이블하는 것을 포함할 수 있다. LPM 동안 SDRAM(402)의 부분(또는 전체 SDRAM(402))을 디스에이블하는 것은 전력 소비를 감소시킬 수 있다는 것이 이해될 것이다. 관독-기록 데이터 및 다른 관독-전용 데이터(예를 들어, "중요" 관독-전용 데이터(430))의 카피들은 LPM 동안 SDRAM(402)으로부터 계속 액세스될 수 있다.

[0046] [0052] LPM 컨디션이 더 이상 충족되지 않는다는 (예를 들어, 배터리 수명이 10%를 초과함) 결정에 응답하여, SDRAM(402)의 뱅크 2는 인에이블될 수 있고, SDRAM(402)의 뱅크 2에 저장된 관독-전용 데이터에 대한 메모리 맵핑들(440)은, NOR 플래시 메모리(404) 대신에 SDRAM(402)의 뱅크 2에 대한 포인트로 업데이트될 수 있다. SDRAM(402)의 관독-전용 데이터의 카피가 LPM 동안 훼손(degrade)되었을 수 있기 때문에, 메모리 맵핑들(440)을 업데이트하기 전에, 관독-전용 데이터의 새로운 카피가 SDRAM(402)에 로딩될 수 있다.

[0047] [0053] 특정 실시예에서, 도 4에 도시된 바와 같이, 시스템(400)의 비-휘발성 메모리는 NOR 플래시 메모리(404)를 포함할 수 있다. NOR 플래시 메모리(404)는 저장된 코드를 실행하기 위한 XIP(execute-in-place) 동작을 가능하게 할 수 있다. 따라서, 관독-전용 코드에 대응하는 명령들은, SDRAM(402)의 사용 없이 LPM 동안 NOR 플래시 메모리(404)로부터 실행될 수 있다.

[0048] [0054] 특정 실시예에서, LPM으로 전이될 때(예를 들어, NOR 플래시 메모리(404)에 대한 포인트로 메모리 맵핑들(440)을 업데이트 하기 전에), 부가적인 동작들이 (예를 들어, 운영 체제 또는 제어기에 의해) 수행될 수 있다. 예를 들어, 인터럽트들이 디스에이블될 수 있고, 프로세서에서의 스레드 스케줄링이 중단될 수 있고, 프로세서가 멀티-스레드 모드로부터 단일-스레드 모드로 스위칭될 수 있고, 그리고/또는 TLB(translation lookaside

buffer) 엔트리들이 무효화될 수 있다. 추가적인 동작들은 또한, LPM으로부터 전이될 때(예를 들어, SDRAM(402)에 대한 포인터로 메모리 맵핑들(440)을 업데이트한 후에), (예를 들어, 운영 체제 또는 제어기에 의해) 수행될 수 있다. 예를 들어, 인터럽트들이 인에이블될 수 있고, 스레드 스케줄링이 프로세서에서 재개될 수 있고, 프로세서가 단일-스레드 모드로부터 멀티-스레드 모드로 스위칭될 수 있다.

[0049] [0055] 특정 실시예에서, LPM의 구현을 지원하기 위해, 전자 디바이스의 서브시스템들(예를 들어, 모뎀 서브시스템, 그래픽 서브시스템, 오디오 서브시스템 등)은 판독-전용 데이터를 판독-기록 데이터로부터 분리시킬 수 있다. 예를 들어, 서브시스템들에 대응하는 이미지들을 생성하기 위해 이용된 링커들은 판독-전용 데이터를 판독-기록 데이터와 개별적으로 그룹화할 수 있다.

[0050] [0056] 특정 실시예에서, 특정 판독-전용 데이터는 LPM 동안 SDRAM(402)에 계속 존재하면서 SDRAM(402)으로부터 액세스될 수 있다. 예를 들어, "중요" 판독-전용 데이터(430)는 LPM 동안 SDRAM(402)으로부터 계속 액세스될 수 있다. "중요" 판독-전용 데이터(430)를 LPM 동안 SDRAM(402)에서 액세스가능 상태로 유지하는 것은, 시스템(400)이, 더 짧은 시간량 내에 "중요" 판독-전용 데이터(430)와 연관된 동작들을 수행하는 것을 가능하게 할 수 있다. 예를 들어, "중요" 판독-전용 데이터(430)가 모뎀 데이터를 포함하는 경우, 도 4의 시스템(400)은 LPM에 있는 동안 페이징 사이클들에 신속하게 응답할 수 있다. 따라서, 도 4의 시스템(400)은 특정 판독-전용 데이터의 선택적 우선순위를 지원할 수 있다. 예를 들어, 애플리케이션 개발자들(예를 들어, API(application programming interface), 컴파일러, 링커 등을 통해) 또는 사용자들(예를 들어, GUI(graphical user interface) 옵션들을 통해)은, LPM 동안, 특정 판독-전용 데이터가 휘발성 메모리(예를 들어, SDRAM(402))로부터 계속 액세스되어야 하는지를 명시할 수 있다.

[0051] [0057] 따라서, 도 4의 시스템(400)은, 저전력 컨디션들 동안 휘발성 메모리 대신에 비-휘발성 메모리로부터 특정 판독-전용 데이터를 액세스함으로써, 비-슬립(예를 들어, 활성) 동작 모드들에서 전력 소비를 감소시킬 수 있다. 판독-전용 데이터를 저장하는 휘발성 메모리의 적어도 일부분이 디스에이블될 수 있고, 이에 의해 휘발성 메모리의 일부 상에서의 전력-소모적 셀프-리프레시 동작들을 회피한다.

[0052] [0058] 도 5는 도 1 및 도 2의 시스템들에서 수행될 수 있는 동작의 방법(500)의 특정 실시예를 예시하는 흐름도이다.

[0053] [0059] 방법(500)은, 502에서, 전자 디바이스에서 동작 모드로부터 슬립 모드로의 전이를 개시하는 단계를 포함한다. 전자 디바이스는 제 1 크기를 갖는 휘발성 메모리 디바이스 및 제 1 크기보다 더 크거나 동일한 제 2 크기를 갖는 비-휘발성 메모리 디바이스를 포함할 수 있다. 예를 들어, 도 1 또는 도 2를 참조하면, 프로세서(102)는 제 1 휘발성 메모리 디바이스(104) 및 비-휘발성 메모리 디바이스(108)를 포함하는 전자 디바이스에서 슬립 모드로의 전이를 개시할 수 있다.

[0054] [0060] 방법(500)은 또한, 504에서, 개시하는 단계에 응답하여, 데이터를 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 카피하는 단계를 포함한다. 예를 들어, 도 1을 참조하면, 데이터 전달 모듈(106)은 제 1 휘발성 메모리 디바이스(104)로부터 비-휘발성 메모리 디바이스(108)로, 데이터의 프로세서-독립적 카피를 수행할 수 있다. 다른 예로서, 도 2를 참조하면, 데이터 전달 모듈(206)은 제 1 휘발성 메모리 디바이스(104)로부터 비-휘발성 메모리 디바이스(108)로, 데이터의 프로세서-보조 카피를 수행할 수 있다. 도 3과 관련하여 설명된 바와 같이, 특정 실시예에서, 데이터는 어드레스에 의한 순서로 카피될 수 있다.

[0055] [0061] 방법(500)은 추가로, 506에서, 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하는 단계를 포함한다. 예를 들어, 도 1 또는 도 2를 참조하면, 프로세서(102)는 제 1 휘발성 메모리 디바이스(104)를 디스에이블할 수 있다. 방법(500)은 또한, 508에서, 슬립 모드로부터 동작 모드로의 전이에 응답하여, 휘발성 메모리 디바이스를 인에이블하고 데이터를 비-휘발성 메모리 디바이스로부터 휘발성 메모리 디바이스로 카피하는 단계를 포함한다. 예를 들어, 도 1을 참조하면, 데이터 전달 모듈(106)은 비-휘발성 메모리 디바이스(108)로부터 제 1 휘발성 메모리 디바이스(104)로, 데이터의 프로세서-독립적 카피를 수행할 수 있다. 다른 예로서, 도 2를 참조하면, 데이터 전달 모듈(206)은 비-휘발성 메모리 디바이스(108)로부터 제 1 휘발성 메모리 디바이스(104)로, 데이터의 프로세서-보조 카피를 수행할 수 있다.

[0056] [0062] 따라서, 도 5의 방법(500)은, 각각 데이터를 휘발성 메모리로부터 비-휘발성 메모리로 카피하고, 슬립 모드 동안 휘발성 메모리의 부분 또는 모두를 디스에이블하고, 이에 의해, 휘발성 메모리 상에서의 전력-소모적 셀프-리프레시 동작들을 회피하거나 감소시킴으로써, 슬립 플로우 전류를 감소시키기 위해 이용될 수 있다.

[0057] [0063] 도 6은 도 4의 시스템에서 수행될 수 있는 동작의 방법(600)의 특정 실시예를 예시하는 흐름도이다.

- [0058] [0064] 방법(600)은 602에서, 전자 디바이스를 정상 모드에서 동작시키는 단계를 포함한다. 전자 디바이스는 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 관독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함할 수 있다. 예를 들어, 도 4에서, SDRAM(402)은 서브시스템 1 관독-전용 데이터의 제 1 카피(410)를 저장하고, NOR 플래시 메모리(404)는 서브시스템 1 관독-전용 데이터의 제 2 카피(420)를 저장한다.
- [0059] [0065] 방법(600)은 또한, 604에서, LPM 컨디션이 충족되는지를 결정하는 단계를 포함한다. 예를 들어, LPM 컨디션은, 사용자 입력에 응답하여 그리고/또는 전자 디바이스의 남은 배터리 수명이 임계치(예를 들어, 10%) 미만일 때 충족될 수 있다. LPM 컨디션이 충족되지 않는 동안, 방법(600)은 602로 리턴되고, 전자 디바이스는 배터리 수명을 모니터링하면서 정상 모드에서 계속 동작된다.
- [0060] [0066] LPM 컨디션이 충족되는 경우, 방법(600)은 선택적으로, 606에서, 인터럽트들을 디스에이블하고, 스레드 스케줄링을 중단하고, 멀티-스레드 모드로부터 단일-스레드 모드로 스위칭하고, 그리고/또는 TLB 엔트리들을 무효화하는 단계를 포함할 수 있다. 방법(600)은 또한, 608에서, 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 관독-전용 데이터의 메모리 맵핑을 업데이트하는 단계를 포함한다. 예를 들어, 도 4의 메모리 맵핑들(440)에서, 서브시스템 1 관독-전용 데이터에 대한 맵핑은 0x4000(즉, SDRAM(402)의 뱅크 2에서의 어드레스)로부터 0xBBBB(즉, NOR 플래시 메모리(404)에서의 어드레스)로 업데이트될 수 있다.
- [0061] [0067] 방법(600)은 추가로, 610에서, 관독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스의 부분을 디스에이블하는 단계(예를 들어, 휘발성 메모리 디바이스의 부분을 턴 오프 또는 휘발성 메모리 디바이스의 부분의 리프래시를 디스에이블하는 단계), 및 612에서, 전자 디바이스를 LPM에서 동작시키는 단계를 포함한다. LPM에서 전자 디바이스를 동작시키는 단계는, 관독-전용 데이터에 대한 액세스 요청을 휘발성 메모리 디바이스 대신에 비-휘발성 메모리 디바이스로 지향시키는 단계를 포함할 수 있다. 특정 실시예에서, 비-휘발성 메모리 디바이스는 NOR 플래시 메모리를 포함하고, 명령들의 XIP 실행은 NOR 플래시 메모리로부터 수행될 수 있다. 예시하여, NOR 플래시 메모리는, 프로세서형 메모리 인터페이스를 제공하고 NOR 플래시 메모리에 저장된 개개의 워드들을 어드레싱함으로써 XIP 실행을 지원할 수 있다. 예를 들어, 도 4를 참조하면, SDRAM(402)의 뱅크 2는 디스에이블될 수 있고, 서브시스템1 관독-전용 데이터의 제 2 카피(420)는 LPM 동안, 업데이트된 메모리 맵핑들(440)에 따라 액세스될 수 있다.
- [0062] [0068] LPM 동안, 방법(600)은 614에서, LPM 컨디션이 계속 충족되는지를 결정하는 단계를 포함한다. LPM 컨디션이 충족되는 경우, 방법(600)은 612로 리턴되고, 전자 디바이스는 LPM에서 계속 동작한다. LPM 컨디션이 더 이상 충족되지 않는 경우(예를 들어, 배터리 수명이 10%보다 크거나, LPM을 빠져나가도록 사용자가 요청함), 방법(600)은, 616에서, 휘발성 메모리 디바이스의 부분을 인에이블하는 단계, 및 618에서, 비-휘발성 메모리 디바이스로부터 휘발성 메모리 디바이스로 관독-전용 데이터를 카피하는 단계를 포함한다. 예를 들어, 도 4에서, SDRAM(402)의 뱅크 2가 인에이블될 수 있고, 서브시스템 1 관독-전용 데이터가 SDRAM(402)에 카피될 수 있다.
- [0063] [0069] 방법(600)은 선택적으로, 620에서, 인터럽트들을 인에이블하고, 스레드 스케줄링을 재개하고, 그리고/또는 단일-스레드 모드로부터 멀티-스레드 모드로 스위칭하는 단계를 포함할 수 있다. 방법(600)은 추가로, 622에서, 비-휘발성 메모리 디바이스로부터 휘발성 메모리 디바이스로 관독-전용 데이터의 메모리 맵핑을 업데이트하는 단계를 포함한다. 예를 들어, 도 4에서, 서브시스템 1 관독-전용 데이터의 메모리 맵핑이 0xBBBB로부터 다시 0x4000로 업데이트될 수 있다.
- [0064] [0070] 따라서, 도 6의 방법(600)은 저전력 컨디션들 동안 휘발성 메모리 대신에 비-휘발성 메모리로부터의 관독-전용 데이터를 액세스함으로써 전력 소비를 감소시키기 위해 이용될 수 있다. 관독-전용 데이터를 저장한 휘발성 메모리의 적어도 일부분이 디스에이블될 수 있고, 이에 의해, 휘발성 메모리의 일부분 상에서의 전력-소모적 셀프-리프래시 동작들이 회피된다.
- [0065] [0071] 도 1 내지 도 3 및 도 5가 슬립 모드 기법을 설명하고, 도 4 및 도 6이 정상 모드 기법을 설명하지만, 이러한 구성은 단지 설명의 용이함을 위한 것이라는 것을 주목해야 한다. 본원에 따르면, 전자 디바이스(예를 들어, 모바일 폰)는 설명된 기법들 중 어느 하나 또는 양쪽 모두의 일부분 또는 모두를 구현할 수 있다. 예를 들어, 도 7을 참조하면, 기법들 양쪽 모두를 구현하도록 동작가능한 컴포넌트들을 포함하는 전자 디바이스(700)의 블록도가 도시된다. 특정 실시예에서, 전자 디바이스(700), 또는 전자 디바이스(700)의 컴포넌트들은 모바일 폰, 셋톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, PDA(personal digital assistant), 고정형 위치 데이터 유닛, 컴퓨팅 디바이스, 또는 이들의 임의의 결합

에 포함될 수 있다.

- [0066] [0072] 전자 디바이스(700)는 휘발성 메모리 디바이스(들) 및 비-휘발성 메모리 디바이스(들)에 커플링된 프로세서(710)를 포함한다. 예를 들어, 휘발성 메모리 디바이스(들)는 멀티미디어 DDR(762)(예를 들어, 도 1 및 도 2의 제 1 휘발성 메모리 디바이스(104), 도 3의 RAM(310), 및/또는 도 4의 SDRAM(402)) 및 모뎀 DDR(764)(예를 들어, 도 1의 제 2 휘발성 메모리 디바이스(112), 도 3의 RAM(310), 및/또는 도 4의 SDRAM(402))을 포함할 수 있다. 비-휘발성 메모리 디바이스(들)는 NOR 플래시 메모리(766)(예를 들어, 도 1 및 도 2의 비-휘발성 메모리 디바이스(108), 도 3의 디스크(320), 및/또는 도 4의 NOR 플래시 메모리(404))를 포함할 수 있다. 도시된 바와 같이, 멀티미디어 DDR(762)은 관독-전용 데이터의 제 1 카피(782)를 포함할 수 있고, NOR 플래시 메모리(766)는 관독-전용 데이터의 제 2 카피(786)를 포함할 수 있다. NOR 플래시 메모리(766)는 또한, 멀티미디어 DDR(762) 및/또는 모뎀 DDR(764)로부터의 데이터 전달들을 위해 예약된 부분(784)을 포함할 수 있다. 2개의 휘발성 메모리 디바이스들 및 하나의 비-휘발성 메모리 디바이스가 도 7에 도시되지만, 상이한 수의 휘발성 및/또는 비-휘발성 메모리 디바이스(들)를 갖는 다른 구성들이 또한 이용될 수 있다는 것을 주목해야 한다.
- [0067] [0073] 프로세서(710)는 전력 제어 모듈(792) 및 메모리 맵핑들(796)(예를 들어, 도 3의 메모리 맵핑들(330) 및/또는 도 4의 메모리 맵핑들(440))을 포함할 수 있다. 특정 실시예에서, 프로세서(710)는 데이터 전달 모듈(794)(예를 들어, 프로세서-보조 데이터 전달을 수행하도록 구성된 도 2의 데이터 전달 모듈(206))을 포함하거나 구현할 수 있다. 대안적으로 또는 부가하여, 데이터 전달 모듈(770)(예를 들어, 프로세서-독립적 데이터 전달을 수행하도록 구성된 도 1의 데이터 전달 모듈(106))은, 도시된 바와 같이, 멀티미디어 DDR(762), 모뎀 DDR(764), 및/또는 NOR 플래시 메모리(766)에 커플링될 수 있다.
- [0068] [0074] 동작 동안, 전자 디바이스(700)는 본 명세서에서 설명된 다양한 기능들 및 방법들, 이를테면, 도 5 및 도 6의 방법들을 수행할 수 있다. 특정 실시예에서, 이러한 기능성은 하드웨어를 이용하여 구현될 수 있다. 대안적으로 또는 부가하여, 이러한 기능성은, 유형의(tangible) 비-일시적 매체(예를 들어, 멀티미디어 DDR(762), 모뎀 DDR(764), 및/또는 NOR 플래시 메모리(766))에 저장되고 프로세서(710)에 의해 실행가능한 명령들을 이용하여 구현될 수 있다. 예를 들어, 이러한 기능성은, 모뎀 DDR(764)에 저장되는 것으로 도 7에 예시된 명령들(799)을 이용하여 구현될 수 있다.
- [0069] [0075] 예를 들어, 전력 제어 모듈(792)은 전자 디바이스(700)에서 슬립 모드로의 전이를 개시할 수 있다. 슬립 모드를 개시하는 것에 응답하여, 데이터 전달 모듈(770) 또는 데이터 전달 모듈(794)은 데이터를 멀티미디어 DDR(762)로부터 NOR 플래시 메모리(766)의 예약된 부분(784)으로 카피할 수 있다. 모뎀 DDR(764)의 데이터(예를 들어, "중요" 데이터)는 카피되지 않을 수 있다. 전력 제어 모듈(792)은 멀티미디어 DDR(762)을 디스에이블할 수 있는 한편, 모뎀 DDR(764)은 인에이블하게 놔둘 수 있다. 그 후에, 전력 제어 모듈(792)은 슬립 모드로부터의 전이를 개시할 수 있다. 데이터는 NOR 플래시 메모리(766)의 예약된 부분(784)으로부터 멀티미디어 DDR(762)로 카피될 수 있다. 데이터는 NOR 플래시 메모리(766)에 그리고 NOR 플래시 메모리(766)로부터 어드레스에 의한 순서로 카피될 수 있어서, 메모리 맵핑들(796)은 계속 유효하다.
- [0070] [0076] 다른 예로서, 전력 제어 모듈(792)은 LPM 컨디션을 검출할 수 있다. 응답하여, 메모리 맵핑들(796)이 업데이트될 수 있어서, LPM 동안 특정 관독-전용 데이터에 대한 액세스 요청들은, 멀티미디어 DDR(762)에 저장된 제 1 카피(782) 대신에 NOR 플래시 메모리(766)에 저장된 제 2 카피(786)로 지향된다. 멀티미디어 DDR(762)은 LPM 동안 디스에이블될 수 있다. LPM 컨디션이 더 이상 충족되지 않는 것을 전력 제어 모듈(792)이 검출하는 경우, 관독-전용 데이터는 멀티미디어 DDR(762)에 카피될 수 있고, 메모리 맵핑들(796)은 업데이트될 수 있다.
- [0071] [0077] 도 7은 프로세서(710) 및 디스플레이(728)에 커플링되는 디스플레이 제어기(726)를 포함한다. 코더/디코더(CODEC)(734)는 프로세서(710)에 커플링될 수 있다. 하나 또는 둘 이상의 스피커들(736) 및 마이크로폰들(738)이 CODEC(734)에 커플링될 수 있다. 도 7은 또한, 무선 제어기(740)가 (예를 들어, 무선 주파수(RF) 인터페이스를 통해) 안테나(742)에 그리고 프로세서(710)에 커플링될 수 있다는 것을 나타낸다.
- [0072] [0078] 특정 실시예에서, 프로세서(710), 디스플레이 제어기(726), 멀티미디어 DDR(762), 모뎀 DDR(764), NOR 플래시 메모리(766), CODEC(734), 및 무선 제어기(740)는 시스템-인-패키지(system-in-package) 또는 시스템-온-칩(system-on-chip) 디바이스(722)에 포함된다. 특정 실시예에서, 입력 디바이스(730) 및 전원(744)은 시스템-온-칩 디바이스(722)에 커플링된다. 더욱이, 특정 실시예에서, 도 7에 예시된 바와 같이, 디스플레이(728), 입력 디바이스(730), 스피커(들)(736), 마이크로폰(들)(738), 안테나(742), 및 전원(744)은 시스템-온-칩 디바이스(722) 외부에 있다. 그러나, 디스플레이(728), 입력 디바이스(730), 스피커(736), 마이크로폰(738), 안테

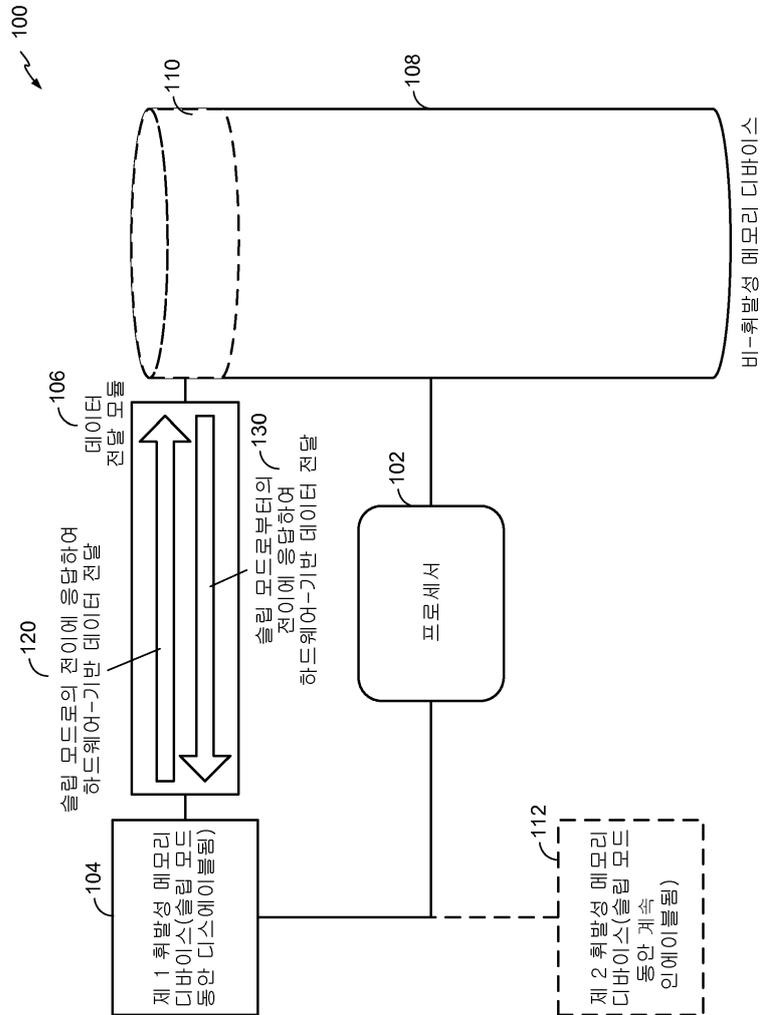
나(742), 및 전원(744) 각각은, 인터페이스 또는 제어기와 같은, 시스템-온-칩 디바이스(722)의 컴포넌트에 커플링될 수 있다.

- [0073] [0079] 설명된 실시예들과 함께, 장치는 제 1 크기를 갖는 휘발성 메모리 디바이스, 제 2 크기를 갖는 비-휘발성 메모리 디바이스, 및 프로세서를 포함할 수 있다. 프로세서는, 동작 모드로부터 슬립 모드로의 전이를 개시하도록 그리고 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하도록 구성될 수 있다. 장치는 또한, 개시하는 것에 응답하여 그리고 슬립 모드 동안 휘발성 메모리 디바이스를 디스에이블하기 전에, 데이터를 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 카피하기 위한 수단을 포함할 수 있다. 예를 들어, 카피하기 위한 수단은 도 1의 데이터 전달 모듈(106), 도 2의 데이터 전달 모듈(206), 도 7의 데이터 전달 모듈(770), 도 7의 데이터 전달 모듈(794), 데이터를 카피하도록 구성된 하나 또는 둘 이상의 다른 디바이스들 또는 모듈들, 또는 이들의 임의의 결합을 포함할 수 있다.
- [0074] [0080] 다른 장치는 판독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스 및 판독-전용 데이터의 제 2 카피를 저장하는 비-휘발성 메모리 디바이스를 포함할 수 있다. 장치는 LPM 컨디션이 충족되는 것에 응답하여, 휘발성 메모리 디바이스로부터 비-휘발성 메모리 디바이스로 판독-전용 데이터의 메모리 맵핑을 업데이트하기 위한 수단을 포함할 수 있다. 예를 들어, 업데이트하기 위한 수단은 도 1 및 도 2의 프로세서(102), 도 7의 프로세서(710), 메모리 맵핑들을 업데이트하도록 구성된 하나 또는 둘 이상의 다른 디바이스들 또는 모듈들 (예를 들어, 메모리 제어기, MMU(memory management unit) 등), 또는 이들의 임의의 결합을 포함할 수 있다.
- [0075] [0081] 장치는 추가로, 판독-전용 데이터의 제 1 카피를 저장하는 휘발성 메모리 디바이스의 부분을 디스에이블하기 위한 수단을 포함할 수 있다. 예를 들어, 디스에이블하기 위한 수단은 도 7의 전력 제어 모듈(792), 휘발성 메모리 디바이스의 부분을 디스에이블하도록 구성된 하나 또는 둘 이상의 다른 디바이스들 또는 모듈들, 또는 이들의 임의의 결합을 포함할 수 있다.
- [0076] [0082] 장치는 판독-전용 데이터에 대한 액세스 요청을 휘발성 메모리 디바이스 대신에 비-휘발성 메모리 디바이스로 지향시키기 위한 수단을 포함할 수 있다. 예를 들어, 지향시키기 위한 수단은 도 1 및 도 2의 프로세서(102), 도 7의 프로세서(710), 메모리 액세스들을 지향시키도록 구성된 하나 또는 둘 이상의 다른 디바이스들 또는 모듈들(예를 들어, 메모리 제어기, MMU 등), 또는 이들의 임의의 결합을 포함할 수 있다.
- [0077] [0083] 장치는 또한, LPM 컨디션이 충족됨을 결정하기 위한 수단을 포함할 수 있다. 예를 들어, 결정하기 위한 수단은 도 7의 전력 제어 모듈(792), LPM 컨디션이 충족되는지를 결정하도록 구성된 하나 또는 둘 이상의 다른 디바이스들 또는 모듈들, 또는 이들의 임의의 결합을 포함할 수 있다.
- [0078] [0084] 당업자들은, 본 명세서에서 개시된 실시예들과 관련하여 설명된 다양한 예시적인 논리 블록들, 구성들, 모듈들, 회로들, 및 알고리즘 단계들이, 전자 하드웨어, 프로세서에 의해 실행되는 컴퓨터 소프트웨어, 또는 이들의 결합들로서 구현될 수 있다는 것을 추가로 이해할 것이다. 다양한 예시적인 컴포넌트들, 블록들, 구성들, 모듈들, 회로들, 및 단계들은 일반적으로 그들의 기능성의 관점에서 앞서 설명되었다. 이러한 기능성이 하드웨어로 구현되는지 프로세서 실행가능 명령들로 구현되는지는 특정 애플리케이션 및 전체 시스템에 부과된 설계 제약들에 따른다. 당업자들은 설명된 기능성을 각각의 특정 애플리케이션에 대해 변화하는 방식들로 구현할 수 있지만, 이러한 구현 결정들은 본원의 범주로부터 벗어나는 것을 야기하는 것으로 해석되지 않아야 한다.
- [0079] [0085] 본 명세서에서 개시된 실시예들과 관련하여 설명된 알고리즘 또는 방법의 단계들은 직접적으로 하드웨어로, 프로세서에 의해 실행되는 소프트웨어 모듈로, 또는 이들의 결합으로 구현될 수 있다. 소프트웨어 모듈은 RAM(random access memory), 플래시 메모리, ROM(read-only memory), PROM(programmable read-only memory), EPROM(erasable programmable read-only memory), EEPROM(electrically erasable programmable read-only memory), 레지스터들, 하드 디스크, 착탈식 디스크, CD-ROM(compact disc read-only memory), 또는 당해 기술 분야에 알려진 임의의 다른 형태의 비-일시적 저장 매체에 존재할 수 있다. 예시적인 저장 매체는 프로세서에 커플링되어서, 프로세서는 저장 매체로부터 정보를 판독하고 저장 매체에 정보를 기록할 수 있다. 대안으로, 저장 매체는 프로세서에 통합될 수 있다. 프로세서 및 저장 매체는 ASIC(application-specific integrated circuit)에 존재할 수 있다. ASIC는 컴퓨팅 디바이스 또는 사용자 단말에 존재할 수 있다. 대안으로, 프로세서 및 저장 매체는 컴퓨팅 디바이스 또는 사용자 단말에서 이산 컴포넌트들로서 존재할 수 있다.
- [0080] [0086] 개시된 실시예들의 이전의 설명은, 당업자로 하여금 개시된 실시예들을 이루거나 이용하는 것을 가능하게 하기 위해 제공된다. 이러한 실시예들에 대한 다양한 수정들은 당업자들에게 용이하게 명백해질 것이며, 본 명세서에서 정의된 원리들은 본원의 범주로부터 벗어나지 않고 다른 실시예들에 적용될 수 있다. 따라서, 본원

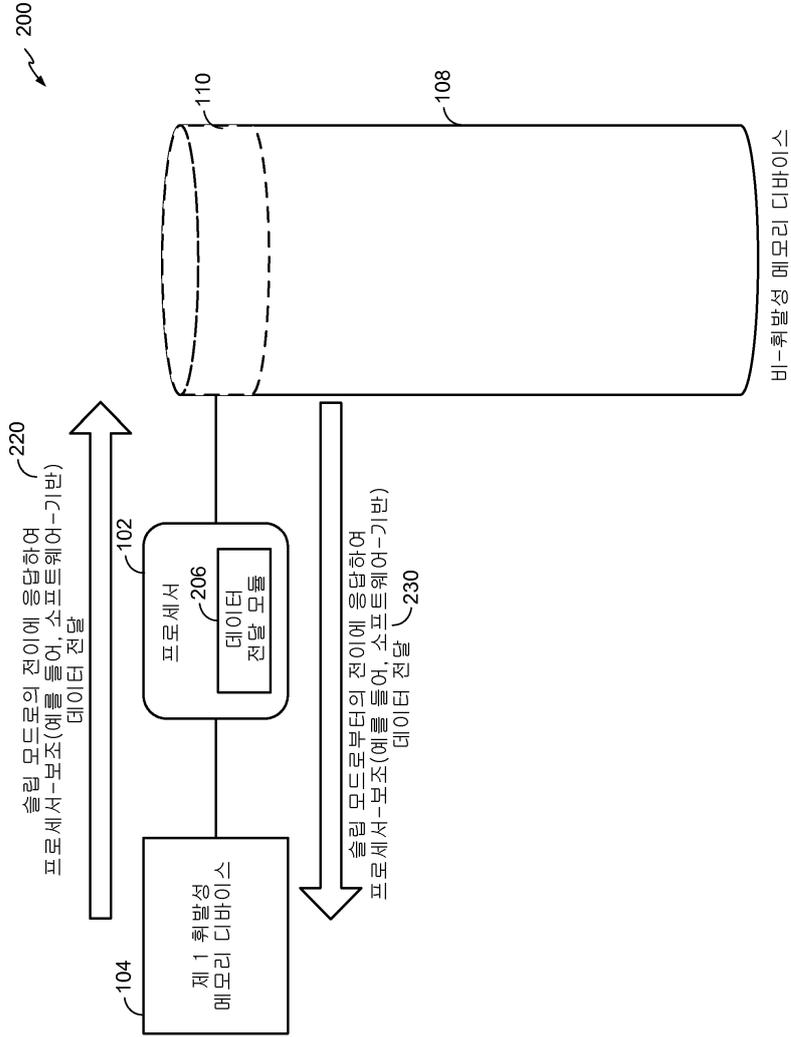
은, 본 명세서에서 도시된 실시예들로 제한되는 것이 아니라, 다음의 청구항들에 의해 정의된 바와 같은 원리들 및 신규한 특징들과 일치하는 가능한 가장 넓은 범주에 부합하도록 의도된다.

도면

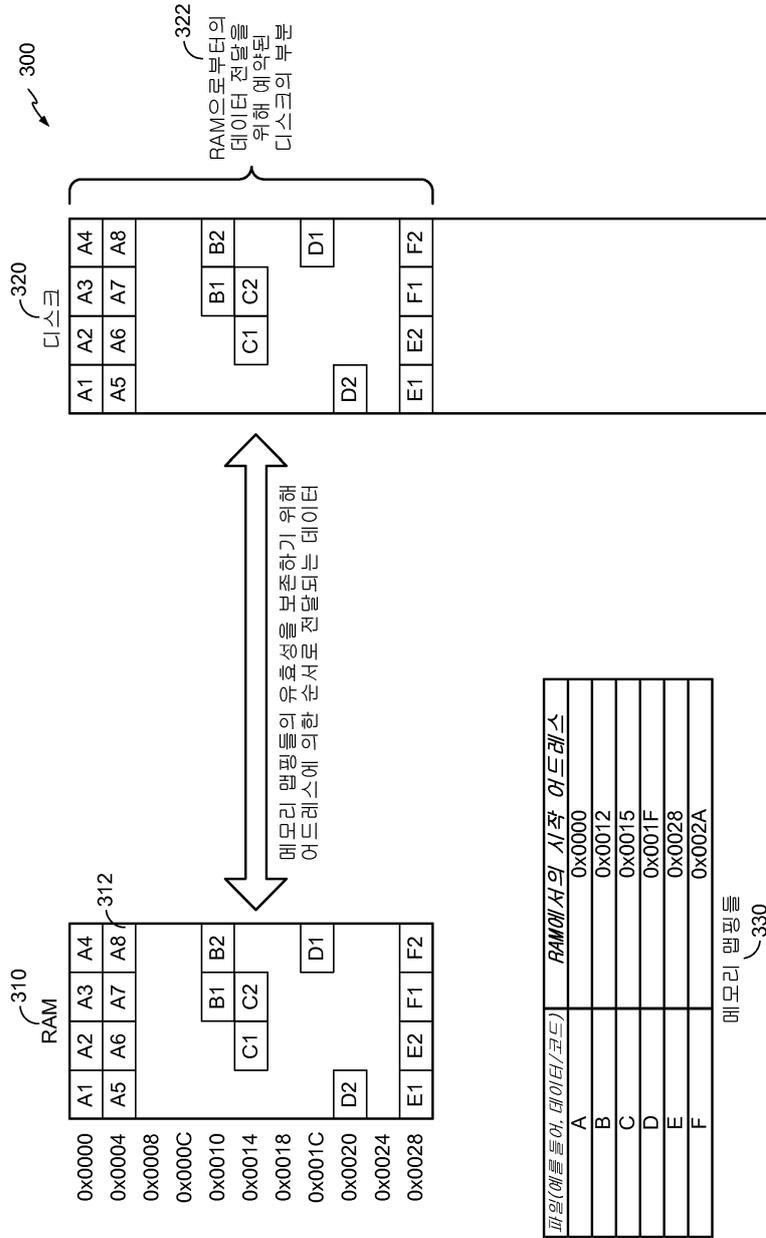
도면1



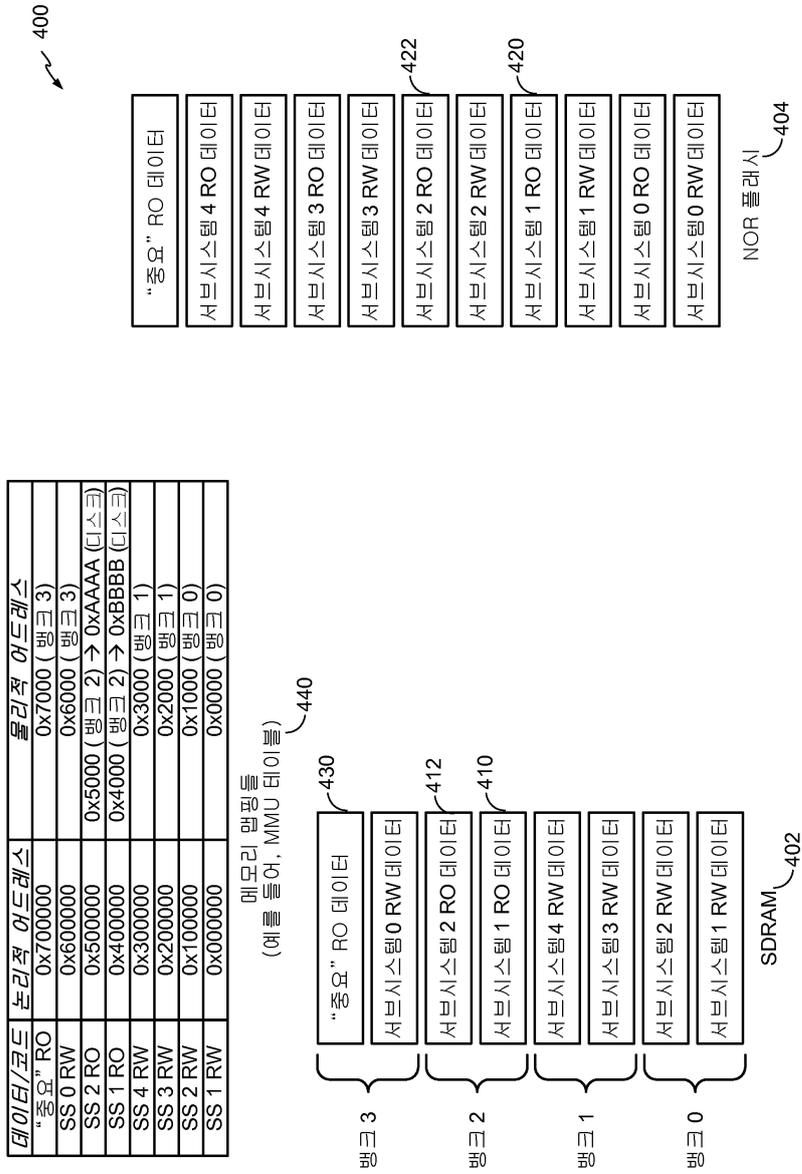
도면2



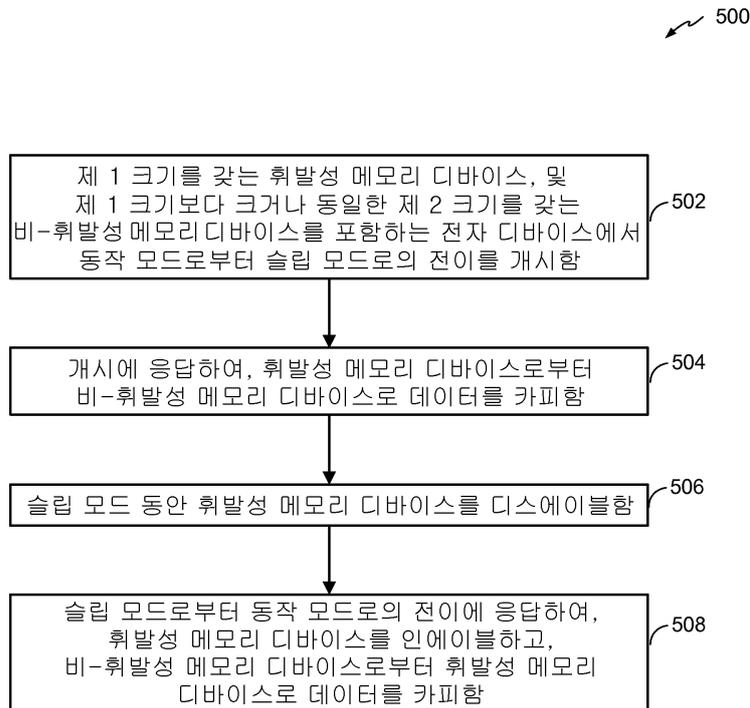
도면3



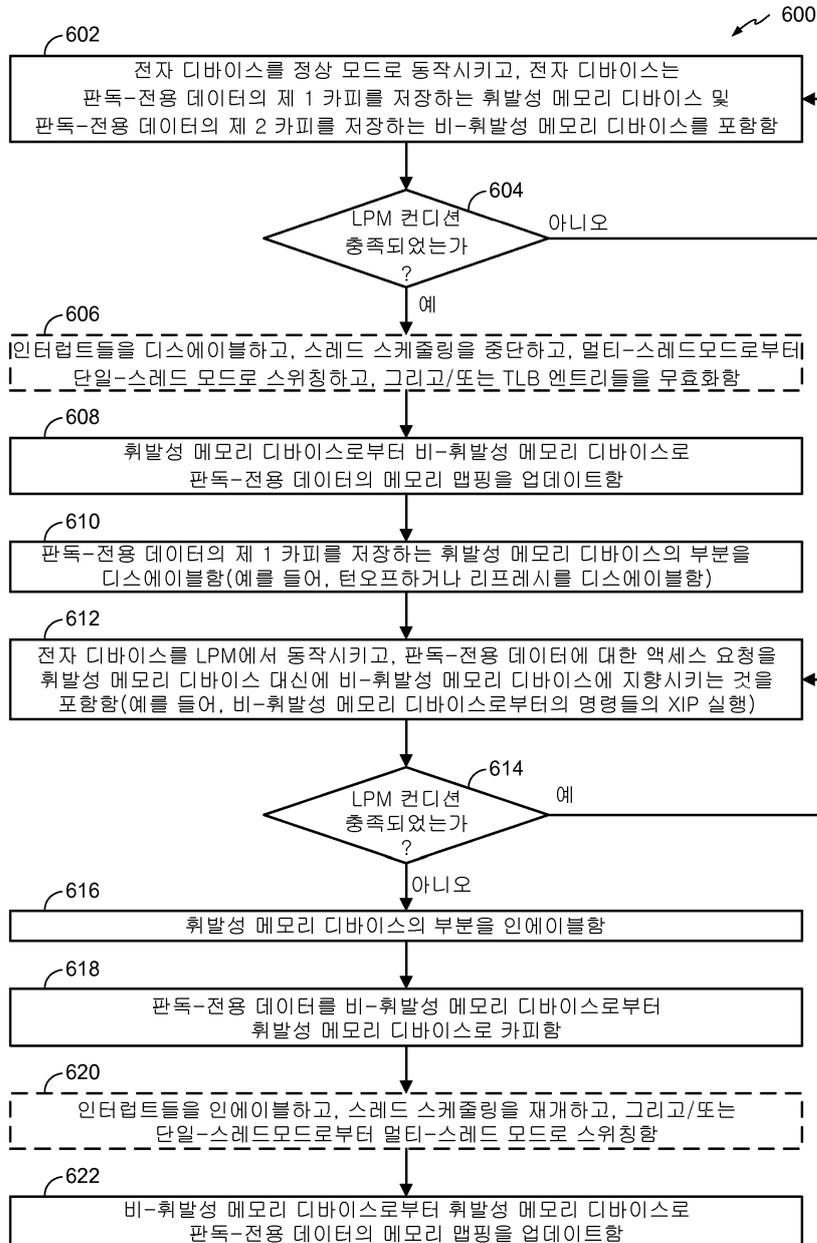
도면4



도면5



도면6



도면7

