

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5765922号
(P5765922)

(45) 発行日 平成27年8月19日 (2015. 8. 19)

(24) 登録日 平成27年6月26日 (2015. 6. 26)

(51) Int. Cl.	F I
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 8 B
H O 1 L 21/336 (2006.01)	H O 1 L 29/78 6 1 8 Z
	H O 1 L 29/78 6 1 6 V
	H O 1 L 29/78 6 1 9 A

請求項の数 4 (全 41 頁)

(21) 出願番号	特願2010-268653 (P2010-268653)	(73) 特許権者	000153878
(22) 出願日	平成22年12月1日 (2010. 12. 1)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2011-139053 (P2011-139053A)		神奈川県厚木市長谷 3 9 8 番地
(43) 公開日	平成23年7月14日 (2011. 7. 14)	(72) 発明者	山崎 舜平
審査請求日	平成25年11月14日 (2013. 11. 14)		神奈川県厚木市長谷 3 9 8 番地 株式会社
(31) 優先権主張番号	特願2009-276740 (P2009-276740)		半導体エネルギー研究所内
(32) 優先日	平成21年12月4日 (2009. 12. 4)	(72) 発明者	辻 隆博
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷 3 9 8 番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	落合 輝明
			神奈川県厚木市長谷 3 9 8 番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	楠 紘慈
			神奈川県厚木市長谷 3 9 8 番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

ゲート電極、ゲート絶縁膜、酸化物半導体膜、ソース電極、及びドレイン電極を有するトランジスタを有し、

前記酸化物半導体膜は、I n と、G a と、Z n と、を有し、

前記ゲート電極にしきい値電圧以上の電圧を印加した際の、前記ソース電極及び前記ドレイン電極間の電流の温度依存性より求めた前記酸化物半導体膜の活性化エネルギーは、0 m e V 以上 2 5 m e V 以下であることを特徴とする半導体装置。

【請求項 2】

ゲート電極、ゲート絶縁膜、酸化物半導体膜、ソース電極、及びドレイン電極を有するトランジスタを有し、

前記酸化物半導体膜は、I n と、G a と、Z n と、を有し、

前記酸化物半導体膜は、結晶性を有する領域を有し、

前記ゲート電極にしきい値電圧以上の電圧を印加した際の、前記ソース電極及び前記ドレイン電極間の電流の温度依存性より求めた前記酸化物半導体膜の活性化エネルギーは、0 m e V 以上 2 5 m e V 以下であることを特徴とする半導体装置。

【請求項 3】

請求項 1 又は 2 において、

前記ゲート絶縁膜の膜厚は、1 0 n m 以上 5 0 0 n m 以下であることを特徴とする半導体装置。

10

20

【請求項 4】

請求項 1 乃至 3 のいずれか一において、

前記酸化物半導体膜の膜厚は、10 nm 以上 300 nm 以下であることを特徴とする半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

薄膜トランジスタ（以下、TFTとも表記する）等のトランジスタ、及び当該トランジスタを有する半導体装置に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】**【0003】**

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数 nm 以上数百 nm 以下程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタは IC や電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。金属酸化物は多様に存在しさまざまな用途に用いられている。酸化インジウムはよく知られた材料であり、液晶ディスプレイなどで必要とされる透光性を有する電極材料として用いられている。

【0004】

金属酸化物の中には半導体特性を示すものがある。半導体特性を示す金属酸化物としては、例えば、酸化タングステン、酸化スズ、酸化インジウム、酸化亜鉛などがあり、このような半導体特性を示す金属酸化物をチャネル形成領域とする薄膜トランジスタが既に知られている（特許文献 1 及び特許文献 2）。

【先行技術文献】**【特許文献】****【0005】**

【特許文献 1】特開 2007-123861 号公報

【特許文献 2】特開 2007-96055 号公報

【発明の概要】**【発明が解決しようとする課題】****【0006】**

半導体装置に用いられるトランジスタは、オン電流、オフ電流、及び電子移動度等のトランジスタ特性が良好であることが望まれる。特性の良好なトランジスタを用いることで、半導体装置をより高速に駆動させることができる。またトランジスタの劣化やバラツキを防止して信頼性を向上することで、信頼性の高い半導体装置を提供することができる。

【0007】

また、表示パネル等の半導体装置の動作温度範囲は、通常 0℃ 以上 40℃ 以下であるが、車載用の表示パネル等では、-30℃ 以上 105℃ 以下程度の耐熱性が求められる。そこで、このような半導体装置に搭載するトランジスタにも、広い温度範囲で安定した動作特性が必要とされる。

【0008】

そこで、本発明の一態様は、信頼性の高いトランジスタ及びそれを用いた半導体装置を提供することを課題の一とする。また、広い温度範囲で安定して動作するトランジスタ及びそれを用いた半導体装置を提供することを課題の一とする。

【課題を解決するための手段】**【0009】**

本発明の一態様の半導体装置は、酸化物半導体膜を含み、その酸化物半導体膜において、不純物、特に水や水素を除去することにより高純度化させ、真性化（I 型化）又は実質的

10

20

30

40

50

に真性化を実現する。

【0010】

具体的には、本発明の一態様の半導体装置は、ゲート電極を有し、ゲート電極上にゲート絶縁膜を有し、ゲート絶縁膜上に酸化物半導体膜を有し、酸化物半導体膜上にソース電極及びドレイン電極を有し、ゲート電極に、しきい値電圧以上の電圧を印加した際にソース電極とドレイン電極間に流れる電流（オン電流）の温度依存性より求めた酸化物半導体膜の活性化エネルギーが、0 meV以上25 meV以下である。

【0011】

また、本発明の一態様の半導体装置は、ゲート電極を有し、ゲート電極上にゲート絶縁膜を有し、ゲート絶縁膜上に酸化物半導体膜を有し、酸化物半導体膜上にソース電極及びドレイン電極を有し、ソース電極及びドレイン電極上に酸化物半導体膜の一部と接する絶縁膜を有し、ゲート電極に、しきい値電圧以上の電圧を印加した際にソース電極とドレイン電極間に流れる電流（オン電流）の温度依存性より求めた酸化物半導体膜の活性化エネルギーが、0 meV以上25 meV以下である。

10

【0012】

また、上述の本発明の一態様の半導体装置において、ゲート絶縁膜の膜厚は、10 nm以上500 nm以下であるのが好ましい。

【0013】

また、上述の本発明の一態様の半導体装置において、酸化物半導体膜の膜厚は10 nm以上300 nm以下であるのが好ましい。

20

【0014】

また、上述の本発明の一態様の半導体装置において、ソース電極及びドレイン電極は、チタン、マグネシウム、イットリウム、アルミニウム、タングステン、またはモリブデンを含むことが好ましい。

【発明の効果】

【0015】

本発明の一態様を実施することにより、信頼性の高い半導体装置を作製することができる。また、消費電力が低い半導体装置を作製することができる。また、温度依存性が低く、動作可能範囲が広い半導体装置を作製することができる。

【図面の簡単な説明】

30

【0016】

【図1】本発明の一態様の半導体装置の断面図及び上面図。

【図2】本発明の一態様の半導体装置の作製工程を示す図。

【図3】本発明の一態様の半導体装置の断面図。

【図4】酸化物半導体を用いたトランジスタの $V_g - I_d$ 特性（温度特性）。

【図5】酸化物半導体膜を用いたトランジスタ及びアモルファスシリコンを用いたトランジスタのアレニウスプロットを示す図。

【図6】酸化物半導体膜を用いたトランジスタ及びアモルファスシリコンを用いたトランジスタの活性化エネルギーを示す図。

【図7】酸化物半導体を用いた逆スタガ型のトランジスタの縦断面図。

40

【図8】図7に示すA-A'断面におけるエネルギーバンド図（模式図）。

【図9】図7に示すB-B'断面におけるエネルギーバンド図（模式図）であって、（A）ゲート（GE1）に正の電位（ $+V_G$ ）が印加された状態を示し、（B）ゲート（GE1）に負の電位（ $-V_G$ ）が印加された状態を示す図。

【図10】真空準位と金属の仕事関数（ ϕ_M ）、酸化物半導体の電子親和力（ χ ）の関係を示す図。

【図11】本発明の一態様を説明する平面図及び断面図。

【図12】本発明の一態様を説明する断面図。

【図13】本発明の一態様を説明する断面図。

【図14】半導体装置の画素等価回路を説明する図。

50

【図 1 5】本発明の一態様を説明する断面図。

【図 1 6】本発明の一態様を説明する平面図及び断面図。

【図 1 7】電子ペーパーの使用形態の例を説明する図。

【図 1 8】電子書籍の一例を示す外観図。

【図 1 9】テレビジョン装置およびデジタルフォトフレームの例を示す外観図。

【図 2 0】遊技機の例を示す外観図。

【図 2 1】携帯電話機の一例を示す外観図。

【図 2 2】酸化物半導体膜を用いたトランジスタ及びアモルファスシリコンを用いたトランジスタの温度依存性を示す図。

【図 2 3】酸化物半導体膜を用いたトランジスタ及びアモルファスシリコンを用いたトランジスタの温度依存性を示す図。

10

【発明を実施するための形態】

【0017】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0018】

(実施の形態 1)

本実施の形態では、チャンネルエッチ構造のボトムゲート型のトランジスタを例に挙げ、本発明の一態様に係るトランジスタの構造について説明する。

20

【0019】

図 1 (A) にトランジスタ 110 の断面図を、図 1 (B) に、図 1 (A) に示すトランジスタ 110 の上面図を、それぞれ示す。なお、図 1 (B) の破線 A1-A2 における断面図が、図 1 (A) に相当する。

【0020】

トランジスタ 110 は、絶縁表面を有する基板 100 上に形成されたゲート電極 101 と、ゲート電極 101 上のゲート絶縁膜 102 と、ゲート絶縁膜 102 を介してゲート電極 101 と重畳する酸化物半導体膜 108 と、酸化物半導体膜 108 上に形成された一対のソース電極 106 およびドレイン電極 107 とを有する。さらに、トランジスタ 110 は、酸化物半導体膜 108 上に形成された絶縁膜 109 を、その構成要素に含めても良い。図 1 に示すトランジスタ 110 は、ソース電極 106 とドレイン電極 107 の間において、酸化物半導体膜 108 の一部がエッチングされたチャンネルエッチ構造である。ゲート電極 101 と基板 100 の間には、下地膜となる絶縁膜が設けられていても良い。

30

【0021】

図 1 に示すトランジスタ 110 において、酸化物半導体膜は、水素、水などの不純物が十分に除去され、酸素が供給されることにより高純度化されたものである。高純度化された酸化物半導体膜は、十分に小さいキャリア密度の値（例えば、 $1 \times 10^{12} / \text{cm}^3$ 未満、より好ましくは、 $1 \times 10^{11} / \text{cm}^3$ 未満であり、限りなくゼロに近い値）をとる。このように、I 型化または実質的に I 型化された酸化物半導体を用いることで、極めて優れたオフ電流特性のトランジスタ 110 を得ることができる。また、オン電流の温度依存性より求めた活性化エネルギーが十分に低く（例えば、0 meV 以上 25 meV 以下、好ましくは 0 meV 以上 20 meV 以下）、オン電流の温度依存性が極めて低いトランジスタ 110 を得ることができる。

40

【0022】

本実施の形態のように酸化物半導体膜中に含まれる水素、水などの不純物を極力除去し、酸化物半導体膜を高純度化、真性化（I 型化）することが、トランジスタの特性にどのように影響を与えるかを以下に説明する。

【0023】

<酸化物半導体を用いたトランジスタの電導機構>

50

酸化物半導体を用いたトランジスタの電導機構につき、図7乃至図10を用いて説明する。なお、以下の説明では、理解の容易のため理想的な状況を仮定しており、そのすべてが現実の様子を反映しているとは限らない。また、以下の説明はあくまでも一考察に過ぎないことを付記する。

【0024】

図7は、酸化物半導体を用いた逆スタガ型の薄膜トランジスタの縦断面図を示す。ゲート電極（GE1）上にゲート絶縁膜（GI）を介して酸化物半導体膜（OS）が設けられ、その上にソース電極（S）及びドレイン電極（D）が設けられている。さらに、ソース電極（S）及びドレイン電極（D）を覆うように絶縁層が設けられている。

【0025】

図8は、図7に示すA-A'断面におけるエネルギーバンド図（模式図）を示す。また、図8中の黒丸（●）は電子を示し、白丸（○）は正孔を示し、それぞれは電荷（ $-q$, $+q$ ）を有している。ドレイン電極に正の電圧（ $V_D > 0$ ）を印加した上で、破線はゲート電極に電圧を印加しない場合（ $V_G = 0$ ）、実線はゲート電極に正の電圧（ $V_G > 0$ ）を印加する場合を示す。ゲート電極に電圧を印加しない場合は高いポテンシャル障壁のために電極から酸化物半導体側へキャリア（電子）が注入されず、電流を流さないオフ状態を示す。一方、ゲートに正の電圧を印加するとポテンシャル障壁が低下し、電流を流すオン状態を示す。

【0026】

図9は、図7におけるB-B'の断面におけるエネルギーバンド図（模式図）である。図9（A）はゲート電極（GE1）に正の電圧（ $V_G > 0$ ）が印加された状態であり、ソース電極とドレイン電極間にキャリア（電子）が流れるオン状態を示している。また、図9（B）は、ゲート電極（GE1）に負の電圧（ $V_G < 0$ ）が印加された状態であり、オフ状態（少数キャリアは流れない）である場合を示す。

【0027】

図10は、真空準位と金属の仕事関数（ ϕ_M ）、酸化物半導体の電子親和力（ χ ）の関係を示す。

【0028】

従来の酸化物半導体は一般にn型であり、その場合のフェルミ準位（ E_f ）は、バンドギャップ中央に位置する真性フェルミ準位（ E_i ）から離れて、伝導帯（ E_c ）寄りに位置している。なお、酸化物半導体において水素はドナーとなりn型化する一つの要因であることが知られている。

【0029】

これに対して本発明に係る酸化物半導体は、n型化の要因である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性（i型）とし、又は真性型とせんとしたものである。すなわち、不純物を添加してI型化するのではなく、水素や水等の不純物を極力除去したことにより、高純度化されたi型（真性半導体）又はそれに近づけることを特徴としている。これにより、フェルミ準位（ E_F ）は真性フェルミ準位（ E_i ）と同じレベルにまですることができ。

【0030】

酸化物半導体のバンドギャップ（ E_g ）が3.15 eVである場合、電子親和力（ χ ）は4.3 eVと言われている。ソース電極及びドレイン電極を構成するチタン（Ti）の仕事関数は、酸化物半導体の電子親和力（ χ ）とほぼ等しい。この場合、金属－酸化物半導体界面において、電子に対してショットキー型の障壁は形成されない。

【0031】

このとき電子は、図9（A）で示すようにゲート絶縁膜と高純度化された酸化物半導体との界面における、酸化物半導体側のエネルギー的に安定な最低部を移動する。

【0032】

また、図9（B）において、ゲート電極（GE1）に負の電位が印加されると、少数キャリアであるホールは実質的にゼロであるため、電流は限りなくゼロに近い値となる。

【0033】

例えば、薄膜トランジスタのチャネル幅(W)が $1 \times 10^4 \mu\text{m}$ でチャネル長(L)が $3 \mu\text{m}$ の素子であっても、オフ電流が 10^{-13}A 以下であり、サブスレッショルドスイング値(S値)が $0.1 \text{V}/\text{dec.}$ (ゲート絶縁膜厚 100nm)が得られる。

【0034】

このように、酸化物半導体の主成分以外の水、水素などの不純物が極力含まれないように、酸化物半導体膜を高純度化することにより、薄膜トランジスタの動作を良好なものとすることができる。

【0035】

<他の半導体材料との比較におけるプロセス上の優位点>

10

酸化物半導体との比較対象たり得る半導体材料としては、炭化珪素(例えば、 4H-SiC)がある。酸化物半導体と 4H-SiC はいくつかの共通点を有している。キャリア密度はその一例である。フェルミ・ディラック分布に従えば、酸化物半導体の少数キャリアは $10^{-7}/\text{cm}^3$ 程度と見積もられるが、これは、 4H-SiC における $6.7 \times 10^{-11}/\text{cm}^3$ と同様、極めて低い値である。シリコンの真性キャリア密度($1.4 \times 10^{10}/\text{cm}^3$ 程度)と比較すれば、その程度が並はずれていることが良く理解できる。

【0036】

また、酸化物半導体のエネルギーバンドギャップは $3.0 \sim 3.5 \text{eV}$ であり、 4H-SiC のエネルギーバンドギャップは 3.26eV であるから、ワイドギャップ半導体という点においても、酸化物半導体と炭化珪素とは共通している。

20

【0037】

一方で、酸化物半導体と炭化珪素との間には極めて大きな相違点が存在する。それは、プロセス温度である。炭化珪素は一般に $1500^\circ\text{C} \sim 2000^\circ\text{C}$ の熱処理を必要とするから、他の半導体材料を用いた半導体素子との積層構造は困難である。このような高い温度では、半導体基板や半導体素子などが破壊されてしまうためである。他方、酸化物半導体は、 $300 \sim 500^\circ\text{C}$ (ガラス転移温度以下、最大でも 700°C 程度)の熱処理で作製することが可能であり、他の半導体材料を用いて集積回路を形成した上で、酸化物半導体による半導体素子を形成することが可能となる。

【0038】

また、炭化珪素の場合と異なり、ガラス基板など、耐熱性の低い基板を用いることが可能という利点を有する。さらに、高温での熱処理が不要という点で、炭化珪素と比較してエネルギーコストを十分に低くすることができるという利点を有する。

30

【0039】

さらに、炭化珪素は結晶欠陥や意図せずに混入した微量の不純物がキャリアを発生させる要因となる。このため、理論的には、炭化珪素で、本発明の酸化物半導体と同等な低キャリア密度が得られるが、現実には、上記のような理由により $10^{12}/\text{cm}^3$ 以下のキャリア密度を得ることは難しい。上記のことは、同じくワイドギャップ半導体として知られている窒化ガリウムと酸化物半導体との比較に関しても言える。

【0040】

また、酸化物半導体は一般にn型とされているが、本発明の一態様では、不純物、特に水や水素を除去することによりI型化を実現する。この点、シリコンなどのように不純物を添加してのI型化ではなく、従来にない技術思想を含むものといえる。

40

【0041】

このように、単に、バンドギャップの広い酸化物半導体をトランジスタに適用するのではなく、ドナーを形成する水素等の不純物を極力低減し、キャリア密度を好ましくは、 $1 \times 10^{12}/\text{cm}^3$ 未満、より好ましくは、 $1.45 \times 10^{10}/\text{cm}^3$ 未満となるようにすることで、実用的な動作温度で熱的に励起されるキャリアを排除して、ソース側から注入されるキャリアのみによってトランジスタを動作させることができる。それにより、オフ電流が $1 \times 10^{-13} \text{A}$ 以下という特性を有するトランジスタを得ることができる。

【0042】

50

(オフ電流の温度依存性)

続いて、本実施の形態で作製方法を示すトランジスタに対してオフ電流の温度特性を評価する。温度特性は、トランジスタが使われる最終製品の耐環境性や、性能の維持などを考慮する上で重要である。当然ながら、変化量が小さいほど好ましく、製品設計の自由度が増す。

【0043】

はじめに、測定に用いたトランジスタの作製方法を以下に示す。本実施の形態では、チャネル長 L が $10\text{ }\mu\text{m}$ 、チャネル幅 W が $50\text{ }\mu\text{m}$ のトランジスタを 20000 個並列に接続し、 $L/W=10\text{ }\mu\text{m}/1,000,000\text{ }\mu\text{m}(1\text{m})$ のチャネルエッチ構造のボトムゲート型トランジスタを形成した。

10

【0044】

まず、ガラス基板に、GRTA装置を用いて 650°C 、6分間の基熱処理を3回行う。次いで、ガラス基板上に下地膜として、CVD法により膜厚 100 nm の窒化珪素層を形成し、窒化珪素層上に膜厚 150 nm の酸化窒化珪素層を形成する。続いて、酸化窒化珪素層上にゲート電極としてスパッタ法により膜厚 100 nm のタングステン層を形成した後、このタングステン層を選択的にエッチングして、ゲート電極を形成した。

【0045】

次に、ゲート電極上にゲート絶縁膜としてCVD法により厚さ 100 nm の酸化窒化珪素層を形成した。

20

【0046】

次に、ゲート絶縁膜上に、スパッタ法により In-Ga-Zn-O 系の酸化物半導体膜成膜用ターゲット（モル数比で、 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ ）を用いて、厚さ 30 nm の酸化物半導体膜を形成した。そして、酸化物半導体膜を選択的にエッチングし、島状の酸化物半導体膜を形成した。

【0047】

次に、酸化物半導体膜に、GRTA装置を用いて、窒素雰囲気下、 650°C にて、6分間の第1の加熱処理を行った。

【0048】

次に、酸化物半導体膜上にソース電極及びドレイン電極を形成するための導電膜としてチタン層（厚さ 100 nm ）、アルミニウム層（厚さ 200 nm ）、及びチタン層（厚さ 100 nm ）の積層を、スパッタ法により形成した。そして、当該導電膜を選択的にエッチングして、ソース電極及びドレイン電極を形成した。なお、1つのトランジスタのチャネル長 L を $10\text{ }\mu\text{m}$ 、チャネル幅 W を $50\text{ }\mu\text{m}$ とし、このトランジスタ 20000 段（横 100 段、縦 200 段）を並列接続とすることで、 $L/W=10\text{ }\mu\text{m}/1,000,000\text{ }\mu\text{m}(1\text{m})$ となるようにした。

30

【0049】

次いで、窒素雰囲気下で 350°C 1時間の加熱を施した後、酸化物半導体膜に接するように絶縁膜としてスパッタ法により酸化珪素層を膜厚 300 nm で形成した。その後、平坦化膜として、アクリル樹脂膜を膜厚 $1.5\text{ }\mu\text{m}$ で形成した。ここで、酸化珪素層及び平坦化膜を選択的にエッチングし、ソース電極層またはドレイン電極層上に開口部を形成した。その後、ソース電極層またはドレイン電極層と電気的に接続する透明導電層としてインジウム錫酸化物（ITO: Indium Tin Oxide）層を膜厚 110 nm で形成し、窒素雰囲気下、 250°C で1時間、熱処理を行った。

40

【0050】

以上の工程により、ボトムゲート型のトランジスタを作製した。

【0051】

温度特性の測定には、恒温槽を用い、 -30 、 0 、 25 、 40 、 60 、 80 、 100 、及び 120°C のそれぞれの温度でトランジスタを形成した基板を一定温度とし、ドレイン電圧を 6 V 、ゲート電圧を $-20\text{ V}\sim+20\text{ V}$ まで変化させて V_g-I_d 特性を取得した。

【0052】

50

図4に示すのは、上記それぞれの温度で測定した $V_g - I_d$ 特性を重ね書きしたものであり、図中の矢印で示す右端の曲線が -30°C 、左端が 120°C で取得した曲線で、その他の温度で取得した曲線は、その間に位置する。オフ電流(I_{off})は、ゲート電圧が 20V 近傍を除いて、全ての温度で測定機の分解能近傍の $1 \times 10^{-12}\text{A}$ 以下となっており、温度依存性は殆ど確認できない。すなわち、 -30°C の低温、及び 120°C の高温においても、オフ電流が $1 \times 10^{-12}\text{A}$ 以下を維持しており、チャンネル幅 W が 1m であることを考慮すると、オフ電流が非常に小さいことがわかる。

【0053】

なお、測定機には、半導体パラメータ・アナライザ(Agilent 4156C; Agilent社製 分解能(100fA))を用いた。

10

【0054】

高純度の酸化物半導体(purified OS)を用いたトランジスタは、オフ電流の温度依存性がほとんど確認できない。これは、酸化物半導体が高純度化されることによって、導電型が限りなく真性型に近づき、フェルミ準位が禁制帯の中央に位置するため、温度依存性を示さなくなるためと考察される。また、これは、酸化物半導体のエネルギーギャップが 3eV 以上であり、熱励起キャリアが極めて少ないことにも起因する。また、ソース領域及びドレイン領域は縮退した状態にあるので、やはり温度依存性が現れない要因となっている。トランジスタの動作は、縮退したソース領域から酸化物半導体に注入されたキャリアによるものがほとんどであり、キャリア密度の温度依存性がないことから上記特性(オフ電流の温度依存性無し)を説明することができる。

20

【0055】

(オン電流における活性化エネルギー)

次いで、本実施の形態で作製方法を示すトランジスタのオン電流(I_{on})の温度依存性により求めた活性化エネルギーを評価する。活性化エネルギーは、アレニウスプロットにより算出することが知られている。

【0056】

本実施の形態では、トランジスタのドレイン電圧(V_d)を一定(具体的には 10V)とし、ゲート電圧(V_g)をしきい値電圧(V_{th})以上(具体的には、 $V_g = V_{th} + 10\text{V}$)とした際の、トランジスタのオン電流(I_{on})の温度依存性を測定し、そのアレニウスプロットの近似直線の傾きにより活性化エネルギーを算出した。測定の温度範囲は -30°C 乃至 120°C とした。

30

【0057】

なお、活性化エネルギーとトランジスタの温度依存性とは相関関係がある。トランジスタのオン電流における活性化エネルギーが低いことは、アレニウスプロットの傾きが緩やかということであるから、トランジスタのオン状態におけるキャリアの伝導を阻害するバリアハイトが低いことと同義である。すなわち、トランジスタのオン電流における活性化エネルギーが低いことは、熱的にバリアを乗り越えやすく、トランジスタのオン電流の温度依存性が低いことを表す。例えば、オン電流における活性化エネルギーが 0meV 以上 25meV 以下、好ましくは 0meV 以上 20meV 以下であると、キャリアの伝導を阻害するバリアハイトが十分に低く、キャリアが熱的にバリアを乗り越えやすくなるため、オン電流の温度依存性の極めて低いトランジスタとなり、好ましい。

40

【0058】

以下では、本実施の形態に係る2種類の薄膜トランジスタ(以下、TF T-1、TF T-2)と、比較例としてアモルファスシリコン(a-Si)を活性層として用いた薄膜トランジスタ(以下、比較TF T-3)を例に説明する。

【0059】

評価に用いたTF Tの作製方法は、以下の通りである。

【0060】

(TF T-1)

TF T-1として、チャンネル長 L が $3\text{ }\mu\text{m}$ 、チャンネル幅 W が $24\text{ }\mu\text{m}$ のチャンネルエッチ構

50

造のボトムゲート型トランジスタを作製した。

【0061】

まず、ガラス基板に、GRTA装置を用いて650℃、6分間の熱処理を3回行った。次いで、ガラス基板上に下地膜として、CVD法により膜厚100nmの窒化珪素層を形成し、窒化珪素層上に膜厚150nmの酸化窒化珪素層を形成した。続いて、酸化窒化珪素層上にゲート電極としてスパッタ法により膜厚100nmのタングステン層を形成した後、このタングステン層を選択的にエッチングして、ゲート電極を形成した。

【0062】

次に、ゲート電極上にゲート絶縁膜としてCVD法により厚さ100nmの酸化窒化珪素層を形成した。

10

【0063】

次に、ゲート絶縁膜上に、スパッタ法によりIn-Ga-Zn-O系の酸化物半導体ターゲット（モル数比で、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ ）を用いて、厚さ30nmの酸化物半導体膜を形成した。そして、酸化物半導体膜を選択的にエッチングし、島状の酸化物半導体膜を形成した。

【0064】

次に、酸化物半導体膜に、GRTA装置を用いて、窒素雰囲気下、650℃にて、6分間の第1の加熱処理を行った。

【0065】

次に、酸化物半導体膜上にソース電極及びドレイン電極を形成するための導電膜としてチタン層（厚さ100nm）、アルミニウム層（厚さ200nm）、及びチタン層（厚さ100nm）の積層を、スパッタ法により形成した。当該導電膜を選択的にエッチングして、ソース電極及びドレイン電極を形成し、薄膜トランジスタのチャンネル長Lが3μm、チャンネル幅Wが24μmとなるようにした。

20

【0066】

次いで、窒素雰囲気下で350℃1時間の加熱を施した後、酸化物半導体膜に接するように絶縁膜としてスパッタ法により酸化珪素層を膜厚300nmで形成した。その後、平坦化膜として、アクリル樹脂膜を膜厚1.5μmで形成した。ここで、酸化珪素層及び平坦化膜を選択的にエッチングし、ソース電極またはドレイン電極上に開口部を形成した。その後、ソース電極またはドレイン電極と電氣的に接続する透明導電層としてITO層を膜厚110nmで形成し、窒素雰囲気下、250℃で1時間、熱処理を行った。

30

【0067】

以上により、ボトムゲート型のTF T-1を得た。

【0068】

(TF T-2)

TF T-2として、チャンネル長Lが3μm、チャンネル幅Wが50μmのチャンネルエッチ構造のボトムゲート型トランジスタを作製した。

【0069】

ガラス基板上に下地膜として、CVD法により膜厚100nmの窒化珪素層を形成し、窒化珪素層上に膜厚150nmの酸化窒化珪素層を形成した。続いて、酸化窒化珪素層上にゲート電極としてスパッタ法により膜厚100nmのタングステン層を形成した後、このタングステン層を選択的にエッチングして、ゲート電極を形成した。

40

【0070】

次に、ゲート電極上にゲート絶縁膜としてCVD法により厚さ200nmの酸化窒化珪素層を形成した。

【0071】

次に、ゲート絶縁膜上に、スパッタ法によりIn-Ga-Zn-O系の酸化物半導体ターゲット（モル数比で、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ ）を用いて、厚さ30nmの酸化物半導体膜を形成した。そして、酸化物半導体膜を選択的にエッチングし、島状の酸化物半導体膜を形成した。

50

【0072】

次に、酸化物半導体膜に、GRTA装置を用いて、窒素雰囲気下、600℃にて、6分間の第1の加熱処理を行った。

【0073】

次に、酸化物半導体膜上にソース電極及びドレイン電極を形成するための導電膜としてチタン層（厚さ100nm）、アルミニウム層（厚さ200nm）、及びチタン層（厚さ100nm）の積層を、スパッタ法により形成した。当該導電膜を選択的にエッチングして、ソース電極及びドレイン電極を形成し、薄膜トランジスタのチャンネル長Lが3μm、チャンネル幅Wが50μmとなるようにした。

【0074】

次いで、酸化物半導体膜に接するように絶縁膜としてスパッタ法により酸化珪素層を膜厚300nmで形成した。その後、平坦化膜として、アクリル樹脂膜を膜厚1.5μmで形成し、窒素雰囲気下、250℃で1時間、第2の加熱処理を行った。最後に、ソース電極またはドレイン電極と電氣的に接続する透明導電層としてITO層を膜厚110nmで形成した。

【0075】

以上により、ボトムゲート型のTF T-2を得た。

【0076】

（比較TF T-3）

比較TF T-3として、チャンネル長Lが3.7μm、チャンネル幅Wが22μmのチャンネルエッチ構造のボトムゲート型トランジスタを作製した。

【0077】

ガラス基板上に下地膜として、CVD法により膜厚200nmの酸化窒化珪素層を形成した。続いて、酸化窒化珪素層上にゲート電極としてスパッタ法によりチタン層（厚さ50nm）、アルミニウム層（厚さ380nm）、及びチタン層（厚さ120nm）の積層を形成した後、この積層導電膜を選択的にエッチングして、ゲート電極を形成した。

【0078】

次に、ゲート電極上にゲート絶縁膜としてCVD法により厚さ200nmの酸化窒化珪素層を形成し、次いで、CVD法により、膜厚205nmのアモルファスシリコン層、及び膜厚50nmのリンが添加されたアモルファスシリコン層の積層よりなる半導体層（以下、a-Si半導体層とも表記する）を形成した。そして、a-Si半導体層を選択的にエッチングし、島状のa-Si半導体層を形成した。

【0079】

次に、a-Si半導体層上にソース電極及びドレイン電極を形成するための導電膜としてチタン層（厚さ50nm）、アルミニウム層（厚さ200nm）、及びチタン層（厚さ50nm）の積層を、スパッタ法により形成した。当該導電膜を選択的にエッチングして、ソース電極及びドレイン電極を形成し、薄膜トランジスタのチャンネル長Lが3.7μm、チャンネル幅Wが22μmとなるようにした。

【0080】

次いで、保護絶縁膜としてスパッタ法により窒化珪素層を膜厚300nmで形成した。

【0081】

以上によって、ボトムゲート型の比較TF T-3を得た。

【0082】

TF T-1、TF T-2及び比較TF T-3のアレニウスプロットを図5に示す。図5（A）は、比較TF T-3のアレニウスプロットを、図5（B）は、TF T-1のアレニウスプロットを、図5（C）は、TF T-2のアレニウスプロットをそれぞれ示す。なお、図5において、縦軸は、TF Tのドレイン電圧（Vd）を10Vとし、ゲート電圧（Vg）をしきい値電圧（Vth）+10Vとした際のソースとドレイン間の電流（TF Tのオン電流（Ion））を示し、横軸は測定した絶対温度の逆数を示す。

【0083】

また、図5に示したアレニウスプロットの直線の近似式の傾きより、それぞれのTFTの活性化エネルギーを求めた。図6に、それぞれのTFTのIonにおける活性化エネルギーを示す。

【0084】

図6より、比較TFT-3はIonにおける活性化エネルギーが78.5meVであるのに対して、本発明の一態様のTFT-2では、16.1meV、また本発明の一態様のTFT-1では6.15meVとその値を格段に低くすることが可能であることがわかる。前述した通り、活性化エネルギーが低いことは、TFTのオン電流の温度依存性が低いことを表すため、本実施の形態に係るトランジスタは、温度変化によってオン電流がほとんど変化しない極めて安定に動作するトランジスタであることが理解できる。

10

【0085】

(トランジスタの作製方法)

次いで、図1に示したボトムゲート型のトランジスタを例に挙げ、半導体装置のさらに詳しい構成及び作製方法について図2を用いて説明する。

【0086】

図2(A)に示すように、基板100上にゲート電極101を形成する。基板100は、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、若しくはアルミノシリケートガラスなど、フュージョン法やフロート法で作製される無アルカリガラス基板、セラミック基板の他、本作製工程の処理温度に耐えうる耐熱性を有するプラスチック基板等を用いることができる。また、ステンレス合金などの金属基板の表面に絶縁層を設けた基板を適用しても良い。

20

【0087】

基板100とゲート電極101の間に、下地膜となる絶縁膜を形成しておいても良い。下地膜として、例えば、酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、窒化酸化珪素膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜のいずれか1つを単層で、或いは複数を積層させて用いることができる。特に、下地膜に、バリア性の高い絶縁膜、例えば窒化珪素膜、窒化酸化珪素膜、窒化アルミニウム膜、または窒化酸化アルミニウム膜などを用いることで、水分、または水素などの雰囲気中の不純物、或いは基板100内に含まれるアルカリ金属、重金属などの不純物が、酸化半導体膜内、ゲート絶縁膜内、或いは、酸化半導体膜と他の絶縁膜の界面とその近傍に入り込むのを防ぐことができる。

30

【0088】

なお、本明細書において酸化窒化物とは、その組成として、窒素よりも酸素の含有量が多い物質であり、また、窒化酸化物とは、その組成として、酸素よりも窒素の含有量が多い物質をいう。

【0089】

ゲート電極101の材料は、モリブデン、チタン、クロム、タンタル、タングステン、ネオジム、スカンジウム等の金属材料、これら金属材料を主成分とする合金材料を用いた導電膜、或いはこれら金属の窒化物を、単層で又は積層で用いることができる。なお、後の工程において行われる加熱処理の温度に耐えうるのであれば、上記金属材料としてアルミニウム、銅を用いることも出来る。アルミニウムまたは銅は、耐熱性や腐食性の問題を回避するために、高融点金属材料と組み合わせて用いるのが好ましい。高融点金属材料としては、モリブデン、チタン、クロム、タンタル、タングステン、ネオジム、スカンジウム等を用いることができる。

40

【0090】

例えば、ゲート電極101として二層の積層構造を形成する場合、アルミニウム膜上にモリブデン膜が積層された二層の積層構造、または銅膜上にモリブデン膜を積層した二層構造、銅膜上に窒化チタン膜若しくは窒化タンタル膜を積層した二層構造、または、窒化チタン膜とモリブデン膜とを積層した二層構造とすることが好ましい。3層の積層構造を有するゲート電極101としては、アルミニウム膜、アルミニウムとシリコンの合金膜、アルミニウムとチタンの合金膜またはアルミニウムとネオジムの合金膜を中間層とし、タン

50

グステン膜、窒化タングステン膜、窒化チタン膜またはチタン膜を上下層として積層した構造とすることが好ましい。

【0091】

ゲート電極101の膜厚は、10nm～400nm、好ましくは100nm～200nmとする。本実施の形態では、タングステンターゲットを用いたスパッタ法により100nmのゲート電極用の導電膜を形成した後、該導電膜をエッチングにより所望の形状に加工（パターニング）することで、ゲート電極101を形成する。

【0092】

次いで、ゲート電極101上に、ゲート絶縁膜102を形成する。

【0093】

ゲート絶縁膜102は、プラズマCVD法又はスパッタ法等を用いて形成することができ、高密度プラズマを用いた成膜処理により形成することが好ましい。高密度なプラズマの発生により、ゲート絶縁膜102におけるプラズマダメージを少なくできる。したがって、ゲート絶縁膜102中の未結合手を低減して、欠陥を低減させることが可能となり、この後形成される酸化物半導体との界面を極めて良好にすることができる。なお、ゲート絶縁膜102は、水分や、水素、酸素などの不純物を極力含まないことが望ましい。

【0094】

ゲート絶縁膜102を形成する材料としては、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、または窒化酸化珪素膜を、単層で、或いは積層させて形成することができる。例えば、成膜ガスとして、シラン及び一酸化窒素を用いて酸化窒化珪素膜よりなるゲート絶縁膜102を成膜することができる。ゲート絶縁膜102の膜厚は、10nm以上500nm以下、好ましくは100nm以上500nm以下とし、積層の場合は、例えば、膜厚50nm以上200nm以下の第1のゲート絶縁膜と、第1のゲート絶縁膜上に膜厚5nm以上300nm以下の第2のゲート絶縁膜とを積層させた構成とする。

【0095】

また、基板100側から酸化珪素膜または酸化窒化珪素膜等の酸化膜と、窒化珪素膜または窒化酸化珪素膜等の窒化膜と、の順に積層して形成することができる。また、基板側から窒化珪素膜または窒化酸化珪素膜と、酸化珪素膜または酸化窒化珪素膜と、窒化珪素膜または窒化酸化珪素膜と、の順に積層して形成することができる。

【0096】

本実施の形態では、高密度プラズマとして2.45GHzのマイクロ波を用いたプラズマCVDにより膜厚100nmの酸化窒化珪素膜をゲート絶縁膜102として形成する。なお、本明細書において、マイクロ波とは300MHz～300GHzの周波数域を指す。

【0097】

次いで、ゲート絶縁膜102上に酸化物半導体膜を形成する。酸化物半導体膜は、酸化物半導体をターゲットとして用い、スパッタ法により成膜する。また、酸化物半導体膜の成膜雰囲気は、希ガス（例えばアルゴン）雰囲気下、酸素雰囲気下、又は希ガス（例えばアルゴン）及び酸素を含む雰囲気下とすることができる。

【0098】

なお、酸化物半導体膜をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁膜102の表面に付着しているゴミを除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウムなどを用いてもよい。また、アルゴン雰囲気に酸素、亜酸化窒素などを加えた雰囲気で行ってもよい。また、アルゴン雰囲気に塩素、四フッ化炭素などを加えた雰囲気で行ってもよい。

【0099】

酸化物半導体膜としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O膜や、三元系金属酸化物であるIn-Ga-Zn-O膜、In-Sn-Zn-O膜、In-Al-Zn-O膜、Sn-Ga-Zn-O膜、Al-Ga-Zn-O膜、Sn-Al-Zn-O

10

20

30

40

50

系や、二元系金属酸化物である In-Zn-O 膜、 Sn-Zn-O 膜、 Al-Zn-O 膜、 Zn-Mg-O 膜、 Sn-Mg-O 膜、 In-Mg-O 膜や、 In-O 膜、 Sn-O 膜、 Zn-O 膜などを用いることができる。また、上記酸化物半導体膜に SiO_2 を含んでもよい。なお、ここで、例えば、 In-Sn-Ga-Zn-O 膜とは、インジウム (In)、錫 (Sn)、ガリウム (Ga)、亜鉛 (Zn) を有する酸化物膜、という意味であり、その化学量論比はとくに問わない。

【0100】

また、酸化物半導体膜は、 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) で表記される薄膜を用いることができる。ここで、 M は、 Ga 、 Al 、 Mn および Co から選ばれた一または複数の金属元素を示す。例えば M として、 Ga 、 Ga 及び Al 、 Ga 及び Mn 、または Ga 及び Co などがある。

10

【0101】

酸化物半導体膜の膜厚は、 10 nm 乃至 300 nm 、好ましくは 20 nm 乃至 100 nm とする。本実施の形態では、酸化物半導体膜として In (インジウム)、 Ga (ガリウム)、及び Zn (亜鉛) を含む酸化物半導体ターゲット (例えば、モル数比が $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ 、または、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$) を用いたスパッタ法により得られる、膜厚 30 nm の In-Ga-Zn-O 系膜を用いる。また、本実施の形態では、成膜方法に DC スパッタ法を用い、アルゴンの流量 30 sccm とし、酸素の流量 15 sccm とし、基板温度は室温とする。

20

【0102】

なお、ゲート絶縁膜 102 及び酸化物半導体膜を大気に触れさせることなく連続的に形成してもよい。大気に触れさせることなく連続成膜することで、大気成分や大気中に浮遊する水や hidrocarbon などの不純物元素による、ゲート絶縁膜 102 と酸化物半導体膜の界面の汚染を防止することができるため、トランジスタ特性のばらつきを低減することができる。

【0103】

次いで、図 2 (A) に示すように、酸化物半導体膜をエッチングなどにより所望の形状に加工 (パターンニング) し、ゲート電極 101 と重なる位置であって、ゲート絶縁膜 102 上に島状の酸化物半導体膜 103 を形成する。

【0104】

次いで、不活性ガス雰囲気 (窒素、またはヘリウム、ネオン、アルゴン等) 下において、酸化物半導体膜 103 に第 1 の加熱処理を施す。酸化物半導体膜 103 に加熱処理を施すことで、水 (水酸基を含む)、水素が脱離した酸化物半導体膜 104 が形成される (図 2 (B))。具体的には、不活性ガス雰囲気 (窒素、またはヘリウム、ネオン、アルゴン等) 下において、 450°C 以上 750°C 以下 (若しくはガラス基板の歪点以下の温度) で 1 分間以上 10 分間以下の加熱処理を行う。なお、この工程は、 RTA ($\text{Rapid Thermal Anneal}$) 法による加熱処理によってもよい。 RTA 法を用いれば、短時間に脱水化または脱水素化が行えるため、ガラス基板の歪点を超える温度でも処理することができる。 RTA 法には、加熱した気体を用いる GRTA ($\text{Gas Rapid Thermal Anneal}$) 法またはランプ光を用いる LRTA ($\text{Lamp Rapid Thermal Anneal}$) 法などがある。なお、上記加熱処理は、島状の酸化物半導体膜 103 形成後のタイミングに限らず、島状の酸化物半導体膜 103 形成前の酸化物半導体膜に対して行っても良い。また、上記加熱処理を、酸化物半導体膜形成後に複数回行っても良い。

30

40

【0105】

このような第 1 の加熱処理によって酸化物半導体膜 103 中の水 (水酸基を含む) や水素などを除去することができる。よって不純物を低減し、 I 型化または実質的に I 型化された酸化物半導体膜 104 を形成することができる。

【0106】

本実施の形態では、窒素雰囲気下において、 650°C 、基板温度が上記設定温度に達した

50

状態で6分間、加熱処理を行う。例えば、電気炉を用いて加熱処理を行う場合、昇温特性を $0.1^{\circ}\text{C}/\text{min}$ 以上 $20^{\circ}\text{C}/\text{min}$ 以下、降温特性を $0.1^{\circ}\text{C}/\text{min}$ 以上 $15^{\circ}\text{C}/\text{min}$ 以下とすることが好ましい。

【0107】

なお、加熱処理においては、ヘリウム、ネオン、アルゴン等の希ガス、または窒素に、水分、水素などが含まれないことが好ましい。または、加熱処理装置に導入するヘリウム、ネオン、アルゴン等の希ガス、または窒素の純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち不純物濃度を1ppm以下、好ましくは 0.1ppm 以下)とすることが好ましい。

【0108】

或いは、窒素または希ガスなどの不活性雰囲気にて、大気圧下の露点がマイナス 60°C 以下の、水分含有量が少ない空気下において、加熱処理を行うようにしても良い。

【0109】

不活性ガス雰囲気下における加熱処理後の島状の酸化物半導体膜104は、非晶質であることが好ましいが、一部結晶化していても良い。

【0110】

次いで、図2(C)に示すように、島状の酸化物半導体膜104上に、ソース電極及びドレイン電極用の導電膜105を単層で、又は積層させて形成する。導電膜105は、スパッタ法をはじめとするPVD法や、プラズマCVD法などのCVD法を用いて形成することができる。また、導電膜105は、チタン、マグネシウム、イットリウム、アルミニウム、タングステン、モリブデンなどから選ばれた元素や、上述した元素を成分とする合金等を用いて形成することができる。また、酸化インジウム、酸化インジウム酸化スズ合金、酸化インジウム酸化亜鉛合金、酸化亜鉛、酸化亜鉛アルミニウム、酸窒化亜鉛アルミニウム、または酸化亜鉛ガリウム等の透光性を有する酸化物導電膜を用いても良い。透光性を有する酸化物導電膜を用いることで、画素の開口率を向上させることができる。

【0111】

なお、導電膜105の膜厚は、 100nm 乃至 500nm とすればよい。本実施の形態では、酸化物半導体膜104上に、スパッタ法で形成された膜厚 100nm のチタン膜、スパッタ法で形成された膜厚 200nm のアルミニウム膜、スパッタ法で形成された膜厚 100nm のチタン膜を順に積層し、3層の積層構造よりなる導電膜105を形成する。

【0112】

次いで、図2(D)に示すように、エッチング等により導電膜105を所望の形状に加工(パターニング)することで、ソース電極106、ドレイン電極107を形成する。

【0113】

導電膜105のエッチングの際には、島状の酸化物半導体膜104が除去されないように材料及びエッチング条件を適宜調節する。なお、材料及びエッチング条件によっては、パターニングによりソース電極106とドレイン電極107を形成する際に、島状の酸化物半導体膜104の露出した部分が一部エッチングされることで、溝部(凹部)を有する島状の酸化物半導体膜108が形成されることもある。

【0114】

ソース電極106、ドレイン電極107を形成した後は、ソース電極106、ドレイン電極107及び酸化物半導体膜108を覆うように絶縁膜109を形成する(図2(E))。絶縁膜109は、水分や、水素等の不純物を極力含まないことが望ましく、単層の絶縁膜であっても良いし、積層された複数の絶縁膜で構成されていても良い。複数の積層された絶縁膜を用いる場合、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの絶縁膜を、酸化物半導体膜108に接して形成し、次いで、当該絶縁膜よりも窒素の比率が高い、窒化珪素膜、窒化酸化珪素膜、窒化アルミニウム膜、又は窒化酸化アルミニウム膜などのバリア性の高い絶縁膜を形成するのが好ましい。バリア性の高い絶縁膜を用いることで、酸化物半導体膜108内、ゲート絶縁膜102内、或いは、酸化物半導体膜108と他の絶縁膜の界面とその近傍に、水分

10

20

30

40

50

または水素などの不純物が入り込むのを防ぐことができる。また、酸化物半導体膜 108 に接するように窒素の比率が低い酸化珪素膜、酸化窒化珪素膜などの絶縁膜を形成することで、バリア性の高い材料を用いた絶縁膜が直接酸化物半導体膜 108 に接するのを防ぐことができる。成膜時の基板温度は、室温以上 300℃以下とすればよい。

【0115】

なお、絶縁膜 109 の膜厚は特に限定されないが、例えば 10nm 以上 500nm 以下、好ましくは 50nm 以上 200nm 以下とすることができる。

【0116】

本実施の形態では、絶縁膜 109 として、スパッタ法で形成された膜厚 300nm の酸化珪素膜を形成する。酸化珪素膜のスパッタ法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガス（代表的にはアルゴン）及び酸素雰囲気下において行うことができる。また、ターゲットとして酸化珪素ターゲットまたは珪素ターゲットを用いることができる。例えば、珪素ターゲットを用いて、酸素、及び希ガス雰囲気下でスパッタリング法により酸化珪素を形成することができる。

10

【0117】

次いで、不活性ガス（窒素、またはヘリウム、ネオン、アルゴン等）雰囲気下で第 2 の加熱処理（好ましくは 200℃以上 400℃以下、例えば 250℃以上 350℃以下）を行う。例えば、窒素雰囲気下で 250℃、1 時間の第 2 の加熱処理を行う。または、第 1 の加熱処理と同様に高温短時間の RTA 処理を行っても良い。第 2 の加熱処理を行うと、酸化物半導体膜 108 が絶縁膜 109 を構成する酸化物と接した状態で加熱されることになり、第 1 の加熱処理で低抵抗化された酸化物半導体膜 108 に酸素が供与され、酸素欠損部を補償するため、酸化物半導体膜 108 を高抵抗化（I 型化）することができる。したがって、トランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。この加熱処理を行うタイミングは、絶縁膜 109 の形成後であれば特に限定されず、他の工程と兼ねることで、工程数を増やすことなく行うことができる。

20

【0118】

さらに大気中、100℃以上 200℃以下、1 時間以上 30 時間以下での加熱処理を行ってもよい。この加熱処理は一定の加熱温度を保持して加熱してもよいし、室温から、100℃以上 200℃の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。また、この加熱処理を、絶縁膜 109 の形成前に、減圧下で行ってもよい。減圧下で加熱処理を行うと、加熱時間を短縮することができる。この加熱処理によって、ノーマリーオフとなるトランジスタを得ることができる。よって半導体装置の信頼性を向上できる。

30

【0119】

以上の工程で、水素、水分、水酸基又は水素化物の濃度が低減された酸化物半導体膜 108 を有するトランジスタ 110 を形成することができる。

【0120】

なお、図示しないが、絶縁膜 109 上に導電膜を形成し、該導電膜をパターンニングすることで、酸化物半導体膜 108 と重なる位置にバックゲート電極を形成しても良い。バックゲート電極は、ゲート電極 101、或いはソース電極 106 及びドレイン電極 107 と同様の材料、構造を用いて形成することが可能である。バックゲート電極の膜厚は、10nm~400nm、好ましくは 100nm~200nm とすることができる。

40

【0121】

バックゲート電極は、電氣的に絶縁しているフローティングの状態であっても良いし、電位が与えられる状態であっても良い。後者の場合、バックゲート電極には、ゲート電極 101 と同じ高さの電位が与えられていても良いし、グラウンドなどの固定電位が与えられていても良い。バックゲート電極に与える電位の高さを制御することで、トランジスタ 110 の閾値電圧を制御することができる。

【0122】

以上に示した本実施の形態の作製方法により、オン電流における活性化エネルギーが 0m

50

eV以上25meV以下、好ましくは0meV以上20meV以下と、極めて信頼性の高いトランジスタを得ることができる。また、本実施の形態のトランジスタは、オフ電流が 10^{-13} A以下であるという優れた電気特性が得られる。このように、酸化物半導体中の不純物が極力含まれないように高純度化することにより、トランジスタの動作を良好なものとすることができる。さらに温度依存性が低く、低温下または高温下でも安定して動作可能なトランジスタを形成することができる。

【0123】

なお、本実施の形態では、ボトムゲート型のトランジスタ110の作製方法について説明したが、本実施の形態の構成はこれに限られるものではない。図3(A)に示すような、ボトムゲート構造のボトムコンタクト型（逆コプラナ型とも呼ぶ）のトランジスタ160や、図3(B)に示すような、チャネル保護層113を有するチャネル保護型（チャネルストップ型ともいう）のトランジスタ170等も同様の材料、方法を用いて形成することができる。図3(C)は、チャネルエッチ型のトランジスタの他の例を示している。図3(C)に示すトランジスタ180は、ゲート電極101が酸化物半導体膜108の端部よりも外側に伸びた構造となっている。

【0124】

なお、トランジスタのチャネル長（図1(B)中のL）は、ソース電極106とドレイン電極107との距離で定義されるが、チャネル保護型のトランジスタのチャネル長Lは、キャリアの流れる方向と平行な方向のチャネル保護層の幅（図3(B)中のL）で定義される。なお、チャネル保護層113は、絶縁膜109と同様の材料、方法を用いて形成することが可能である。チャネル形成領域上にチャネル保護層113を設けることによって、酸化物半導体膜のチャネル形成領域に対する工程時におけるダメージ（エッチング時のプラズマやエッチング剤による膜減りなど）を防ぐことができるため、トランジスタの信頼性をより向上させることができる。

【0125】

図3で示すトランジスタは、図2と同様の作製工程により作製することができる。すなわち、第1の加熱処理により、n型不純物である水素を酸化物半導体から除去し、第2の加熱処理により、欠損部に酸素を導入することで、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性化（I型化）、又は実質的に真性化している。

【0126】

本実施の形態で示すトランジスタは、不純物を添加してI型化するのではなく、水素や水等の不純物を極力除去したことにより、高純度化されたI型（真性半導体）又はそれに近づく。酸化物半導体膜を高純度化することにより、トランジスタのしきい値電圧値をプラスとすることができ、所謂ノーマリーオフのトランジスタを実現できる。

【0127】

このように、I型化または実質的にI型化された酸化物半導体（例えば、キャリア密度が $1 \times 10^{12} / \text{cm}^3$ 未満、さらに望ましくは、 $1.45 \times 10^{10} / \text{cm}^3$ 未満）を用いることで、極めて優れたオフ電流特性のトランジスタを得ることが可能である。また、オン電流の温度依存性により求められる活性化エネルギーが極めて低いトランジスタを得ることが可能である。

【0128】

なお、本実施の形態は、他の実施の形態と適宜組み合わせて用いることができる。

【0129】

（実施の形態2）

実施の形態1に示すトランジスタを作製し、該トランジスタを画素部、さらには駆動回路に用いて表示機能を有する半導体装置（表示装置ともいう）を作製することができる。また、実施の形態1に示すトランジスタを駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【0130】

表示装置は表示素子を含む。表示素子としては液晶素子（液晶表示素子ともいう）、発光素子（発光表示素子ともいう）を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子とその範疇に含んでおり、具体的には無機EL（Electro Luminescence）、有機EL等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

【0131】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。さらに、該表示装置を作製する過程における、表示素子が完成する前の一形態に相当する素子基板に関し、該素子基板は、電流を表示素子に供給するための手段を複数の各画素に備える。素子基板は、具体的には、表示素子の画素電極のみが形成された状態であっても良いし、画素電極となる導電膜を成膜した後であって、エッチングして画素電極を形成する前の状態であっても良いし、あらゆる形態があてはまる。

10

【0132】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源（照明装置含む）を指す。また、コネクタ、例えばFPC（Flexible printed circuit）もしくはTAB（Tape Automated Bonding）テープもしくはTCP（Tape Carrier Package）が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG（Chip On Glass）方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

20

【0133】

本実施の形態では、半導体装置の一形態に相当する液晶表示パネルの外観及び断面について、図11を用いて説明する。図11は、第1の基板4001上に形成された実施の形態1で示したIn-Ga-Zn-O系膜を酸化物半導体膜として含む信頼性の高いトランジスタ4010、4011、及び液晶素子4013を、第2の基板4006との間にシール材4005によって封止した、パネルの上面図であり、図11（B）は、図11（A1）または（A2）のM-Nにおける断面図に相当する。

【0134】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。また第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。

30

【0135】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG方法、ワイヤボンディング方法、或いはTAB方法などを用いることができる。図11（A1）は、COG方法により信号線駆動回路4003を実装する例であり、図11（A2）は、TAB方法により信号線駆動回路4003を実装する例である。

40

【0136】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図11（B）では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。トランジスタ4010、4011上には絶縁層4020、4021が設けられている。

【0137】

絶縁層4020上において画素部のトランジスタ4010及び駆動回路部のトランジスタ4011の酸化物半導体膜のチャンネル形成領域と重なる位置に導電層4042、4043

50

が設けられていてもよい。導電層4042、4043を酸化物半導体膜のチャネル形成領域と重なる位置に設けることによって、BT試験前後におけるトランジスタ4010、4011のしきい値電圧の変化量を低減することができる。また、導電層4042、4043は、電位がトランジスタ4010、4011のゲート電極と同じでもよいし、異なっても良く、第2のゲート電極として機能させることもできる。また、導電層4042、4043の電位がGND、0V、或いはフローティング状態であってもよい。なお、導電層4042、4043は、トランジスタ4010、4011のゲート電極と同じ材料で作製することができる。

【0138】

トランジスタ4010、4011は、In-Ga-Zn-O系膜を酸化物半導体膜として含む信頼性の高い実施の形態1に示すトランジスタを適用することができる。本実施の形態において、トランジスタ4010、4011はnチャネル型薄膜トランジスタである。

10

【0139】

また、液晶素子4013が有する画素電極層4030は、トランジスタ4010と電氣的に接続されている。そして液晶素子4013の対向電極層4031は第2の基板4006上に形成されている。画素電極層4030と対向電極層4031と液晶層4008とが重なっている部分が、液晶素子4013に相当する。なお、画素電極層4030、対向電極層4031はそれぞれ配向膜として機能する絶縁層4032、4033が設けられ、絶縁層4032、4033を介して液晶層4008を挟持している。なお、図示はしていないが、カラーフィルタは第1の基板4001または第2の基板4006のどちら側に設けても良い。

20

【0140】

なお、第1の基板4001、第2の基板4006としては、ガラス、金属（代表的にはステンレス）、セラミックス、プラスチックを用いることができる。プラスチックとしては、FRP（Fiberglass-Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、ポリエステルフィルム、またはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

【0141】

また4035は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層4030と対向電極層4031との間の距離（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いても良い。また、対向電極層4031は、トランジスタ4010と同一基板上に設けられる共通電位線と電氣的に接続される。共通接続部を用いて、一对の基板間に配置される導電性粒子を介して対向電極層4031と共通電位線とを電氣的に接続することができる。なお、導電性粒子はシール材4005に含有させる。

30

【0142】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために5重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層4008に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が10μsec.以上100μsec.以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

40

【0143】

なお本実施の形態は透過型液晶表示装置の例であるが、本発明は反射型液晶表示装置でも半透過型液晶表示装置でも適用できる。

【0144】

また、本実施の形態の液晶表示装置では、基板の外側（視認側）に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設

50

けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、ブラックマトリクスとして機能する遮光膜を設けてもよい。

【0145】

また、本実施の形態では、薄膜トランジスタの表面凹凸を低減するため、及び薄膜トランジスタの信頼性を向上させるため、実施の形態1で得られた薄膜トランジスタを保護膜や平坦化絶縁膜として機能する絶縁層（絶縁層4020、絶縁層4021）で覆う構成となっている。なお、保護膜は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜が好ましい。保護膜は、スパッタ法を用いて、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、又は窒化酸化アルミニウム膜の単層、又は積層で形成すればよい。本実施の形態では保護膜をスパッタ法で形成する例を示すが、特に限定されず種々の方法で形成すればよい。

10

【0146】

ここでは、保護膜として積層構造の絶縁層4020を形成する。ここでは、絶縁層4020の一層目として、スパッタ法を用いて酸化シリコン膜を形成する。保護膜として酸化シリコン膜を用いると、ソース電極層及びドレイン電極層として用いるアルミニウム膜のヒロック防止に効果がある。

【0147】

また、保護膜の二層目として絶縁層を形成する。ここでは、絶縁層4020の二層目として、スパッタ法を用いて窒化シリコン膜を形成する。保護膜として窒化シリコン膜を用いると、ナトリウム等の可動イオンが半導体領域中に侵入して、TFTの電気特性を変化させることを抑制することができる。

20

【0148】

また、保護膜を形成した後に、酸化物半導体膜のアニール（300℃以上400℃以下）を行ってもよい。

【0149】

また、平坦化絶縁膜として絶縁層4021を形成する。絶縁層4021としては、アクリル、ポリイミド、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層4021を形成してもよい。

30

【0150】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基として、有機基（例えばアルキル基やアリール基）やフルオロ基を有していても良い。また、有機基はフルオロ基を有していても良い。

【0151】

絶縁層4021の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。絶縁層4021を材料液を用いて形成する場合、ベークする工程で同時に、酸化物半導体膜のアニール（300℃以上400℃以下）を行ってもよい。絶縁層4021の焼成工程と酸化物半導体膜のアニールを兼ねることで効率よく半導体装置を作製することが可能となる。

40

【0152】

画素電極層4030、対向電極層4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、

50

インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0153】

また、画素電極層4030、対向電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が $10000\Omega/\square$ 以下、波長550nmにおける透光率が70%以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が $0.1\Omega\cdot\text{cm}$ 以下であることが好ましい。

【0154】

導電性高分子としては、いわゆる π 電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはこれらの2種以上の共重合体などがあげられる。

10

【0155】

また別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0156】

本実施の形態では、接続端子電極4015が、液晶素子4013が有する画素電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

20

【0157】

接続端子電極4015は、FPC4018が有する端子と、異方性導電膜4019を介して電氣的に接続されている。

【0158】

また図11においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、本実施の形態はこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0159】

図12は、実施の形態1に示すTFTを適用して作製されるTFT基板2600を用いて半導体装置として液晶表示モジュールを構成する一例を示している。

30

【0160】

図12は液晶表示モジュールの一例であり、TFT基板2600と対向基板2601がシール材2602により固着され、その間にTFT等を含む画素部2603、液晶層を含む表示素子2604、着色層2605が設けられている。また、対向基板2601上（TFT基板2600の逆側）には、偏光板2606が設けられ表示領域を形成している。着色層2605はカラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。TFT基板2600と対向基板2601の外側には偏光板2606、偏光板2607、拡散板2613が配設されている。光源は冷陰極管2610と反射板2611により構成され、回路基板2612は、フレキシブル配線基板2609によりTFT基板2600の配線回路部2608と接続され、コントロール回路や電源回路などの外部回路が組みこまれている。また偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。

40

【0161】

液晶表示モジュールには、TN（Twisted Nematic）モード、IPS（In-Plane-Switching）モード、FFS（Fringe Field Switching）モード、MVA（Multi-domain Vertical Alignment）モード、PVA（Patterned Vertical Alignment）、ASM（Axially Symmetric aligned Micro-cell）モード、OCB（Optical Compensated Birefringence）モード、FLC（Ferroelectric Liquid C

50

rystal) モード、AFLC (AntiFerroelectric Liquid Crystal) などを用いることができる。

【0162】

以上の工程により、半導体装置として信頼性の高い液晶表示パネルを作製することができる。特に、実施の形態1で示したように広い温度範囲にわたって安定した特性の得られるトランジスタを使用しているため、本実施の形態で得られる液晶表示パネルは広い温度範囲にわたって、使用することができ、例えば、車載用表示装置として用いるのに好適である。

【0163】

なお、本実施の形態に示す構成は、他の実施の形態に示した構成を適宜組み合わせて用いることができることとする。

【0164】

(実施の形態3)

本実施の形態では、実施の形態1に示すトランジスタを適用した半導体装置として電子ペーパーの例を示す。

【0165】

図13は、半導体装置の例としてアクティブマトリクス型の電子ペーパーを示す。半導体装置に用いられるトランジスタ581としては、実施の形態1で示すトランジスタを適用することができる。

【0166】

図13の電子ペーパーは、ツイストボール表示方式を用いた表示装置の例である。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極層である第1の電極層及び第2の電極層の間に配置し、第1の電極層及び第2の電極層に電位差を生じさせて球形粒子の向きを制御することにより、表示を行う方法である。

【0167】

トランジスタ581はボトムゲート構造のトランジスタであり、絶縁層585に形成された開口において、トランジスタ581のソース電極層又はドレイン電極層と、第1の電極層587と、が、接して電氣的に接続している。第1の電極層587と第2の電極層588との間には黒色領域590a及び白色領域590bを有し、周りに液体で満たされているキャビティ594を含む球形粒子589が設けられており、球形粒子589の周囲は樹脂等の充填材595で充填されている。本実施の形態においては、第1の電極層587が画素電極に相当し、第2の電極層588が共通電極に相当する。第2の電極層588は、トランジスタ581と同一基板上に設けられる共通電位線と電氣的に接続される。共通接続部を用いて、一対の基板間に配置される導電性粒子を介して第2の電極層588と共通電位線とを電氣的に接続することができる。

【0168】

また、ツイストボールの代わりに、電気泳動素子を用いることも可能である。透明な液体と、正に帯電した白い微粒子と負に帯電した黒い微粒子とを封入した直径10 μ m以上200 μ m以下程度のマイクロカプセルを用いる。第1の電極層と第2の電極層との間に設けられるマイクロカプセルは、第1の電極層と第2の電極層によって、電場を与えられると、白い微粒子と、黒い微粒子が逆の方向に移動し、白または黒を表示することができる。この原理を応用した表示素子が電気泳動表示素子であり、一般的に電子ペーパーとよばれている。電気泳動表示素子は、液晶表示素子に比べて反射率が高いため、補助ライトは不要であり、また消費電力が小さく、薄暗い場所でも表示部を認識することが可能である。また、表示部に電源が供給されない場合であっても、一度表示した像を保持することが可能であるため、電波発信源から表示機能付き半導体装置（単に表示装置、又は表示装置を具備する半導体装置ともいう）を遠ざけた場合であっても、表示された像を保存しておくことが可能となる。

【0169】

以上の工程により、半導体装置として信頼性の高い電子ペーパーを作製することができる

10

20

30

40

50

。

【0170】

なお、本実施の形態に示す構成は、他の実施の形態に示した構成を適宜組み合わせて用いることができることとする。

【0171】

(実施の形態4)

本実施の形態では、実施の形態1に示すトランジスタを適用した半導体装置として発光表示装置の例を示す。表示装置の有する表示素子としては、ここではエレクトロルミネッセンスを利用する発光素子を用いて示す。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。

10

【0172】

有機EL素子は、発光素子に電圧を印加することにより、一对の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【0173】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナーアクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機EL素子を用いて説明する。

20

【0174】

図14は、本発明を適用した半導体装置の例としてデジタル時間階調駆動を適用可能な画素構成の一例を示す図である。デジタル時間階調駆動をおこなうには、アナログ階調駆動よりも高速のスイッチングが求められ、この点で、アモルファスシリコンを用いた薄膜トランジスタは使用できなかった。しかしながら、酸化物半導体、特に、In-Ga-Zn-O系酸化物半導体は、電界効果移動度が $10\text{ cm}^2/\text{Vs}$ 以上であるので、この目的には望ましい。

30

【0175】

デジタル時間階調駆動を適用可能な画素の構成及び画素の動作について説明する。ここでは、実施の形態1で示した、酸化物半導体膜（In-Ga-Zn-O系膜）をチャンネル形成領域に用いるnチャンネル型のトランジスタを、1つの画素に2つ用いる例を示す。

【0176】

画素6400は、スイッチング用トランジスタ6401、駆動用トランジスタ6402、発光素子6404及び容量素子6403を有している。スイッチング用トランジスタ6401はゲートが走査線6406に接続され、第1電極（ソース電極及びドレイン電極の一方）が信号線6405に接続され、第2電極（ソース電極及びドレイン電極の他方）が駆動用トランジスタ6402のゲートに接続されている。駆動用トランジスタ6402は、ゲートが容量素子6403を介して電源線6407に接続され、第1電極が電源線6407に接続され、第2電極が発光素子6404の第1電極（画素電極）に接続されている。発光素子6404の第2電極は共通電極6408に相当する。共通電極6408は、同一基板上に形成される共通電位線と電気的に接続される。その接続部分を共通接続部とすればよい。

40

【0177】

なお、発光素子6404の第2電極（共通電極6408）には低電源電位が設定されている。なお、低電源電位とは、電源線6407に設定される高電源電位を基準にして低電源

50

電位<高電源電位を満たす電位であり、低電源電位としては例えばGND、0Vなどが設定されていても良い。この高電源電位と低電源電位との電位差を発光素子6404に印加して、発光素子6404に電流を流して発光素子6404を発光させるため、高電源電位と低電源電位との電位差が発光素子6404の順方向しきい値電圧以上となるようにそれぞれの電位を設定する。

【0178】

なお、容量素子6403は駆動用トランジスタ6402のゲート容量を代用して省略することも可能である。特に、実施の形態1で示したように、極めてオフ電流の低いトランジスタを用いるのであるから、容量素子6403を設けなくとも、多くの場合は表示性能に問題はない。なお、駆動用トランジスタ6402のゲート容量については、チャンネル領域とゲート電極との間で容量が形成されていてもよい。

10

【0179】

ここで、電圧入力電圧駆動方式の場合には、駆動用トランジスタ6402のゲートには、駆動用トランジスタ6402が十分にオンするか、オフするかとの二つの状態となるようなビデオ信号を入力する。つまり、駆動用トランジスタ6402は線形領域で動作させる。駆動用トランジスタ6402は線形領域で動作させるため、電源線6407の電圧よりも高い電圧を駆動用トランジスタ6402のゲートにかける。なお、信号線6405には、(電源線電圧+駆動用トランジスタ6402の V_{th})以上の電圧をかける。

【0180】

また、デジタル時間階調駆動に代えて、アナログ階調駆動を行う場合も信号の入力を異ならせることで、図14と同じ画素構成を用いることができる。

20

【0181】

アナログ階調駆動を行う場合、駆動用トランジスタ6402のゲートに発光素子6404の順方向電圧+駆動用トランジスタ6402の V_{th} 以上の電圧をかける。発光素子6404の順方向電圧とは、所望の輝度とする場合の電圧を指しており、少なくとも順方向しきい値電圧を含む。なお、駆動用トランジスタ6402が飽和領域で動作するようなビデオ信号を入力することで、発光素子6404に電流を流すことができる。駆動用トランジスタ6402を飽和領域で動作させるため、電源線6407の電位は、駆動用トランジスタ6402のゲート電位よりも高くする。ビデオ信号をアナログとすることで、発光素子6404にビデオ信号に応じた電流を流し、アナログ階調駆動を行うことができる。

30

【0182】

なお、図14に示す画素構成は、これに限定されない。例えば、図14に示す画素に新たにスイッチ、抵抗素子、容量素子、トランジスタ又は論理回路などを追加してもよい。

【0183】

次に、発光素子の構成について、図15を用いて説明する。ここでは、駆動用トランジスタがn型の場合を例に挙げて、画素の断面構造について説明する。図15(A)(B)(C)の半導体装置に用いられる駆動用トランジスタであるトランジスタ7001、7011、7021は、実施の形態1で示すトランジスタと同様に作製でき、In-Ga-Zn-O系膜を酸化物半導体膜として含む信頼性の高いトランジスタである。

【0184】

発光素子は発光を取り出すために少なくとも陽極又は陰極の一方が透明であればよい。そして、基板上にトランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、本発明の画素構成はどの射出構造の発光素子にも適用することができる。

40

【0185】

下面射出構造の発光素子について図15(A)を用いて説明する。

【0186】

駆動用トランジスタ7011がn型で、発光素子7012から発せられる光が第1の電極7013側に射出する場合の、画素の断面図を示す。図15(A)では、駆動用トランジ

50

スタ7011のドレイン電極層と電氣的に接続された透光性を有する導電膜7017上に、発光素子7012の第1の電極7013が形成されており、第1の電極7013上にEL層7014、第2の電極7015が順に積層されている。

【0187】

透光性を有する導電膜7017としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いることができる。

【0188】

また、発光素子の第1の電極7013は様々な材料を用いることができる。例えば、第1の電極7013を陰極として用いる場合には、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金(Mg:Ag、Al:Liなど)の他、YbやEr等の希土類金属等が好ましい。図15(A)では、第1の電極7013の膜厚は、光を透過する程度(好ましくは、5nm~30nm程度)とする。例えば20nmの膜厚を有するアルミニウム膜を、第1の電極7013として用いる。

【0189】

なお、透光性を有する導電膜とアルミニウム膜を積層成膜した後、選択的にエッチングして透光性を有する導電膜7017と第1の電極7013を形成してもよく、この場合、同じマスクを用いてエッチングすることができるため、好ましい。

【0190】

また、第1の電極7013の周縁部は、隔壁7019で覆う。隔壁7019は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7019は、特に感光性の樹脂材料を用い、第1の電極7013上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7019として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

【0191】

また、第1の電極7013及び隔壁7019上に形成するEL層7014は、少なくとも発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL層7014が複数の層で構成されている場合、陰極として機能する第1の電極7013上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。

【0192】

また、上記積層順に限定されず、第1の電極7013を陽極として機能させ、第1の電極7013上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。ただし、消費電力を比較する場合、第1の電極7013を陰極として機能させ、第1の電極7013上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが、駆動回路部の電圧上昇を抑制でき、消費電力を少なくできるため好ましい。

【0193】

また、EL層7014上に形成する第2の電極7015としては、様々な材料を用いることができる。例えば、第2の電極7015を陽極として用いる場合、仕事関数が大きい材料、例えば、ZrN、Ti、W、Ni、Pt、Cr等や、ITO、IZO、ZnOなどの透明導電性材料が好ましい。また、第2の電極7015上に遮蔽膜7016、例えば光を遮光する金属、光を反射する金属等を用いる。本実施の形態では、第2の電極7015としてITO膜を用い、遮蔽膜7016としてTi膜を用いる。

【0194】

第1の電極7013及び第2の電極7015で、発光層を含むEL層7014を挟んでいる領域が発光素子7012に相当する。図15(A)に示した素子構造の場合、発光素子

10

20

30

40

50

7012から発せられる光は、矢印で示すように第1の電極7013側に射出する。

【0195】

なお、図15（A）において、発光素子7012から発せられる光は、カラーフィルタ層7033を通過し、絶縁層7032、酸化物絶縁層7031、ゲート絶縁層7030、及び基板7010を通過して射出させる。

【0196】

カラーフィルタ層7033はインクジェット法などの液滴吐出法や、印刷法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ形成する。

【0197】

また、カラーフィルタ層7033はオーバーコート層7034で覆われ、さらに保護絶縁層7035によって覆う。なお、図15（A）ではオーバーコート層7034は薄い膜厚で図示したが、オーバーコート層7034は、アクリル樹脂などの樹脂材料を用い、カラーフィルタ層7033に起因する凹凸を平坦化する機能を有している。

【0198】

また、保護絶縁層7035及び絶縁層7032に形成され、且つ、ドレイン電極層に達するコンタクトホールは、隔壁7019と重なる位置に配置する。

【0199】

次に、両面射出構造の発光素子について、図15（B）を用いて説明する。

【0200】

図15（B）では、駆動用トランジスタ7021のドレイン電極層と電気的に接続された透光性を有する導電膜7027上に、発光素子7022の第1の電極7023が形成されており、第1の電極7023上にEL層7024、第2の電極7025が順に積層されている。

【0201】

透光性を有する導電膜7027としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いることができる。

【0202】

また、第1の電極7023は様々な材料を用いることができる。例えば、第1の電極7023を陰極として用いる場合、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金（Mg：Ag、Al：Liなど）の他、YbやEr等の希土類金属等が好ましい。本実施の形態では、第1の電極7023を陰極として用い、その膜厚は、光を透過する程度（好ましくは、5nm～30nm程度）とする。例えば20nmの膜厚を有するアルミニウム膜を、陰極として用いる。

【0203】

なお、透光性を有する導電膜とアルミニウム膜を積層成膜した後、選択的にエッチングして透光性を有する導電膜7027と第1の電極7023を形成してもよく、この場合、同じマスクを用いてエッチングすることができ、好ましい。

【0204】

また、第1の電極7023の周縁部は、隔壁7029で覆う。隔壁7029は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7029は、特に感光性の樹脂材料を用い、電極7023上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7029として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

【0205】

また、第1の電極7023及び隔壁7029上に形成するEL層7024は、少なくとも発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成さ

10

20

30

40

50

れていても良い。E L層7024が複数の層で構成されている場合、陰極として機能する第1の電極7023上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。

【0206】

また、上記積層順に限定されず、第1の電極7023を陽極として用い、陽極上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。ただし、消費電力を比較する場合、第1の電極7023を陰極として用い、陰極上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが消費電力が少ないため好ましい。

【0207】

また、E L層7024上に形成する第2の電極7025としては、様々な材料を用いることができる。例えば、第2の電極7025を陽極として用いる場合、仕事関数が高い材料、例えば、ITO、IZO、ZnOなどの透明導電性材料を好ましく用いることができる。本実施の形態では、第2の電極7026を陽極として用い、酸化珪素を含むITO膜を形成する。

【0208】

第1の電極7023及び第2の電極7025で、発光層を含むE L層7024を挟んでいる領域が発光素子7022に相当する。図15(B)に示した素子構造の場合、発光素子7022から発せられる光は、矢印で示すように第2の電極7025側と第1の電極7023側の両方に射出する。

【0209】

なお、図15(B)において、発光素子7022から第1の電極7023側に発せられる一方の光は、カラーフィルタ層7043を通過し、絶縁層7042、酸化物絶縁層7041、ゲート絶縁層7040、及び基板7020を通過して射出させる。

【0210】

カラーフィルタ層7043はインクジェット法などの液滴吐出法や、印刷法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ形成する。

【0211】

また、カラーフィルタ層7043はオーバーコート層7044で覆われ、さらに保護絶縁層7045によって覆う。

【0212】

また、保護絶縁層7045及び絶縁層7042に形成され、且つ、ドレイン電極層に達するコンタクトホールは、隔壁7029と重なる位置に配置する。

【0213】

ただし、両面射出構造の発光素子を用い、どちらの表示面もフルカラー表示とする場合、第2の電極7025側からの光はカラーフィルタ層7043を通過しないため、別途カラーフィルタ層を備えた封止基板を第2の電極7025上方に設けることが好ましい。

【0214】

次に、上面射出構造の発光素子について、図15(C)を用いて説明する。

【0215】

図15(C)に、駆動用トランジスタであるトランジスタ7001がn型で、発光素子7002から発せられる光が第2の電極7005側に抜ける場合の、画素の断面図を示す。図15(C)では、駆動用のトランジスタ7001のドレイン電極層と電氣的に接続された発光素子7002の第1の電極7003が形成されており、第1の電極7003上にE L層7004、第2の電極7005が順に積層されている。

【0216】

また、第1の電極7003は様々な材料を用いることができる。例えば、第1の電極7003を陰極として用いる場合、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金(Mg:Ag、Al:Liなど)の他、YbやEr等の希土類金属等が好ましい。

10

20

30

40

50

【0217】

また、第1の電極7003及び隔壁7009上に形成するEL層7004は、少なくとも発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL層7004が複数の層で構成されている場合、陰極として用いる第1の電極7003上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。

【0218】

また、上記積層順に限定されず、陽極として用いる第1の電極7003上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。

【0219】

図15(C)ではTi膜、アルミニウム膜、Ti膜の順に積層した積層膜上に、ホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層し、その上にMg:Ag合金薄膜とITOとの積層を形成する。

【0220】

ただし、トランジスタ7001がn型の場合、第1の電極7003上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが、駆動回路における電圧上昇を抑制することができ、消費電力を少なくできるため好ましい。

【0221】

第2の電極7005は光を透過する透光性を有する導電性材料を用いて形成し、例えば酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いても良い。

【0222】

第1の電極7003及び第2の電極7005で発光層を含むEL層7004を挟んでいる領域が発光素子7002に相当する。図15(C)に示した画素の場合、発光素子7002から発せられる光は、矢印で示すように第2の電極7005側に射出する。

【0223】

また、図15(C)において、トランジスタ7001のドレイン電極層は、酸化物絶縁層7051、保護絶縁層7052及び絶縁層7055に設けられたコンタクトホールを介して第1の電極7003と電氣的に接続する。平坦化絶縁層7053は、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の樹脂材料を用いることができる。また上記樹脂材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、PSG(リンガラス)、BPSG(リンボロンガラス)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁層7053を形成してもよい。平坦化絶縁層7053の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピンコート、ディップ、スプレー塗布、液滴吐出法(インクジェット法、スクリーン印刷、オフセット印刷等)、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。

【0224】

また、第1の電極7003と、隣り合う画素の第1の電極7008とを絶縁するために隔壁7009を設ける。隔壁7009は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7009は、特に感光性の樹脂材料を用い、第1の電極7003上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7009として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

【0225】

また、図15(C)の構造においては、フルカラー表示を行う場合、例えば発光素子7002として緑色発光素子とし、隣り合う一方の発光素子を赤色発光素子とし、もう一方の

10

20

30

40

50

発光素子を青色発光素子とする。また、3種類の発光素子だけでなく白色素子を加えた4種類の発光素子でフルカラー表示ができる発光表示装置を作製してもよい。

【0226】

また、図15(C)の構造においては、配置する複数の発光素子を全て白色発光素子として、発光素子7002上方にカラーフィルタなどを有する封止基板を配置する構成とし、フルカラー表示ができる発光表示装置を作製してもよい。白色などの単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行うことができる。

【0227】

もちろん単色発光の表示を行ってもよい。例えば、白色発光を用いて照明装置を形成してもよいし、単色発光を用いてエリアカラータイプの発光装置を形成してもよい。

10

【0228】

また、必要があれば、円偏光板などの偏光フィルムなどの光学フィルムを設けてもよい。

【0229】

なお、ここでは、発光素子として有機EL素子について述べたが、発光素子として無機EL素子を設けることも可能である。

【0230】

なお、発光素子の駆動を制御するトランジスタ（駆動用トランジスタ）と発光素子が電気的に接続されている例を示したが、駆動用トランジスタと発光素子との間に電流制御用トランジスタが接続されている構成であってもよい。

20

【0231】

なお本実施の形態で示す半導体装置は、図15に示した構成に限定されるものではなく、本発明の技術的思想に基づく各種の変形が可能である。

【0232】

次に、実施の形態1に示すトランジスタを適用した半導体装置の一形態に相当する発光表示パネル（発光パネルともいう）の外観及び断面について、図16を用いて説明する。図16は、第1の基板上に形成されたトランジスタ及び発光素子を、第2の基板との間にシール材によって封止した、パネルの上面図であり、図16(B)は、図16(A)のH-Iにおける断面図に相当する。

【0233】

30

第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bを囲むようにして、シール材4505が設けられている。また画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bの上に第2の基板4506が設けられている。よって画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、第1の基板4501とシール材4505と第2の基板4506とによって、充填材4507と共に密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

【0234】

40

また第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、トランジスタを複数有しており、図16(B)では、画素部4502に含まれるトランジスタ4510と、信号線駆動回路4503aに含まれるトランジスタ4509とを例示している。

【0235】

トランジスタ4509、4510は、In-Ga-Zn-O系膜を酸化物半導体膜として含む信頼性の高い実施の形態1に示すトランジスタを適用することができる。本実施の形態において、トランジスタ4509、4510はnチャネル型トランジスタである。

【0236】

絶縁層4544上においてトランジスタ4509、4510の酸化物半導体膜のチャンネル

50

形成領域と重なる位置に導電層4539、4540が設けられている。導電層4539、4540を酸化物半導体膜のチャネル形成領域と重なる位置に設けることによって、BT試験前後におけるトランジスタ4509、4510のしきい値電圧の変化量を低減することができる。また、導電層4539、4540は、電位がトランジスタ4509、4510のゲート電極と同じでもよいし、異なっても良く、第2のゲート電極として機能させることもできる。また、導電層4539、4040の電位がGND、0V、或いはフローティング状態であってもよい。

【0237】

また4511は発光素子に相当し、発光素子4511が有する画素電極である第1の電極層4517は、トランジスタ4510のソース電極層またはドレイン電極層と電氣的に接

10

【0238】

隔壁4520は、有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。特に感光性の材料を用い、第1の電極層4517上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【0239】

電界発光層4512は、単数の層で構成されていても、複数の層が積層されるように構成

20

【0240】

発光素子4511に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層4513及び隔壁4520上に保護膜を形成してもよい。保護膜としては、窒化シリコン膜、窒化酸化シリコン膜、DLC膜等を形成することができる。

【0241】

また、信号線駆動回路4503a、4503b、走査線駆動回路4504a、4504b、または画素部4502に与えられる各種信号及び電位は、FPC4518a、4518bから供給されている。

【0242】

本実施の形態では、接続端子電極4515が、発光素子4511が有する第1の電極層4517と同じ導電膜から形成され、端子電極4516は、トランジスタ4509、4510が有するソース電極層及びドレイン電極層と同じ導電膜から形成されている。

30

【0243】

接続端子電極4515は、FPC4518aが有する端子と、異方性導電膜4519を介して電氣的に接続されている。

【0244】

発光素子4511からの光の取り出し方向に位置する基板には、第2の基板は透光性でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透光性を有する材料を用いる。

40

【0245】

また、充填材4507としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。本実施の形態は充填材として窒素を用いた。

【0246】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により

50

反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0247】

信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜によって形成された駆動回路で実装されていてもよい。また、信号線駆動回路のみ、或いは一部、又は走査線駆動回路のみ、或いは一部のみを別途形成して実装しても良く、本実施の形態は図16の構成に限定されない。

【0248】

以上の工程により、半導体装置として信頼性の高い発光表示装置（表示パネル）を作製することができる。

10

【0249】

なお、本実施の形態に示す構成は、他の実施の形態に示した構成を適宜組み合わせて用いることができることとする。

【0250】

（実施の形態5）

実施の形態1に示すトランジスタを適用した半導体装置は、電子ペーパーとして適用することができる。電子ペーパーは、情報を表示するものであればあらゆる分野の電子機器に用いることが可能である。例えば、電子ペーパーを用いて、電子書籍（電子ブック）、ポスター、電車などの乗り物の車内広告、クレジットカード等の各種カードにおける表示等に適用することができる。電子機器の一例を図17、図18に示す。

20

【0251】

図17（A）は、電子ペーパーで作られたポスター2631を示している。広告媒体が紙の印刷物である場合には、広告の交換は人手によって行われるが、電子ペーパーを用いれば短時間で広告の表示を変えることができる。また、表示も崩れることなく安定した画像が得られる。なお、ポスターは無線で情報を送受信できる構成としてもよい。

【0252】

また、図17（B）は、電車などの乗り物の車内広告2632を示している。広告媒体が紙の印刷物である場合には、広告の交換は人手によって行われるが、電子ペーパーを用いれば人手を多くかけることなく短時間で広告の表示を変えることができる。また表示も崩れることなく安定した画像が得られる。なお、車内広告は無線で情報を送受信できる構成としてもよい。

30

【0253】

また、図18は、電子書籍の一例を示している。例えば、電子書籍2700は、筐体2701および筐体2703の2つの筐体で構成されている。筐体2701および筐体2703は、軸部2711により一体とされており、該軸部2711を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

【0254】

筐体2701には表示部2705が組み込まれ、筐体2703には表示部2707が組み込まれている。表示部2705および表示部2707は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部（図18では表示部2705）に文章を表示し、左側の表示部（図18では表示部2707）に画像を表示することができる。

40

【0255】

また、図18では、筐体2701に操作部などを備えた例を示している。例えば、筐体2701において、電源2721、操作キー2723、スピーカ2725などを備えている。操作キー2723により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、USB端子、またはACアダプタおよびUSBケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍2700は、電子辞書としての機能を持たせた構成とし

50

てもよい。

【0256】

また、電子書籍2700は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

【0257】

なお、本実施の形態に示す構成は、他の実施の形態に示した構成を適宜組み合わせる用いることができることとする。

【0258】

(実施の形態6)

実施の形態1に示すトランジスタを用いた半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

【0259】

図19(A)は、テレビジョン装置9600の一例を示している。テレビジョン装置9600は、筐体9601に表示部9603が組み込まれている。表示部9603により、映像を表示することが可能である。また、ここでは、スタンド9605により筐体9601を支持した構成を示している。

【0260】

テレビジョン装置9600の操作は、筐体9601が備える操作スイッチや、別体のリモコン操作機9610により行うことができる。リモコン操作機9610が備える操作キー9609により、チャンネルや音量の操作を行うことができ、表示部9603に表示される映像を操作することができる。また、リモコン操作機9610に、当該リモコン操作機9610から出力する情報を表示する表示部9607を設ける構成としてもよい。

【0261】

なお、テレビジョン装置9600は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

【0262】

図19(B)は、デジタルフォトフレーム9700の一例を示している。例えば、デジタルフォトフレーム9700は、筐体9701に表示部9703が組み込まれている。表示部9703は、各種画像を表示することが可能であり、例えばデジタルカメラなどで撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

【0263】

なお、デジタルフォトフレーム9700は、操作部、外部接続用端子（USB端子、USBケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部9703に表示させることができる。

【0264】

また、デジタルフォトフレーム9700は、無線で情報を送受信できる構成としてもよい。無線により、所望の画像データを取り込み、表示させる構成とすることもできる。

【0265】

図20(A)は携帯型遊技機であり、筐体9881と筐体9891の2つの筐体で構成されており、連結部9893により、開閉可能に連結されている。筐体9881には表示部

10

20

30

40

50

9882が組み込まれ、筐体9891には表示部9883が組み込まれている。また、図20(A)に示す携帯型遊技機は、その他、スピーカ部9884、記録媒体挿入部9886、LEDランプ9890、入力手段(操作キー9885、接続端子9887、センサ9888(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの)、マイクロフォン9889)等を備えている。もちろん、携帯型遊技機の構成は上述のものに限定されず、少なくとも本発明に係る半導体装置を備えた構成であればよく、その他付属設備が適宜設けられた構成とすることができる。図20(A)に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能や、他の携帯型遊技機と無線通信を行って情報を共有する機能を有する。なお、図20(A)に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

10

【0266】

図20(B)は大型遊技機であるスロットマシン9900の一例を示している。スロットマシン9900は、筐体9901に表示部9903が組み込まれている。また、スロットマシン9900は、その他、スタートレバーやストップスイッチなどの操作手段、コイン投入口、スピーカなどを備えている。もちろん、スロットマシン9900の構成は上述のものに限定されず、少なくとも本発明に係る半導体装置を備えた構成であればよく、その他付属設備が適宜設けられた構成とすることができる。

【0267】

20

図21(A)は、携帯電話機1000の一例を示している。携帯電話機1000は、筐体1001に組み込まれた表示部1002の他、操作ボタン1003、外部接続ポート1004、スピーカ1005、マイク1006などを備えている。

【0268】

図21(A)に示す携帯電話機1000は、表示部1002を指などで触れることで、情報を入力することができる。また、電話を掛ける、或いはメールを打つなどの操作は、表示部1002を指などで触れることにより行うことができる。

【0269】

表示部1002の画面は主として3つのモードがある。第1は、画像の表示を主とする表示モードであり、第2は、文字等の情報の入力を主とする入力モードである。第3は表示モードと入力モードの2つのモードが混合した表示+入力モードである。

30

【0270】

例えば、電話を掛ける、或いはメールを作成する場合は、表示部1002を文字の入力を主とする文字入力モードとし、画面に表示させた文字の入力操作を行えばよい。この場合、表示部1002の画面のほとんどにキーボードまたは番号ボタンを表示させることが好ましい。

【0271】

また、携帯電話機1000内部に、ジャイロ、加速度センサ等の傾きを検出するセンサを有する検出装置を設けることで、携帯電話機1000の向き(縦か横か)を判断して、表示部1002の画面表示を自動的に切り替えるようにすることができる。

40

【0272】

また、画面モードの切り替えは、表示部1002を触れること、又は筐体1001の操作ボタン1003の操作により行われる。また、表示部1002に表示される画像の種類によって切り替えるようにすることもできる。例えば、表示部に表示する画像信号が動画のデータであれば表示モード、テキストデータであれば入力モードに切り替える。

【0273】

また、入力モードにおいて、表示部1002の光センサで検出される信号を検知し、表示部1002のタッチ操作による入力が一定期間ない場合には、画面のモードを入力モードから表示モードに切り替えるように制御してもよい。

【0274】

50

表示部1002は、イメージセンサとして機能させることもできる。例えば、表示部1002に掌や指を触れることで、掌紋、指紋等を撮像することで、本人認証を行うことができる。また、表示部に近赤外光を発光するバックライトまたは近赤外光を発光するセンシング用光源を用いれば、指静脈、掌静脈などを撮像することもできる。

【0275】

図20(B)も携帯電話機の一例である。図20(B)の携帯電話機は、筐体9411に、表示部9412、及び操作ボタン9413を含む表示装置9410と、筐体9401に操作ボタン9402、外部入力端子9403、マイク9404、スピーカ9405、及び着信時に発光する発光部9406を含む通信装置9400とを有しており、表示機能を有する表示装置9410は電話機能を有する通信装置9400と矢印の2方向に脱着可能である。よって、表示装置9410と通信装置9400の短軸同士を取り付けることも、表示装置9410と通信装置9400の長軸同士を取り付けることもできる。また、表示機能のみを必要とする場合、通信装置9400より表示装置9410を取り外し、表示装置9410を単独で用いることもできる。通信装置9400と表示装置9410とは無線通信又は有線通信により画像又は入力情報を授受することができ、それぞれ充電可能なバッテリーを有する。

10

【0276】

なお、本実施の形態に示す構成は、他の実施の形態に示した構成を適宜組み合わせて用いることができることとする。

【実施例】

20

【0277】

本実施例では、実施の形態1で示した本発明の一態様の薄膜トランジスタを作製し、 -25°C 乃至 150°C の環境下における薄膜トランジスタ特性を評価した結果を示す。

【0278】

本実施例において、薄膜トランジスタの特性の評価には、実施の形態1で作製方法を示した、酸化物半導体膜を活性層として用いたTF T-1 ($L/W=3\mu\text{m}/24\mu\text{m}$)を用いた。また、比較例として実施の形態1で示した、活性層にアモルファスシリコンを用いた比較TF T-3 ($L/W=3.7\mu\text{m}/22\mu\text{m}$)を用いた。

【0279】

図22(A)に、TF T-1及び比較TF T-3のオン電流(I_{on})の温度依存性を示す。図22(A)において、縦軸は、TF Tのドレイン電圧(V_d)を 10V とし、ゲート電圧(V_g)をしきい値電圧(V_{th}) $+10\text{V}$ とした際の、TF Tのオン電流(I_{on})を対数目盛で示し、横軸は温度($^{\circ}\text{C}$)を示す。

30

【0280】

図22(A)より、アモルファスシリコンを活性層に用いた比較TF T-3は、温度上昇に伴いオン電流が増加し、 100°C 以上では増加率が頭打ちになる傾向が見られる。一方、酸化物半導体膜を活性層に用いた本発明の一態様のTF T-1では、温度変化によらずほぼ一定のオン電流を示し、オン電流の温度依存性がほとんどないことがわかる。

【0281】

また、図22(B)にTF T-1及び比較TF T-3のオフ電流(I_{off})の温度依存性を示す。図22(B)において、縦軸は、TF Tのドレイン電圧(V_d)を 10V 、ゲート電圧を、最小オフ電流の場合のゲート電圧(V_g) -10V とした際の、TF Tのオフ電流(I_{off})を対数目盛で示し、横軸は温度($^{\circ}\text{C}$)を示す。

40

【0282】

図22(B)より、アモルファスシリコンを活性層に用いた比較TF T-3は、温度上昇に伴いオフ電流が増加する傾向が見られる。一方、酸化物半導体膜を活性層に用いた本発明の一態様のTF T-1では、オフ電流(I_{off})が検出下限以下と極めて小さく、温度依存性はほとんど確認できない。

【0283】

また、図23(A)にTF T-1及び比較TF T-3の移動度の温度依存性を示す。図2

50

3 (A)において、縦軸は、T F Tのドレイン電圧を1 0 Vとした際の、移動度 (cm^2/Vs)を示し、横軸は温度 ($^{\circ}\text{C}$)を示す。

【0 2 8 4】

図2 3 (A)より、アモルファスシリコンを活性層に用いた比較T F T-3は、温度上昇に伴い移動度が増加する傾向が見られる。一方、酸化物半導体膜を活性層に用いた本発明の一態様のT F T-1では比較T F T-3に比べて温度依存性が少ないことが読み取れる。

【0 2 8 5】

また、図2 3 (B)にT F T-1及び比較T F T-3のS値の温度依存性を示す。図2 3 (B)において、縦軸は、T F Tのドレイン電圧を1 0 Vとした際の、S値 (V/dec)を示し、横軸は温度 ($^{\circ}\text{C}$)を示す。

10

【0 2 8 6】

図2 3 (B)より、a-Siを活性層に用いた比較T F T-3は、温度上昇に伴い急激にS値が悪化しているが、酸化物半導体膜を活性層に用いた本発明の一態様のT F T-1では比較T F T-3に比べて温度依存性が少ないことが読み取れる。

【0 2 8 7】

以上より、本発明の一態様の薄膜トランジスタは、オン電流、オフ電流、移動度、S値等の特性に対する温度変化が、アモルファスシリコンを活性層として用いた薄膜トランジスタに比べて極めて小さいことが示された。

【符号の説明】

20

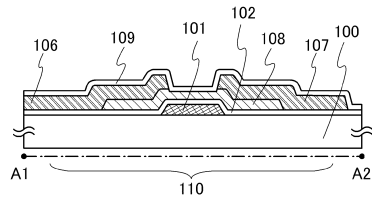
【0 2 8 8】

- 1 0 0 基板
- 1 0 1 ゲート電極
- 1 0 2 ゲート絶縁膜
- 1 0 3 酸化物半導体膜
- 1 0 4 酸化物半導体膜
- 1 0 5 導電膜
- 1 0 6 ソース電極
- 1 0 7 ドレイン電極
- 1 0 8 酸化物半導体膜
- 1 0 9 絶縁膜
- 1 1 0 薄膜トランジスタ
- 1 1 1 バックゲート電極
- 1 1 3 チャンネル保護層
- 1 6 0 薄膜トランジスタ
- 1 7 0 薄膜トランジスタ
- 1 8 0 薄膜トランジスタ

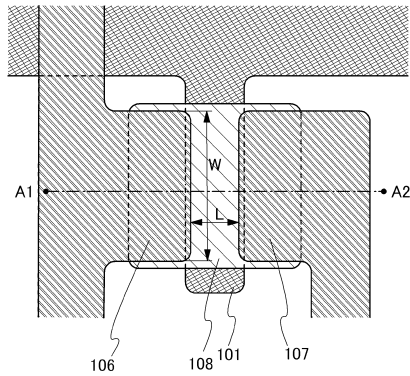
30

【図 1】

(A)

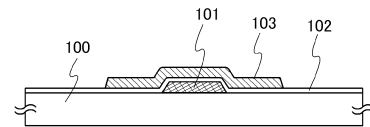


(B)

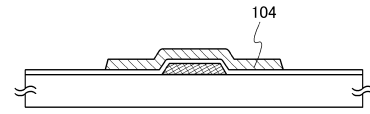


【図 2】

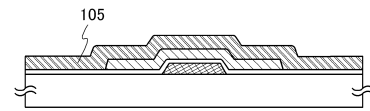
(A)



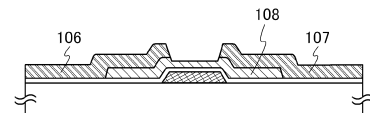
(B)



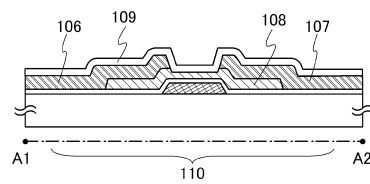
(C)



(D)

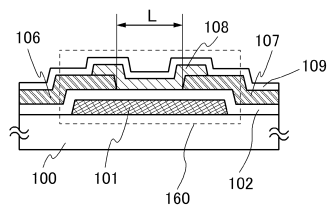


(E)

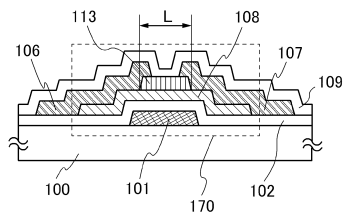


【図 3】

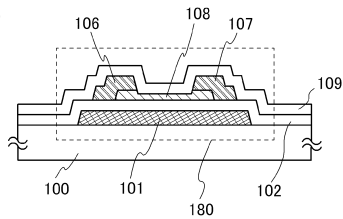
(A)



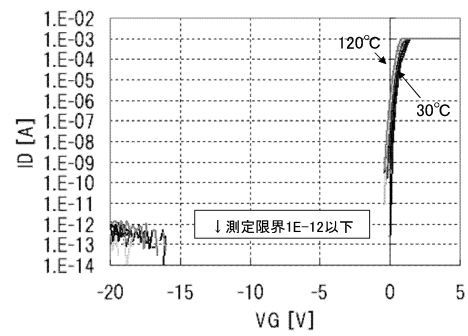
(B)



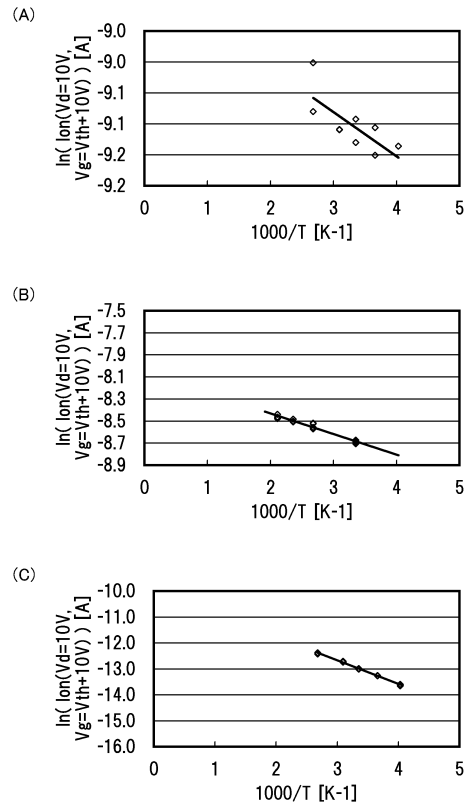
(C)



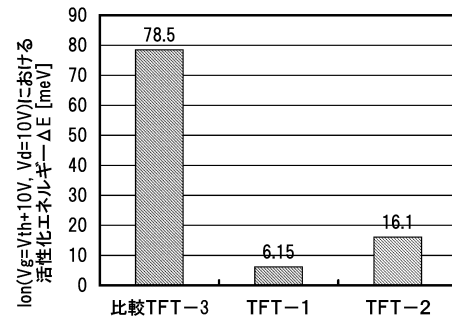
【図 4】



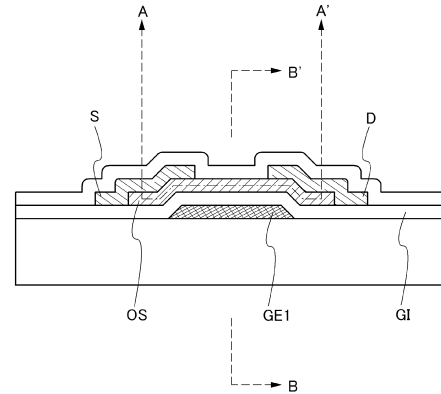
【図 5】



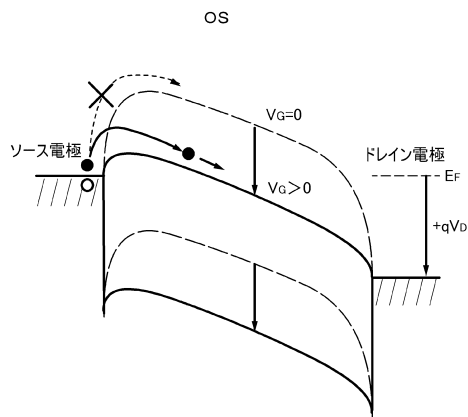
【図 6】



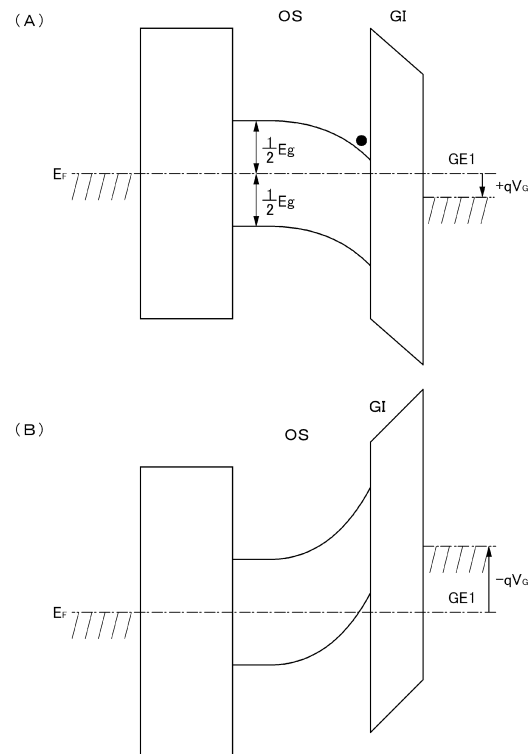
【図 7】



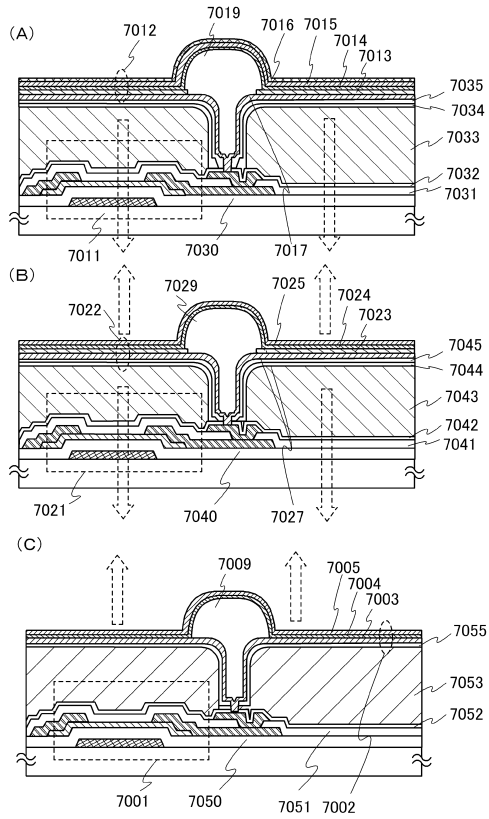
【図 8】



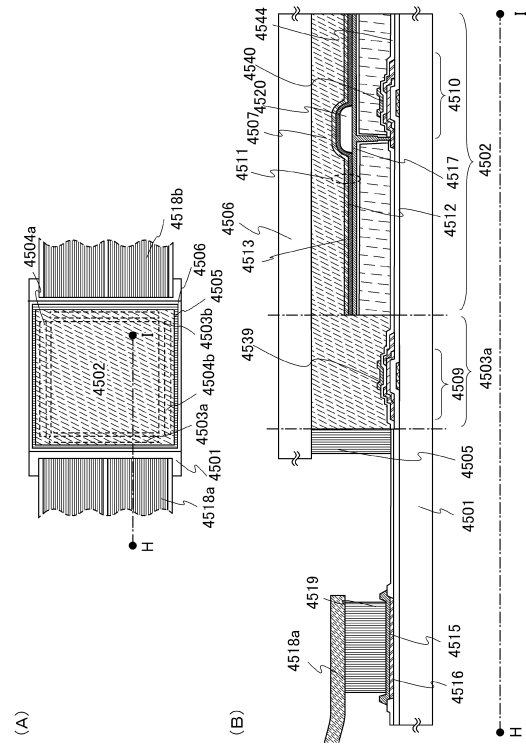
【図 9】



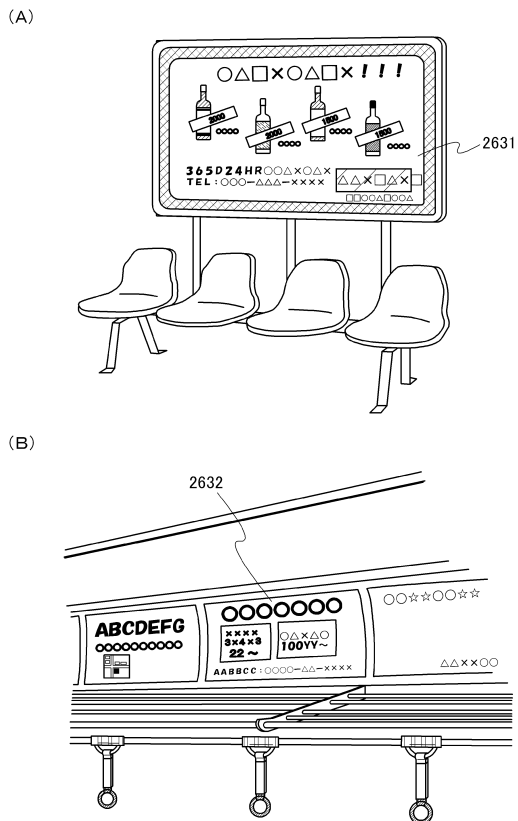
【図 15】



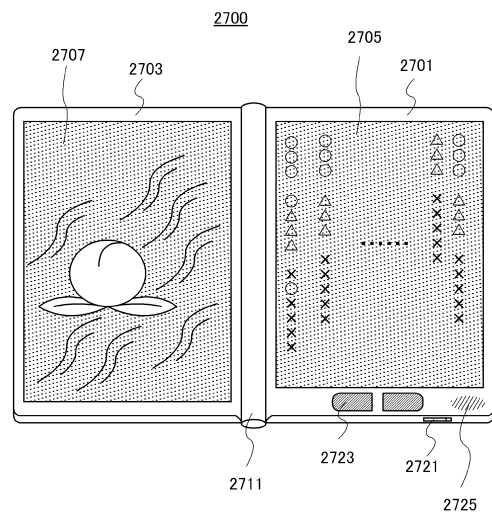
【図 16】



【図 17】

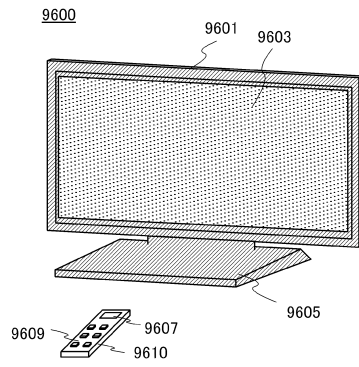


【図 18】

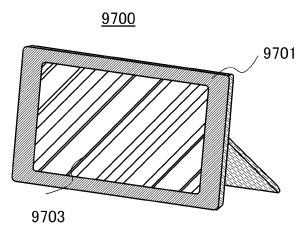


【図 19】

(A)

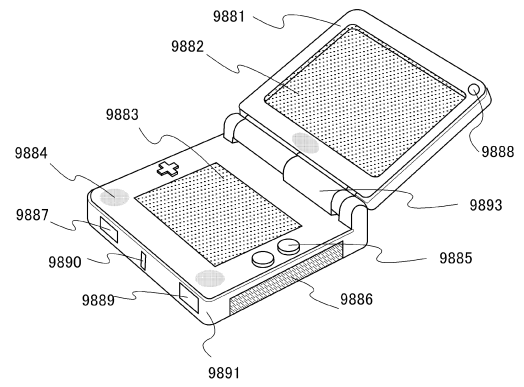


(B)

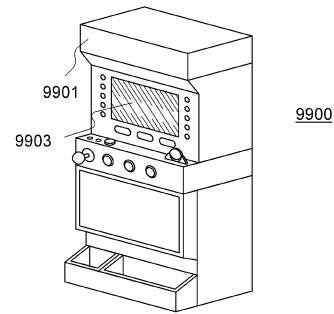


【図 20】

(A)

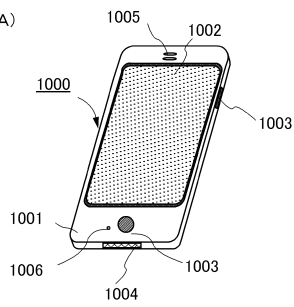


(B)

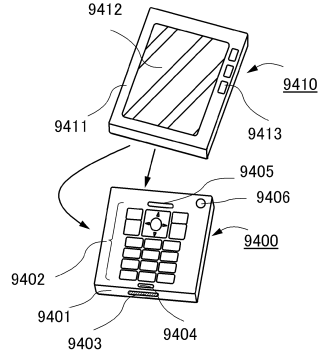


【図 21】

(A)

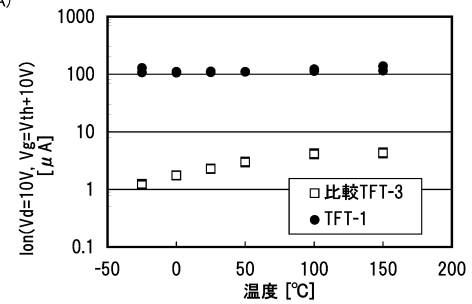


(B)

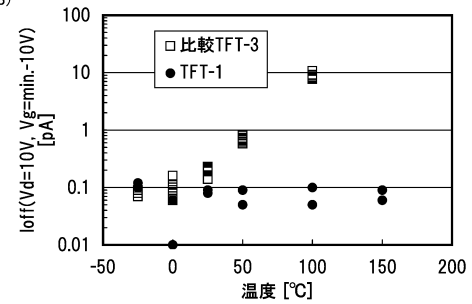


【図 22】

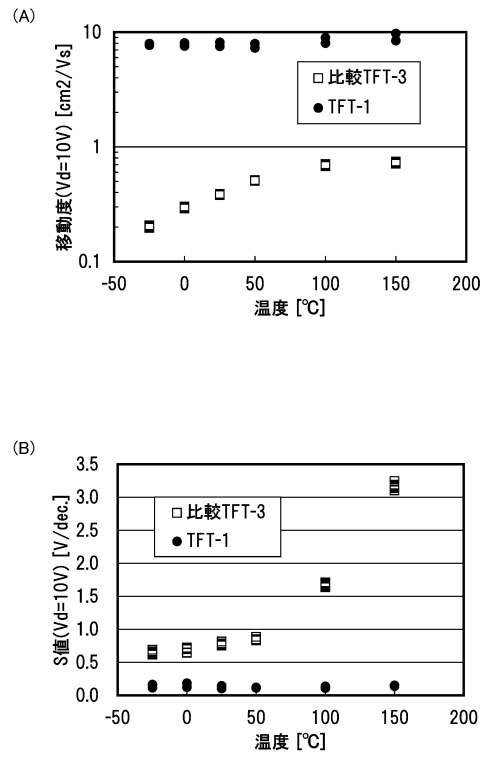
(A)



(B)



【図 2 3】



フロントページの続き

(72)発明者 宮入 秀和

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

審査官 岩本 勉

(56)参考文献 特開2005-268724 (JP, A)

特開2005-093472 (JP, A)

特開2008-130814 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336

H01L 29/786