

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 940 409**

51 Int. Cl.:

H01L 21/329	(2006.01)
H01L 21/337	(2006.01)
H01L 29/808	(2006.01)
H01L 29/872	(2006.01)
H01L 29/739	(2006.01)
H01L 29/78	(2006.01)
H01L 29/06	(2006.01)
H01L 29/16	(2006.01)
H01L 29/36	(2006.01)
H01L 29/10	(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 86 Fecha de presentación y número de la solicitud internacional: **14.09.2018 PCT/EP2018/074908**
- 87 Fecha y número de publicación internacional: **21.03.2019 WO19053202**
- 96 Fecha de presentación y número de la solicitud europea: **14.09.2018 E 18770009 (1)**
- 97 Fecha y número de publicación de la concesión europea: **28.12.2022 EP 3682467**

54 Título: **Un método para la fabricación de una rejilla dopada con p en una capa SiC dopada con n**

30 Prioridad:

15.09.2017 SE 1751138

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
08.05.2023

73 Titular/es:

**ASCATRON AB (100.0%)
Isafjordsgatan 22 B, 5 tr, Electrum 207
164 40 Kista, SE**

72 Inventor/es:

**SCHÖNER, ADOLF;
RESHANOV, SERGEY;
THIERRY-JEBALI, NICOLAS y
ELAHIPANAH, HOSSEIN**

74 Agente/Representante:

UNGRÍA LÓPEZ, Javier

ES 2 940 409 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Un método para la fabricación de una rejilla dopada con p en una capa SiC dopada con n

Campo técnico

5 La presente invención se refiere a un método rentable de fabricación de una estructura de rejilla mejorada mediante la combinación de implantación de iones y el crecimiento epitaxial.

Antecedentes

10 Una estructura de dopaje incrustada o una rejilla oculta (BG) puede ser utilizada para limitar el campo eléctrico en la superficie de un semiconductor de potencia y, por lo tanto, proteger áreas sensibles al campo eléctrico como los contactos Schottky o las estructuras MOS de campos eléctricos altos en la capa de deriva. Esto es especialmente importante para los dispositivos basados en semiconductores de banda prohibida ancha como el SiC, donde el campo eléctrico en las capas de deriva del dispositivo puede ser hasta 10 veces mayor que en el silicio. Por lo tanto, es importante limitar el campo eléctrico en la superficie del semiconductor o la interfaz a otros materiales como el óxido de silicio (SiO₂), que puede soportar un campo eléctrico crítico mucho más bajo que el semiconductor.

15 De acuerdo con el estado actual de la técnica, las estructuras de dopaje incrustadas en SiC se pueden producir por implantación de iones o crecimiento epitaxial. Para el crecimiento epitaxial, se conocen rejillas grabadas o unas rejillas zanjadas.

20 BG implantada con iones. Las ventajas son que las áreas dopadas selectivamente se pueden hacer mediante enmascaramiento, óxido o máscara fotorresistente. El dopaje es controlable, así como la homogeneidad sobre la oblea. Es una técnica de dopaje bien conocida. Las desventajas son que existe una limitación en el nivel de dopaje debido al aumento del daño de implantación con el aumento de la dosis de implante. No hay difusión de dopantes en SiC, excepto para átomos pequeños como el boro, lo que hace que las uniones pn implantadas estén ubicadas donde termina el perfil del implante y donde el daño del implante es alto. Existe una limitación en el grosor debido a las limitaciones en la energía de implantación, 1 μm de grosor requiere una energía de implantación de 400-1000 keV dependiendo de los iones implantados. La implantación de alta energía es un proceso de alto coste. Las rejillas p implantadas tienen una baja eficiencia de emisor debido a la recombinación en los centros defectuosos que quedan del daño del implante, lo que conduce a una capacidad limitada de corriente de sobretensión de los dispositivos que dependen de que el diodo pn de la rejilla los proteja contra niveles de corriente tan altos.

30 BG epitaxial - rejilla grabada. Cultivar una capa epi dopada, definir la rejilla mediante grabado y recrecimiento de un canal/capa de deriva. Las ventajas son que las estructuras dopadas profundas son posibles, el grosor de la rejilla no es un problema. El dopaje está libre de daños incluso para altas concentraciones de dopantes. Es posible una alta concentración de dopaje, cercana a la transición semiconductor-semimetal. Las desventajas son que las esquinas afiladas de las regiones de la rejilla dopadas dan como resultado una aglomeración del campo eléctrico, limitando así la capacidad de bloqueo de voltaje del dispositivo.

35 BG epitaxial - rejillas zanjadas. Realizar el grabado de zanjas con esquinas redondeadas seguido de un relleno de zanjas con crecimiento epitaxial y posterior planarización seguida del recrecimiento con crecimiento epitaxial. Las ventajas incluyen que las estructuras dopadas profundas son posibles. El grosor de la rejilla no es un problema. El dopaje sin daños es posible incluso en altas concentraciones. Es posible una alta concentración de dopaje, cerca de la transición semiconductor-semimetal. Las desventajas incluyen que es un proceso complicado que involucra el grabado de zanjas, el recrecimiento dos veces con epitaxia y planarización con precisión y homogeneidad submicrónicas, lo cual es un proceso muy costoso. El recrecimiento en zanjas requiere una tasa de crecimiento baja, por lo que el proceso lleva mucho tiempo, lo que también es un proceso costoso.

45 El documento US 5,705,406 divulga un método para producir un dispositivo semiconductor que tiene capas semiconductoras de SiC mediante el uso de una técnica de implantación de iones. Enseña a reducir el daño del implante y a aumentar la dosis de implantación de iones mediante la implantación de iones a temperaturas elevadas. También se divulga cómo obtener una BG más gruesa con implantación de iones. Se divulga un ciclo de proceso repetido de crecimiento epi de capa fina e implantación de iones.

50 El documento US 6,897,133 divulga un método para producir un diodo Schottky en carburo de silicio. Para evitar la esquina afilada del BG epitaxial grabado, el emisor epi se hace crecer en una estructura de zanja grabada con redondeo como para el BG epitaxial - rejilla zanjada descrita anteriormente. Es un proceso difícil que requiere grabado y planarización avanzados para eliminar el dopaje fuera de la zanja.

El documento US 8,633,560 divulga un dispositivo semiconductor. El problema de las esquinas afiladas también se conoce en la fabricación de rejillas de zanja mediante la combinación de grabado de zanja e implantación de iones, donde las esquinas redondeadas tenían que ser grabadas.

55 El documento US 2014/169045 divulga un dispositivo bidireccional longitudinal en el que la corriente fluye en una dirección de estratificación de una porción estratificada de semiconductor formada en una superficie frontal de un

5 sustrato, comprendiendo el dispositivo bidireccional un primer elemento semiconductor que incluye un primer canal y está formado en la porción estratificada de semiconductor; y un segundo elemento semiconductor que incluye un segundo canal y se proporciona en el lado del sustrato del primer elemento semiconductor dentro de la porción estratificada del semiconductor. El primer elemento semiconductor incluye además un primer electrodo de control que controla el primer canal y que está formado en una superficie de la porción estratificada semiconductor que se aleja del sustrato, y el segundo elemento semiconductor está formado en al menos una porción de la superficie de la porción estratificada semiconductor en la que está formado el primer electrodo de control e incluye un segundo electrodo de control que controla el segundo canal.

10 El documento EP 2,075,847 divulga un MOSFET vertical de SiC que comprende una región de canal y una ruta de guía de electrones invertida de tipo n formada a través de la implantación de iones en una película de deposición de tipo p de baja concentración, en donde las segundas capas invertidas se proporcionan a la misma distancia en los lados derecho e izquierdo de una capa invertida para ser la ruta de guía de electrones en el dispositivo, y las capas invertidas se forman a través de la implantación simultánea de iones utilizando la misma máscara y, en consecuencia, la longitud de todas las regiones del canal en el dispositivo se hace uniforme.

15 El documento US 2007/001194 divulga un dispositivo semiconductor que comprende una capa de pilares que incluye primeros pilares semiconductores de un primer tipo de conducción y segundos pilares semiconductores de un segundo tipo de conducción formados lateral, periódica y alternativamente. Los pilares semiconductores primero y segundo incluyen una pluralidad de capas de difusión formadas en una tercera capa semiconductor como acopladas a lo largo de la profundidad. Las capas de difusión tienen anchuras laterales variadas en ciertos períodos a lo largo de la profundidad. Un promedio de las anchuras laterales de las capas de difusión en un período determinado se hace casi igual a otro entre diferentes períodos.

20 El documento WO 98/32177 divulga un diodo Schottky de SiC que tiene una capa de sustrato, una capa (2) de deriva y regiones (3) de capa de emisor formadas en la capa de deriva. Una capa (4) de metal está haciendo un contacto óhmico con las regiones de la capa de emisor y un contacto Schottky con la capa de deriva. Se permite un agotamiento de la región de capa de deriva entre dos regiones de capa de emisor adyacentes en el estado de bloqueo del diodo haciendo que dichas dos regiones de capa de emisor de tipo p adyacentes formen una región (9) reducida continua entre ellas en este estado.

25 El documento CN 103 606 551 B divulga un método de preparación para la fabricación de una estructura de rejilla en un material semiconductor de SiC. El método implica proporcionar una primera capa de material semiconductor de SiC y agregar una segunda capa semiconductor con una concentración de dopaje preferiblemente más alta.

30 El documento US 2007/228505 A1 divulga un método para la fabricación de una estructura de rejilla en un material semiconductor de SiC, dicho método comprende los pasos de: proporcionar un sustrato que comprende un material SiC semiconductor dopado, dicho sustrato comprende una primera capa de un primer tipo de conductividad; por crecimiento epitaxial agregando al menos una capa de material SiC semiconductor dopado con una alta concentración de dopaje para formar segundas regiones separadas de un segundo tipo de conductividad opuesto al primer tipo de conductividad en la primera capa, con ayuda de la eliminación de partes del material semiconductor agregado para formar segundas regiones separadas en la primera capa; y por crecimiento epitaxial creciendo una segunda capa del primer tipo de conductividad en las segundas regiones y en la primera capa.

Resumen

40 Es un objeto de la presente invención para obviar al menos algunas de las desventajas de la técnica anterior y proporcionar un método para la fabricación de una rejilla mejorada.

Después de una extensa investigación, se ha encontrado que se pueden obtener ventajas combinando técnicas de implante de iones y crecimiento epitaxial en carburo de silicio.

45 Se proporciona un método para la fabricación de una estructura de rejilla en un material semiconductor SiC como se define en la reivindicación 1.

Otros aspectos y realizaciones se definen en las reivindicaciones adjuntas.

50 Es posible fabricar una rejilla oculta con esquinas redondeadas, así como una parte superior con alto nivel de dopaje. Las esquinas alrededor de la primera región p1 implantada con iones se redondean, lo que evita el apiñamiento de campos eléctricos y proporciona una serie de ventajas. Además, las partes del dispositivo implantadas con iones están poco dopadas, lo que provoca un daño reducido. Sin embargo, la parte altamente dopada se fabrica con crecimiento epitaxial que permite alcanzar un nivel de dopaje muy alto.

Las segundas regiones p2 con alto dopaje permiten un contacto óhmico eficiente y de baja resistividad.

Una ventaja es que es posible fabricar un componente con la capacidad de una conmutación más rápida debido a la menor resistencia en la rejilla dopada.

Una ventaja es que se obtiene un bloqueo muy eficaz al evitar el apiñamiento de campos en la esquina de la rejilla y, por lo tanto, un blindaje eficaz de la superficie del semiconductor frente a campos eléctricos altos. Esto se puede utilizar para reducir la resistencia o aumentar la temperatura de funcionamiento.

5 Otra ventaja es que se obtiene una emisión muy eficiente de portadores de carga desde la rejilla dopada hacia la primera capa n1 durante la conducción, lo que proporciona la capacidad de manejar niveles de corriente muy altos y, por lo tanto, proporciona una capacidad de corriente de sobretensión mejorada y estable.

Otra ventaja más es que la fabricación se simplifica en comparación con la técnica anterior, lo que evita procesos costosos como la implantación de alta energía, el recocido separado a alta temperatura y la planarización con precisión submicrónica.

10 Además, para el proceso total del dispositivo, la terminación del borde se puede formar al mismo tiempo que la rejilla p1 implantada, evitando costosos pasos adicionales de fabricación.

Breve descripción de los dibujos

La invención se describe con referencia a los siguientes dibujos en los que:

15 La Fig. 1 muestra una vista en sección transversal esquemática de una estructura de rejilla fabricada con un método útil para comprender la invención.

La Fig. 2 muestra otra vista esquemática en sección transversal de una estructura de rejilla oculta fabricada con el método de acuerdo con la invención.

Descripción detallada

20 Antes de que la invención se divulgue y describa en detalle, debe entenderse que esta invención no se limita a compuestos, configuraciones, pasos de métodos, sustratos y materiales particulares divulgados en este documento compuestos como tales, configuraciones, pasos del método, sustratos, y materiales pueden variar un poco. También debe entenderse que la terminología empleada en este documento se utiliza únicamente con el propósito de describir realizaciones particulares y no pretende ser limitativa ya que el alcance de la presente invención está limitado únicamente por las reivindicaciones adjuntas y sus equivalentes.

25 Debe tenerse en cuenta que, como se utiliza en esta especificación y en las reivindicaciones adjuntas, las formas singulares "un", "una" y "el" incluyen referentes plurales a menos que el contexto establezca claramente lo contrario.

Si no se define nada más cualquier término y terminología científica utilizada en el presente documento pretende tener los significados comúnmente entendidos por los expertos en la técnica a la que pertenece esta invención.

30 "Rejilla oculta", como se utiliza a lo largo de la descripción y en las reivindicaciones, indica una estructura de rejilla de un material con un tipo de conductividad en un material con el tipo de conductividad opuesto.

35 "Tipo de conductividad", como se utiliza a lo largo de la descripción y en las reivindicaciones, indica el tipo de conducción en un material semiconductor. El tipo N indica una conducción de electrones, lo que significa que el exceso de electrones se mueve en el semiconductor dando lugar a un flujo de corriente y el tipo p indica una conducción de agujeros, lo que significa que el exceso de agujeros se mueve en el semiconductor dando lugar a un flujo de corriente. Un material semiconductor de tipo n se logra mediante dopaje donante y un semiconductor de tipo p mediante dopantes aceptores. En el SiC, el nitrógeno se utiliza comúnmente como dopante donante y el aluminio como dopante aceptor. Si un material es un semiconductor dopado como el SiC, el material o bien tiene conductividad tipo p o conductividad tipo n.

40 Una persona experta se da cuenta de que para la mayoría de los dispositivos semiconductores que comprenden materiales dopados de tipo n y tipo p, todos los materiales dopados pueden intercambiar el tipo de conductividad de manera que n se convierte en p y p se convierte en n. Por lo tanto, también se incluyen las versiones en las que n está dopado con p y p está dopado con n.

45 "Dopado", como se utiliza a lo largo de la descripción y en las reivindicaciones, indica que un semiconductor intrínseco tal como el SiC tiene impurezas añadidas para modular sus propiedades eléctricas y convertirse en un semiconductor extrínseco.

"Epitaxial", como se utiliza a lo largo de la descripción y en las reivindicaciones, indica que el material ha sido fabricado con crecimiento epitaxial, en este caso crecimiento epitaxial de SiC.

"Sustrato", como se utiliza a lo largo de la descripción y en las reivindicaciones, indica una pieza de material sobre la que se construye el dispositivo de potencia.

50 De acuerdo con la invención, se proporciona un método para la fabricación de una estructura de rejilla en un material semiconductor de SiC, dicho método comprende los pasos de:

a) proporcionar un sustrato que comprende un material SiC semiconductor dopado, dicho sustrato comprende una primera capa (n1) de un primer tipo de conductividad,

5 b) por crecimiento epitaxial agregando al menos una capa de material SiC semiconductor dopado con una alta concentración de dopaje en el intervalo $5e19 - 3e20 \text{ cm}^{-3}$ para formar segundas regiones (p2) separadas de un segundo tipo de conductividad opuesto al primer tipo de conductividad en la primera capa (n1), si es necesario con ayuda de la eliminación de partes del material semiconductor agregado para formar segundas regiones (p2) separadas en la primera capa (n1),

10 c) por implantación de iones al menos una vez en una etapa seleccionada del grupo que consiste en directamente después del paso a), y directamente después del paso b); implantar iones en la primera capa (n1) para formar primeras regiones (p1) de un segundo tipo de conductividad opuesto al primer tipo de conductividad, teniendo las primeras regiones (p1) una concentración de dopaje en el intervalo $1e18 - 1e19 \text{ cm}^{-3}$, en donde todas de las segundas regiones (p2) están en contacto con una de las primeras regiones (p1); y

15 d) crecimiento epitaxial, después del paso (c), creciendo una segunda capa (n2) del primer tipo de conductividad en las segundas regiones (p2) y en la primera capa (n1).

20 La implantación de iones para formar la primera región p1 se puede realizar antes de que la segunda región p2 se forme en la primera capa n1. Sin embargo, los iones también se pueden implantar después de que la segunda región p2 se forme en la parte superior de la primera capa n1. A continuación, los iones se implantan a través de la segunda región p2 hacia abajo en la primera capa n1 debajo de la segunda región p2 para formar la primera región p1.

El resultado del método inventivo es una rejilla oculta.

En una realización, la primera capa n1 y la segunda capa n2 están dopadas con n y la primera región p1 y la segunda región p2 están dopadas con p.

La estructura de rejilla está fabricada de SiC.

25 Cuando se eliminan partes de la capa formada en el paso b), la capa se elimina completamente en áreas seleccionadas de manera que se forman islas que constituyen las segundas regiones p2. De este modo, se separan las segundas regiones p2.

30 Todas las segundas regiones p2 están en contacto con una primera región p1, es decir, todas las segundas regiones p2 tienen una primera región p1 debajo, pero todas las primeras regiones p1 no tienen necesariamente una segunda región p2 en la parte superior. En una realización, todas las segundas regiones p2 están alineadas con una primera región p1. Esto significa que algunas o todas de las primeras regiones p1 tienen una segunda región p2 parte superior y que dicha segunda región p2 está alineada en una primera región p1. La alineación significa que la superficie superior de la primera región p1 vista desde arriba coincide con la superficie inferior de la segunda región p2 vista desde abajo. La parte superior se define como la dirección en la que se encuentra la segunda región p2 y la parte inferior como la dirección en la que se encuentra la primera región p1.

35 En una realización, una fracción de las primeras regiones p1 tiene una segunda región p2 en la parte superior. En algunas aplicaciones, solo una parte de las primeras regiones p1 tiene una segunda región p2 en la parte superior. De este modo, diversas primeras regiones p1 no tienen una segunda región p2 en la parte superior, por lo que la segunda capa n2 está directamente sobre la primera región p1.

40 En una realización alternativa, todas las primeras regiones p1 tienen una segunda región p2 en la parte superior.

45 En una realización, el área de contacto entre la primera región p1 y la segunda región p2 es tal que las áreas de la primera región p1 y la segunda región p2 son coincidentes y de igual tamaño y de dimensiones iguales. En una realización alternativa, la superficie de la segunda región p2 en contacto con la primera región p1 es ligeramente menor que el área de la primera región p1 para garantizar que no haya una esquina de la p2 altamente dopada que pueda crear un campo eléctrico alto no deseado.

En una realización, el crecimiento epitaxial en el paso b) agrega una capa con un grosor en el intervalo de 0.1-3.0 μm . Este grosor de capa define el grosor de las segundas regiones p2.

En una realización, el crecimiento epitaxial en el paso b) utiliza Al como dopante.

50 En una realización, la al menos una capa añadida en el paso b) tiene un gradiente de dopaje con una concentración de dopaje más alta más alejada de la primera región p1. El gradiente formado de la segunda región p2 es una ventaja cuando se va a formar un contacto óhmico directamente en una segunda región p2.

En una realización, la eliminación de la segunda región p2 en el paso b) se realiza mediante grabado en seco.

En una realización, la implantación de iones se realiza solo antes del paso b).

5 En una realización, la implantación de iones en el paso c) se realiza solo antes del paso b) y en donde el crecimiento epitaxial en el paso b) se lleva a cabo al mismo tiempo que un recocido de las primeras regiones p1 implantadas. De ese modo, el crecimiento epitaxial y el recocido de las primeras regiones p1 implantadas se llevan a cabo en un solo paso, lo que simplifica el proceso de producción.

En una realización, la implantación de iones se realiza con una energía de menos de 350 keV. Debe tenerse en cuenta que la implantación de alta energía es un proceso costoso.

En una realización, la primera región p1 tiene un grosor en el intervalo de 0.2-2.0 μm . El grosor de la primera región p1 está determinado por el proceso de implantación de iones. Y en menor medida también por el recocido posterior.

10 En una realización, la primera región p1 tiene un gradiente de dopaje con una mayor concentración de dopaje hacia p2. Un dopaje en gradiente con el nivel de dopaje más bajo hacia n1 tiene la ventaja de evitar campos eléctricos altos en la unión pn p1-n1. El mayor nivel de dopaje hacia p2 proporciona una mejor eficiencia del emisor.

15 En una realización, se utiliza B (boro) para el dopaje de la primera región p1 y en donde el paso de implantación de iones va seguido de un paso de difusión. Esto dará un dispositivo con menor corriente de fuga. En una realización, B se implanta con mayor energía en comparación con Al.

En una realización, al menos uno seleccionado del grupo formado por Al y B puede ser utilizado para el dopaje de la primera región p1.

En una realización, Al se utiliza para el dopaje de la segunda región p2 y B se utiliza para el dopaje de la primera región p1.

20 En una realización, el paso b) se lleva a cabo de manera que el grosor de la segunda capa n2 esté en el intervalo de 0.5-3 μm .

En una realización, se lleva a cabo un paso de planarización de la superficie después del crecimiento de la segunda capa n2. En una realización, se utiliza CMP (planarización químico-mecánica) para la planarización.

25 En una realización, se realiza un contacto óhmico directamente en la parte superior de al menos una de las segundas regiones p2, si es necesario mediante la eliminación parcial de la segunda capa n2 opcional para exponer p2. La parte de la segunda capa n2 se elimina por parte superior de la(s) región(es) p2 donde se va a crear el contacto óhmico. Esto hará que p2 sea accesible para la creación de un contacto óhmico directamente en p2. En una realización, no es necesario eliminar una parte de la segunda capa n2 para exponer p2, entonces un contacto óhmico se puede hacer directamente en p2 sin eliminar una parte de la segunda capa n2.

30 En una realización, se hace un contacto Schottky en al menos una parte de la segunda capa (n2). En algunas realizaciones puede ser necesaria una planarización antes de la deposición de un contacto Schottky.

35 En una realización, la relación entre el grosor de p2 y el espaciamiento entre dos segundas regiones p2 es inferior a 1. La relación entre el grosor de p2 y el espaciamiento entre dos segundas regiones p2 es inferior a 1 para todos los espacios entre dos segundas regiones p2 cualesquiera. El grosor de p2 se define como el grosor de la capa crecida en el paso b), asumiendo que no se elimina ningún material de la parte superior de las segundas regiones p2 durante el paso c). El espaciamiento es la distancia entre dos segundas regiones p2 medida en la interfaz n1-n2. El espaciamiento entre dos segundas regiones p2 adyacentes es la distancia desde un lado de una segunda región p2 hasta el lado más cercano de la otra segunda región p2. En muchas realizaciones, el patrón de las segundas regiones p2 es regular con igual espaciamiento en todas las direcciones, lo que facilita el cálculo de la relación entre grosor y espaciamiento. Para patrones irregulares, se puede calcular una relación para cada espacio y entonces cada relación debe ser inferior a 1.

En una realización, se integra una terminación de borde de un dispositivo que incluye la estructura de rejilla en el paso de fabricación c) para formar la terminación de borde y las primeras regiones p1 al mismo tiempo.

45 Una estructura de rejilla en un material semiconductor se puede fabricar con el método descrito anteriormente. Se concibe que haya una pluralidad de primeras regiones p1 y segundas regiones p2 con espacios entre ellas formando una estructura de rejilla. En diversas realizaciones, las primeras regiones p1 y, opcionalmente, con una segunda región p2 en la parte superior forman patrones. Un ejemplo es un patrón hexagonal visto desde arriba. También se abarcan otras formas.

50 Se puede fabricar un dispositivo con el método descrito anteriormente. A continuación, la rejilla se integra en el dispositivo. Un ejemplo de un dispositivo que puede ser fabricado utilizando una rejilla fabricada de acuerdo con el método es un MOSFET. Otros ejemplos de dispositivos que se pueden fabricar utilizando una rejilla fabricada de acuerdo con el método incluyen, entre otros, diodos Schottky, JFET (transistores de efecto de campo de unión), BJT (transistores de unión bipolar) e IGBT (transistores bipolares de puerta aislada).

ES 2 940 409 T3

La rejilla es una característica del dispositivo que se va a fabricar con regiones dopadas opuestamente espaciadas regularmente. El diseño exacto está determinado por el componente o dispositivo donde se va a utilizar la red y su voltaje, corriente, frecuencia de conmutación, etc.

REIVINDICACIONES

1. Un método para la fabricación de una estructura de rejilla en un material semiconductor SiC, comprendiendo dicho método los pasos de:

5 a) proporcionar un sustrato que comprende un material semiconductor SiC dopado, dicho sustrato comprende una primera capa (n1) de un primer tipo de conductividad,

b) por crecimiento epitaxial agregando al menos una capa de material semiconductor SiC dopado con una alta concentración de dopaje para formar segundas regiones (p2) separadas de un segundo tipo de conductividad opuesto al primer tipo de conductividad en la primera capa (n1), si es necesario con ayuda de la eliminación de partes del material semiconductor agregado para formar segundas regiones (p2) separadas en la primera capa (n1);

d) por crecimiento epitaxial, creciendo una segunda capa (n2) del primer tipo de conductividad sobre las segundas regiones (p2) y sobre la primera capa (n1),

caracterizado porque

15 la al menos una capa de material semiconductor SiC dopado agregada en el paso b) tiene una concentración en el intervalo $5e19-3e20 \text{ cm}^{-3}$;

porque el método comprende el paso de

c) por implantación de iones al menos una vez en una etapa seleccionada del grupo que consiste en directamente después del paso a), y directamente después del paso b), implantar iones en la primera capa (n1) para formar primeras regiones (p1) de un segundo tipo de conductividad opuesto al primer tipo de conductividad, teniendo las primeras regiones (p1) una concentración de dopaje en el intervalo $1e18 - 1e19 \text{ cm}^{-3}$, en donde todas las segundas regiones (p2) están en contacto con una de las primeras regiones (p1);

y en que el paso d) se realiza después del paso c).

25 2. El método de acuerdo con la reivindicación 1, en donde, para cada segunda región (p2), la superficie inferior de la segunda región (p2) en contacto con la primera región (p1) es menor que la superficie superior de la primera región (p1) con la que la segunda región (p2) está en contacto.

3. El método de acuerdo con una cualquiera de las reivindicaciones 1 y 2, en donde la al menos una capa agregada en el paso b) tiene un gradiente de dopaje con una mayor concentración de dopaje más alejada de las primeras regiones (p1).

30 4. El método de acuerdo con una cualquiera de las reivindicaciones 1-3, en donde la implantación de iones se realiza solo antes del paso b).

5. El método de acuerdo con la reivindicación 4, en donde el crecimiento epitaxial en el paso b) se lleva a cabo al mismo tiempo que un recocido de los iones implantados en las primeras regiones (p1).

6. El método de acuerdo con una cualquiera de las reivindicaciones 1-5, en donde la implantación de iones se realiza con una energía de menos que 350 keV.

35 7. El método de acuerdo con una cualquiera de las reivindicaciones 1-6, en donde las primeras regiones (p1) tienen un gradiente de dopaje con una mayor concentración de dopaje hacia las segundas regiones (p2).

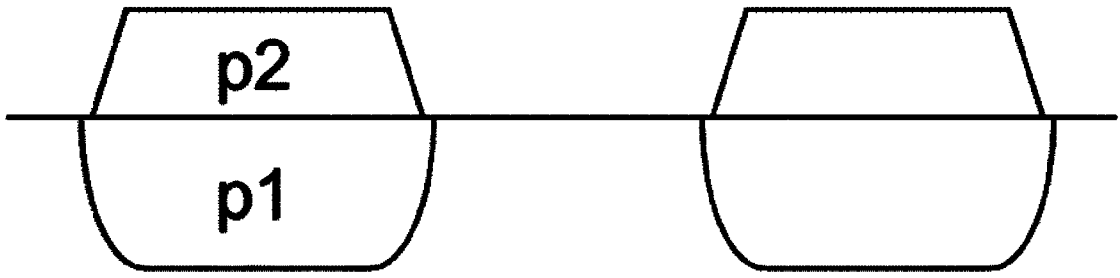
8. El método de acuerdo con una cualquiera de las reivindicaciones 1-7, en donde el crecimiento epitaxial de la segunda capa (n2) se lleva a cabo de manera que el grosor de la segunda capa (n2) esté en el intervalo de $0.5-3 \mu\text{m}$.

40 9. El método de acuerdo con una cualquiera de las reivindicaciones 1-8, en donde un contacto óhmico se realiza directamente en la parte superior de al menos una de las segundas regiones (p2), si es necesario mediante la eliminación parcial de la segunda capa (n2) para exponer la al menos una segunda región (p2)

10. El método de acuerdo con una cualquiera de las reivindicaciones 1-9, en donde se realiza un contacto Schottky en al menos una parte de la segunda capa (n2).

45 11. El método de acuerdo con una cualquiera de las reivindicaciones 1-10, en donde la relación entre el grosor de las segundas regiones (p2) y el espaciamiento entre dos segundas regiones p2 es inferior a 1 para todos los espacios entre dos segundas regiones (p2).

12. El método de acuerdo con una cualquiera de las reivindicaciones 1-11, en donde una terminación de borde de un dispositivo está integrada en al menos una primera región (p1).



n1

Fig. 1

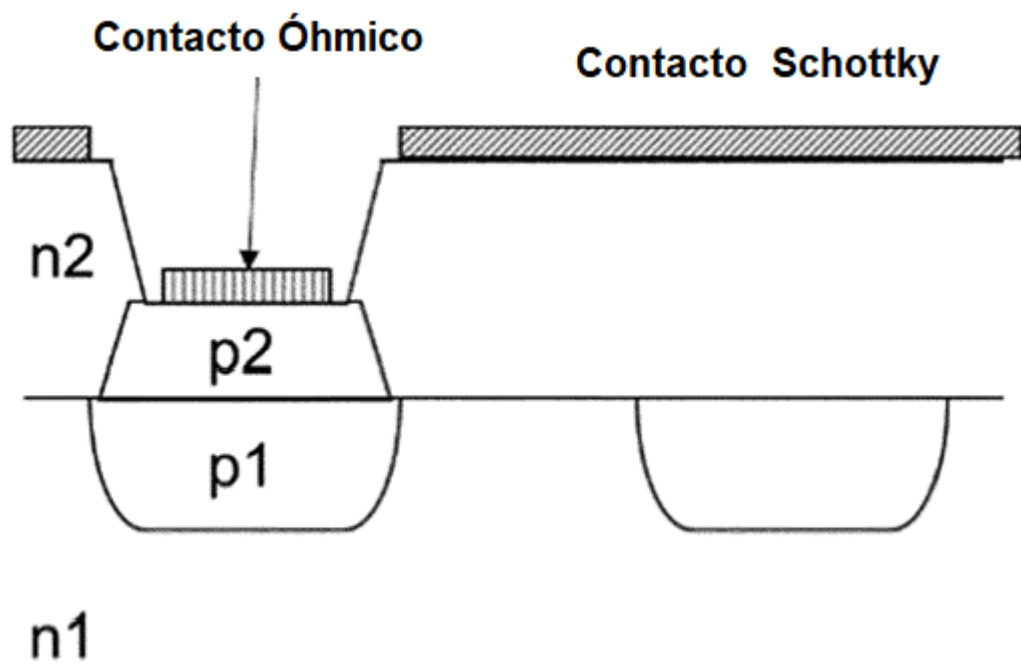


Fig. 2