

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 80 21514

(54) Oscillateur réglé à déphasage compensé.

(51) Classification internationale (Int. Cl.³). H 03 B 5/04.

(22) Date de dépôt..... 8 octobre 1980.

(33) (32) (31) Priorité revendiquée : *EUA, 9 octobre 1979, n° 82.469.*

(41) Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 16 du 17-4-1981.

(71) Déposant : Société dite : RCA CORPORATION, résidant aux EUA.

(72) Invention de : Leopold Albert Harwood et Erwin Johann Wittmann.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Cabinet Z. Weinstein,
20, av. de Friedland, 75008 Paris.

La présente invention se rapporte à un oscillateur réglé compensé pour éliminer virtuellement un déphasage non voulu du signal, pouvant être attribué à une capacité parasite.

5 Dans de nombreux types de dispositifs, il est nécessaire d'avoir un oscillateur ayant des caractéristiques prévisibles de fonctionnement en phase et en fréquence, y compris une gamme symétrique de réglage de phase et de fréquence. Ces caractéristiques sont particulièrement
10 souhaitables pour un oscillateur réglé employé dans un canal de chrominance d'un téléviseur afin de produire un signal de référence pour démoduler l'information de chrominance, par exemple. Un tel oscillateur est typiquement réglé en réponse à une tension proportionnelle à une diffé-
15 rence de phase ou de fréquence entre un signal de référence d'oscillateur produit localement et une composante de synchronisation de la sous-porteuse de chrominance de ce signal de chrominance. Un exemple d'un tel oscillateur réglé est décrit dans le brevet U.S. N° 4 020 500 intitulé
20 "Controlled Oscillator".

Dans un oscillateur, on emploie couramment un circuit résonnant (par exemple comprenant un filtre à quartz) dans une boucle de contre-réaction de l'oscillateur, pour déterminer la fréquence souhaitée de fonctionnement.
25 L'accord du circuit résonnant pour établir une fréquence précise de fonctionnement est souvent accompli au moyen d'une petite capacité variable d'accord associée au circuit résonnant. Une capacité parasite associée à l'oscillateur peut nuire au fonctionnement de l'oscillateur
30 par introduction d'un déphasage non voulu du signal. Ce déphasage peut perturber l'accord du circuit résonnant et la gamme d'entraînement de l'oscillateur, et limiter la gamme d'accord pouvant être produit par la capacité variable d'accord. Dans un oscillateur réglé en tension,
35 cela peut également avoir pour résultat une gamme asymétrique de réglage.

La capacité parasite peut être associée à des

circuits reliés au circuit résonnant. Par exemple, dans un oscillateur ayant un circuit résonnant agencé en relation de contre-réaction avec un amplificateur, la capacité parasite peut être associée à une sortie de l'amplificateur
5 reliée au circuit résonnant. Dans le cas d'un oscillateur réglé, cette capacité peut également être associée à un circuit de réglage également relié au circuit résonnant.

Une tentative pour réduire les effets néfastes d'une telle capacité parasite lors du fonctionnement d'un
10 oscillateur est décrite dans le brevet U.S. N° 4 095 255 intitulé "Controlled Oscillator With Increased Immunity To Parasitic Capacitance".

Selon les principes de la présente invention, on décrit un oscillateur réglé où les effets ~~d'une~~ capacité
15 parasite décrite sont compensés. Plus particulièrement, l'oscillateur révélé est agencé de façon que le déphasage non voulu pouvant être attribué à la capacité parasite soit virtuellement éliminé.

Selon la présente invention, un oscillateur
20 réglé comprend un amplificateur ayant un dispositif actif avec une borne de sortie, un réseau de filtrage agencé dans une boucle de contre-réaction de l'amplificateur pour produire une contre-réaction d'une grandeur suffisante pour produire un signal oscillant à la borne de sortie du
25 dispositif actif, un réseau de réglage produisant un signal de réglage à une borne de sortie, un réseau pour combiner le signal oscillant et le signal de réglage afin de produire un signal combiné à une sortie du réseau de combinaison, et un moyen pour appliquer les signaux à la
30 sortie du réseau de combinaison au filtre. A la borne de sortie du réseau actif et à la borne de sortie du réseau de réglage est associée une capacité parasite, et le signal combiné peut avoir un déphasage non souhaité pouvant être attribué aux capacités parasites. L'oscilla-
35 teur comporte également un agencement pour produire un signal auxiliaire d'une grandeur et d'une phase prédéterminées à la fréquence des signaux filtrés par le réseau

de filtrage. Le signal auxiliaire est appliqué au réseau de combinaison pour former un signal résultant avec le signal oscillant et le signal de réglage à une sortie du réseau de combinaison. La grandeur et la phase du signal
5 auxiliaire sont déterminées par rapport à la grandeur et à la phase du signal combiné de façon que le déphasage non souhaité soit sensiblement annulé dans le signal résultant.

L'invention sera mieux comprise, et d'autres buts,
10 caractéristiques, détails et avantages de celle-ci apparaîtront plus clairement au cours de la description explicative qui va suivre faite en référence aux dessins schématiques annexés donnés uniquement à titre d'exemple illustrant plusieurs modes de réalisation de l'invention
15 et dans lesquels :

- la figure 1 est un schéma, sous forme de bloc, d'une partie d'un canal de traitement de chrominance d'un téléviseur en couleur ayant un oscillateur de couleur réglé , agencé selon les principes de l'invention;
- 20 - la figure 2 est un schéma partiellement sous forme de bloc et partiellement sous forme schématique, d'une partie du canal de chrominance représenté sur la figure 1, comportant un oscillateur de couleur réglé et un circuit associé de compensation de phase selon la
25 présente invention;
- la figure 3 représente un diagramme vectoriel utile à la compréhension du fonctionnement du circuit de compensation selon l'invention; et

- la figure 4 illustre un autre mode de réalisation
30 tion du circuit de compensation de phase de la figure 2.

En se référant à la figure 1, on notera que les blocs dans le contour en pointillé 10 représentent les fonctions de traitement de signaux qui sont capables d'être incorporées sur un seul circuit intégré mono-
35 lithique. Dans un tel cas, les bornes T_1 , T_2 et T_3 représentent les bornes de connexion externe vers le circuit intégré. Une source de signaux composés de

chrominance 20 fournit des signaux de différence de couleurs R-Y, G-Y et B-Y imposés sous forme d'une modulation d'amplitude à des phases choisies d'une sous-porteuse couleur supprimée, et une composante de synchronisation de la sous-porteuse de chrominance du signal composé. Selon
5 les normes de diffusion aux Etats Unis d'Amérique, la composante de synchronisation de la sous-porteuse de chrominance est transmise pendant un intervalle relativement court de synchronisation suivant la fin de chaque ligne de balayage horizontal. La composante de synchronisation de
10 la sous-porteuse de chrominance se compose typiquement de plusieurs cycles d'une forme d'onde non modulée dont la fréquence est égale à celle de la sous-porteuse couleur de référence.

Les composantes de synchronisation de la sous-
15 porteuse de chrominance et de sous-porteuse modulée du signal composé de chrominance sont séparées par un séparateur 32 (comme un amplificateur verrouillé). La sous-porteuse modulée séparée est appliquée à des circuits suivants de traitement de chrominance (comprenant par
20 exemple un réglage de la teinte, un réglage automatique de la couleur, des circuits matrices et démodulateurs) pour dériver finalement des signaux d'image en couleur représentatifs du R (rouge), du B (bleu) et du G (vert) d'une façon connue. Les signaux R, B et G sont appliqués
25 d'une façon connue à un tube-image du téléviseur (non représenté).

Les signaux séparés de synchronisation de la sous-porteuse de chrominance à la sortie du séparateur 32 sont appliqués à un détecteur 50 de réglage automatique
30 de phase et de fréquence (AFPC). Le détecteur 50 reçoit également un signal oscillant de référence d'un oscillateur de couleur 100 réglé en tension contenant un étage de réglage de phase 54, un oscillateur 70 et un réseau de déphasage 85. L'oscillateur 70 comprend un amplificateur 66
35 et un trajet de contre-réaction comprenant un réseau 58 de combinaison de signaux et un circuit résonnant 75.

Comme on le décrira en plus de détail, le réseau 58 combine les signaux à la sortie de l'amplificateur 66 de l'oscillateur et de l'unité de réglage 54, avec une partie prédéterminée du signal reçu et déphasé appliqué à l'unité 5 de réglage 54, et qui est fournie au réseau 58 par un réseau 57 de translation et de proportionnement de signaux. L'oscillateur réglé 100 est décrit en détail dans le brevet U.S. N° 4 020 500 ci-dessus mentionné et le 10 détecteur 50 peut, par exemple, être du type décrit dans le brevet U.S. N° 3 740 456. Le détecteur 50 produit à sa sortie des signaux de réglage représentatifs de la relation de phase et/ou de fréquence entre la composante de synchronisation de la sous-porteuse de chrominance transmise et un signal de référence produit par l'oscillateur réglé 100. 15 Les signaux filtrés à la sortie du détecteur AFPC 50 sont appliqués à l'étage de réglage de phase 54 de l'oscillateur réglé 100, dont le fonctionnement sera décrit en se référant à la figure 2.

En se référant maintenant à la figure 2, l'oscillateur 20 réglé 100 est illustré comme comprenant un circuit oscillateur en boucle fermée 270 et un étage séparé de réglage de la phase 254.

L'oscillateur 270 produit un signal en onde continue à la fréquence nominale de sous-porteuse de chrominance 25 (c'est-à-dire environ 3,58 MHz selon les normes de télévision aux Etats Unis d'Amérique). L'oscillateur 270 comprend un amplificateur 266 formé de transistors à émetteurs couplés 211 et 212 agencés pour amplifier et limiter les signaux dans la boucle d'oscillateur, et un 30 circuit résonnant 75 déterminant la fréquence comportant un filtre à quartz à bande étroite 78, un condensateur réglable d'accord 77 et une résistance 79 agencés en série entre les bornes T_2 et T_1 . Le filtre à quartz 78 a une fréquence de résonance qui est de l'ordre de la fréquence 35 de sous-porteuse de chrominance, la fréquence de résonance étant plus précisément déterminée en ajustant le condensateur variable 77. La résistance 79 est dimensionnée pour

donner, au circuit résonnant 75, une largeur de bande de l'ordre de 1.000 Hz, centrée sur la fréquence nominale d'oscillateur de 3,58 MHz, au point de -3 db . La largeur de bande de 1.000 Hz contribue à une gamme d'entraînement
5 de l'ordre de ± 500 Hz pour l'oscillateur 270. Les signaux à la sortie de l'amplificateur 266 apparaissent au collecteur du transistor 211 en un point de circuit A, et sont appliqués à la borne T_2 par une résistance de charge 262 et un transistor tampon 263 monté en émetteur-suiveur.
10 Une résistance 265 relie l'émetteur du transistor 263 à la masse.

Un transistor 224 formant source de courant est relié entre les émetteurs interconnectés des transistors 211 et 212 et un point de potentiel de référence (masse)
15 par une résistance de polarisation 242. La polarisation de fonctionnement des transistors amplificateurs 211, 212 est obtenue du transistor de polarisation 221 à deux émetteurs, des transistors 222-225 et des résistances 241-243 agencés comme illustrés.

20 Les signaux apparaissant à la borne T_1 , ci-après appelés "signaux en phase", sont déphasés par le réseau de déphasage 85 (comme un réseau inductance-capacité). Dans cet exemple, les signaux à la sortie du réseau 85 présentent un retard de phase de l'ordre de 90° à la
25 résonance (c'est-à-dire 3,58 MHz), en comparaison avec les signaux en phase . Les signaux à la sortie du réseau 85, appelés ci-après signaux "en quadrature", sont appliqués à l'étage de réglage 254 de l'oscillateur réglé 100 par la borne T_3 et un transistor tampon 250 monté en émetteur
30 suiveur. Les signaux en quadrature peuvent également être appliqués aux circuits de réglage de la teinte et de réglage automatique de la couleur (ACC) incorporés dans des circuits supplémentaires de traitement de signaux de chrominance (non représentés), et les signaux en phase
35 peuvent également être appliqués au circuit de réglage de la teinte , comme cela est décrit dans le brevet U.S. N° 4 020 500 ci-dessus décrit.

L'étage de réglage 254 comprend un amplificateur équilibré ayant des première et seconde paires semblables de transistors différenciellement reliés 201, 202 et 203, 204, agencés comme cela est illustré, et sensibles à des
5 signaux de réglage fournis par le détecteur AFPC 50, et une troisième paire de transistors reliés différenciellement 205, 206, agencés comme cela est illustré et recevant les signaux en quadrature par le transistor 250. Les bases des transistors 201 et 203 sont reliées en commun
10 à une sortie de signaux de réglage du détecteur 50 par une ligne 51, et les bases des transistors 202 et 204 sont reliées à une autre sortie du détecteur 50 par une ligne 52. Un transistor 207 et une résistance associée 208 alimentent l'étage 254 en courants de fonctionnement. Les
15 courants de fonctionnement du transistor 250 sont obtenus d'un réseau comprenant un transistor 260 et une résistance 261.

En mode normal de fonctionnement, pour une bonne démodulation du signal reçu de chrominance, il est
20 souhaitable que les signaux normalement en phase à la borne T_1 soient à une fréquence égale à celle de la composante reçue de synchronisation de la sous-porteuse de chrominance et soient en quadrature de phase (90°) avec elle. La relation souhaitée est obtenue par l'étage de
25 réglage 254 en coopération avec l'oscillateur 270 comme cela est décrit dans le brevet U.S. N° 4 020 500. En bref, les signaux oscillants en phase à la sortie de l'oscillateur 270 apparaissent au collecteur du transistor 211 et au point de circuit A, et sont développés à travers la
30 résistance 262. Ce signal est appliqué par le transistor 263, le circuit résonnant 75, le transistor 222 et le transistor 212, pour compléter la boucle de contre-réaction de l'oscillateur 270. L'étage de réglage 254 produit des signaux égaux mais en quadrature opposée à sa sortie,
35 aux collecteurs respectifs des transistors 201 et 204. Le détecteur AFPC 50 reçoit des signaux de synchronisation de la sous-porteuse de chrominance et des signaux en phase

à la sortie de l'oscillateur 270 par l'émetteur du transistor 222, afin de produire des signaux de réglage sur les lignes 51 et 52 qui sont représentatifs de la différence de phase et/ou de fréquence entre les signaux en phase et de synchronisation de la sous-porteuse de chrominance. Les signaux en quadrature à la sortie de l'étage 254 sont réglés en grandeur en faisant varier la conduction des transistors 201-204 en fonction de la grandeur des signaux de réglage à la sortie du détecteur AFPC 50.

Quand le signal de référence en phase à la sortie de l'oscillateur et le signal de synchronisation de la sous-porteuse de chrominance sont en bonne relation de phase et de fréquence (c'est-à-dire la même fréquence et quatre-vingt-dix degrés de déphasage), le détecteur 50 produit des signaux de réglage d'une grandeur égale à chaque ligne de sortie. Les transistors 201 et 204 sont par conséquent conducteurs de courants de grandeur égale mais de phase opposée, correspondant au signal en quadrature fourni par les transistors 205 et 206, qui s'annulent quand ils sont combinés au point A. Quand les signaux d'oscillateur et de synchronisation de la sous-porteuse de chrominance s'écartent de la relation souhaitée, le détecteur 50 produit des signaux de réglage de grandeur inégale. Les transistors 201 et 204 sont alors conducteurs de quantités inégales de courant de signaux en quadrature pour produire une composante résultante en quadrature au point A, dont la grandeur et la phase sont déterminées par la grandeur et la phase relatives des signaux de réglage produits par le détecteur 50. De cette façon, des versions du signal en quadrature sont développées au point A, d'une grandeur et d'une phase selon la grandeur et la phase des signaux de réglage appliqués aux bases des transistors 201, 202 et 203, 204 par le détecteur AFPC 50.

Un signal apparaissant au point A est ainsi la résultante (somme vectorielle) des signaux en quadrature

à la sortie des collecteurs des transistors 201, 204 de l'étage de réglage de phase 254, des signaux en phase à la sortie du collecteur du transistor 211 de l'étage oscillateur 270 et d'un signal auxiliaire de compensation en quadrature de phase comme on le décrira ci-après. Ce signal résultant présente une phase entre les phases des signaux en phase et en quadrature. Le signal résultant apparaît dans la résistance de charge 262 et est appliqué par le transistor 263 au circuit résonnant 75 pour ajuster la fréquence de fonctionnement et la phase de l'oscillateur 270. L'ajustement de la fréquence de fonctionnement est fonction de la largeur de bande du circuit résonnant 75 et de la quantité de déphasage introduit dans la boucle de contre-réaction d'oscillateur comme cela est déterminé par le signal résultant. Dans cet exemple, le signal résultant peut présenter une phase dans une gamme de l'ordre de 90° (c'est-à-dire $\pm 45^\circ$) déterminée par la grandeur et la polarité du signal en quadrature à la sortie de l'étage de réglage 254, et par le gain de l'amplificateur 266 de l'oscillateur.

La fréquence de fonctionnement de l'oscillateur 270 reste inchangée en l'absence de signaux en quadrature fournis par l'étage de réglage 254, quand la fréquence du signal de l'oscillateur 270 et la fréquence du signal de synchronisation de la sous-porteuse de chrominance sont sensiblement égales. Le signal produit dans la résistance 262 et appliqué au circuit résonnant 75 correspond par conséquent au signal de référence d'oscillateur à la phase de référence nominale de zéro degré. Des écarts positifs ou négatifs par rapport à la relation souhaitée de fréquence ont pour résultat des quantités positives ou négatives correspondantes du signal en quadrature qui sont appliquées par l'étage de réglage 254, pour former le signal résultant avec un angle de phase représentatif de l'écart de fréquence quand les signaux en quadrature et en phase sont combinés au point A. La fréquence de fonctionnement de l'oscillateur 270 est modifiée pour

correspondre à la fréquence du signal de synchronisation de sous-porteuse de chrominance, et le déphasage net autour de la boucle de contre-réaction de l'oscillateur 270 reste nul pour une oscillation entretenue.

5 On notera qu'à chacun des collecteurs de sortie des transistors 201 et 204 de l'étage de réglage 254 est associée une capacité parasite (c'est-à-dire une capacité collecteur-base et collecteur-substrat) de l'ordre de 2 picofarads , par exemple. Une capacité parasite semblable
10 apparaît également au collecteur de sortie du transistor 211 de l'oscillateur 270. Les grandeurs de ces capacités peuvent être prédites sur une base d'une unité à l'autre quand l'étage de réglage 254 et l'amplificateur 266 sont fabriqués en un circuit intégré. Le total de ces capacités
15 parasites présente une impédance aux signaux développés au point A, telle que la capacité totale peut contribuer à la production d'un retard non souhaité de phase par rapport au signal résultant produit au point A. Par exemple, pour une grandeur et une polarité données des
20 signaux en quadrature à l'étage 254, ce déphasage peut provoquer un décalage de la phase du signal résultant au point A par rapport à une phase attendue. Il en résulte par conséquent un réglage asymétrique de l'étage oscillateur 270.

25 Plus particulièrement, dans cet exemple, le filtre à quartz 78 fonctionne entre des modes en résonance en série et en parallèle. L'oscillateur 270 fonctionnera de façon idéale à la fréquence de résonance en série du réseau 75. Le condensateur d'accord 77 est ajusté pour
30 établir la fréquence de fonctionnement nominale autour de laquelle l'oscillateur 270 présente une gamme d'entraînement de fréquence souhaitée. Les fréquences en mode en parallèle et en mode en série définissent une gamme de fréquences de fonctionnement dans une partie de
35 laquelle le filtre 78 peut être accordé par le condensateur 77, et dans une partie de laquelle des variations de la phase du signal d'oscillateur produisent des variations

correspondantes de la fréquence du signal d'oscillateur, comme on le sait. La gamme d'entraînement de l'oscillateur 270 entoure un segment prédéterminé de la gamme de fonctionnement ci-dessus mentionnée, et le fonctionnement oscillant et la capacité d'entraînement de l'oscillateur 270 diminuent tandis que l'on s'approche du fonctionnement résonnant en parallèle (écart de $+90^\circ$ par rapport à la phase de référence nominale de 0°).

Le déphasage non souhaité introduit par les capacités parasites sert à décaler "l'axe de phase" autour duquel se développent les phases du signal résultant (c'est-à-dire $\pm 45^\circ$ autour d'un axe de phase nominale à 0°). Par exemple, le déphasage non souhaité peut forcer l'axe de phase à se décaler ou à glisser vers la phase (comme $+90^\circ$) associée au mode résonnant en parallèle. Une extrémité de la gamme de phases du signal résultant s'approchera alors plus de (ou dépassera) la phase associée au mode résonnant en parallèle. Un signal résultant avec une phase sur ou proche de cette extrémité peut être au-delà de la capacité d'entraînement de l'oscillateur 270. En effet, la phase du signal résultant peut ne pas avoir l'effet souhaité de production d'un changement correspondant de la fréquence de fonctionnement de l'oscillateur 270, selon la réponse phase-fréquence du filtre 78. Cela a pour résultat une gamme asymétrique d'entraînement avec pour résultat un réglage asymétrique de l'oscillateur 270.

Le déphasage non souhaité est éliminé au moyen d'un réseau de compensation de phase comprenant un transistor 257. Le transistor 257 sert à appliquer une partie donnée du signal en quadrature de l'émetteur du transistor 250 au point de combinaison de signaux A, dans un sens tendant à annuler le retard non souhaité de phase autrement produit par la capacité parasite, comme suit.

La base ou entrée du transistor 257 reçoit des signaux en quadrature de phase à la sortie de l'émetteur

du transistor 250, et elle est également directement reliée à la base du transistor 205. L'émetteur du transistor 257 est directement relié aux émetteurs joints des transistors 205 et 206, ainsi les jonctions base-émetteur des transistors 257 et 205 sont directement reliées en parallèle et polarisées pour une conduction de courant dans la même direction. Les transistors 205, 206 et 257 sont des types bipolaires planars dans ce mode de réalisation. Une version inversée du signal en quadrature à la sortie du transistor 250 apparaît au collecteur ou sortie du transistor 257.

La grandeur du courant de collecteur du transistor 257 et par conséquent la grandeur du signal inversé et en quadrature produit au collecteur du transistor 257 sont fonctions de la géométrie de surface de la jonction d'émetteur du transistor 257. Dans cet exemple, la surface d'émetteur du transistor 257 présente une relation prédéterminée avec les surfaces d'émetteur des transistors amplificateurs de signaux en quadrature 205 et 206. Les grandeurs relatives des courants de sortie de collecteur conduits par les transistors 205, 206 et 257 présentent par conséquent une relation prédéterminée correspondante. Plus particulièrement, dans ce cas, la surface d'émetteur du transistor 257 est sensiblement de $0,000258 \text{ mm}^2$, et les surfaces d'émetteur des transistors 205 et 206 sont chacune sensiblement égales à $0,000484 \text{ mm}^2$. Avec cette relation des surfaces d'émetteur, les courants de fonctionnement du transistor 207 formant source de courant se répartissent afin qu'environ 21% ($\frac{0,000258}{0,001226} \times 100$) du courant fourni par le transistor 207 s'écoule comme courant d'émetteur dans le transistor 257, tandis que le courant restant disponible à la sortie du transistor 207 se répartit également entre les transistors 205 et 206. La grandeur du signal en quadrature au collecteur du transistor 257 représente par conséquent 21% des grandeurs combinées des signaux en quadrature aux collecteurs des transistors 205 et 206. Le rapport décrit de la conduction

de courant de collecteur des transistors 205, 206 et 257 peut être déterminé avec précision quand ces transistors sont fabriqués dans le même circuit intégré, comme dans cet exemple.

5 La grandeur décrite du signal inversé en quadrature de phase au collecteur du transistor 257 est appropriée dans cet exemple, pour éliminer virtuellement le retard de phase non voulu pouvant être attribué à la capacité parasite , quand le signal à la sortie du
10 transistor 257 est appliqué au point A. Ce résultat est produit en impartissant une avance de phase, en une quantité égale au retard parasite de phase, au signal apparaissant autrement au point A au moyen d'une addition vectorielle. Le diagramme vectoriel de la figure 3 montre
15 la façon dont cela est accompli.

Sur la figure 3, ϕ_Q représente le signal en quadrature produit par le réseau de déphasage 85, qui présente un retard de phase de 90° par rapport au signal "en phase" à la sortie de l'amplificateur 266. Un signal
20 ϕ_q représente une partie inversée du signal en quadrature au collecteur ou sortie du transistor 257. Un signal ϕ_D représente le signal résultant retardé en phase de façon non souhaitable produit autrement au point A en l'absence du réseau de compensation de phase comportant le transistor
25 257. Un signal résultant compensé en phase ϕ_R à la phase souhaitée est produit au point A par addition vectorielle du signal ϕ_q et du signal ϕ_D .

La figure 4 illustre un autre agencement du réseau de compensation de phase de la figure 2. L'agencement de la figure diffère de celui de la figure 2 parce
30 que le transistor 257 de la figure 2 a été remplacé par un circuit comprenant des transistors 275, 280 et des résistances 277, 278 et 282 sur la figure 4. Dans ce mode de réalisation, un signal de compensation de phase d'une
35 grandeur appropriée (c'est-à-dire une version inversée du signal en quadrature), est produit au collecteur ou sortie du transistor 275 en déterminant de façon appropriée

la polarisation du circuit et les valeurs des résistances de collecteur et d'émetteur 277 et 278. Le transistor 280 et la résistance 282 produisent la polarisation du circuit d'émetteur du transistor 275.

- 5 Les agencements décrits de compensation de phase servent à optimiser le fonctionnement de l'oscillateur réglé 100 en éliminant le déphasage provoqué par une capacité parasite, à la façon décrite. L'accord de l'étage oscillateur 270 à une fréquence centrale souhaitée
- 10 de fonctionnement est facilité, avec pour résultat une gamme souhaitée d'entraînement autour de la fréquence de fonctionnement. On obtient également une gamme plus symétrique de réglage de phase et de fréquence.

- Bien entendu, l'invention n'est nullement limitée
- 15 aux modes de réalisation décrits et représentés qui n'ont été donnés qu'à titre d'exemple. En particulier, elle comprend tous les moyens constituant des équivalents techniques des moyens décrits ainsi que leurs combinaisons si celles-ci sont exécutées suivant son esprit et mises
- 20 en oeuvre dans le cadre de la protection comme revendiquée.

R E V E N D I C A T I O N S

1.- Oscillateur réglé, du type comprenant :
un moyen amplificateur ayant un dispositif actif avec une
borne de sortie, à laquelle est associée une capacité
5 parasite; un moyen de filtrage agencé dans une boucle de
contre-réaction dudit moyen amplificateur pour produire
une contre-réaction d'une grandeur suffisante afin de
produire un signal oscillant à ladite borne de sortie
dudit dispositif actif; un moyen de réglage produisant un
10 signal de réglage à une borne de sortie, à laquelle est
associée une capacité parasite; un moyen de combinaison
pour combiner ledit signal oscillant et ledit signal de
réglage afin de produire un signal combiné à une borne de
sortie dudit moyen de combinaison, ledit signal combiné
15 étant susceptible d'un déphasage non souhaité pouvant être
attribué auxdites capacités parasites; et un moyen pour
appliquer les signaux à la sortie dudit moyen de combinaison
audit filtre, caractérisé par un moyen pour produire un
signal auxiliaire d'une grandeur et d'une phase prédéterminées
20 à la fréquence des signaux filtrés par ledit moyen de fil-
trage (75), ledit signal auxiliaire étant appliqué audit
moyen de combinaison (58) pour former un signal résultant
avec ledit signal oscillant et ledit signal de réglage à
une sortie dudit moyen de combinaison; et en ce que la
25 grandeur et la phase prédéterminées dudit signal auxiliaire
sont déterminées par rapport à la grandeur et à la phase
dudit signal combiné de façon que le déphasage non souhaité
soit sensiblement annulé dans ledit signal résultant.

2.- Oscillateur selon la revendication 1,
30 caractérisé en ce que le signal auxiliaire précité est
dérivé de signaux filtrés par le moyen de filtrage (75)
précité.

3.- Oscillateur selon la revendication 1,
caractérisé en ce que le signal de réglage précité et le
35 signal auxiliaire précité sont dérivés de signaux filtrés

par le moyen de filtrage (75) précité.

4.- Oscillateur selon l'une quelconque des revendications précédentes, caractérisé par un moyen de déphasage (85) pour impartir un déphasage donné aux signaux
5 filtrés par le moyen de filtrage précité; le signal de réglage précité et le signal auxiliaire précité étant dérivés de signaux déphasés à la sortie dudit moyen de déphasage.

5.- Oscillateur selon l'une quelconque des
10 revendications précédentes, caractérisé en ce que le dispositif actif précité du moyen amplificateur précité comprend un premier transistor, et en ce que la borne de sortie dudit moyen amplificateur correspond au collecteur dudit premier transistor; et en ce que le moyen de réglage
15 précité comprend un second transistor, la borne de sortie dudit moyen de réglage correspondant au collecteur dudit second transistor.

6.- Oscillateur selon la revendication 1, caractérisé en ce que ledit oscillateur comprend un
20 moyen pour produire un signal en courant alternatif dont la phase est différente de celle du signal oscillant précité; en ce que le moyen de réglage (254) précité comprend : des premier et second transistors (201, 204) sensibles audit signal en courant alternatif, chaque
25 transistor ayant une base, un émetteur et un collecteur avec une capacité parasite associée, et un moyen pour régler la conduction desdits premier et second transistors de façon complémentaire; le dispositif actif précité du moyen amplificateur précité comprend un troisième transis-
30 tor (211) ayant un collecteur ou sortie avec une capacité parasite associée; et en ce que le moyen de combinaison (58) précité combine les signaux à la sortie des collecteurs desdits premier, second et troisième transistors.

7.- Oscillateur selon la revendication 6,
35 caractérisé par des quatrième et cinquième transistors (205, 206) sensibles au signal en courant alternatif, pour fournir des courants de fonctionnement aux premier et

second transistors précités; un sixième transistor (257) sensible audit signal en courant alternatif, pour produire un signal en courant alternatif correspondant au signal auxilaire à une électrode de sortie; et en ce que la

5 caractéristique de conduction de courant dudit sixième transistor est proportionnée par rapport aux caractéristiques de conduction de courant desdits quatrième et cinquième transistors de façon que ledit signal auxiliaire en courant alternatif conduit par ledit sixième transistor

10 soit en proportion prédéterminée par rapport aux signaux en courant alternatif conduits par lesdits quatrième et cinquième transistors.

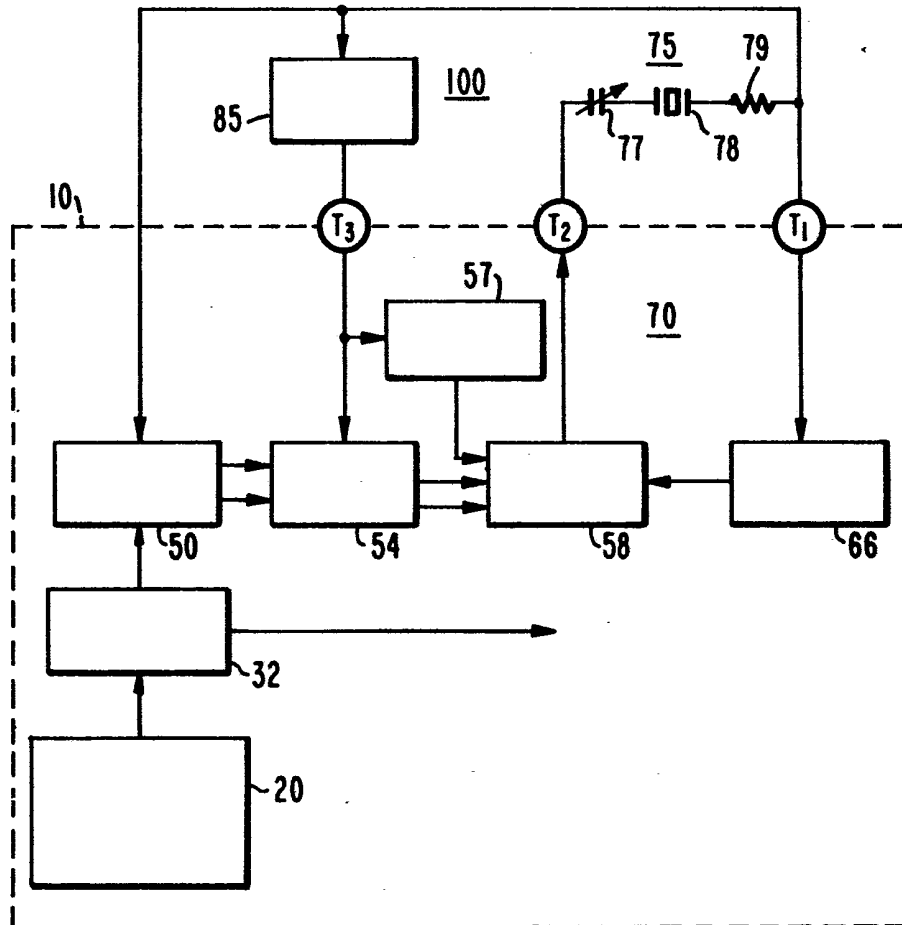


Fig. 1



