

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 19 年 6 月 14 日 (2007.6.14)

【公開番号】特開 2006-278519 (P2006-278519A)

【公開日】平成 18 年 10 月 12 日 (2006.10.12)

【年通号数】公開・登録公報 2006-040

【出願番号】特願 2005-92595 (P2005-92595)

【国際特許分類】

H 0 1 L 25/18 (2006.01)

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/065 (2006.01)

【F I】

H 0 1 L 25/08 Z

【手続補正書】

【提出日】平成 19 年 4 月 19 日 (2007.4.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に第 1 の半導体素子を接着する工程と、

第 2 の半導体素子となる複数の素子領域を有する半導体ウエハの裏面に、厚さが 50 μ m 以上 140 μ m 以下で常温弾性率が 30MPa 以上 120MPa 以下のダイシングフィルムと厚さが 30 μ m 以上で硬化前の常温弾性率が 500MPa 以上 1200MPa 以下の接着剤フィルムとを一体化した複合フィルムを貼り付ける工程と、

前記複合フィルムが貼り付けられた半導体ウエハを、前記接着剤フィルムと共に前記素子領域毎に分割して前記第 2 の半導体素子を作製する工程と、

前記第 2 の半導体素子を前記ダイシングフィルムからピックアップする工程と、

前記ピックアップした第 2 の半導体素子を、その裏面に貼り付けられた前記接着剤フィルムを接着剤層として前記第 1 の半導体素子上に接着する工程と
を具備することを特徴とする積層型半導体装置の製造方法。

【請求項 2】

請求項 1 記載の積層型半導体装置の製造方法において、

さらに、前記基板の電極部と前記第 1 の半導体素子の電極パッドとをボンディングワイヤを介して電氣的に接続する工程を具備することを特徴とする積層型半導体装置の製造方法。

【請求項 3】

請求項 2 記載の積層型半導体装置の製造方法において、

前記ボンディングワイヤの一部を前記接着剤層内に取り込むことを特徴とする積層型半導体装置の製造方法。

【請求項 4】

請求項 1 ないし請求項 3 のいずれか 1 項記載の積層型半導体装置の製造方法において、

前記接着剤フィルムは接着時粘度が 1kPa・s 以上 100kPa・s 未満の範囲の絶縁性樹脂層を有することを特徴とする積層型半導体装置の製造方法。

【請求項 5】

請求項 1 ないし請求項 3 のいずれか 1 項記載の積層型半導体装置の製造方法において、

前記接着剤フィルムは、前記第 1 の半導体素子側に配置され、接着時粘度が $1\text{kPa}\cdot\text{s}$ 以上 $100\text{kPa}\cdot\text{s}$ 未満の範囲の第 1 の絶縁性樹脂層と、前記第 2 の半導体素子側に配置され、接着時粘度が $100\text{kPa}\cdot\text{s}$ 以上の第 2 の絶縁性樹脂層とを有することを特徴とする積層型電子部品の製造方法。

【請求項 6】

請求項 1 ないし請求項 4 のいずれか 1 項記載の積層型半導体装置の製造方法において、前記接着剤フィルムは $60\mu\text{m}$ 以上 $150\mu\text{m}$ 以下の範囲の厚さを有することを特徴とする積層型半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

本発明の一態様に係る積層型半導体装置の製造方法は、基板上に第 1 の半導体素子を接着する工程と、第 2 の半導体素子となる複数の素子領域を有する半導体ウエハの裏面に、厚さが $50\mu\text{m}$ 以上 $140\mu\text{m}$ 以下で常温弾性率が 30MPa 以上 120MPa 以下のダイシングフィルムと厚さが $30\mu\text{m}$ 以上で硬化前の常温弾性率が 500MPa 以上 1200MPa 以下の接着剤フィルムとを一体化した複合フィルムを貼り付ける工程と、前記複合フィルムが貼り付けられた半導体ウエハを、前記接着剤フィルムと共に前記素子領域毎に分割して前記第 2 の半導体素子を作製する工程と、前記第 2 の半導体素子を前記ダイシングフィルムからピックアップする工程と、前記ピックアップした第 2 の半導体素子を、その裏面に貼り付けられた前記接着剤フィルムを接着剤層として前記第 1 の半導体素子上に接着する工程とを具備することを特徴としている。