

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成23年9月15日(2011.9.15)

【公開番号】特開2010-45210(P2010-45210A)

【公開日】平成22年2月25日(2010.2.25)

【年通号数】公開・登録公報2010-008

【出願番号】特願2008-208472(P2008-208472)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 27/092 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 21/283 (2006.01)

H 0 1 L 29/423 (2006.01)

H 0 1 L 29/49 (2006.01)

H 0 1 L 27/11 (2006.01)

H 0 1 L 21/8244 (2006.01)

H 0 1 L 21/316 (2006.01)

H 0 1 L 27/08 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

【 F I 】

H 0 1 L 29/78 3 0 1 G

H 0 1 L 27/08 3 2 1 D

H 0 1 L 21/283 C

H 0 1 L 29/58 G

H 0 1 L 27/10 3 8 1

H 0 1 L 21/316 M

H 0 1 L 21/316 P

H 0 1 L 27/08 3 3 1 E

H 0 1 L 29/78 6 1 7 V

H 0 1 L 29/78 6 1 3 A

【手続補正書】

【提出日】平成23年8月1日(2011.8.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

以下の工程を含む M I S トランジスタを備えた半導体装置の製造方法：

- (a) 半導体基板の主面上に、酸化シリコン膜を形成する工程；
- (b) 前記酸化シリコン膜上に、第 1 ハフニウム系酸化膜を形成する工程；
- (c) 前記第 1 ハフニウム系酸化膜上に、金属膜を形成する工程；
- (d) 前記第 1 ハフニウム系酸化膜中に前記金属膜を構成する金属元素を拡散することによって、前記酸化シリコン膜上に、前記金属元素を化合物として含む第 2 ハフニウム系酸化膜を形成する工程；
- (e) 前記工程 (d) の後、前記第 2 ハフニウム系酸化膜上に、前記金属膜と異なる導電

性膜を形成する工程；

(f) 前記工程(e)の後、前記導電性膜、前記第2ハフニウム系酸化膜および前記酸化シリコン膜を所定の形状にパターニングすることによって、前記導電性膜を含むゲート電極と、前記第2ハフニウム系酸化膜および前記酸化シリコン膜を含むゲート絶縁膜を形成する工程。

【請求項2】

以下の工程を含むMISトランジスタを備えた半導体装置の製造方法：

(a) 半導体基板の主面上に、酸化シリコン膜を形成する工程；

(b) 前記酸化シリコン膜上に、ハフニウムおよび酸素を含む膜状の基材を形成する工程；

(c) 前記基材上に、前記基材より薄く、かつ、金属元素のみからなる膜状の混合材を形成する工程；

(d) 前記基材に前記混合材を拡散することによって、前記酸化シリコン膜上に、酸化シリコンより誘電率が高く、前記基材のハフニウムおよび酸素と、前記混合材の金属元素とを含む混合膜を形成する工程；

(e) 前記混合膜上に、導電性膜を形成する工程；

(f) 前記導電性膜から構成されるゲート電極、前記混合膜および前記酸化シリコン膜から構成されるゲート絶縁膜を形成する工程。

【請求項3】

前記混合材の表面を窒化した後、前記工程(d)でアニール処理によって前記基材に前記混合材を拡散することを特徴とする請求項2記載の半導体装置の製造方法。

【請求項4】

前記混合材の表面を酸化した後、前記工程(d)でアニール処理によって前記基材に前記混合材を拡散することを特徴とする請求項2記載の半導体装置の製造方法。

【請求項5】

前記混合材の表面を酸化し、さらに窒化した後、前記工程(d)でアニール処理によって前記基材に前記混合材を拡散することを特徴とする請求項2記載の半導体装置の製造方法。

【請求項6】

以下の工程を含むMISトランジスタを備えた半導体装置の製造方法：

(a) 半導体基板の主面上に、酸化シリコン膜を形成する工程；

(b) 前記酸化シリコン膜上に、ハフニウムおよび酸素を含む膜状の基材を形成する工程；

(c) 前記基材上に、前記基材より薄く、かつ、金属元素のみからなる膜状の混合材を形成する工程；

(d) 前記混合材上に、保護膜を形成する工程；

(e) 前記保護膜を有する状態で、前記基材に前記混合材を拡散することによって、前記酸化シリコン膜上に、酸化シリコンより誘電率が高く、前記基材のハフニウムおよび酸素と、前記混合材の金属元素とを含む混合膜を形成する工程；

(f) 前記工程(e)の後、前記保護膜を除去する工程；

(g) 前記混合膜上に、導電性膜を形成する工程；

(h) 前記導電性膜から構成されるゲート電極、前記混合膜および前記酸化シリコン膜から構成されるゲート絶縁膜を形成する工程。

【請求項7】

前記MISトランジスタはnチャネル型であり、

前記工程(c)において、酸化ハフニウムより電気陰性度が小さい酸化金属物を構成する金属元素からなる前記混合材を形成することを特徴とする請求項6記載の半導体装置の製造方法。

【請求項8】

前記MISトランジスタはpチャネル型であり、

前記工程（c）において、酸化ハフニウムより電気陰性度が大きい酸化金属物を構成する金属元素からなる前記混合材を形成することを特徴とする請求項6記載の半導体装置の製造方法。

【請求項9】

前記工程（e）において、アニール処理によって前記基材に前記混合材を拡散することを特徴とする請求項6記載の半導体装置の製造方法。

【請求項10】

前記工程（c）で真空状態において前記混合材を形成し、その真空状態を保ったまま前記工程（d）で前記保護膜を形成することを特徴とする請求項6記載の半導体装置の製造方法。

【請求項11】

前記工程（d）では、保護膜として窒化チタン膜を形成することを特徴とする請求項6記載の半導体装置の製造方法。

【請求項12】

以下の工程を含むMISトランジスタを備えた半導体装置の製造方法：

- （a）半導体基板の主面上に、酸化シリコン膜を形成する工程；
- （b）前記酸化シリコン膜上に、金属元素のみからなる膜状の混合材を形成する工程；
- （c）前記混合材上に、ハフニウムおよび酸素を含む膜状の基材を形成する工程；
- （d）前記基材に前記混合材を拡散することによって、前記酸化シリコン膜上に、酸化シリコンより誘電率が高く、前記基材のハフニウムおよび酸素と、前記混合材の金属元素とを含む混合膜を形成する工程；
- （e）前記混合膜上に、導電性膜を形成する工程；
- （f）前記導電性膜から構成されるゲート電極、前記混合膜および前記酸化シリコン膜から構成されるゲート絶縁膜を形成する工程。

【請求項13】

以下の工程を含むMISトランジスタを備えた半導体装置の製造方法：

- （a）半導体基板の主面上に、酸化シリコン膜を形成する工程；
- （b）前記酸化シリコン膜上に、ハフニウムおよび酸素を含む膜状の基材を形成する工程；
- （c）前記基材上に、保護膜を形成する工程；
- （d）前記保護膜上に、前記基材より薄く、かつ、金属元素のみからなる膜状の混合材を形成する工程；
- （e）前記保護膜を有する状態で、前記基材に前記混合材を拡散することによって、前記酸化シリコン膜上に、酸化シリコンより誘電率が高く、前記基材のハフニウムおよび酸素と、前記混合材の金属元素とを含む混合膜を形成する工程；
- （f）前記工程（e）の後、前記保護膜を除去する工程；
- （g）前記混合膜上に、導電性膜を形成する工程；
- （h）前記導電性膜から構成されるゲート電極、前記混合膜および前記酸化シリコン膜から構成されるゲート絶縁膜を形成する工程。

【請求項14】

以下の工程を含むMISトランジスタを備えた半導体装置の製造方法：

- （a）半導体基板の主面上に、酸化シリコン膜を形成する工程；
- （b）前記酸化シリコン膜上に、ハフニウムおよび酸素を含む膜状の基材を形成する工程；
- （c）前記基材上に、第1保護膜を形成する工程；
- （d）前記第1保護膜上に、前記基材より薄く、かつ、金属元素のみからなる膜状の混合材を形成する工程；
- （e）前記混合材上に、第2保護膜を形成する工程；
- （f）前記第1保護膜および前記第2保護膜を有する状態で、前記基材に前記混合材を拡散することによって、前記酸化シリコン膜上に、酸化シリコンより誘電率が高く、前記基

材のハフニウムおよび酸素と、前記混合材の金属元素とを含む混合膜を形成する工程；
(g) 前記工程(f)の後、前記第2保護膜および前記第1保護膜を除去する工程；
(h) 前記混合膜上に、導電性膜を形成する工程；
(i) 前記導電性膜から構成されるゲート電極、前記混合膜および前記酸化シリコン膜から構成されるゲート絶縁膜を形成する工程。

【請求項15】

以下の工程を含むCMISを備えた半導体装置の製造方法：

(a) 前記CMISの一方を構成する第1MISトランジスタが形成される第1領域と、前記CMISの他方を構成する第2MISトランジスタが形成される第2領域とを有する半導体基板を準備する工程；
(b) 前記半導体基板の主面上に、酸化シリコン膜を形成する工程；
(c) 前記酸化シリコン膜上に、ハフニウムおよび酸素を含む膜状の基材を形成する工程；
(d) 前記基材上に、金属元素のみからなる膜状の第1混合材を形成する工程；
(e) 前記第1混合材上に、第1保護膜を形成する工程；
(f) 前記第2領域の前記第1保護膜および前記第1混合材を除去する工程；
(g) 前記第2領域の前記基材上に、前記基材より薄く、かつ、前記第1混合材の金属元素とは異なる金属元素のみからなる膜状の第2混合材を形成する工程；
(h) 前記第2混合材上に、第2保護膜を形成する工程；
(i) 前記第1保護膜および前記第2保護膜を有する状態で、前記第1領域の前記基材に前記第1混合材を拡散すると共に、前記第2領域の前記基材に前記第2混合材を拡散することによって、

前記第1領域では、前記酸化シリコン膜上に、酸化シリコンより誘電率が高く、前記基材のハフニウムおよび酸素と、前記第1混合材の金属元素とを含む第1混合膜を形成し、

前記第2領域では、前記酸化シリコン膜上に、酸化シリコンより誘電率が高く、前記基材のハフニウムおよび酸素と、前記第2混合材の金属元素とを含む第2混合膜を形成する工程；

(j) 前記工程(i)の後、前記第1保護膜および前記第2保護膜を除去する工程；
(k) 前記第1混合膜および前記第2混合膜上に、導電性膜を形成する工程；
(l) 前記導電性膜から構成される前記第1MISトランジスタのゲート電極、前記第1混合膜および前記酸化シリコン膜から構成される前記第1MISトランジスタのゲート絶縁膜を形成し、

前記導電性膜から構成される前記第2MISトランジスタのゲート電極、前記第2混合膜および前記酸化シリコン膜から構成される前記第2MISトランジスタのゲート絶縁膜を形成する工程。

【請求項16】

前記工程(d)において、酸化ハフニウムより電気陰性度が大きい酸化金属物を構成する金属元素からなる前記第1混合材を形成し、

前記工程(g)において、酸化ハフニウムより電気陰性度が小さい酸化金属物を構成する金属元素からなる前記第2混合材を形成することを特徴とする請求項15記載の半導体装置の製造方法。

【請求項17】

半導体基板の主面上に設けられた酸化シリコン膜と、

前記酸化シリコン膜上に設けられ、酸化シリコンより誘電率が高く、ハフニウムおよび酸素を含み、さらに第1金属元素または第2金属元素を含む混合膜と、

前記混合膜上に設けられた導電性膜とを備え、

第1および第2MISトランジスタのゲート電極は、前記導電性膜から構成され、

前記第1および第2MISトランジスタのゲート絶縁膜は、前記酸化シリコン膜および前記混合膜で構成され、

前記第1MISトランジスタはnチャネル型であり、かつ前記第1MISトランジスタ

の前記混合膜を構成する前記第 1 金属元素は、酸化ハフニウムより電気陰性度が小さい酸化金属物を構成する金属元素であり、

前記第 2 M I S トランジスタは p チャンネル型であり、かつ前記第 2 M I S トランジスタの前記混合膜を構成する前記第 2 金属元素は、酸化ハフニウムより電気陰性度が大きい酸化金属物を構成する金属元素であることを特徴とする半導体装置。

【請求項 1 8】

前記第 1 および第 2 M I S トランジスタは S R A M のメモリセルを構成することを特徴とする請求項 1 7 記載の半導体装置。

【請求項 1 9】

前記第 1 M I S トランジスタの前記第 1 金属元素は、マグネシウム、ランタン、ガドリニウムまたはイットリウムのいずれか一つを含み、

前記第 2 M I S トランジスタの前記第 2 金属元素は、アルミニウム、チタンまたはタンタルのいずれか一つを含むことを特徴とする請求項 1 7 記載の半導体装置。