



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201212263 A1

(43)公開日：中華民國 101 (2012) 年 03 月 16 日

(21)申請案號：099130004

(22)申請日：中華民國 99 (2010) 年 09 月 06 日

(51)Int. Cl.：

H01L31/18 (2006.01)

H01L31/042 (2006.01)

(71)申請人：富陽光電股份有限公司 (中華民國) SUN WELL SOLAR CORPORATION (TW)

桃園縣龜山鄉文化二路 220 號

(72)發明人：楊昌祥 YANG, CHANG SHIANG (TW)；劉可萱 LIU, KE HSUAN (TW)

申請實體審查：有 申請專利範圍項數：18 項 圖式數：2 共 24 頁

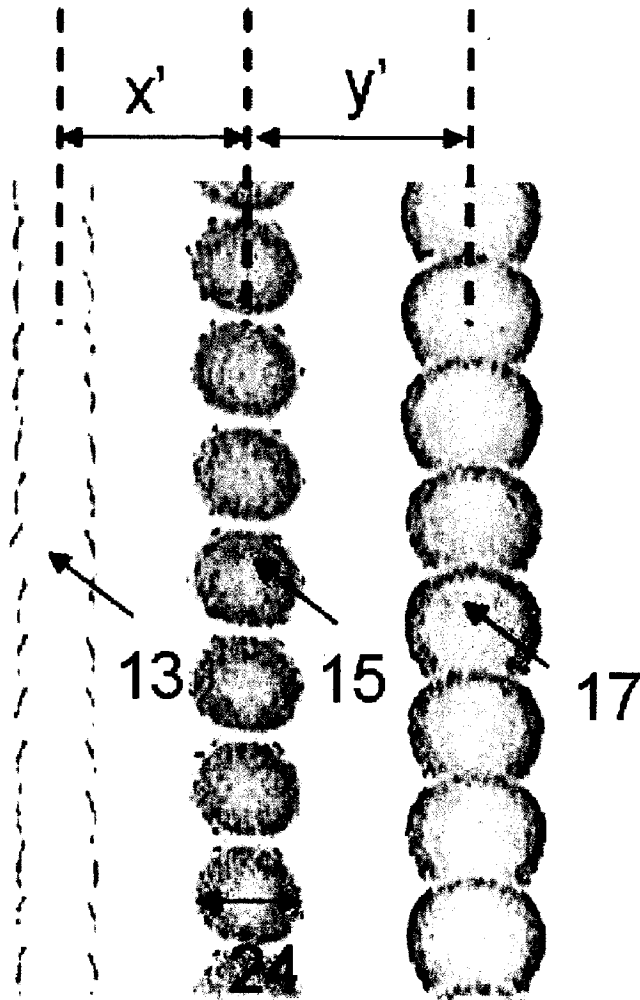
(54)名稱

半導體元件以及增加半導體元件有效運作面積的方法

SEMICONDUCTOR DEVICE AND A METHOD OF INCREASING THE EFFECTIVE OPERATION AREA OF THE SEMICONDUCTOR DEVICE

(57)摘要

一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，其被刻劃至第一導電層的底層；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，其被刻劃至半導體材料層的底層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，其被刻劃至半導體材料層的底層；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離。



24：第二孔洞

x' ：經拉近的第一劃線
和 second 劃線之間的
水平中點距離

y' ：經拉近的第三劃線
和 second 劃線之間的
水平中點距離

六、發明說明：

【發明所屬之技術領域】

[0001] 本發明是關於增加半導體元件有效運作面積的方法。

【先前技術】

[0002] 現今，半導體元件的製造方法（舉薄膜太陽能電池為例）是在基板上沈積複數個膜層，以形成薄膜光電元件。該薄膜光電元件包含第一導電層、複數層可吸收光能並轉化為電能的半導體材料薄膜以及第二導電層，並且經受多次雷射刻劃，以形成複數個電池串聯的模組。欲使半導體元件有效運作面積所產生的功率最大化，重要的是使雷射刻劃所造成對於產生功率沒幫助的面積減至最小。所以，當進行雷射刻劃時，必須讓每條劃線盡可能地彼此接近。但是，劃線與劃線間亦須保留適當的誤差距離，以避免劃線重疊或產生漏電流的問題。

[0003] 台灣專利證書號167815「部分透明的光伏打模組」，其揭示了使用雷射除去至少部分太陽能電池的背電極而使得太陽能電池為部分透明之方法，其中每條劃線之寬度為大約0.01至大約0.5mm，且劃線與劃線間的距離大約0.5至大約5mm。

[0004] 大陸專利公開號CN101567303「激光刻膜設備和劃線方法及用其製造的非晶矽薄膜光伏板」，其揭示了藉由採用該發明的特定激光刻膜設備和劃線方法所製造的非晶矽薄膜太陽能光電板，而使雷射刻劃所造成對於產生功率沒幫助的面積減至最小。

[0005] 因此，本發明的目標在於：其一，縮小孔洞尺寸以及擴

大同一劃線中的相鄰孔洞間的距離，以改善製造成本與時間；其二，縮小劃線之間的水平距離，以增加半導體元件有效運作面積，其同時亦保留適當的誤差距離。

【發明內容】

[0006] 本發明提供一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，該複數個第一劃線係被刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，每一個第一劃線是由複數個第一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，該複數個第二劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，該複數個第三劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。

- [0007] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞部分重疊。
- [0008] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞分隔一段距離。
- [0009] 根據本發明的一個具體實施例，每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20\ \mu\text{m}$ 。
- [0010] 根據本發明的一個具體實施例，第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20\ \mu\text{m}$ 。
- [0011] 根據本發明的一個具體實施例，第一孔洞的中心點至該孔洞的邊際界線之最短距離是 5 至 $20\ \mu\text{m}$ 。
- [0012] 根據本發明的一個具體實施例，第三孔洞的中心點至該孔洞的邊際界線之最短距離是 15 至 $40\ \mu\text{m}$ 。
- [0013] 根據本發明的一個具體實施例，第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於 $80\ \mu\text{m}$ 。
- [0014] 根據本發明的一個具體實施例，藉由第二孔洞所形成的電路通道之導電度必須為至少 50S ，該電路通道讓第一導電層與第二導電層接觸。
- [0015] 本發明提供一種半導體元件，其有效運作面積係增加，該半導體元件包含：基板；第一導電層，其形成在基板上且經受雷射刻劃，該雷射刻劃係刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，以形成複數個第一劃線，每一個第一劃線是由複數個第

一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；複數個半導體材料層，其形成在第一導電層上且經受雷射刻劃，該雷射刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，以形成複數個第二劃線，每一個第二劃線是由複數個第二孔洞所組成；第二導電層，其形成在半導體材料層上經受雷射刻劃，該雷射刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，以形成複數個第三劃線，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊，其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。

[0016] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞部分重疊。

[0017] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞分隔一段距離。

[0018] 根據本發明的一個具體實施例，每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20 \mu\text{m}$ 。

[0019] 根據本發明的一個具體實施例，第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20 \mu\text{m}$ 。

[0020] 根據本發明的一個具體實施例，第一孔洞的中心點至該孔洞的邊際界線之最短距離是 5 至 $20 \mu\text{m}$ 。

- [0021] 根據本發明的一個具體實施例，第三孔洞的中心點至該孔洞的邊際界線之最短距離是15至40 μm 。
- [0022] 根據本發明的一個具體實施例，第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於80 μm 。
- [0023] 根據本發明的一個具體實施例，藉由第二孔洞所形成的電路通道之導電度必須為至少50S，該電路通道讓第一導電層與第二導電層接觸。

【實施方式】

- [0024] 本發明是關於半導體元件有效運作面積的改良，下方具體實施例是以薄膜太陽能電池模組為例。
- [0025] 圖1A至圖1F是剖面圖，其說明了藉由雷射刻劃來形成薄膜太陽能電池模組10的方法。參考圖1A，沉積第一導電層12在基板11上。參考圖1B，使用雷射在第一導電層12中刻劃出複數個第一劃線13，其中複數個第一劃線13是被刻劃至第一導電層12的底層，以形成複數個分開的第一導電層12部分，且複數個第一劃線13中的每一個劃線是實質上彼此平行。參考圖1C，沉積複數個半導體材料層14在第一導電層12上以及複數個第一劃線13中。參考圖1D，使用雷射在半導體材料層14中刻劃出複數個第二劃線15，其中複數個第二劃線15是被刻劃至半導體材料層14的底層，以形成複數個分開的半導體材料層14部分，且複數個第二劃線15中的每一個劃線是實質上彼此平行，第二劃線15是實質上與第一劃線13平行。參考圖1E，沉積第二導電層16在半導體材料層14上以及複數個第

一劃線13和複數個第二劃線15中，該電池單元的第二導電層16遂可以和相鄰電池單元的第二導電層12接觸形成電路通道使相鄰電池串聯。參考圖1F，使用雷射在第二導電層16中刻劃出複數個第三劃線17，其中複數個第三劃線17是被刻劃至半導體材料層14的底層，以形成複數個分開的第二導電層16部分，且複數個第三劃線17中的每一個劃線是實質上彼此平行，第三劃線17是實質上與第一劃線13和第二劃線15平行。

[0026] 雷射刻劃的方法是藉由特定雷射光點尺寸在特定位置移除欲移除材料來形成連續孔洞，其中孔洞之間會有部份區域是相互重疊，以形成劃線。圖2A是平面圖，其解釋了使用雷射所刻劃出的第一劃線13、第二劃線15以及第三劃線17。參考圖2A，每一個第一劃線13是由複數個第一孔洞22所組成；每一個第二劃線15是由複數個第二孔洞24所組成；每一個第三劃線17是由複數個第三孔洞26所組成。第一劃線13和第二劃線15之間的水平中點距離 x 以及第三劃線17和第二劃線15之間的水平中點距離 y 是大約 $100\ \mu\text{m}$ 。需注意的是：術語「中點距離」是指平行於某一劃線的中心線至平行於另一劃線的中心線之間的距離。

[0027] 當進行雷射刻劃時，第一劃線13、第二劃線15及第三劃線17必須盡可能地彼此接近。但由於在進行雷射刻劃時，第一劃線13、第二劃線15及第三劃線17會因為溫度等因素而產生漂移，使其無法準確地落在目標位置上，所以，第一劃線13、第二劃線15、第三劃線17之間必須保

留適當的誤差距離，以避免劃線重疊而產生電氣漏電流甚至短路的現象。然而，為了保留適當的誤差距離，縮小第一劃線13、第二劃線15及第三劃線17的水平距離就變得難以達成。

[0028] 因此，本發明在實施上述之藉由雷射刻劃來形成串聯薄膜太陽能電池模組的方法（如圖1A至圖1F所示）時，藉由離焦及/或降低雷射功率的方式來縮小雷射光點尺寸，以在使用雷射在半導體材料層中刻劃出複數個第二劃線15的步驟中，縮小第二孔洞。需注意的是：由於降低了雷射功率，所以雷射的使用壽命因而增加，藉此改善了製造成本。

[0029] 圖2B和圖2C是平面圖，其解釋了使用雷射所刻劃出的第一劃線13、第二劃線15以及第三劃線17。參考圖2B和圖2C，第二孔洞24的半徑是縮小至小於 $20\ \mu\text{m}$ ，而第一孔洞的半徑仍維持在5至 $20\ \mu\text{m}$ ，第三孔洞的半徑仍維持在15至 $40\ \mu\text{m}$ 。相較於圖2A，第二孔洞24為縮小，而第一孔洞22和第三孔洞26仍維持相同大小。雖然上述具體實施例的第一孔洞22、第二孔洞24以及第三孔洞26是圓形孔洞，但本發明並不限於此，第一孔洞22、第二孔洞24以及第三孔洞26可以包含各種形狀的孔洞，舉例來說，正方形、三角形、橢圓形等。

[0030] 在一個具體實施例中，如圖2B所示，第一劃線13和第二劃線15之間的水平中點距離 x' 以及第三劃線17和第二劃線15之間的水平中點距離 y' 可以拉近成小於 $80\ \mu\text{m}$ ，而仍保留適當的誤差距離。在一個更佳的具體實施例中，

如圖2C所示，第一劃線13和第二劃線15之間的水平中點距離 x' ，以及第三劃線17和第二劃線15之間的水平中點距離 y' ，可以拉近成小於 $50\ \mu\text{m}$ ，而仍保留適當的誤差距離。由於第一劃線13和第二劃線15之間的水平中點距離 x' 、 x'' ，以及第三劃線17和第二劃線15之間的水平中點距離 y' 、 y'' 縮小，所以太陽能電池模組的可發電面積增加。

[0031] 在使用雷射刻劃出複數個第二劃線15的步驟中，每一個第二孔洞24可以與相鄰第二孔洞24部分重疊，即，複數個第二劃線15仍為貫通的劃線，如圖2B所示；每一個第二孔洞24亦可以與相鄰第二孔洞24不互相重疊，即，複數個第二劃線15是由複數個不互相連接的第二孔洞24所形成，而每一個第二孔洞24的中心點與相鄰的第二孔洞24的中心點的最短距離可以是至少 $20\ \mu\text{m}$ ，如圖2C所示。雖然縮小第二孔洞24、改變雷射脈衝射擊頻率及/或改變雷射光束或裝載機台的基板平台之移動速度可能會使每一個第二孔洞24與相鄰第二孔洞24不互相重疊，但卻不會因此而顯著地影響第一導電層第二導電層其元件與元件間導電性，這是因為第一導電層12與第二導電層16之間仍維持在適度的接觸面積且半導體材料層14仍維持在適當的厚度。藉由第二孔洞24所形成的電路通道（其讓第一導電層與第二導電層接觸）之導電度是與第二孔洞24的截面積成正比且與半導體材料層14的厚度（即，該電路通道長度）成反比。舉例來說，根據本發明的一個具體實施例，第一導電層12以及第二導電層16（在此使

用的導電層是ZnO:B)的電阻率是 $1.9 \times 10^{-3} \Omega\text{-cm}$ ，半導體材料層的厚度是250nm，且第二孔洞24（在此半徑為 $20 \mu\text{m}$ ）的截面積是 $1256 \mu\text{m}^2$ ，故導電度是270.2S。但本發明不限制於上述具體實施例，本發明可以更進一步地改變第一導電層12和第二導電層16的材料或厚度、改變半導體材料層14的厚度或改變第二孔洞24的尺寸。但需注意的是：藉由第二孔洞24所形成的電路通道之導電度必須為至少50S，以避免影響導電性。同時，由於每一個第二孔洞24可以是與相鄰第二孔洞24不互相重疊且彼此間具有間隔，所以第二孔洞24數量為減少，使得雷射刻劃的速度提高，藉此改善了製造速度。

[0032] 但需注意的是：雖然本發明可以藉由縮小第二孔洞24而拉進第一劃線13和第二劃線15之間的水平中點距離 x' 、 x'' 以及第三劃線17和第二劃線15之間的水平中點距離 y' 、 y'' ，但是卻無法藉由縮小第一孔洞22或第三孔洞26而拉進第一劃線13和第二劃線15之間的水平中點距離 x' 、 x'' 以及第三劃線17和第二劃線15之間的水平中點距離 y' 、 y'' 。這是因為縮小第一孔洞22和第三孔洞26可能使其孔洞不互相重疊，而因此影響了複數個分開的第一導電層12部分和複數個分開的第二導電層16部分的絕緣性。

[0033] 在本發明的上述具體實施例中，該基板11為玻璃、金屬、陶瓷或塑膠材料。第一導電層12或第二導電層16可以為氧化鋅、銻錫氧化物、二氧化錫等透明導電膜或銀、鋁、金、銅、鉬、鈦等金屬膜。該半導體材料層14可以

為非晶矽薄膜、奈米晶矽薄膜、微晶矽薄膜、多晶矽薄膜、銅銦二硒薄膜、銅銦鎳硒薄膜、銅銦鎳硫硒薄膜、碲化鎘薄膜、氮化鋁鎳薄膜、砷化鋁鎳薄膜、氮化鎳薄膜、磷化銦或磷化銦鎳薄膜，或是前述材料之組合。

[0034] 雖然本發明的具體實施例是以矽薄膜太陽能電池模組為例，然而本發明並不限於此。本發明的方法亦可應用於其他使用雷射來刻劃的半導體及光電領域。

【圖式簡單說明】

[0035] 圖1A至圖1F是剖面圖，其說明了藉由雷射刻劃來形成薄膜太陽能電池模組10的方法。

[0036] 圖2A至圖2C是平面圖，其解釋了使用雷射所刻劃出的第一劃線13、第二劃線15以及第三劃線17。

【主要元件符號說明】

[0037] 10 太陽能電池模組

[0038] 11 基板

[0039] 12 第一導電層

[0040] 13 第一劃線

[0041] 14 半導體材料層

[0042] 15 第二劃線

[0043] 16 第二導電層

[0044] 17 第三劃線

[0045] 22 第一孔洞

Intellectual
Property
Office

[0046] 24 第二孔洞

[0047] 26 第三孔洞

[0048] x 未拉近的第一劃線和第二劃線之間的水平中點距離

[0049] y 未拉近的第三劃線和第二劃線之間的水平中點距離

[0050] x' 經拉近的第一劃線和第二劃線之間的水平中點距離

[0051] y' 經拉近的第三劃線和第二劃線之間的水平中點距離

[0052] x' ' 經拉近的第三劃線和第二劃線之間的水平中點距離

[0053] y' ' 經拉近的第三劃線和第二劃線之間的水平中點距離

Intellectual
Property
Office

專利案號：099130004



日期：99年09月06日

發明專利說明書

※申請案號：099130004

※IPC分類：

H01L 31/18 (2006.01)

※申請日：99. 9. 06

H01L 31/042 (2006.01)

一、發明名稱：

半導體元件以及增加半導體元件有效運作面積的方法

Semiconductor Device And A Method Of Increasing The Effective Operation Area Of The Semiconductor Device

二、中文發明摘要：

一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，其被刻劃至第一導電層的底層；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，其被刻劃至半導體材料層的底層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，其被刻劃至半導體材料層的底層；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離。

三、英文發明摘要：

A method of increasing the effective operation area of the semiconductor device comprising: depositing a first conductive layer on a substrate; scribing the first conductive layer to form a plurality of first scribe lines using the laser, in which the plurality of first scribe lines are scribed down to the bottom of the first conductive layer; depositing a plurality of

semiconductor material layer on the first conductive layer and in the plurality of first scribe lines; scribing the semiconductor material layer to form a plurality of second scribe lines using the laser, in which the plurality of second scribe lines is scribed down to the bottom of the semiconductor material layer, each second scribe line consists of a plurality of second holes; depositing a second conductive layer on the semiconductor material layer and in the plurality of first scribe lines and the plurality of second scribe lines; scribing the second conductive layer to form a plurality of third scribe lines using the laser, in which the plurality of third scribe lines is scribed down to the bottom of the semiconductor material layer; wherein the second holes are reduced in order to reduce the horizontal distance between the first scribe line and the second scribe line and the horizontal distance between the third scribe line and the second scribe line.



Intellectual
Property
Office

七、申請專利範圍：

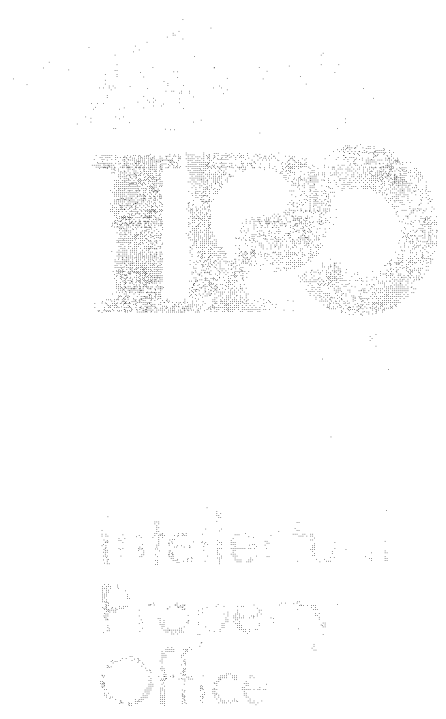
- 1 . 一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，該複數個第一劃線係被刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，每一個第一劃線是由複數個第一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，該複數個第二劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，該複數個第三劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。
- 2 . 根據申請專利範圍第1項所述之方法，其中每一個第二孔洞是與相鄰第二孔洞部分重疊。
- 3 . 根據申請專利範圍第1項所述之方法，其中每一個第二孔洞是與相鄰第二孔洞分隔一段距離。

- 4 . 根據申請專利範圍第3項所述之方法，其中該每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20 \mu\text{m}$ 。
- 5 . 根據申請專利範圍第1項所述之方法，其中第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20 \mu\text{m}$ 。
- 6 . 根據申請專利範圍第1項所述之方法，其中第一孔洞的中心點至該孔洞的邊際界線之最短距離是5至 $20 \mu\text{m}$ 。
- 7 . 根據申請專利範圍第1項所述之方法，其中第三孔洞的中心點至該孔洞的邊際界線之最短距離是15至 $40 \mu\text{m}$ 。
- 8 . 根據申請專利範圍第1項所述之方法，其中第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於 $80 \mu\text{m}$ 。
- 9 . 根據申請專利範圍第1項所述之方法，其中藉由第二孔洞所形成的電路通道之導電度必須為至少50S，該電路通道讓第一導電層與第二導電層接觸。
- 10 . 一種半導體元件，其有效運作面積係增加，該半導體元件包含：基板；第一導電層，其形成在基板上且經受雷射刻劃，該雷射刻劃係刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，以形成複數個第一劃線，每一個第一劃線是由複數個第一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；複數個半導體材料層，其形成在第一導電層上且經受雷射刻劃，該雷射刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，以形成複數個第二劃線，每一個第二劃線是由複數個第二孔洞所組成；第二導電層，其形成在半導體材料層上經受雷射刻劃，該雷射

刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，以形成複數個第三劃線，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊，其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。

- 11 . 根據申請專利範圍第10項所述之半導體元件，其中每一個第二孔洞是與相鄰第二孔洞部分重疊。
- 12 . 根據申請專利範圍第10項所述之半導體元件，其中每一個第二孔洞是與相鄰第二孔洞分隔一段距離。
- 13 . 根據申請專利範圍第12項所述之半導體元件，其中每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20\ \mu\text{m}$ 。
- 14 . 根據申請專利範圍第10項所述之半導體元件，其中第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20\ \mu\text{m}$ 。
- 15 . 根據申請專利範圍第10項所述之半導體元件，其中第一孔洞的中心點至該孔洞的邊際界線之最短距離是5至 $20\ \mu\text{m}$ 。
- 16 . 根據申請專利範圍第10項所述之半導體元件，其中第三孔洞的中心點至該孔洞的邊際界線之最短距離是15至 $40\ \mu\text{m}$ 。
- 17 . 根據申請專利範圍第10項所述之半導體元件，其中第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於 $80\ \mu\text{m}$ 。

18 . 根據申請專利範圍第10項所述之半導體元件，其中藉由第二孔洞所形成的電路通道之導電度必須為至少50S，該電路通道讓第一導電層與第二導電層接觸。



八、圖式：



圖 1A

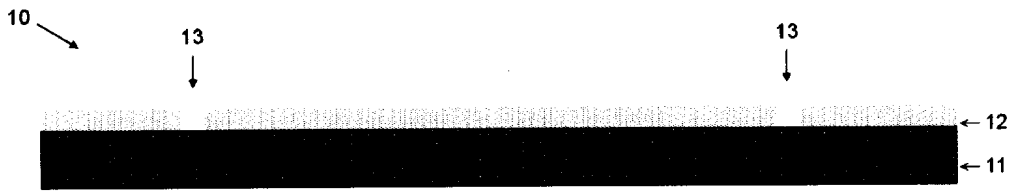


圖 1B

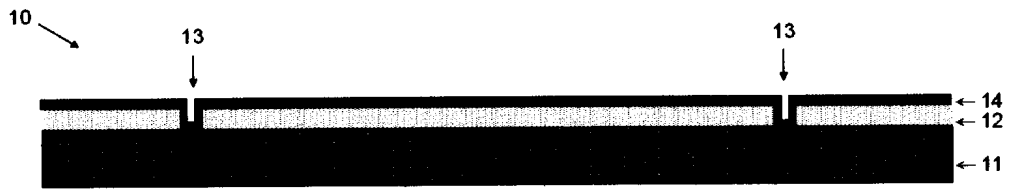


圖 1C

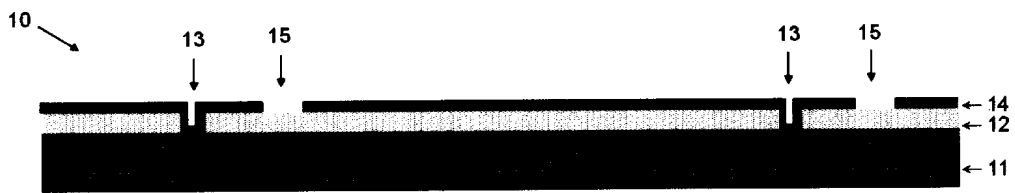


圖 1D

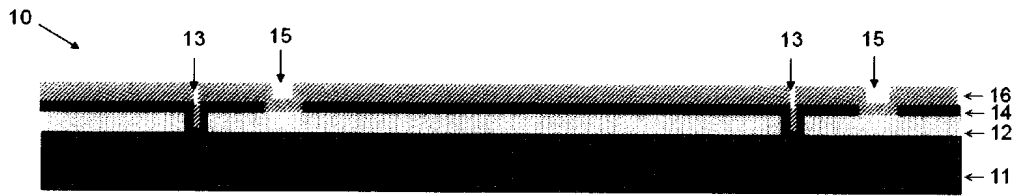


圖 1E

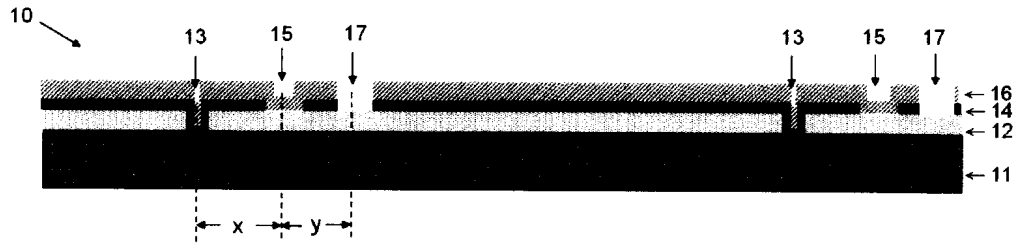
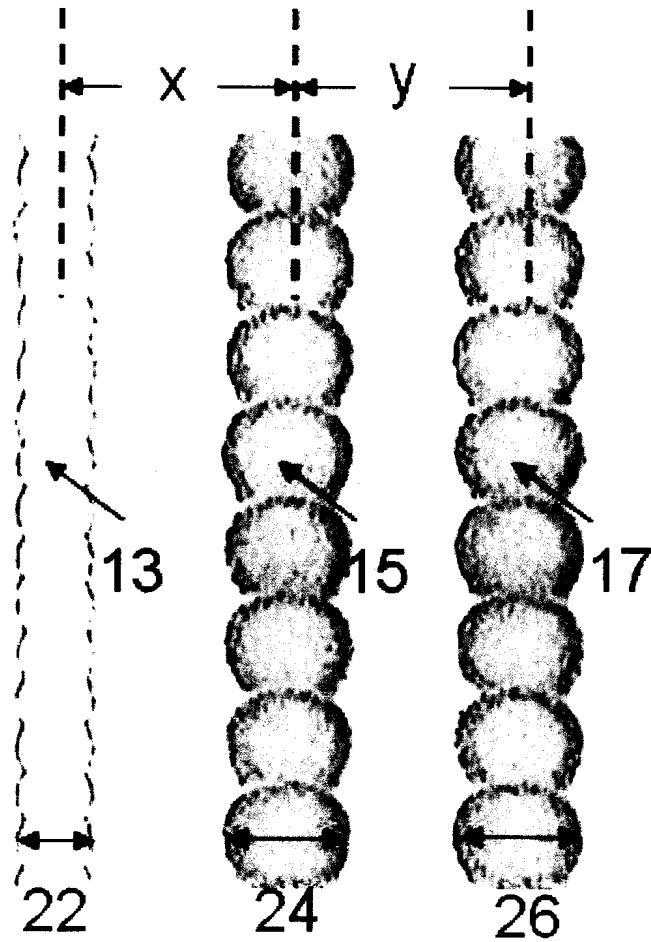


圖 1F



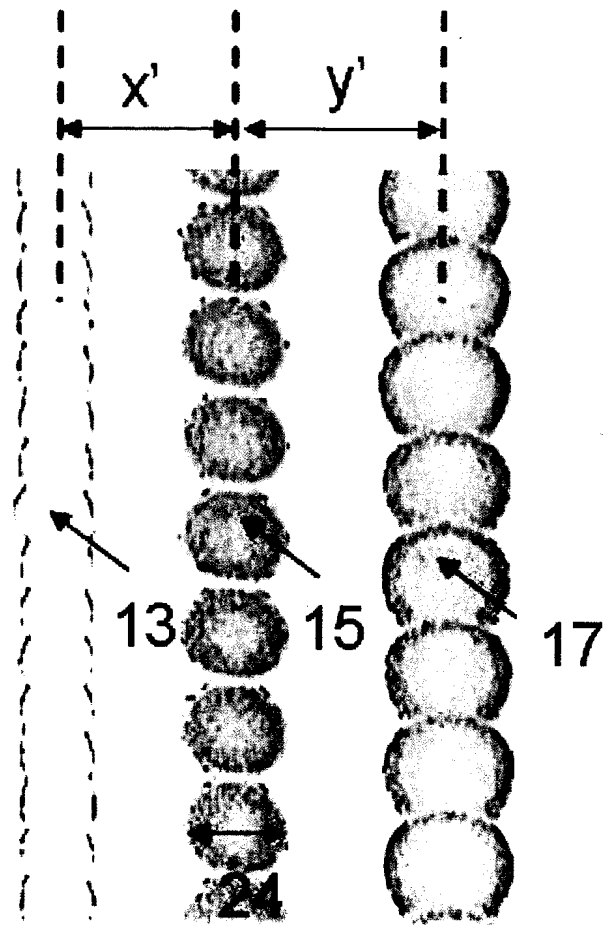


圖 2B

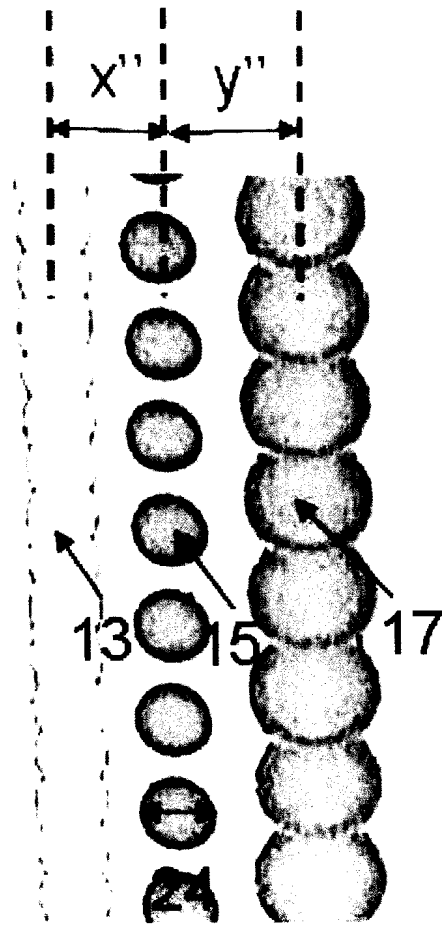


圖 2C

四、指定代表圖：

(一)本案指定代表圖為：第 (2B) 圖。

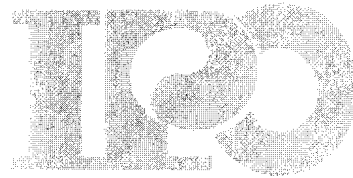
(二)本代表圖之元件符號簡單說明：

24 第二孔洞

x' 經拉近的第一劃線和第二劃線之間的水平中點距離

y' 經拉近的第三劃線和第二劃線之間的水平中點距離

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：



Intellectual
Property
Office

專利案號：099130004

智專收字第0993357287-0

DTD版本：1.0.1



日期：99年10月05日

發明專利說明書

※申請案號：099130004

※IPC分類：

※申請日：99.9.6.

一、發明名稱：

半導體元件以及增加半導體元件有效運作面積的方法
Semiconductor Device And A Method Of Increasing The Effective Operation Area Of The Semiconductor Device

二、中文發明摘要：

一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，其被刻劃至第一導電層的底層；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，其被刻劃至半導體材料層的底層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，其被刻劃至半導體材料層的底層；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離。

三、英文發明摘要：

A method of increasing the effective operation area of the semiconductor device comprising: depositing a first conductive layer on a substrate; scribing the first conductive layer to form a plurality of first scribe lines using the laser, in which the plurality of first scribe lines are scribed down to the bottom of the first conductive layer; depositing a plurality of

六、發明說明：

【發明所屬之技術領域】

[0001] 本發明是關於增加半導體元件有效運作面積的方法。

【先前技術】

[0002] 現今，半導體元件的製造方法（舉薄膜太陽能電池為例）是在基板上沈積複數個膜層，以形成薄膜光電元件。該薄膜光電元件包含第一導電層、複數層可吸收光能並轉化為電能的半導體材料薄膜以及第二導電層，並且經受多次雷射刻劃，以形成複數個電池串聯的模組。欲使半導體元件有效運作面積所產生的功率最大化，重要的是使雷射刻劃所造成對於產生功率沒幫助的面積減至最小。所以，當進行雷射刻劃時，必須讓每條劃線盡可能地彼此接近。但是，劃線與劃線間亦須保留適當的誤差距離，以避免劃線重疊或產生漏電流的問題。

[0003] 台灣專利證書號167815「部分透明的光伏打模組」，其揭示了使用雷射除去至少部分太陽能電池的背電極而使得太陽能電池為部分透明之方法，其中每條劃線之寬度為大約0.01至大約0.5mm，且劃線與劃線間的距離大約0.5至大約5mm。

[0004] 大陸專利公開號CN101567303「激光刻膜設備和劃線方法及用其製造的非晶矽薄膜光伏板」，其揭示了藉由採用該發明的特定激光刻膜設備和劃線方法所製造的非晶矽薄膜太陽能光電板，而使雷射刻劃所造成對於產生功率沒幫助的面積減至最小。

[0005] 因此，本發明的目標在於：其一，縮小孔洞尺寸以及擴

大同一劃線中的相鄰孔洞間的距離，以改善製造成本與時間；其二，縮小劃線之間的水平距離，以增加半導體元件有效運作面積，其同時亦保留適當的誤差距離。

【發明內容】

[0006] 本發明提供一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，該複數個第一劃線係被刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，每一個第一劃線是由複數個第一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，該複數個第二劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，該複數個第三劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。

- [0007] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞部分重疊。
- [0008] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞分隔一段距離。
- [0009] 根據本發明的一個具體實施例，每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20\ \mu\text{m}$ 。
- [0010] 根據本發明的一個具體實施例，第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20\ \mu\text{m}$ 。
- [0011] 根據本發明的一個具體實施例，第一孔洞的中心點至該孔洞的邊際界線之最短距離是5至 $20\ \mu\text{m}$ 。
- [0012] 根據本發明的一個具體實施例，第三孔洞的中心點至該孔洞的邊際界線之最短距離是15至 $40\ \mu\text{m}$ 。
- [0013] 根據本發明的一個具體實施例，第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於 $80\ \mu\text{m}$ 。
- [0014] 根據本發明的一個具體實施例，藉由第二孔洞所形成的電路通道之導電度必須為至少50S，該電路通道讓第一導電層與第二導電層接觸。
- [0015] 本發明提供一種半導體元件，其有效運作面積係增加，該半導體元件包含：基板；第一導電層，其形成在基板上且經受雷射刻劃，該雷射刻劃係刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，以形成複數個第一劃線，每一個第一劃線是由複數個第

一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；複數個半導體材料層，其形成在第一導電層上且經受雷射刻劃，該雷射刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，以形成複數個第二劃線，每一個第二劃線是由複數個第二孔洞所組成；第二導電層，其形成在半導體材料層上經受雷射刻劃，該雷射刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，以形成複數個第三劃線，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊，其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。

- [0016] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞部分重疊。
- [0017] 根據本發明的一個具體實施例，每一個第二孔洞是與相鄰第二孔洞分隔一段距離。
- [0018] 根據本發明的一個具體實施例，每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20\ \mu\text{m}$ 。
- [0019] 根據本發明的一個具體實施例，第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20\ \mu\text{m}$ 。
- [0020] 根據本發明的一個具體實施例，第一孔洞的中心點至該孔洞的邊際界線之最短距離是5至 $20\ \mu\text{m}$ 。

- [0021] 根據本發明的一個具體實施例，第三孔洞的中心點至該孔洞的邊際界線之最短距離是15至40 μm 。
- [0022] 根據本發明的一個具體實施例，第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於80 μm 。
- [0023] 根據本發明的一個具體實施例，藉由第二孔洞所形成的電路通道之導電度必須為至少50S，該電路通道讓第一導電層與第二導電層接觸。

【實施方式】

- [0024] 本發明是關於半導體元件有效運作面積的改良，下方具體實施例是以薄膜太陽能電池模組為例。
- [0025] 圖1A至圖1F是剖面圖，其說明了藉由雷射刻劃來形成薄膜太陽能電池模組10的方法。參考圖1A，沉積第一導電層12在基板11上。參考圖1B，使用雷射在第一導電層12中刻劃出複數個第一劃線13，其中複數個第一劃線13是被刻劃至第一導電層12的底層，以形成複數個分開的第一導電層12部分，且複數個第一劃線13中的每一個劃線是實質上彼此平行。參考圖1C，沉積複數個半導體材料層14在第一導電層12上以及複數個第一劃線13中。參考圖1D，使用雷射在半導體材料層14中刻劃出複數個第二劃線15，其中複數個第二劃線15是被刻劃至半導體材料層14的底層，以形成複數個分開的半導體材料層14部分，且複數個第二劃線15中的每一個劃線是實質上彼此平行，第二劃線15是實質上與第一劃線13平行。參考圖1E，沉積第二導電層16在半導體材料層14上以及複數個第

一劃線13和複數個第二劃線15中，該電池單元的第二導電層16遂可以和相鄰電池單元的第一導電層12接觸形成電路通道使相鄰電池串聯。參考圖1F，使用雷射在第二導電層16中刻劃出複數個第三劃線17，其中複數個第三劃線17是被刻劃至半導體材料層14的底層，以形成複數個分開的第二導電層16部分，且複數個第三劃線17中的每一個劃線是實質上彼此平行，第三劃線17是實質上與第一劃線13和第二劃線15平行。

[0026] 雷射刻劃的方法是藉由特定雷射光點尺寸在特定位置移除欲移除材料來形成連續孔洞，其中孔洞之間會有部份區域是相互重疊，以形成劃線。圖2A是平面圖，其解釋了使用雷射所刻劃出的第一劃線13、第二劃線15以及第三劃線17。參考圖2A，每一個第一劃線13是由複數個第一孔洞22所組成；每一個第二劃線15是由複數個第二孔洞24所組成；每一個第三劃線17是由複數個第三孔洞26所組成。第一劃線13和第二劃線15之間的水平中點距離 x 以及第三劃線17和第二劃線15之間的水平中點距離 y 是大約 $100\ \mu\text{m}$ 。需注意的是：術語「中點距離」是指平行於某一劃線的中心線至平行於另一劃線的中心線之間的距離。

[0027] 當進行雷射刻劃時，第一劃線13、第二劃線15及第三劃線17必須盡可能地彼此接近。但由於在進行雷射刻劃時，第一劃線13、第二劃線15及第三劃線17會因為溫度等因素而產生漂移，使其無法準確地落在目標位置上，所以，第一劃線13、第二劃線15、第三劃線17之間必須保

留適當的誤差距離，以避免劃線重疊而產生電氣漏電流甚至短路的現象。然而，為了保留適當的誤差距離，縮小第一劃線13、第二劃線15及第三劃線17的水平距離就變得難以達成。

[0028] 因此，本發明在實施上述之藉由雷射刻劃來形成串聯薄膜太陽能電池模組的方法（如圖1A至圖1F所示）時，藉由離焦及/或降低雷射功率的方式來縮小雷射光點尺寸，以在使用雷射在半導體材料層中刻劃出複數個第二劃線15的步驟中，縮小第二孔洞。需注意的是：由於降低了雷射功率，所以雷射的使用壽命因而增加，藉此改善了製造成本。

[0029] 圖2B和圖2C是平面圖，其解釋了使用雷射所刻劃出的第一劃線13、第二劃線15以及第三劃線17。參考圖2B和圖2C，第二孔洞24的半徑是縮小至小於 $20\ \mu\text{m}$ ，而第一孔洞的半徑仍維持在5至 $20\ \mu\text{m}$ ，第三孔洞的半徑仍維持在15至 $40\ \mu\text{m}$ 。相較於圖2A，第二孔洞24為縮小，而第一孔洞22和第三孔洞26仍維持相同大小。雖然上述具體實施例的第一孔洞22、第二孔洞24以及第三孔洞26是圓形孔洞，但本發明並不限制於此，第一孔洞22、第二孔洞24以及第三孔洞26可以包含各種形狀的孔洞，舉例來說，正方形、三角形、橢圓形等。

[0030] 在一個具體實施例中，如圖2B所示，第一劃線13和第二劃線15之間的水平中點距離 x' 以及第三劃線17和第二劃線15之間的水平中點距離 y' 可以拉近成小於 $80\ \mu\text{m}$ ，而仍保留適當的誤差距離。在一個更佳的具體實施例中，

如圖2C所示，第一劃線13和第二劃線15之間的水平中點距離 x' ，以及第三劃線17和第二劃線15之間的水平中點距離 y' ，可以拉近成小於 $50\mu\text{m}$ ，而仍保留適當的誤差距離。由於第一劃線13和第二劃線15之間的水平中點距離 x' 、 x' ，以及第三劃線17和第二劃線15之間的水平中點距離 y' 、 y' 縮小，所以太陽能電池模組的可發電面積增加。

[0031] 在使用雷射刻劃出複數個第二劃線15的步驟中，每一個第二孔洞24可以與相鄰第二孔洞24部分重疊，即，複數個第二劃線15仍為貫通的劃線，如圖2B所示；每一個第二孔洞24亦可以與相鄰第二孔洞24不互相重疊，即，複數個第二劃線15是由複數個不互相連接的第二孔洞24所形成，而每一個第二孔洞24的中心點與相鄰的第二孔洞24的中心點的最短距離可以是至少 $20\mu\text{m}$ ，如圖2C所示。雖然縮小第二孔洞24、改變雷射脈衝射擊頻率及/或改變雷射光束或裝載機台的基板平台之移動速度可能會使每一個第二孔洞24與相鄰第二孔洞24不互相重疊，但卻不會因此而顯著地影響第一導電層第二導電層其元件與元件間導電性，這是因為第一導電層12與第二導電層16之間仍維持在適度的接觸面積且半導體材料層14仍維持在適當的厚度。藉由第二孔洞24所形成的電路通道（其讓第一導電層與第二導電層接觸）之導電度是與第二孔洞24的截面積成正比且與半導體材料層14的厚度（即，該電路通道長度）成反比。舉例來說，根據本發明的一個具體實施例，第一導電層12以及第二導電層16（在此使

用的導電層是ZnO:B)的電阻率是 $1.9 \times 10^{-3} \Omega\text{-cm}$ ，半導體材料層的厚度是250nm，且第二孔洞24（在此半徑為 $20 \mu\text{m}$ ）的截面積是 $1256 \mu\text{m}^2$ ，故導電度是270.2S。但本發明不限制於上述具體實施例，本發明可以更進一步地改變第一導電層12和第二導電層16的材料或厚度、改變半導體材料層14的厚度或改變第二孔洞24的尺寸。但需注意的是：藉由第二孔洞24所形成的電路通道之導電度必須為至少50S，以避免影響導電性。同時，由於每一個第二孔洞24可以是與相鄰第二孔洞24不互相重疊且彼此間具有間隔，所以第二孔洞24數量為減少，使得雷射刻劃的速度提高，藉此改善了製造速度。

[0032] 但需注意的是：雖然本發明可以藉由縮小第二孔洞24而拉進第一劃線13和第二劃線15之間的水平中點距離 x' 、 x'' 以及第三劃線17和第二劃線15之間的水平中點距離 y' 、 y'' ，但是卻無法藉由縮小第一孔洞22或第三孔洞26而拉進第一劃線13和第二劃線15之間的水平中點距離 x' 、 x'' 以及第三劃線17和第二劃線15之間的水平中點距離 y' 、 y'' 。這是因為縮小第一孔洞22和第三孔洞26可能使其孔洞不互相重疊，而因此影響了複數個分開的第一導電層12部分和複數個分開的第二導電層16部分的絕緣性。

[0033] 在本發明的上述具體實施例中，該基板11為玻璃、金屬、陶瓷或塑膠材料。第一導電層12或第二導電層16可以為氧化鋅、銻錫氧化物、二氧化錫等透明導電膜或銀、鋁、金、銅、鉬、鈦等金屬膜。該半導體材料層14可以

201212263

為非晶矽薄膜、奈米晶矽薄膜、微晶矽薄膜、多晶矽薄膜、銅銦二硒薄膜、銅銦鎳硒薄膜、銅銦鎳硫硒薄膜、碲化鎘薄膜、氮化鋁鎳薄膜、砷化鋁鎳薄膜、氮化鎳薄膜、磷化銦或磷化銦鎳薄膜，或是前述材料之組合。

[0034] 雖然本發明的具體實施例是以矽薄膜太陽能電池模組為例，然而本發明並不限於此。本發明的方法亦可應用於其他使用雷射來刻劃的半導體及光電領域。

【圖式簡單說明】

[0035] 圖1A至圖1F是剖面圖，其說明了藉由雷射刻劃來形成薄膜太陽能電池模組10的方法。

[0036] 圖2A至圖2C是平面圖，其解釋了使用雷射所刻劃出的第一劃線13、第二劃線15以及第三劃線17。

【主要元件符號說明】

[0037] 10 太陽能電池模組

[0038] 11 基板

[0039] 12 第一導電層

[0040] 13 第一劃線

[0041] 14 半導體材料層

[0042] 15 第二劃線

[0043] 16 第二導電層

[0044] 17 第三劃線

[0045] 22 第一孔洞

[0046] 24 第二孔洞

[0047] 26 第三孔洞

[0048] x 未拉近的第一劃線和第二劃線之間的水平中點距離

[0049] y 未拉近的第三劃線和第二劃線之間的水平中點距離

[0050] x' 經拉近的第一劃線和第二劃線之間的水平中點距離

[0051] y' 經拉近的第三劃線和第二劃線之間的水平中點距離

[0052] x' ' 經拉近的第三劃線和第二劃線之間的水平中點距離

[0053] y' ' 經拉近的第三劃線和第二劃線之間的水平中點距離

專利案號：099130004

智專收字第0993357287-0

DTD版本：1.0.1



日期：99年10月05日

發明專利說明書

※申請案號：099130004

※IPC分類：

※申請日：99.9.6.

一、發明名稱：

半導體元件以及增加半導體元件有效運作面積的方法
Semiconductor Device And A Method Of Increasing The Effective Operation Area Of The Semiconductor Device

二、中文發明摘要：

一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，其被刻劃至第一導電層的底層；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，其被刻劃至半導體材料層的底層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，其被刻劃至半導體材料層的底層；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離。

三、英文發明摘要：

A method of increasing the effective operation area of the semiconductor device comprising: depositing a first conductive layer on a substrate; scribing the first conductive layer to form a plurality of first scribe lines using the laser, in which the plurality of first scribe lines are scribed down to the bottom of the first conductive layer; depositing a plurality of

semiconductor material layer on the first conductive layer and in the plurality of first scribe lines; scribing the semiconductor material layer to form a plurality of second scribe lines using the laser, in which the plurality of second scribe lines is scribed down to the bottom of the semiconductor material layer, each second scribe line consists of a plurality of second holes; depositing a second conductive layer on the semiconductor material layer and in the plurality of first scribe lines and the plurality of second scribe lines; scribing the second conductive layer to form a plurality of third scribe lines using the laser, in which the plurality of third scribe lines is scribed down to the bottom of the semiconductor material layer; wherein the second holes are reduced in order to reduce the horizontal distance between the first scribe line and the second scribe line and the horizontal distance between the third scribe line and the second scribe line.

七、申請專利範圍：

1. 一種增加半導體元件有效運作面積的方法，其包含以下步驟：沉積第一導電層在基板上；使用雷射在第一導電層中刻劃出複數個第一劃線，該複數個第一劃線係被刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，每一個第一劃線是由複數個第一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；沉積複數個半導體材料層在第一導電層上以及複數個第一劃線中；使用雷射在半導體材料層中刻劃出複數個第二劃線，該複數個第二劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，每一個第二劃線是由複數個第二孔洞所組成；沉積第二導電層在半導體材料層上以及複數個第一劃線和複數個第二劃線中；使用雷射在第二導電層中刻劃出複數個第三劃線，該複數個第三劃線係被刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊；其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。
2. 根據申請專利範圍第1項所述之方法，其中每一個第二孔洞是與相鄰第二孔洞部分重疊。
3. 根據申請專利範圍第1項所述之方法，其中每一個第二孔洞是與相鄰第二孔洞分隔一段距離。

- 4 . 根據申請專利範圍第3項所述之方法，其中該每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20\ \mu\text{m}$ 。
- 5 . 根據申請專利範圍第1項所述之方法，其中第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20\ \mu\text{m}$ 。
- 6 . 根據申請專利範圍第1項所述之方法，其中第一孔洞的中心點至該孔洞的邊際界線之最短距離是5至 $20\ \mu\text{m}$ 。
- 7 . 根據申請專利範圍第1項所述之方法，其中第三孔洞的中心點至該孔洞的邊際界線之最短距離是15至 $40\ \mu\text{m}$ 。
- 8 . 根據申請專利範圍第1項所述之方法，其中第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於 $80\ \mu\text{m}$ 。
- 9 . 根據申請專利範圍第1項所述之方法，其中藉由第二孔洞所形成的電路通道之導電度必須為至少50S，該電路通道讓第一導電層與第二導電層接觸。
- 10 . 一種半導體元件，其有效運作面積係增加，該半導體元件包含：基板；第一導電層，其形成在基板上且經受雷射刻劃，該雷射刻劃係刻劃至第一導電層的底層，藉此移除部分第一導電層但盡可能不傷害基板，以形成複數個第一劃線，每一個第一劃線是由複數個第一孔洞所組成，每一個第一孔洞是與相鄰第一孔洞部分重疊；複數個半導體材料層，其形成在第一導電層上且經受雷射刻劃，該雷射刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層但盡可能不傷害第一導電層，以形成複數個第二劃線，每一個第二劃線是由複數個第二孔洞所組成；第二導電層，其形成在半導體材料層上經受雷射刻劃，該雷射

刻劃係刻劃至半導體材料層的底層，藉此移除部分半導體材料層和部分第二導電層但盡可能不傷害第一導電層，以形成複數個第三劃線，每一個第三劃線是由複數個第三孔洞所組成，每一個第三孔洞是與相鄰第三孔洞部分重疊，其中第二孔洞係經縮小，以縮小第一劃線和第二劃線之間的水平距離以及第三劃線和第二劃線之間的水平距離，藉此增加半導體元件有效運作面積。

- 11 . 根據申請專利範圍第10項所述之半導體元件，其中每一個第二孔洞是與相鄰第二孔洞部分重疊。
- 12 . 根據申請專利範圍第10項所述之半導體元件，其中每一個第二孔洞是與相鄰第二孔洞分隔一段距離。
- 13 . 根據申請專利範圍第12項所述之半導體元件，其中每一個第二孔洞的中心點和相鄰第二孔洞的中心點之最短距離為至少 $20\ \mu\text{m}$ 。
- 14 . 根據申請專利範圍第10項所述之半導體元件，其中第二孔洞的中心點至該孔洞的邊際界線之最短距離是小於 $20\ \mu\text{m}$ 。
- 15 . 根據申請專利範圍第10項所述之半導體元件，其中第一孔洞的中心點至該孔洞的邊際界線之最短距離是 5 至 $20\ \mu\text{m}$ 。
- 16 . 根據申請專利範圍第10項所述之半導體元件，其中第三孔洞的中心點至該孔洞的邊際界線之最短距離是 15 至 $40\ \mu\text{m}$ 。
- 17 . 根據申請專利範圍第10項所述之半導體元件，其中第一劃線和第二劃線之間的水平距離及/或第三劃線和第二劃線之間的水平距離是小於 $80\ \mu\text{m}$ 。

- 18 . 根據申請專利範圍第10項所述之半導體元件，其中藉由第二孔洞所形成的電路通道之導電度必須為至少50S，該電路通道讓第一導電層與第二導電層接觸。

201212263

八、圖式：

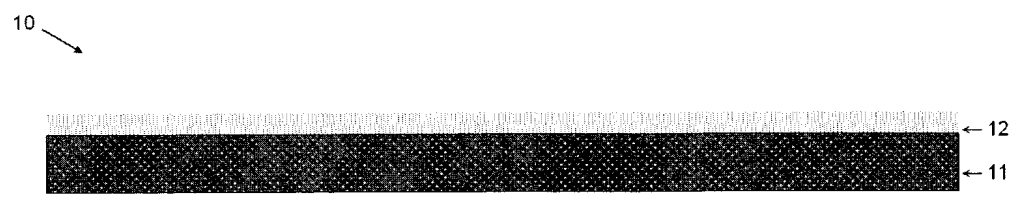


圖 1A

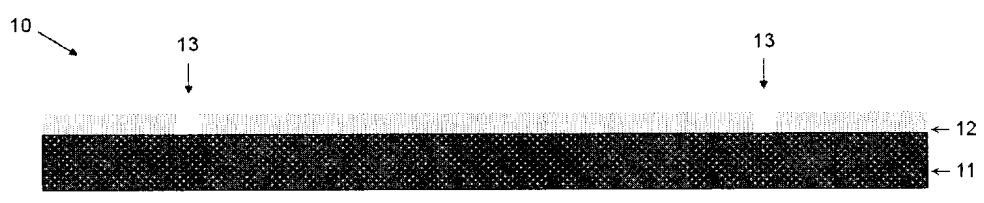


圖 1B

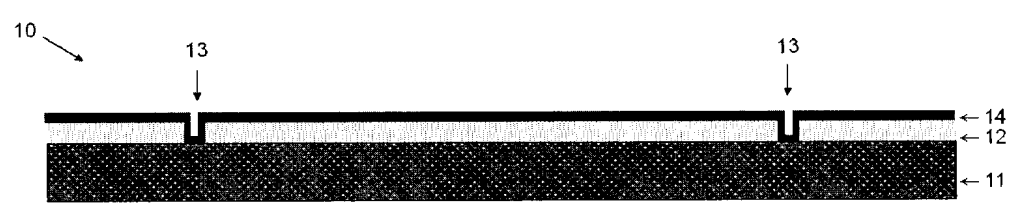


圖 1C

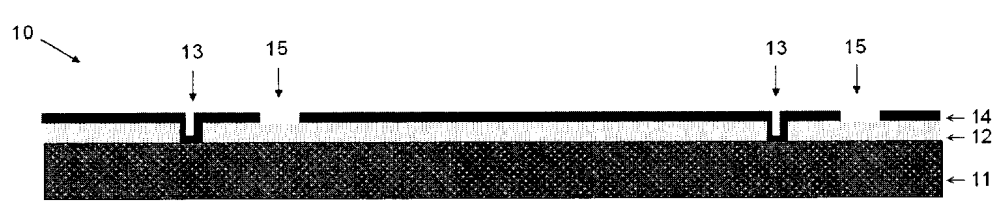


圖 1D

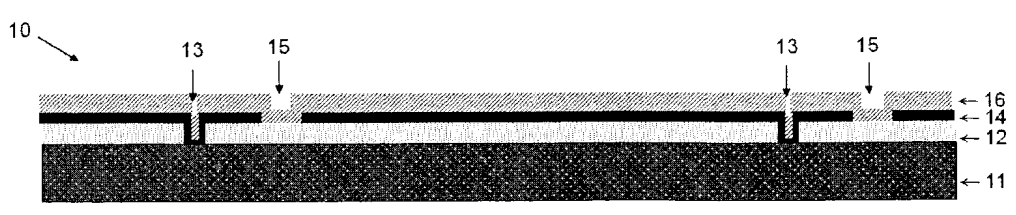


圖 1E

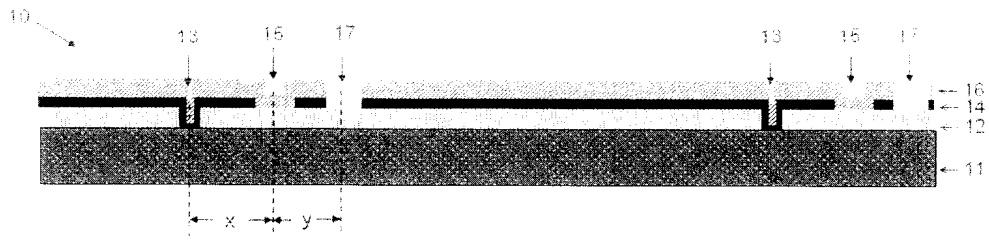


圖 1F

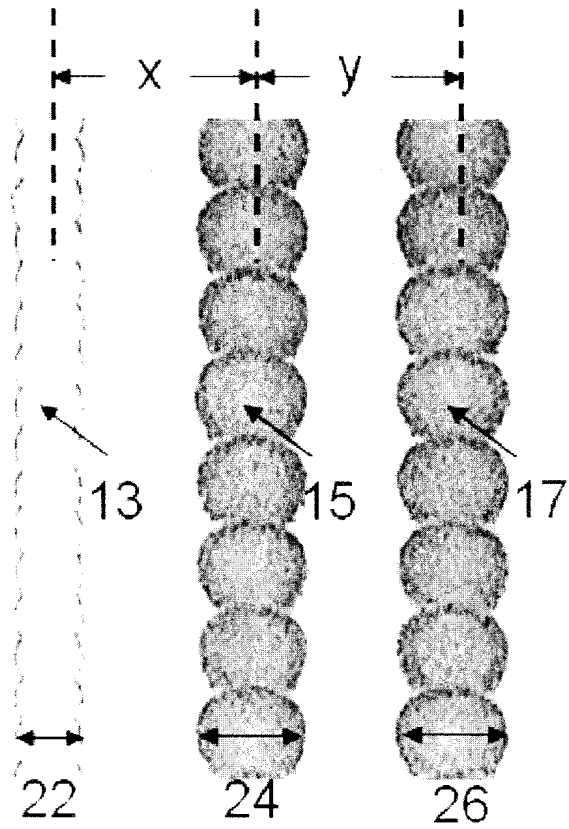


圖 2A

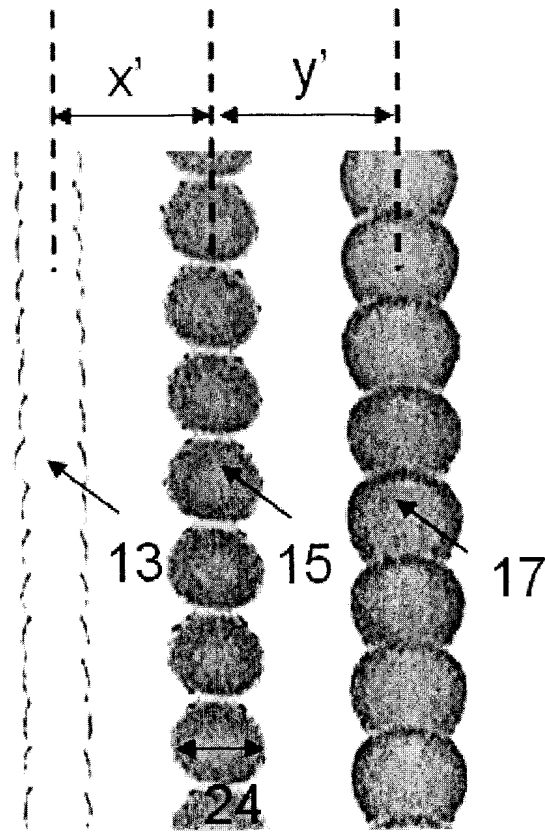


圖 2B

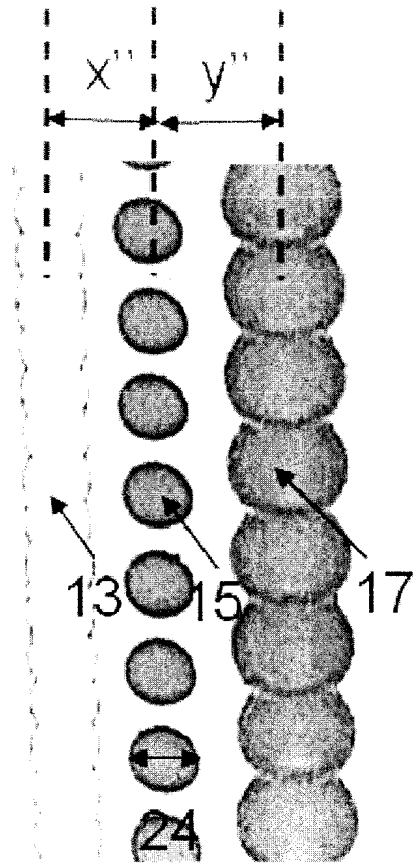


圖 20

四、指定代表圖：

(一)本案指定代表圖為：第 (2B) 圖。

(二)本代表圖之元件符號簡單說明：

24 第二孔洞

x' 經拉近的第一劃線和第二劃線之間的水平中點距離

y' 經拉近的第三劃線和第二劃線之間的水平中點距離

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

O

O

Intellectual
Property
Office