

(12) 发明专利

(10) 授权公告号 CN 101645306 B

(45) 授权公告日 2013. 01. 30

(21) 申请号 200910151325. 9

说明书第 2 栏 41-45 行, 第 4 栏 17-18, 47-55 行, 附图 1-2.

(22) 申请日 2009. 06. 30

审查员 陈学元

(30) 优先权数据

2008-205414 2008. 08. 08 JP

(73) 专利权人 瑞萨电子株式会社

地址 日本神奈川

(72) 发明人 望月义则 受田贤知 盐田茂雅

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 许海兰

(51) Int. Cl.

G11C 16/06 (2006. 01)

(56) 对比文件

KR 100806341 B1, 2008. 03. 03, 全文.

CN 1969338 A, 2007. 05. 23, 全文.

US 5625791 A, 1997. 04. 29, 权利要求 22, 说

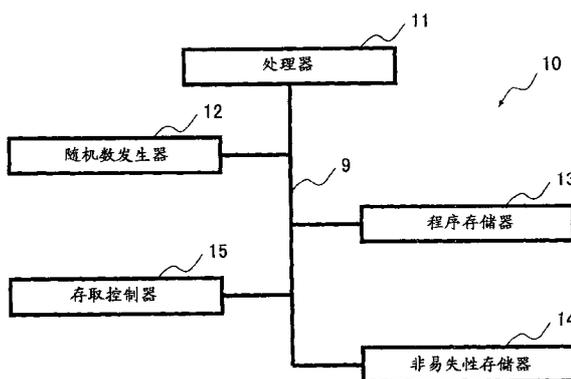
权利要求书 3 页 说明书 12 页 附图 21 页

(54) 发明名称

非易失性存储器控制方法及半导体装置

(57) 摘要

本发明提供一种非易失性存储器控制方法及半导体装置,可在非易失性存储器中,在不会不期望地增大写入次数的情况下使阈值返回变动前的状态。在包括非易失性存储器(14)、随机数发生器(12)和可存取上述非易失性存储器的控制器(11)的系统中,每次对上述非易失性存储器进行存取时,根据上述随机数发生器发生的随机数,由上述控制器确定刷新对象区。然后使上述控制器执行对上述刷新对象区进行再写入的刷新控制。通过这样的刷新控制,在不会不期望地增大写入次数的情况下使阈值返回变动前的状态。



1. 一种非易失性存储器控制方法,是具有非易失性存储器和可存取上述非易失性存储器的控制器的系统中的非易失性存储器控制方法,其特征在于,

管理关于上述非易失性存储器中的全部存取对象区的存取次数的合计值和刷新对象区,在每次对上述非易失性存储器的存取发生时,使上述控制器执行更新对上述非易失性存储器的存取次数的合计值,根据上述存取次数的合计值进行是否进行刷新的判别,根据该判别对上述刷新对象区进行用于将构成上述非易失性存储器的存储单元的阈值电压恢复到变动前的状态的再写入的刷新控制。

2. 根据权利要求1所述的非易失性存储器控制方法,其特征在于,

上述控制器的刷新控制包括:

每次对上述非易失性存储器的存取发生时,取得关于上述非易失性存储器中的全部存取对象区的存取次数的合计值的第1处理;

比较上述第1处理取得的合计值和规定的存取次数的阈值的第2处理;

根据上述第2处理的比较结果对上述刷新对象区执行用于将上述存储器单元的阈值电压恢复到变动前的状态的再写入的第3处理;以及

上述第3处理后,根据需要更新上述阈值的第4处理。

3. 根据权利要求1所述的非易失性存储器控制方法,其特征在于,

上述控制器的刷新控制包括:

每次对上述非易失性存储器的存取发生时,取得关于上述非易失性存储器中的全部存取对象区的存取次数的合计值与每个存取对象区的存取次数的差值的第5处理;

比较上述第5处理获得的差值和对上述非易失性存储器的存取次数的阈值的第6处理;以及

根据上述第6处理求出的差值确定刷新对象区,对该刷新对象区执行刷新用的用于将上述存储器单元的阈值电压恢复到变动前的状态的再写入的第7处理。

4. 根据权利要求1所述的非易失性存储器控制方法,其特征在于,

上述控制器的刷新的判别以及刷新控制包括:

每次对上述非易失性存储器的存取发生时,获得关于上述非易失性存储器中的全部存取对象区的存取次数的合计值与上述非易失性存储器中的每个存取对象区的存取次数的差值的第8处理;

取得由上述第8处理获得的差值中比针对上述非易失性存储器的存取次数的阈值小的差值所对应的第1存取对象区的第9处理;

判别在由上述第9处理取得的第1存取对象区与不同于该第1存取区的第2存取对象区之间,可否用物理地址替换逻辑地址的第10处理;

上述第10处理的判别中,判断为可用物理地址替换逻辑地址的场合,在上述第1存取对象区和上述第2存取对象区之间,用物理地址替换逻辑地址的第11处理;以及

上述第10处理的判别中,判断为不可用物理地址替换逻辑地址的场合,根据上述第8处理获得的差值确定刷新对象区,对该刷新对象区执行刷新用的再写入的第12处理。

5. 根据权利要求4所述的非易失性存储器控制方法,其特征在于,

根据上述第8处理获得的差值确定上述第2存取对象区。

6. 一种半导体装置,其特征在于,包括:

非易失性存储器；

可管理关于上述非易失性存储器中的全部存取对象区的存取次数的合计值和刷新对象区的管理区；和

每次对上述非易失性存储器的存取发生时，执行更新对上述非易失性存储器的存取次数的合计值，根据上述存取次数的合计值进行是否进行刷新的判别，根据该判别结果对上述刷新对象区进行用于将上述非易失性存储器的存储单元的阈值电压恢复到变动前的状态的再写入的刷新控制的控制器。

7. 根据权利要求 6 所述的半导体装置，其特征在于，  
上述管理区用上述非易失性存储器中的存储区域的一部分形成。

8. 根据权利要求 6 所述的半导体装置，其特征在于，  
上述管理区在与上述非易失性存储器独立设置的半导体存储器中形成。

9. 根据权利要求 6 所述的半导体装置，其特征在于，  
上述控制器执行的处理包括：

每次对上述非易失性存储器的存取发生时，取得关于上述非易失性存储器中的全部存取对象区的存取次数的合计值的第 1 处理；

比较上述第 1 处理取得的合计值和规定的存取次数的阈值的第 2 处理；

根据上述第 2 处理的比较结果，对上述刷新对象区执行再写入的第 3 处理；以及  
上述第 3 处理后，根据需要更新上述存取次数的阈值的第 4 处理。

10. 根据权利要求 6 所述的半导体装置，其特征在于，  
上述控制器执行的处理包括：

每次对上述非易失性存储器的存取发生时，获得关于上述非易失性存储器中的全部存取对象区的存取次数的合计值与每个存取对象区的存取次数的差值的第 5 处理；

比较上述第 5 处理获得的差值和存取次数的阈值的第 6 处理；以及

根据上述第 6 处理求出的差值，确定刷新对象区，对该刷新对象区执行刷新用的再写入的第 7 处理。

11. 根据权利要求 6 所述的半导体装置，其特征在于，

上述半导体装置还包括用于将从外部赋予的逻辑地址变换为上述非易失性存储器中的物理地址的逻辑 / 物理地址变换表，

上述控制器执行的处理包括：

每次对上述非易失性存储器的存取发生时，获得关于上述非易失性存储器中的全部存取对象区的存取次数的合计值与上述非易失性存储器中的每个存取对象区的存取次数的差值的第 8 处理；

取得由上述第 8 处理获得的差值中比存取次数的阈值小的上述差值所对应的第 1 存取对象区的第 9 处理；

判别在由上述第 9 处理取得的第 1 存取对象区和不同于该第 1 存取区的第 2 存取对象区之间，可否用物理地址替换逻辑地址的第 10 处理；

上述第 10 处理的判别中，判断为可用物理地址替换逻辑地址的场合，在上述第 1 存取对象区和上述第 2 存取对象区之间用物理地址替换逻辑地址的第 11 处理；以及

上述第 10 处理的判别中，判断为不可用物理地址替换逻辑地址的场合，根据上述第 8

处理获得的差值,确定刷新对象区,对该刷新对象区执行刷新用的再写入的第 12 处理。

## 非易失性存储器控制方法及半导体装置

### 技术领域

[0001] 本发明涉及非易失性存储器中的刷新控制技术,例如涉及适用于具备非易失性存储器的微计算机的有效技术。

### 背景技术

[0002] 随着对大容量的存储器期望的提高,非易失性存储器使用得越来越广泛。作为阻碍非易失性存储器的大容量化的要因,是芯片面积的增大导致的芯片成本的增大。为了缩小非易失性存储器中的芯片面积,提出了以 1 比特 /1 晶体管构成的 Single MONOS (Metal Oxide Nitride Oxide Semiconductor) 存储器 (例如参照专利文献 1)。

[0003] 【专利文献 1】日本特开 2006-185530 号公报

[0004] 以 1 比特 /1 晶体管构成的 Single MONOS 存储器中,通过对记忆门 MG、阱区、源极 (S) 及漏极 (D) 施加专利文献 1 的图 1A- 图 1D 所示的规定电压,可以对选择的比特进行删除、写入及读出。另外,该场合,为了防止未选择的比特 (非选择比特) 的误动作,必须对非选择比特施加阻止电压。但是,本申请发明者对此研究时,通过上述阻止电压的施加,在删除、写入及读出时非选择比特成为弱的删除状态或写入状态,由此产生存储单元的阈值 ( $V_{th}$ ) 变动的现象 (称为干扰)。作为干扰的对策,考虑在每次写入或每次读出或每次删除时,进行基于再写入的刷新。但是,若每次写入或每次读出或每次删除时都进行刷新,有该刷新动作导致各页面的写入次数不期望地增大的问题。

### 发明内容

[0005] 本发明的目的是提供在非易失性存储器中,在不会不期望地增大写入次数的情况下使阈值返回变动前的状态的技术。

[0006] 本发明的上述以及其他目的和新特征通过本说明书的记述及附图将变得清楚。

[0007] 本申请中公开的发明的代表实施方式简单说明如下。

[0008] 即,在包括非易失性存储器、随机数发生器和可存取上述非易失性存储器的控制器的系统中,每次对上述非易失性存储器进行存取时,根据上述随机数发生器发生的随机数,由上述控制器确定刷新对象区。然后使上述控制器执行对上述刷新对象区进行再写入的刷新控制。通过这样的刷新控制,在不会不期望地增大写入次数的情况下可使阈值返回变动前的状态。

[0009] 另外,管理上述非易失性存储器中的全部存取对象区的存取次数的合计值和刷新对象区,每次对上述非易失性存储器的存取发生时,使上述控制器更新对上述非易失性存储器的存取次数的合计值,根据该更新结果执行对上述刷新对象区进行再写入的刷新控制。从而,可以对非易失性存储器中的存取对象区进行均匀的刷新。通过该刷新,可以使存储单元的阈值返回变动前的状态。

[0010] 本申请中公开的发明的代表实施方式获得的效果简单说明如下。

[0011] 即,非易失性存储器中,可以在不会不期望地增大写入次数的情况下使阈值返回

变动前的状态。

## 附图说明

图 1 是设为本发明的一例半导体装置的微型计算机的构成例的框图。图 2 是图 1 所示的微型计算机所包含的非易失性存储器的构成例的说明图。图 3 是图 1 所示的微型计算机所包含的非易失性存储器的刷新控制的流程图。图 4 是设为本发明的一例半导体装置的微型计算机的另一构成例的框图。图 5 是图 4 所示的微型计算机所包含的非易失性存储器的构成例的说明图。图 6 是图 4 所示的微型计算机所包含的非易失性存储器的刷新控制的流程图。图 7 是图 4 所示的微型计算机所包含的非易失性存储器的上述刷新控制中的状态变化的说明图。图 8 是设为本发明的一例半导体装置的微型计算机的另一构成例的框图。图 9 是图 8 所示的微型计算机所包含的刷新管理区的构成例的说明图。图 10 是图 8 所示的微型计算机所包含的非易失性存储器的刷新控制的流程图。图 11 是图 8 所示的微型计算机所包含的非易失性存储器的刷新控制中的状态变化的说明图。图 12 是图 4 及图 5 所示结构中另一刷新控制的流程图。图 13 是图 4 及图 5 所示结构中另一刷新控制的状态变化的说明图。图 14 是图 8 及图 9 所示结构中另一刷新控制的流程图。图 15 是图 8 及图 9 所示结构中另一刷新控制的状态变化的说明图。图 16 是设为本发明的一例半导体装置的微型计算机的另一构成例的框图。图 17 是图 16 所示的微型计算机所包含的刷新管理区的构成例的说明图。图 18 是图 16 所示的微型计算机所包含的非易失性存储器的刷新控制的流程图。图 19 是图 16 所示的微型计算机所包含的非易失性存储器的上述刷新控制中的状态变化的说明图。图 20A 是上述非易失性存储器中主要部分的结构与电压施加的说明图。图 20B 是上述非易失性存储器中主要部分的结构与电压施加的说明图。图 20C 是上述非易失性存储器中主要部分的结构与电压施加的说明图。图 20D 是上述非易失性存储器中主要部分的结构与电压施加的说明图。附图标记说明 10 微型计算机 11 处理器 12 随机数生成器 13 程序存储器 14 非易失性存储器 15 存取控制器 16 刷新管理区

## 具体实施方式

[0012] 1. 代表实施方式首先,说明本申请中公开的发明的代表实施方式的概要。代表实施方式的概要说明中,附上括弧参照的图面的参照符号仅仅是示例其所附的构成要素的概念所包含的部分。

[0013] (1) 本发明的代表实施方式所涉及的非易失性存储器控制方法,在包含非易失性存储器(14)、可生成随机数的随机数发生器(12)和与上述随机数发生器结合且可存取上述非易失性存储器的控制器(15)的系统中实施。即,每次对上述非易失性存储器存取时,使上述控制器根据上述随机数发生器发生的随机数确定刷新对象区,执行对该区进行再写入的刷新控制。

[0014] 按照这样的控制方法,根据上述随机数发生器发生的随机数确定刷新对象区,对该区的再写入可以对非易失性存储器中的各存取对象区(Page1 ~ PageN)均匀地进行刷新。通过该刷新,可以使存储单元的阈值返回变动前的状态。另外,每次对上述非易失性存储器存取时发生随机数,对与该随机数对应的存取对象区进行再写入,因此,可避免因刷新导致写入次数不期望地增大。

[0015] (2) 管理上述非易失性存储器中的全部存取对象区的存取次数的合计值和刷新对象区,每次对上述非易失性存储器的存取发生时,使上述控制器更新对上述非易失性存储器的存取次数的合计值,根据该更新结果,执行对上述刷新对象区进行再写入的刷新控制。从而,可以对非易失性存储器中的存取对象区 (Page1 ~ PageN) 均匀地进行刷新。通过该刷新,可以使存储单元的阈值返回变动前的状态。

[0016] (3) 上述(2)中,上述控制器的刷新控制可包括:每次对上述非易失性存储器的存取发生时,取得上述非易失性存储器中的全部存取对象区的存取次数的合计值的第1处理(602,1001);比较上述第1处理取得的合计值和规定的阈值的第2处理(603,1004);根据上述第2处理的比较结果,对上述刷新对象区执行再写入的第3处理(605,1006);以及在上述第3处理之后,根据需要更新上述阈值的第4处理(607,1009)。

[0017] (4) 上述(2)中,上述控制器的刷新控制可包括:每次对上述非易失性存储器的存取发生时,取得上述非易失性存储器中的全部存取对象区的存取次数的合计值与每个存取对象区的存取次数的差值的第5处理(1202,1404);比较上述第5处理获得的差值和规定的阈值的第6处理(1203,1405);根据上述第6处理求出的差值确定刷新对象区,对该刷新对象区执行刷新用的再写入的第7处理(1204,1406)。

[0018] (5) 上述(2)中,上述控制器的刷新控制可包括:每次对上述非易失性存储器的存取发生时,取得上述非易失性存储器中的全部存取对象区的存取次数的合计值和上述非易失性存储器中的每个存取对象区的存取次数的差值的第8处理(1804);取得上述第8处理获得的差值中比规定的阈值小的差值所对应的第1存取对象区的第9处理(1806)。然后,可包括:判别上述第9处理取得的第1存取对象区和不同于其的第2存取对象区之间,可否用物理地址替换逻辑地址的第10处理(1807);上述第10处理的判别中,判断可用物理地址替换逻辑地址的场合,在上述第1存取对象区和上述第2存取对象区之间用物理地址替换逻辑地址的第11处理(1808)。而且,可包括:上述第10处理的判别中,判断不可用物理地址替换逻辑地址的场合,根据上述第8处理求出的差值确定刷新对象区,对该刷新对象区执行刷新用的再写入的第12处理(1810)。

[0019] (6) 上述(5)中,上述第2存取对象区可以根据上述第8处理获得的差值来确定。

[0020] (7) 本发明的代表实施方式所涉及的半导体装置(10)包含非易失性存储器(14)。然后,设置可生成随机数的随机数发生器(12)和在每次对上述非易失性存储器存取时根据上述随机数发生器发生的随机数来确定刷新对象区,执行对该区进行再写入的刷新控制的控制器(15)。

[0021] (8) 本发明的代表实施方式所涉及的半导体装置(10)包含非易失性存储器(14)。然后,设置可管理上述非易失性存储器中的全部存取对象区的存取次数的合计值和刷新对象区的管理区(51)和在每次对上述非易失性存储器的存取发生时更新对上述非易失性存储器的存取次数的合计值,根据该更新结果执行对上述刷新对象区进行再写入的刷新控制的控制器(15)。

[0022] (9) 上述(8)中,上述管理区可用上述非易失性存储器中的存储区域的一部分形成。

[0023] (10) 上述(8)中,上述管理区可在与上述非易失性存储器独立设置的半导体存储器中形成。

[0024] (11) 上述(8)中,可使上述控制器执行:每次对上述非易失性存储器的存取发生时,取得上述非易失性存储器中的全部存取对象区的存取次数的合计值的第1处理(602,1001);比较上述第1处理取得的合计值和规定的阈值的第2处理(603,1004);根据上述第2处理的比较结果,对上述刷新对象区执行再写入的第3处理(605,1006);上述第3处理之后,根据需要更新上述阈值的第4处理(607,1009)。

[0025] (12) 上述(8)中,可使上述控制器执行:每次对上述非易失性存储器的存取发生时,获得上述非易失性存储器中的全部存取对象区的存取次数的合计值和每个存取对象区的存取次数的差值的第5处理(1202,1404);比较上述第5处理获得的差值和规定的阈值的第6处理(1203,1405);根据上述第6处理求出的差值确定刷新对象区,对该刷新对象区执行刷新用的再写入的第7处理(1204,1406)。

[0026] (13) 上述(8)中,上述半导体装置还包括用于将从外部赋予的逻辑地址变换成上述非易失性存储器中的物理地址的逻辑/物理地址变换表(17)。然后,可使上述控制器执行:每次对上述非易失性存储器的存取发生时,获得上述非易失性存储器中的全部存取对象区的存取次数的合计值和每个存取对象区的存取次数的差值的第8处理(1804);取得上述第8处理获得的差值中比规定的阈值小的上述差值所对应的第1存取对象区的第9处理(1806)。而且可使上述控制器执行:判别在上述第9处理取得的第1存取对象区和与其不同的第2存取对象区之间,可否用物理地址替换逻辑地址的第10处理(1807);上述第10处理的判别中,判断可用物理地址替换逻辑地址的场合,在上述第1存取对象区和上述第2存取对象区之间用物理地址替换逻辑地址的第11处理(1808)。然后,可使上述控制器执行:上述第10处理的判别中,判断不可用物理地址替换逻辑地址的场合,根据上述第8处理求出的差值确定刷新对象区,对该刷新对象区执行刷新用的再写入的第12处理(1810)。

[0027] (14) 上述存取对象区,在按扇区单位存取上述非易失性存储器时设为“扇区”,在按页面单位存取上述非易失性存储器时设为“页面”,在按块单位存取上述非易失性存储器时设为“块”。另外,上述存取包括对上述非易失性存储器进行写入的存取、对上述非易失性存储器进行删除的存取和从上述非易失性存储器进行读出的存取。

[0028] 2. 实施方式说明接着,对实施方式进行更详细的描述。

[0029] <实施方式1>图1表示作为本发明的一例半导体装置的微型计算机的构成例。图1所示的微型计算机10不受特别限制,但包含处理器11、随机数发生器12、程序存储器13、非易失性存储器14及存取控制器15,采用公知的半导体集成电路制造技术在一个单晶硅衬底等的半导体衬底上形成。处理器11、随机数发生器12、程序存储器13及非易失性存储器14经由总线9连接,可相互交换各种信号。非易失性存储器14例如是由1个晶体管构成1比特的Single MONOS(Metal Oxide Nitride Oxide Semiconductor)存储器。

[0030] 上述非易失性存储器14由多个非易失性存储单元阵列状排列而成,上述处理器11中存储处理中使用的各种数据。非易失性存储器14由多个块构成,如图2所示,各块由多个页面Page1~PageN构成。写入、删除或读出均以该页面为单位进行。在删除、写入或读出等各模式中施加规定的操作偏压。例如,如图20A所示,删除时在记忆门(MG)上施加-8.5V,在阱区、源极(S)及漏极(D)上施加电源电压1.5V,通过隧道效应将氮化物膜中的电子抽到阱区侧,从而将存储单元的阈值( $V_{th}$ )设于负侧。如图20B所示,写入时在记忆

门 MG 上施加 1.5V, 在阱区、源极 (S) 及漏极 (D) 上施加 -10.5V, 通过隧道效应向氮化物膜中注入电子, 从而将存储单元的阈值 ( $V_{th}$ ) 设于正侧。如图 20C 所示, 读出时在选择的 MG 上施加 0V, 将源极 (S) 设定为 0V, 将漏极 (D) 设定为 1.0V, 从而, 若存储单元为删除状态, 则由于  $V_{th}$  为负, 检测出漏极 (D) - 源极 (S) 间流过电流、漏极电位下降, 若存储单元为写入状态, 则由于  $V_{th}$  为正, 检测出漏极 (D) - 源极 (S) 间不流过电流、漏极电位保持于 1V 不变。另外, 如图 20D 所示, 在维持 (standby) 时, 在 MG、阱区上施加存储单元删除  $V_{th}$  以下的电压 -1.5V。

[0031] 通过将图 20A-图 20D 所示的规定电压施加在记忆门 MG、阱区、源极 (S) 及漏极 (D) 上, 能够对选择的位进行删除、写入及读出。另外, 在这种情况下, 为了防止未选择的位 (非选择位) 的误动作, 需要在非选择位上施加阻止电压。但是, 由于上述阻止电压的施加, 删除、写入及读出时非选择位成为弱的删除状态或写入状态, 从而发生存储单元的阈值 ( $V_{th}$ ) 变动, 即干扰。作为针对干扰的对策, 考虑在每次写入或读出或删除时通过再写入来进行刷新, 但是, 假设在每次写入或读出或删除时进行刷新, 会有各页面的写入次数因该刷新动作而非期望地增大之虞。因而, 本例中以如下方式进行刷新。

[0032] 上述随机数发生器 12 发生真随机数, 即出现的数上无偏倚的随机数。上述处理器 11 按照规定的程序实施规定的运算处理。另外, 上述处理器 11 掌管整个微型计算机 10 的操作控制。本例中上述非易失性存储器 14 的刷新控制, 由上述处理器 11 或上述存取控制器 15 等实施, 但本说明中假设由存取控制器 15 实施。在上述存取控制器 15 实施的刷新控制中, 每次对上述非易失性存储器 14 进行写入时, 基于上述随机数发生器 12 发生的随机数确定刷新对象页面, 并对该页面进行再写入。

[0033] 这里, 上述随机数发生器 12 生成的随机数的最大值, 设为比上述非易失性存储器 14 中的总页面数  $N$  充分大的值。这样做的目的是, 在本例的刷新控制中判定所发生的随机数的值是否为  $1 \sim N$  所包含, 如果随机数的值为  $1 \sim N$  所包含, 就为刷新而实施再写入。假如上述随机数发生器 12 生成的随机数的最大值设成比上述非易失性存储器 14 中的总页面数  $N$  小的值, 则每次发生随机数时都要为刷新而实施再写入, 结果会实施所需次数以上的刷新。

[0034] 上述程序存储器 13 中保存上述处理器 11 实施的程序。

[0035] 图 3 表示刷新控制的流程。

[0036] 处理器 11 向存取控制器 15 请求对某一页面、例如 PageM 的数据写入, 存取控制器 15 将数据写入 PageM (301), 还随之使随机数生成器 12 发生随机数  $X$  (302), 并判别发生的随机数  $X$  的值是否为  $1 \sim N$  所包含 (303)。在该判别中, 若判断为发生的随机数的值为  $1 \sim N$  所包含 (YES), 存取控制器 15 就对与该随机数对应的页面 (PageX) 进行再写入而实施刷新。例如发生的随机数的值为「3」, 就对 Page3 进行刷新。这样, 依据本例, 每次在非易失性存储器 14 的某一页面上写入数据时, 由随机数生成器 12 发生真随机数, 并对与该真随机数对应的页面进行再写入。这里, 真随机数在出现的数上没有偏倚, 因此能够无偏倚地刷新非易失性存储器 14 中的各页面 (Page1 ~ PageN)。由于该刷新, 存储单元的阈值恢复到变动前状态。还有, 如果非易失性存储器 14 由多个块构成, 且各块还由多个页面 (Page1 ~ PageN) 构成, 则在其他块中也同样如上地进行利用处理器 11 的刷新控制。

[0037] 依据上例, 可取得如下效果。

[0038] (1) 每次对非易失性存储器 14 的某一页面写入数据时,由随机数生成器 12 发生真随机数,并对与该真随机数对应的页面进行再写入,因此,能够无偏倚地刷新非易失性存储器 14 中的各页面 (Page1 ~ PageN)。通过该刷新,存储单元的阈值恢复到变动前状态。

[0039] (2) 通过上述 (1) 的作用效果,能够谋求微型计算机 10 的可靠性改善。

[0040] (3) 若在每次写入或读出或删除时对非易失性存储器 14 进行刷新,则会有各页面的写入次数由于该刷新动作而非期望地增大之虞,但是,如上述那样,每次在非易失性存储器 14 的某一页面上写入数据时,由随机数生成器 12 发生真随机数,对该真随机数对应的页面进行再写入,就可避免写入次数因刷新而非期望地增大。

[0041] <实施方式 2> 图 4 表示设为本发明的一例半导体装置的微型计算机的另一构成例。图 4 所示的微型计算机 10 与图 1 所示的主要不同点在于,随机数发生器 12 被省略,而是代之以确保在非易失性存储器 14 中的刷新管理区。本例中,存取控制器 15 基于上述管理区中的管理信息进行刷新控制。例如图 5 所示,上述非易失性存储器 14 在 Page1 ~ PageN 之外另设管理区 51。在该管理区 51 内,设定关于非易失性存储器 14 的全部页面的写入次数的合计值 (称为「总写入次数」) 和用以指定设为刷新对象的页面 (刷新页面) 的信息。该管理区 51 内的各信息由存取控制器 15 更新。

[0042] 图 6 表示图 4 所示的微型计算机 10 中的刷新控制的总流程。再有,该刷新控制由处理器 11 或存取控制器 15 等实施,本说明中假设由存取控制器 15 实施。另外,图 7 表示上述刷新控制中的非易失性存储器 14 的状态变化。再有,图 7 中,附加阴影线的是被写入的页面,带下划线的是被刷新的页面。

[0043] 设图 7(A) 的状态为初始状态。在该初始状态下,总写入次数设为「0」,刷新页面设为「Page1」。另外,阈值 X 设定为「10000」。现在考虑在该状态下通过存取控制器 15 的控制对上述非易失性存储器 14 进行数据写入的情况。通过存取控制器 15 的控制,例如在上述非易失性存储器 14 的 Page2 上进行数据写入 (601)。该写入一结束,就由处理器 11 参照管理区 51,取得非易失性存储器 14 的总写入次数 (602)。然后,在处理器 11 中进行总写入次数是否比阈值 X 大的判别 (603)。阈值 X 设定在处理器 11 内适当的寄存器等中。在步骤 603 的判别中,若判断为总写入次数不大于阈值 X (NO),则通过存取控制器 15 的控制将总写入次数更新 (609)。例如,在图 7(A) 的初始状态下,总写入次数为「0」,该值不大于阈值 X,因此在步骤 603 的判别中判断为「NO」,总写入次数被更新 (609)。在图 7(B) 所示的例中,总写入次数从「0」更新为「1」。同样地,在图 7(C) 所示的状态下,进行对 Page300 的数据写入。此时总写入次数成为「9999」。在图 7(D) 所示的状态下,进行对 Page150 的数据写入。此时总写入次数成为「10000」。在图 7(E) 所示的状态下,进行对 Page511 的数据写入。此时总写入次数成为「10001」,超过了此时的阈值 X = 10000。在该状态下,在步骤 603 的判别中判断为「YES」。在上述步骤 603 的判别中,若判断为「YES」,就从管理区 51 取得刷新页面的信息 (604)。然后,进行是否需要刷新的判别 (605)。例如,若在上述步骤 601 中对上述步骤 604 中取得的刷新页面作了写入,就不需要为刷新而对该刷新页面进行再写入。因而,在上述步骤 605 中,将上述步骤 604 中取得的刷新页面与上述步骤 601 中作了写入的页面进行比较,若为同一页面,就判断为不需要对该页面刷新 (NO),若为不同页面,就判断为需要对该页面刷新 (YES)。在上述步骤 605 的判别中,若判断为需要刷新 (YES),就将对应的页面 (这里为 Page1) 刷新,即实施再写入 (606)。然后,根据与总写入次数的关系进行

是否需要更新阈值 X 的判别 (607)。另外,在上述步骤 605 的判别中,若判断为不需要 (NO) 刷新,就不进行上述步骤 606 中的刷新,而进行上述步骤 607 的判别。

[0044] 若总写入次数超过了阈值 X,则在步骤 607 的判别中判断为「YES」,据此将阈值 X 更新为大于至此之值的值 (608)。这里,若不将阈值 X 的值变更为大于至此之值的值,则在每次对某一页面写入时,在步骤 603 的判别中必定判断为「YES」而实施刷新,就会频繁地进行不必要的再写入。为了避免这种情况,在总写入次数超过了阈值 X 时,在步骤 606 的判别中判断为「YES」,并由此将阈值 X 更新为比至此之值大的值 (608)。于是,在阈值 X 被更新后,刷新页面被更新 (609),然后,总写入次数被更新 (610)。在由于总写入次数的关系而无需更新阈值 X 时,在上述步骤 607 的判别中判断为「NO」,阈值 X 不被更新,而刷新页面被更新 (609),之后,总写入次数被更新 (610)。在图 7(E) 所示的例中,总写入次数设为「10001」,刷新页面被更新为「Page2」,因此,在进行对 Page511 的数据写入时,在步骤 603 的判别中判断为「YES」,在步骤 605 中进行 Page2 的刷新。

[0045] 依据上例,可取得如下作用效果。

[0046] (1) 在每次将数据写入非易失性存储器 14 的某一页面时,进行总写入次数是否大于阈值的判别 (603),若总写入次数大于阈值,就刷新作为刷新页面取得的页面。于是,由于与总写入次数的关系,阈值 X 被更新 (609)。通过这样的刷新控制,能够无偏倚地刷新非易失性存储器 14 中的各页面 (Page1 ~ PageN)。而且通过该刷新,存储单元的阈值被恢复到变动前状态。

[0047] (2) 由于上述 (1) 的效果,能够谋求微型计算机 10 的可靠性改善。

[0048] (3) 在非易失性存储器 14 中,假定在每次写入或读出或删除时进行刷新,就会有各页面的写入次数因该刷新动作而非期望地增大之虞,但如上述那样,在每次对非易失性存储器 14 的某一页面上写入数据时进行总写入次数是否大于阈值的判别 (603),在总写入次数大于阈值时将作为刷新页面取得的页面刷新,因此能够避免写入次数因刷新而非期望地增大。

[0049] <实施方式 3> 图 8 表示设为本发明的一例半导体装置的微型计算机的另一构成例。图 8 所示的微型计算机 10 与图 4 所示的主要不同点在于,在非易失性存储器 14 内的各页面中确保刷新管理区并在外部形成刷新管理区 16。上述刷新管理区 16 形成在连接于总线 9 的 RAM(随机存取存储器)等上。例如图 9(A) 所示,上述非易失性存储器 14 在各页面上设置管理区。如图 9(B) 所示,该管理区包含刷新标志和总写入次数的存储区。这里,刷新标志是指示是否作了刷新的标志,例如刷新标志逻辑值为「0」表示还未进行刷新,刷新标志逻辑值为「1」表示刷新完毕。刷新管理区 16 是保存在电源接通时通过检索管理区得到的总写入次数和刷新页面的区域。利用该刷新管理区 16,可以省去每次存取存储器时检索总写入次数和刷新页面的时间。

[0050] 图 10 表示图 8 所示的微型计算机 10 中的刷新控制的总流程。再有,该刷新控制由处理器 11 或存取控制器 15 等实施,但本说明中假设由存取控制器 15 实施。另外,图 11 表示上述刷新控制中的非易失性存储器 14 的状态变化。再有,图 11 中,附加阴影线的是被写入的页面,带下划线的是被刷新的页面。

[0051] 图 11(A) 的状态设为初始状态。在该初始状态中,全部页面(例如 Page1 ~ Page511)中,刷新标志设定为逻辑值「0」,总写入次数设定为「0」。另外,阈值 X 设定为

「10000」。

[0052] 首先,存取控制器 15 参照刷新管理区 16 取得非易失性存储器 14 的总写入次数 (1001)。然后,通过存取控制器 15 的控制,在非易失性存储器 14 的某一页面上进行数据写入 (1002),该页面的管理区也被随即更新 (1003)。然后,进行总写入次数是否达到阈值 X 的判别 (1004)。在该判别中,若判断为总写入次数未达到阈值 X (NO),则结束处理。例如,如图 11 (B) 所示,在 Page2 上写入数据时,该 Page2 的管理区也被更新。在图 11 (B) 所示的例中,不进行 Page2 以外的写入,因此非易失性存储器 14 的总写入次数从到该时的「0」更新为「1」。另外,在图 11 (C) 所示的例中,在 Page300 上进行数据写入,此时,已进行了其他页面的数据写入,非易失性存储器 14 的总写入次数被更新为「9999」。而且,在图 11 (D) 所示的例中,在 Page150 上进行数据写入,通过对该 Page150 的数据写入,非易失性存储器 14 的总写入次数成为「10000」,达到此时的阈值  $X = 10000$ ,因此,在步骤 1004 的判别中判断为「YES」,取得刷新页面 (1005)。然后,进行是否需要刷新的判别 (1006)。例如,若已在上述步骤 1001 中作了对上述步骤 1004 中取得的刷新页面的写入,就不需要为刷新而对该刷新页面进行再写入。在上述步骤 1006 中,将上述步骤 1005 中取得的刷新页面与在上述步骤 1001 中作了写入的页面比较,若为同一页面,就判断为不需要进行对该页面的刷新 (NO),若为不同的页面,就判断为需要 (YES) 进行对该页面的刷新。在上述步骤 1006 的判别中,若判断为需要 (YES) 刷新,就实施对应的页面 (这里是 Page1) 的刷新即再写入 (1007)。再有,参照电源接通时管理区内的刷新标志,将该刷新标志为逻辑值「0」的页面作为刷新页面保存在刷新管理区 16。若有多个刷新页面,则选择其中页面编号最小的刷新页面。然后,进行刷新管理区 16 的更新和被刷新页面的管理区的更新 (1008)。例如,在图 11 (D) 所示的例中,进行 Page1 的刷新,与此对应的刷新标志从至该时的逻辑值「0」更新为逻辑值「1」。另外,在图 11 (E) 所示的例中,通过对 Page511 的数据写入,非易失性存储器 14 的总写入次数成为「10001」,已达到此时的阈值  $X = 10000$ ,因此,在步骤 1004 的判别中判断为「YES」,取得刷新页面 (1005)。本例中,关于 Page1 的刷新标志设为逻辑值「1」,刷新已结束,因此进行对 Page2 的刷新 (1007),与该 Page2 对应的刷新标志从至该时的逻辑值「0」更新为逻辑值「1」(1008)。这样,每次进行某一页面的数据写入时,进行总写入次数是否达到阈值 X 的判别 (1004),并基于该判别结果进行刷新 (1007)。然后,进行是否需要更新阈值 X 的判别 (1008)。若与 Page1 ~ Page511 对应的全部刷新标志成为逻辑值「1」,则判断为需要更新阈值 X (YES),阈值 X 从至该时的「10000」更新为例如「30000」等 (1010),管理区恢复到初始状态。然后,再次开始图 10 所示的刷新控制。

[0053] 依据上例,可取得如下作用效果。

[0054] (1) 在每次进行某一页面的数据写入时,进行总写入次数是否达到阈值 X 的判别 (1004),并基于该判别结果进行刷新 (1007)。然后,进行是否需要更新阈值 X 的判别 (1009)。在与 Page1 ~ Page511 对应的全部刷新标志成为逻辑值「1」时,阈值 X 被更新。通过这样的刷新控制,能够无偏倚地刷新非易失性存储器 14 中的各页面 (Page1 ~ PageN)。而且,通过该刷新,存储单元的阈值恢复到变动前状态。

[0055] (2) 依据上述 (1) 的作用效果,能够谋求微型计算机 10 的可靠性改善。

[0056] (3) 在非易失性存储器 14 中,若设置成在每次写入或读出或删除时进行刷新,则会有各页面的写入次数因该刷新动作而非期望地增大之虞,但是,由于如上述那样进行总

写入次数是否达到阈值 X 的判别 (1004), 并基于该判别结果进行刷新 (1007), 因此起因于刷新的写入次数的非期望增大得以避免。

[0057] <实施方式 4> 图 12 表示图 4 及图 5 所示结构中另一刷新控制的总流程。

[0058] 在图 5 所示的管理区 51 中, 存储非易失性存储器 14 的总写入次数和各页面的作了写入时的总写入次数, 由处理器 11 或存取控制器 15 等基于该值实施刷新控制。再有, 本说明中假设由存取控制器 15 实施。另外, 图 13 表示上述刷新控制中的非易失性存储器 14 的状态变化。再有, 图 13 中, 附加阴影线的是被写入的页面, 带下划线的是被刷新的页面。

[0059] 图 13(A) 的状态设为初始状态。在该初始状态中, 总写入次数为「0」, 各页面的写入次数设为「0」。另外, 阈值 X 被设于「4000」。现在考虑在该状态下通过存取控制器 15 的控制进行对上述非易失性存储器 14 的数据写入的情况。

[0060] 首先, 在某一页面上进行数据写入 (1201), 存取控制器 15 参照图 5 所示的管理区 51, 求出各页面的作了写入时的总写入次数与总写入次数之间的差值 (1202)。例如图 13(B) 所示, 在 Page150 上作了数据写入时 (1201), 关于该 Page150 的数据写入次数为「1」, 关于其他页面的数据写入次数为「0」, 此时, 非易失性存储器 14 的总写入次数成为「1」。

[0061] 然后, 判别各页面的作了写入时的总写入次数与总写入次数之间的差值是否达到阈值 X (1203)。在该判别中, 若判断为差值未达到阈值 X (NO), 则作了写入的页面的总写入次数、总写入次数被更新 (1206)。另外, 在步骤 1203 的判别中, 若判断为差值达到了阈值 X (YES), 则将求出的差值中差值最大的页面刷新 (1204)。在图 13(C) 所示的例中, Page1 的总写入次数为「5000」, Page2 的总写入次数为「1000」, Page150 的总写入次数为「3340」, Page300 的总写入次数为「2300」, Page511 的总写入次数为「4300」, 非易失性存储器 14 的总写入次数为「5000」。Page2 的总写入次数为「1000」, 它与非易失性存储器 14 的总写入次数「5000」之间的差值成为「4000」, 该差值达到了阈值  $X = 4000$ , 因此在步骤 1004 的判别中判断为 YES, 差值最大的页面 (这里是 Page2) 被刷新 (1204)。之所以这样, 是因为差值最大的页面写入次数最少, 要优先于其他页面对抗干扰。然后, 如图 13(D) 所示, 作了写入的页面以及作了刷新的页面的写入次数、总写入次数被更新 (1205)。

[0062] 依据上例, 可取得如下作用效果。

[0063] (1) 每次在非易失性存储器 14 的某一页面上写入数据时, 求出各页面的写入次数与总写入次数之间的差值 (1202), 判别各页面的写入次数与总写入次数之间的差值是否达到阈值 X (1203), 在步骤 1203 的判别中, 在判断为差值达到了阈值 X (YES) 时, 将求出的差值中差值最大的页面刷新 (1204), 从而, 能够无偏倚地刷新非易失性存储器 14 中的各页面 (Page1 ~ Page511)。而且, 通过该刷新, 存储单元的阈值恢复到变动前状态。

[0064] (2) 由于上述 (1) 的效果, 能够谋求微型计算机 10 的可靠性改善。

[0065] (3) 在非易失性存储器 14 中, 如果设置成在每次写入或读出或删除时进行刷新, 则会有各页面的写入次数因该刷新动作而非期望地增大之虞, 但是, 求出各页面的写入次数与总写入次数之间的差值, 并在判断该差值达到了阈值 X (YES) 时将求出的差值中差值最大的页面刷新, 从而避免写入次数因刷新而非期望地增大。

[0066] <实施方式 5> 图 14 表示图 8 及图 9 所示结构中另一刷新控制的总流程。在各页面的管理区中, 存储各页面的作了写入时的总写入次数。另外, 图 8 所示的刷新管理区 16 中存有在电源接通时检索管理区而得到的总写入次数, 并基于此由处理器 11 或存取控制

器 15 实施刷新控制。再有,本说明中假设由存取控制器 15 实施。另外,图 15 表示上述刷新控制中的管理区的状态变化。再有,图 15 中附加阴影线的是作了写入的页面,带下划线的是作了刷新的页面。

[0067] 图 15(A) 的状态设为初始状态。在该初始状态中,总写入次数设为「0」,各页面的写入次数设为「0」。另外,阈值 X 设定于「4000」。现在考虑在该状态通过处理器 11 的控制对上述非易失性存储器 14 进行数据写入的情况。

[0068] 首先,由存取控制器 15 参照刷新管理区 16,取得非易失性存储器 14 的总写入次数(1401)。然后,在某一页面上作了数据写入时(1402),该页面的管理区也被更新(1403)。也就是,各页面的管理区中存有在该页面上作了数据写入的时点的总写入次数。另外,也将刷新管理区 16 中存储的总写入次数更新。然后,由存取控制器 15 求出各页面的管理区的保持值与当前时刻的总写入次数之间的差值(1404)。然后,判别上述步骤 1404 中求出的差值是否达到了阈值 X(1405)。在步骤 1405 的判别中,若判断为上述步骤 1404 中求出的差值未达到阈值 X(NO),就结束处理。在步骤 1405 的判别中,若判断为上述步骤 1404 中求出的差值已达到阈值 X(YES),则上述步骤 1404 中求出的差值最大的页面被刷新(1406),且所刷新页面的管理区被更新(1407)。另外,刷新管理区 16 中存储的总写入次数也被更新。例如,图 15(B) 中,通过实施对 Page150 的数据写入,管理区的总写入次数更新为「1」。在图 15(C) 所示的例中,与 Page1 对应的管理区成为「5000」,由于该值最大,非易失性存储器 14 的当前总写入次数被表示为「5000」。接着,在 Page300 上作了数据写入时,与该 Page300 对应的管理区,如图 15(D) 所示,更新为  $5000+1=5001$ (1403)。另外,在图 15(C) 的状态下,求出各页面的管理区的保持值与当前时刻的总写入次数之间的差值(1404),Page2 的管理区的保持值(1000)与当前时刻的总写入次数(5000)之间的差值为「4000」,该值达到了阈值  $X=4000$ ,所求出的差值最大的页面(这里是 Page2)被刷新(1406),该页面的管理区被更新为「5001」。

[0069] 依据上例,可得到如下效果。

[0070] (1) 若在某一页面上作了数据写入(1402),作了该写入的页面的管理区中的总写入次数就被更新(1403)。然后,通过存取控制器 15,求出各页面的管理区的保持值与当前时刻的总写入次数之间的差值(1404),之后进行上述步骤 1404 中求出的差值是否达到阈值 X 的判别(1405)。在步骤 1405 的判别中,若判断为 YES,则上述步骤 1404 中求出的差值最大的页面被刷新(1406),且所刷新页面的管理区被更新(1407)。从而,能够无偏倚地刷新非易失性存储器 14 中的各页面(Page1 ~ Page511)。而且,由于该刷新,存储单元的阈值恢复到变动前状态。

[0071] (2) 通过上述(1)的作用效果,能够谋求微型计算机 10 的可靠性改善。

[0072] (3) 非易失性存储器 14 中,如果设置成在每次写入或读出或删除时进行刷新,就会有各页面的写入次数因该刷新动作而非期望地增大之虞,但是通过如下方式就可避免写入次数因刷新而非期望地增大:在求出各页面的管理区的保持值与当前时刻的总写入次数之间的差值(1404),且判断为该差值达到了阈值 X(YES) 时,将求出的差值中差值最大的页面刷新。

[0073] <实施方式 6> 图 16 表示设为本发明的一例半导体装置的微型计算机的另一构成例。图 16 所示的微型计算机 10 与图 8 所示的微型计算机的主要不同点在于,设有用以将处

理器 11 给予的逻辑地址变换为非易失性存储器 14 中的物理地址的逻辑 / 物理地址变换表 17。在存取控制器 15 存取非易失性存储器 14 时,通过逻辑 / 物理地址变换表 17 将逻辑地址变换成非易失性存储器 14 的物理地址,用该物理地址进行对非易失性存储器 14 的写入或读出等。例如图 17(A) 所示,上述非易失性存储器 14 在各页面上设管理区。如图 17(B) 所示,该管理区包含变换标志和总写入次数的存储区。这里,变换标志表示可否进行与逻辑地址对应的物理地址之替换,例如变换标志在逻辑值为「0」时表示可替换,变换标志为逻辑值「1」时表示不可替换。刷新管理区 16 是存储在电源接通时检索管理区而得到的总写入次数的区域。通过该刷新管理区 16,可以省去每次存取存储器时检索总写入次数的时间。

[0074] 图 18 表示图 16 所示的微型计算机 10 中的刷新控制的总流程。该刷新控制由处理器 11 或存取控制器 15 实施,本说明中假设由存取控制器 15 实施。另外,图 19 表示上述刷新控制中的管理区的状态变化。再有,图 19 中,附加阴影线的是被写入的页面,带下划线的是被刷新的页面。

[0075] 图 19(A) 的状态设为初始状态。该初始状态中,全部页面(例如 Page1 ~ Page511)中的变换标志设定于逻辑值「0」,总写入次数设定于「0」。另外,阈值 X 设定于「4000」。在该状态下,由存取控制器 15 取得总写入次数(1801)。然后,在某一页面上进行数据写入(1802),该页面的管理区就被更新(1803)。另外,刷新管理区 16 的总写入次数也被更新。例如图 19(B) 所示,在由存取控制器 15 在 Page150 上作了数据写入时,存取控制器 15 将 Page150 的管理区的总写入次数从至该时的「0」更新为「1」。然后,求出各页面的管理区的值与总写入次数的差值(1804),并进行该差值是否达到阈值 X 的判别(1805)。例如在图 19(C) 所示的例中,Page2 的管理区的值设为「1000」,该值与此时的总写入次数「5000」之间的差值「4000」达到了阈值 X(这里设定为 4000)。因而,在步骤 1805 的判别中判断为 YES,这次,取得上述步骤 1804 中求出的差值小于阈值 Y 的页面(1806)。这里阈值 Y 设为比阈值 X 小的值,例如「100」等,设定在处理器 11 内的适当的寄存器等中。然后,查验取得的页面的变换标志的状态(1807)。若变换标志的状态为逻辑值「0」,表示可替换,因此在求出的差值最大的页面和差值小于阈值 Y 的页面之间进行页面替换(1808),各页面的管理区也被更新(1809)。例如在图 19(D) 所示的例中,与总写入次数(5001)之间的差值最大的页面是 Page2,差值小于阈值 Y 的页面是 Page1。而且它们的变换标志的状态为逻辑值「0」,因此这里进行 Page1 与 Page2 之间的替换(1808)。该页面的替换通过 Page1 的物理地址与 Page2 的物理地址之间的替换而实现。在 Page1 与 Page2 作了替换后,各页面的管理区被更新(1809)。另外,在上述步骤 1807 的判别中,若判断为不可替换(NO),就将差值最大的页面刷新(1810),并将所刷新页面的管理区更新(1811)。例如在图 19(E) 所示的例中,进行差值最大的 Page2 的刷新,其管理区的最大写入次数被更新为「5001」。

[0076] 依据上例,可取得如下效果。

[0077] (1) 在通过存取控制器 15 作了数据写入时,求出各页面的管理区的值与总写入次数的差值(1804),进行该差值是否达到阈值 X 的判别(1805),差值最大的页面被刷新(1810),所刷新页面的管理区也被更新(1811)。因而,能够无偏倚地刷新非易失性存储器 14 中的各页面(Page1 ~ Page511)。而且,通过该刷新,存储单元的阈值恢复到变动前状态。

[0078] (2) 在求出的差值最大的页面与差值小于阈值 Y 的页面之间进行页面替换行(1808),各页面的管理区更新(1809)。该页面替换通过替换 Page1 的物理地址和 Page2 的

物理地址来实现。从而,非易失性存储器 14 中的各页面 (Page1 ~ Page511) 中写入次数的偏倚被进一步降低。

[0079] (3) 通过上述 (1)、(2) 的效果,能够谋求微型计算机 10 的可靠性改善。

[0080] (4) 在非易失性存储器 14 中,如果设置成在每次写入或读出或删除时进行刷新,则有各页面的写入次数因该刷新动作而非期望地增大之虞,但是,通过如下方式写入次数因刷新而非期望地增大的情况得以避免:求出各页面的管理区的保持值与当前时刻的总写入次数之间的差值 (1804),在判断为该差值达到了阈值 X 时,将求出的差值中差值最大的页面刷新。

[0081] 以上,就本发明人所完成的发明作了具体地说明,但本发明并不受此限定,在不偏离其要旨的范围内本发明可以有各种变形。

[0082] 例如,上例中由存取控制器 15 实施刷新控制,但是,也可在上述处理器 11、存取控制器 15 之外另设该刷新控制专用的控制器。

[0083] 上例中,每次对上述非易失性存储器进行写入时,或者基于随机数发生器发生的随机数确定刷新对象页面,或者更新写入次数的合计值(总写入次数),但是,也可以在每次进行上述非易失性存储器的删除或读出时,基于随机数发生器发生的随机数来确定刷新对象页面,并更新删除次数或读出次数的合计值。

[0084] 上例中,设置成用非易失性存储器的写入次数来进行刷新控制,但是,也可取代关于非易失性存储器的全部页面的写入次数,而用关于非易失性存储器的全部页面的删除次数或读出次数来进行刷新控制。

[0085] 上例中,将存取对象区设为页面 (Page),但并不受此限定。例如,也可将存取对象区设为扇区或块。

[0086] 另外,总写入次数可以记录在微型计算机 10 内的 RAM(随机存取存储器)中。若上述 RAM 没有电池等的后援,则可在系统的电源临中断前将上述 RAM 内的总写入次数退避到适当的非易失性存储器中,并在系统上电复位时将上述非易失性存储器内的总写入次数载入上述 RAM。

[0087] 以上说明中,主要就在以本发明人完成的发明为背景的应用领域即微型计算机中的应用情况作了描述,但本发明并不受此限定,可广泛适用于半导体装置。

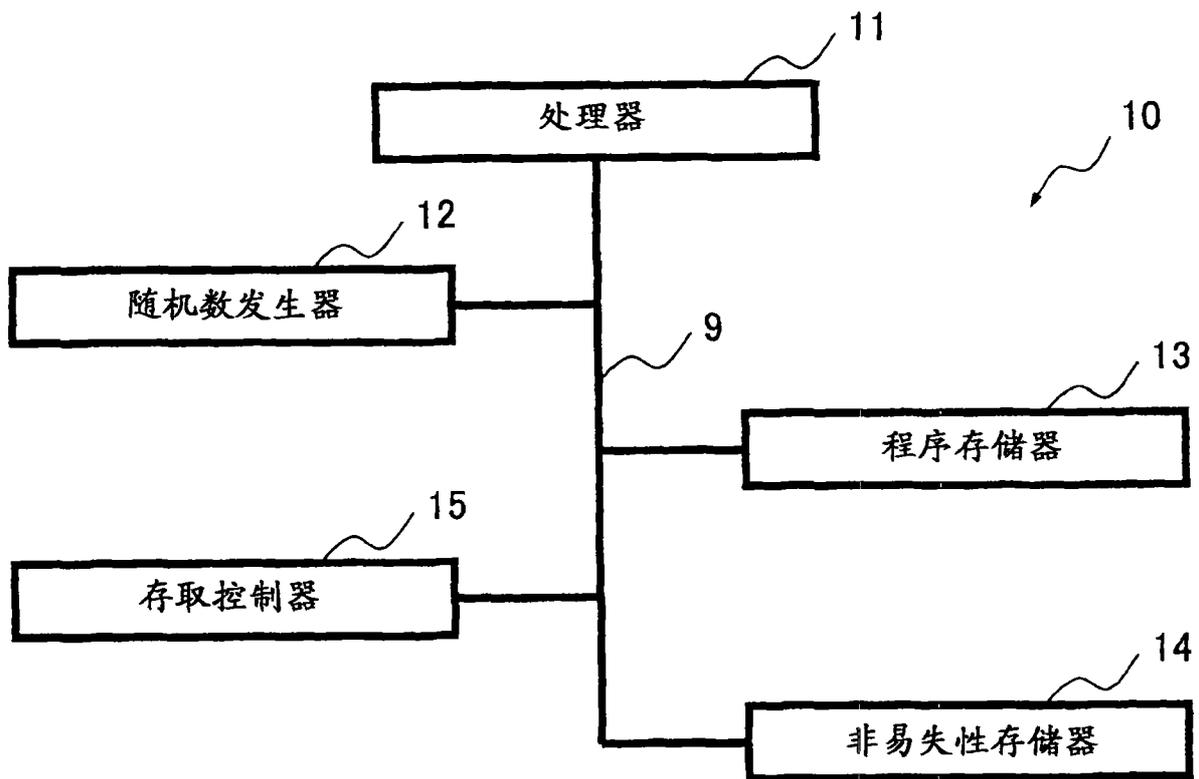


图 1

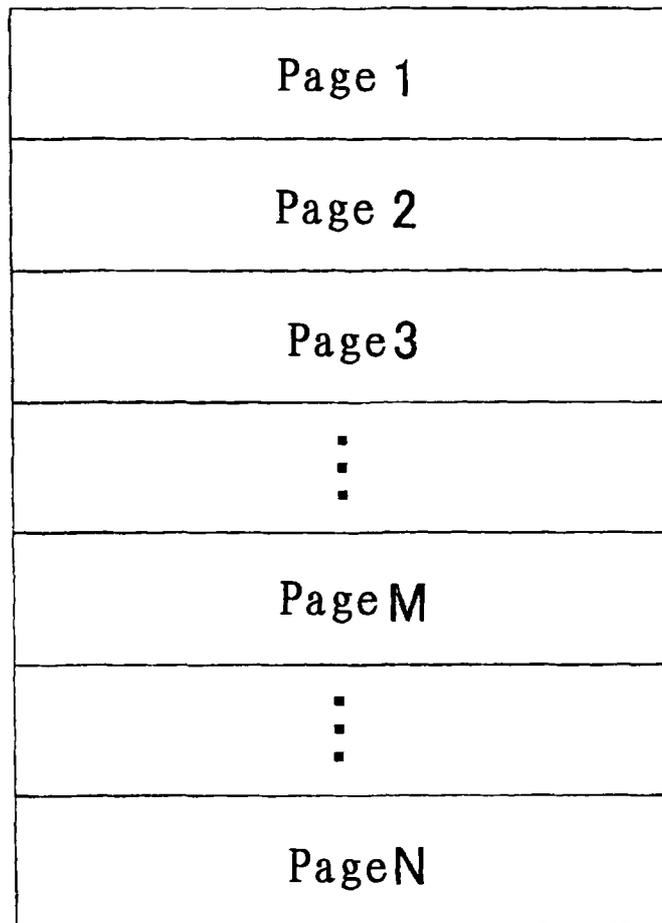


图 2

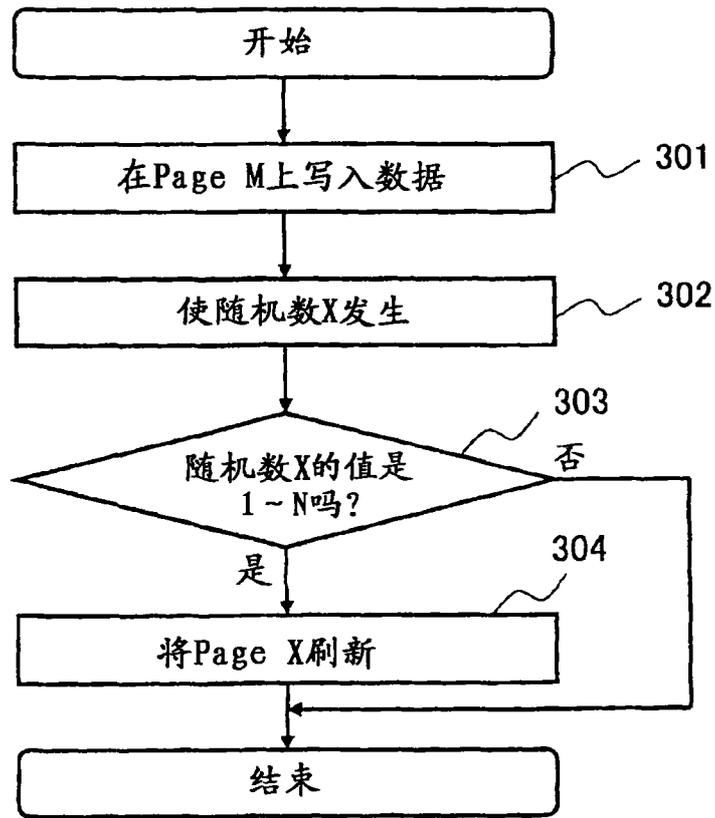


图 3

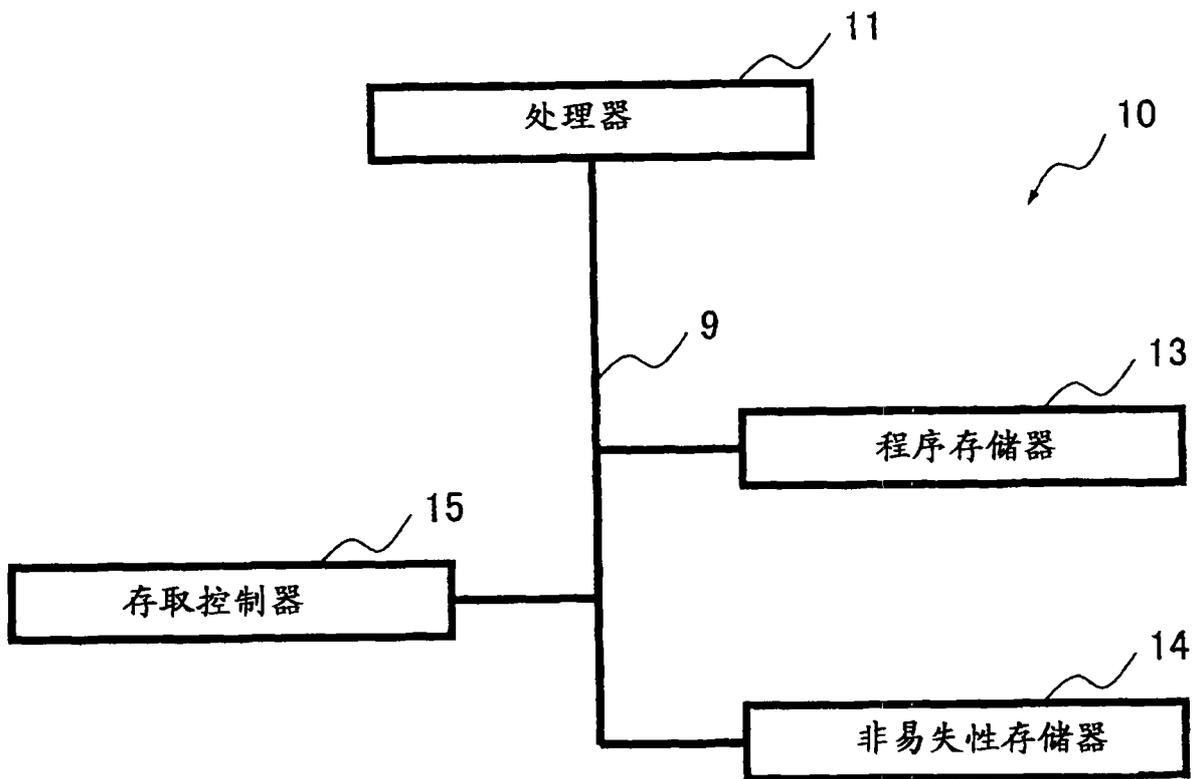


图 4

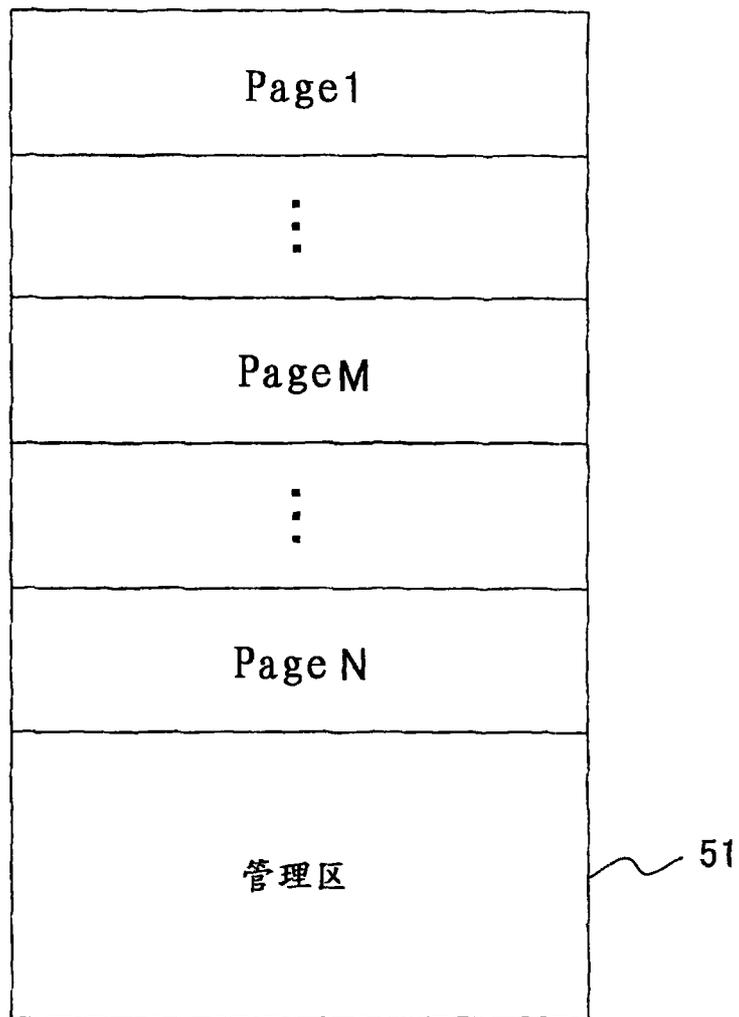


图 5

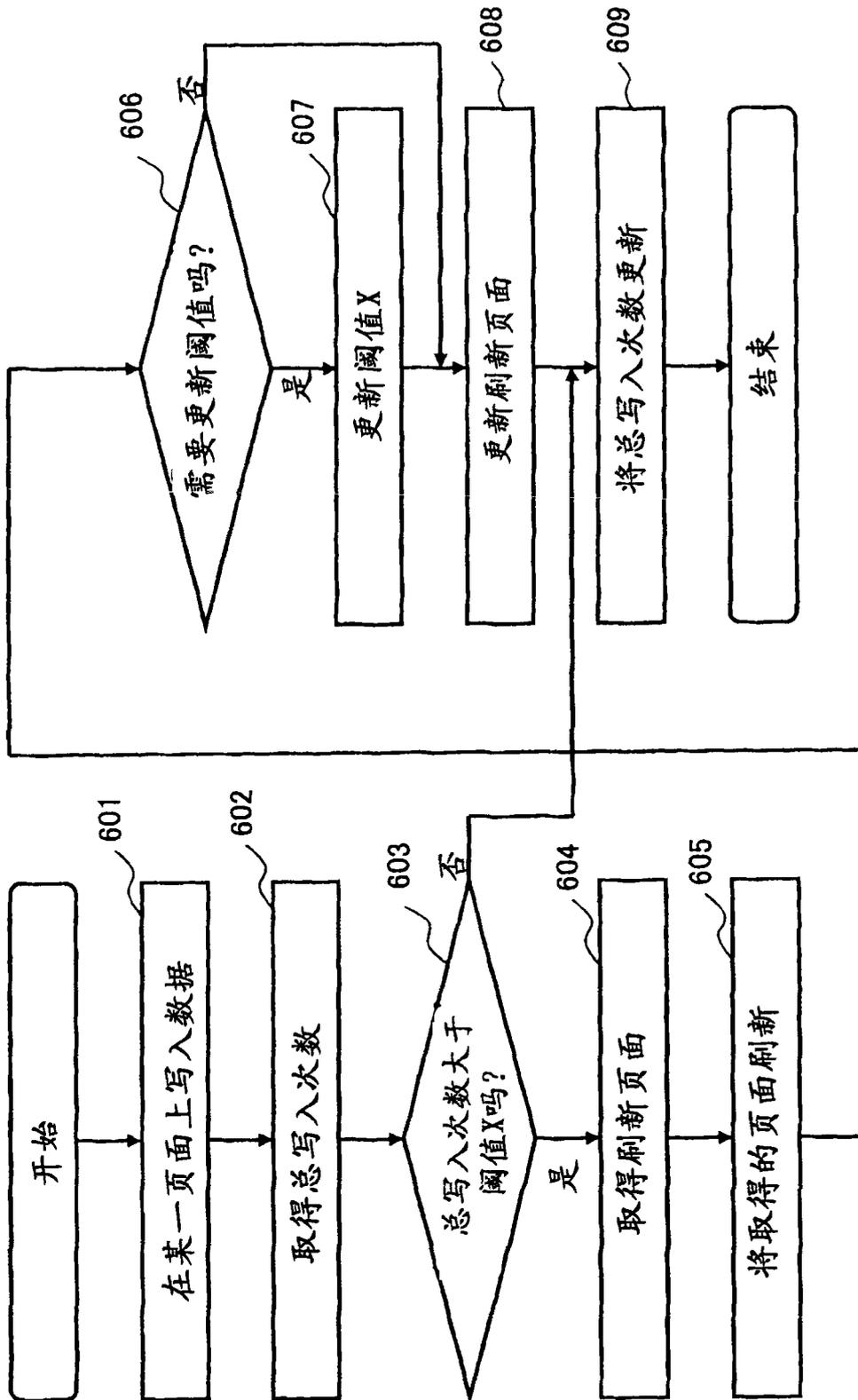


图 6

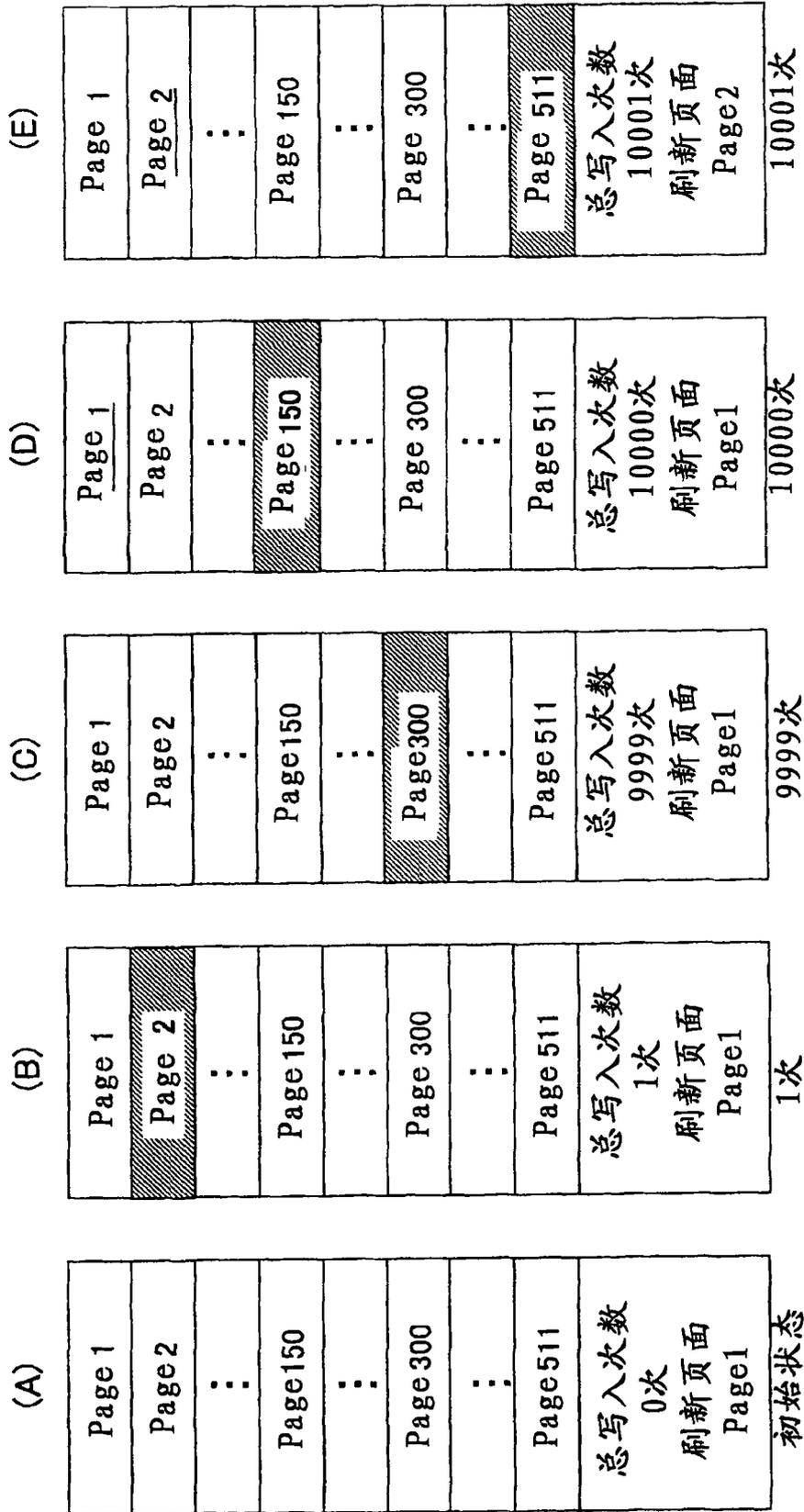


图 7

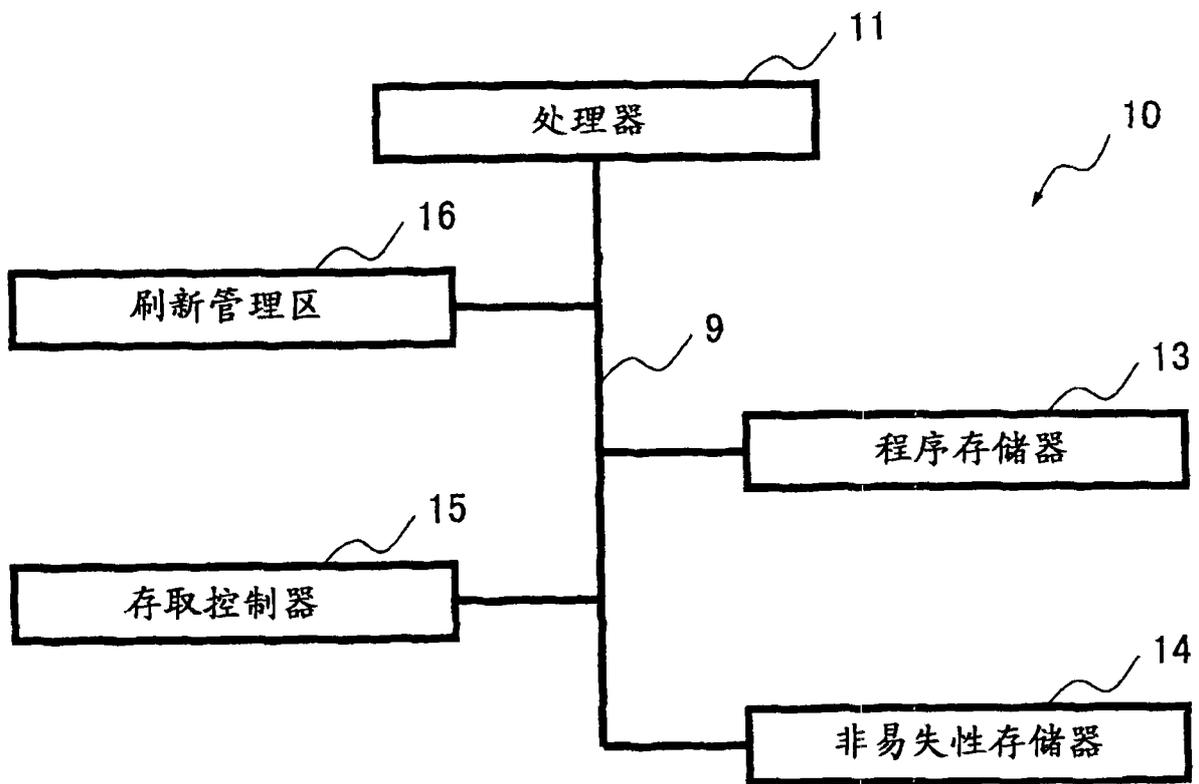


图 8

(A)

Page 1	管理区
⋮	⋮
Page M	管理区
⋮	⋮
Page N	管理区

(B)

刷新标志	总写入次数
------	-------

图 9

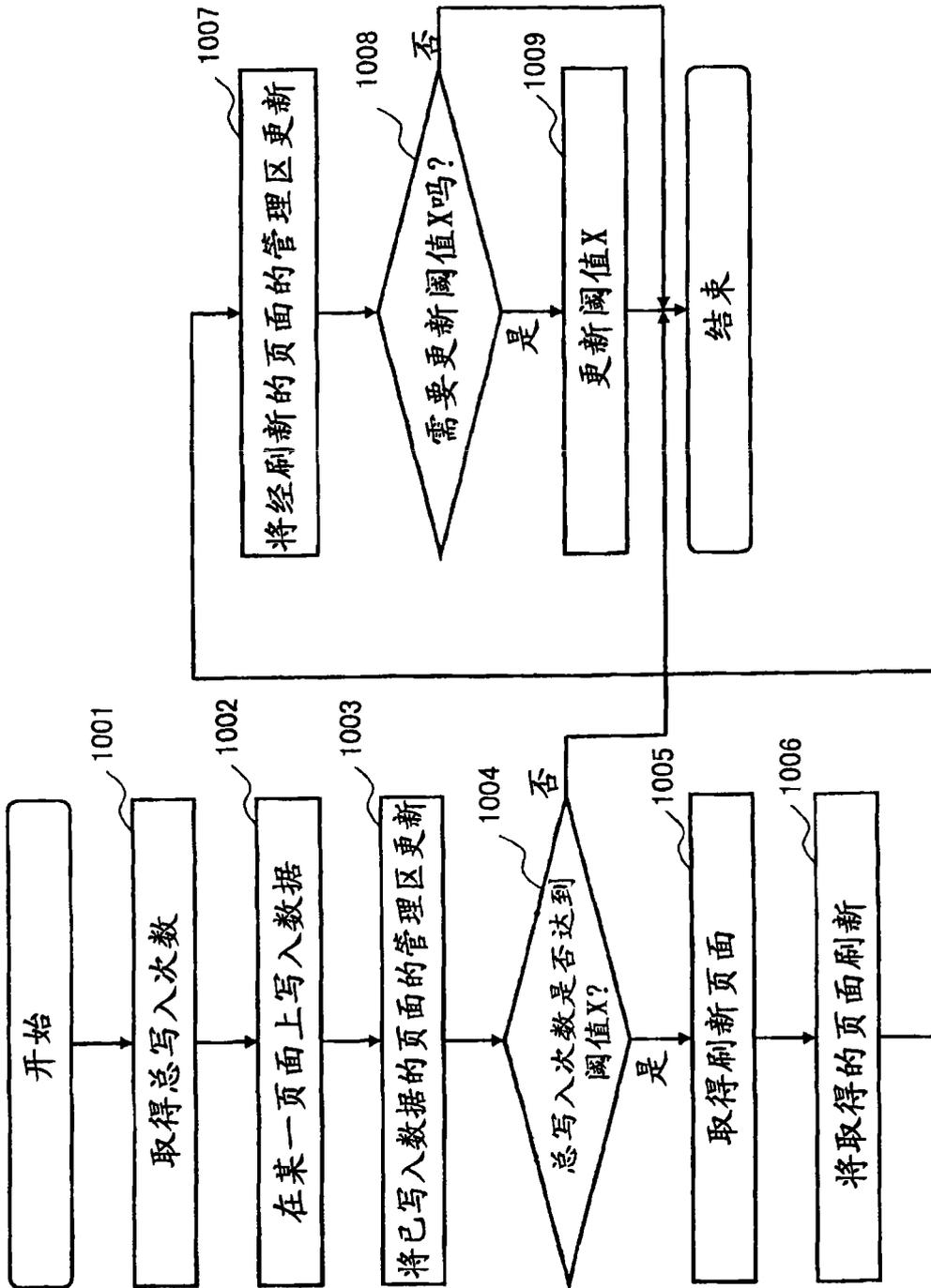


图 10

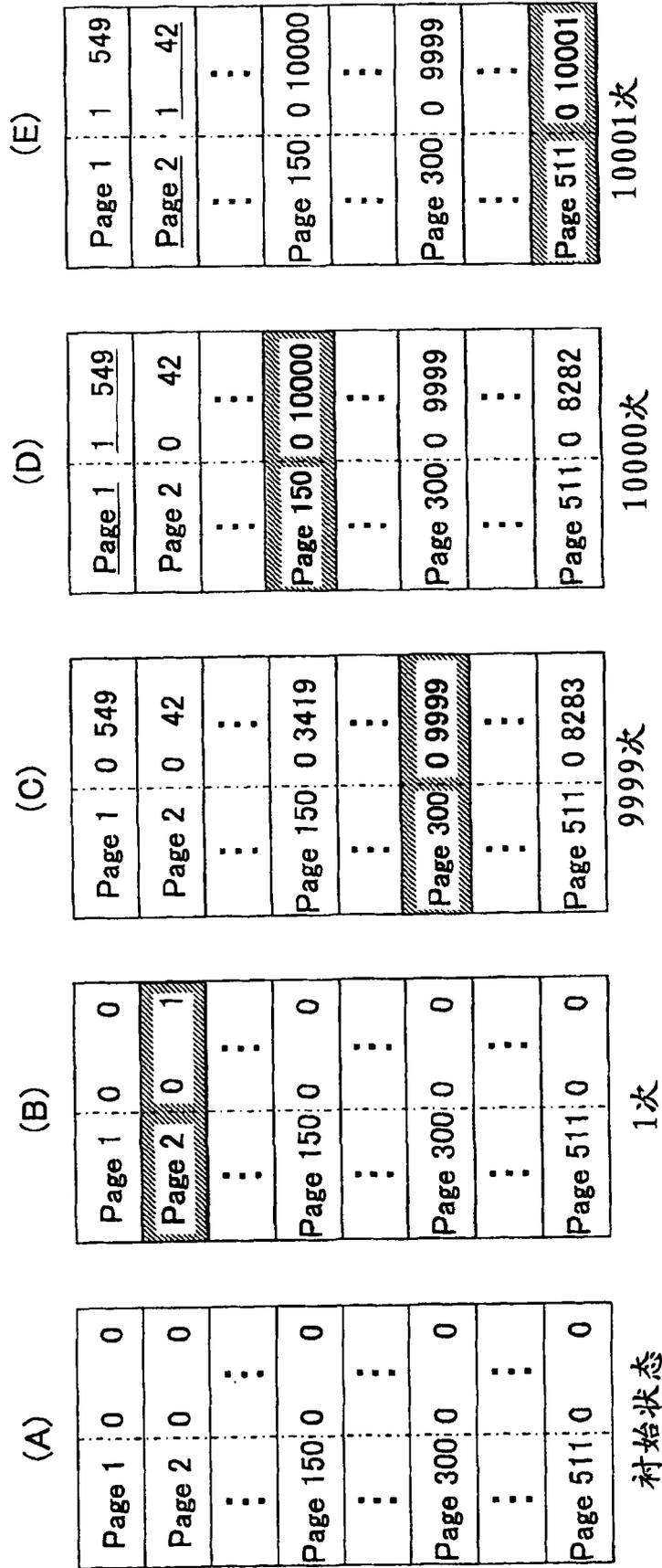


图 11

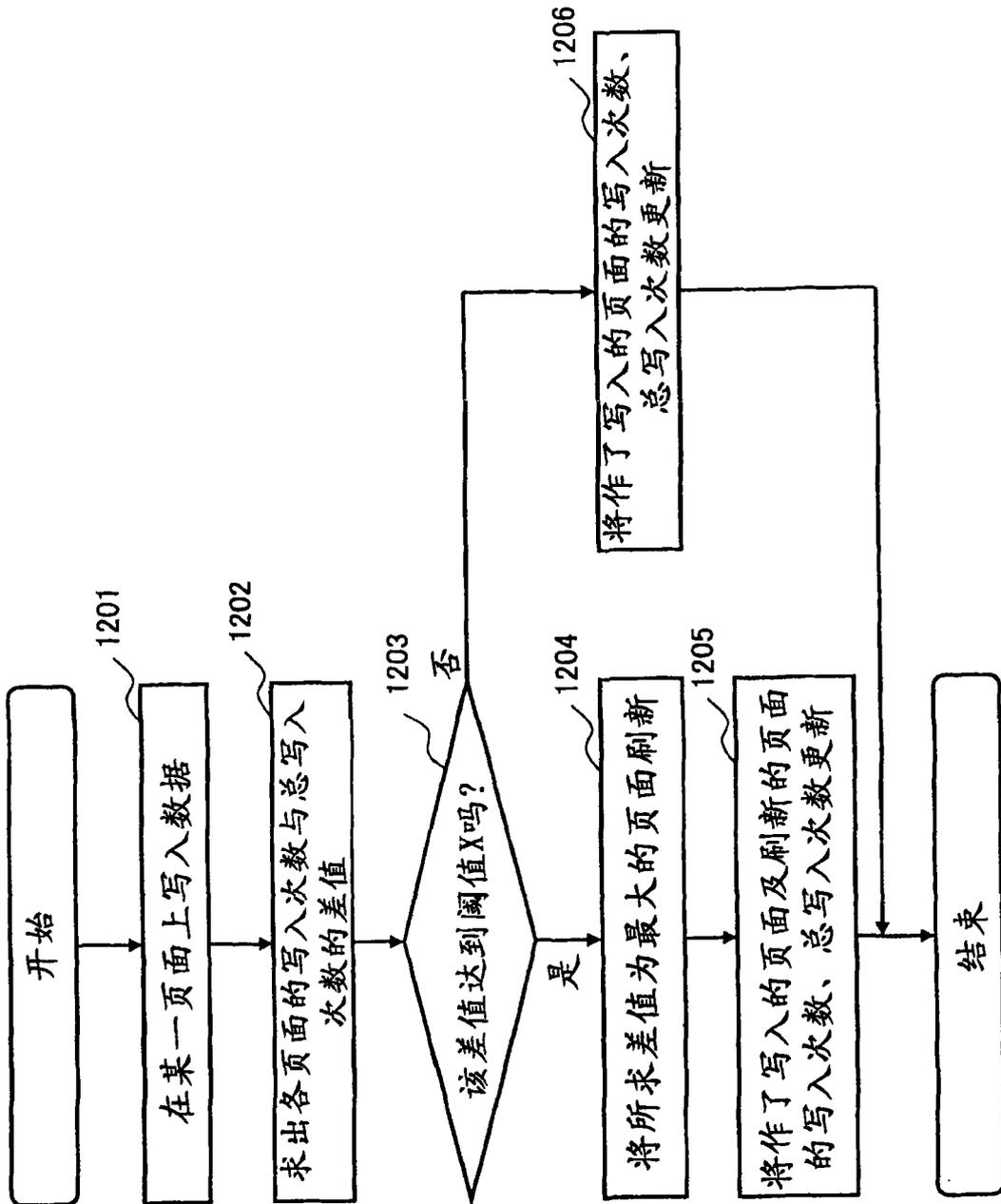


图 12

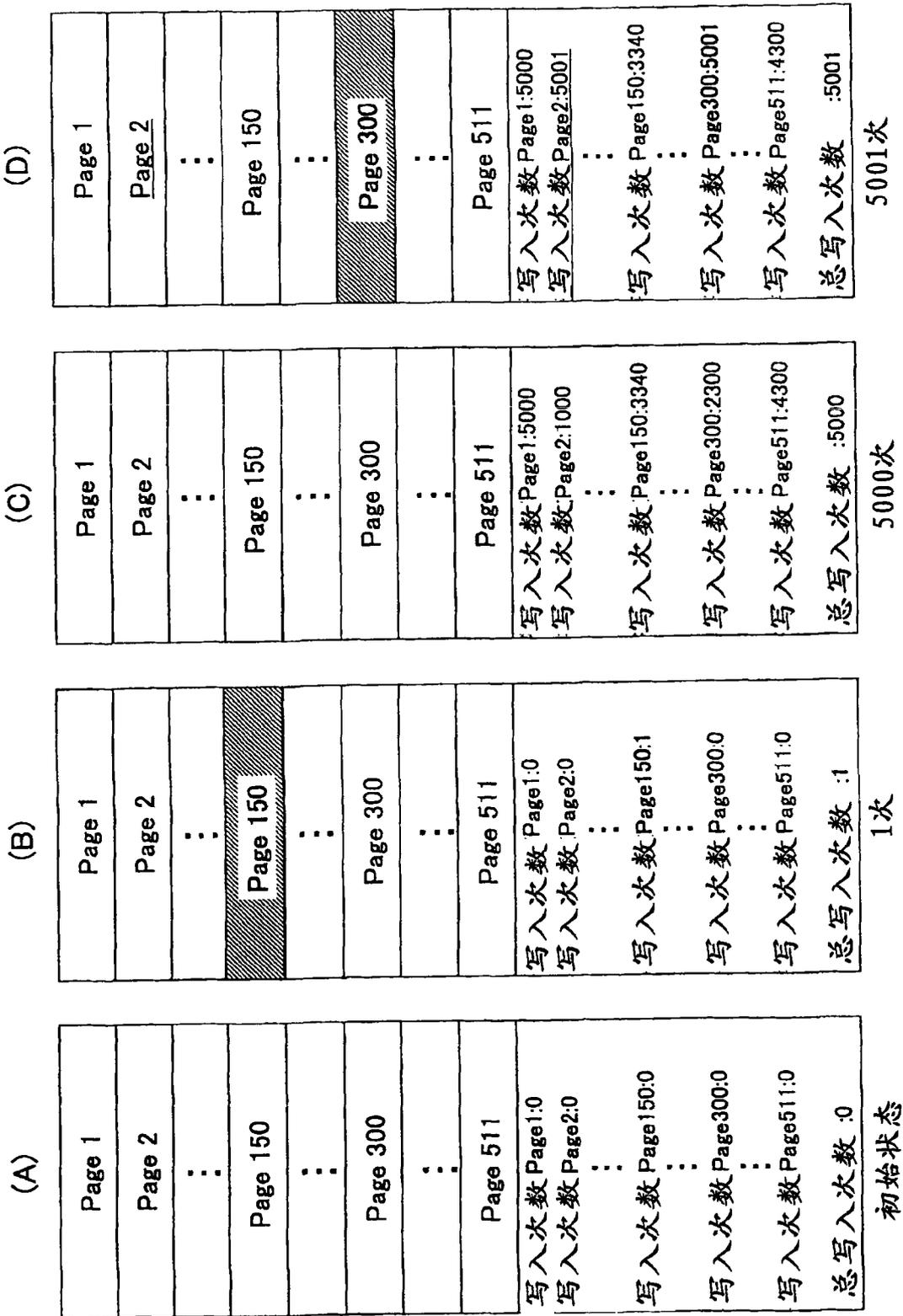


图 13

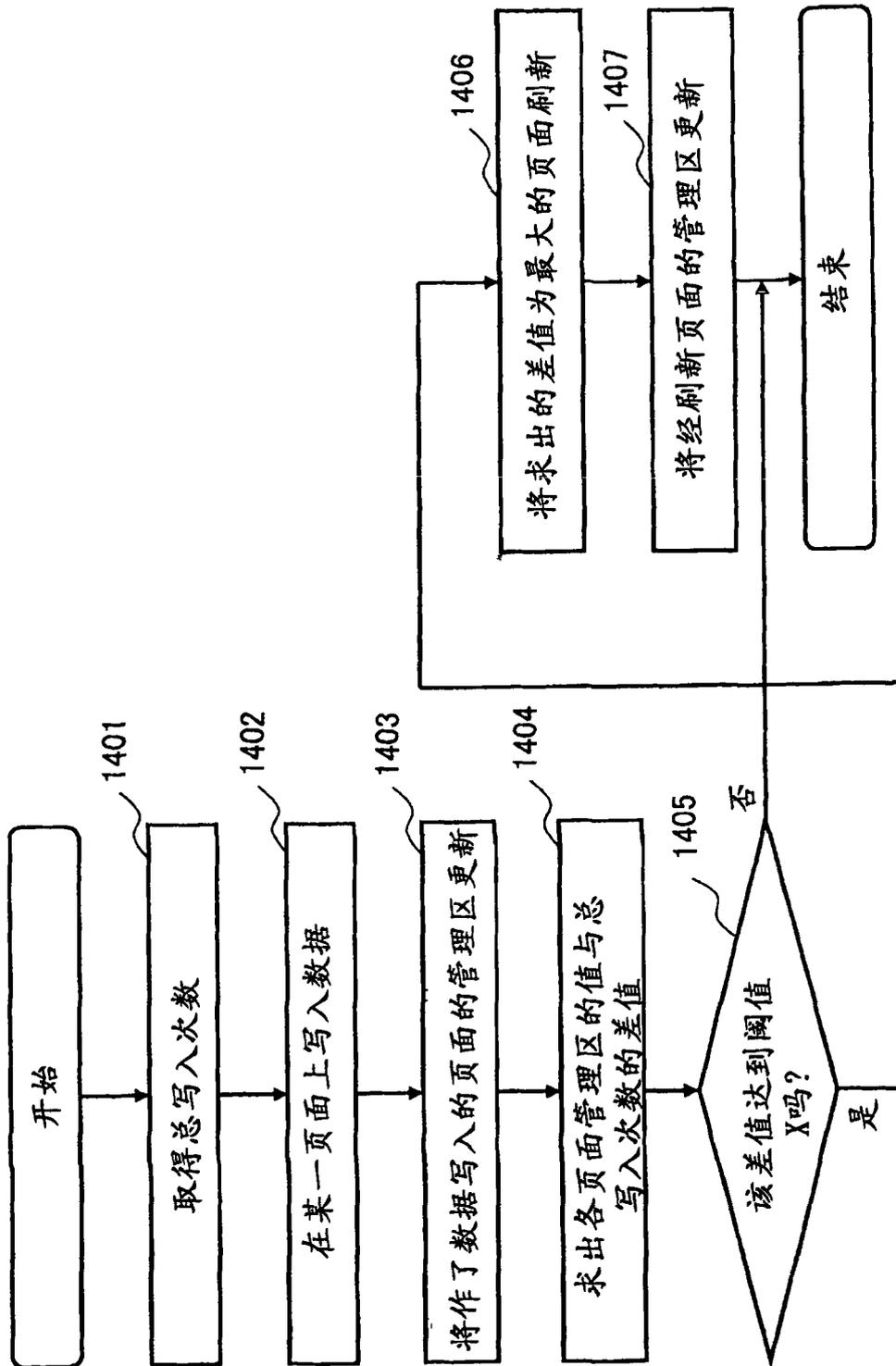


图 14

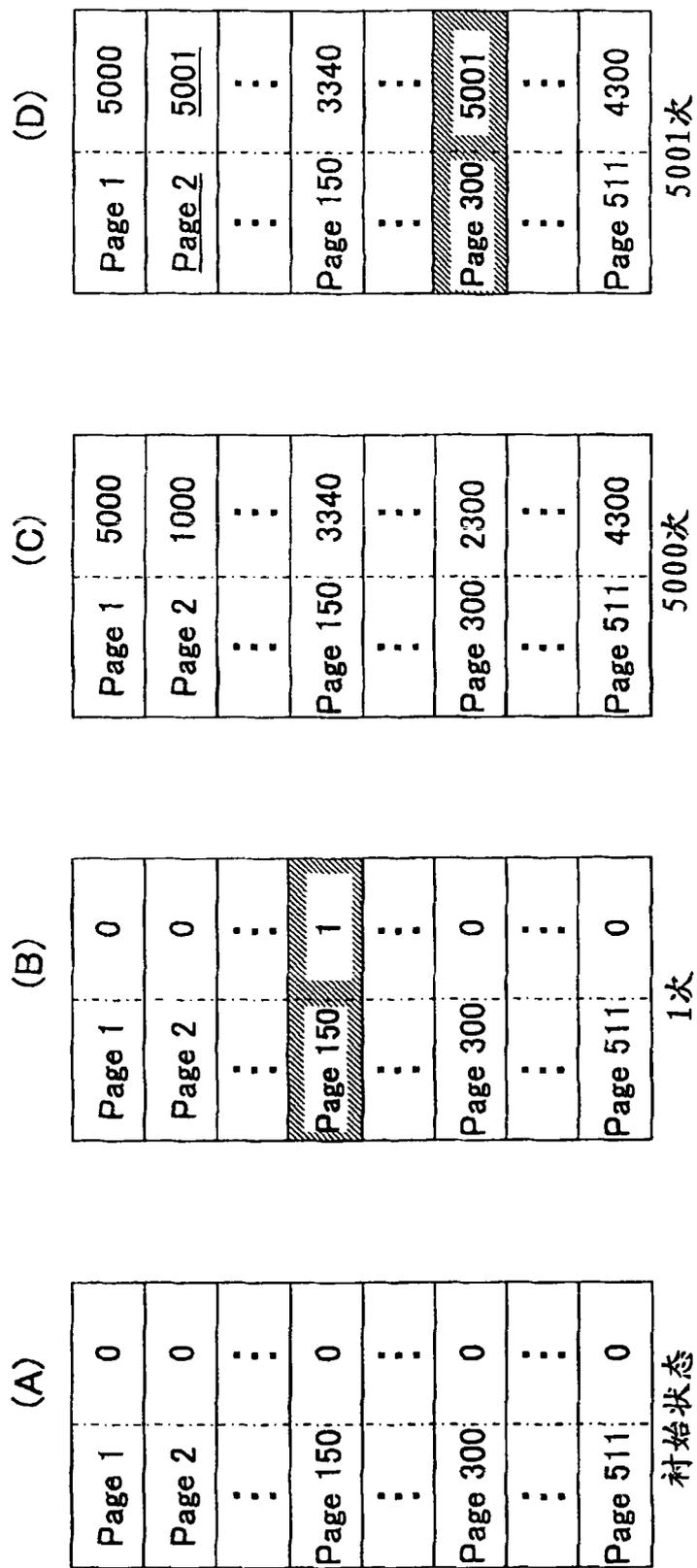


图 15

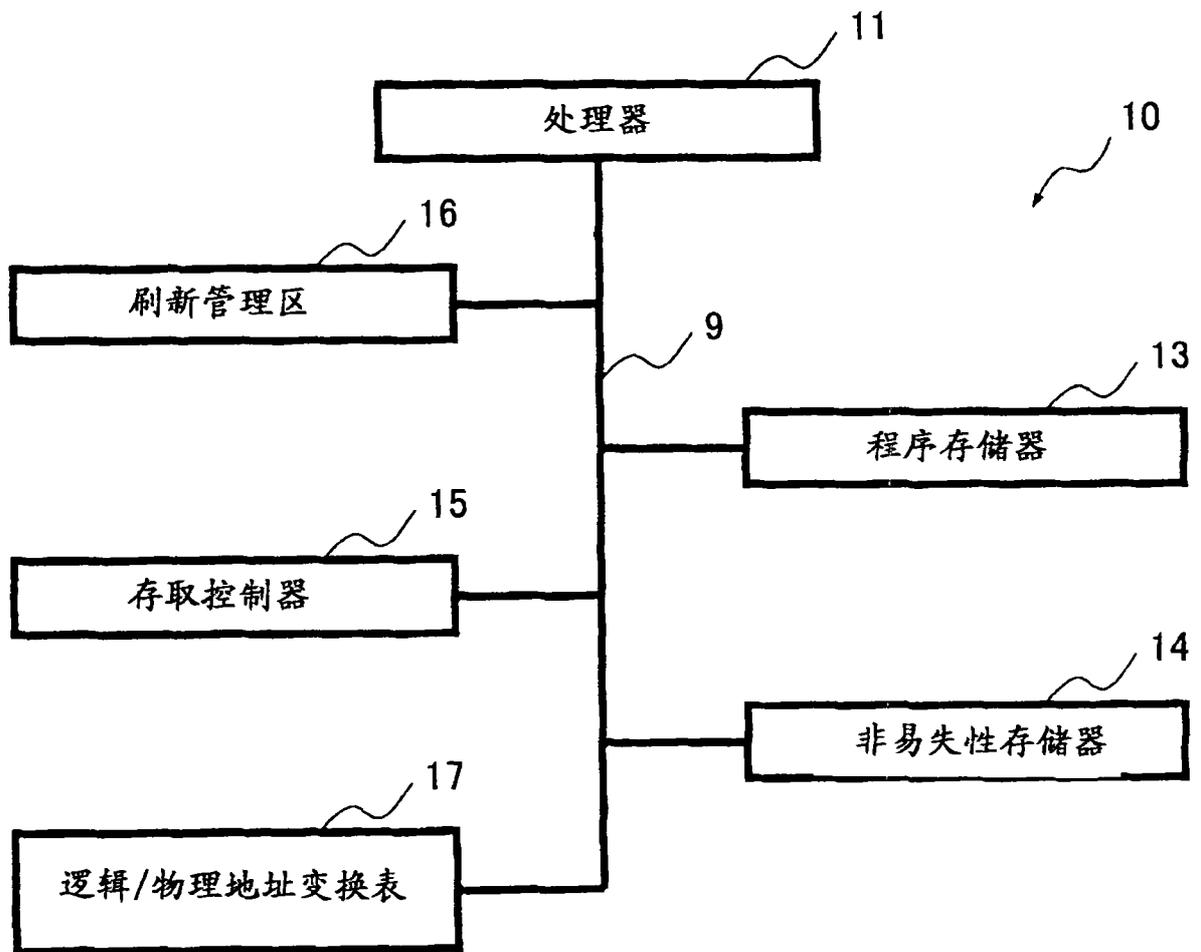


图 16

(A)

Page 1	管理区
⋮	⋮
Page M	管理区
⋮	⋮
Page N	管理区

(B)

变换标志	总写入次数
------	-------

图 17

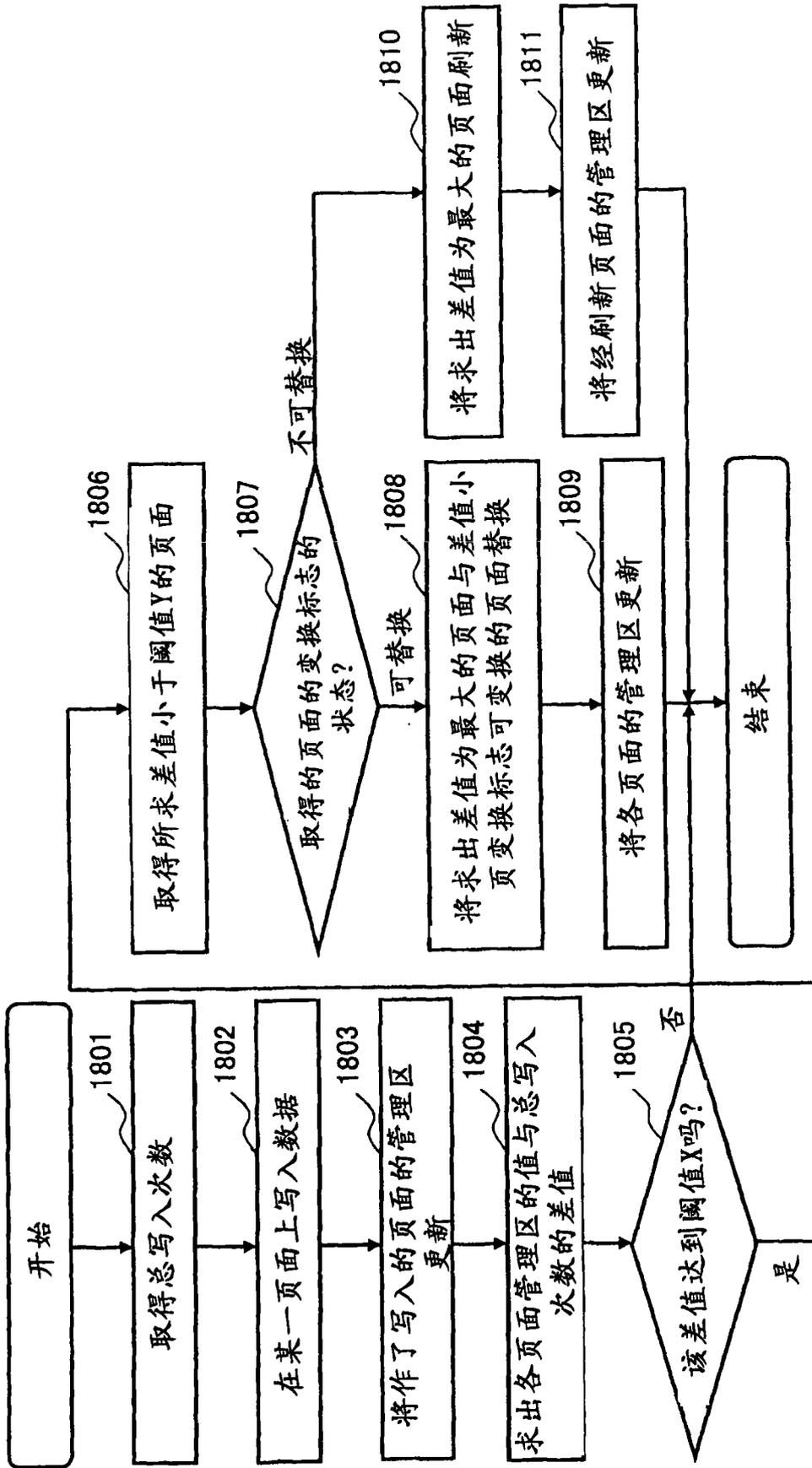


图 18

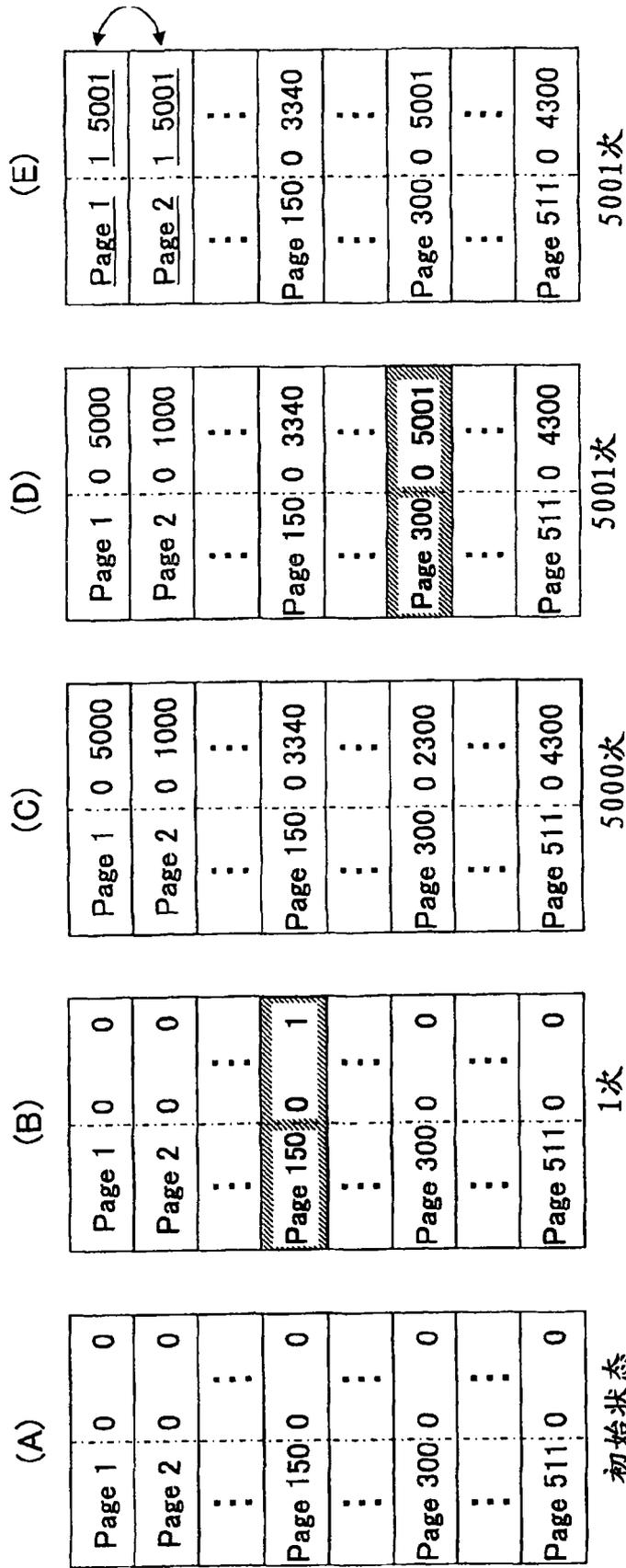


图 19

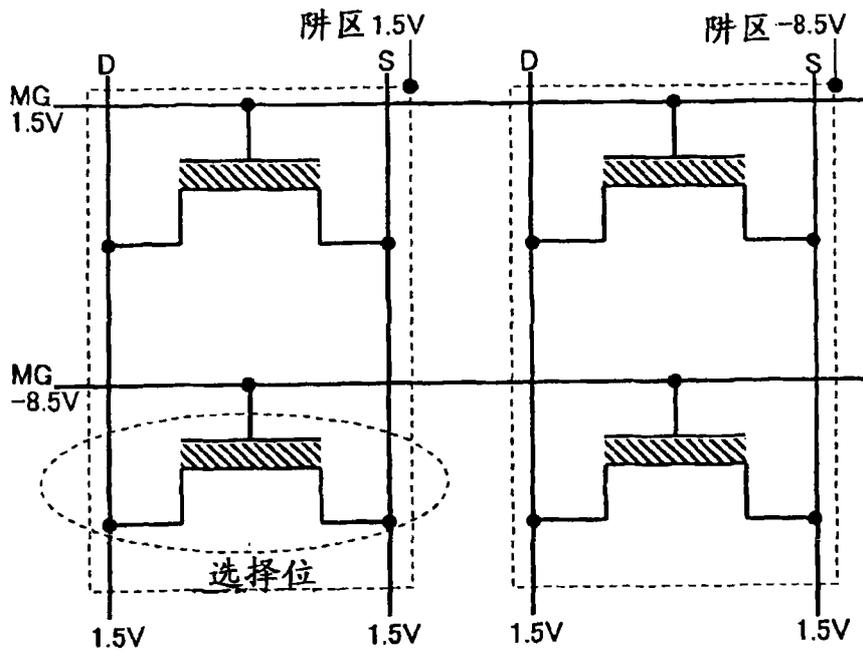


图 20A

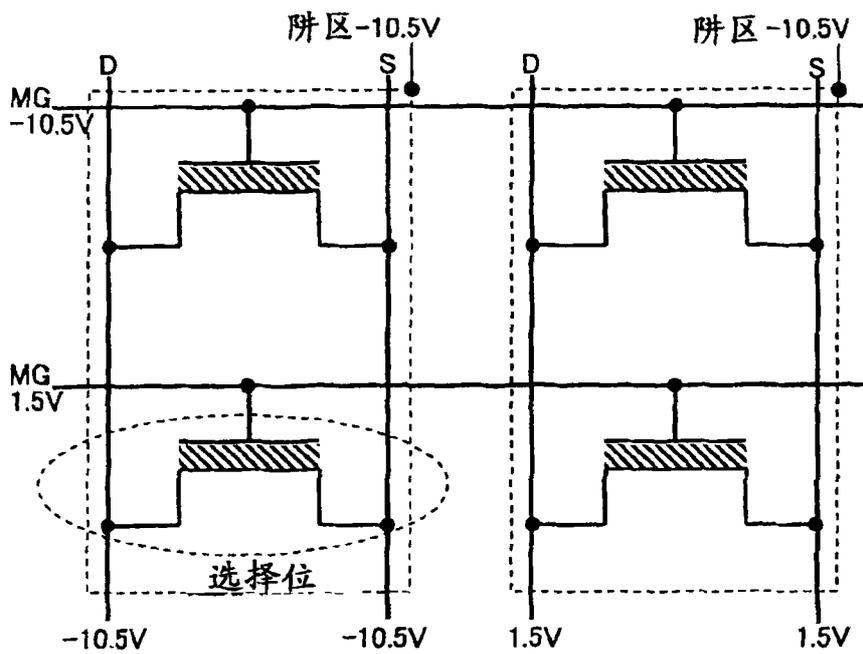


图 20B

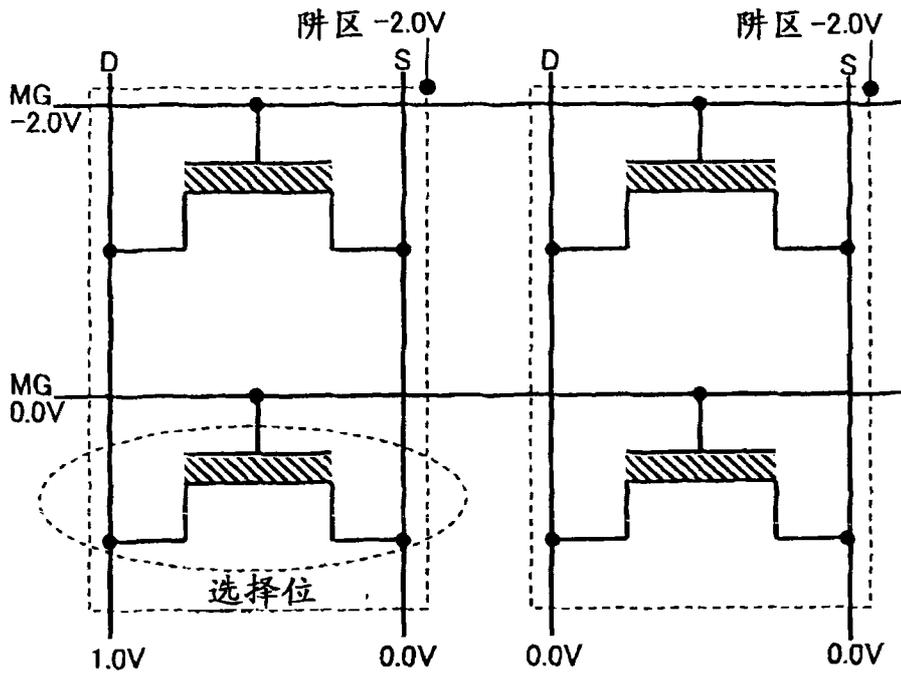


图 20C

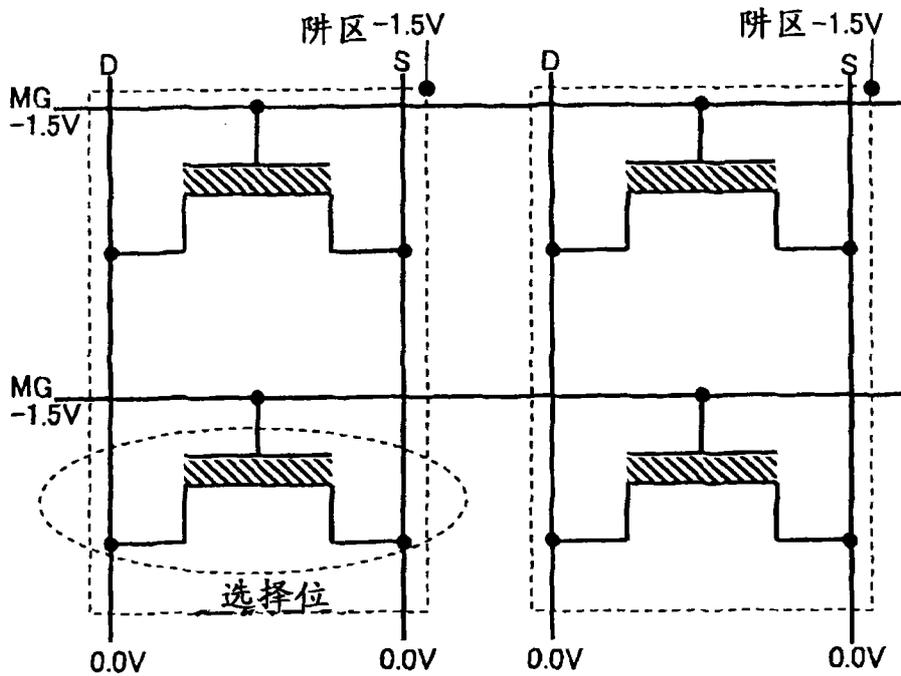


图 20D