



(19) REPUBLIKA HRVATSKA
DRŽAVNI ZAVOD ZA
INTELEKTUALNO VLASNIŠTVO

(10) Identifikator
dokumenta:

HR P20170859 T1



HR P20170859 T1

(12) **PRIJEVOD PATENTNIH ZAHTEJEVA
EUROPSKOG PATENTA**

(51) MKP:
H02M 3/156 (2006.01)

(46) Datum objave prijevoda patentnih zahtjeva: 01.12.2017.

(21) Broj predmeta: P20170859T

(22) Datum podnošenja zahtjeva u HR: 06.06.2017.

(86) Broj međunarodne prijave: PCT/US2014020424
Datum podnošenja međunarodne prijave: 04.03.2014.

(96) Broj europske prijave patenta: EP 14715731.7
Datum podnošenja europske prijave patenta: 04.03.2014.

(87) Broj međunarodne objave: WO 2014138130
Datum međunarodne objave: 12.09.2014.

(97) Broj objave europske prijave patenta: EP 2965414 A1
Datum objave europske prijave patenta: 13.01.2016.

(97) Broj objave europskog patenta: EP 2965414 B1
Datum objave europskog patenta: 19.04.2017.

(31) Broj prve prijave: 201313791868 (32) Datum podnošenja prve prijave: 08.03.2013. (33) Država ili organizacija podnošenja prve prijave: US

(73) Nositelj patenta: Qualcomm Incorporated, 5775 Morehouse Drive, San Diego, CA 92121-1714, US

(72) Izumitelj: Sugato Mukherjee, c/o Qualcomm Incorporated, 5775 Morehouse Drive, San Diego, 92121-1714 CA, US

(74) Zastupnik: ZMP IP d.o.o., 10000 Zagreb, HR

(54) Naziv izuma: **METODA ZA UNAPRIJEDNO VOĐENJE FREKVENCIJE ZA STRUJNI REŽIM HISTEREZNOG SILAZNOG REGULATORA**

HR P20170859 T1

PATENTNI ZAHTEJEVI

1. Metoda (400) rada naponskog regulatora koji ima mnoštvo prekidača i vremensko razdoblje odgode T_{Td} , navedena metoda obuhvaća:
 5 omogućavanje (402) parametra histereze V_{hyst} do komparatora histereze, parametar histereze V_{hyst} je funkcija komponenata kruga, naponskog izlaza V_{out} regulatora, naponskog ulaza V_{in} regulatora i signala koji pokreće jednog od mnoštva prekidača; i
 pokretanje (404) prekidača na temelju parametra histereze; karakterizirano na način da jedna ili više sastavnica kruga koje omogućuju parametar histereze također određuje vremensko razdoblje histereze T_{hyst} , vremensko razdoblje histereze T_{hyst} određuje u kombinaciji s vremenskim razdobljem kašnjenja T_{Td} , vremenskog razdoblja prebacivanja T za regulator koji je izrazito ustaljen.
2. Metoda iz patentnog zahtjeva 1, pri čemu sastavnice kruga sadrže prvi otpornik koji ima otpor R_1 , drugi otpornik koji ima otpor R_2 , treći otpornik koji ima otpor R_3 i četvrti otpornik koji ima otpor R_4 i parametar histereze V_{hyst} je omogućen sljedećim:

$$V_{hyst} = 2 * (I_1 - I_2 - I_3) * R_4$$

gdje je I_1 temeljen na V_{out} i R_1 , I_2 je temeljen na V_{out} i R_2 , I_3 je temeljen na V_{in} i R_3 .

3. Metoda iz patentnog zahtjeva 2, gdje je vremensko razdoblje histereze omogućeno sljedećim:

$$T_{hyst} = V_{hyst} * L / \{Asns * V_{out} * (1 - D)\}$$

gdje je L induktivnost induktora regulatora, $Asns$ je temeljen na naponu primijećenom duž induktora i struji kroz induktor, a $D = V_{out}/V_{in}$.

4. Metoda iz patentnog zahtjeva 2, gdje su R_1 , R_2 , R_3 i R_4 takvi da:

$$T_{hyst} = L / Asns * \{[K_1] - [K_2 * D / (1 - D)] - [K_3 * 1/D]\}$$

gdje je $K_1 = 2 * R_4 / R_1$, $K_2 = 2 * R_4 / R_2$ i $K_3 = R_4 / R_3$.

5. Metoda iz patentnog zahtjeva 4, je vremensko razdoblje kašnjenja T_{Td} regulatora omogućeno sljedećim:

$$T_{Td} = T_d * \{1 + D / (1 - D) + 1/D\}$$

gdje je T_d poznata vrijednost naponskog regulatora i $D = V_{out}/V_{in}$.

6. Metoda iz patentnog zahtjeva 4, gdje su R_2 , R_3 i R_4 takvi da je vremensko razdoblje prebacivanja T regulatora omogućeno sljedećim:

$$T = T_{Td} + T_{hyst} = T_d + [K_1 * L / Asns]$$

gdje je T_d poznata vrijednost za naponski regulator.

7. Naponski regulator (502), obuhvaća:
 sredstvo (504) za omogućavanje parametra histereze V_{hyst} komparatoru histereze, parametar histereze V_{hyst} je funkcija komponenata kruga, naponskog izlaza V_{out} regulatora, naponskog ulaza V_{in} regulatora i signala koji pokreće jednog od mnoštva prekidača; i
 35 sredstvo (506) za pokretanje mnoštva prekidača na temelju parametra histereze; karakterizirano na način da jedna ili više sastavnica kruga koje omogućuju parametar histereze također određuju vremensko razdoblje histereze T_{hyst} , vremensko razdoblje histereze T_{hyst} određuje u kombinaciji s vremenskim razdobljem kašnjenja T_{Td} , vremenskog razdoblja prebacivanja T za regulator koji je izrazito ustaljen.
8. Regulator iz patentnog zahtjeva 7, pri čemu sastavnice kruga obuhvaćaju prvi otpornik koji ima otpor R_1 , drugi otpornik koji ima otpor R_2 , treći otpornik koji ima otpor R_3 i četvrti otpornik koji ima otpor R_4 i parametar histereze V_{hyst} je omogućen sljedećim:

$$V_{hyst} = 2 * (I_1 - I_2 - I_3) * R_4$$

gdje je I_1 temeljen na V_{out} i R_1 , I_2 je temeljen na V_{out} i R_2 , I_3 je temeljen na V_{in} i R_3 .

9. Regulator iz patentnog zahtjeva 8, gdje je vremensko razdoblje histereze omogućeno sljedećim:

$$T_{hyst} = V_{hyst} * L / \{Asns * V_{out} * (1 - D)\},$$

gdje je L induktivnost induktora regulatora, $Asns$ je temeljen na naponu primijećenom duž induktora i struji kroz induktor, a $D = V_{out}/V_{in}$.

10. Regulator iz patentnog zahtjeva 9, gdje su R_1 , R_2 , R_3 i R_4 takvi da:

$$T_{hyst} = L / Asns * \{[K_1] - [K_2 * D / (1 - D)] - [K_3 * 1/D]\}$$

gdje je $K_1 = 2 * R_4 / R_1$, $K_2 = 2 * R_4 / R_2$ i $K_3 = R_4 / R_3$.

11. Regulator iz patentnog zahtjeva 10, gdje je vremensko razdoblje kašnjenja T_{Td} regulatora omogućeno sljedećim:

$$T_{Td} = T_d * \{1 + D / (1 - D) + 1/D\}$$

gdje je T_d poznata vrijednost za naponski regulator, i $D = V_{out}/V_{in}$.

12. Regulator iz patentnog zahtjeva 10, gdje su R_2 , R_3 i R_4 takvi da je vremensko razdoblje prebacivanja T regulatora omogućeno sljedećim:

$$T = T_{Td} + T_{hyst} = T_d + [K_1 * L / Asns]$$

gdje je T_d poznata vrijednost za naponski regulator.