

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.

<i>H04B 7/26</i> (2006.01)	(45) 공고일자	2006년10월19일
<i>H04Q 7/22</i> (2006.01)	(11) 등록번호	10-0636924
<i>H04L 12/56</i> (2006.01)	(24) 등록일자	2006년10월13일
<i>H04B 1/69</i> (2006.01)		

(21) 출원번호	10-2005-7020572(분할)	(65) 공개번호	10-2005-0110715
(22) 출원일자	2005년10월28일	(43) 공개일자	2005년11월23일
(62) 원출원	특허10-2000-7004817		
번역문 제출일자	원출원일자 : 2000년05월03일 2005년10월28일	심사청구일자	2003년10월29일
(86) 국제출원번호	PCT/US1998/023428	(87) 국제공개번호	WO 1999/23844
국제출원일자	1998년11월03일	국제공개일자	1999년05월14일

(81) 지정국 국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬랜드, 일본, 케냐, 키르키즈스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크맨, 터키, 트리니다드토바고, 우크라이나, 우간다, 우즈베키스탄, 베트남, 폴란드, 포르투칼, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 세르비아 앤 몬테네그로, 짐바브웨, 가나, 감비아, 크로아티아, 인도네시아, 시에라리온,

AP ARIPO특허 : 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 짐바브웨, 가나, 감비아,

EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르키즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크맨,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀란드, 사이프러스,

OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디브와르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우,

(30) 우선권주장 08/963,386 1997년11월03일 미국(US)

(73) 특허권자 콜콤 인코포레이티드
미국 캘리포니아 샌디에고 모어하우스 드라이브5775 (우 92121-1714)

(72) 발명자 파도바니, 로베르토
미국 92130 캘리포니아 샌디에고 웨일드 포인트 13593

신드후샤야나, 나가브후샤나, 티.
미국 92126 캘리포니아 샌디에고 대브니 드라이브 #63 10635

휘틀리, 찰스, 이., 3세
미국 92014 캘리포니아 텔 마 카미노 텔 바르코 2208

벤더, 폴, 이.
미국 92122 캘리포니아 샌디에고 앤젤 애브뉴 2879

블랙, 피터, 제이.
미국 92037 캘리포니아 라 콜라 빌라 라 콜라 드라이브 8558아파트먼트
258

그롭, 매튜
미국 92037 캘리포니아 라 콜라 보르도 애브뉴 2757

하인더링, 저그, 케이.
미국 92130 캘리포니아 샌디에고 세레나타 플레이스 4655

(74) 대리인 남상선

심사관 : 정현주

(54) 데이터 전송 장치 및 방법, 통신 유니트 및 데이터 수신 및 처리 방법

요약

본 발명의 고속 패킷 데이터 전송은 가변 속도 전송이 가능한 데이터 통신 시스템에서 순방향 링크의 이용을 향상시키고 전송 지연을 감소시킨다. 순방향 링크를 통한 데이터 전송은 시간 멀티플렉싱되고, 기지국은 각 타임 슬롯에서의 순방향 링크에 의해 지원된 최고 데이터 속도로 일 이동국으로 전송한다. 데이터 속도는 이동국에서 측정된 순방향 링크 신호의 최대 C/I 측정치에 의해 결정된다. 데이터 패킷이 에러로 수신된 것으로 결정되면, 이동국은 기지국으로 NACK 메시지를 다시 전송한다. NACK 메시지는 에러로 수신된 데이터 패킷을 재전송하기 위한 결과물이다. 데이터 패킷은 데이터 패킷 내의 각 데이터 유니트를 식별하기 위해 시퀀스 밖으로부터 전송될 수 있다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 다수의 셀, 다수의 기지국 및 다수의 이동국을 포함하는 본 발명의 데이터 통신 시스템의 도면이다.

도 2는 본 발명의 데이터 통신 시스템의 서브시스템의 블록도의 일 예이다.

도 3a-3b는 본 발명의 순방향 링크 구조의 블록도이다.

도 4a는 본 발명의 순방향 링크 프레임 구조의 일 예의 도면이다.

도 4b-4c는 순방향 트래픽 채널과 전력 제어 채널을 각각 도시한 도면이다.

도 4d는 본 발명의 평처링된 패킷의 도면이다.

도 4e-4g는 각각 두개의 데이터 패킷 포맷과 제어 채널 캡슐에 대한 일 예의 도면이다.

도 5는 순방향 링크의 고속 패킷 전송을 도시한 타이밍도의 일 예이다.

도 6은 본 발명의 역방향 링크 구조의 일 예의 블록도이다.

도 7은 본 발명의 역방향 링크 프레임 구조의 일 예의 도면이다.

도 7b는 역방향 링크 액세스 채널의 일 예의 도면이다.

도 8은 역방향 링크를 통한 고속 데이터 전송을 도시한 타이밍도의 일 예이다.

도 9는 이동국의 다수의 동작 상태중에서의 전이를 도시한 상태도의 일 예이다.

도 10은 이상적인 육각 셀룰러 배치에서 C/I 분배의 누적 분배 함수(CDF)의 도면이다.

※ 도면의 주요 부분에 대한 도면 부호의 설명 ※

4: 기지국 6: 이동국

10: 기지국 제어기 14: 선택 엘리먼트

16: 호출 제어 프로세서 20: 데이터 소스

22: 데이터 싱크 24: 패킷 네트워크 인터페이스

30: PSTN 40: 데이터 큐

42: 채널 엘리먼트 44: RF 유니트

46: 안테나 48: 채널 스케줄러

62: 프론트 엔드 64: 복조기

66: 디코더: 68: 데이터 싱크

70: 데이터 소스 72: 인코더

74: 변조기 76: 제어기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 데이터 통신에 관한 것으로, 특히, 고속 패킷 데이터를 전송하기 위한 신규하고 향상된 방법 및 장치에 관한 것이다.

현재의 통신 시스템은 다양한 애플리케이션을 지원하는 것이 요구된다. 상기 통신 시스템은 "TIA/EIA/IS-95 Mobile Station-Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System"을 따르는 코드 분할 다중 액세스(CDMA) 시스템이며, 여기에서 IS-95 표준이라 참조된다. CDMA 시스템에 의해 지상 링크를 통한 사용자들 간의 음성과 데이터 통신이 가능하다. 다중 액세스 통신 시스템의 CDMA 기술의 사용은 "SPREAD

SPECTRUM MULTIPLE ACCESS COMMUNICATION SYSTEM USING SATELLITE OF TERRESTRIAL REPEATERS"로 표제된 미국 특허 번호 제 4,901,307호와 "SYSTEM AND METHOD FOR GENERATING WAVEFORMS IN A CDMA CELLULAR TELEPHONE SYSTEM"로 표제된 미국 특허 번호 제 5,103,459 호에 개시되어 있으며, 본 발명의 양수인에게 모두 양도되며 여기에서 상호 참조된다.

본 명세서에서, 기지국은 이동국이 통신하는 하드웨어로서 참조된다. 셀은 사용 조건에 따라 하드웨어 또는 지리적 서비스 영역으로서 참조된다. 섹터는 셀의 일부분이다. CDMA 시스템의 섹터는 셀의 속성을 가지기 때문에, 셀과 관련하여 명시된 이론은 쉽게 섹터로 확장된다.

CDMA 시스템에서, 사용자간 통신은 하나 이상의 기지국을 통해 수행된다. 이동국의 제 1 사용자는 역방향 링크를 통해 기지국으로 데이터를 전송하여 제 2 이동국의 제 2 사용자와 통신한다. 기지국은 데이터를 수신하며 또 다른 기지국으로 데이터를 전송할 수 있다. 데이터는 동일 기지국 또는 제 2 기지국의 순방향 링크를 통해 제 2 이동국으로 전송된다. 순방향 링크는 기지국으로부터 이동국으로의 전송을 나타내며, 역방향 링크는 이동국으로부터 기지국으로의 전송을 나타낸다. IS-95 시스템에서, 순방향 링크와 역방향 링크는 각각의 할당된 주파수이다.

이동국은 통신하는 동안 적어도 하나의 기지국과 통신한다. CDMA 이동국은 소프트 핸드오프동안 다수의 기지국과 동시에 통신할 수 있다. 소프트 핸드오프는 이전 기지국과의 링크가 중단되기 전에 새로운 기지국과의 링크를 형성하는 프로세스이다. 소프트 핸드오프는 호출이 중단될 가능성을 최소화한다. 소프트 핸드오프 프로세스 동안 하나 이상의 기지국에 의해 이동국과 통신하는 방법 및 시스템은 "MOBILE ASSISTED SOFT HANDOFF IN A CDMA CELLULAR TELEPHONE SYSTEM"으로 표제된 미국 특허 번호 제 5,267,261 호에 개시되어 있으며, 본 발명의 양수인에게 양도되고 여기에서 상호 참조된다. 소프트 핸드오프는 동일 기지국에 의해 서비스되는 다수의 섹터를 통해 발생하는 프로세스이다. 소프트 핸드오프의 프로세스는 1996년 12월 11일에 제출된 "METHOD AND APPARATUS FOR PERFORMING HANDOFF BETWEEN SECTORS OF A COMMON BASE STATION"으로 표제된 미국 특허 출원 번호 제 08/763,498 호에 개시되어 있으며, 본 발명의 양수인에게 양도되며 여기에서 상호 참조된다.

무선 데이터 애플리케이션에 대한 요구가 증가함에 따라, 유효한 무선 데이터 통신 시스템에 대한 필요가 점점 증가하였다. IS-95 표준에 의해 순방향과 역방향 링크를 통해 트래픽 데이터와 음성 데이터가 전송될 수 있다. 고정 크기의 코드 채널 프레임의 트래픽 데이터를 전송하는 방법은 "METHOD AND APPARATUS FOR THE FORMATTING OF DATA FOR TRANSMISSION"으로 표제된 미국 특허 번호 제 5,504,773 호에 개시되어 있으며, 본 발명의 양수인에게 양도되고 여기에서 상호 참조된다. IS-95 표준에 따라, 트래픽 데이터 또는 음성 데이터는 14,4Kbps의 높은 데이터 속도를 가진 20msec 폭의 코드 채널 프레임으로 분할된다.

음성 서비스와 데이터 서비스의 중요한 차이는 음성 서비스에는 업격하고도 고정된 지연 요구 조건이 부과된다는 것이다. 전형적으로, 음성 프레임의 전체적인 단방향 지연은 100msec 보다 적어야 한다. 반대로, 데이터 지연은 데이터 통신 시스템의 효율성을 최적화하기 위해 사용된 가변 파라미터일 수 있다. 특히, 음성 서비스에 의해 허용되는 것보다 상당히 큰 지연을 요구하는 보다 효율적인 에러 보정 코딩 기술이 이용될 수 있다. 효율적인 데이터 코딩 방식의 일 예는 1996년 11월 6일에 제출된 "SOFT DECISION OUTPUT DECODER FOR DECODING CONVOLUTIONALLY ENCODED CODEWORDS"으로 표제된 미국 특허 출원 번호 제 08/743,688 호에 개시되어 있으며, 본 발명의 양수인에게 양도되며 여기에서 상호 참조된다.

음성 서비스와 데이터 서비스간의 다른 중요한 차이는 음성 서비스가 모든 사용자에 대해 고정적이며 공통적인 서비스 등급(GOS)을 요구하는 것이다. 전형적으로, 음성 서비스를 제공하는 디지털 시스템의 경우, 이는 모든 사용자에 대해 고정되며 동일한 전송 속도와 음성 프레임의 에러율에 대한 최소 한계값으로 변형된다. 반대로 데이터 서비스의 경우, GOS는 사용자들 사이에서 다를 수 있으며 데이터 통신 시스템의 전체 효율성이 증가하도록 최적화된 파라미터일 수 있다. 데이터 통신 시스템의 GOS는 전형적으로 미리결정된 데이터량의 전송중에 발생된 총 지연으로 참조되고, 여기에서는 데이터 패킷으로서 참조된다.

음성 서비스와 데이터 서비스간의 다른 중요한 차이는 음성 서비스가 CDMA 통신 시스템에서 소프트 핸드 오프에 의해 제공되는 신뢰할 수 있는 통신 링크를 필요로 한다는 것이다. 소프트 핸드오프에 의해 신뢰성을 향상시키기 위한 두 개 이상의 기지국의 추가 전송이 이루어진다. 그러나, 데이터 전송의 경우에는 에러로 수신된 데이터 패킷을 재전송하기 때문에 상기 추가의 신뢰성을 요구하지 않는다. 데이터 서비스의 경우, 소프트 핸드오프를 지원하는데 사용되는 전송 전력은 추가 데이터를 전송하기 위해 보다 효율적으로 사용될 수 있다.

데이터 통신 시스템의 품질과 효과를 측정하는 파라미터는 시스템의 평균 처리 속도와 데이터 패킷을 전송하는데 필요한 전송 지연이다. 전송 지연은 데이터 통신에서 음성 통신의 경우와 동일한 영향을 주지 않지만, 데이터 통신 시스템의 품질을 측정하는 중요한 매트릭이다. 평균 처리 속도는 통신 시스템의 데이터 전송량의 효율성을 측정한 것이다.

셀룰러 시스템에서의 주어진 사용자의 신호 대 잡음 및 간섭비(C/I)가 커버리지 영역의 사용자의 위치 함수인 것은 공지된 사실이다. 주어진 레벨의 서비스를 유지하기 위해, TDMA와 FDMA 시스템은 주파수 재사용 기술을 사용하며, 이는 모든 주파수 채널 및/또는 타임 슬롯이 각 기지국에 사용되는 것은 아니다. CDMA 시스템에서, 동일한 주파수 할당은 시스템의 모든 셀에서 재사용되며 따라서 전체 효율성이 향상된다. 임의의 사용자의 이동국이 달성하는 C/I는 기지국으로부터 사용자 이동국으로의 특정 링크를 위해 지원할 수 있는 정보율(the information rate)을 결정한다. 전송에 사용된 특정 변조 및 에러 보정 방법은 본 발명에서 데이터 전송을 최적화시키려는 것이며 주어진 레벨의 성능은 대응되는 레벨의 C/I로 달성된다. 육각형 셀 배치를 가지며 모든 셀에서 공통 주파수를 사용하는 이상적인 셀룰러 시스템의 경우, 이상적인 셀에서 달성된 C/I의 분배가 계산될 수 있다.

임의의 사용자에 의해 달성된 C/I는 지상 셀룰러 시스템의 경우 r^3 에서 r^5 로 증가하는 경로 손실의 함수이며, r 은 방사원에 대한 거리이다. 게다가, 경로 손실은 전파의 경로내에서 인공 또는 자연 방해물에 의한 랜덤 변화에 영향을 받는다. 상기 랜덤 변화는 전형적으로 8dB의 표준 편차의 로그노멀 쉐도잉(lognormal shadowing) 랜덤 프로세스로서 모델링된다. 전방향 기지국 안테나를 가진 이상적인 육각 셀 배치, r^4 전파법, 및 8dB 표준 편차의 쉐도잉 프로세스를 달성하기 위한 최종 C/I 분배는 도 10에 도시되어 있다.

획득된 C/I 분배는 임의의 시간과 임의의 위치에서 이동국이 각 기지국에 대한 물리적인 거리와 관계없이 최고 C/I 값을 달성하는 것으로 정의되는 최상의 기지국에 의해 서비스될 때만 달성될 수 있다. 상술한 바와 같이 경로 손실의 랜덤 속성으로 인해 최고 C/I값을 가진 신호는 이동국으로부터 최소의 물리적인 거리와 다른 것일 수 있다. 반대로, 만일 이동국이 단지 최소 거리의 기지국을 통해서만 통신한다면, C/I는 상당히 저하될 수 있다. 그러므로 이동국이 언제나 최고의 서비스를 제공하는 기지국으로/으로부터 통신하는 것은 유리하며, 따라서 최적 C/I값을 얻을 수 있다. 상술한 이상적인 모델의 획득된 C/I 값의 범위는 도 10에 도시되며, 최고값과 최저값의 차이가 10,000과 같이 커질수 있다. 실제 실시예에서 이 범위는 전형적으로 대략 1:100 또는 20dB로 제한된다. 그러므로 CDMA 기지국이 100의 인수만큼 변경될 수 있는 정보 비트율을 가진 이동국을 서비스할 수 있다. 이에 따라 다음 관계식이 적용된다.

$$R_b = W \frac{(C/I)}{(E_b/I_o)^r} \quad (1)$$

여기에서 R_b 는 특정 이동국에 대한 정보율을 나타내며, W 는 스펙트럼 확산 신호에 의해 사용된 총 밴드폭이며, E_b/I_o 는 주어진 레벨 성능을 얻기 위해 필요한 r간섭량에 대한 비트당 에너지이다. 예를 들어, 만일 스펙트럼 확산 신호가 1.2288MHz의 밴드폭(W)을 사용하며 3dB와 같은 평균 E_b/I_o 가 신뢰할 만한 통신에 필요하다면, 최상의 기지국에 대해 3dB의 C/I값을 획득하는 이동국은 1.2288Mbps와 같은 높은 데이터 속도에서 통신할 수 있다. 반대로, 만일 이동국이 인접 기지국의 실질적인 간섭에 영향을 받으며 -7dB의 C/I만을 획득할 수 있다면, 122.88Kbps보다 높은 속도에서는 신뢰할 만한 통신이 지원되지 않을 것이다. 그러므로, 평균 처리율을 최적화하도록 설계된 통신 시스템은 최상의 서비스를 제공하는 기지국으로부터 원격 사용자가 신뢰성 있게 지원할 수 있는 최고의 데이터 속도(R_b)로 각각의 원격 사용자를 서비스할 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 데이터 통신 시스템은 CDMA 기지국으로부터 이동국으로 데이터 처리 능력을 최적화하며 상술한 특성을 이용할 수 있어야 한다.

발명의 구성 및 작용

본 발명은 CDMA 시스템의 고속 패킷 데이터 전송을 위한 신규하고 개선된 방법 및 장치에 관한 것이다. 본 발명은 순방향과 역방향 링크를 통해 데이터를 전송하는 수단을 제공함으로써 CDMA 시스템의 효율성을 향상시킨다. 각 이동국은 하나

이상의 기지국과 통신하며 기지국과 통신하는 동안 제어 채널을 모니터링한다. 제어 채널은 기지국이 소량의 데이터, 특정 이동국으로 어드레싱되는 페이징 메시지 및 모든 이동국으로의 브로드캐스트 메시지를 전송하도록 이용될 수 있다. 페이징 메시지는 기지국이 이동국에 전송하는 많은 데이터를 가지고 있음을 이동국에 알려준다.

본 발명의 목적은 데이터 통신 시스템의 순방향과 역방향 링크의 이용율을 향상시키기 위한 것이다. 하나 이상의 기지국으로부터 페이징 메시지를 수신함에 따라, 이동국은 모든 타임 슬롯에서의 순방향 링크 신호(예를 들면, 순방향 링크 파일럿 신호)의 신호대 잡음 및 간섭비(C/I)를 측정하며, 현재와 이전의 C/I 측정값을 포함하는 일련의 파라미터를 사용하여 최상의 기지국을 선택한다. 일 실시예를 살펴보면, 모든 타임슬롯에서 이동국은 전용 데이터 요청 채널(DRC)을 통해 선택된 기지국에 측정된 C/I가 신뢰성있게 지원할 수 있는 최고의 데이터 속도로 전송 요청을 전송한다. 선택된 기지국은 DRC 채널을 통해 이동국으로부터 수신된 데이터 속도를 초과하지 않는 데이터 속도로 데이터 패킷내의 데이터를 전송한다. 모든 타임슬롯에서 최상의 기지국으로부터 전송에 의해 개선된 처리율과 전송 지연이 달성된다.

본 발명의 다른 목적은 하나 이상의 타임슬롯의 지속 시간동안 피크 전송 전력에서 선택된 기지국으로부터 이동국으로 이동국에 의해 요구되는 데이터 속도로 전송함으로써 성능을 향상시키려는 것이다. CDMA 통신 시스템에서, 기지국은 사용상의 변동을 계산하기 위해 이용 가능한 전송 전력으로부터 미리결정된 백-오프(예를 들면 3dB)에서 동작한다. 그러므로, 평균 전송 전력은 피크 전력의 반이다. 그러나, 본 발명에서, 고속 데이터 전송이 스케줄링되고, 전력은 전형적으로 분배되지 않기 때문에(예를 들면, 전송중에), 이용 가능한 피크 전력 전송으로부터 백-오프하는 것은 필요하지 않다.

본 발명의 다른 목적은 기지국이 가변수의 타임 슬롯 동안 각 이동국으로 데이터 패킷을 전송함으로 인해 효율성이 개선되는 것이다. 서로 다른 기지국으로부터 타임 슬롯에 따라 상이하게 전송하는 능력은 본 발명의 데이터 통신 시스템이 동작 환경의 변화에 빠르게 적응하도록 한다. 또한, 불연속 타임슬롯으로 데이터 패킷을 전송하는 능력이 본 발명에서 가능하며, 이는 데이터 패킷내의 데이터 유니트를 식별하는데 시퀀스 번호를 사용하기 때문이다.

본 발명의 다른 목적은 중앙 제어기로부터 이동국의 액티브 세트의 멤버인 모든 기지국으로 특정 이동국에 어드레싱된 데이터 패킷을 전송함으로써 유연성을 증가시키려는 것이다. 본 발명에서, 데이터 전송은 각각의 타임슬롯에서 이동국의 액티브 세트의 임의의 기지국으로부터 발생할 수 있다. 각각의 기지국은 이동국으로 전송되는 데이터를 가지는 큐를 포함하기 때문에, 최소 처리 지연으로 효율적인 순방향 링크 전송이 발생할 수 있다.

본 발명의 다른 목적은 예러로 수신된 데이터 유니트에 대해 재전송 메카니즘을 제공하는 것이다. 일 실시예에서, 각 데이터 패킷은 미리결정된 수의 데이터 유니트를 포함하며, 각 데이터 유니트는 시퀀스 번호에 의해 식별된다. 하나 이상의 데이터 유니트를 잘못 수신할 경우, 이동국은 기지국으로부터의 재전송을 위해 손실된 데이터 유니트의 시퀀스 번호를 표시하는 부정 확인 응답(NACK)을 역방향 링크 데이터 채널을 통해 보낸다. 기지국은 NACK 메시지를 수신하면 예러로 수신된 데이터 유니트를 재전송할 수 있다.

본 발명의 다른 목적은 1997년 1월 29일 제출된 "METHOD AND APPARATUS FOR PERFORMING SOFT HANDOFF IN A WIRELESS COMMUNICATION SYSTEM"으로 표제된 미국 특허 출원 번호 제 08/790,497 호에 개시된 절차를 기초로 이동국이 통신을 위해 최상의 기지국 후보를 선택하는 것이며, 상기 특허는 본 발명의 양수인에게 양도되며, 여기에서 상호 참조된다. 일 실시예에서, 기지국은 만일 수신된 파일럿 신호가 미리결정된 상승 임계값을 초과할 때는 이동국의 액티브 세트로 부과될 수 있으며, 파일럿 신호가 미리결정된 하강 임계값 이하일 때 액티브 세트로부터 탈락된다. 선택적인 실시예에서, 기지국은 만일 기지국의 추가 에너지(예를 들면 파일럿 신호에 의해 측정된)와 액티브 세트의 기지국의 에너지가 이전에 미리결정된 임계값을 초과하였다면 액티브 세트로 추가될 수 있다. 상기 선택적인 실시예를 사용하여, 이동국에서 실제와 다른 총 수신 에너지를 포함하는 기지국은 액티브 세트에 추가될 수 없다.

본 발명의 다른 목적은 이동국과 통신하는 기지국중에서 선택된 기지국만이 DRC 메시지를 구별할 수 있도록 이동국이 DRC 채널을 통해 데이터 속도 요청을 전송하고, 미리결정된 타임슬롯의 순방향 링크 전송이 선택된 기지국으로부터 이루어지도록 하는 것이다. 일 실시예에서, 이동국과 통신하는 각각의 기지국은 단일 월시 코드가 할당된다. 이동국은 선택된 기지국에 따라 월시 코드로 DRC 메시지를 커버한다. 직교 코드가 전형적으로 이용되고 월시 코드가 선취될 수 있지만 다른 코드가 DRC 코드를 커버링하기 위해 사용될 수 있다.

본 발명의 데이터 통신 시스템의 일 예에 따르면, 순방향 링크 데이터 전송은 순방향 링크 및 시스템에 의해 지원될 수 있는 최대 데이터 속도 또는 이에 근접한 속도로 일 기지국으로부터 일 이동국으로 생성된다(도 1 참조). 역방향 링크 데이터 전송은 일 이동국으로부터 하나 이상의 기지국으로 발생할 수 있다. 순방향 링크 전송을 위한 최대 데이터 속도의 계산은 이하에서 자세히 기술되어 있다. 데이터는 데이터 패킷으로 분할되며, 각 데이터 패킷은 하나 이상의 타임 슬롯(또는 슬롯들)에서 전송된다. 각 타임슬롯에서, 기지국은 기지국과 통신하는 임의의 이동국에 데이터 전송을 지시할 수 있다.

먼저, 이동국은 미리결정된 액세스 절차를 이용하여 기지국과 통신을 설정한다. 이 접속 상태에서, 이동국은 기지국으로부터 데이터 및 제어 메시지를 수신할 있고, 기지국으로 데이터 및 제어 메시지를 전송할 수 있다. 이동국은 이동국의 액티브 세트의 기지국으로부터의 전송을 위한 순방향 링크를 모니터링한다. 액티브 세트는 이동국과 통신하는 기지국의 리스트를 포함한다. 특히, 이동국은 이동국에서 수신된 액티브 세트의 기지국으로부터 순방향 링크 파일럿의 신호 대 잡음 및 간섭 비(C/I)를 측정한다. 만일 수신된 파일럿 신호가 미리결정된 추가 임계값 이상이거나 미리결정된 털락 임계값 이하라면, 이동국은 기지국에 이를 보고한다. 기지국의 연속 메시지는 이동국에 그 액티브 세트로 또는 액티브 세트로부터 기지국(들)을 추가 또는 제거하게 한다. 이동국의 여러 동작 상태는 이하 기술된다.

만일 보낼 데이터가 없다면, 이동국은 유휴 상태로 복귀하며, 기지국(들)로의 데이터 속도의 정보의 전송을 중단한다. 이동국이 유휴 상태인 동안 이동국은 메시지를 페이징하기 위해 액티브 세트의 하나 이상의 기지국으로부터 제어 채널을 모니터링한다.

만일 이동국에 전송될 데이터가 있다면, 데이터는 액티브 세트의 모든 기지국으로 중앙 제어기에 의해 전송되며 각 기지국의 큐에 저장된다. 페이징 메시지는 다음으로 각 제어 채널을 통해 이동국으로 하나 이상의 기지국에 의해 전송된다. 기지국은 이동국이 기지국 사이에서 스위칭할 때에도 수신을 보장하기 위해 여러 기지국을 통해 동일 시간에 상기 모든 페이징 메시지를 전송할 수 있다. 이동국은 페이징 메시지를 수신하기 위해 하나 또는 그이상의 제어 채널을 통해 신호를 복조하고 디코딩한다.

페이징 메시지를 디코딩하는 경우와 데이터 전송이 완료될 때까지의 각 타임슬롯에 대해서, 이동국은 이동국에 수신된 바와 같이 액티브 세트의 기지국으로부터 순방향 링크 신호의 C/I를 측정한다. 순방향 링크 신호의 C/I는 각각의 파일럿 신호를 측정하여 획득될 수 있다. 이동국은 일련의 파라미터를 기초로 최상의 기지국을 선택한다. 일련의 파라미터는 현재와 이전의 C/I 측정값과 비트 에러율 또는 패킷 에러율을 포함한다. 예를 들어, 최상의 기지국은 최고 C/I 측정값을 기초로 선택될 수 있다. 이동국은 최상의 기지국을 식별하여 데이터 요청 채널(이후 DRC 채널로 참조)을 통해 데이터 요청 메시지(이후 DRC 메시지로 참조)를 선택된 기지국에 전송한다. DRC 메시지는 요구되는 데이터 속도 또는 선택적으로 순방향 링크 채널의 품질의 표시(예를 들면, C/I 측정값 자체, 비트 에러율 또는 패킷 에러율)를 포함할 수 있다. 일 실시예에서, 이동국은 기지국을 유일하게 식별하는 월시 코드를 사용하여 특정 기지국으로 DRC 메시지의 전송을 지시할 수 있다. DRC 메시지 심볼은 유일한 월시 코드를 사용하여 배타적 OR(XOR) 연산된다. 이동국의 액티브 세트의 각각의 기지국은 유일한 월시 코드에 의해 식별되기 때문에, 정확한 월시 코드를 가진 이동국에 의해 실행된 것과 동일한 XOR 동작을 실행하는 선택된 기지국만이 DRC 메시지를 정확하게 디코딩할 수 있다. 기지국은 최고 가능 속도에서 순방향 링크 데이터를 효과적으로 전송하기 위해 각각의 이동국으로부터 속도 제어 정보를 사용한다.

각 타임슬롯에서, 기지국은 데이터 전송을 위해 임의의 페이징된 이동국을 선택할 수 있다. 기지국은 이동국으로부터 수신된 DRC 메시지의 최근값을 기초로 선택된 이동국에 데이터를 전송하기 위한 데이터 속도를 결정한다. 또한, 기지국은 상기 이동국에 유일한 확산 코드를 사용하여 특정 이동국으로의 전송을 유일하게 식별한다. 일 실시예에서, 확산 코드는 IS-95 표준에 의해 지정된 긴 의사 잡음(PN) 코드이다.

이동국은 데이터 패킷이 사용되는 경우 데이터 전송을 수신하며 데이터 패킷을 디코딩한다. 각 데이터 패킷은 다수의 데이터 유니트를 포함한다. 일 실시예에서, 데이터 유니트는 8비트 정보를 포함하지만 서로 다른 데이터 유니트 크기가 정의될 수 있고 본 발명의 범위에 속한다. 일 실시예에서, 각 데이터 유니트는 시퀀스 번호와 관련이 있으며, 이동국은 손실되거나 중복된 전송을 식별할 수 있다. 상기 경우에서, 이동국은 역방향 링크 데이터 채널을 통해 손실 데이터 유니트의 시퀀스 번호를 전달한다. 기지국 제어기는 이동국으로부터 데이터 메시지를 수신하며, 상기 특정 이동국과 통신하는 모든 기지국에 어떤 데이터 유니트가 이동국에 의해 수신되지 않았는지를 표시한다. 기지국은 상기 데이터 유니트의 재전송을 스케줄링 한다.

데이터 통신 시스템의 각 이동국은 역방향 링크를 통해 다수 기지국과 통신할 수 있다. 일 실시예에서, 본 발명의 데이터 통신 시스템은 여러 이유에 의해 역방향 링크를 통한 소프트 핸드오프와 소프터 핸드오프를 지원한다. 우선, 소프트 핸드오프는 역방향 링크를 통해 추가 용량을 소비하는 것이 아니라 적어도 하나의 기지국이 데이터를 신뢰할 만큼 디코딩할 수 있도록 이동국으로 하여금 최소 전력 레벨에서 데이터를 전송하도록 한다. 둘째로, 더 많은 기지국에 의한 역방향 링크 신호의 수신은 전송의 신뢰도를 증가시키며 기지국에서 추가 하드웨어를 필요로 한다.

일 실시예에서, 본 발명의 데이터 전송 시스템의 순방향 링크 성능은 이동국의 비율 요청에 의해 결정된다. 순방향 링크 성능의 추가 이득은 지향성 안테나 및/또는 적응성 공간 필터를 사용하여 달성될 수 있다. 지향성 전송을 제공하는 예시적인 방법 및 장치는 "METHOD AND APPARATUS FOR DETERMINING THE TRANSMISSION DATA RATE IN A

MULTI-USER COMMUNICATION SYSTEM"으로 표제되며 1995년 12월 20일 제출된 미국 특허 출원 번호 제 08/575,049 호와 "METHOD AND APPARATUS FOR PROVIDING ORTHOGONAL SPOT BEAMS, SECTORS, AND PICOCELLS"로 표제되며 1997년 9월 8일 제출된 미국 특허 출원 번호 제 08/925,521 호에 개시되어 있으며, 상기 양 특허는 본 발명의 양수인에게 양도되고 여기에서 상호참조된다.

I. 시스템 설명

도면을 참조하면, 도 1은 여러 셀(2a-2g)을 포함하는 본 발명의 데이터 통신 시스템의 일 예를 나타낸다. 각 셀(2)은 대응되는 기지국(4)에 의해 서비스된다. 여러 이동국(6)은 데이터 통신 시스템 전체에 분산 배치된다. 일 실시예에서, 각 이동국(6)은 각 타임슬롯에서 순방향 링크를 통해 일 기지국(4)과 통신하지만 이동국(6)이 소프트 핸드오프인 경우에 따라 역방향 링크를 통해 하나 이상의 기지국(4)과 통신할 수 있다. 예를 들면, 기지국(4a)은 이동국(6a)으로만 데이터를 전송하며, 기지국(4b)은 타임슬롯(n)에서 순방향 링크를 통해 이동국(6b)으로만 데이터를 전송한다. 도 1에서, 화살표를 가진 실선은 기지국(4)으로부터 이동국(6)으로의 데이터 전송을 나타낸다. 화살표를 가진 점선은 이동국(6)이 파일럿 신호를 수신하지만 어떤 데이터 전송도 기지국(4)으로부터 이루어지지 않는 것을 나타낸다. 역방향 링크 통신은 간략함을 위해 도 1에 도시되지 않았다.

도 1에 도시된 바와 같이, 각 기지국(4)은 바람직하게 임의의 주어진 순간에 일 이동국(6)으로 데이터를 전송한다. 특히, 셀 경계에 가까이 위치한 이동국(6)은 여러 기지국(4)으로부터 파일럿 신호를 수신할 수 있다. 만일 파일럿 신호가 미리 결정된 임계값을 초과하면, 이동국(6)은 이동국(6)의 액티브 세트에 기지국(4)을 추가할 것을 요구할 수 있다. 일 실시예에서, 이동국(6)은 액티브 세트의 제로 또는 일 멤버로부터 데이터 전송을 수신할 수 있다.

본 발명의 데이터 통신 시스템의 기본 서브 시스템을 도시한 블록도가 도 2에 도시되어 있다. 기지국 제어기(10)는 패킷 네트워크 인터페이스(24), PSTN(30), 및 데이터 통신 시스템의 모든 기지국(4; 도 2에는 간략함을 위해 하나의 기지국(4)이 도시됨)과 인터페이스된다. 기지국 제어기(10)는 데이터 통신 시스템의 이동국(6)과 패킷 네트워크 인터페이스(24)와 PSTN(30)에 접속된 다른 사용자 사이에서 통신을 조정한다. PSTN(30)은 표준 전화 네트워크를 통해 사용자와 인터페이스한다(도 2에 도시되지 않음).

기지국 제어기(10)는 많은 선택 엘리멘트(14)를 포함하지만, 단순하게 도 2에는 하나만을 도시하였다. 일 선택 엘리멘트(14)는 하나 이상의 기지국(4)과 일 이동국(6) 사이에서 통신을 제어하기 위해 할당된다. 만일 선택 엘리멘트(14)가 이동국(6)에 할당되지 않는다면, 호출 제어 프로세서(16)는 이동국(6)을 페이징해야한다고 통지된다. 호출 제어 프로세서(16)는 이동국(6)을 페이징할 것을 기지국(4)에 지시한다.

데이터 소스(20)는 이동국(6)에 전송되는 데이터를 포함한다. 데이터 소스(20)는 패킷 네트워크 인터페이스(24)에 데이터를 공급한다. 패킷 네트워크 인터페이스(24)는 데이터를 수신하며, 선택 엘리멘트(14)로 데이터를 라우팅한다. 선택 엘리멘트(14)는 이동국(6)과 통신하는 각 기지국(4)에 데이터를 보낸다. 각 기지국(4)은 이동국(6)에 전송되는 데이터를 포함하는 데이터 큐(40)를 포함한다.

일 실시예에서, 순방향 링크에서, 데이터 패킷은 데이터 속도에 독립적인 미리결정된 데이터량으로 참조된다. 데이터 패킷은 다른 제어 및 코딩 비트로 포맷되며 인코딩된다. 만일 데이터 전송이 여러 월시 채널에서 이루어진다면, 인코딩된 패킷은 병렬 스트림으로 디멀티플렉싱되고 각 스트림은 일 월시 채널을 통해 전송된다.

데이터는 데이터 큐(40)로부터 채널 엘리멘트(42)에 데이터 패킷의 형태로 보내진다. 각 데이터 패킷에 대해, 채널 엘리멘트(42)는 필요한 제어 필드를 입력한다. 데이터 패킷, 제어 필드, 프레임 체크 시퀀스 비트 및 코드 테일 비트는 포맷된 패킷을 포함한다. 채널 엘리멘트(42)는 하나 이상의 포맷된 패킷을 인코딩하며 인코딩된 패킷의 심볼을 인터리빙(또는 재정렬)한다. 다음으로, 인터리빙된 패킷은 스크램블링 시퀀스로 스크램블링되고, 월시 커버로 커버링되고, 긴 PN 코드, 짧은 PN₁ 및 PN_Q 코드로 확산된다. 확산 데이터는 직교 변조되며, 필터링되고 RF 유니트(44)의 전송기에 의해 증폭된다. 순방향 링크 신호는 순방향 링크(50)를 통해 안테나(46)를 경유하여 무선 전송된다.

이동국(6)에서, 순방향 링크 신호는 안테나(60)에 의해 수신되고 프론트 엔드(62)내의 수신기로 라우팅된다. 수신기는 신호를 필터링하고, 증폭하며, 직교 변조하고 양자화한다. 디지털화된 신호는 복조기(DEMOD;64)에 제공되어 긴 PN 코드와 짧은 PN₁, PN_Q 코드로 역확산되고, 월시 커버로 디커버링되며, 동일한 스크램블링 시퀀스로 디스크램블된다. 복조된 데이터

터는 기지국(4)에서 실행된 신호 처리 함수, 특히 디인터리빙, 디코딩 및 프레임 체크 함수의 역함수를 실행하는 디코더(66)에 공급된다. 디코딩된 데이터는 데이터 성크(68)에 공급된다. 상술한 하드웨어는 데이터 전송, 메세징, 음성, 비디오 및 다른 순방향 링크의 통신을 지원한다.

시스템 제어 및 스케줄링 함수는 여러 구현에 의해 성취될 수 있다. 채널 스케줄러(48)의 위치는 중앙 또는 분산 제어/스케줄링 프로세싱이 요구되는지에 따라 결정된다. 예를 들면, 분산 프로세싱의 경우, 제어 스케줄러(48)는 각 기지국(4)의 내부에 위치할 수 있다. 반대로, 중앙 프로세싱의 경우, 채널 스케줄러(48)는 기지국 제어기(10)내부에 위치할 수 있고 여러 기지국(4)의 데이터 전송을 조정하도록 설계될 수 있다. 상술한 기능에 대한 다른 구현은 본 발명의 영역에서 고려될 수 있다.

도 1에 도시된 바와 같이, 이동국(6)은 데이터 통신 시스템 전체에 분산 배치되며 순방향 링크를 통해 제로 또는 하나의 기지국(4)과 통신할 수 있다. 일 실시예에서, 채널 스케줄러(48)는 기지국(4)의 순방향 링크 데이터 전송을 조정한다. 일 실시예에서, 채널 스케줄러(48)는 기지국(4)의 채널 큐(40)와 채널 엘리멘트(42)에 접속되며 큐 크기를 수신한다. 큐 크기는 이동국(6)으로 전송하기 위한 데이터량과 이동국(6)의 DRC 메시지를 나타낸다. 채널 스케줄러(48)는 최대 데이터 처리율과 최소 전송 지연의 시스템 목적이 최적화되도록 고속 데이터 전송을 스케줄링한다.

일 실시예에서, 데이터 전송은 통신 링크의 품질의 일부를 기초로 스케줄링된다. 링크 품질을 기초로 전송 속도를 선택하는 통신 시스템의 예가 "METHOD AND APPARATUS FOR PROVIDING HIGH SPEED DATA COMMUNICATIONS IN A CELLULAR ENVIRONMENT"로 표제되고 1996년 9월 11일 제출된 미국 특허 출원 번호 제 08/741,320 호에 개시되어 있으며, 본 발명의 양수인에게 양도되고 여기에서 상호 참조된다. 본 발명에서, 데이터 통신의 스케줄링은 사용자의 GOS, 큐 크기, 데이터 타입, 이전에 경험된 지연량, 및 데이터 전송의 에러율과 같은 추가 고려 사항을 기초로 한다. 상기 고려 사항은 "METHOD AND APPARATUS FOR FORWARD LIND RATE SCHEDULING"로 표제되고 1997년 2월 11일에 제출된 미국 특허 출원 번호 제 08/798,951 호와 "METHOD AND APPARATUS FOR REVERSE LINK RATE SCHEDULING"로 표제되고 1997년 8월 20일 제출된 미국 특허 번호 제 08/914,928 호에 자세히 설명되어 있으며, 양 특허는 본 발명의 양수인에게 양도되고 여기에서 상호 참조된다. 다른 요소는 데이터 전송을 스케줄링하는데 있어 고려될 수 있으며 본 발명의 영역내에 존재한다.

본 발명의 데이터 통신 시스템은 역방향 링크를 통한 데이터와 메시지 전송을 지원한다. 이동국(6)에서, 제어기(76)는 데이터 또는 메시지를 인코더(72)에 라우팅함으로서 데이터 또는 메시지 전송을 처리한다. 제어기(76)는 이하에서 설명되는 함수를 실행하기 위해 프로그램된 ASIC 또는 마이크로콘트롤러, 마이크로프로세서, 디지털 신호 프로세싱(DSP)칩에서 실행될 수 있다.

일 실시예에서, 인코더(72)는 전술한 미국 특허 번호 5,504,773에 개시된 블랭크와 버스트 신호 데이터 포맷과 일치하는 메시지를 인코딩한다. 인코더(72)는 일련의 CRC 비트를 발생시키며 부가하고, 일련의 코드 테일 비트를 부가하고, 데이터와 부가 비트를 인코딩하며, 인코딩된 데이터의 심볼을 재정렬한다. 인터리빙된 데이터는 변조기(MOD;74)에 공급된다.

변조기(74)는 여러 실시예에서 실행될 수 있다. 일 실시예에서(도 6참조), 인터리빙된 데이터는 월시 코드로 커버링되며, 또한 긴 PN 코드로 확산되고, 짧은 PN 코드로 확산된다. 확산 데이터는 프론트 엔드(62)의 전송기에 공급된다. 전송기는 역방향 링크(52)를 통해 안테나(46)를 경유하여 역방향 링크 신호를 변조하며, 필터링하고 무선 전송한다.

일 실시예에서, 이동국(6)은 긴 PN 코드에 따라 역방향 링크 데이터를 확산한다. 각 역방향 링크 채널은 공통의 긴 PN 시퀀스의 시간 오프셋에 따라 정의된다. 두개의 서로다른 오프셋에서 최종 변조 시퀀스는 비상관된다. 이동국(6)의 오프셋은 이동국(6)의 유일한 번호의 식별에 따라 결정되며, IS-95의 실시예에서 이동국(6)은 이동국 특정 식별 번호이다. 그러므로 각각의 이동국(6)은 유일한 전기 일련 번호에 따라 비상관된 역방향 링크 채널을 통해 전송한다.

기지국(4)에서, 역방향 링크 신호는 안테나(46)에 의해 수신되며 RF 유니트(44)에 공급된다. RF 유니트(44)는 신호를 필터링하고, 증폭하며, 복조하고, 양자화하며, 채널 엘리멘트(42)에 디지털화된 신호를 공급한다. 채널 엘리멘트(42)는 긴 PN 코드와 짧은 PN 코드로 디지털 신호를 역확산한다. 채널 엘리멘트(42)는 또한 월시 코드 디커버링과 파일럿 및 DRC 추출을 실행한다. 채널 엘리멘트(42)는 복조된 데이터를 재정렬하고, 디인터리빙된 데이터를 디코딩하며, CRC 체크 기능을 수행한다. 디코딩된 데이터, 예를 들어, 데이터 또는 메시지는 선택 엘리멘트(14)에 공급된다. 선택 엘리멘트(14)는 적당한 목적지에 데이터와 메시지를 라우팅한다. 채널 엘리멘트(42)는 또한 수신된 데이터 패킷의 상태를 나타내는 품질 지시자를 선택 엘리멘트(14)에 전송할 수 있다.

일 실시예에서, 이동국(6)은 세개의 동작 상태중 하나일 수 있다. 이동국(6)의 여러 동작 상태들 간의 전이를 나타내는 상태도가 도 9에 도시되어 있다. 액세스 상태(902)에서, 이동국(6)은 액세스 프로브를 전송하며 기지국(4)에 의한 채널 할당을 대기한다. 채널 할당은 전력 제어 채널과 같은 리소스의 할당 및 주파수 할당을 포함한다. 만일 이동국(6)이 페이징되며 다가오는 데이터 전송이 경고 되거나, 이동국(6)이 역방향 링크를 통해 데이터를 전송한다면, 이동국(6)은 액세스 상태(902)로부터 접속된 상태(904)로 전이될 수 있다. 접속된 상태(904)에서, 이동국(6)은 데이터를 교환(예를들면, 전송 또는 수신)하고 핸드오프 동작을 실행한다. 해제 절차가 완료되면, 이동국(6)은 접속된 상태(904)로부터 유휴 상태(906)로 전이한다. 이동국(6)은 또한 기지국(4)과의 접속이 거절된 경우 액세스 상태(902)로부터 유휴 상태(906)로 전이될 수 있다. 유휴 상태(906)에서, 이동국(6)은 순방향 제어 채널을 통해 메시지를 수신 및 디코딩하여 오버헤드 및 페이징 메시지를 청취하며 유휴 핸드오프 절차를 수행한다. 이동국(6)은 절차를 시작함으로써 액세스 상태(902)로 전이될 수 있다. 도 9에 도시된 상태도는 예시를 위해 상태를 정의한 일 예일 뿐이다. 다른 상태도가 이용될 수 있으며 본 발명의 범위에 존재한다.

II. 순방향 링크 데이터 전송

일 실시예에서, 이동국(6)과 기지국(4) 사이의 통신의 시작은 CDMA 시스템과 같은 방식으로 발생한다. 호출 셋업이 종료된 후, 이동국(6)은 페이징 메시지를 위해 제어 채널을 모니터링한다. 접속된 상태에서 이동국(6)은 역방향 링크를 통한 파일럿 신호의 전송을 시작한다.

순방향 링크 고속 데이터 전송의 흐름도의 일 예는 도 5에 도시되어 있다. 만일 기지국(4)이 이동국(6)에 전송할 데이터를 가지고 있다면, 기지국(4)은 블록(502)에서 제어 채널을 통해 이동국(6)에 어드레싱되는 페이징 메시지를 전송한다. 페이징 메시지는 이동국(6)의 핸드오프 상태에 따라 하나 또는 여러 기지국(4)으로부터 전송될 수 있다. 페이징 메시지를 수신하는 경우, 이동국(6)은 블록(504)에서 C/I 측정 프로세스를 시작한다. 순방향 링크 신호의 C/I는 이하 기술되는 방법의 하나 또는 조합으로부터 계산된다. 이동국(6)은 최상의 C/I 측정값을 기초로 요구되는 데이터 속도를 선택하며, 블록 506에서 DRC 채널을 통해 DRC 메시지를 전송한다.

블록 508에서 기지국(4)은 동일 타임 슬롯내에서 DRC 메시지를 수신한다. 블록 510에서 만일 다음 타임슬롯이 데이터 전송을 위해 이용될 수 있다면, 기지국(4)은 요구되는 데이터 속도에서 이동국(6)에 데이터를 전송한다. 블록 512에서 이동국(6)은 데이터 전송을 수신한다. 만일 다음 타임슬롯이 이용될 수 있다면, 블록 514에서 기지국(4)은 패킷의 나머지를 전송하며 블록 516에서 이동국(6)은 데이터 전송을 수신한다.

본 발명에서, 이동국(6)은 하나 이상의 기지국(4)과 동시에 통신할 수 있다. 이동국(6)에 의해 취해진 실행은 이동국(6)이 소프트 핸드오프에 있는가의 여부에 따른다. 상기 두개의 경우는 이하에서 각각 설명된다.

III. 핸드오프가 아닌 경우

핸드오프가 아닌 경우, 이동국(6)은 일 기지국(4)과 통신한다. 도 2를 참조하면, 특정 이동국(6)을 향하는 데이터는 상기 이동국(6)과의 통신을 제어하기 위해 할당된 선택 엘리멘트(14)에 공급된다. 선택 엘리멘트(14)는 기지국(4)의 데이터 큐(40)에 데이터를 전송한다. 기지국(4)은 데이터를 큐잉하고 제어 채널을 통해 페이징 메시지를 전송한다. 기지국(4)은 이동국(6)으로부터의 DRC 메시지에 대해 역방향 링크 DRC 채널을 모니터링한다. 만일 어떤 신호도 DRC 채널에서 검출되지 않는다면, 기지국(4)은 DRC 메시지가 검출될 때까지 페이징 메시지를 재전송할 수 있다. 미리결정된 재전송 시도 후에, 기지국(4)은 프로세스를 종결시키거나 이동국(6)과의 호출을 재시작시킬 수 있다.

일 실시예에서, 이동국(6)은 DRC 채널을 통해 기지국(4)으로 DRC 메시지의 형태인 요구되는 데이터 속도를 전송한다. 선택적인 실시예에서, 이동국(6)은 기지국(4)으로 순방향 링크 채널의 품질(예를들면, C/I 측정값)의 지시를 전송한다. 일 실시예에서, 3비트 DRC 메시지는 기지국(4)에 의해 소프트 결정으로 디코딩된다. 일 실시예에서, DRC 메시지는 각 타임슬롯의 제 1의 1/2 내에서 전송된다. 만일 타임슬롯이 상기 이동국(6)으로 데이터 전송이 가능하다면, 기지국(4)은 DRC 메시지를 디코딩하며 다음의 연속된 시간 슬롯에서 데이터 전송용 하드웨어를 구성하기 위해 타임슬롯의 나머지 1/2을 가진다. 만일 다음의 연속된 타임슬롯이 사용할 수 없다면, 기지국(4)은 다음 이용가능한 타임 슬롯을 대기하며 새로운 DRC 메시지를 위한 DRC 채널을 계속적으로 모니터링한다.

제 1 실시예에서, 기지국(4)은 요청한 데이터 속도로 전송한다. 상기 실시예는 이동국(6)에 데이터 속도를 선택하는 중요한 결정을 제공한다. 요구되는 데이터 속도에서 전송하는 것은 이동국(6)이 기대되는 데이터 속도를 안다는 이점을 가진다. 그러므로 이동국(6)은 요구되는 데이터 속도에 따라 트래픽 채널을 복조 및 디코딩한다. 기지국(4)은 데이터 속도가 기지국(4)에 의해 사용되지 않았음을 지시하는 메세지를 이동국(6)에 전송한다.

제 1 실시예에서, 페이징 메시지가 수신된 후, 이동국(6)은 계속적으로 요구되는 데이터 속도로 데이터 복조를 시도한다. 이동국(6)은 순방향 트래픽 채널을 복조하고 디코더에 소프트 결정 심볼을 제공한다. 디코더는 심볼을 디코딩하며 패킷이 정확하게 수신되었는지를 결정하기 위해 디코딩된 패킷에 대한 프레임 체크를 수행한다. 만일 패킷이 에러로 수신되거나 다른 이동국(6)으로 향했을 때, 프레임 체크는 패킷 에러를 지시한다. 선택적으로 제 1 실시예에서, 이동국(6)은 슬롯 단위로 데이터를 복조한다. 일 실시예에서, 이동국(6)은 데이터 전송이 이하 설명되는 바와 같이 각각의 전송된 데이터 패킷내에서 통합된 프래앰블을 기초로 이동국으로 향하는지를 결정할 수 있다. 그러므로, 이동국(6)은 전송이 다른 이동국(6)으로 향한다고 결정되면, 디코딩 프로세스를 종결시킬 수 있다. 다른 경우, 이동국(6)은 데이터 유니트의 부정확한 수신을 확인하기 위해 기지국(4)에 부정 확인 응답(NACK) 메시지를 전송한다. NACK 메시지가 수신되면, 에러 수신된 데이터 유니트는 재전송된다.

NACK 메시지의 전송은 CDMA 시스템의 에러 지시자 비트(EIB)의 전송과 유사한 방식으로 실행될 수 있다. EIB 전송의 실시와 사용은 "METHOD AND APPARATUS FOR THE FORMATTING OF DATA FOR TRANSMISSION"으로 표제된 미국 특허 번호 제 5,568,483 호에 개시되어 있으며, 본 발명의 양수인에게 양도되고 여기에서 상호 참조된다. 선택적으로, NACK는 메시지와 함께 전송될 수 있다.

제 2 실시예에서, 데이터 속도는 이동국(6)의 입력으로 기지국(4)에 의해 결정된다. 이동국(6)은 C/I 측정을 실행하며 기지국(4)에 링크 품질의 지시(예를 들면 C/I 측정)을 전송한다. 기지국(4)은 큐 크기와 이용가능한 전송 전력과 같은 기지국(4)에 이용가능한 리소스를 기초로 요구되는 데이터 속도를 조절할 수 있다. 조절된 데이터 속도는 조절된 데이터 속도에서 데이터 전송과 동시에 발생하거나 그 이전에 이동국(6)에 전송될 수 있거나 데이터 패킷의 인코딩시 부과될 수 있다. 첫 번째 경우, 이동국(6)은 데이터 전송 이전에 조절된 데이터 속도를 수신하고, 제 1 실시예에서 설명된 방식으로 수신된 패킷을 보조 및 디코딩한다. 두번째 경우, 조절된 데이터 속도는 데이터 전송과 동시에 이동국(6)으로 전송되며, 이동국(6)은 순방향 트래픽 채널을 복조할 수 있으며 복조된 데이터는 저장된다. 조절된 데이터 속도가 수신된 경우, 이동국(6)은 조절된 데이터 속도에 따라 데이터를 디코딩한다. 세번째 경우, 조절된 데이터 속도는 인코딩된 데이터 패킷에 포함되며, 이동국(6)은 모든 후보 속도를 복조 및 디코딩하며 디코딩된 데이터 선택을 위한 전송 속도를 후천적으로 결정한다. 속도 결정 수행의 방법 및 장치는 "METHOD AND APPARATUS FOR DETERMINING THE RATE OF RECEIVED DATA IN A VARIABLE RATE COMMUNICATION SYSTEM"으로 표제되어 1996년 10월 18일에 제출된 미국 특허 번호 제 08/730,863 호와 "METHOD AND APPARATUS FOR DETERMINING THE RATE OF RECEIVED DATA IN A VARIABLE RATE COMMUNICATION SYSTEM"으로 표제된 1997년 8월 8일에 제출된 미국 특허 번호 제 6,175,590 호에 개시되어 있으며, 본 발명의 양수인에게 양도되며 여기에서 상호 참조된다. 상술한 모든 경우에 있어, 이동국(6)은 프레임 체크의 결과가 네거티브일 경우 상술한 바와 같은 NACK 메시지를 전송한다.

이 후의 설명은 이동국(6)이 지시하는 것외에 요구되는 데이터 속도를 지시하는 DRC 메시지를 기지국(4)에 전송하는 제 1 실시예를 기초로 한다. 그러나, 여기에서 설명되는 개념은 이동국(6)이 기지국(4)에 링크 품질의 지시를 전송하는 제 2 실시예에 동일하게 적용될 수 있다.

IV. 핸드오프의 경우

핸드오프 케이스에서, 이동국(6)은 역방향 링크를 통해 여러 기지국(4)과 통신한다. 일 실시예에서, 순방향 링크를 통한 특정 이동국(6)으로의 데이터 전송은 일 기지국(4)으로부터 발생한다. 그러나, 이동국(6)은 여러 기지국(4)으로부터 파일럿 신호를 동시에 수신할 수 있다. 만일 기지국(4)의 C/I 측정이 미리결정된 임계값을 초과하면, 기지국(4)은 이동국(6)의 액티브 세트에 추가된다. 소프트 핸드오프 지시 메시지동안, 새로운 기지국(4)은 이하 설명되는 역방향 전력 제어(RPC) 월시 채널에 이동국(6)을 할당한다. 이동국(6)과 소프트 핸드오프하는 각각의 기지국(4)은 역방향 링크 전송을 모니터링하며 각 RPC 월시 채널을 통해 RPC 비트를 전송한다.

도 2를 참조하며, 이동국(6)과의 통신을 제어하도록 할당된 선택 엘리멘트(14)는 이동국(6)의 액티브 세트에서 모든 기지국(4)에 데이터를 전송한다. 선택 엘리멘트(14)로부터 데이터를 수신하는 모든 기지국(4)은 각각의 제어 채널을 통해 이동국(6)에 페이징 메시지를 전송한다. 이동국(6)이 접속 상태일 때, 이동국(6)은 두가지 기능을 수행한다. 먼저, 제 1 이동국(6)은 최상의 C/I 측정인 일련의 파라미터를 기초로 최상의 기지국(4)을 선택한다. 이동국(6)은 C/I 측정에 따른 데이터 속

도를 선택하며 선택된 기지국(4)에 DRC 메시지를 전송한다. 이동국(6)은 특정 기지국(4)에 할당된 월시 커버로 DRC 메시지를 커버링하여 특정 기지국(4)에 DRC 메시지의 전송을 지시할 수 있다. 그다음, 이동국(6)은 각각의 다음의 타임슬롯에서 요구되는 데이터 속도에 따라 순방향 링크 신호 복조를 시도한다.

페이지 메시지가 전송된 후, 액티브 세트의 모든 기지국(4)은 이동국(6)의 DRC 메시지의 DRC 채널을 모니터링한다. 또한, DRC 메시지는 월시 코드로 커버링되기 때문에, 이상적인 월시 커버로 할당된 선택된 기지국(4)은 DRC 메시지를 디커버링할 수 있다. DRC 메시지를 수신할 때, 선택된 기지국(4)은 다음의 이용가능한 타임슬롯에서 이동국(6)에 데이터를 전송한다.

일 실시예에서, 기지국(4)은 이동국(6)에 요구되는 데이터 속도에서 여러 데이터 유니트를 포함하는 패킷에 데이터를 전송한다. 만일 데이터 유니트가 이동국(6)에 의해 부정확하게 수신된다면, NACK 메시지는 액티브 세트의 모든 기지국(4)에 역방향 링크를 통해 전송된다. 일 실시예에서, NACK 메시지는 기지국(4)에 의해 복조 및 디코딩되며 처리를 위해 선택 엘리멘트(14)에 전송한다. NACK 메시지가 처리되는 경우, 데이터 유니트는 상술한 절차를 사용하여 재전송된다. 일 실시예에서, 선택 엘리멘트(14)는 모든 기지국(4)으로부터 수신된 NACK 신호를 NACK 메시지로 합체하며 액티브 세트의 모든 기지국(4)에 NACK 메시지를 전송한다.

일 실시예에서, 이동국(6)은 최상의 C/I 측정의 변화를 검출할 수 있으며 효율성을 개선하기 위해 각 타임슬롯에서 서로 다른 기지국(4)으로부터 데이터 전송을 다이나믹하게 요청한다. 일 실시예에서, 데이터 전송은 단지 주어진 임의의 타임슬롯에서의 일 기지국(4)으로부터 발생하기 때문에 액티브 세트의 다른 기지국(4)은 데이터 유니트가 이동국(6)에 전송되었는지를 알아차릴 수 없다. 일 실시예에서, 전송중인 기지국(4)은 데이터 전송을 선택 엘리멘트(14)에 알려준다. 선택 엘리멘트(14)는 메세지를 액티브 세트내의 모든 기지국들(4)에 전송한다. 일 실시예에서, 전송된 데이터는 이동국(6)에 의해 정확하게 수신된 것으로 가정한다. 그러므로, 만일 이동국(6)이 액티브 세트의 서로 다른 기지국(4)으로부터 데이터 전송을 요청하면, 새로운 기지국(4)은 나머지 데이터 유니트를 전송한다. 일 실시예에서 새로운 기지국(4)은 선택 엘리멘트(14)로부터 업데이트된 최신 전송에 따라 전송한다. 선택적으로, 새로운 기지국(4)은 평균 전송 속도와 같은 메트릭 및 선택 엘리멘트(14)로부터의 이전 업데이트들을 기초로 예측 기구를 사용하여 전송하기 위해 다음 데이터 유니트를 선택한다. 상기 메카니즘은 효율성의 손실이 되는 서로 다른 타임슬롯에서 여러 기지국(4)에 의해 동일한 데이터 유니트의 중복된 재전송을 최소화한다. 만일 이전 전송이 에러 수신되었다면, 기지국(4)은 각 데이터 유니트가 이하 설명되는 바와 같이 유일한 시퀀스 번호에 의해 확인되기 때문에 시퀀스로부터 데이터 유니트를 재전송할 수 있다. 일 실시예에서, 만일 훌(또는 전송되지 않은 데이터 유니트)이 생성되면(예를 들어, 일 기지국(4)과 다른 기지국(4) 사이의 핸드오프의 결과로서), 손실 데이터 유니트는 에러로 수신된 것으로 고려된다. 이동국(6)은 손실 데이터 유니트에 따라 NACK 메시지를 전송하며 상기 데이터 유니트는 재전송된다.

일 실시예에서, 액티브 세트의 각 기지국(4)은 이동국(6)에 전송되는 데이터를 포함하는 독립적인 데이터 큐(40)를 유지한다. 선택된 기지국(4)은 에러 수신된 데이터 유니트와 시그널링 메시지의 재전송을 제외한 연속된 데이터 큐(40)에 존재하는 데이터를 순차적으로 전송한다. 일 실시예에서, 전송된 데이터 유니트는 전송후 큐(40)로부터 제거된다.

V. 순방향 링크 데이터 전송에 대한 다른 고려 사항

본 발명의 데이터 통신 시스템의 중요한 고려 사항은 차후 전송을 위한 데이터 속도를 선택하기 위한 C/I 추정의 정확도이다. 일 실시예에서, C/I 추정은 기지국(4)이 파일럿 신호를 전송하는 시간동안 파일럿 신호에서 수행된다. 일 실시예에서, 단지 파일럿 신호만이 파일럿 시간동안 전송되기 때문에 다중 경로와 간섭의 영향은 최소가 된다.

본 발명의 다른 실시예에서 파일럿 신호는 IS-95 시스템과 유사하게 직교 코드 채널을 통해 연속적으로 전송될 수 있고, 다중 경로의 효과 및 간섭의 영향은 C/I 측정을 왜곡시킬 수 있다. 유사하게, 파일럿 신호 대신 데이터 전송에서 C/I 측정이 수행될 때, 다중 경로 및 간섭은 C/I 측정을 저하시킬 수 있다.

두 경우, 일 기지국(4)이 일 이동국(6)에 전송될 때, 이동국(6)은 어떤 다른 간섭 신호도 존재하지 않기 때문에 순방향 링크 신호의 C/I를 정확하게 측정할 수 있다. 그러나, 이동국(6)이 소프트 핸드오프이며 여러 기지국(4)으로부터 파일럿 신호를 수신할 때, 이동국(6)은 기지국(4)이 데이터를 전송했는지를 분간할 수 없다. 최악의 경우, 어떤 기지국(4)도 임의의 이동국(6)에 데이터를 전송하지 않았고, 제 2 타임슬롯에서 데이터 전송을 수신하지 않았으며, 모든 기지국(4)이 동일한 타임슬롯에서 데이터를 전송하는 중일 때 이동국(6)은 제 1 타임슬롯에서 높은 C/I를 측정할 수 있다. 모든 기지국(4)이 유휴 상태일 때, 제 1 타임슬롯에서의 C/I 측정은 데이터 통신 시스템의 상태가 변하기 때문에 제 2 타임슬롯에서 순방향 링크 신호 품질의 잘못된 지시를 제공한다. 제 2 타임슬롯에서의 실제적인 C/I는 요구되는 데이터 속도에서의 신뢰할 만한 디코딩이 불가능한 포인트로 저하될 수 있다.

이동국(6)에 의한 C/I 추정이 최대 간섭을 기초로 할 때 극단적인 역 시나리오가 존재한다. 그러나, 실제적인 전송은 단지 선택된 기지국이 전송될 때만 발생되며, 이 경우, C/I 추정과 선택된 데이터 속도는 유지되며 전송은 신뢰할 만큼 디코딩될 수 있는 것 보다 낮은 속도에서 발생하고 이에 따라 전송 효율이 감소한다.

C/I 측정이 연속된 파일롯 신호 또는 트래픽 신호에서 수행되는 실시에서, 제 1 타임슬롯에서 C/I의 측정을 기초로 하는 제 2 타임슬롯에서의 C/I의 측정은 세개의 실시예에 의해 정확하게 이루어질 수 있다. 제 1 실시예에서, 기지국(4)으로부터의 데이터 전송은 기지국(4)이 연속된 타임슬롯에서 전송과 유휴 상태 사이에서 계속적으로 토글되지 않도록 제어된다. 이는 이동국(6)으로의 실제 데이터 전송이전에 충분한 데이터(예를 들면, 미리결정된 정보 비트)를 큐잉함으로써 달성된다.

제 2 실시예에서, 각 기지국(4)은 전송이 다음 1/2 프레임에서 발생하게 될지를 지시하는 순방향 액티브 비트(이하 FAC 비트로 참조)를 전송한다. FAC 비트의 사용은 이하에서 자세히 설명된다. 이동국(6)은 각 기지국(4)으로부터 수신된 FAC 비트를 고려하여 C/I 측정을 수행한다.

제 3 실시예에서, 링크 품질의 지시가 기지국(4)에 전송되는 계획에 따르며 중앙식 스케줄링 계획을 사용하며 각 타임슬롯에서 기지국(4)중 어떤 것이 데이터를 전송하였는지를 나타내는 스케줄링 정보는 채널 스케줄러(48)에서 사용가능하다. 채널 스케줄러(48)는 이동국(6)으로부터 C/I 측정값을 수신하며 데이터 통신 시스템의 각 기지국(4)의 데이터 전송의 존재 여부를 알려주는 것을 기초로 C/I 측정을 조절할 수 있다. 예를 들면, 이동국(6)은 어떤 근접 기지국(4)도 전송하지 않을 때 제 1 타임 슬롯에서 C/I를 측정할 수 있다. 측정된 C/I는 채널 스케줄러(48)에 제공된다. 채널 스케줄러(48)는 아무것도 채널 스케줄러(48)에 의해 스케줄링되지 않았기 때문에 어떤 근접 기지국(4)도 제 1 타임슬롯에서 데이터가 전송되지 않았다는 것을 안다. 제 2 타임슬롯에서의 데이터 전송을 스케줄링하는데 있어 채널 스케줄러(48)는 하나 또는 그 이상의 근접 기지국(4)이 데이터를 전송할 것인지를 안다. 채널 스케줄러(48)는 제 1 타임슬롯에서 측정된 C/I를 조절할 수 있으며, 추가 간섭 이동국(6)이 근접 기지국(4)에 의해 전송된 데이터로 인해 제 2 타임슬롯에서 수신할 것인지를 고려한다. 선택적으로, 만일 근접 기지국(4)이 전송되고 상기 근접 기지국(4)이 제 2 타임슬롯에 전송하지 않을 때 C/I가 제 1 타임슬롯에서 측정되면, 채널 스케줄러(48)는 C/I 측정을 조절할 수 있으며, 추가 정보가 고려되어야 한다.

다른 중요한 고려 사항은 추가의 재전송을 최소화하는 것이다. 이동국(6)이 연속된 타임슬롯에서 서로 다른 기지국(4)의 데이터 전송을 선택하도록 추가 재전송이 이루어진다. 최상의 C/I 측정은 이동국(6)이 상기 기지국(4)에 대해 대략적으로 동일한 C/I를 측정하였다면 연속된 타임슬롯에 대해 두개 이상의 기지국(4)사이에서 토글할 수 있다. 토글링은 C/I 측정에서의 편차 및/또는 채널 상태의 변화에 의한 것일 수 있다. 연속된 타임슬롯에서의 서로 다른 기지국(4)에 의한 데이터 전송은 효율성의 감소를 가져온다.

토글링 문제는 히스테리시스의 사용으로 어드레싱될 수 있다. 히스테리시스는 신호 레벨 계획, 타이밍 계획, 또는 신호 레벨과 타이밍 계획의 조합으로 실행될 수 있다. 신호 레벨 계획에서, 액티브 세트의 서로 다른 기지국(4)의 보다 나은 C/I 측정은 적어도 히스테리시스 품질에 의해 현 전송 기지국(4)의 C/I 측정을 초과하지 않는다면 선택되지 않는다. 예로서, 히스테리시스가 1.0dB라면 제 1 기지국(4)의 C/I측정은 3.5dB이며 제 2 기지국(4)의 C/I측정은 제 1 타임슬롯에서 3.0dB이다. 다음의 타임슬롯에서, 제 2 기지국(4)은 만일 C/I 측정이 적어도 제 1 기지국(4)보다 1.0dB 높지 않다면 선택되지 않는다. 그러므로, 만일 제 1 기지국(4)의 C/I 측정이 다음 타임슬롯에서 여전히 3.5dB라면, 제 2 기지국(4)은 C/I 측정값이 적어도 4.5dB가 되지 않으면 선택되지 않는다.

타이밍 계획의 예에서, 기지국(4)은 미리결정된 타임 슬롯 동안 이동국(6)으로 데이터 패킷을 전송한다. 이동국(6)은 미리 결정된 타임 슬롯내의 서로 다른 전송 기지국(4)을 선택할 수 없다. 이동국(6)은 각 타임슬롯에서 현 전송 기지국(4)의 C/I를 계속적으로 측정하며 C/I 측정에 응답하여 데이터 속도를 선택한다.

다른 중요한 고려 사항은 데이터 전송의 효율성이다. 도 4E 와 4F를 참조하면, 각각의 데이터 패킷 포맷(410,430)은 데이터와 오버헤드 비트를 포함한다. 일 실시예에서, 오버헤드 비트의 수는 모든 데이터 속도에 대해 고정된다. 최고 데이터 속도에서, 오버헤드 퍼센트는 패킷 크기에 대해 작으며 그 효율성은 높다. 낮은 데이터 속도에서, 오버헤드 비트는 큰 퍼센트의 패킷을 포함할 수 있다. 낮은 데이터 속도에서의 비효율성은 이동국(6)에 가변길이 데이터 패킷을 전송하여 개선될 수 있다. 가변길이 데이터 패킷은 다수의 타임슬롯에 대해 분할되며 이동국(6)에 전송된다. 바람직하게, 가변 길이 데이터 패킷은 프로세싱을 단순화하기 위해 연속된 타임슬롯에 대해 이동국(6)으로 전송된다. 본 발명은 전체 전송 효율성을 높이기 위해 여러 지원 데이터 속도에 대한 다수의 패킷 크기의 사용에 대한 것이다.

VII. 순방향 링크 구조

일 실시예에서, 기지국(4)은 기지국(4)에 이용가능한 최대 전력과 임의의 주어진 슬롯에서 데이터 통신 시스템에 의해 단일 이동국(6)에 지원된 최대 데이터 속도에서 전송된다. 지원될 수 있는 최대 데이터 속도는 다이나믹하며 이동국(6)에 의해 측정된 바와 같은 순방향 링크 신호의 C/I에 달려있다. 바람직하게, 기지국(4)은 임의의 주어진 타임슬롯에서 단지 하나의 이동국(6)에 전송된다.

데이터 전송을 용이하게 하기 위해, 순방향 링크는 4번 멀티플렉싱된 채널: 파일럿 채널, 전력 제어 채널, 제어 채널 및 트래픽 채널을 포함한다. 상기 각각의 채널의 기능과 실시는 이하에서 설명된다. 일 실시예에서, 트래픽과 전력 제어 채널은 각각 다수의 직교 확산 월시 채널을 포함한다. 본 발명에서, 트래픽 채널은 이동국(6)에 트래픽 데이터와 페이징 메시지를 전송하는데 사용된다. 페이징 메시지를 전송하는데 사용될 때, 트래픽 채널은 또한 상기 애플리케이션에서 제어 채널로 참조된다.

일 실시예에서, 순방향 링크의 밴드폭은 1.2288MHz로 선택된다. 상기 밴드폭 선택은 IS-95 표준을 실행하는 CDMA 시스템으로 설계된 현존 하드웨어 소자를 사용하게 한다. 그러나, 본 발명의 데이터 통신 시스템은 시스템 요구 사항을 실행 및/또는 용량을 개선하기 위해 서로 다른 밴드폭을 사용하도록 적용된다. 예를 들면, 5MHz 밴드폭은 용량을 증가시키는데 이용될 수 있다. 게다가, 순방향 링크와 역방향 링크의 밴드폭(예를 들면, 순방향 링크에서 5MHz 밴드폭이며 역방향 링크에서 1.2288MHz 밴드폭)은 요구되는 링크 용량에 더 정합하도록 서로 다를 수 있다.

일 실시예에서, 짧은 PN₁과 PN_Q 코드는 IS-95 표준으로 지정된 동일한 길이 2^{15} PN 코드이다. 1.2288MHz 칩 속도에서, 짧은 PN 시퀀스는 매 $26.67\text{msec} \times 2^{15} / 1.2288 \times 10^6$ 마다 반복된다. 일 실시예에서, 동일한 짧은 PN 코드는 데이터 통신 시스템의 모든 기지국(4)에 의해 이용된다. 그러나, 각 기지국(4)은 기초 짧은 PN 시퀀스의 유일한 오프셋에 의해 식별된다. 일 실시예에서, 오프셋은 64 칩 증가된다. 다른 밴드폭과 PN 코드가 본 발명의 영역에서 이용될 수 있다.

VII. 순방향 링크 트래픽 채널

본 발명의 순방향 링크 구조의 블록 다이아그램은 도 3A에 도시되어 있다. 데이터는 데이터 패킷으로 분할되며 CRC 인코더(112)에 공급된다. 각 데이터 패킷의 경우, CRC 인코더(112)는 프레임 체크 비트(예를 들면 CRC 패리티 비트)를 생성하고 코드 태일 비트에 삽입한다. CRC 인코더(112)로부터 포맷된 패킷은 데이터, 프레임 체크와 코드 태일 비트 및 이하 설명되는 다른 오버헤드 비트를 포함한다. 포맷된 패킷은 인코더(114)에 공급되며 일 실시예에서, 미국 특허 번호 제 08/743,688 호에 개시된 인코딩 포맷에 따라 패킷을 인코딩한다. 다른 인코딩 포맷이 본 발명의 영역에서 사용될 수 있다. 인코더(114)로부터 인코딩된 패킷은 패킷의 코드 심볼을 재정렬하는 인터리버(116)에 공급된다. 인터리빙된 패킷은 이하 설명되는 방식으로 패킷의 일부를 제거하는 프레임 평처링 엘리멘트(118)에 공급된다. 평처링된 패킷은 스크램블러(122)로부터 스크램블링 시퀀스를 가진 데이터를 스크램블하는 곱셈기(120)에 공급된다. 평처링 엘리멘트(118)와 스크램블러(122)는 이하에서 자세히 설명된다. 곱셈기(120)의 출력은 스크램블링된 패킷을 포함한다.

스크램블링된 패킷은 패킷을 K 병렬 동위상과 직교 채널로 디멀티플렉싱하는 가변 속도 제어기(130)에 공급되며, 여기에서 K는 데이터 속도에 의존한다. 일 실시예에서, 스크램블링된 패킷은 동위상(I)과 퀼드러쳐(Q)스트림으로 먼저 디멀티플렉싱된다. 일 실시예에서, I 스트림은 짹수 인덱싱된 심볼을 포함하며 Q 스트림은 홀수 인덱싱된 심볼을 포함한다. 각 스트림은 각 채널의 심볼 속도가 모든 데이터 속도에서 고정되도록 K 병렬 채널로 디멀티플렉싱된다. 각 스트림의 K 채널은 직교 채널을 제공하기 위해 월시 함수로 각 채널을 커버링하는 월시 커버 엘리멘트(132)에 공급된다. 직교 채널 데이터는 모든 데이터 속도에서 일정한 총 칩당 에너지(및 일정한 출력 전력)를 유지하기 위해 데이터를 스케일링하는 이득 엘리멘트(134)에 공급된다. 이득 엘리멘트(134)의 스케일링된 데이터는 프리앰블을 가진 데이터를 멀티플렉싱하는 멀티플렉서(MUX)에 공급된다. 프리앰블은 이하에서 상세히 설명된다. MUX(160)의 출력은 트래픽 데이터, 전력 제어 비트, 및 파일럿 데이터를 멀티플렉싱하는 멀티플렉서(MUX)에 공급된다. MUX(162)의 출력은 I 월시 채널과 Q 월시 채널을 포함한다.

데이터를 변조하는데 사용되는 변조기의 일 예의 블록도는 도 3B에 도시되어 있다. I 월시 채널과 Q 월시 채널은 각각 멱셈기(211a, 212b)에 공급되며 신호(I_{sum}, Q_{sum})을 각각 공급하기 위해 K 월시 채널을 더한다. I_{sum} 과 Q_{sum} 신호는 복소 멱셈기(214)에 공급된다. 복소 멱셈기(214)는 각각 멱셈기(236a, 236b)로부터 PN_1과 PN_Q 신호를 수신하며, 다음 방정식에 따라 두개의 복소 입력을 멱셈한다.

$$\begin{aligned}
 (I_{\text{mult}} + jQ_{\text{mult}}) &= (I_{\text{sum}} + jQ_{\text{sum}}) \cdot (PN_I + jPN_Q) \\
 &= (I_{\text{sum}} \cdot PN_I - Q_{\text{sum}} \cdot PN_Q) + j(I_{\text{sum}} \cdot PN_Q + Q_{\text{sum}} \cdot PN_I) \quad (2)
 \end{aligned}$$

여기에서 I_{mult} 와 Q_{mult} 는 복소 곱셈기(214)의 출력이며 j 는 복소 표현이다. I_{mult} 와 Q_{mult} 신호는 각각 신호를 필터링하는 필터(216a,216b)에 공급된다. 필터(216a,216b)의 필터링된 신호는 각각 동상 $\cos(w_c t)$ 와 직교 사인곡선 $\sin(w_c t)$ 를 가진 신호를 곱하는 곱셈기(218a,218b)에 공급된다. I 변조와 Q 변조된 신호는 순방향 변조된 파형($S(t)$)을 공급하기 위해 신호를 합산하는 덧셈기(220)에 공급된다.

일 예에서, 데이터 패킷은 긴 PN 코드와 짧은 PN 코드로 확산된다. 긴 PN 코드는 패킷이 예정된 이동국(6)이 패킷을 디스크램블할 수 있도록 패킷을 스크램블한다. 일 실시예에서, 파일럿과 전력 제어 비트와 제어 채널 패킷은 짧은 PN 코드로 확산되지만 긴 PN 코드는 모든 이동국(6)이 상기 비트를 수신하도록 하지는 않는다. 긴 PN 시퀀스는 긴 코드 발생기(232)에 의해 발생되며 멀티플렉서(MUX;234)에 공급된다. 긴 PN 마스크는 긴 PN 시퀀스의 오프셋을 결정하며 목적 이동국(6)에 유일하게 할당된다. MUX(234)의 출력은 전송의 데이터부와 제로 동안(예를 들면 파일럿 및 전력 제어 부분동안) 긴 PN 시퀀스이다. MUX(234)로부터 게이트된 긴 PN 시퀀스와 짧은 코드로부터 짧은 PN_I 과 PN_Q 시퀀스는 PN_I 과 PN_Q 신호를 형성하기 위해 두 세트의 시퀀스를 곱하는 곱셈기(236a,236b)에 각각 공급된다. PN_I 와 PN_Q 신호는 복소 곱셈기(214)에 공급된다.

도 3A와 3B에 도시된 트래픽 채널의 블록도는 순방향 링크의 데이터 인코딩과 변조를 지원하는 여러 구조중 하나이다. IS-95 표준을 따르는 CDMA 시스템의 순방향 링크 트래픽 채널에 대한 구조와 같은 다른 구조는 본 발명의 영역에서 이용될 수 있다.

일 실시예에서, 기지국(4)에 의해 지원되는 데이터 속도는 미리 결정되며 각각의 지원된 데이터 속도는 유일한 속도 인덱스에 할당된다. 이동국(6)은 C/I 측정을 기초로 지원된 데이터 속도중 하나를 선택한다. 요구되는 데이터 속도는 요구되는 데이터 속도로 데이터를 전송하는 기지국(4)을 지시하기 위해 기지국(4)에 전송되어야 하기 때문에, 트레이드 오프(a trade off)는 요구되는 데이터 속도를 확인하기 위해 필요한 비트수와 지원된 데이터 속도의 수 사이에서 이루어진다. 일 실시예에서, 지원된 데이터 속도의 수는 7이며 3비트 속도 인덱스는 요구되는 데이터 속도를 확인하기 위해 사용된다. 지원된 데이터 속도의 일 예는 테이블 1에 나타나 있다. 지원된 데이터 속도의 서로 다른 정의는 본 발명의 영역에서 고려될 수 있다.

일 실시예에서, 최소 데이터 속도는 38.4Kbps이며 최대 데이터 속도는 2.4576Mbps이다. 최소 데이터 속도는 시스템의 최악 조건 C/I 측정, 시스템의 처리 이득, 에러 보정 코드의 설계, 및 원하는 레벨의 성능을 기초로 선택된다. 일 실시예에서, 지원된 데이터 속도는 연속된 지원 데이터 속도의 차이가 3dB가 되도록 선택된다. 3dB의 증가는 이동국(6)에 의해 이루어진 C/I 측정의 정확도를 포함하는 여러 인자들간의 절충안이며, 그 순실(또는 비효율)은 C/I 측정을 기초로 데이터 속도의 양자화, 이동국(6)으로부터 기지국(4)으로 요구되는 데이터 속도를 전송하는데 필요한 비트수(또는 비트 속도)에서 발생된다. 더욱 지원된 데이터 속도는 요구되는 데이터 속도를 확인하는데 더 많은 비트를 요구하지만 계산된 최대 데이터 속도와 지원된 데이터 속도 사이의 작은 양자화 에러에 의해 순방향 링크의 더욱 효율적인 사용이 가능하다. 본 발명은 임의의 지원된 데이터 속도와 테이블 1에 리스트된 것과 다른 데이터 속도를 사용하도록 한다.

테이블1 - 트래픽 채널 파라미터

파라미터	데이터 속도							Units
	38.4	76.8	153.6	307.2	614.4	1228.8	2457.6	Kbps
데이터 비트/패킷	1024	1024	1024	1024	1024	2048	2048	bits
패킷 길이	26.67	13.33	6.67	3.33	1.67	1.67	0.83	msec
슬롯/패킷	16	8	4	2	1	1	0.5	slots
패킷/전송	1	1	1	1	1	1	2	packets
슬롯/전송	16	8	4	2	1	1	1	slots
월시 심볼 속도	153.6	307.2	614.4	1228.8	2457.6	2457.6	4915.2	Ksps
월시 채널 / QPSK위상	1	2	4	8	16	16	16	channels
변조 속도	76.8	76.8	76.8	76.8	76.8	76.8	76.8 ¹	ksps
PN칩/데이터 비트	32	16	8	4	2	1	0.5	chips/bit
PN 칩속도	1228.8	1228.8	1228.8	1228.8	1228.8	1228.8	1228.8	Kcps
변조 포맷	QPSK	QPSK	QPSK	QPSK	QPSK	QPSK	QAM ¹	
비율 인덱스	0	1	2	3	4	5	6	

본 발명의 순방향 링크 프레임의 구조의 일 예가 도 4A에 도시되어 있다. 트래픽 채널 전송은 일 실시예에서 짧은 PN 시퀀스의 길이 또는 26.67msec로 정의된 프레임으로 분할된다. 각 프레임은 모든 이동국(6; 제어 채널 프레임)에 어드레싱된 제어 채널 정보, 특정 이동국(6; 트래픽 프레임)에 어드레싱된 트래픽 데이터를 운반하거나 비우게 된다(유휴 프레임). 각 프레임의 콘텐트는 기지국(4)을 전송하여 실행되는 스케줄링에 의해 결정된다. 일 실시예에서, 각 프레임은 각각 1.667msec의 지속시간을 가진 16 타임슬롯을 포함한다. 1.667msec의 타임슬롯은 이동국(6)이 순방향 링크 신호의 C/I 측정을 수행하도록 하는데 적당하다. 1.667msec의 타임슬롯은 효율적인 패킷 데이터 전송을 위해 충분한 시간에 해당한다. 일 실시예에서, 각 타임슬롯은 4개의 1/4 슬롯으로 분할된다.

본 발명에서, 각 데이터 패킷은 테이블 1에 도시된 하나 이상의 타임슬롯으로 전송된다. 일 실시예에서, 각 순방향 링크 데이터 패킷은 1024 또는 2048비트를 포함한다. 그러므로, 각 데이터 패킷을 전송하는데 필요한 타임슬롯수는 데이터율에 달려있으며, 38.4Kbps 속도에 대한 16 타임 슬롯으로부터 1.2288Mbps 속도에 대한 1 타임 슬롯과 그 이상의 범위이다.

본 발명의 순방향 링크 슬롯의 구조의 일 예는 도 4B에 도시되어 있다. 일 실시예에서, 각 슬롯은 세개의 4번 멀티플렉싱된 채널, 트래픽 채널, 제어 채널, 파일럿 채널, 및 전력 제어 채널을 포함한다. 일 실시예에서, 파일럿 및 전력 제어 채널은 각 타임슬롯의 동일 위치에 위치하는 두개의 파일럿 및 전력 제어 버스트에서 전송된다. 파일럿 및 전력 제어 버스트는 이하에서 상세히 설명된다.

일 실시예에서, 인터리버(116)로부터 인터리빙된 패킷은 파일럿과 전력 제어 버스트를 수용하기 위해 평처링된다. 일 실시예에서, 각 인터리빙된 패킷은 4096 코드 심볼을 포함하며 제 1 512 코드 심볼은 도 4D에 도시된 바와 같이 평처링된다. 나머지 코드 심볼은 트래픽 채널 전송 간격으로 정렬하기 위해 시간에 대해 스큐잉된다(skewed).

평처링된 코드 심볼은 직교 월시 커버를 적용하기 전에 데이터를 랜덤화하도록 스크램블된다. 랜덤화는 변조된 파형(S(t))에 피크-평균의 포락선을 제한한다. 스크램블 시퀀스는 공지된 방식으로 선형 피드백 쉬프트 레지스터와 함께 생성될 수 있다. 일 실시예에서, 스크램블러(122)는 각 슬롯의 시작부에서 LC 상태로 로딩된다. 일 실시예에서, 스크램бл러(122)의 클록은 인터리버(116)의 클록과 동기되지만 파일럿 및 전력 제어 버스트 동안 정지된다.

일 실시예에서, 순방향 월시 채널(트래픽 채널과 전력 제어 채널에 대해)은 1.2288Mcps의 고정 칩율에서 16 비트 월시 커버로 직교 확산된다. 동상 및 직교 신호당 병렬 직교 채널(K)의 수는 테이블 1에 도시된 바와 같이 데이터 속도의 함수이다. 일 실시예에서, 낮은 데이터 속도의 경우, 동상 및 직교 월시 커버는 복조기 위상 추정 애러에 대한 크로스-토크(cross-talk)를 최소화하기 위해 직교 세트되도록 선택된다. 예를 들어, 16 월시 채널의 경우, 월시 할당의 일 예는 동위상 신호에 대해 W_0 에서 W_7 이고 직교 신호에 대해 W_8 에서 W_{15} 이다.

일 실시예에서, QPSK 변조는 1.2288Mbps의 데이터 속도와 그 이하에서 사용된다. QPSK 변조의 경우, 각 월시 채널은 한 비트를 포함한다. 일 실시예에서, 2.4576 Mbps의 최고 데이터 속도에서는 16-QAM이 사용되며 스크램블 데이터는 동상 신호의 2비트폭, 16 병렬 스트림과 직교 신호의 16 병렬 스트림인 32 병렬 스프리트으로 복조된다. 일 실시예에서, 각 2 비트 심볼의 LSB는 인터리버(116)의 이전 심볼 출력이다. 일 실시예에서, (0,1,3,2)의 QAM 변조 입력은 각각 (+3,+1,-1,-3)의 변조값으로 맵핑된다. m 위상 쉬프트 키잉(PSK)와 같은 다른 변조 계획의 사용은 본 발명의 영역에서 고려될 수 있다.

동상 및 직교 월시 채널은 데이터 속도에 독립적인 일정한 총 전송 전력을 유지하기 위해 변조전에 스케일링된다. 이득 세팅은 비변조된 BPSK와 동일한 단위 기준으로 표준화된다. 월시 채널(또는 데이터 속도)의 수의 함수인 표준화된 채널 이득(G)은 테이블 2에 도시되어 있다. 총 표준 전력이 1과 동일하도록 하는 월시 채널(동상 또는 직교)당 평균 전력이 테이블 2에 리스트된다. 16-QAM의 채널 이득은 표준화된 월시 칩당 에너지가 QPSK의 경우 1이며 16-QAM의 경우 5가 된다.

테이블2 – 트래픽 채널 직교 채널 이득

데이터속도 (Kbps)	편처 지속시간			
	월시 채널 수(K)	변조	월시 채널 이득(G)	채널당 평균 전력 (Pk)
38.4	1	QPSK	$1/\sqrt{2}$	$1/2^*$
76.8	2	QPSK	$1/2$	$1/4$
153.6	4	QPSK	$1/2\sqrt{2}$	$1/8$
307.2	8	QPSK	$1/4$	$1/16$
614.4	16	QPSK	$1/4\sqrt{2}$	$1/32$
1228.8	16	QPSK	$1/4\sqrt{2}$	$1/32$
2457.6	16	16-QAM	$1/4\sqrt{10}$	$1/32$

본 발명에서, 프리앰블은 각각의 가변 속도 전송의 제 1 슬롯과 동기된 이동국(6)을 보조하기 위해 각 트래픽 프레임으로 평쳐링된다. 일 실시예에서, 프리앰블은 트래픽 프레임의 경우 긴 PN 코드로 확산되지만 제어 채널 프레임의 경우 긴 PN 코드로 확산되지 않는 모두 제로인 시퀀스이다. 일 실시예에서, 프리앰블은 월시 커버(W₁)로 직교 확산된 비변조 BPSK이다. 단일 직교 채널의 사용은 피크-평균 포락선을 최소화시킨다. 또한, 논-제로 월시 커버(W1)의 사용은 잘못된 파일럿 검출을 최소화시키며 이는 트래픽 프레임의 경우 파일럿이 월시 커버(W0)로 확산되며 프리앰블 및 파일럿은 긴 PN 코드로 확산되지 않기 때문이다.

프리앰블은 데이터 속도의 함수인 지속시간 동안에 패킷의 시작에서 트래픽 채널 스트림으로 곱해진다. 프리앰블의 길이는 프리앰블 오버헤드가 대략 모든 데이터 속도에 일정하며 잘못된 검출의 가능성을 최소로 한다. 데이터 속도의 함수인 프리앰블의 합은 테이블 3에 도시되어 있다. 프리앰블은 3.1 퍼센트 이하의 데이터 패킷을 포함한다.

테이블 3 - 프리 앰블 파라미터

프리 앰블 편쳐 지속 시간			
데이터속도 (Kbps)	월시 심볼	PN침	오버헤드
38.4	32	512	1.6%
76.8	16	256	1.6%
153.6	8	128	1.6%
307.2	4	64	1.6%
614.4	3	48	2.3%
1228.8	4	64	3.1%
2457.6	2	32	3.1%

VII. 순방향 링크 트래픽 프레임 포맷

일 실시예에서, 각각의 데이터 패킷은 프레임 체크 비트, 코드 테일 비트 및 다른 제어 필드의 추가에 의해 포맷된다. 이 명세서에서, 육텟은 8 정보 비트로 정의되고 데이터 유니트는 단일 육텟이며 8 정보 비트를 포함한다.

일 실시예에서, 순방향 링크는 도 4E와 4F에 도시된 2 데이터 패킷을 지원한다. 패킷 포맷(410)은 5 필드를 포함하며 패킷 포맷(430)은 9 필드를 포함한다. 패킷 포맷(410)은 이동국(6)에 전송되는 데이터 패킷이 데이터 필드(418)의 모든 이용 가능한 육텟을 완전히 채우기 충분한 데이터를 포함한다. 만일 전송되는 데이터량이 데이터 필드(418)의 이용 가능한 육텟보다 작다면 패킷 포맷(430)이 이용된다. 사용되지 않은 육텟은 모든 제로로 패딩되고 패딩 필드(446)로서 설계된다.

일 실시예에서, 프레임 체크 시퀀스(FCS)필드(412,432)는 미리결정된 다항식 발생기에 따라 CRC 발생기(도 3A)에 의해 생성되는 CRC 패리티 비트를 포함한다. 일 실시예에서, CRC 다항식은 $g(X) = X^{16} + X^{12} + X^5 + 1$ 이지만, 다른 다항식이 본 발명의 영역에서 사용될 수 있다. 일 실시예에서, CRC 비트는 FMT, SEQ, LEN, DATA, PADDING 필드에 대해 계산된다. 이는 순방향 링크시 트래픽 채널로 전송된 테일 필드(420,448)의 코드 테일 비트를 제외한 모든 비트에 대해 에러 검출을 제공한다. 선택적인 실시예에서, CRC 비트는 DATA 필드에 대해서만 계산된다. 일 실시예에서, FCS 필드(412,432)는 CRC 패리티 비트를 포함하지만, 서로 다른 패리티 비트수를 제공하는 다른 CRC 발생기가 본 발명의 영역에서 사용될 수 있다. 본 발명의 FCS 필드(412,432)는 CRC 패리티 비트의 환경에서 기술되지만, 다른 프레임 체크 시퀀스가 본 발명의 영역에서 사용될 수 있다. 예를 들면, 체크섬(checksum)이 패킷에 대해 계산될 수 있고 FCS 필드에 제공된다.

일 실시예에서, 프레임 포맷(FMT) 필드(414,434)는 데이터 육텟(패킷 포맷;410) 또는 데이터 및 패딩 육텟 및 제로 또는 다른 메시지(패킷 포맷;430)만을 포함하는지를 지시하는 1 제어 비트를 포함한다. 일 실시예에서, FMT 필드(414)의 낮은 값은 패킷 포맷(410)에 대응한다. 선택적으로, FMT 필드(434)의 높은 값은 패킷 포맷(430)에 대응된다.

시퀀스 번호(SEQ) 필드(416,442)는 각각 데이터 필드(418,444)의 제 1 데이터 유니트를 확인한다. 시퀀스 번호는 데이터가 예를 들면, 에러 수신된 패킷의 재전송의 경우에 시퀀스 밖에서 이동국(6)으로 전송되게 한다. 데이터 유니트 레벨에서의 시퀀스 번호의 할당은 재전송을 위한 프레임 분할 프로토콜의 필요성을 제거한다. 시퀀스 번호는 또한 이동국(6)이 중복된 데이터 유니트를 검출하게 한다. FMT, SEQ 및 LEN 필드를 수신할 경우, 이동국(6)은 특정 시그널링 메시지를 사용하지 않고 데이터 유니트가 각 타임슬롯에 수신되었는지를 결정할 수 있다.

시퀀스 번호에 할당된 비트수는 타임 슬롯에 전송될 수 있는 데이터 유니트의 최대수와 최악의 경우 데이터 재전송 지연에 따른다. 일 실시예에서, 각 데이터 유니트는 24 비트 시퀀스 번호에 의해 지정된다. 8 비트가 각각의 데이터 유니트를 확인하는데 필요하다. 게다가, 최악의 경우 데이터 재전송 지연은 500msec보다 적은 것으로 계산될 수 있다. 재전송 지연은 이동국(6)에 의해 NACK 메시지에 필요한 시간, 데이터의 재전송, 및 최악의 경우 버스트 에러가 진행되는 것에 의한 재전송 시도 횟수를 포함한다. 그러므로, 24비트는 이동국(6)이 어려움없이 수신된 데이터 유니트를 적절하게 확인하게 한다. SEQ 필드(416,442)의 비트수는 DATA 필드(418)와 재전송 지연의 크기에 따라 증가 또는 감소될 수 있다. SEQ 필드(416,442)의 서로 다른 비트수의 사용은 본 발명의 영역에 존재한다.

기지국(4)이 DATA 필드(418)에서 이용가능한 공간보다 이동국으로 전송하기에 적은 데이터를 가졌을 때, 패킷 포맷(430)이 사용된다. 패킷 포맷(430)은 기지국(4)이 임의의 데이터 유니트를 이동국으로 최대 이용가능한 데이터 유니트까지 전송하도록 한다. 일 실시예에서, FMT 필드(434)의 높은값은 기지국(4)이 패킷 포맷(430)을 전송중인 것을 나타낸다. 패킷 포맷(430)에서, LEN 필드(440)는 패킷에서 전송되는 데이터 유니트수의 값을 포함한다. 일 실시예에서, LEN 필드(440)는 DATA 필드(444)가 0에서 255 옥텟의 범위를 가지기 때문에 8비트 길이이다.

DATA 필드(418,444)는 이동국(6)에 전송되는 데이터를 포함한다. 일 실시예에서, 패킷 포맷(410)의 경우, 각 데이터 패킷은 992가 데이터 비트인 1024 비트를 포함한다. 그러나, 가변 길이 데이터 패킷은 정보 비트수를 증가시키는데 사용될 수 있으며 본 발명의 영역에 있다. 패킷 포맷(430)의 경우, DATA 필드(444)의 크기는 LEN 필드(440)에 의해 결정된다.

일 실시예에서, 패킷 포맷(430)이 제로 이상의 시그널링 메시지를 전송하기 위해 사용될 수 있다. 시그널링 길이(SIG LEN) 필드(436)는 옥텟의 연속된 시그널링 메시지의 길이를 포함한다. 일 실시예에서, SIG LEN 필드(436)는 8비트 길이이다. 시그널링 필드(438)는 시그널링 메시지를 포함한다. 일 실시예에서, 각각의 시그널링 메시지는 이하 설명되는 바와 같은 메시지 확인(MESSAGE ID) 필드, 메시지 길이(LEN) 필드, 및 메시지 페이로드를 포함한다.

패딩 필드(PADDING field; 446)는 일 실시예에서 0×00(헥스:hex)로 세팅된 패딩 옥텟을 포함한다. 기지국(4)이 데이터 필드(418)에서 이용가능한 옥텟수보다 이동국(6)으로 전송하기 위한 적은 데이터 옥텟을 가지기 때문에 패딩 필드(446)가 사용된다. 이 경우, 패딩 필드(446)는 사용되지 않은 데이터 필드를 채우기 충분한 패딩 옥텟을 포함한다. 패딩 필드(446)는 가변 길이이며 DATA 필드(444)의 길이에 의존한다.

패킷 포맷(410, 430)의 최종 필드는 각각 테일 필드(420,448)이다. 테일 필드(420,448)는 각 데이터 패킷의 끝에서 인코더(114;도 3A)가 공지된 상태가 되도록 하는데 사용되는 제로(0×0) 코드 테일 비트를 포함한다. 코드 테일 비트는 인코더(114)가 단지 일 패킷의 비트가 인코딩 프로세스에 사용되도록 패킷을 간명하게 분할하도록 한다. 코드 테일 비트는 또한 디코딩 프로세스동안 이동국(6)의 디코더가 패킷 경계를 결정하도록 한다. 테일 필드(420,448)의 비트수는 인코더(114)의 설계에 따른다. 일 실시예에서, 테일 비트(420,448)는 인코더(114)를 공지된 상태로 만드는데 충분한 길이이다.

상술한 2 패킷 포맷은 데이터와 시그널링 메시지의 전송을 용이하게 하는데 사용될 수 있는 포맷의 일 예이다. 다른 여러 패킷 포맷이 특정 통신 시스템의 필요를 이루기 위해 만들어질 수 있다. 또한, 통신 시스템은 상술한 2 패킷 포맷 이상을 수용하도록 설계될 수 있다.

IX. 순방향 링크 제어 채널 프레임

본 발명에서, 트래픽 채널은 기지국(4)으로부터 이동국(6)으로 메시지를 전송하는데 사용된다. 전송된 메시지 타입은 다음을 포함한다: (1) 핸드오프 지시 메시지, (2) 페이징 메시지(예를 들면, 이동국(6)의 큐에 데이터가 존재하는 특정 이동국(6)을 페이징하는), (3) 특정 이동국(6)의 짧은 데이터 패킷과 (4) 역방향 데이터 전송용 ACK 또는 NACK 메시지(이하 기술됨). 다른 타입의 메시지가 또한 본 발명의 영역에서 제어 채널에 전송될 수 있다. 호출 셋업 단계가 완료된 경우, 이동국(6)은 페이징 메시지에 대한 제어 채널을 모니터링하고 역방향 링크 파일럿 신호의 전송을 시작한다.

일 실시예에서, 제어 채널은 도 4A에 도시된 바와 같이 트래픽 채널의 트래픽 데이터로 시간 멀티플렉싱된다. 이동국(6)은 미리결정된 PN 코드로 커버링된 프리앰블을 검출하여 제어 메시지를 확인한다. 일 실시예에서, 제어 메시지는 동기 포착 동안 이동국(6)에 의해 결정된 고정 속도로 전송된다. 바람직한 실시예에서, 제어 채널의 데이터 속도는 76.8Kbps이다.

제어 채널은 제어 채널 캡슐의 메시지를 전송한다. 제어 채널 캡슐의 일 예의 도면은 도 4G에 도시되어 있다. 일 실시예에서, 각 캡슐은 프리앰블(462), 제어 페이로드, 및 CRC 패리티 비트(474)를 포함한다. 제어 페이로드는 하나 이상의 메시지를 포함하며, 필요한 경우 패딩 비트(472)를 포함할 수 있다. 각 메시지는 메시지 확인자(MSG ID;464), 메시지 길이(LEN;466), 선택적인 어드레스(ADDR;468, 예를 들어 만일 메시지가 특정 이동국(6)에 지시되었다면) 및 메시지 페이로드(470)를 포함한다. 일 실시예에서, 메시지는 옥텟 경계로 정렬된다. 제어 채널 캡슐은 도 4G에 도시되어 있으며 모든 이동국(6)으로 향하는 두개의 브로드캐스트 메시지와 특정 이동국(6)으로 향하는 하나의 메시지를 포함한다. MSG ID 필드(464)는 메시지가 어드레스 필드를 필요로 하는지(예를 들면 브로드캐스트 또는 특정 메시지인지)를 결정한다.

X. 순방향 링크 파일럿 채널

본 발명에서, 순방향 링크 파일롯 채널은 초기 동기 포착, 위상 복구, 타이밍 복구, 및 무선 결합을 위해 이동국(6)에 의해 사용된 파일롯 신호를 제공한다. 상기 사용은 IS-95 표준을 따르는 CDMA 통신 시스템과 유사하다. 일 실시예에서, 파일롯 신호는 C/I 측정을 수행하기 위해 이동국(6)에 의해 사용된다.

본 발명의 순방향 링크 파일롯 채널의 블록도의 일 예가 도 3A에 도시되어 있다. 파일롯 데이터는 곱셈기(156)에 공급된 모두 제로인(또는 모두 1인) 시퀀스를 포함한다. 곱셈기(156)는 월시 코드(W_0)로 파일롯 데이터를 커버한다. 월시 코드(W_0)는 모두 제로인 시퀀스이기 때문에, 곱셈기(156)의 출력은 파일롯 데이터이다. 파일롯 데이터는 MUX(162)에 의해 시간 멀티플렉싱되며 복소 곱셈기(214)의 짧은 PN₁ 코드에 의해 확산되는 I 월시 채널에 공급된다(도 3B참조). 일 실시예에서, 파일롯 데이터는 긴 PN 코드로 확산되지 않으며, 이는 MUX(234)에 의해 파일롯 버스트동안 게이트 오프되며 모든 이동국(6)에 의해 수신되게 한다. 파일롯 신호는 변조되지 않은 BPSK 신호이다.

파일롯 신호를 도시한 도면은 도 4B에 도시되어 있다. 일 실시예에서, 각 타임슬롯은 타임슬롯의 제 1 및 제 3 1/4의 단부에서 발생된 두개의 파일롯 버스트(306a,306b)를 포함한다. 일 실시예에서, 각 파일롯 버스트(306)는 64 칩의 지속시간 ($T_p=64$ 칩)을 갖는다. 트래픽 데이터 또는 제어 채널 데이터가 없는 경우, 기지국(4)은 단지 파일롯 및 전력 제어 버스트를 전송하며 그 결과 1200Hz의 주기율로 불연속 파형이 버스팅된다. 파일롯 변조 파라미터는 테이블 4에서 표로 나타나 있다.

X I. 역방향 링크 전력 제어

본 발명에서, 순방향 링크 전력 제어 채널은 원격국(6)으로부터 역방향 링크 전송의 전송 전력을 제어하는데 사용되는 전력 제어 명령을 전송한다. 역방향 링크에서, 각 전송 이동국(6)은 네트워크의 다른 모든 이동국(6)에 간섭 소스로서 동작한다. 역방향 링크에서 간섭을 최소로 하며 용량을 최대로 하기 위해, 각 이동국(6)의 전송 전력은 두개의 전력 제어 루프에 의해 제어된다. 일 실시예에서, 전력 제어 루프는 "METHOD AND APPARATUS FOR CONTROLLING TRANSMISSION POWER IN A CDMA CELLULAR MOBILE TELEPHONE SYSTEM"으로 표제된 미국 특허 번호 제 5,056,109 호에 개시된 CDMA 시스템과 유사하며, 상기 특허는 본 발명의 양수인에게 양도되며 여기에서 상호 참조된다. 다른 전력 제어 메커니즘은 본 발명의 영역에서 고려될 수 있다.

제 1 전력 제어 루프는 역방향 링크 신호 품질이 세트 레벨에서 유지되도록 이동국(6)의 전송 전력을 조절한다. 신호 품질은 기지국(4)에 수신된 역방향 링크 신호의 비트당 에너지 대 노이즈-간섭 비(E_b/I_o)로서 측정된다. 세트 레벨은 E_b/I_o 세트 포인트로서 참조된다. 제 2 전력 제어 루프는 원하는 성능 레벨이 프레임 에러율(FER)에 의해 측정된 것처럼 유지되도록 세트 포인트를 조절한다. 전력 제어는 각 이동국(6)의 전송 전력이 통신 시스템의 다른 이동국(6)에 대하여 간섭이 되기 때문에 역방향 링크에서 중요하다. 역방향 링크 전송 전력을 최소로 하는 것은 간섭을 줄이고 역방향 링크 성능을 증가시킨다.

제 1 전력 제어 루프에서, 역방향 링크 신호의 E_b/I_o 는 기지국(4)에서 측정된다. 기지국(4)은 측정된 E_b/I_o 와 세트 포인트를 비교한다. 만일 측정된 E_b/I_o 가 세트 포인트보다 크다면, 기지국(4)은 전송 전력을 감소시키기 위해 이동국(6)에 전력 제어 메시지를 전송한다. 선택적으로, 만일 측정된 메시지(E_b/I_o)가 세트 포인트 이하라면, 기지국(4)은 전송 전력을 증가시키기 위해 이동국(6)에 전력 제어 메시지를 전송한다. 일 실시예에서, 전력 제어 메시지는 일 전력 제어 비트로 실행된다. 일 실시예에서, 전력 제어 비트의 높은 값은 이동국(6)에 그 전송 전력을 증가시킬 것을 명령하고, 낮은 값은 이동국(6)에 그 전송 전력을 감소시킬 것을 명령한다.

본 발명에서, 각 기지국(4)과 통신하는 모든 이동국(6)전력 제어 비트는 전력 제어 채널을 통해 전송된다. 일 실시예에서, 전력 제어 채널은 16 비트 월시 커버로 확산되는 32까지의 직교 채널을 포함한다. 각 월시 채널은 일 역방향 전력 제어(RPC) 비트 또는 주기적인 간격에서 일 FAC 비트를 전송한다. 각각의 액티브 이동국(6)은 월시 커버와 이동국(6)을 향하는 RPC 비트 스트림의 전송을 위한 QPSK 변조 위상(예를 들면, 동위상 또는 직교)을 정의하는 RPC 인덱스에 할당된다. 일 실시예에서, O의 PRC 인덱스는 FAC 비트로 지정된다.

전력 제어 채널의 블록도의 일 예는 도 3A에 도시되어 있다. RPC 비트는 각 RPC 비트를 미리결정된 횟수로 반복하는 심볼 중계기(150)에 공급된다. 반복된 RPC 비트는 RPC 인덱스에 대응하는 월시 커버로 비트를 커버링하는 월시 커버 엘리멘트(152)에 공급된다. 커버링된 비트는 일정한 총 전송 전력을 유지하기 위해 변조이전에 비트를 스케일링하는 이득 엘

리멘트(154)에 공급된다. 일 실시예에서, RPC 월시 채널의 이득은 총 RPC 채널 전력이 총 이용 가능한 전송 전력과 동일하도록 표준화된다. 월시 채널의 이득은 모든 액티브 이동국(6)에 신뢰할만한 RPC 전송을 유지하면서 총 기지국 전송 전력의 효과적인 이용의 시간 함수로서 가변될 수 있다. 일 실시예에서, 인액티브(inactive) 이동국(6)의 월시 채널 이득은 제로로 세팅된다. 자동 RPC 월시 채널의 전력 제어는 이동국(6)의 대응 DRC 채널로부터 순방향 링크 품질 측정을 추정할 수 있다. 이득 엘리멘트(154)로부터 스케일링된 RPC 비트는 MUX(162)에 공급된다.

일 실시예에서, 0에서 15의 RPC 인덱스는 월시 커버(W_0 에서 W_{15})에 각각 할당되며, 슬롯의 제 1 파일롯 버스트(도 4C의 RPC 버스트(304))주변으로 전송된다. 16에서 31의 RPC 인덱스는 월시 커버(W_{16} 에서 W_{31})에 각각 할당되며, 슬롯의 제 2 파일롯 버스트(도 4C의 RPC 버스트(308))주변으로 전송된다. 일 실시예에서, RPC 비트는 동위상 신호에서 변조된 짹수 월시 커버(예를 들면 W_0, W_2, W_4, \dots)와 직교 신호에서 변조된 홀수 월시 커버(예를 들면 W_1, W_3, W_5, \dots)로 변조된 BPSK이다. 피크-평균 포락선을 줄이기 위해, 동상과 직교 전력을 밸런싱하는 것은 바람직하다. 게다가, 복조기 위상 추정 에러에 의한 크로스-토크를 최소로 하기 위해 동상 및 직교 신호에 직교 커버를 할당하는 것은 바람직하다.

일 실시예에서, 31까지의 RPC 비트가 각 타임슬롯에서 31 RPC 월시 채널에 전송될 수 있다. 일 실시예에서, 15 RPC 비트는 제 1의 1/2 슬롯에 전송되며 16 RPC 비트는 제 2의 1/2 슬롯에 전송된다. PRC 비트는 덧셈기(212;도3B)에 의해 결합되며 전력 제어 채널의 복합 파형은 도 4C에 도시되어 있다.

전력 제어 채널의 타이밍 도는 도 4B에 도시되어 있다. 일 실시예에서, RPC 비트 속도는 600bps이거나 타임 슬롯당 일 RPC 비트이다. 각 RPC 비트는 시간 멀티플렉싱되며, 도 4B, 4C에 도시된 바와 같이 두개 이상의 RPC 버스트(예를 들면, RPC 버스트(304a,304b)에 전송된다. 일 실시예에서, 각 RPC 버스트는 32 PN 칩(또는 2 월시 심볼)의 폭($T_{PC}=32\text{chip}$)이며, 각 RPC 비트의 총 폭은 64PN 칩(또는 4 월시 심볼)이다. 다른 RPC 비트 속도는 심볼 반복의 횟수를 변화시켜 획득될 수 있다. 예를 들면, 1200bps의 RPC 비트 속도(동시에 63 이동국(6)을 지원하거나 전력 제어 속도를 증가시키기 위해)는 RPC 버스트(304a,304b)의 31 RPC 비트의 제 1 세트와 RPC 버스트(308a,308b)의 32 RPC 비트의 제 2 세트를 전송하여 획득될 수 있다. 이 경우, 모든 월시 커버는 동상 및 직교 신호에서 사용될 수 있다. RPC 비트의 변조 파라미터는 테이블 4에 요약되어 있다.

테이블4-파일롯 및 전력 제어 변조 파라미터

파라미터	RPC	FAC	Pilot	Units
속도	600	75	1200	Hz
변조 포맷	QPSK	QPSK	BPSK	
제어 비트 지속 시간	64	1024	64	PN chips
반복	4	64	4	symbols

전력 제어 채널은 각 기지국(4)과 통신하는 이동국(6)의 수가 이용 가능한 RPC 월시 채널의 수보다 적기 때문에 버스티(bursty) 특성을 가진다. 이 상황에서, 어떤 RPC 월시 채널은 이득 엘리멘트(154)의 이득을 적절하게 조절하여 제로로 세팅된다.

일 실시예에서, RPC 비트는 프로세싱 지연을 최소로 하기 위해 코딩 또는 인터리빙없이 이동국(6)에 전송된다. 게다가, 전력 제어 비트를 잘못 수신하는 것은 에러가 전력 제어 루프에 의해 다음 타임슬롯에서 보정되기 때문에 본 발명의 데이터 통신 시스템에는 불리하지 않다.

본 발명에서, 이동국(6)은 역방향 링크에서 여러 기지국(4)과 소프트 핸드오프될 수 있다. 소프트 핸드오프인 이동국(6)의 역방향 링크 전력 제어에 대한 방법 및 장치는 미국 특허 번호 제 5,056,109 호에 개시되어 있다. 소프트 핸드 오프인 이동국(6)은 액티브 세트인 각 기지국(4)의 RPC 월시 채널을 모니터링하고 상술한 미국 특허 번호 제 5,056,109 호에 개시된 방법에 따라 RPC 비트를 결합한다. 제 1 실시예에서, 이동국(6)은 하향 전력 명령의 로직 OR을 수행한다. 이동국(6)은 만일 수신된 RPC 비트가 이동국(6)에 전송 전력을 감소시키라고 명령한다면 전송 전력은 감소한다. 제 2 실시예에서, 소프트 핸드오프인 이동국(6)은 하드 결정이 이루어지기 전에 RPC 비트의 소프트 결정을 결합할 수 있다. 수신된 RPC 비트를 처리하는 다른 실시예가 본 발명의 영역에서 고려될 수 있다.

본 발명에서, FAC 비트는 이동국(6)에 할당된 파일롯 채널의 트래픽 채널이 다음 1/2 프레임으로 전송될 것인지를 지시한다. FAC 비트의 사용은 이동국(6)에 의한 C/I 추정을 향상시키며, 데이터 속도는 간접 활동의 인식을 브로드캐스팅 함으로써 향상된다. 일 실시예에서, FAC 비트는 단지 1/2 프레임 경계에서 변화되며 8 연속 타임 슬롯으로 반복되고, 그 결과 75 bps의 비트 속도가 된다. FAC 비트의 파라미터는 테이블 4에 리스트된다.

FAC 비트를 사용하여, 이동국(6)은 다음과 같이 C/I측정을 계산할 수 있다.

$$\left(\frac{C}{I}\right)_i = \frac{C_i}{1 - Q \sum_{j \neq i} (1 - \alpha_j) C_j} \quad (3)$$

여기에서, $(C/I)_i$ 는 순방향 링크 신호의 i 번째 C/I 측정이며, C_i 는 순방향 링크 신호의 i 번째 총 수신 전력이며, C_j 는 순방향 링크 신호의 j 번째 수신 전력이고, I 는 만일 모든 기지국(4)이 전송된 경우 총 간섭이며, α_j 는 순방향 링크 신호의 j 번째 FAC 비트이며 FAC 비트에 따라 0 또는 1일 수 있다.

X II. 역방향 링크 데이터 전송

본 발명에서, 역방향 링크는 가변 속도 데이터 전송을 지원한다. 가변 속도는 유연성을 제공하며 이동국(6)이 기지국(4)으로 전송되는 데이터의 양에 따라 여러 데이터 속도 중 하나로 전송하게 한다. 일 실시예에서, 이동국(6)은 임의의 시간에 가장 낮은 데이터 속도로 데이터를 전송할 수 있다. 일 실시예에서, 보다 높은 속도에서의 데이터 전송은 기지국(4)에 의한 승인이 요구된다. 이는 역방향 링크 전송 지연을 최소화시키며 역방향 링크 리소스의 효율적인 이용을 제공한다.

본 발명의 역방향 링크 데이터 전송의 흐름도의 설명은 도 8에 도시된다. 처음에, 슬롯n에서, 이동국(6)은 미국특허 제5,289,527호에 개시된 바와 같이 액세스 프로브를 수행하여 블록(802)에서 역방향 링크 상에 가장 낮은 속도의 데이터 채널을 형성하도록 한다. 상기 슬롯n에서, 기지국(4)은 블록(804)에서 액세스 프로브를 복조하고 액세스 메시지를 수신한다. 기지국(4)은 블록(808)에서 데이터 채널에 대한 요구를 승인하고 슬롯n+2에서 제어 채널을 통하여 승인 신호 및 할당된 RPC 인덱스를 전송한다. 슬롯n+2에서, 이동국(6)은 승인 신호를 수신하고 기지국(4)에 의하여 전력이 제어된다(블록 808). 슬롯n+3의 시작 부분에서, 이동국(6)은 파일롯 신호를 전송하기 시작하고 역방향 링크를 통해 가장 낮은 속도의 데이터 채널에 즉시 액세스한다.

이동국(6)이 트래픽 데이터를 가지고 있으며 고속 데이터 채널을 요구하면, 이동국(6)은 블록(810)에서 요구를 시작할 수 있다. 슬롯n+3에서, 기지국(4)은 고속 데이터 요구를 수신한다(블록 812). 슬롯n+5에서, 기지국(4)은 제어 채널을 통해 승인 신호를 전송한다(블록 814). 슬롯n+5에서, 이동국(6)은 승인 신호를 수신하고(블록 816) 슬롯n+6에서 시작되는 역방향 링크를 통해 고속 데이터 전송을 시작한다(블록 818).

X III. 역방향 링크 아키텍쳐

본 발명의 데이터 통신 시스템에서, 역방향 링크 전송은 순방향 링크 전송과 몇 가지 다르다. 순방향 링크에서, 데이터 전송은 일반적으로 하나의 기지국(4)에서 하나의 이동국(6)으로 발생한다. 그러나, 역방향 링크에서, 각각의 기지국(4)은 동시에 다중 이동국(6)으로부터 데이터 전송을 수신할 수 있다. 실시예에서, 각각의 이동국(6)은 기지국(4)에 전송될 데이터 양에 따라 몇 가지 속도 중 하나로 전송할 수 있다. 이러한 시스템 설계는 데이터 통신의 비대칭 특성을 반영한다.

실시예에서, 역방향 링크상의 시간 기준 유니트는 순방향 링크상의 시간 기준 유니트와 동일하다. 실시예에서, 순방향 링크 및 역방향 링크 데이터 전송은 주기가 1.667밀리초인 시간 슬롯을 통하여 발생한다. 그러나, 역방향 링크상의 데이터 전송은 일반적으로 더 낮은 데이터 속도에서 발생하기 때문에, 긴 시간 기본 유니트는 효율을 향상시키기 위하여 이용될 수 있다.

실시예에서, 역방향 링크는 두 개의 채널을 지원한다(파일롯/DRC 채널 및 데이터 채널). 각각의 채널의 기능 및 실행은 이하에 설명된다. 파일롯/DRC 채널은 파일롯 신호 및 DRC 메시지를 전송하기 위하여 이용되며, 데이터 채널은 트래픽 데이터를 전송하기 위하여 이용된다.

본 발명의 역방향 링크 프레임 구조의 예는 도 7a에 도시된다. 실시예에서, 역방향 링크 프레임 구조는 도 4a에 도시된 순방향 링크 프레임 구조와 유사하다. 그러나, 역방향 링크에서, 파일럿/DRC 데이터 및 트래픽 데이터는 동상 및 직교 채널을 통하여 동시에 전송된다.

실시예에서, 이동국(6)은 이동국(6)이 고속 데이터 전송을 수신할 때는 언제나 각각의 시간 슬롯에서 파일럿/DRC 채널을 통하여 DRC 메시지를 전송한다. 선택적으로, 이동국(6)이 고속 데이터 전송을 수신하지 않을 때, 파일럿/DRC 채널상의 전체 슬롯은 파일럿 신호를 포함한다. 파일럿 신호는 다수의 기능(초기 동기 포착 지원, 파일럿/DRC와 데이터 채널에 대한 위상 기준 및 폐쇄된 루프 역방향 링크 전력 제어를 위한 소스)을 위하여 수신중인 기지국(4)에 의하여 이용된다.

실시예에서, 역방향 링크의 대역폭은 1.2288MHz로 선택된다. 이러한 대역폭 선택은 IS-95 표준에 따르는 CDMA 시스템을 위하여 설계된 현재의 하드웨어를 사용할 수 있도록 한다. 그러나, 다른 대역폭 역시 용량을 증가시키고 그리고/또는 시스템 요구조건에 따르도록 하기 위하여 이용될 수 있다. 실시예에서, IS-95 표준에 의하여 지정된 것과 동일한 긴 PN 코드 및 짧은 PN_I 및 PN_Q 코드가 역방향 링크 신호를 확산시키기 위하여 이용된다. 실시예에서, 역방향 링크 채널은 QPSK 변조를 이용하여 전송된다. 선택적으로 QPSK 변조는 성능을 개선시킬 수 있도록 변조된 신호의 피크에서 평균 진폭 변화를 최소화하기 위하여 이용될 수 있다. 상이한 시스템 대역폭, PN 코드, 및 변조 기술의 이용이 고려될 수 있으며 본 발명의 범위 내에 포함된다.

실시예에서, 파일럿/DRC 채널 및 데이터 채널상의 역방향 링크 전송의 전송 전력은 기지국(4)에서 측정되는 역방향 링크 신호의 E_b/I_0 이 상기 미국특허 5,506,109에서 설명된 미리결정된 E_b/I_0 설정 포인트에서 유지되도록 제어된다. 전력 제어는 이동국(6)과 통신하는 기지국(4)에 의하여 유지되며 명령은 전술한 바와 같이 RPC 비트로서 전송된다.

XIV. 역방향 링크 데이터 채널

본 발명의 역방향 링크 아키텍쳐의 예가 도 6에 도시된다. 데이터는 데이터 패킷으로 분할되고 인코더(612)에 제공된다. 각각의 데이터 패킷에 대하여, 인코더(612)는 CRC 패리티 비트를 발생시키며, 코드 테일 비트를 삽입하며, 데이터를 인코딩한다. 실시예에서, 인코더(612)는 상기 미국특허 출원 08/743,688에 개시된 인코딩 포맷에 따라 패킷을 인코딩한다. 다른 인코딩 포맷 역시 이용될 수 있으며 본 발명의 범위 내에 속한다. 인코더(612)의 인코딩된 패킷은 블록 인터리버(614)에 제공되며, 상기 인터리버는 코드 심벌을 패킷에 다시 정렬한다. 인터리빙된 패킷은 월시 커버로 데이터를 커버링하고 커버링된 데이터를 이득 엘리멘트(618)에 제공하는 곱셈기(616)에 제공된다. 이득 엘리멘트(618)는 데이터를 스케일링하여 데이터 속도와 관계없이 비트당 에너지 E_b 를 일정하게 유지하도록 한다. 이득 엘리멘트(618)로부터의 스케일링된 데이터는 각각 PN_Q 및 PN_I 시퀀스로 데이터를 확산시키는 곱셈기(650b, 650d)에 제공된다. 곱셈기(650b, 650d)로부터의 확산된 데이터는 데이터를 필터링하는 필터(652b, 652d)에 제공된다. 필터(652a, 652b)로부터의 필터링된 신호는 합산기(654a)에 제공되고 필터(652c, 652d)로부터의 필터링된 신호는 합산기(654b)에 제공된다. 합산기(654)는 파일럿/DRC 채널로부터의 신호와 데이터 채널로부터의 신호를 합산한다. 합산기(654a, 654b)의 출력은 각각 IOUT 및 QOUT를 포함하며, 이는 각각 동상의 사인곡선 COS(w_ct) 및 직교 사인곡선 SIN(w_ct)으로 변조되고 합산된다(도 6에는 도시안됨). 실시예에서, 트래픽 데이터는 사인 곡선의 동상 및 직교 위상을 통하여 전송된다.

실시예에서, 데이터는 긴 PN 코드 및 짧은 PN 코드로 확산된다. 긴 PN 코드는 데이터를 스크램블하여 수신중인 기지국(4)이 전송중인 이동국(6)을 식별할 수 있도록 한다. 짧은 PN 코드는 시스템 대역폭을 통하여 신호를 확산시킨다. 긴 PN 시퀀스는 긴 코드 발생기(642)에 의하여 발생되며, 곱셈기(646)에 제공된다. 짧은 PN_I 및 PN_Q 시퀀스는 짧은 코드 발생기(544)에 의하여 발생되어 곱셈기(646a, 646b)에 제공되며, 이는 PN_I 및 PN_Q 신호를 형성하도록 상기 두 세트의 시퀀스를 곱한다. 타이밍/제어 회로(640)는 타이밍 기준을 제공한다.

도 6에 도시된 데이터 채널 아키텍처의 블록도 예는 역방향 링크상의 데이터 인코딩 및 변조를 지원하는 수많은 아키텍처 중 하나이다. 고속 데이터 전송에 대하여, 다중 직교 채널을 이용하는 순방향 링크와 유사한 아키텍처가 이용될 수 있다. IS-95 표준에 따르는 CDMA 시스템의 역방향 링크 트래픽 채널을 위한 아키텍처와 같은 다른 아키텍처가 고려될 수 있으며 본 발명의 범위 내에 속한다.

실시예에서, 역방향 링크 데이터 채널은 표 5에 나타난 4개의 데이터 속도를 지원한다. 추가의 데이터 속도 및/또는 다른 데이터 속도가 지원될 수 있으며 본 발명의 범위에 속한다. 실시예에서, 역방향 링크의 패킷 사이즈는 표 5에 도시된 바와

같이 데이터 속도에 따른다. 상기 미국특허출원 08/743,688에 설명된 바와 같이, 개선된 디코더 성능이 큰 패킷 사이즈에 대하여 얻어질 수 있다. 따라서, 표 5에 리스트된 것과 다른 패킷 사이즈도 성능을 개선하기 위하여 이용될 수 있으며 이는 본 발명의 범위내이다. 또한, 패킷 사이즈는 데이터 속도와 무관한 파라미터일 수 있다.

표 5 - 파일럿 및 파워 제어 변수 파라미터

파라미터	데이터 속도				단위
	9.6	19.2	38.4	76.8	Kbps
프레임 주기	26.66	26.66	13.33	13.33	msec
데이터 패킷 길이	245	491	491	1003	bits
CRC 길이	16	16	16	16	bits
코드 데일 비트	5	5	5	5	bits
전체 비트/패킷	256	512	512	1024	bits
인코딩된 패킷 길이	1024	2048	2048	4096	symbols
월시 심볼 길이	32	16	8	4	chips
요구	아니오	예	예	예	

표 5에 도시된 바와 같이, 역방향 링크는 다수의 데이터 속도를 지원한다. 실시예에서, 가장 낮은 속도 9.6Kbps는 기지국(4)에 등록시 각각의 이동국(6)에 할당된다. 실시예에서, 이동국(6)은 기지국(4)으로부터 허용을 요구할 필요 없이 어떠한 시간 슬롯에서도 가장 낮은 속도의 데이터 채널을 통하여 데이터를 전송할 수 있다. 실시예에서, 높은 데이터 속도에서의 데이터 전송은 시스템 로딩, 상태, 전체 출력과 같은 시스템 파라미터 세트를 기초로 선택된 기지국(4)에 의하여 승인된다. 고속 데이터 전송을 위한 스케줄링 예가 미국특허출원 08/798,951에 상세히 설명된다.

X V. 역방향 링크 파일럿/DRC 채널

파일럿/DRC 채널의 예가 도 6에 도시된다. DRC 메시지는 미리결정된 코딩 포맷에 따라 메시지를 인코딩하는 DRC 인코더(626)에 제공된다. DRC 메시지의 코딩은 중요한데, 이는 정확하지 않은 순방향 링크 데이터 속도 결정이 시스템 처리 성능에 영향을 주기 때문에 DRC 메시지의 여러 가능성성이 충분히 낮게 할 필요가 있기 때문이다. 실시예에서, DRC 인코더(626)는 3비트 DRC 메시지를 8비트 코드 워드로 인코딩하는 속도(8,4) CRC 블록 인코더이다. 인코딩된 DRC 메시지는 DRC 메시지가 전달되는 목적지 기지국(4)을 식별하는 월시 코드로 메시지를 커버링하는 곱셈기(628)로 제공된다. 월시 코드는 월시 발생기(624)에 의하여 제공된다. 커버링된 DRC 메시지는 멀티플렉서(MUX)(630)에 제공되며, 이는 파일럿 데이터로 메시지를 멀티플렉싱한다. DRC 메시지 및 파일럿 데이터는 PN_I 및 PN_Q 신호로 데이터를 확산하는 곱셈기(650a, 650c)에 제공된다. 따라서, 파일럿 및 DRC 메시지는 동상 및 직교 위상 사인곡선을 통하여 전송된다.

실시예에서, DRC 메시지는 선택된 기지국(4)에 전송된다. 이는 선택된 기지국(4)을 식별하는 월시 코드로 DRC 메시지를 커버링함으로써 달성된다. 실시예에서, 월시 코드는 길이가 128칩이다. 128칩 월시 코드의 원리는 공지되어 있다. 하나의 전용 월시 코드는 이동국(6)과 통신하는 각각의 기지국(4)에 할당된다. 각각의 기지국(4)은 할당된 월시 코드로 DRC상의 신호를 디커버링한다. 선택된 기지국(4)은 DRC 메시지를 디커버링하고 이에 응답하여 순방향 링크를 통하여 요구중인 이동국(6)에 데이터를 전송할 수 있다. 다른 기지국(4)은 이들 기지국(4)이 상이한 월시 코드에 할당되기 때문에 상기 기지국에 전달되지 않았는지를 결정할 수 있다.

실시예에서, 데이터 통신 시스템의 모든 기지국(4)에 대한 역방향 링크의 짧은 PN 코드는 동일하며 상이한 기지국(4)을 구별하기 위한 짧은 PN 코드에서의 오프셋은 제공되지 않는다. 본 발명의 데이터 통신 시스템은 역방향 링크를 통하여 소프트 핸드오프를 지원한다. 오프셋이 없는 동일 짧은 PN 코드를 사용하는 것은 소프트 핸드오프 중에 이동국(6)으로부터의 동일 역방향 링크 전송을 다수의 기지국(4)이 수신하도록 한다. 짧은 PN 코드는 스펙트럼 확산을 제공하지만 기지국(4)의 식별은 허용하지 않는다.

실시예에서, DRC 메시지는 이동국(6)에 의하여 요구되는 데이터 속도를 전달한다. 선택적인 실시예에서, DRC 메시지는 순방향 링크 품질 표시(예를 들어, 이동국(6)에 의하여 측정된 C/I 정보)를 가진다. 이동국(6)은 동시에 하나 이상의 기지

국(4)으로부터 순방향 링크 파일럿 신호를 수신하고 각각의 수신된 파일럿 신호 상에 C/I 측정을 수행한다. 이동국(6)은 현재 및 이전의 C/I 측정치를 포함할 수 있는 파라미터 세트를 기초로 가장 최적의 기지국(4)을 선택한다. 속도 제어 정보는 몇 개의 실시예 중 하나에서 기지국(4)에 전달될 수 있는 DRC 메시지로 포맷화된다.

제 1실시예에서, 이동국(6)은 요구되는 데이터 속도를 기초로 DRC 메시지를 전송한다. 요구되는 데이터 속도는 이동국(6)에 의하여 측정된 C/I에서 만족할 만한 성능을 나타내는 가장 높은 지원된 데이터 속도이다. C/I측정으로부터, 이동국(6)은 먼저 만족한 성능을 나타내는 최대 데이터 속도를 계산한다. 최대 데이터 속도는 지원된 데이터 속도 중 하나로 양자화되고 요구되는 데이터 속도로서 지정된다. 요구되는 데이터 속도에 상응하는 데이터 속도 인덱스는 선택된 기지국(4)에 전송된다. 지원된 데이터 속도 및 대응하는 데이터 속도의 세트의 예는 표 1에 나타난다.

제 2실시예에서, 이동국(6)은 선택된 기지국(4)에 순방향 링크 품질 표시를 전송하고, 이동국(6)은 C/I 측정의 양자화된 값을 나타내는 C/I 인덱스를 전송한다. C/I 측정은 테이블에 맵핑될 수 있으며 C/I 인덱스와 상관된다. C/I 인덱스를 나타내기 위한 추가의 비트 사용은 C/I측정의 미세한 양자화를 허용한다. 또한, 맵핑은 선형이거나 곡선일 수 있다. 선형 맵핑에 대하여, C/I인덱스에서의 각각의 증분은 C/I측정에서 대응하는 증가를 나타낸다. 예를 들어, C/I인덱스에서 각각의 스텝은 C/I측정에서 20dB의 증가를 나타낼 수 있다. 곡선 맵핑에서, C/I 인덱스의 각각의 증분은 C/I측정에서 상이한 증가를 나타낼 수 있다. 예를 들어, 곡선 맵핑은 C/I측정을 양자화하기 위하여 사용되어 도 10에 도시된 C/I분배의 누적 분배 함수(CDF) 커브를 매칭시키도록 한다.

이동국(6)에서 기지국(4)으로의 속도 제어 정보를 전송하는 다른 실시예가 고려될 수 있으며 이는 본 발명의 범위 내에 있다. 또한, 속도 제어 정보를 나타내기 위하여 상이한 수의 비트를 이용하는 것은 본 발명의 범위 내에 있다. 명세서에서, 간단화하기 위하여 본 발명은 제 1실시예에서 요구되는 데이터 속도를 전송하기 위한 DRC 메시지를 이용하는 것을 설명하였다.

실시예에서, C/I 측정은 CDMA 시스템에 이용된 것과 유사한 방식으로 순방향 링크 파일럿 신호 상에서 수행될 수 있다. C/I측정을 수행하는 방법 및 장치는 1996년 9월 27일자 출원된 미국특허출원 08/722,763, "스펙트럼 확산 통신 시스템에서 링크 품질을 측정하는 방법 및 장치"에 개시되어 있으며, 이는 본 발명의 양수인에게 양도되었고 여기에 참조로서 통합된다. 요약하면, 파일럿 신호상의 C/I 측정은 짧은 PN 코드로 수신된 신호를 역화산함으로써 얻어질 수 있다. 파일럿 신호상의 C/I 측정은 만약 채널 조건이 C/I 측정 시간 및 실제 데이터 전송 시간 사이에서 변화될 경우 부정확할 수 있다. 본 발명에서, FAC 비트의 사용은 요구되는 데이터 속도를 결정할 때 이동국(6)이 순방향 링크 활동을 고려하도록 한다.

선택적인 실시예에서, C/I 측정은 순방향 링크 트래픽 채널 상에 수행될 수 있다. 트래픽 채널 신호는 긴 PN 코드 및 짧은 PN 코드로 먼저 역화산되며 월시 코드로 디커버링된다. 데이터 채널의 신호상의 C/I 측정은 전송된 전력의 많은 부분이 데이터 전송을 위하여 할당되기 때문에 더 정확할 수 있다. 이동국(6)에 의하여 수신된 순방향 링크 신호의 C/I를 측정하는 한 방법이 고려될 수 있으며, 이는 본 발명의 범위내이다.

실시예에서, DRC 메시지는 시간 슬롯의 첫 번째 1/2 부분에서 전송된다(도 7a). 예를 들어, 1.667밀리초의 시간 슬롯에 대하여, DRC 메시지는 제 1의 1024칩 또는 0.83밀리초의 시간 슬롯을 포함한다. 나머지 1024시간 칩은 기지국(4)에 의하여 이용되어 메시지를 복조하고 디코딩하도록 한다. 시간 슬롯의 앞부분에서 DRC 메시지를 전송하는 것은 기지국(4)이 동일시간 슬롯 내에서 DRC 메시지를 디코딩하도록 하고 바로 다음의 시간 슬롯에서 요구되는 데이터 속도로 데이터를 전송하도록 한다. 짧은 처리 지연은 본 발명의 통신 시스템이 동작 환경의 변화에 빠르게 적응하도록 한다.

선택적인 실시예에서, 요구되는 데이터 속도는 절대 기준치 및 상대 기준치를 이용하여 기지국(4)에 전송된다. 이 실시예에서, 요구되는 데이터 속도를 포함하는 절대 기준치는 주기적으로 전송된다. 절대 기준치는 기지국(4)이 이동국(6)에 의하여 요구된 정확한 데이터 속도를 결정하도록 한다. 절대 기준치의 전송 사이의 각각의 시간 슬롯에 대하여, 이동국(6)은 인입하는 시간 슬롯에 대하여 요구되는 데이터 속도가 이전 시간 슬롯에 대하여 요구되는 데이터 속도보다 높은지, 낮은지 또는 동일한지를 표시하는 상대 기준치를 기지국(4)에 전송한다. 주기적으로, 이동국(6)은 절대 기준치를 전송한다. 데이터 속도 인덱스의 주기적 전송은 요구되는 데이터 속도가 공지된 상태로 설정되도록 하며 상대 기준치의 예상 수신이 누적되지 않도록 한다. 절대 기준치 및 상대 기준치의 이용은 기지국으로의 DRC 메시지의 전송 속도를 감소시킬 수 있다. 요구되는 데이터 속도를 전송하기 위한 다른 프로토콜이 고려될 수 있으며, 이는 본 발명의 범위 내에 있다.

X VI. 역방향 링크 액세스 채널

액세스 채널은 등록 단계 동안 메시지를 기지국(4)에 전송하기 위하여 이동국(6)에 의하여 이용된다. 실시예에서, 액세스 채널은 이동국(6)에 의하여 랜덤하게 액세스되는 각각의 슬롯을 가진 슬롯 구조를 이용하여 구현된다. 실시예에서, 액세스 채널은 DRC 채널로 시간 멀티플렉싱된다.

실시예에서, 액세스 채널은 액세스 채널 캡슐로 메시지를 전송한다. 실시예에서, 액세스 채널 프레임 포맷은 IS-95표준에 의하여 지정된 것과 유사한데, 타이밍에서 IS-95표준에서 20msec 프레임을 사용하는 대신 26.67msec 프레임을 사용하는 것이 다르다. 액세스 채널 캡슐의 예는 도 7b에 도시된다. 실시예에서, 각각의 액세스 채널 캡슐(712)은 프리엠블(722), 하나 이상의 메시지 캡슐(724) 및 패딩 비트(726)를 포함한다. 각각의 메시지 캡슐(724)은 메시지 길이(MSG LEN) 필드(732), 메시지 보디(734) 및 CRC 패리티 비트(736)를 포함한다.

XVII. 역방향 링크 NACK 채널

본 발명에서, 이동국(6)은 데이터 채널을 통하여 NACK 메시지를 전송한다. NACK 메시지는 이동국(6)에 의하여 여러로 수신된 각각의 패킷에 대하여 발생된다. 실시예에서, NACK 메시지는 미국특허 5,504,773에 개시된 바와 같이 블랭크(Blank) 및 버스트 시그널링 데이터 포맷을 이용하여 전송될 수 있다.

본 발명이 NACK 프로토콜을 기초로 설명되었지만, ACK 프로토콜의 사용이 고려될 수 있으며 이는 본 발명의 범위 내에 속한다.

본 발명의 상기 설명은 당업자가 본 발명의 실시 및 사용을 가능하도록 하기 위해 제공된다. 이들 실시예에 대한 여러 가지 변형은 당업자에게 명백하며 여기서 정의된 포괄적인 원리는 다른 실시예에 적용될 수 있다. 따라서, 본 발명은 여기에 설명된 실시예에 제한되지 않으며 여기에 설명된 원리 및 특징의 가장 넓은 범위에 따른다.

발명의 효과

본 발명은 CDMA 시스템의 고속 패킷 데이터 전송을 위한 개선된 방법 및 장치에 관한 것으로서, 순방향 및 역방향 링크에서 데이터를 전송하는 수단을 제공함으로써 CDMA 시스템의 효율성을 향상시킨다.

(57) 청구의 범위

청구항 1.

데이터를 전송하기 위한 장치로서,

통신 채널을 통해 전송하기 위한 디지털 값들의 시퀀스를 생성하기 위해 다수의 직교 커버링된 디지털 데이터 시퀀스들과 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 구성된 변조기; 및

상기 변조기에 접속되어 상기 변조기로부터의 상기 디지털 값들의 시퀀스를 수신하고, 상기 디지털 값들의 시퀀스를 아날로그 파형으로 변환하여 상기 아날로그 파형을 상기 통신 채널을 통해 전송하도록 구성된 송신기를 포함하는 데이터 전송 장치.

청구항 2.

제 1항에 있어서,

상기 변조기는 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 생성하기 위해 다수의 직교 시퀀스들을 사용하여 디지털 데이터 비트들의 시퀀스 중 각각의 비트를 배타-OR 연산하도록 구성된 직교 커버 엘리먼트를 포함하는 것을 특징으로 하는 데이터 전송 장치.

청구항 3.

제 1항에 있어서,

상기 변조기는 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 제 1 및 제 2 서브세트들로 분할하고, 상기 제 1 서브세트의 시간상 바로 다음에 상기 파일럿 심볼들의 시퀀스를 삽입하고, 상기 파일럿 심볼들의 시퀀스의 시간상 바로 다음에 상기 제 2 서브세트를 삽입하여 상기 전송을 위한 디지털 값들의 시퀀스를 생성함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 구성된 멀티플렉서를 더 포함하는 것을 특징으로 하는 데이터 전송 장치.

청구항 4.

제 1항에 있어서,

상기 변조기는 상기 파일럿 심볼들의 시퀀스를 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들로 평쳐링하여, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 1 서브세트가 상기 파일럿 심볼들의 시퀀스에 시간상 선행하고 상기 파일럿 심볼들의 시퀀스가 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 2 서브세트에 시간상 선행하도록 함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 구성된 멀티플렉서를 더 포함하는 것을 특징으로 하는 데이터 전송 장치.

청구항 5.

제 2 항에 있어서,

상기 변조기는 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 제 1 및 제 2 서브세트들로 분할하고, 상기 파일럿 심볼들의 시퀀스를 상기 제 1 서브세트의 시간상 바로 다음에 삽입하고, 상기 제 2 서브세트를 상기 파일럿 심볼들의 시퀀스의 시간상 바로 다음에 삽입하여 상기 전송을 위한 디지털 값들의 시퀀스를 생성함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 구성된 멀티플렉서를 더 포함하는 것을 특징으로 하는 데이터 전송 장치.

청구항 6.

제 2항에 있어서,

상기 변조기는 상기 파일럿 심볼들의 시퀀스를 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들로 평쳐링하여, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 1 서브세트가 상기 파일럿 심볼들의 시퀀스에 시간상 선행하고 상기 파일럿 심볼들의 시퀀스가 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 2 서브세트에 시간상 선행하도록 함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 구성된 멀티플렉서를 더 포함하는 것을 특징으로 하는 데이터 전송 장치.

청구항 7.

데이터를 전송하기 위한 장치로서,

통신 채널을 통해 전송하기 위한 디지털 값들의 시퀀스를 생성하기 위해 다수의 직교 커버링된 디지털 데이터 시퀀스들과 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 구성된 변조 수단; 및

상기 변조 수단에 접속되어 상기 변조 수단로부터의 상기 디지털 값들의 시퀀스를 수신하고, 상기 디지털 값들의 시퀀스를 아날로그 파형으로 변환하여 상기 아날로그 파형을 상기 통신 채널을 통해 전송하도록 구성된 송신 수단을 포함하는 데이터 전송 장치.

청구항 8.

제 7항에 있어서,

상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 생성하기 위해 다수의 직교 시퀀스들을 사용하여 디지털 데이터 비트들의 시퀀스 중 각각의 비트를 베타-OR 연산하도록 구성된 직교 커버 엘리먼트를 더 포함하는 것을 특징으로 하는 데이터 전송 장치.

청구항 9.

제 7항에 있어서,

상기 변조 수단은 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 제 1 및 제 2 서브세트들로 분할하고, 상기 제 1 서브세트의 시간상 바로 다음에 상기 파일럿 심볼들의 시퀀스를 삽입하고, 상기 파일럿 심볼들의 시퀀스의 시간상 바로 다음에 상기 제 2 서브세트를 삽입하여 상기 전송을 위한 디지털 값들의 시퀀스를 생성함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 더 구성되는 것을 특징으로 하는 데이터 전송 장치.

청구항 10.

제 7에 있어서,

상기 변조 수단은 상기 파일럿 심볼들의 시퀀스를 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들로 평쳐링하여, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 1 서브세트가 상기 파일럿 심볼들의 시퀀스에 시간상 선행하고 상기 파일럿 심볼들의 시퀀스가 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 2 서브세트에 시간상 선행하도록 함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 더 구성되는 것을 특징으로 하는 데이터 전송 장치.

청구항 11.

제 8 항에 있어서,

상기 변조 수단은 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 제 1 및 제 2 서브세트들로 분할하고, 상기 파일럿 심볼들의 시퀀스를 상기 제 1 서브세트의 시간상 바로 다음에 삽입하고, 상기 제 2 서브세트를 상기 파일럿 심볼들의 시퀀스의 시간상 바로 다음에 삽입하여 상기 전송을 위한 디지털 값들의 시퀀스를 생성함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 더 구성되는 것을 특징으로 하는 데이터 전송 장치.

청구항 12.

제 8항에 있어서,

상기 변조 수단은 상기 파일럿 심볼들의 시퀀스를 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들로 평처링하여, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 1 서브세트가 상기 파일럿 심볼들의 시퀀스에 시간상 선행하고 상기 파일럿 심볼들의 시퀀스가 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 2 서브세트에 시간상 선행하도록 함으로써, 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들과 상기 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하도록 더 구성되는 것을 특징으로 하는 데이터 전송 장치.

청구항 13.

디지털 값들의 시퀀스를 생성하기 위해 다수의 직교 커버링된 디지털 데이터 시퀀스들과 파일럿 심볼들의 시퀀스를 시간 분할 멀티플렉싱하는 단계;

상기 디지털 값들의 시퀀스를 아날로그 파형으로 변환하는 단계; 및

상기 아날로그 파형을 통신 채널을 통해 전송하는 단계를 포함하는 데이터 전송 방법.

청구항 14.

제 13항에 있어서,

상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 생성하기 위해 다수의 직교 시퀀스들을 사용하여 디지털 데이터 비트들의 시퀀스 중 각각의 비트를 베타-OR 연산하는 단계를 더 포함하는 것을 특징으로 하는 데이터 전송 방법.

청구항 15.

제 13항에 있어서,

상기 시간 분할 멀티플렉싱 단계는 전송을 위한 상기 디지털 값들의 시퀀스를 생성하기 위해 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 제 1 및 제 2 서브세트들로 분할하는 단계, 상기 상기 제 1 서브세트의 시간상 바로 다음에 상기 파일럿 심볼들의 시퀀스를 삽입하는 단계, 및 상기 파일럿 심볼들의 시퀀스의 시간상 바로 다음에 상기 제 2 서브세트를 삽입하는 단계를 포함하는 것을 특징으로 하는 데이터 전송 방법.

청구항 16.

제 13항에 있어서,

상기 시간 분할 멀티플렉싱 단계는 상기 파일럿 심볼들의 시퀀스를 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들로 평처링하여 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 1 서브세트가 상기 파일럿 심볼들의 시퀀스에 시간상 선행하고 상기 파일럿 심볼들의 시퀀스가 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 2 서브세트에 시간상 선행하도록 하는 단계를 포함하는 것을 특징으로 하는 데이터 전송 방법.

청구항 17.

제 14 항에 있어서,

상기 시간 분할 멀티플렉싱 단계는 변조기는 전송을 위한 상기 디지털 값들의 시퀀스를 생성하기 위해 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들을 제 1 및 제 2 서브세트들로 분할하는 단계, 상기 파일럿 심볼들의 시퀀스를 상기 제 1 서브세트에 시간상 바로 다음에 삽입하는 단계, 및 상기 제 2 서브세트를 상기 파일럿 심볼들의 시퀀스의 시간상 바로 다음에 삽입하는 단계를 포함하는 것을 특징으로 하는 데이터 전송 방법.

청구항 18.

제 14항에 있어서,

상기 시간 분할 멀티플렉싱 단계는 상기 파일럿 심볼들의 시퀀스를 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들로 평쳐링하여 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 1 서브세트가 상기 파일럿 심볼들의 시퀀스에 시간상 선행하고 상기 파일럿 심볼들의 시퀀스가 상기 다수의 직교 커버링된 디지털 데이터 시퀀스들의 제 2 서브세트에 시간상 선행하도록하는 단계를 포함하는 것을 특징으로 하는 데이터 전송 방법.

청구항 19.

다수의 직교 커버링된 데이터 시퀀스들 및 파일럿 값들의 시퀀스를 포함하는 시간 분할 멀티플렉싱된 신호를 수신하도록 구성된 수신기; 및

상기 수신기에 접속되어 상기 수신기로부터 상기 시간 분할 멀티플렉싱된 신호를 수신하고, 상기 다수의 직교 커버링된 데이터 시퀀스들을 복조하도록 구성된 복조기를 포함하는 통신 유니트.

청구항 20.

제 19항에 있어서,

상기 복조기는 상기 파일럿 값들의 시퀀스를 사용하여 상기 다수의 직교 커버링된 데이터 시퀀스들을 코히어런트하게 복조하도록 더 구성되는 것을 특징으로 하는 통신 유니트.

청구항 21.

제 19항에 있어서,

상기 다수의 직교 커버링된 데이터 시퀀스들은 각각 직교 시퀀스에 의해 개별적으로 확산된 데이터 값들의 세트를 포함하며, 상기 데이터 값들의 각각의 세트에는 개별 직교 시퀀스가 할당되는 것을 특징으로 하는 통신 유니트.

청구항 22.

제 19항에 있어서,

상기 다수의 직교 커버링된 데이터 시퀀스들의 제 1 서브세트는 상기 시간 분할 멀티플렉싱된 신호의 제 1 시간 세그먼트를 점유하고, 상기 파일럿 값들의 시퀀스는 상기 시간 분할 멀티플렉싱된 신호의 제 2 시간 세그먼트를 점유하고, 상기 다수의 직교 커버링된 데이터 시퀀스들의 제 2 서브세트는 상기 시간 분할 멀티플렉싱된 신호의 제 3 시간 세그먼트를 점유하는 것을 특징으로 하는 통신 유니트.

청구항 23.

제 22항에 있어서,

상기 제 1 및 제 3 시간 세그먼트들은 불연속인 것을 특징으로 하는 통신 유니트.

청구항 24.

제 22항에 있어서,

상기 제 1 시간 세그먼트는 상기 제 2 시간 세그먼트에 선행하고, 상기 제 2 시간 세그먼트는 상기 제 3 시간 세그먼트에 선행하는 것을 특징으로 하는 통신 유니트.

청구항 25.

제 24항에 있어서,

상기 복조기는 상기 다수의 직교 커버링된 데이터 시퀀스들과 상기 파일럿 값들의 시퀀스를 생성하기 위해 상기 시간 분할 멀티플렉싱된 신호를 디멀티플렉싱하도록 구성된 디멀티플렉서를 포함하는 것을 특징으로 하는 통신 유니트.

청구항 26.

제 25항에 있어서,

상기 복조기는 상기 파일럿 값들의 시퀀스를 사용하여 상기 다수의 직교 커버링된 데이터 시퀀스들을 코히어런트하게 복조하도록 더 구성되는 것을 특징으로 하는 통신 유니트.

청구항 27.

제 26항에 있어서,

상기 다수의 직교 커버링된 데이터 시퀀스들은 각각 직교 시퀀스에 의해 개별적으로 확산된 데이터 값들의 세트를 포함하며, 상기 데이터 값들의 각각의 세트에는 개별 직교 시퀀스가 할당되는 것을 특징으로 하는 통신 유니트.

청구항 28.

다수의 직교 커버링된 데이터 시퀀스들 및 파일럿 값들의 시퀀스를 포함하는 시간 분할 멀티플렉싱된 신호를 수신하도록 구성된 수신 수단; 및

상기 수신 수단에 접속되어 상기 수신 수단로부터 상기 시간 분할 멀티플렉싱된 신호를 수신하고, 상기 다수의 직교 커버링된 데이터 시퀀스들을 복조하도록 구성된 복조 수단을 포함하는 통신 유니트.

청구항 29.

제 28항에 있어서,

상기 복조 수단은 상기 파일럿 값들의 시퀀스를 사용하여 상기 다수의 직교 커버링된 데이터 시퀀스들을 코히어런트하게 복조하도록 더 구성되는 것을 특징으로 하는 통신 유니트.

청구항 30.

제 28항에 있어서,

상기 다수의 직교 커버링된 데이터 시퀀스들은 각각 직교 시퀀스에 의해 개별적으로 확산된 데이터 값들의 세트를 포함하며, 상기 데이터 값들의 각각의 세트에는 개별 직교 시퀀스가 할당되는 것을 특징으로 하는 통신 유니트.

청구항 31.

제 28항에 있어서,

상기 다수의 직교 커버링된 데이터 시퀀스들의 제 1 서브세트는 상기 시간 분할 멀티플렉싱된 신호의 제 1 시간 세그먼트를 점유하고, 상기 파일럿 값들의 시퀀스는 상기 시간 분할 멀티플렉싱된 신호의 제 2 시간 세그먼트를 점유하고, 상기 다수의 직교 커버링된 데이터 시퀀스들의 제 2 서브세트는 상기 시간 분할 멀티플렉싱된 신호의 제 3 시간 세그먼트를 점유하는 것을 특징으로 하는 통신 유니트.

청구항 32.

제 31항에 있어서,

상기 제 1 및 제 3 시간 세그먼트들은 불연속인 것을 특징으로 하는 통신 유니트.

청구항 33.

제 31항에 있어서,

상기 제 1 시간 세그먼트는 상기 제 2 시간 세그먼트에 선행하고, 상기 제 2 시간 세그먼트는 상기 제 3 시간 세그먼트에 선행하는 것을 특징으로 하는 통신 유니트.

청구항 34.

제 33항에 있어서,

상기 복조 수단은 상기 다수의 직교 커버링된 데이터 시퀀스들과 상기 파일럿 값들의 시퀀스를 생성하기 위해 상기 시간 분할 멀티플렉싱된 신호를 디멀티플렉싱하도록 구성된 디멀티플렉싱 수단을 포함하는 것을 특징으로 하는 통신 유니트.

청구항 35.

제 34항에 있어서,

상기 복조 수단은 상기 파일럿 값들의 시퀀스를 사용하여 상기 다수의 직교 커버링된 데이터 시퀀스들을 코히어런트하게 복조하도록 더 구성되는 것을 특징으로 하는 통신 유니트.

청구항 36.

제 35항에 있어서,

상기 다수의 직교 커버링된 데이터 시퀀스들은 각각 직교 시퀀스에 의해 개별적으로 확산된 데이터 값들의 세트를 포함하며, 상기 데이터 값들의 각각의 세트에는 개별 직교 시퀀스가 할당되는 것을 특징으로 하는 통신 유니트.

청구항 37.

다수의 직교 커버링된 데이터 시퀀스들 및 파일럿 값들의 시퀀스를 포함하는 시간 분할 멀티플렉싱된 신호를 수신하는 단계; 및

상기 다수의 직교 커버링된 데이터 시퀀스들을 복조하는 단계를 포함하는 데이터 수신 및 처리 방법.

청구항 38.

제 37항에 있어서,

상기 복조 단계는 상기 파일럿 값들의 시퀀스를 사용하여 상기 다수의 직교 커버링된 데이터 시퀀스들을 코히어런트하게 복조하는 단계를 포함하는 것을 특징으로 하는 데이터 수신 및 처리 방법.

청구항 39.

제 37항에 있어서,

상기 수신 단계는 각각 직교 시퀀스들에 의해 개별적으로 확산되는 데이터 값들의 세트를 포함하는 상기 다수의 직교 커버링된 데이터 시퀀스들을 수신하는 단계를 포함하며, 상기 데이터 값들의 각각의 세트에는 개별 직교 시퀀스가 할당되는 것을 특징으로 하는 데이터 수신 및 처리 방법.

청구항 40.

제 37항에 있어서,

상기 수신 단계는 시간 분할 멀티플렉싱된 신호를 수신하는 단계를 포함하며, 상기 다수의 직교 커버링된 데이터 시퀀스들의 제 1 서브세트는 상기 시간 분할 멀티플렉싱된 신호의 제 1 시간 세그먼트를 점유하고, 상기 파일럿 값들의 시퀀스는 상기 시간 분할 멀티플렉싱된 신호의 제 2 시간 세그먼트를 점유하고, 상기 다수의 직교 커버링된 데이터 시퀀스들의 제 2 서브세트는 상기 시간 분할 멀티플렉싱된 신호의 제 3 시간 세그먼트를 점유하는 것을 특징으로 하는 데이터 수신 및 처리 방법.

청구항 41.

제 40항에 있어서,

상기 수신 단계는 시간 분할 멀티플렉싱된 신호를 수신하는 단계를 더 포함하며, 상기 제 1 및 제 3 시간 세그먼트들은 불연속인 것을 특징으로 하는 데이터 수신 및 처리 방법.

청구항 42.

제 40항에 있어서,

상기 수신 단계는 시간 분할 멀티플렉싱된 신호를 수신하는 단계를 더 포함하며, 상기 제 1 시간 세그먼트는 상기 제 2 시간 세그먼트에 선행하고, 상기 제 2 시간 세그먼트는 상기 제 3 시간 세그먼트에 선행하는 것을 특징으로 하는 데이터 수신 및 처리 방법.

청구항 43.

제 42항에 있어서,

상기 다수의 직교 커버링된 데이터 시퀀스들과 상기 파일럿 값들의 시퀀스를 생성하기 위해 상기 시간 분할 멀티플렉싱된 신호를 디멀티플렉싱하는 단계를 더 포함하는 것을 특징으로 하는 데이터 수신 및 처리 방법.

청구항 44.

제 43항에 있어서,

상기 복조 단계는 상기 파일럿 값들의 시퀀스를 사용하여 상기 다수의 직교 커버링된 데이터 시퀀스들을 코히어런트하게 복조하는 것을 특징으로 하는 데이터 수신 및 처리 방법.

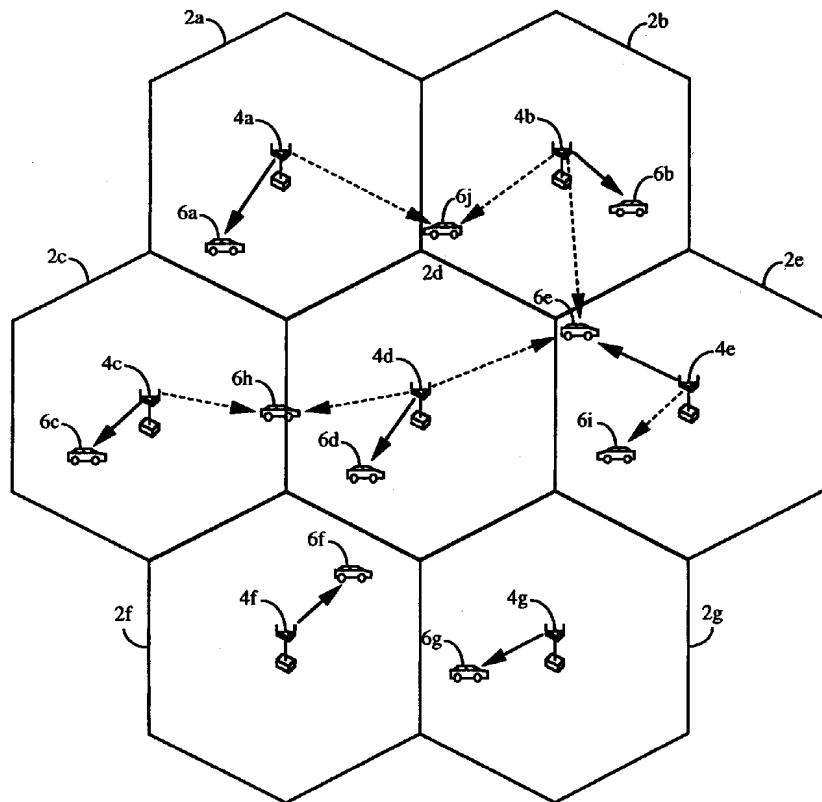
청구항 45.

제 44항에 있어서,

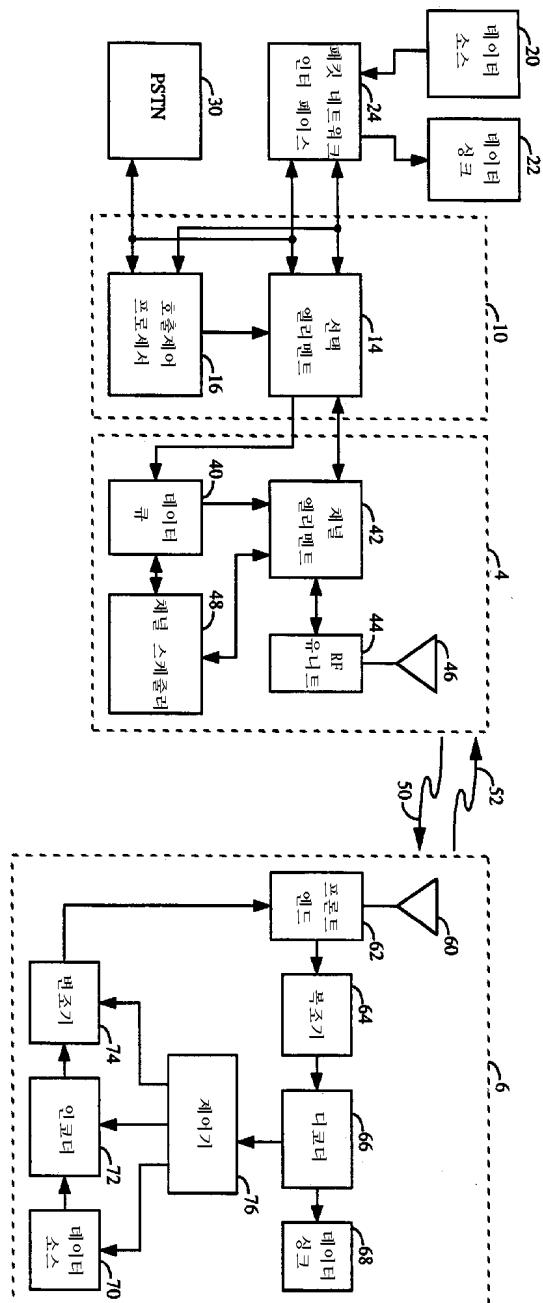
상기 수신 단계는 각각 직교 시퀀스에 의해 개별적으로 확산된 데이터 값들의 세트를 포함하는 상기 다수의 직교 커버링된 데이터 시퀀스들을 수신하는 단계를 더 포함하며, 상기 데이터 값들의 각각의 세트에는 개별 직교 시퀀스가 할당되는 것을 특징으로 하는 데이터 수신 및 처리 방법.

도면

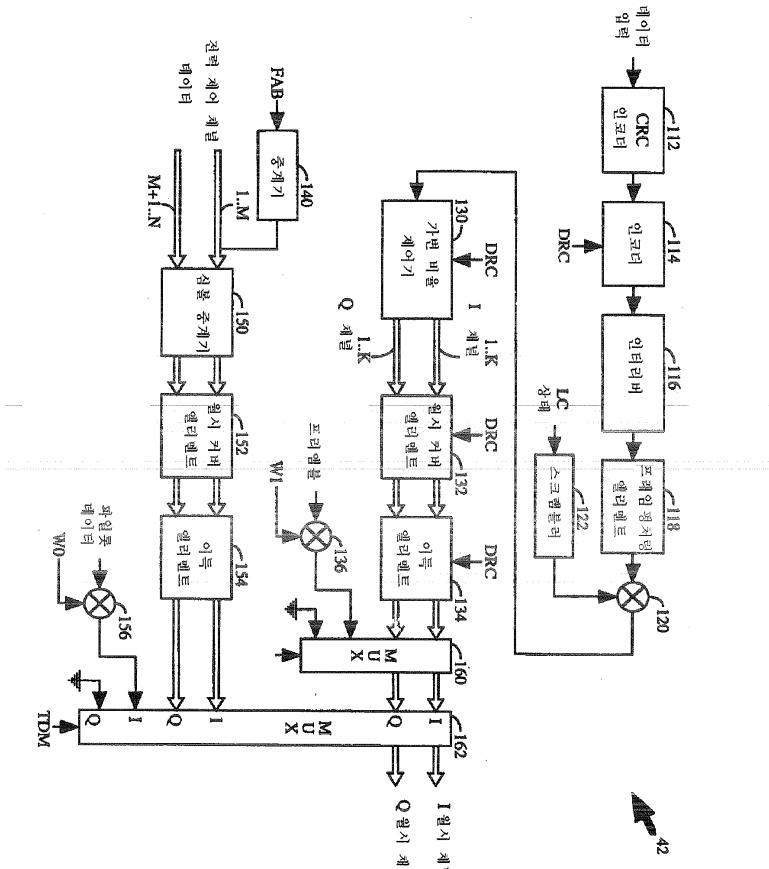
도면1



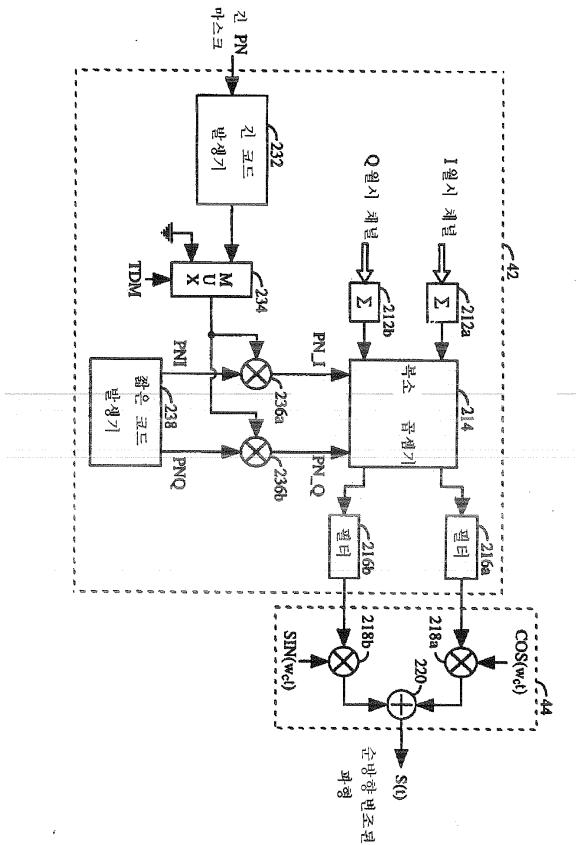
도면2



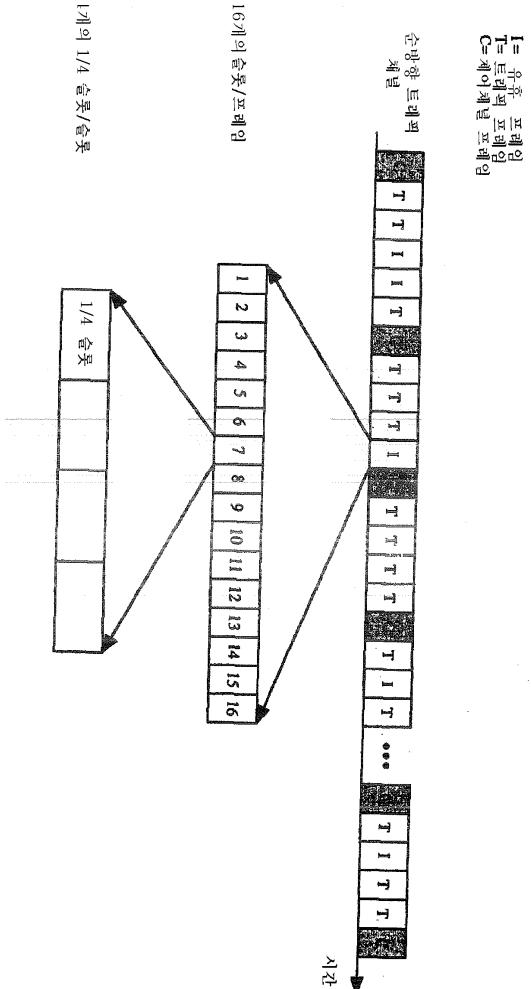
도면3a



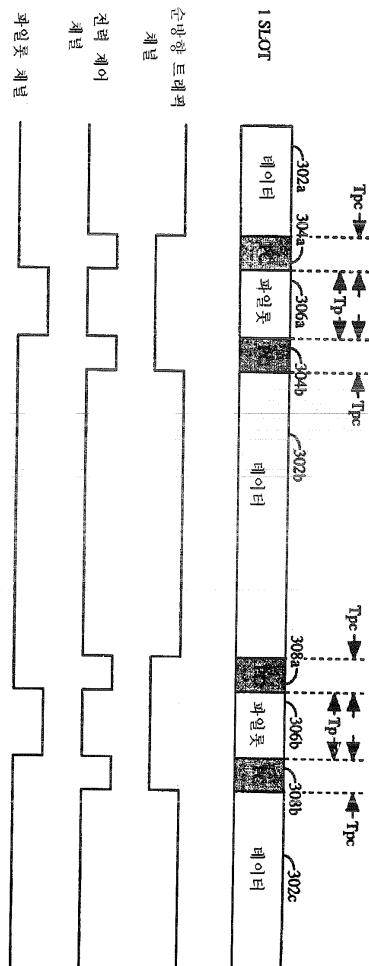
도면3b



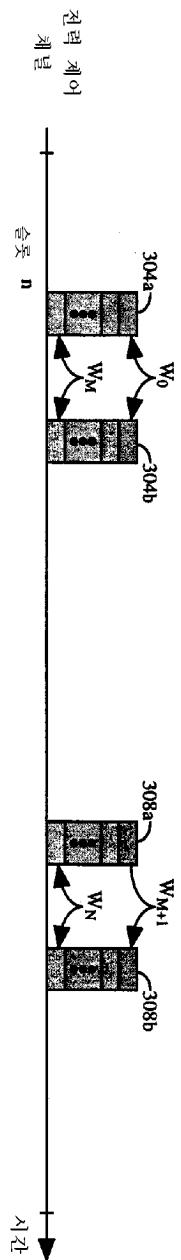
도면4a



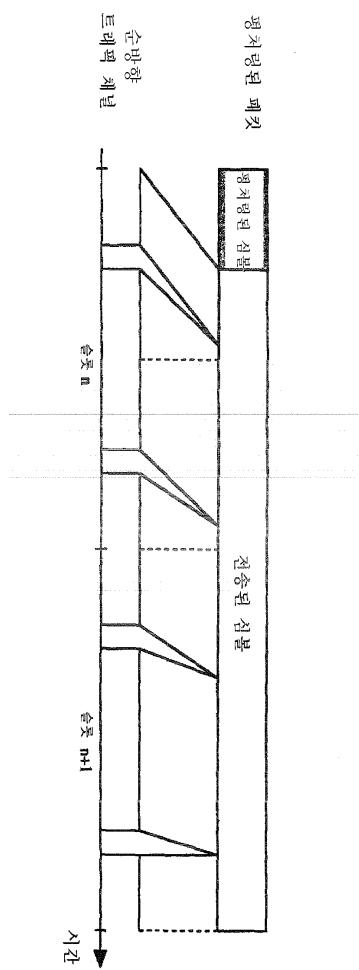
도면4b



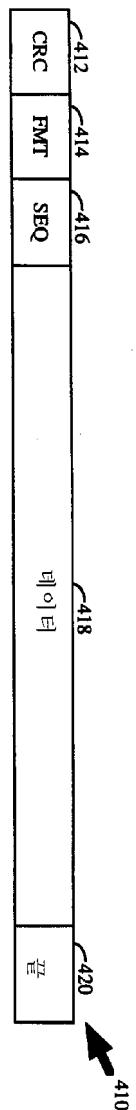
도면4c



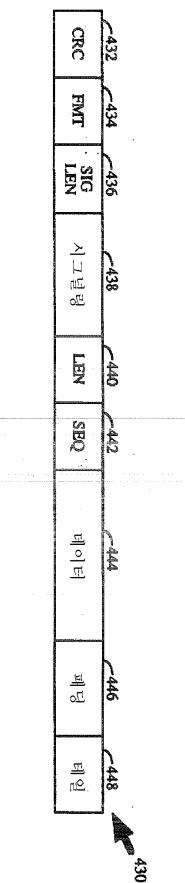
도면4d



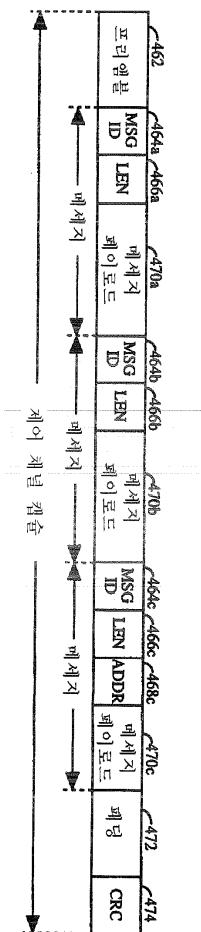
도면4e



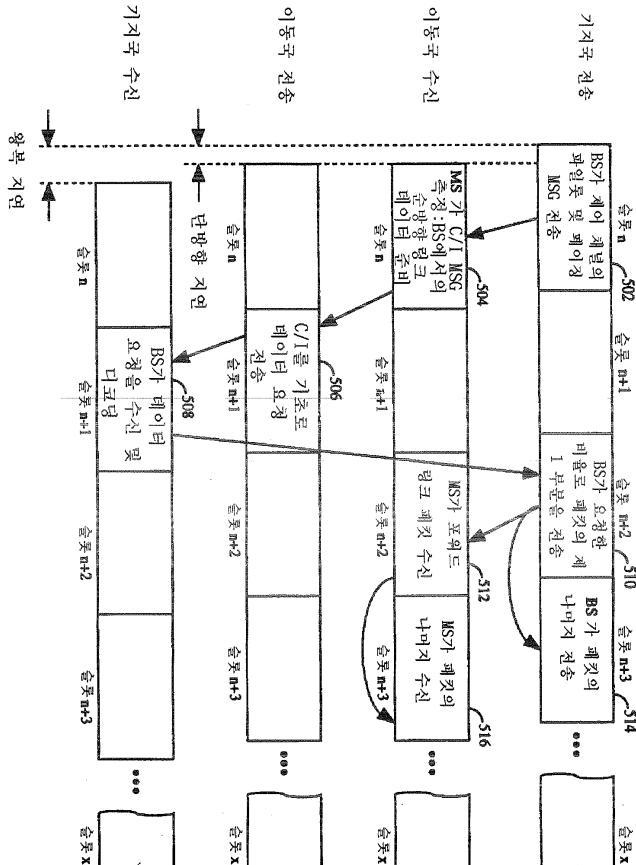
도면4f



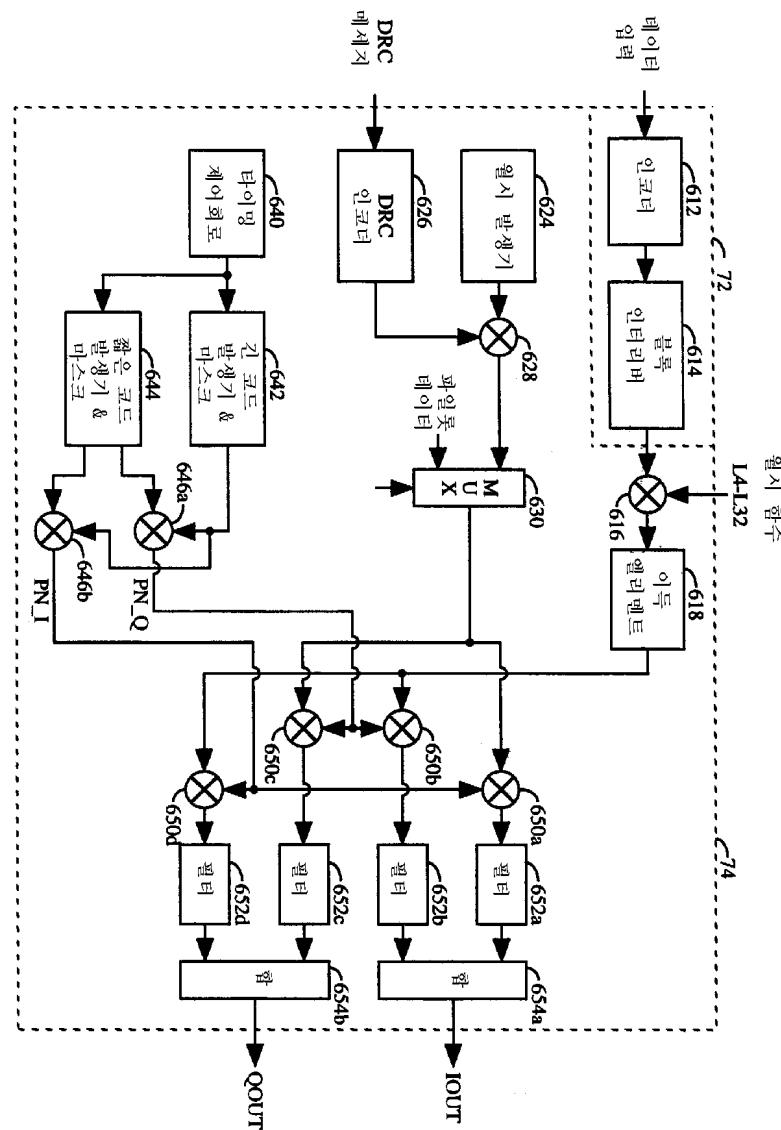
도면4g



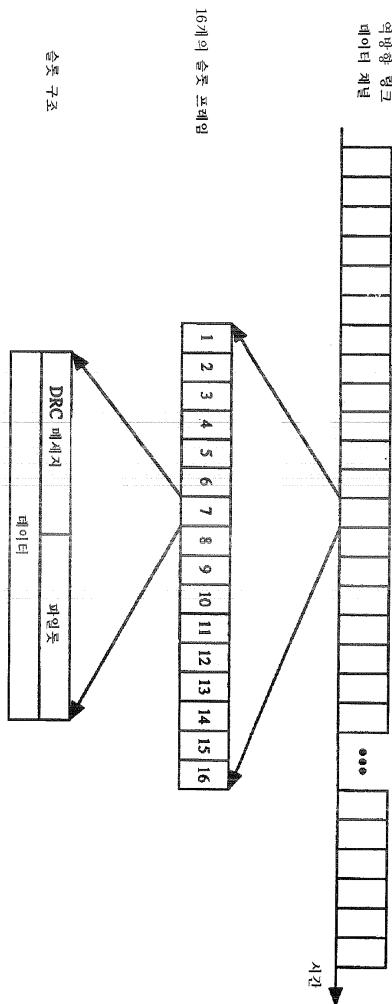
도면5



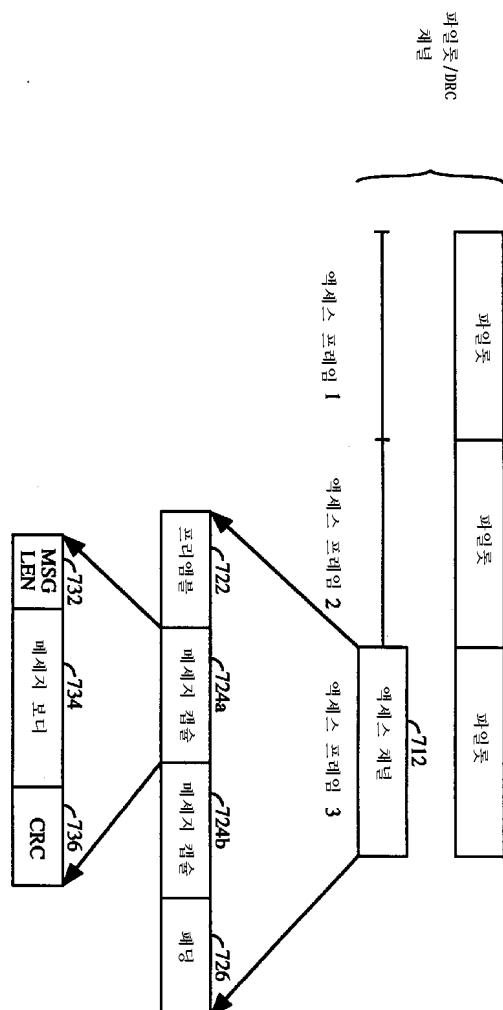
도면6



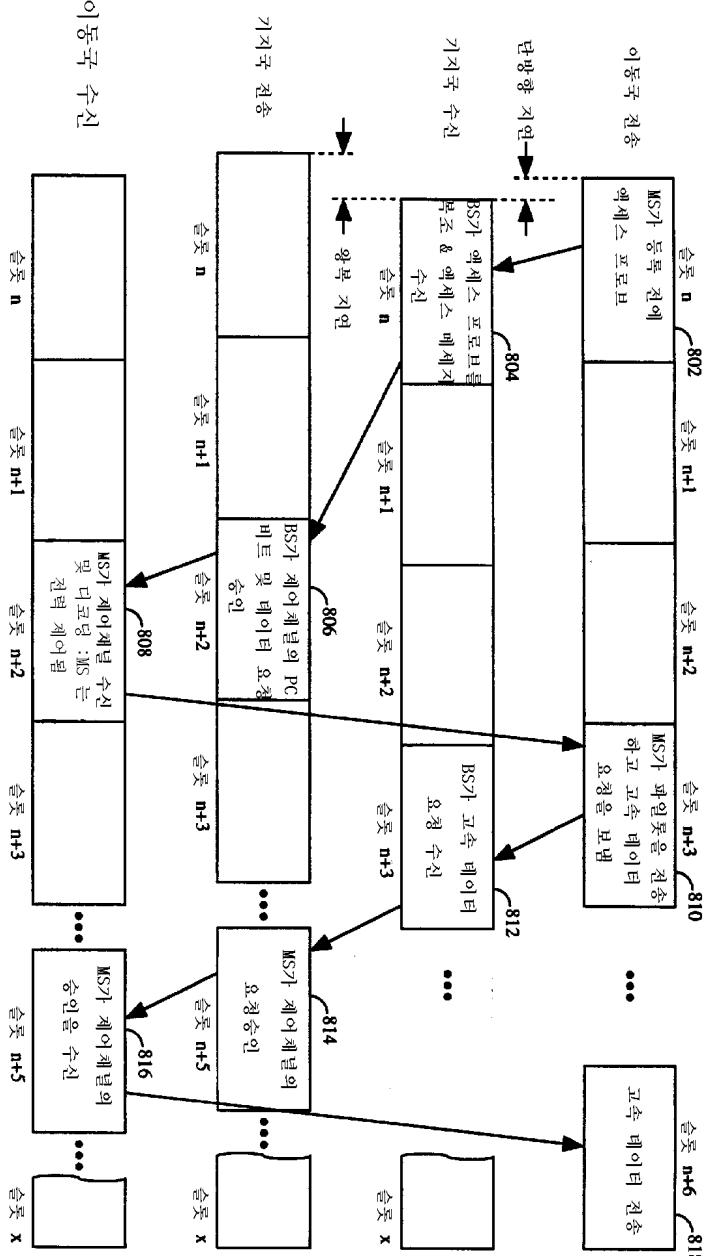
도면7a



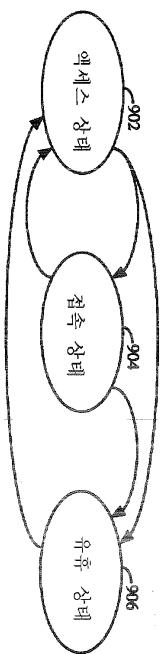
도면7b



도면 8



도면9



도면10

