



Europäisches Patentamt
European Patent Office
Office européen des brevets



Veröffentlichungsnummer: **0 473 834 B1**

12

EUROPÄISCHE PATENTSCHRIFT

Veröffentlichungstag der Patentschrift: **22.06.94**

Int. Cl.⁵: **B61L 21/00**, B61L 19/06,
G06F 11/20

Anmeldenummer: **90117294.0**

Anmeldetag: **07.09.90**

Einrichtung zur Steuerung eines nach dem Bereichsrechnerprinzip organisierten elektronischen Stellwerks.

Veröffentlichungstag der Anmeldung:
11.03.92 Patentblatt 92/11

Bekanntmachung des Hinweises auf die
Patenterteilung:
22.06.94 Patentblatt 94/25

Benannte Vertragsstaaten:
CH DE LI NL

Entgegenhaltungen:
EP-A- 0 033 436
EP-A- 0 132 548
EP-A- 0 148 995
DE-A- 3 712 833

MICROPROCESSORS. vol. 11, no. 5, Juni
1987, LONDON GB Seiten 264 - 272;Cribbens:
"Microprocessors in railway signalling: the
Solid-State Interlocking"

Patentinhaber: **SIEMENS AKTIENGESELL-**
SCHAFT
Wittelsbacherplatz 2
D-80333 München(DE)

Erfinder: **Köhnecke, Heinrich, Dipl.-Ing.**
Dorfwinkel 7
D-3300 Braunschweig(DE)
Erfinder: **Jung, Bernd**
Herderstrasse 15
D-3300 Braunschweig(DE)
Erfinder: **Kirchner, Werner**
Markscheiderweg 44
W-3160 Lehrte(DE)

EP 0 473 834 B1

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

Beschreibung

Die Erfindung bezieht sich auf eine Einrichtung nach dem Oberbegriff des Patentanspruches 1. Eine derartige Einrichtung ist aus Signal und Draht 81 (1989) 5, Seiten 95 bis 102 bekannt.

Dort wird über die Steuerung und Überwachung der Fahrwegelemente eines elektronischen Stellwerkes mit Hilfe von Stellrechnern (Fahrwegelementrechner) berichtet, über die sowohl die Kommandoausgabe als auch der Meldungsempfang abgewickelt werden. Für alle Einrichtungen, die der Steuerung und Überwachung von mehr als einem Fahrwegelement dienen, ist Redundanz vorgesehen, d. h. diese Einrichtungen sind verdoppelt. Dies gilt insbesondere für die Stellrechner und für die Anpassungen zur Außenanlage. Wegen der Bereitstellung von jeweils zwei Stellrechnern wird eine sehr viel größere Anzahl von Stellrechnern benötigt als bei einem Stellwerk ohne Stellrechnerredundanz. Dies bedingt einen sehr hohen gerätetechnischen Aufwand, allerdings mit dem Vorteil einer hohen Verfügbarkeit der Anlage. Werden von bestimmten Fahrwegelementrechnern nur Fahrwegelemente in Nebengleisen gesteuert, so kann auf eine redundante Rechnerausführung verzichtet werden (Signal und Draht 78 (1986) 9, Seiten 175 bis 184, insbesondere Seite 183). Hier ist zwar der Geräteaufwand minimiert; dafür ist jedoch auch keinerlei Redundanz vorhanden.

Bezüglich der Bereitstellung von Redundanz ist bei der bekannten Einrichtung von Nachteil, daß die Fahrwegelemente abhängig davon, ob der eine oder der andere zugehörige Stellrechner betriebsführend ist, eingangsseitig mit dem Ausgang des einen oder den des anderen Stellrechners zu verbinden sind; dies muß rückwirkungsfrei geschehen und erfolgt über Ausschlußschaltmittel. Außerdem ist von Nachteil, daß der bisher inaktive Stellrechner erst nach dem Umschalten Kenntnis erhält von den IST-Zuständen der jeweils angeschlossenen Fahrwegelemente. Dies verzögert die Prozeßsteuerung unnötig. Ein weiterer Nachteil der bekannten Einrichtung ist darin zu sehen, daß mindestens die Rückmeldung der Betriebszustände an die Stellrechner nur einkanalig erfolgt. Zwar lassen sich bei geeigneten Sicherungsverfahren Datenverfälschungen auf dem Übertragungsweg von den Fahrwegelementen zu einem betriebsführenden Stellrechner erkennen und unwirksam machen; dies verlangt aber bei jeder Übertragungsstörung eine erneute Übertragung der Meldung, um die Prozeßsteuerung fortzusetzen. Auch dies führt insgesamt zu einer Verlangsamung des Prozesses.

Aufgabe der Erfindung ist es, eine Einrichtung nach dem Oberbegriff des Patentanspruches 1 anzugeben, die hinsichtlich ihrer Redundanzgestaltung flexibel ist. Etwaige Störungen bei der Über-

tragung von Kommandos und Meldungen sollen bei ihrem Auftreten möglichst rasch erkennbar sein und den jeweils steuernden Bereichsrechner in die Lage versetzen, sofort in angemessener Weise auf die eingetretene Störung zu reagieren.

Die Erfindung löst diese Aufgabe durch die kennzeichnenden Merkmale des Patentanspruches 1. Das laufende Einlesen von Meldungen in die Stellrechner in Verbindung mit der Übertragung von Meldefreigaben gestattet es, gestörte Meldungen sofort zu erkennen; das Einlesen der Meldungen in jeweils zwei Stellrechner gestattet es, bei einer Störung in einem Übertragungskanal die über den jeweils anderen Kanal übermittelten Meldungen auszuwerten, ohne daß es hierzu eines nennenswerten zusätzlichen Aufwandes für die Meldungsumschaltung bedarf. Der Kommandoweg hin zu den Ausgabeschaltmitteln für die Fahrwegelemente wird durch Überwachungsmeldungen für die ordnungsgerechte Ausgabe der Kommandos überwacht. Nur dort, wo tatsächlich eine redundante Steuerung eines Prozeßelementes erforderlich ist, sind redundante Stellrechnerteile für die Kommandoausgabe an die Fahrwegelemente vorgesehen.

Vorteilhafte Ausgestaltungen der erfindungsgemäßen Einrichtung sind in den Unteransprüchen angegeben.

Anspruch 2 bezeichnet die Darstellung der Meldungen und der zugehörigen Meldefreigaben und ihre Übermittlung an die Stellrechner sowie die Zuordnung der Meldungen zu den Freigaben.

Nach der Lehre des Anspruches 3 wählt sich der Bereichsrechner aus den von jeweils zwei Stellrechnern übermittelten Meldebytes individuell jeweils diejenigen Meldebits aus, die ungestört empfangen wurden. Die Meldeauswertung insgesamt ist erst gestört, wenn in beiden Meldebytes die einander entsprechenden Meldebits gestört sind.

Anspruch 4 gibt an, auf welche Weise der Bereichsrechner aus den ihm übermittelten Meldungen und Freigaben die originären Meldungen ableitet.

Anspruch 5 beinhaltet die Ausgestaltung der erfindungsgemäßen Einrichtung bei nichtredundanter Steuerung eines Prozeßelementes und Anspruch 6 ihrer Ausgestaltung bei redundanter Steuerung.

Anspruch 7 bezeichnet die Mittel zum bedarfsweisen Sperren eines Stellrechners, über den der ordnungsgerechte Zugriff auf ein zu steuerndes Prozeßelement nicht mehr gegeben ist.

Ausführungsbeispiele der Erfindung sind nachstehend unter Bezugnahme auf die Zeichnung näher erläutert.

Die Zeichnung zeigt:

in Figur 1 eine in Melderichtung redundante und in Kommandorichtung nicht redundante Ausgestaltung der erfindungsgemäßen Einrichtung,

in Figur 2 eine in Melderichtung und in Kommandorichtung redundante Ausgestaltung der erfindungsgemäßen Einrichtung und

in Figur 3 ein Schema zum Ermitteln des originären Meldebytes bei mit Störungen behafteten Meldebytes.

Figur 1 zeigt schematisch einen Bereichsrechner BR zusammen mit zwei Stellrechnern STR1 und STR2 zur Steuerung eines Lichtsignales S sowie weiterer in der Zeichnung nicht dargestellter Prozeßelemente eines Stellwerkes. Der Bereichsrechner und die beiden Stellrechner stellen nur einen kleinen Ausschnitt der Steuerelemente eines Stellwerkes dar. Das Lichtsignal wird in Kommandorichtung in nicht redundanter Weise ausschließlich über den Stellrechner STR2 gesteuert. Einer Redundanz bedarf es deshalb nicht, weil im Falle der Nichtsteuerbarkeit des Signales über den Stellrechner dieses auf Halt geht (sicherer Zustand) und weil dieses Signal durch Anschalten von Kennlicht oder auf schriftlichen Befehl passiert werden kann. Die eingetretene Störung macht den angrenzenden Streckenabschnitt nicht grundsätzlich unpassierbar; Redundanz ist also nicht zwingend erforderlich.

Die Steuerung des Lichtsignals geschieht über zugeordnete Stellteile K2.1 und K2.2; K2.1 beinhaltet im wesentlichen die Ausgabetore des Stellrechners STR2 zum Lichtsignal, K2.2 im wesentlichen die Anpassungen zum Umsetzen vom zugehörigen Stellrechner stammender Steueranweisungen in Anschaltaufträge für die Leistungsschaltmittel des Lichtsignals. Überwachungsmeldungen Ü2 zur Kennzeichnung des jeweiligen Schaltzustandes der Leistungsschaltmittel im externen Stellteil werden über den Stellrechner STR2 an den Bereichsrechner übertragen, der daraufhin in der Lage ist, das ordnungsgerechte Arbeiten der Stellteile zu überwachen. Nur solange die Überwachungsmeldungen anzeigen, daß die über den Stellrechner STR2 ausgegebenen Kommandos vom Stellteil K2.2 ordnungsgerecht ausgeführt wurden, veranlaßt der Bereichsrechner über den Stellrechner STR2 die weitere Ausgabe von Kommandos an dieses Stellteil; andernfalls ist die ordnungsgerechte Kommandoausgabe nicht mehr gewährleistet, die Kommandoausgabe unterbleibt und das Signal geht selbsttätig auf Halt und damit in den sicheren Zustand. Bei Aufnahme der Steuerung eines Prozeßelementes über den einen oder anderen Stellrechner sorgt eine Anlaufprozedur dafür, daß auf das Vorhandensein von Überwachungsmeldungen vorübergehend verzichtet werden kann.

Der jeweilige Betriebszustand des Lichtsignales wird in Form von Betriebszustandsmeldungen sowohl dem Meldeteil M2.1 des steuernden Stellrechners STR2 als auch dem Meldeteil M1.1 eines zur Steuerung anderer Prozeßelemente vorgesehenen

Stellrechners STR1 zugeführt. Beide Stellrechner prüfen die übermittelten Meldungen unabhängig voneinander auf ordnungsgerechten Empfang und übermitteln sie getrennt voneinander an den steuernden Bereichsrechner BR. Dabei versehen sie die Meldungen M1 bzw. M2 mit Meldefreigaben F1 bzw. F2, welche dem Bereichsrechner anzeigen, ob die zugehörigen Meldungen ordnungsgerecht empfangen wurden oder nicht. Der Bereichsrechner entscheidet aufgrund der ihm übermittelten Meldefreigaben, welche der ihm zweikanalig übermittelten Meldungen als ordnungsgerecht anzuerkennen sind und welche nicht. Bei auf beiden Meldekanälen anliegenden, mit je einer den ordnungsgerechten Meldungsempfang kennzeichnenden Meldefreigabe versehenen Meldungen werden diese in den einen bzw. anderen Verarbeitungskanal des Bereichsrechners eingelesen; bei einer nur auf einem Meldekanal anliegenden, mit einer positiven Meldefreigabe versehenen Meldung wird diese in beide Verarbeitungskanäle des Bereichsrechners eingelesen.

Jede Meldung besteht vorzugsweise aus einem Bit der einen oder einem Bit der anderen Wertigkeit und in den Stellrechnern werden aus den Meldungen, ggf. auch aus den Meldungen mehrerer gesteuerter Prozeßelemente, Meldebytes zur Übertragung an den zugehörigen Bereichsrechner gebildet. Jeder Stellrechner erzeugt bei ungestörtem Empfang eines Meldebits ein Freigabebit der Wertigkeit L und bei gestörtem Empfang eines Meldebits ein Freigabebit der Wertigkeit O. Diese Bits werden jeweils zusammen mit dem zugehörigen Meldebyte als Meldefreigabebyte an den Bereichsrechner übertragen. Dabei besteht eine feste Zuordnung zwischen den Bitpositionen der Meldebytes und denen der Meldefreigabebytes. Der Bereichsrechner wählt aus den ihm von beiden Stellrechnern byteweise übermittelten Meldungen individuell jeweils diejenigen Bits aus, denen Meldefreigaben der Wertigkeit L zugeordnet sind und verwirft alle nicht mit Meldefreigaben dieser Wertigkeit versehenen Meldungen.

Figur 2 beinhaltet die Anwendung der Erfindung bei der Steuerung eines Fahrweegelementes, für das sowohl in Melde- als auch in Kommandorichtung Redundanz verlangt wird. Dabei soll es sich um eine Weiche W handeln, die von einem Antrieb A bedarfsweise umsteuerbar ist. Diese Weiche muß steuerbar bleiben, auch dann, wenn sie von einem normalerweise für sie zuständigen Stellrechner nicht mehr steuerbar ist. Für den dann ausgefallenen Stellrechner springt ein anderer, hierfür vorgesehener Stellrechner ein, der auch vorher schon ständig mit den von der Weiche stammenden Zustandsmeldungen versorgt wurde.

Es ist angenommen, daß die Weiche W üblicherweise über den Stellrechner STR1 gesteuert

wird. Hierzu versorgt der Bereichsrechner BR den Stellrechner STR1 mit entsprechenden Kommandos K1. Diese Kommandos werden über ein rechnerinternes Stellteil K1.1 an ein rechnerexternes Stellteil K1.2 übermittelt, in dem die Kommandos in Schaltaufträge für Leistungsschaltmittel zum Steuern des Weichenantriebs A umgesetzt werden. Die Stromversorgung des Antriebs erfolgt in bekannter Weise beispielsweise über vieradrige Leitungen aus dem rechnerexternen Stellteil K1.2. Dieses Stellteil übermittelt Überwachungsmeldungen Ü1 über die Schaltstellung seiner Leistungsschaltmittel an den Stellrechner STR1, der diese Überwachungsmeldungen entweder an den Bereichsrechner BR weitergibt, oder zuvor mit den anliegenden Kommandoaufträgen vergleicht und die Vergleichsergebnisse an den Bereichsrechner weitermeldet. Aus den Überwachungsmeldungen erkennt der Bereichsrechner, ob die von ihm veranlaßten Kommandos zur Ausführung gelangen oder nicht. Er unternimmt nur solange den Versuch, über den Stellrechner STR1 auf den Antrieb A zuzugreifen, solange ihm vom Stellrechner die entsprechenden Überwachungsmeldungen über die ordnungsgerechte Ausgabe von Kommandos übermittelt werden. Bleiben diese Überwachungsmeldungen aus, bzw. zeigen sie, daß eine ordnungsgerechte Kommandoausgabe nicht mehr möglich ist, so sperrt der Stellrechner STR1 die ihm zugeordneten Kommandoteile gegen weitere Beaufschlagung und unterrichtet den Bereichsrechner hiervon. Dieser veranlaßt in der Folge die Steuerung des Antriebs über den Stellrechner STR2. Hierzu versorgt er den Stellrechner mit entsprechenden Kommandos K2, die über rechnerinterne und rechnerexterne Stellteile K2.1 und K2.2 an den Antrieb ausgegeben werden. Auch hier ist eine ständige Überwachung des Kommandoweges bis hin zum rechnerexternen Stellteil K2.2 vorgesehen, wobei entsprechende Überwachungsmeldungen Ü2 an den Stellrechner STR2 und von dort direkt oder in aufgearbeiteter Form an den Bereichsrechner gelangen.

Die Betriebszustandsmeldungen der Weiche werden den Meldeteilen M1.1 und M2.1 der beiden Stellrechner STR1 und STR2 zugeführt. Dort werden sie mit Meldefreigaben F1 bzw. F2 versehen und an den Bereichsrechner BR übermittelt. Der Bereichsrechner wählt sich aus den ihm von den beiden Stellrechnern übermittelten Meldungen jeweils diejenigen aus, die mit Meldefreigaben für den ordnungsgerechten Empfang der Meldungen versehen sind.

Bei dem Ausführungsbeispiel der Figur 2 erfolgt der Zugriff auf das zu steuernde Prozeßelement, die Weiche W, entweder über den Stellrechner STR1 oder den Stellrechner STR2. Es gibt jedoch auch Prozeßelemente, auf die unterbrechungsfrei gleichzeitig von zwei Stellrechnern aus

zuzugreifen ist. Dies geschieht beispielsweise bei Bahnübergangssicherungsanlagen, die so konzipiert sind, daß der Ausfall der Steuerung automatisch zum Absenken der Schrankenbäume führt. Hier kann die Ansteuerung der Schranken gleichzeitig von beiden Rechnern aus über zwei parallele Schaltkreise erfolgen, von denen bei Ausfall des einen der andere wirksam bleibt. Auch die Anschaltung einer Weichenheizung kann gleichzeitig über zwei Stellrechner veranlaßt werden. Anders liegen die Dinge bei der Steuerung eines Weichenantriebs; hier darf nicht gleichzeitig von zwei Stellrechnern auf den Antrieb eingewirkt werden, weil sonst die Gefahr besteht, daß beide Stellrechner z.B. wegen unterschiedlicher Schaltzeiten ihrer rechnerexternen Stellteile den Antrieb vorübergehend gleichzeitig in beiden Laufrichtungen beanspruchen könnten. Hierdurch könnte es zu einem bleibenden Schaden im Stellstromkreis des Antriebes und damit zu einem Totalausfall des Antriebes kommen; dies sollte jedoch gerade durch das Vorhalten redundanter Steuerungsteile vermieden werden.

Figur 3 zeigt ein Schema, nach dem sich der Bereichsrechner aus den ihm von den einzelnen Stellrechnerpaaren übermittelten Meldungen und Meldefreigaben die jeweils originären Meldungen aussucht, ohne daß die Wertigkeit einzelner Meldebits korrigiert werden muß. Es ist angenommen, daß die beiden Stellrechner dem Bereichsrechner zwei Meldebytes M1 und M2 und zwei Meldefreigabebytes F1 und F2 übermittelt haben. Es ist ferner angenommen, daß durch das Meldefreigabebyte F1 das vierte Meldebit des Meldebytes M1 und durch das Meldefreigabebyte F2 das dritte Meldebit des Meldebytes M2 als nicht ordnungsgerecht empfangen dokumentiert sind. Der Bereichsrechner verknüpft zunächst die ihm übermittelten Melde- und Meldefreigabebytes nach einer UND-Bedingung. Aus dem jeweiligen Ergebnis der UND-Verknüpfung ist das originäre Meldebyte noch nicht erkennbar. Der Bereichsrechner invertiert deshalb das Meldefreigabebyte des einen Rechners, z.B. das Meldebyte M1, und kennt damit die Bitposition, an der auf das Meldebyte des anderen Rechners zugegriffen werden muß. Dies ist im Beispiel an der vierten Stelle des Meldebytes M1 der Fall. Durch UND-Verknüpfung des invertierten Meldefreigabebytes $\bar{F}_1$ des einen Rechners mit der UND-Verknüpfung aus Meldefreigabebyte F2 und Meldebyte M2 des anderen Rechners läßt sich für das verfälschte Bit des ersten Meldebytes M1 die tatsächliche Wertigkeit dieses Bits, im Beispiel "0", feststellen; alle anderen Bits der UND-Verknüpfung müssen wegen der Invertierung der den ordnungsgerechten Empfang von Meldungen anzeigenden Bits des Meldefreigabebytes F1 zwangsläufig auf Null liegen. Wenn man nun das

durch die zweimalige UND-Verknüpfung gefundene Byte mit dem durch die UND-Verknüpfung des Meldebytes M1 mit dem Melde freigabebites F1 gefundenen Byte nach einer ODER-Bedingung verknüpft, so kann dieses Byte durch die ODER-Verknüpfung nur an den Stellen modifiziert werden, an denen das Meldebyte M1 durch das zugehörige Meldefreigabebite F1 als nicht ordnungsgerecht gekennzeichnet wurde. Im vorliegenden Fall tritt jedoch eine derartige Modifizierung nicht ein, weil das zu korrigierende Meldebit zufälligerweise die Wertigkeit "O" aufweist. Durch ODER-Verknüpfen der UND-Verknüpfung aus Meldebyte M1 und Meldefreigabebite F1 mit dem durch zweimalige UND-Verknüpfung des Meldebytes M2 und des Meldefreigabebites F2 des anderen Rechners und des invertierten Meldefreigabebites $\overline{F1}$ des eigenen Rechners gefundenen Wert läßt sich so das originale Meldebyte im Bereichsrechner nachbilden.

Patentansprüche

1. Einrichtung zur Steuerung der Prozeßelemente (S,W) eines nach dem Bereichsrechnerprinzip organisierten elektronischen Stellwerks mit mehreren von den Bereichsrechnern (BR) mit Kommandos (K₁, K₂) und von den Prozeßelementen (S, W) mit Meldungen (M₁, M₂) versorgten Stellrechnern (STR1, STR2), die über Ausgabeschaltmittel auf zugeordnete Prozeßelemente wirken,
dadurch gekennzeichnet,
daß die Prozeßelemente (S, W) die von ihnen stammenden Meldungen (M₁, M₂) jeweils zwei Stellrechnern (STR1, STR2) zuführen und daß diese Stellrechner den Meldungen bei ordnungsgerechtem Empfang der Meldungen Freigabekennzeichen (F1, F2) zuordnen und diese zusammen mit den Meldungen an einen zugehörigen Bereichsrechner (BR) übermitteln, daß der Bereichsrechner nur mit Freigabekennzeichen versehene Meldungen anerkennt und daß der Bereichsrechner die von ihm erarbeiteten Kommandos (K₁, K₂) individuell über solche Stellrechner an die zugehörigen Prozeßelemente absetzt, von denen er bei der vorherigen Übermittlung von Kommandos entsprechende Überwachungsmeldungen (Ü₁, Ü₂) für die ordnungsgerechte Ausgabe dieser Kommandos durch die Ausgabeschaltmittel des betreffenden Stellrechners empfangen hat.
2. Einrichtung nach Anspruch 1, **dadurch gekennzeichnet**,
daß jede Meldung (M₁, M₂) aus einem Bit der einen oder einem Bit der anderen Wertigkeit besteht,
daß die Bits mehrerer Meldungen ein Melde-

byte bilden,

daß die Stellrechner (STR1.1, STR1.2) abhängig vom ordnungsgerechten Empfang der Meldungen für jede Meldung (M₁, M₂) als Freigabekennzeichen (F1.1, F1.2) ein Bit der Wertigkeit L oder ein Bit der Wertigkeit O erzeugen und diese Bits jeweils im Anschluß an das zugehörige Meldebyte als Freigabekennzeichenbyte an den zugehörigen Bereichsrechner (BR) übertragen, wobei eine feste Zuordnung zwischen den Bitpositionen der Meldebytes und denen der Freigabekennzeichenbytes besteht.

3. Einrichtung nach Anspruch 2, **dadurch gekennzeichnet**, daß der Bereichsrechner (BR) aus den ihm von den beiden Stellrechnern byteweise übermittelten Meldungen (M₁, M₂) individuell jeweils diejenigen auswählt, denen Freigabekennzeichen durch einen Stellrechner zugeordnet sind.
4. Einrichtung nach Anspruch 3, **dadurch gekennzeichnet**,
daß der Bereichsrechner (BR) die ihm von jeweils zwei Stellrechnern (STR1, STR2) übermittelten Meldungen (M₁, M₂) mit den jeweils zugehörigen Freigabekennzeichen (F1, F2) nach einer UND-Bedingung verknüpft,
daß der Bereichsrechner die ihm von jeweils einem der Stellrechner (z.B. STR1) übermittelten Freigabekennzeichen (F1) invertiert und mit dem durch die UND-Verknüpfung von Meldungen (M₂) und Freigabekennzeichen (F2) des jeweils anderen Stellrechners (STR2) gebildeten Byte nach einer UND-Bedingung verknüpft und daß der Bereichsrechner dieses Byte mit dem durch die UND-Verknüpfung von Meldungen (M₁) und Freigabekennzeichen (F1) des einen Stellrechners (STR1) gebildeten Byte nach einer ODER-Bedingung verknüpft und das Ergebnis als Meldebyte anerkennt.
5. Einrichtung nach Anspruch 1, **dadurch gekennzeichnet**, daß die Steuerung eines Prozeßelementes (S) durch einen Bereichsrechner in nichtredundanter Weise über nur einen einzigen Stellrechner (STR2) erfolgt und daß dieses Prozeßelement hierzu über entsprechende Ausgabeschaltmittel (K2.2) an nur diesen Stellrechner angeschlossen ist.
6. Einrichtung nach Anspruch 1, **dadurch gekennzeichnet**, daß die Steuerung eines Prozeßelementes (W) durch einen Bereichsrechner in redundanter Weise über zwei Stellrechner (STR1,STR2) erfolgt,
daß dieses Prozeßelement hierzu über zwei

entsprechende Ausgabeschaltmittel (K1.1, K2.1) an den einen und den anderen Stellrechner angeschlossen ist

und daß die Steuerung des Prozeßelementes in Abhängigkeit davon, ob für das Prozeßelement eine nicht unterbrechungsfreie oder eine unterbrechungsfreie Redundanz gefordert und zulässig ist, über den einen oder den anderen Stellrechner oder über beide Stellrechner gemeinsam erfolgt.

7. Einrichtung nach Anspruch 5 oder 6, **dadurch gekennzeichnet**, daß ein Stellrechner (z.B. STR1.1) beim Erkennen der Nichtsteuerbarkeit eines Prozeßelementes (W) rechnerintern die diesem Prozeßelement zugeordneten Kommandoteile sperrt und dem zugehörigen Bereichsrechner (BR) hiervon Mitteilung macht.

Claims

1. Device for the control of the process elements (S, W) of an electronic interlocking system set up according to the local processor control principle, having a plurality of interlock processors (STR1, STR2) which are supplied by the local processors (BR) with commands (K₁, K₂) and by the process elements (S, W) with messages (M₁, M₂) and which act via output switching means on associated process elements, characterized in that the process elements (S, W) feed the messages (M₁, M₂) originating from them in each instance to two interlock processors (STR1, STR2) and in that, in the case of procedurally correct reception of the messages, these interlock processors allocate clearance identifiers (F1, F2) and transmit these together with the messages to an associated local processor (BR), in that the local processor acknowledges only messages provided with clearance identifiers, and in that the local processor distributes the commands (K₁, K₂) formulated by it individually via such interlock processors to the associated process elements, from which, in the event of the prior transmission of commands, it has received appropriate supervision messages (Ü₁, Ü₂) for the procedurally correct output of these commands by the output switching means of the pertinent interlock processor.
2. Device according to Claim 1, characterized in that each message (M₁, M₂) comprises a bit of one numerical level or the other, in that the bits of a plurality of messages form a message byte, in that, dependent upon the procedurally correct reception of the messages, for each message (M₁, M₂) the interlock processors

(STR1.1, STR1.2) generate as clearance identifiers (F1.1, F1.2) a bit of the numerical level L or a bit of the numerical level 0 and transmit these bits, in each instance following the associated message byte, as clearance identifier byte to the associated local processor (BR), in which case a fixed allocation exists between the bit positions of the message bytes and those of the clearance identifier bytes.

3. Device according to Claim 2, characterized in that the local processor (BR) selects from the messages (M₁, M₂) transmitted byte-wise to it from the two interlock processors, individually in each instance those to which clearance identifiers have been allocated by an interlock processor.
4. Device according to Claim 3, characterized in that the local processor (BR) links the messages (M₁, M₂) transmitted to it from in each instance two interlock processors (STR1, STR2) with the respectively associated clearance identifiers (F1, F2) in accordance with an AND condition, in that the local processor inverts the clearance identifiers (F1) transmitted to it from in each instance one of the interlock processors (e.g. STR1) and links them with the byte formed by the AND link of messages (M₂) and clearance identifiers (F2) of the respective other interlock processor (STR2) in accordance with an AND condition, and in that the local processor links this byte with the byte formed by the AND link of messages (M₁) and clearance identifiers (F1) of the one interlock processor (STR1), in accordance with an OR condition and acknowledges the result as message byte.
5. Device according to Claim 1, characterized in that the control of a process element (S) takes place by a local processor in non-redundant manner via only one individual interlock processor (STR2), and in that, to this end, this process element is connected via appropriate output switching means (K2.2) to only this interlock processor.
6. Device according to Claim 1, characterized in that the control of a process element (W) takes place by a local processor in redundant manner via two interlock processors (STR1, STR2), in that, to this end, this process element is connected via two appropriate output switching means (K1.1, K2.1) to the one and the other interlock processor, and in that the control of the process element takes place via one or the other interlock processor or via both interlock

processors, as a function of whether, for the process element, non-uninterrupted or uninterrupted redundancy is required and permissible.

7. Device according to Claim 5 or 6, characterized in that in the event of the recognition of the non-controllability of a process element (W), an interlock processor (e.g. STR1.1) blocks, within the processor, the command parts allocated to this process element and communicates this to the associated local processor (BR).

Revendications

1. Dispositif de commande d'éléments de processus (S,W) d'un poste d'aiguillage électronique qui est organisé suivant le principe de calcul par zone et qui comporte plusieurs calculateurs de position (STR1, STR2) qui sont alimentés par les calculateurs de zone (BR) à commandes (K1, K2) et par les éléments de processus (S,W) à signalisations (M1, M2), et qui agissent, par l'intermédiaire de moyens d'émission de signaux de commutation, sur des éléments de processus associés, caractérisé en ce que les éléments de processus (S,W) envoient les signalisations (M1, M2) qui en dérivent, respectivement à deux calculateurs de position (STR1, STR2) et ces calculateurs de position associent aux signalisations, lors de leur réception effectuée de manière ordonnée, des caractéristiques de validation (F1, F2) et transmettent ces dernières, conjointement avec les signalisations, à un calculateur de zone (BR) associé, le calculateur de zone reconnaît uniquement des signalisations munies des caractéristiques de validation, et le calculateur de zone transmet les commandes (K1, K2) qu'il a acquises, individuellement, par l'intermédiaire de tels calculateurs de position, aux éléments de processus associés, parmi lesquels il a reçu, lors de la transmission précédente de signalisations de contrôle (Ü1, Ü2) correspondant aux commandes, pour l'émission ordonnée de ces commandes, par les moyens d'émission de signaux de commutation du calculateur de position correspondant.
2. Dispositif suivant la revendication 1, caractérisé en ce que : chaque signalisation (M1, M2) est constitué d'un bit ayant une première valeur significative et d'un bit ayant une autre valeur significative, les bits de plusieurs signalisations forment un

byte de signalisation,

les calculateurs de position (STR1.1, STR1.2) créent, en fonction de la réception ordonnée des signalisations, pour chaque signalisation (M1, M2), et en tant que caractéristique de validation (F1.1, F1.2), un bit de valeur significative L ou un bit de valeur significative 0, et transmettent ces bits en liaison avec le byte de signalisation associé, en tant que byte des caractéristiques de validation, au calculateur de zone (BR) associé, une association fixe étant établie entre les positions binaires des bytes de signalisation et celles des bytes des caractéristiques de validation.

3. Dispositif suivant la revendication 2, caractérisé en ce que le calculateur de zone (BR) sélectionne, individuellement, parmi les signalisations (M1, M2) qui lui sont transmises byte par byte par les deux calculateurs de position, celles dont les caractéristiques de validation sont associées par un calculateur de position.
4. Dispositif suivant la revendication 3, caractérisé en ce que le calculateur de zone (BR) effectue la combinaison ET des signalisations (M1, M2) qui lui sont transmises par les deux calculateurs de position (STR1, STR2), et des caractéristiques de validation associées (F1, F2), le calculateur de zone inverse les caractéristiques de validation (F1) qui lui sont transmises par un des calculateurs de position (par exemple STR1), et il les combine suivant une combinaison ET, avec le byte formé par la combinaison ET des signalisations (M2) et des caractéristiques de validation (F2) de l'autre calculateur de position (STR2), et le calculateur de zone combine suivant une combinaison OU, ce byte avec le byte formé par la combinaison ET des signalisations (M1) et des caractéristiques de validation (F1) du premier calculateur de position (STR1) et reconnaît le résultat comme byte de signalisation.
5. Dispositif suivant la revendication 1, caractérisé en ce que la commande d'un élément de processus (S) s'effectue par un calculateur de zone d'une manière non redondante, par l'intermédiaire uniquement d'un seul calculateur de position (STR2), et que cet élément de processus est à cet effet relié, par l'intermédiaire des moyen d'émission de signaux de commutation correspondants (K2.2), à uniquement ce calculateur de position.

6. Dispositif suivant la revendication 1, caractérisé en ce que la commande d'un élément de processus (W) s'effectue par un calculateur de zone, d'une manière redondante, par l'intermédiaire des deux calculateurs de position (STR1, STR2), que cet élément de processus est relié, à cet effet, par l'intermédiaire des deux moyens d'émission de signaux de commutation correspondants (K1.1, K2.1), à l'un et à l'autre calculateur de position, et que la commande de l'élément de processus s'effectue, en commun, par l'intermédiaire du premier ou du deuxième calculateur de position ou par l'intermédiaire des deux calculateurs de position, en fonction du fait que, pour l'élément de processus, une redondance avec interruption ou une redondance sans interruption est demandée et est admissible.
7. Dispositif suivant la revendication 5 ou 6, caractérisé en ce qu'un calculateur de position (par exemple STR1.1) bloque, de manière interne, et lors de la reconnaissance de la non possibilité de commande d'un élément de processus (W), la partie de commande associée à cet élément de processus, et effectue, à partir de cela, la transmission au calculateur de zone (BR) associé.

5

10

15

20

25

30

35

40

45

50

55

FIG 1

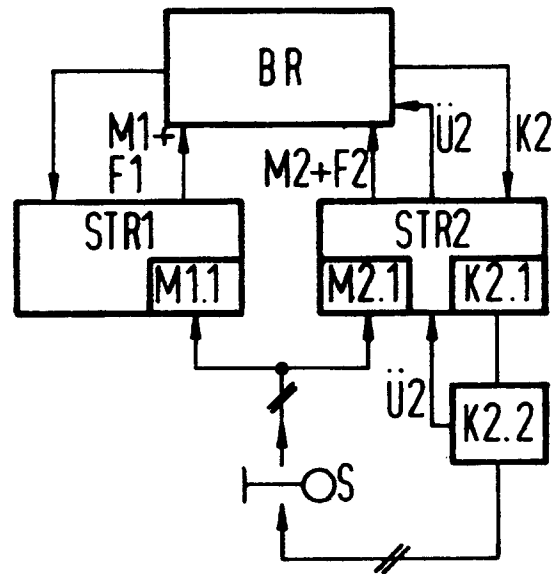


FIG 2

