



PUBLIKATIENUMMER : 1004548A3

INDIENINGSNUMMER : 9000824

MINISTERIE VAN ECONOMISCHE ZAKEN

Internat. klassif.: H02G

Datum van verlening : 08 December 1992

---

De Minister van Economische Zaken,

Gelet op de wet van 28 Maart 1984 op de uitvindingsoctrooien inzonderheid artikel 22;

Gelet op het Koninklijk Besluit van 2 December 1986, betreffende het aanvragen, verlenen en in stand houden van uitvindingsoctrooien, inzonderheid artikel 28;

Gelet op het proces-verbaal opgesteld door de Dienst voor Industriële Eigendom op 28 Augustus 1990 te 15u20

## BESLUIT :

ARTIKEL 1.- Er wordt toegekend aan : DOMOMATIC, Naamloze Vennootschap  
Leopoldstraat 55, 9400 NINOVE(BELGIE)

vertegenwoordigd door : CLAEYS Pierre, BUREAU GEVERS N.V., Livornostraat 7 - B 1050  
BRUSSEL.

een uitvindingsoctrooi voor de duur van 20 jaar, onder voorbehoud van de betaling van de jaartaksen, voor : SCHAKELINRICHTING.

UITVINDER(S) : Rombaut Willy, Leopoldstraat 55, 9400 Ninove (BE)

ARTIKEL 2.- Dit octrooi is toegekend zonder voorafgaand onderzoek van zijn octrooieerbaarheid, zonder waarborg voor zijn waarde of van juistheid van de beschrijving der uitvindingen en op eigen risico van de aanvrager(s).

Brussel, 08 December 1992  
BIJ SPECIALE MACHTIGING :

  
WUYTS  
Directeur.

### "Schakelinrichting"

De uitvinding heeft betrekking op een schakelinrichting voor het aan-uitschakelen van op elektrische stroom werkende eenheden, in het bijzonder op de netspanning aansluitbare eenheden, bevattende een eerste reeks schakelaars die verbonden zijn met een vertakkingsorgaan  
5 dat verder verbonden is met eerste ingangen van een tweede reeks schakelaars die elk een eerste uitgang hebben waarop genoemde eenheden aansluitbaar zijn en een tweede ingang waarop een voedingsbron, in het bijzonder de netspanning, aansluitbaar is.

Dergelijke schakelinrichtingen worden algemeen  
10 toegepast in woonhuizen of bedrijfsgebouwen. De op elektrische stroom werkende eenheden zijn bijvoorbeeld gevormd door verlichtingspunten, huishoudelijke apparaten, machines en computers. De eerste reeks schakelaars zijn hetzij op verschillende plaatsen hetzij op eenzelfde plaats in het gebouw opgesteld afhankelijk van de aard en de bestemming  
15 van het gebouw en dienen om genoemde eenheden te bedienen, in het bijzonder om ze aan of uit te schakelen. De schakelaars uit de eerste reeks zijn met een vertakkingsorgaan verbonden bijvoorbeeld gevormd door een vertakkingsdoos of een schakelbord van waaruit stroom of stuursignalen naar een tweede reeks schakelaars wordt doorgestuurd.  
20 Deze tweede reeks schakelaars zijn bijvoorbeeld gevormd door relais of teleruptoren die er dan voor zorgen de nodige stroom en spanning aan de eenheden door te schakelen ten einde de eenheden van de nodige elektrische energie te voorzien.

Een nadeel van de bekende inrichting is dat wanneer  
25 het noodzakelijk is om vanuit meerdere eerste schakelaars eenzelfde of meer eenheden te bedienen het noodzakelijk is een redelijk grote hoeveelheid elektrische draden aan te leggen wat een arbeidsintensieve

aangelegenheid is. Bovendien is een dergelijke inrichting weinig flexibel en brengt elke aan te brengen wijziging vaak het trekken van bijkomstige draden met zich mee.

5 De uitvinding heeft tot doel een oplossing aan te dragen voor genoemde nadelen.

Een schakelinrichting volgens de uitvinding heeft hiertoe het kenmerk dat tweede ingangen van genoemde eerste reeks schakelaars op een laagspanningsbron aansluitbaar zijn en elke schakelaar uit genoemde eerste reeks met ten minste één adresgenerator verbonden  
 10 is voor het toekennen van een adres aan genoemde daarmee verbonden schakelaar en corresponderend met een verder adres toegekend aan de door genoemde daarmee verbonden schakelbaar bediende eenheid, welke vertakkingsorgaan op een bus voorzien van een voorafbepaald aantal ( $n$ ) verbindingslijnen voor communicatie tussen genoemde adresgeneratoren en  
 15 vertakkingsorgaan is aangesloten en een stuursignaalgenerator bevat verbonden met  $r$  ( $2 \leq r < n$ ) der genoemde  $n$  verbindingslijnen die verder verbonden zijn met een sturingang van genoemde adresgeneratoren, welke adresgeneratoren een tweede uitgang hebben verbonden via de  $n-r$  overige verbindingslijnen met het vertakkingsorgaan en voorzien zijn om, onder besturing van telkens een  $t^{\text{de}}$  ( $1 \leq t \leq 2^{(r-1)}$ ) door de stuursignaal generator gegenereerd stuursignaal, een  $t^{\text{de}}$  deeladres gevormde uit  
 20 telkens een  $t^{\text{de}}$  deel van het door de adresgenerator gegenereerde adres naar het vertakkingsorgaan over te dragen. Door aan elke schakelaar uit de eerste reeks een adres toe te kennen en door verder het adres over  
 25 een bus met een voorafbepaald aantal verbindingslijnen te transporteren wordt enerzijds het aantal draden tussen de eerste schakelaars en het vertakkingsorgaan beperkt en anderzijds wordt een zeer flexibele inrichting verkregen waarbij een aan te brengen wijziging eenvoudig door het toekennen van een ander adres te realiseren is. Door verder gebruik  
 30 te maken van genoemde  $2^{r-1}$  stuursignalen kan het adres uitgebreid worden zonder dat dit extra draden vereist.

Een eerste voorkeursuitvoeringsvorm van een schakelinrichting volgens de uitvinding heeft het kenmerk dat het aantal  $r$  verbindingslijnen gelijk is aan 2. Hierdoor wordt door een eenvoudig  
 35 2-bits stuursignaal het aantal adresmogelijkheden uitgebreid.

Een tweede voorkeursuitvoeringsvorm van een schakeling volgens de uitvinding heeft het kenmerk dat genoemde tweede reeks schakelaars volgens een matrix opgesteld zijn en aan elke schakelaar uit genoemde tweede reeks een matrixadres dat één rij en één  
5 kolom uit genoemde matrix aanduidt is toegekend, en waarbij genoemd vertakkingsorgaan voorzien is om een ontvangen adres te converteren in een corresponderend matrixadres. Conversie naar matrixadressen is eenvoudig en met weinig componenten te realiseren.

Het is gunstig dat genoemd geheugenelement een  
10 programmeerbaar geheugen bevat. Een wijziging is dan heel eenvoudig te realiseren door een nieuw adres te programmeren, wat desgewenst door de gebruiker zelf kan geschieden waardoor een ingreep door een elektricien niet noodzakelijk is.

Een derde voorkeursuitvoeringsvorm van een  
15 schakelinrichting volgens de uitvinding heeft het kenmerk dat de schakelinrichting een stuurpulsgenerator bevat voor het genereren van een eerste resp. tweede stuurpuls voor het schakelen van alle aangesloten eenheden in een eerste resp. tweede stand, welke stuurpuls generator een derde uitgang heeft verbonden met een derde ingang van een aftastorgaan  
20 dat met genoemd schakelorgaan en genoemde eerste ingangen van de tweede reeks schakelaars verbonden is, welk aftastorgaan voorzien is om onder besturing van een ontvangen stuurpuls een reeks aftastsignalen te genereren voor het opeenvolgend aftasten van elk der schakelaars uit genoemde tweede reeks ten einde telkens een aftastpuls te genereren die  
25 de stand van de afgetaste schakelaar weergeeft, welke aftastorgaan verbonden is met een vierde ingang van een vergelijkingsorgaan waarvan een vijfde ingang verbonden is met genoemde schakelaars uit de tweede reeks en een zesde ingang voorzien is voor het ontvangen van genoemde eerste en tweede stuurpuls, welke vergelijkingsorgaan voorzien is om voor  
30 elke afgetaste schakelaar genoemde aftastpuls te vergelijken met de aan zijn vijfde ingang aangeboden stuurpuls en om een eerste resp. tweede vergelijkingssignaal te genereren bij correspondentie resp. niet correspondentie der vergeleken pulsen, welke vergelijkingsorgaan voorzien is om onder besturing van een tweede vergelijkingssignaal  
35 genoemd vertakkingsorgaan te activeren voor het omzetten van de afgetaste schakelaar. Hierdoor is het mogelijk om

vanuit eenzelfde schakeleenheid alle aangesloten eenheden in eenzelfde stand te plaatsen, ongeacht diegene in dewelke ze zich bevinden.

Het is gunstig dat genoemd aftastorgaan een teller bevat voor het als aftastsignaal genereren van opeenvolgende aan  
5 genoemde eerste schakelaars toegekende adressen. Dit laat een eenvoudige realisatie toe.

Een vierde voorkeursuitvoeringsvorm van een schakelinrichting volgens de uitvinding heeft het kenmerk dat genoemd stuurpulsgenerator een alarmdetector bevat. Hierdoor is het mogelijk om  
10 bij detectie van een inbraakpoging de alarmeenheid alle lichtpunten te laten aanschakelen.

De uitvinding zal nu nader worden beschreven aan de hand van een in de tekening weergegeven uitvoeringsvoorbeeld waarin :

15                   Figuur 1 schematisch een schakelinrichting volgens de uitvinding met daarmee verbonden eenheden laat zien ;

                  Figuur 2 een eerste reeks schakelaars met hun adresgenerator laat zien ;

                  Figuur 3 een uitvoeringsvoorbeeld van het schakelorgaan  
20 volgens de uitvinding laat zien ;

                  Figuur 4 een uitvoeringsvoorbeeld laat zien van een stuurpulsgenerator, een aftastorgaan en een vergelijkingsorgaan uit een schakelinrichting volgens de uitvinding ;

                  Figuur 5 een detail uit de tweede reeks schakelaars  
25 laat zien ;

In de tekening is aan eenzelfde of analoog element eenzelfde referentiecijfer toegekend.

Een schakelinrichting volgens de uitvinding, is schematisch weergegeven in figuur 1, en bevat een eerste reeks  
30 schakelaars 1-1, 1-2, ...1-m ( $m \in \mathbb{N}$ ). De schakelaars 2-1, 2-2, ...2-m zijn bijvoorbeeld gevormd door een uit de woningbouw bekende drukknop of andere monostabiele schakelaar waarmee het licht wordt bediend. Het zal duidelijk zijn dat andere type schakelaars zoals bijvoorbeeld tipcontacten eveneens te gebruiken zijn. Elke schakelaar 2 - k ( $1 \leq k \leq m$ )  
35 is telkens verbonden met een adresgenerator 3 - k. In de figuur 1 is elke

schakelaar met slechts één adresgenerator verbonden maar het is ook mogelijk om meerdere schakelaars met eenzelfde adresgenerator te verbinden.

De adresgeneratoren zijn verbonden met een bus 4, die een aantal verbindingslijnen, bij voorkeur acht bevat. Hiervan zijn een vooraf bepaald aantal  $n$ , bijvoorbeeld  $n = 5$ , voorzien voor communicatie tussen adresgenerator 3 en vertakkingsorgaan 5. Door gebruik te maken van een dergelijke bus wordt de montage van het geheel eenvoudiger, aangezien met standaard componenten en connectoren kan worden gewerkt. De overige lijnen uit de bus dienen bijvoorbeeld om de voeding over te dragen.

Het vertakkingsorgaan 5 verzorgt het ophalen van de adressen uit de adresgenerator 3 en converteert de ontvangen adressen in matrix-adressen voor het via de verbindingslijnen 6 adresseren van de schakelaars 8 uit de tweede reeks schakelaars. Deze tweede reeks schakelaars bevat een verzameling schakelaars die bij voorkeur volgens de rijen (i) en kolommen (j) van een matrix opgesteld zijn. De schakelaars  $8/(i, j)$  zijn bij voorkeur gevormd door teleruptoren, bijvoorbeeld van het type 312/346512-024 of 312/346511-024 van de firma Vynckier, en voorzien van een impulsschakelaar met mechanisch gekoppeld signaalkontakt. Deze schakelaars  $8/(i, j)$  bedienen op hun beurt aan te sluiten op elektrische stroom werkende eenheden  $9 - p$  ( $1 \leq p \leq z$ ) ( $z$  = totaal aantal elementen), zoals bijvoorbeeld lichtpunten van een gebouw, elektrische apparaten zoals alarmsystemen, computers, de sturing van een verwarmingsinstallatie. Deze schakelaars  $8/(i, j)$  hebben een verdere ingang 7 verbonden met een spanningsbron, bijvoorbeeld de netspanning en schakelen deze voeding door aan deze eenheden  $9 - p$  ten einde ze van de nodige stroom te voorzien.

Figuur 2 laat een uitvoeringsvoorbeeld van een eerste reeks schakelaars met hun adresgenerator zien. Eenvoudigheidshalve zijn bij dit uitvoeringsvoorbeeld slechts twee schakelaars 2 en twee adresgeneratoren 3 weergegeven, maar het zal duidelijk zijn dat verdere schakelaars en adresgeneratoren op identiek dezelfde manier aan te sluiten zijn. De schakelaar 10 is enerzijds verbonden met een laagspanningsbron  $V_{CC}$ , bijvoorbeeld 6 of 12 Volt gelijkspanning, en

anderzijds verbonden met een condensator 11 en een weerstand 12. Parallel aan de condensator 11 en de weerstand 12 is een eerste diode 13 geschakeld. De kathode van de eerste diode is verbonden met de anode van een tweede diode die deel uitmaakt van een opto-triac 14, 5 bijvoorbeeld van het type K3020P van Telefunken. De anode van de eerste diode is enerzijds aan massa gelegd en anderzijds via een weerstand 15 met de kathode van de tweede diode verbonden.

De opto-triac 14 zorgt voor een galvanische scheiding tussen een schakelaar 2 en de adresgenerator 3. Het zal 10 duidelijk zijn dat andere verbindingen tussen de adresgenerator en de schakelaar mogelijk zijn zoals bijvoorbeeld een capacitieve of inductieve verbinding of eventueel zelf een galvanische verbinding.

De schakeling van de componenten 11, 12, 13, 14 en 15 heeft in hoofdzaak als doel sommige mechanische storingen in de schakelaar 10, zoals bijvoorbeeld het blijven hangen van de schakelaar op te vangen. Het sluiten van de schakelaar 10 heeft als gevolg dat een stroom vanuit de bron  $V_{CC}$  naar de condensator 11 stroomt die zich hierdoor oplaadt. Wanneer de condensator 11 opgeladen is moet deze zich via de tweede diode van de opto-triac 14 ontladen aangezien de 20 stroom niet vanuit de condensator via de eerste diode 13 naar aarde kan stromen. Hierdoor wordt de opto-triac 14 geactiveerd en wordt een schakelsignaal naar de adresgenerator overgedragen. Het ontladen van de condensator onderhoudt een stroom in de kring gevormd door de component 13, 14 en 15. Wanneer nu de schakelaar 10 bijvoorbeeld is 25 blijven hangen dan heeft dit geen gevolgen voor de adresgenerator aangezien deze alleen maar een signaal via de opto-triac 14 ontvangt en na het opladen van de condensator een stroom afkomstig van de schakelaar 10 alleen nog via de weerstand 12 naar aarde kan stromen.

De adresgenerator 3 bevat een geheugen-element 30 18, bij voorkeur een programmeerbaar geheugen zodanig dat het ingestelde adres te wijzigen is. Dit geheugenelement is bijvoorbeeld gevormd door een DIP-switch (Dual in line package). In dit geheugenelement 18 is het adres toegekend aan de daaraan aangesloten schakelaar opgeslagen. Zo is bijvoorbeeld in het geheugenelement van 35 adresgenerator 3-1 het aan schakelaar 2-1 toegekende adres opgeslagen.

Dat adres correspondeert dan met een verder adres toegekend aan een schakelaar 8 uit de tweede reeks en dus aan een element 9 - i. De uitgangen van dat geheugenelement 18 zijn via verbindinglijnen 25-a, 25-b waarin diodes 19 opgenomen zijn met de bus 4 verbonden. Elke lijn  
 5 uit 25-a, resp. 25-b is met de kathode resp. anode van een diode uit de verzameling diodes 19-a, resp. 19-b verbonden. De verbindinglijnen 20, 21 en 22 uit de bus 4 zijn elk telkens met zowel één diode uit de verzameling 19-a als uit de verzameling 19-b verbonden en dienen als communicatielijn om het adres over te dragen. Een lijn 23 resp. 24 uit  
 10 de bus 4 is met de kathode resp. anode van een diode 16 resp. 17 verbonden. Om de werking van de adresgenerator te beschrijven is het noodzakelijk eerst dat het vertakkingsorgaan te beschrijven.

Figuur 3 (a + b + c) laat een uitvoeringsvoorbeeld zien van een vertakkingsorgaan 5 volgens de uitvinding. Een ingang van  
 15 het vertakkingsorgaan is verbonden met de bus 4. De verbindinglijnen 20 tot en met 24 van de bus 4 zijn via een op zichzelf bekende transmissie-eenheid 26 die tenminste een herstelfunctie heeft, met een eerste 27 resp. een tweede 28 flip-flop verbonden. Een klokingang van de eerste resp. tweede flip-flop is via de transmissie-eenheid 26 verbonden  
 20 met de verbindinglijn 24 resp. 23. De uitgangen 29 resp. 30 ( $Q_0$ ,  $Q_1$ ,  $Q_2$ ) van de eerste 27 resp. tweede 28 flip-flop geven de signalen aanwezig op de verbindinglijnen 20, 21 en 23 door. Een ingang  $D_3$  van de eerste en de tweede flip-flop is met de spanningsbron  $V_{cc}$  verbonden. De lijnen 29 resp. 30 zijn met ingangen van een eerste 31 resp. tweede  
 25 32 decoders verbonden. De decoders zijn voorzien om een ontvangen digitaal adres te converteren in een matrixadres voor het adresseren van schakelaars 8/(i, j) uit de tweede reeks schakelaars 8. De decoder 31 verzorgt daarbij de kolomadressering terwijl de decoder 32 de rijadressering verzorgt. De decoders worden geactiveerd door een signaal  
 30 aanwezig op hun ingang D en afkomstig van de uitgang  $\overline{Q}_3$  van de eerste flip-flop 27. De uitgang  $Q_3$  van de flip-flop 27 is via een diode 33 met een lijn 34 verbonden.

Een uitgang  $\overline{Q}_3$  van de tweede flip-flop 28 is via een diode 35 met de lijn 34 verbonden alsook via een lijn 36 met de basis  
 35 van een eerste transistor 37 waarvan de collector aan de spanningsbron

$V_{CC}$  gelegen is en de emitter met de lijn 24 verbonden is. De lijn 36 bevat verder een vertakkingspunt 83. Deze lijn 36 is drager van een rij selectie signaal zoals verderop zal worden beschreven. De lijn 34 is via een inverter 38 met de basis van een tweede transistor 39 verbonden  
5 waarvan de emitter aan massa ligt en de collector met de lijn 23 verbonden is. De transistoren 37 en 39 vormen een stuursignaal generator zoals hieronder zal worden beschreven. Een vertakkingspunt 84 is verbonden met de  $Q_3$  uitgang van de tweede flip-flop 28 en is drager van een kolom selectie signaal zoals verderop zal worden beschreven.

10 Elke uitgang van de decoders 31, resp. 32 is telkens verbonden met een respectievelijke gate van één der MOS-FET transistor 40, resp. 41. De source van elk der MOS-FET transistoren 40 is telkens verbonden met de spanningsbron  $V_{CC}$  terwijl de drain verbonden is met de adresseringslijn voor het adresseren van een kolom (AKS) uit de matrix  
15 der tweede schakelaars. De source van elk der MOS-FET transistoren 41 is verbonden met de massa en de drain is verbonden met de adresseringslijn voor het adresseren van een rij (ARS) uit de matrix der tweede schakelaars.

De werking van het vertakkingsorgaan 5 en het  
20 ophalen van de adressen uit de adresgenerator 3 zal nu nader worden beschreven. In bedrijfstoestand staat de lijn 24 normaal hoog want de eerste transistor 37 is normaal geleidend. Onder hoog resp. laag staan wordt verstaan dat een signaal met een hoog niveau of een logische 1, bijvoorbeeld 12 V., resp. met een laag niveau, of een logische 0,  
25 bijvoorbeeld 0 V, aanwezig is op een lijn. Immers wanneer er op de lijn 20 geen signaal aanwezig is, is er ook geen signaal aanwezig aan de  $D_3$  ingang van de tweede flip-flop 28, waardoor de  $\overline{Q}_3$  uitgang van flip-flop 28 hoog is en zodoende via de lijn 36 de transistor 37 geleidend houdt. De van de spanningsbron  $V_{CC}$  afkomstige spanning wordt dus via de  
30 transistor 37 op de lijn 24 geplaatst, waardoor een eerste stuursignaal aan de adresgenerator wordt aangeboden.

Bij het schakelen van een schakelaar 10 wordt de opto-triac 14 geactiveerd. Hierdoor kan het op de lijn 24 aanwezige signaal via diode 17 en de opto-triac 14 aan de ingangen 4', 5' en 6' van  
35 het geheugenelement 18 worden aangeboden alsook via de lijn 23 terug

naar het vertakkingsorgaan stromen. Het aanbieden van een signaal aan de adresingang 4', 5', 6' van het geheugenelement 18 veroorzaakt dat een deeladres, namelijk de bits D, E en F, van het gegenereerde adres via de lijnen 25-b en de diodes 19 aan de lijnen 20, 21 en 22 wordt aangeboden.

5 Daar er op lijn 23 nu een signaal aanwezig is wordt er een klokpuls gegenereerd welke aan de klokingang (CLK) van de tweede flip-flop 28 wordt aangeboden. Het kloksignaal aangeboden aan flip-flop 28 zorgt er nu voor dat het op de adreslijnen 20, 21 en 22 aanwezige deeladres (D, E, F) in de tweede flip-flop 28 wordt ingeklokt. Het signaal aanwezig op de  
10 uitgangen van de tweede flip-flop 28 wordt op dit stadium echter nog niet overgenomen door de decoders aangezien de  $\overline{Q}_3$  uitgang van de eerste flip-flop hoog staat. Flip-flop 27 is immers nog niet ingeklokt.

Het inklokken van flip-flop 28 heeft tot gevolg dat de uitgang  $\overline{Q}_3$  van die flip-flop laag wordt want er is een hoog signaal  
15 aanwezig op de ingang  $D_3$ . Omdat die  $\overline{Q}_3$  laag gaat, gaat ook het signaal op lijn 36 laag waardoor transistor 37 spert. Het laag gaan van die  $\overline{Q}_3$  heeft tot gevolg dat dit lage signaal via diode 35 op het punt P van de lijn 34 aangeboden wordt. Lijn 34 wordt dus laag wat op zijn beurt tot gevolg heeft dat middels inverter 38 een hoog signaal aan de tweede  
20 transistor 39 wordt aangeboden waardoor deze geleidend wordt en een tweede stuursignaal genereert. Daar nu transistor 37 resp. 39 gespert resp. geleidend is wordt lijn 24 resp. 23 laag resp. aan massa gelegd.

Het laag niveau op lijn 24 en de schakeling van diode 17, alsook het feit dat lijn 23 aan massa ligt en de opto-triac 14  
25 nog steeds geactiveerd is hebben tot gevolg dat zich een circuit vormt tussen de lijn 23, diode 16, de opto-triac 14 en de adreslijnen 1', 2' en 3' van het geheugenelement 18. Hierdoor wordt een deeladres ABC gegenereerd onder besturing van het tweede stuursignaal en via de lijnen 25-a en diodes 19 aan de lijnen 20, 21 en 22 afgegeven. Zodoende wordt  
30 het tweede deel van het door de adresgenerator 3 gegenereerde adres naar het vertakkingsorgaan overgebracht. Gezien de aanwezigheid van een laag niveau op lijn 23 wordt het deeladres ABC geïnverteerd overgedragen wat consequenties heeft voor het schakelen van de diodes 19-a en de schakeling aan de uitgang van decoder 31 en bij de MOS-FET's  
35 40.

Daar nu lijn 24 laag is wordt er een kloksignaal gevormd dat aan de klokingang van de eerste flip-flop 27 wordt aangeboden. Hierdoor wordt het deeladres ABC aanwezig aan de ingang van flip-flop 27 naar binnen geklokt. Het op de ingang  $D_3$  van flip-flop 5 27 aanwezige hoog niveau brengt nu de uitgang  $\overline{Q}_3$  van flip-flop 27 op een laag niveau waardoor de decoders 31 en 32 worden geactiveerd en het deeladres ABC resp. DEF aanwezig aan de uitgang van flip-flop 27 resp. 28 aan de decoders wordt overgedragen, die het dan converteren in een matrixadres.

10 Het hoog niveau op uitgang  $Q_3$  van flip-flop 27 brengt het punt P op lijn 34 weer hoog waardoor middels de inverter 38 een laag signaal op de basis van transistor 39 komt te staan en deze zodoende spert. Aangezien  $Q_3$  van flip-flop 27 hoog is, is  $\overline{Q}_3$  laag, waardoor de flip-flops 27 en 28 gereset worden. Dit brengt dan met zich 15 mee dat  $\overline{Q}_3$  van flip-flop 28 hoog wordt en transistor 37 geleidend wordt en zodoende de beginsituatie hersteld is.

De signalen aan de uitgangen van de decodeurs 31 en 32 brengen afhankelijk van hun niveau de transistoren 40, 41 al dan niet in geleiding waardoor het matrix adres signaal wordt overgedragen.

20 Door het gebruik van het vertakkingsorgaan 5 wordt enerzijds het adres gegenereerd door de adresgenerator 3 omgezet in een matrixadres en wordt anderzijds de mogelijkheid geschapen om op drie verbindingslijnen een 6 bits adres over te dragen. Dit laatste is mogelijk doordat het 6bits adres in twee deeladressen van elk 3 bits wordt 25 overgedragen. Zonder deze opzet zou het adres tot een 4 bits adres beperkt zijn en dus tot  $2^4$  mogelijke adressen, terwijl er nu  $2^6$  mogelijke adressen zijn. Het gebruik van de lijn 23 om een stuursignaal over te dragen naar de adresgenerator in de plaats van deze als adreslijn te gebruiken maakt juist deze adresuitbreiding mogelijk. Het zal duidelijk 30 zijn dat de keuze van twee deeladressen slechts een keuze is en dat andere mogelijkheden eveneens van toepassing zijn, zo is het mogelijk om twee lijnen te kiezen voor een 2 bits stuursignaal en twee adreslijnen, op deze wijze kan dan een 8-bits adres worden overgedragen door gebruik te maken van dezelfde bus. Algemeen is het mogelijk om wanneer er n 35 vooraf bepaalde lijnen in de bus voorzien zijn, er r ( $2 \leq r \leq n$ ) voor het

overdragen van een stuursignaal te kiezen en de n-r overige voor de adresbus. Zodoende kunnen er  $2^{r-1}$  stuursignalen gegenereerd worden en wordt bij elk  $t^{\text{de}}$  ( $1 \leq t \leq 2^{r-1}$ ) stuursignaal een  $t^{\text{de}}$  deel van het adres overgedragen. De adresoverdrachtscapaciteit wordt hierdoor uitgebreid  
 5 van een (n-1)-bits adres tot een  $[(n-1) + 2^{r-1}]$ -bits adres.

Naast de mogelijkheid om elementen individueel te bedienen is het ook mogelijk om deze collectief te bedienen, namelijk door alle aangesloten elementen aan of uit te schakelen tijdens eenzelfde operatie. Dit collectief aan- of uitschakelen kan bijvoorbeeld bediend  
 10 worden door de gebruiker zelf die een daartoe bestemde stuurpulsgenerator bedient door bijvoorbeeld een tijd klok of een alarminstallatie.

Teneinde zo een collectief aan- of uitschakelen mogelijk te maken is een schakelinrichting volgens de uitvinding voorzien van een stuurpulsgenerator, een aftastorgaan en een vergelijkingsorgaan  
 15 waarvan een uitvoeringsvoorbeeld weergegeven is in figuur 4 (a + b + c). De stuurpulsgenerator bevat een eerste 45 resp. en tweede 46 schakelelement voor het genereren van een "alles uit" of eerste resp. "alles aan" of tweede stuurpuls. Het eerste resp. tweede schakelelement is verbonden met de anode van een diode 48 resp. 49, waarvan de  
 20 kathodes met een ingang van een inverter 59 en met de anode van een verdere diode 50 verbonden zijn. Een uitgang van de inverter 59 is verbonden met een tweede ingang van een logische EX-OF (exclusieve-of) poort 60 waarvan een eerste ingang aan de spanningsbron  $V_{CC}$  ligt. Een uitgang van de EX-OF poort 60 is verbonden met een  
 25 eerste ingang van een logische EN-poort 61 aan wiens tweede ingang 47 het geïnverteerde signaal aanwezig op de lijn 24 aangeboden wordt. Een uitgang van de EN-poort 61 is verbonden met een D-ingang van een derde flip-flop 62. Een Q-uitgang van die flip-flop 62 is verbonden met een terugstelingang (RST) van een teller 58. Een terugstelingang van de derde flip-flop 62 is verbonden via een inverter 73 met een  
 30 uitgang  $Q_7$  van de teller 58. De uitgang van de inverter 73 is verder verbonden met een tweede ingang van logische EN-poorten 86, 87. Een eerste ingang van de logische EN-poort 86 resp. 87 ontvangt het rij- resp. kolom- selectie signaal afgegeven op het punt 83 resp.  
 35 84. De uitgang van de EN-poort 86 resp. 87 is verbonden met de

$\overline{G}_1, \overline{G}_2$  ingang van een multiplexer 85.

Een klokingang van de teller 58 is verbonden met een uitgang van een logische EN-poort 53 waarvan een eerste ingang met een klokpulsgenerator 54 verbonden is en een tweede ingang met een uitgang van een logische EX-OF poort 52, wiens eerste resp. tweede uitgang verbonden is met de spanningsbron  $V_{CC}$  resp. de  $Q_7$  uitgang van de teller 58. De uitgang van de EX-OF poort 52 is verder verbonden met een tweede ingang van een verdere logische EX-OF poort 51 wiens tweede ingang met de spanningsbron  $V_{CC}$  verbonden is. Een uitgang van de EX-OF poort 51 is verbonden met de kathode van de diode 50. De uitgang van de EN-poort 53 is verder verbonden met een tweede ingang van een logische EN-poort 55 wiens eerste ingang met een uitgang van een logische EX-OF poort 56 verbonden is. Een uitgang van de logische EN-poort 55 is verbonden met de basis van een transistor 74 wiens emitter resp. collector verbonden is met de lijn 23 resp. 24.

Het tweede schakelement 46 is verder verbonden met een D-ingang van een vierde flip-flop 63 waarvan een Q-uitgang verbonden is met een eerste ingang van de EX-OF poort 56. De klok-ingang van de vierde 63 resp. derde 62 flip-flop is verbonden met de uitgang van de inverter 73 resp. via een inverter 75 met  $Q_7$  uitgang van de teller 58 resp. met de klokpulsgenerator 54.

De teller 58 heeft zijn uitgangen  $Q_1, Q_2, Q_3$  en  $Q_7$  verbonden met de ingangen A, B, C en D van een derde decoder 65. De uitgangen  $Q_1, Q_2$  en  $Q_3$  zijn verder verbonden met de  $B_1, B_2$  en  $B_3$  ingangen van de multiplexer 85. De uitgangen  $Q_4, Q_5, Q_6$  en  $Q_7$  van teller 58 zijn met de ingangen A, B, C en D van een vierde decoder 64 verbonden. De uitgangen  $Q_4, Q_5$  en  $Q_6$  zijn verder verbonden met de  $A_1, A_2$  en  $A_3$  ingangen van de multiplexer 85. De ingangen  $A_4$  en  $B_4$  van de multiplexer zijn aan massa gelegd. De uitgangen  $Q_1$  tot en met  $Q_7$  van de derde 65 resp. vierde 64 decoder zijn met de resp. basissen van de transistors 69 resp. 70 verbonden. De collectors van de transistoren 69 zijn aan de voedingsspanning  $V_{CC}$  gelegd en aan de emitters wordt het kolomadres voor de matrixadressering van de tweede reeks schakelaars 7 via de lijnen 76 afgegeven. De emitters van de transistoren 70 zijn aan massa gelegd terwijl hun resp. collectors

met de kathode van de diodes die deel uitmaken van een serie opto-couplers 71 verbonden zijn. Aan de anodes van de diodes uit de opto-couplers 71 wordt een signaal afkomstig van de rijen van de matrices uit de tweede reeks schakelaars 7 aangeboden. De collectors van  
5 de opto-couplers 71 zijn via een inverter 57 met een tweede ingang van de EX-OFF poort 56 verbonden.

De respectievelijke uitgangen van de multiplexer 85 zijn via weerstanden met de respectievelijke basissen van de transistoren 66, 67 en 68 verbonden, wiens emitter aan massa gelegd is. De  
10 collectoren van de respectievelijke transistoren zijn met de resp. lijnen 80, 81 en 82 verbonden welke verder verbonden zijn met de transmissie eenheid 26 (figuur 3). De resp. lijnen 80, 81 en 82 corresponderen met de lijnen 20, 21 en 22 maar transporteren een geïnverteerd corresponderend signaal. De multiplexer 85 wordt geactiveerd door de signalen  
15 aanwezig op zijn ingangen  $\overline{G}_1$  en  $\overline{G}_2$ . Daar de logische EN-poorten 86, 87 gedeblokkeerd worden door het signaal aan de uitgang van de inverter 73 (inverse  $Q_7$  van de teller 58) is de multiplexer 85 actief tijdens het tellen van teller 58 en geblokkeerd als de teller niet telt. Het aanbieden van het rij- en kolom- selectie signaal 83, 84 zorgt  
20 voor een gesynchroniseerde besturing van de multiplexer 85.

Veronderstel nu dat een stuurpuls voor de stand "alles aan" wordt gegenereerd door middel van het schakelelement 46. De teller 58 staat na een telcyclus te hebben beëindigd in een positie waarbij het maximale teltal aanwezig is wat tot gevolg heeft  
25 dat de lijn  $Q_7$  aan de uitgang van de teller hoog staat (logische 1). Het hoog staan van de  $Q_7$  uitgang van de teller 58 die met de EX-OFF poort 52 verbonden is, zorgt er ook voor dat aan de uitgang van die EX-OFF poort een logische 0 wordt afgegeven waardoor de EN-poort 53 geblokkeerd wordt en het klok signaal niet aan de teller wordt  
30 afgegeven. De logische 0 aan de uitgang van de EX-OFF poort 52 zorgt er voor dat aan de uitgang van de EX-OFF poort 51 een logische 1 wordt afgegeven waardoor de diode 50 spert en een stuurpuls afgegeven door schakelelement 46 via diode 49 en inverter 59 aan de EX-OFF poort 60 wordt aangeboden. Wanneer de teller telt en dus  $Q_7$  laag staat, geeft de EX-OFF poort 51 een logische 0 af waardoor de diode  
35

50 geleidend wordt en een stuurpuls afkomstig van schakelement 45 of 46 niet aan de inverter 59 wordt aangeboden. Hierdoor kan een inkomende stuurpuls het tellen van de teller niet storen.

5 De inverter 59 biedt nu een logische 0 aan de EX-OF poort 60 aan waardoor een logische 1 door deze laatste wordt afgegeven. Dit heeft tot gevolg dat de EN-poort 61 gedeblokkeerd wordt en een logische 1 aan de D ingang van de derde flip-flop 62 wordt aangeboden aangezien aan ingang 47 een logische 1 aanwezig was. De Q uitgang van flip-flop 62 wordt hoog zodra deze een klokpuls  
10 ontvangen heeft, waardoor de teller 58 teruggesteld wordt. Hierdoor wordt uitgang  $Q_7$  van de teller laag waardoor de flip-flop 62 teruggesteld wordt en via de EX-OF poort 52 en de EN-poort 53 de klokpulsen aan de teller worden aangeboden en deze laatste zijn telcyclus kan beginnen.

15 De stuurpuls afgegeven door schakelement 46 wordt aangeboden aan de D-ingang van de vierde flip-flop 63 die geklokt wordt door het laag gaan van uitgang  $Q_7$  van de teller 58 (via inverter 73). Dus zodra die uitgang  $Q_7$  laag is gegaan, wordt de Q-uitgang van flip-flop 63 hoog en deze blijft hoog tot zolang de teller 58 niet  
20 uitgeteld is, dus tot  $Q_7$  hoog wordt. Hierdoor wordt gedurende de gehele telcyclus het stuursignaal afgegeven door schakelement 46 aan de eerste ingang van de EX-OF poort 56 aangeboden.

In het geval een "alles uit" stuurpuls voor de stand "alles uit" zou zijn gegenereerd door schakelement 45 dan  
25 zou er met betrekking tot de teller 58 en de flip-flop 62 hetzelfde zijn gebeurd als hiervoor beschreven, immers schakelementen 45 en 46 zijn parallel verbonden met inverter 59, maar zou er aan de D-ingang van de vierde flip-flop 63 een logische 0 worden aangeboden die dan ook aan de eerste ingang van de EX-OF poort 56 wordt aanbe-  
30 den. De inrichting werkt dus op een analoge manier voor een stuurpuls "alles-uit" als voor een "alles-aan" stuurpuls.

De teller 58 gaat nu onder besturing van de door de klokpulsgenerator 54 gegenereerde klokpulsen opeenvolgende telgetallen aan zijn uitgangen  $Q_1$  tot en met  $Q_7$  afgeven, welke telgetallen opeenvol-  
35 gende adressen zijn. Hierdoor produceert de teller adressen die corres-

ponderen met diegene zoals gegenereerd door de adresgeneratoren 3, en deze adressen worden dan ook via de multiplexer 85 aan de lijnen 80, 81 en 82 aan de vertakkingseenheid afgegeven en verwerkt op de hiervoor beschreven wijze. Deze adressen worden door de decoders 5 64 en 65 omgezet in matrixadressen op een analoge manier als beschreven bij de decoders 32 en 31.

Door het tellen van de teller 58 worden de adressen opeenvolgend gegenereerd waardoor de matrixelementen 8-i,j opeenvolgens worden afgetast. Een aan de lijnen 76 afgegeven kolomadres 10 wordt aan de kolomen 1 (figuur 5) van de matrix der tweede reeks schakelaars 7 afgegeven, bijvoorbeeld aan de mechanisch gekoppelde signaalkontakten die de stand van de bijbehorende impulsschakelaar weergeven. De uitgang van elk mechanisch gekoppelde signaalkontakt is voorzien van een diode 77 ten einde interferentie tussen de verschillen- 15 de door de teller gegenereerde aftastsignalen te voorkomen.

Veronderstel nu dat de schakelaar uit de i-de rij en de j-de kolom gesloten is. Telkens als een hoog aftastsignaal op de j-de lijn 76 aan de matrix wordt aangeboden zal via de schakelaar uit de j-de kolom en de i-de rij dat aftastsignaal door de diode 77 20 naar de i-de lijn 72 stromen en zo aan de anode van de i-de diode 71 worden aangeboden. Wanneer nu de teller het matrix adres i,j genereert dan wordt de i-de transistor 70 geleidend en stroomt het aan de anode van de i-diode 71 aangeboden aftastsignaal via de i-de transistor 70 naar aarde. Hierdoor wordt de i-de opto-coupler 71 25 geactiveerd en wordt een logische 1 aan de inverter 57 aangeboden. Deze logische 1 wordt door toedoen van de inverter 57 een logische 0 die dan aan de EX-OF poort 56 wordt aangeboden. Indien nu de stuurpuls "alles aan" was gegenereerd dan staat op de eerste ingang van de EX-OF poort een logische 1 waardoor aan de uitgang van de EX-OF 30 poort een logische 1 of eerste vergelijkingssignaal wordt afgegeven die via de EN-poort 56 onder besturing van het kloksignaal wordt afgegeven en de transistor 74 geleidend maakt. Onder besturing van dit eerste vergelijkingssignaal wordt lijn 24 actief en blijft de schakelaar i,j in zijn positie staan, want hij was immers aan. Voor het geval 35 een "alles uit" stuurpuls was gegenereerd, genereert de EX-OF poort

51 een tweede vergelijkingssignaal en wordt de lijn 23 actief wat de schakelaar i,j omschakeld. Een zelfde redenering geldt wanneer een "alles aan" stuurpuls was gegenereerd en er vastgesteld wordt dat schakelaar i,j niet gesloten is, dan zorgt de logische 1 aan de  
5 tweede ingang van de EX-OF poort 56 ervoor dat de schakelaar i,j wordt omgepoold en zodoende gesloten.

CONCLUSIES

1. Schakelinrichting voor het aan-uitschakelen van op elektrische stroom werkende eenheden, in het bijzonder op de netspanning aansluitbare eenheden, bevattende een eerste reeks schakelaars die verbonden zijn met een vertakkingsorgaan dat verder verbonden is met eerste ingangen van een tweede reeks schakelaars die elk een eerste uitgang hebben waarop genoemde eenheden aansluitbaar zijn en een tweede ingang waarop een voedingsbron, in het bijzonder de netspanning, aansluitbaar is, daardoor gekenmerkt, dat tweede ingangen van genoemde eerste reeks schakelaars op een laagspanningsbron aansluitbaar zijn en elke schakelaar uit genoemde eerste reeks met ten minste één adresgenerator verbonden is voor het toekennen van een adres aan genoemde daarmee verbonden schakelaar en corresponderend met een verder adres toegekend aan de door genoemde daarmee verbonden schakelaar bediende eenheid, welke vertakkingsorgaan op een bus voorzien van een voorafbepaald aantal ( $n$ ) verbindingslijnen voor communicatie tussen genoemde adresgeneratoren en vertakkingsorgaan is aangesloten en een stuursignaalgenerator bevat verbonden met  $r$  ( $2 \leq r \leq n$ ) der genoemde  $n$  verbindingslijnen die verder verbonden zijn met een stuuringang van genoemde adresgeneratoren, welke adresgeneratoren een tweede uitgang hebben verbonden via de  $n-r$  overige verbindingslijnen met het vertakkingsorgaan en voorzien zijn om, onder besturing van telkens een  $t^{\text{de}}$  ( $1 \leq t \leq 2^{(r-1)}$ ) door de stuursignaal generator gegenereerd stuursignaal, een  $t^{\text{de}}$  deeladres gevormde uit telkens een  $t^{\text{de}}$  deel van het door de adresgenerator gegenereerde adres naar het vertakkingsorgaan over te dragen.

2. Schakelinrichting volgens conclusie 1, daardoor gekenmerkt, dat het aantal  $r$  verbindingslijnen gelijk is aan 2.

3. Schakelinrichting volgens conclusie 1 of 2, daardoor gekenmerkt dat genoemde tweede reeks schakelaars volgens een matrix opgesteld zijn en aan elke schakelaar uit genoemde tweede reeks een matrixadres dat één rij en één kolom uit genoemde matrix aanduidt is toegekend, en waarbij genoemd vertakkingsorgaan voorzien is om een ontvangen adres te converteren in een corresponderend matrixadres.

4. Schakelinrichting volgens conclusie 3, daardoor

gekenmerkt dat genoemd matrixadres uit een kolom- en een rij adres is samengesteld en dat genoemd vertakkingsorgaan voorzien is van een eerste resp. een tweede decoder voor uitvoeren van genoemd converteren in het kolom- resp. het rij- adres.

5                   5. Schakelinrichting volgens conclusies 1, 2, 3 of 4, daardoor gekenmerkt dat genoemde adres generator een geheugenelement bevat.

6. Schakelinrichting volgens conclusie 5, daardoor gekenmerkt dat genoemd geheugenelement een programmeerbaar geheugen  
10 bevat.

7. Schakelinrichting volgens één der conclusies 1 tot en met 6, daardoor gekenmerkt dat de schakelinrichting een stuurpuls-generator bevat voor het genereren van een eerste resp. tweede stuurpuls voor het schakelen van alle aangesloten eenheden in een eerste  
15 resp. tweede stand, welke stuurpuls generator een derde uitgang heeft verbonden met een derde ingang van een aftastorgaan dat met genoemd schakelorgaan en genoemde eerste ingangen van de tweede reeks schakelaars verbonden is, welk aftastorgaan voorzien is om onder besturing van een ontvangen stuurpuls een reeks aftastsignalen te genereren  
20 voor het opeenvolgend aftasten van elk der schakelaars uit genoemde tweede reeks ten einde telkens een aftastpuls te genereren die de stand van de afgetaste schakelaar weergeeft, welke aftastorgaan verbonden is met een vierde ingang van een vergelijkingsorgaan waarvan een vijfde ingang verbonden is met genoemde schakelaars uit de tweede reeks en een zesde ingang voorzien is voor het ontvangen van genoemde  
25 eerste en tweede stuurpuls, welke vergelijkingsorgaan voorzien is om voor elke afgetaste schakelaar genoemde aftastpuls te vergelijken met de aan zijn vijfde ingang aangeboden stuurpuls en om een eerste resp. tweede vergelijkingssignaal te genereren bij correspondentie resp. niet correspondentie der vergeleken pulsen, welke vergelijkings-  
30 orgaan voorzien is om onder besturing van een tweede vergelijkingssignaal genoemd vertakkingsorgaan te activeren voor het omzetten van de afgetaste schakelaar.

8. Schakelinrichting volgens conclusie 7, daardoor  
35 gekenmerkt dat genoemd aftastorgaan een teller bevat voor het als

aftastsignaal genereren van opeenvolgende aan genoemde eerste schakelaars toegekende adressen.

5                   9. Schakelinrichting volgens conclusie 7 of 8, daardoor  
gekenmerkt dat genoemd vergelijkingsorgaan een logische EX-OF poort  
bevat waarvan een eerste poortingang verbonden is met genoemde  
zesde ingang en een tweede poortingang voorzien is voor het ontvangen  
van genoemde aftastpuls.

10                  10. Schakelinrichting volgens één der conclusies  
7, 8 of 9, daardoor gekenmerkt dat genoemde stuurpulsgenerator een  
schakeleenheid bevat.

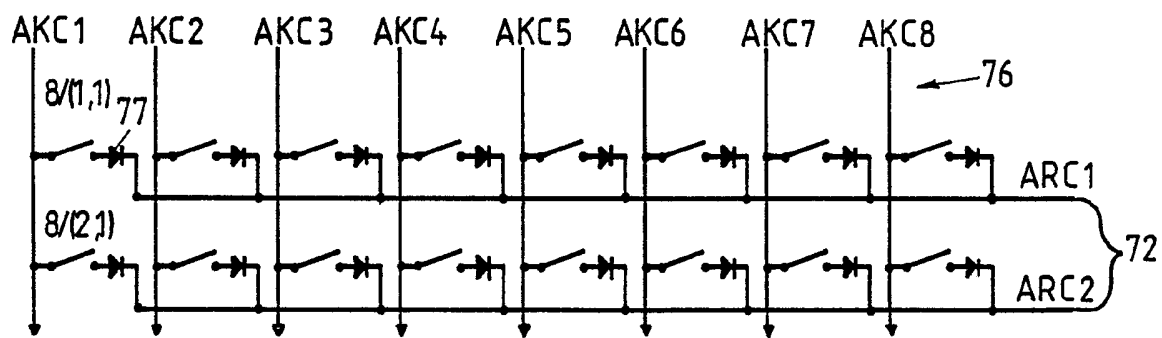
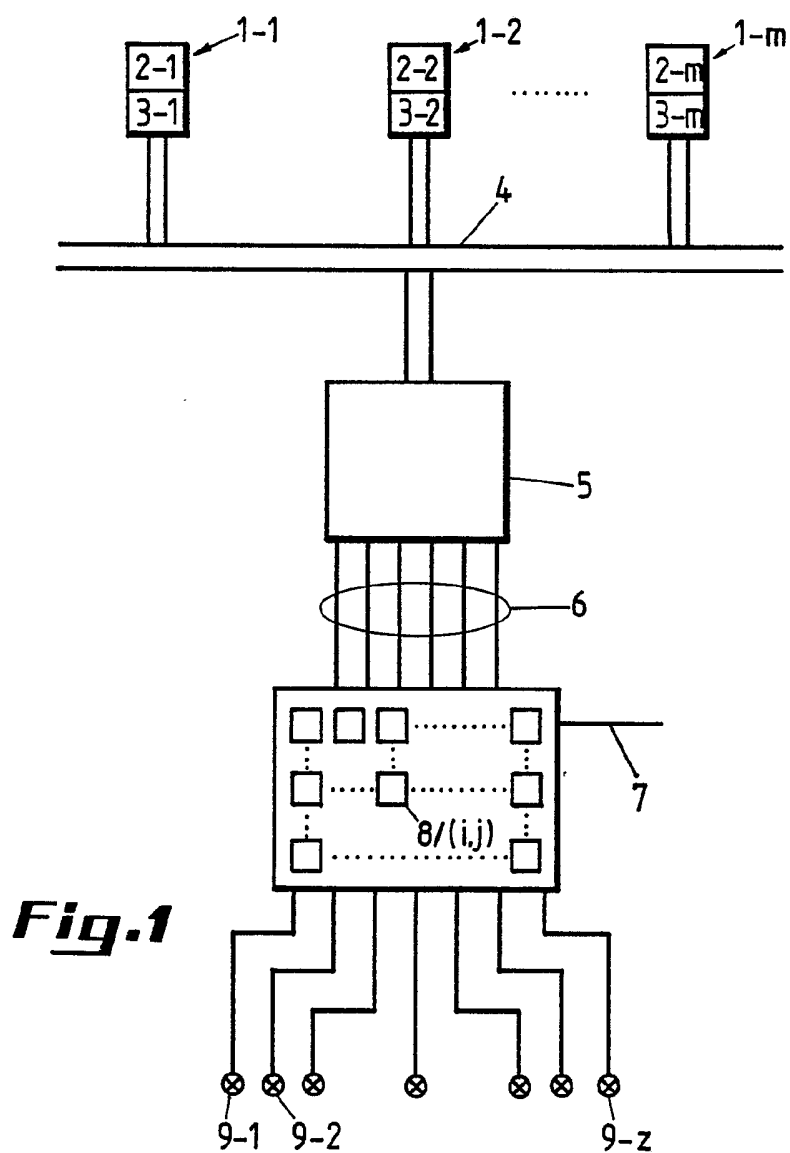
11. Schakelinrichting volgens één der conclusies  
7, 8 of 9, daardoor gekenmerkt dat genoemde stuurpulsgenerator een  
alarmdetector bevat.

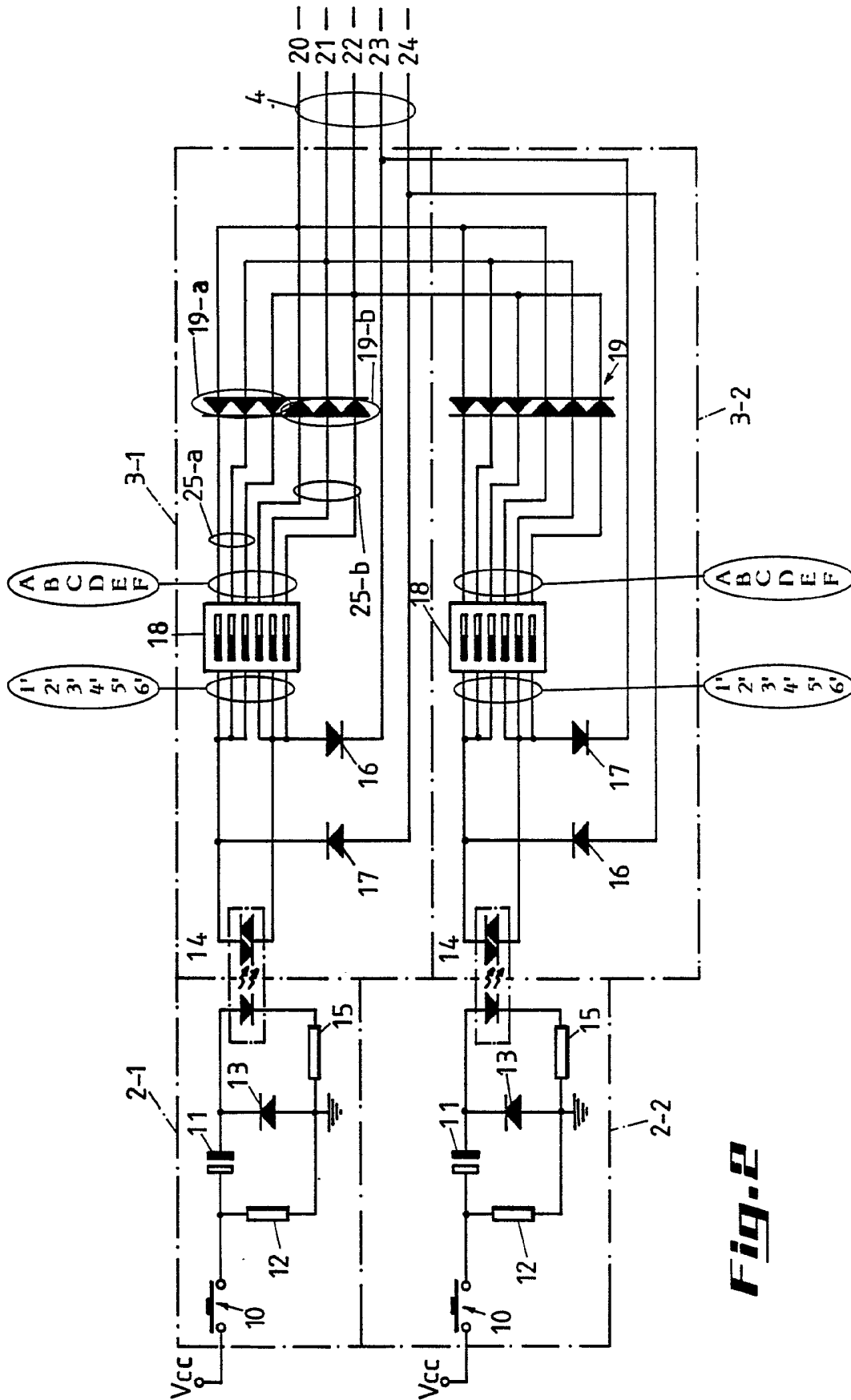
15                  12. Vertakkingsorgaan te gebruiken in een schakel-  
inrichting volgens één der conclusies 1 tot en met 11.

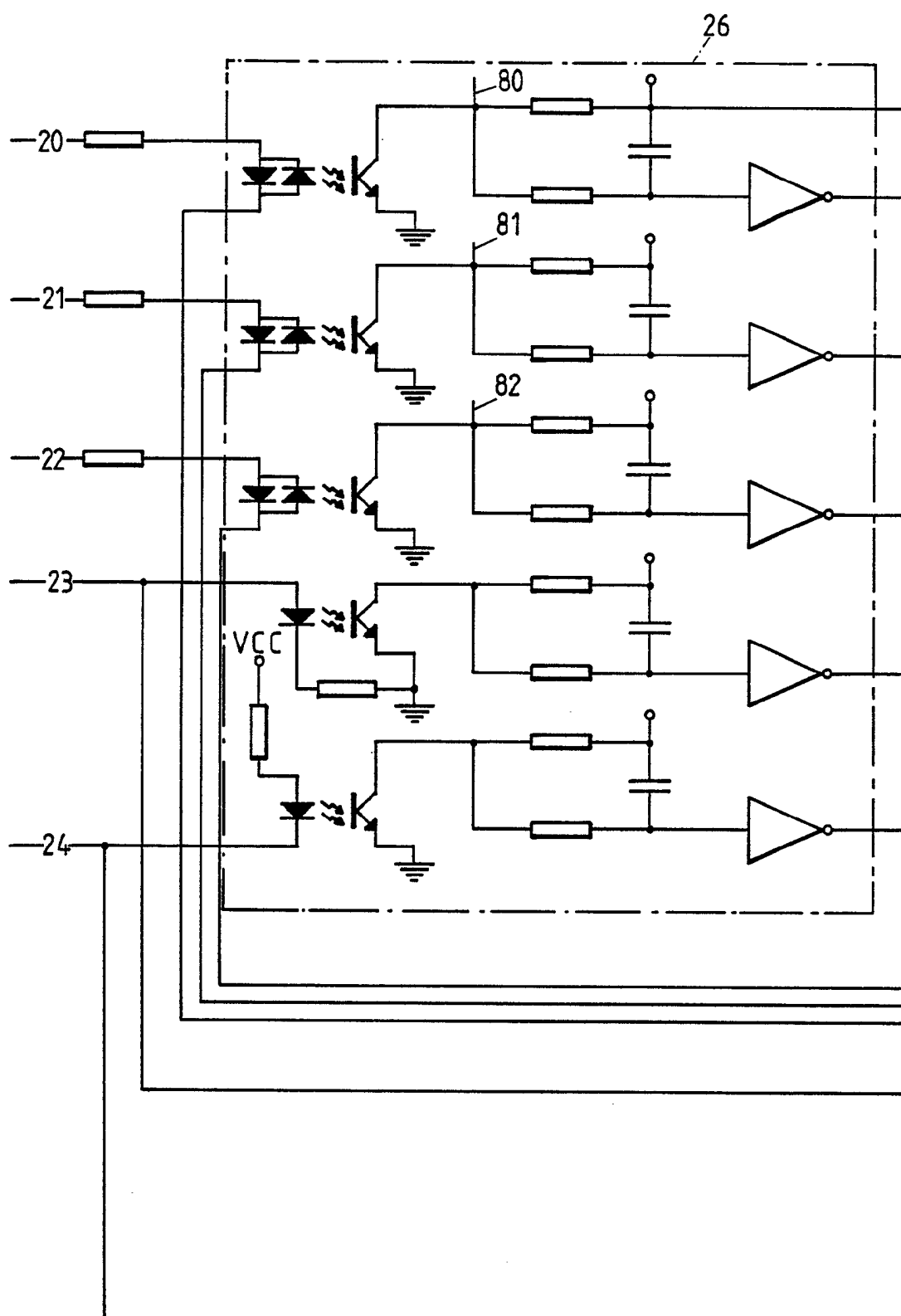
13. Adresgenerator te gebruiken in een schakelinrich-  
ting volgens één der conclusies 1 tot en met 11.

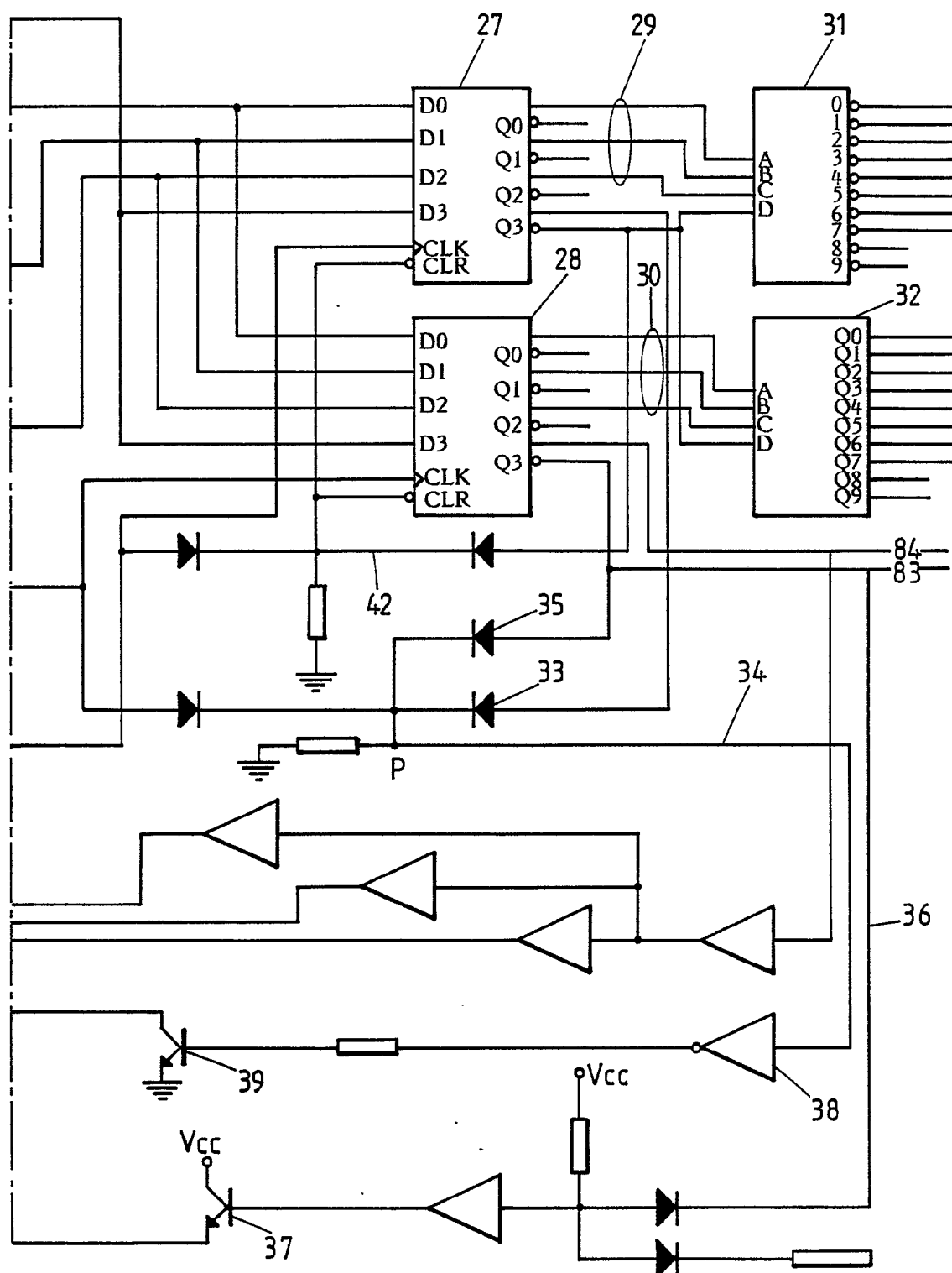
14. Aftastorgaan te gebruiken in een schakelinrichting  
volgens één der conclusies 7, 8 en 9.

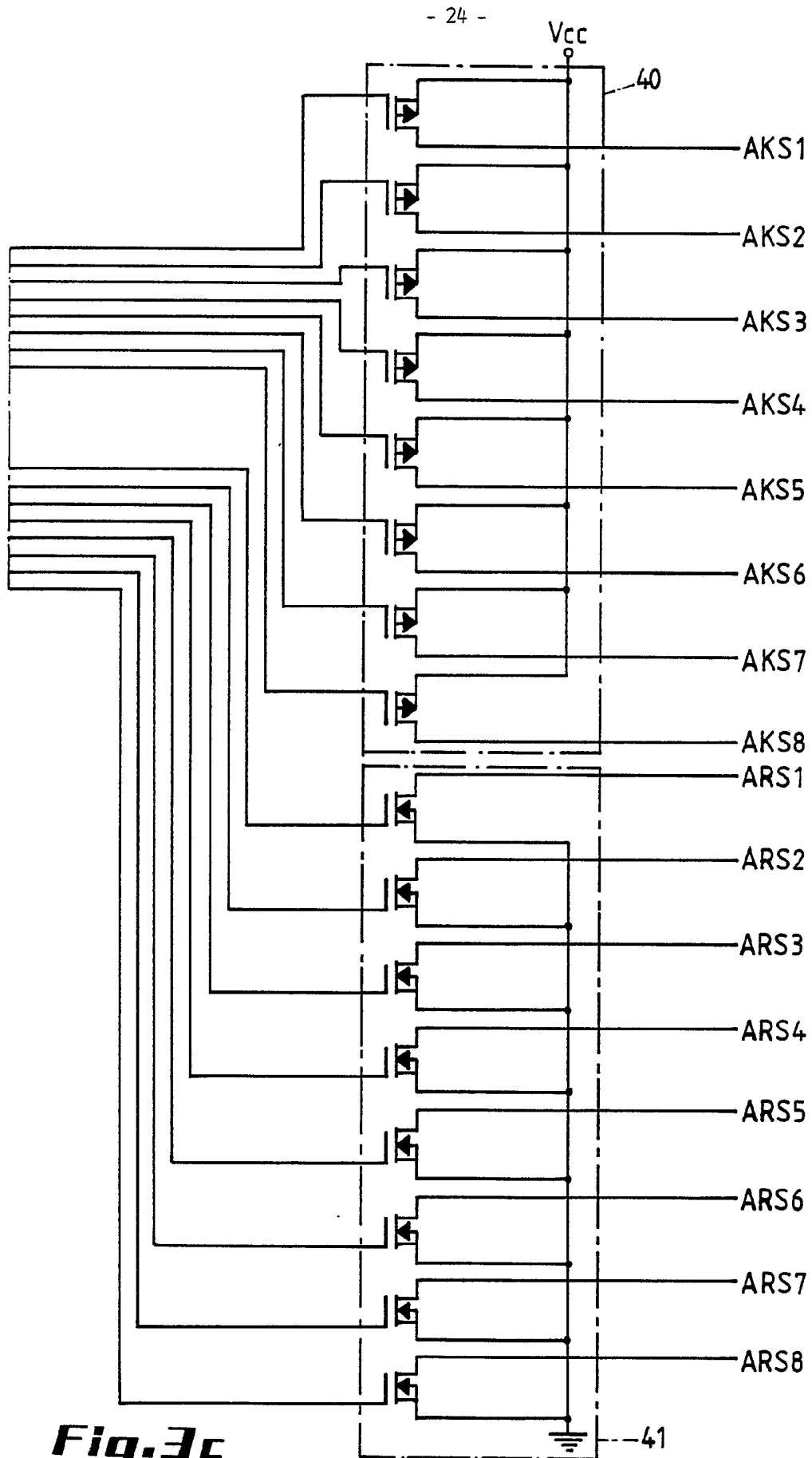
20                  15. Vergelijkingsorgaan te gebruiken volgens één  
der conclusies 8 of 9.

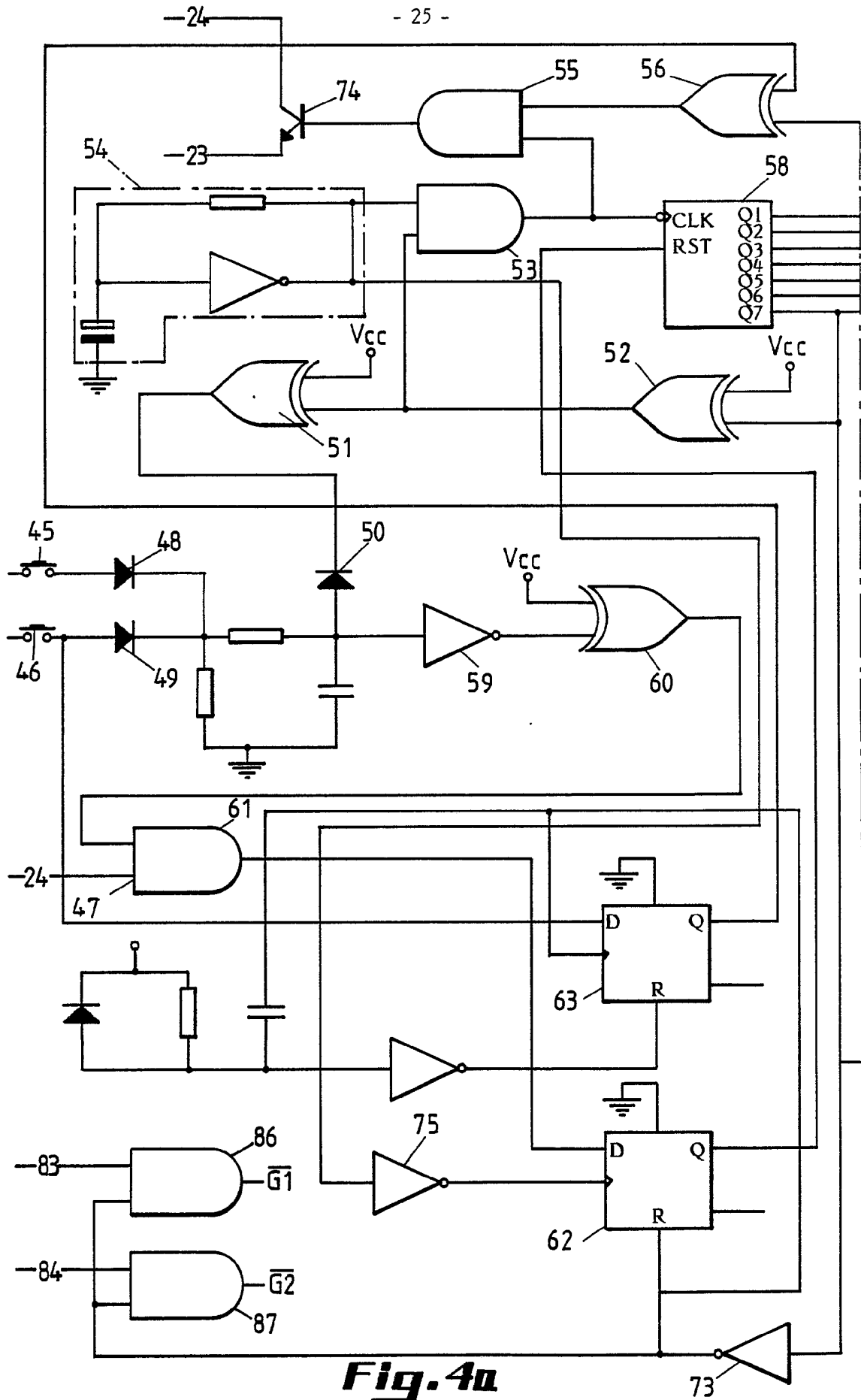


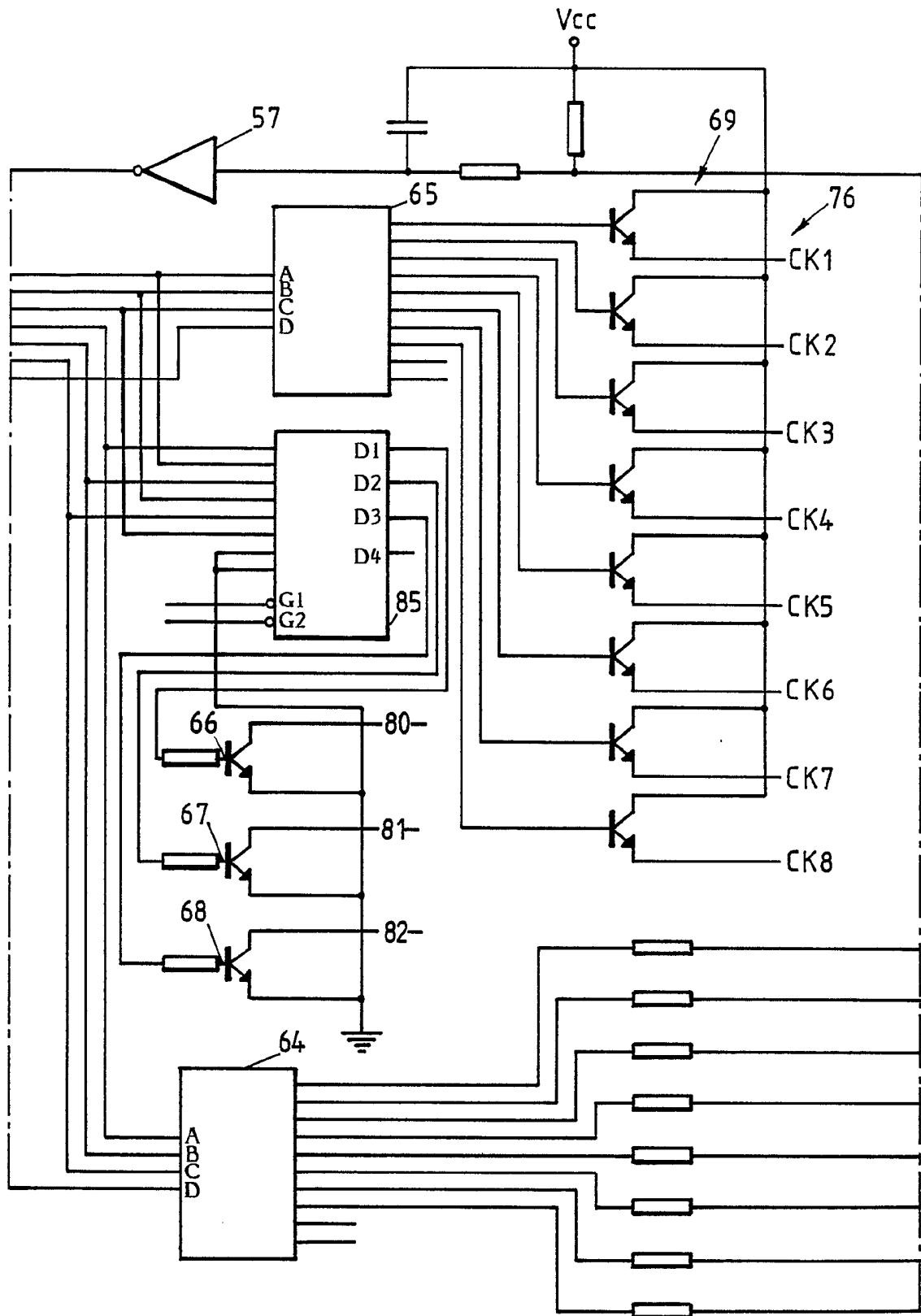
**Fig. 2**

**Fig. 3a**

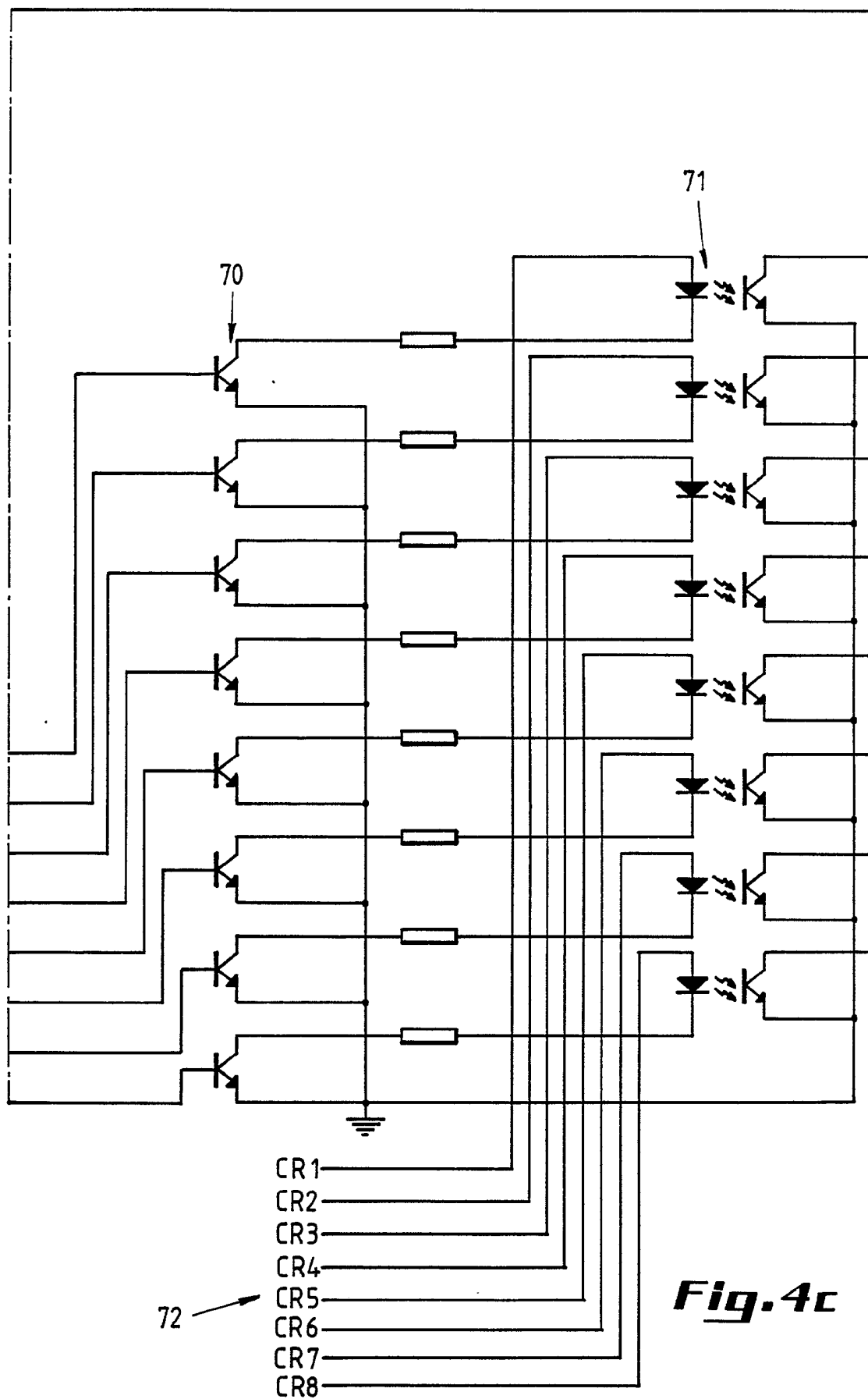
**Fig.3b**

**Fig. 3c**





**Fig.4b**

**Fig. 4c**



Europees  
Octrooibureau

## VERSLAG BETREFFENDE HET ONDERZOEK

opgesteld krachtens artikel 21 § 1 en 2  
van de Belgische wet op de uitvindingsoctrooien  
van 28 maart 1984

Nummer van de  
nationale aanvraag:

BE 9000824  
BO 2707

| VAN BELANG ZIJNDE LITERATUUR                                                                                                                                                                                                                                                                                                                  |                                                                                                                        |                                  |                                                   |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------|----------------------------------|---------------------------------------------------|
| Categorie                                                                                                                                                                                                                                                                                                                                     | Vermelding van literatuur met aanduiding voor zover nodig, van speciaal van belang zijnde tekstgedeelten of tekeningen | Van belang voor conclusie(s)Nr.: | CLASSIFICATIE VAN DE AANVRAAG(Int.Cl.5 )          |
| A                                                                                                                                                                                                                                                                                                                                             | EP-A-119187 (HAWLAN HANS)<br>* het gehele document *                                                                   | 1, 2, 5,<br>6, 7,<br>12, 13      | H02G3/00                                          |
| A                                                                                                                                                                                                                                                                                                                                             | EP-A-319235 (SMART HOUSE)<br>* kolom 2, regel 43 - kolom 8, regel 33; figuren 1-4 *                                    | 1, 5, 7                          |                                                   |
|                                                                                                                                                                                                                                                                                                                                               |                                                                                                                        |                                  | ONDERZOCHE GEBIEDEN<br>VAN DE TECHNIEK(Int.Cl.5 ) |
|                                                                                                                                                                                                                                                                                                                                               |                                                                                                                        |                                  | H02G                                              |
| Datum waarop het onderzoek werd voltooid                                                                                                                                                                                                                                                                                                      |                                                                                                                        | Vooronderzoeker                  |                                                   |
| DEN HAAG                                                                                                                                                                                                                                                                                                                                      |                                                                                                                        | RIEUTORT A. S.                   |                                                   |
| 17 MEI 1991                                                                                                                                                                                                                                                                                                                                   |                                                                                                                        |                                  |                                                   |
| CATEGORIE VAN DE VERMELDE LITERATUUR                                                                                                                                                                                                                                                                                                          |                                                                                                                        |                                  |                                                   |
| X : op zichzelf van bijzonder belang<br>Y : van bijzonder belang in samenhang met andere documenten van dezelfde categorie<br>A : achtergrond van de stand van de techniek<br>O : verwijzend naar niet op schrift gestelde stand van de techniek<br>P : literatuur gepubliceerd tussen voorrangs- en indieningsdatum                          |                                                                                                                        |                                  |                                                   |
| T : niet tijdig gepubliceerde literatuur over theorie of principe ten grondslag liggend aan de uitvinding<br>E : eerdere octrooipublicatie maar gepubliceerd op of na indieningsdatum<br>D : in de aanvraag genoemd<br>L : om andere redenen vermelde literatuur<br>.....<br>& : lid van dezelfde octrooifamilie, corresponderende literatuur |                                                                                                                        |                                  |                                                   |

**AANHANGSEL BEHORENDE BIJ HET RAPPORT BETREFFENDE  
HET ONDERZOEK NAAR DE STAND VAN DE TECHNIEK,  
UITGEVOERD IN DE BELGISCHE OCTROOIAANVRAGE NR.**

BE 9000824  
BO 2707

Het aanhangsel bevat een opgave van elders gepubliceerde octrooiaanvragen of octrooien (zogenaamde leden van dezelfde octrooifamilie), die overeenkomen met octrooischriften genoemd in het rapport.

De opgave is samengesteld aan de hand van gegevens uit het computerbestand van het Europees Octrooibureau per

De juistheid en volledigheid van deze opgave wordt noch door het Europees Octrooibureau, noch door de Octrooiraad gegarandeerd. 17/05/91  
de gegevens worden verstrekt voor informatiedoeleinden.

| In het rapport<br>genoemd octrooigescrift | Datum van<br>publicatie | Overeenkomend(e)<br>geschrift(en)                                | Datum van<br>publicatie                      |
|-------------------------------------------|-------------------------|------------------------------------------------------------------|----------------------------------------------|
| EP-A-119187                               | 19-09-84                | AT-A- 386704<br>DE-A- 3475589                                    | 10-10-88<br>12-01-89                         |
| EP-A-319235                               | 07-06-89                | US-A- 4899217<br>AU-A- 2586188<br>JP-A- 1295596<br>US-A- 4899129 | 06-02-90<br>01-06-89<br>29-11-89<br>06-02-90 |