

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年2月12日 (12.02.2004)

PCT

(10) 国際公開番号
WO 2004/013886 A1

(51) 国際特許分類: H01J 9/38, 9/39, 9/26, 9/40

(21) 国際出願番号: PCT/JP2003/009685

(22) 国際出願日: 2003年7月30日 (30.07.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2002-227500 2002年8月5日 (05.08.2002) JP
特願2002-227682 2002年8月5日 (05.08.2002) JP

(71) 出願人 (米国を除く全ての指定国について): 株式会社東芝 (KABUSHIKI KAISHA TOSHIBA) [JP/JP]; 〒105-8001 東京都港区芝浦一丁目1番1号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 小副川 政邦 (OSOEGAWA, Masakuni) [JP/JP]; 〒105-8001 東京都港区芝浦一丁目1番1号 株式会社東芝 知的財産部内 Tokyo (JP). 小出 哲 (KOIDE, Satoshi) [JP/JP]; 〒105-8001 東京都港区芝浦一丁目1番1号 株式会社東芝

知的財産部内 Tokyo (JP). 桑原 雄二 (KUWABARA, Yu-uji) [JP/JP]; 〒105-8001 東京都港区芝浦一丁目1番1号 株式会社東芝 知的財産部内 Tokyo (JP). 清野 和之 (SEINO, Kazuyuki) [JP/JP]; 〒105-8001 東京都港区芝浦一丁目1番1号 株式会社東芝 知的財産部内 Tokyo (JP). 村田 弘貴 (MURATA, Hiroataka) [JP/JP]; 〒105-8001 東京都港区芝浦一丁目1番1号 株式会社東芝 知的財産部内 Tokyo (JP).

(74) 代理人: 鈴江 武彦, 外 (SUZUYE, Takehiko et al.); 〒100-0013 東京都千代田区霞が関3丁目7番2号 鈴榮特許綜合法律事務所内 Tokyo (JP).

(81) 指定国 (国内): CN, JP, KR, US.

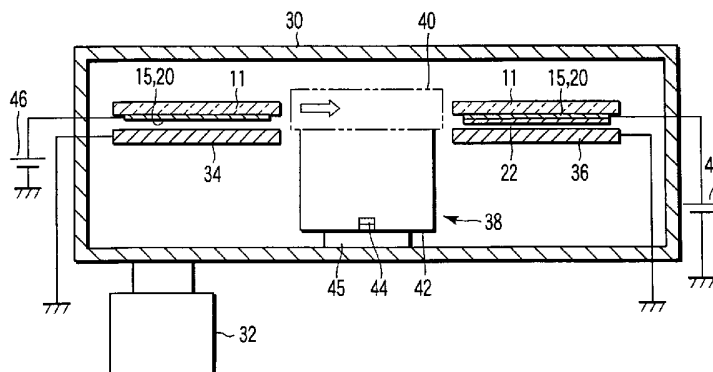
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: METHOD AND APPARATUS FOR PRODUCING IMAGE DISPLAY DEVICE

(54) 発明の名称: 画像表示装置の製造方法および製造装置



(57) Abstract: In a vacuum atmosphere, at least either of a front face substrate (11) and a rear face substrate, and process electrodes (34, 36) are opposed to each other, and an electric field is applied between at least either of the substrates and the process substrates (34, 36) so as to process the substrates in the electric field. After the processing, the front face substrate (11) and the rear face substrate are sealed to each other with the substrates kept in a vacuum atmosphere, so that an external atmosphere is formed. Foreign substances, projections, etc. remaining on the substrates are removed by the processing in an electric field, and thus factors producing electric charges can be removed.

[続葉有]

WO 2004/013886 A1



(57) 要約:

真空雰囲気中で、前面基板（11）および背面基板の少なくとも一方の基板と処理電極（34，36）を対向させ、少なくとも一方の基板と処理電極（34，36）との間に電界を印加してこの基板を電界処理する。電界処理の後、前面基板（11）と背面基板とを真空雰囲気中に維持した状態で互いに封着し外囲気を形成する。電界処理することにより、基板に残留した異物、突起等を除去し、放電発生の要因を取り除くことができる。

明 細 書

画像表示装置の製造方法および製造装置

技術分野

本発明は、対向配置された一对の基板を備えた画像表示装置の製造方法および製造装置に関する。

背景技術

近年、次世代の画像表示装置として、電子放出素子を多数並べ、蛍光面と対向配置させた平面型の画像表示装置が開発され進めている。電子放出素子には様々な種類があるが、いずれも基本的には電界放出を用いており、これらの電子放出素子を用いた表示装置は、一般に、フィールド・エミッション・ディスプレイ（以下、F E D と称する）と呼ばれている。F E D の内、表面伝導型電子放出素子を用いた表示装置は、表面伝導型電子放出ディスプレイ（以下、S E D と称する）とも呼ばれているが、本願においてはS E D も含む総称としてF E D という用語を用いる。

F E D は、一般に、所定の隙間を置いて対向配置された前面基板および背面基板を有し、これらの基板は、矩形棒状の側壁を介して周縁部同士を互いに接合することにより真空外囲器を構成している。真空外囲器の内部は、真空度が 10^{-4} Pa 程度以下の高真空に維持されている。背面基板および前面基板に加わる大気圧荷重を支えるために、これらの基板の間には複数の支持部材が配設されている。

前面基板の内面には赤、青、緑の蛍光体層を含む蛍光面およびメタルバックが形成され、背面基板の内面には、蛍光体

を励起して発光させる電子を放出する多数の電子放出素子が設けられている。多数の走査線および信号線がマトリックス状に形成され、各電子放出素子に接続されている。このような電子放出素子が形成された領域のことをマクロに見て電子放出面と称する。蛍光面にはアノード電圧が印加され、電子放出素子から出た電子ビームがアノード電圧により加速されて蛍光面に衝突することにより、蛍光体が発光し映像が表示される。

F E Dでは、外圍器内部の残留ガス及び各基板の放出ガスを吸着するため、ゲッタと呼ばれるガス吸着特性を持った金属がメタルバック上に蒸着（ゲッタフラッシュ）されている。

このようなF E Dでは、前面基板と背面基板との隙間を1～3mm程度に設定することができ、現在のテレビやコンピュータのディスプレイとして使用されている陰極線管（C R T）と比較して、大幅な軽量化、薄型化を達成することができる。

上記F E Dにおいて、実用的な表示特性を得るためには、輝度、色再現性、蛍光体劣化などの点から、発光効率が高く、色純度の良好なC R T用の蛍光体を用い、更に、蛍光面上にメタルバックと呼ばれるアルミ薄膜を形成することが必要となる。蛍光面に印加するアノード電圧は最低でも数k V、できれば10k V以上にすることが望まれる。

これらのF E Dでは電子ビームが蛍光体に衝突することで発光しているが、この時、多くの放出ガスが発生しF E D内部の真空度を劣化させ、背基板上に形成された電子放出素子

にダメージを与える。その結果、電子放出素子の電子放出特性の劣化を招き、輝度の低下、色再現性の劣化、および寿命の短命化が発生することが知られている。これはFEDの表示特性の輝度を高くしようとした場合、電子放出素子からの電子ビームがより多く必要となりこの傾向は大きくなり表示性能に優れた長寿命の画像表示装置の実現が困難となる。

この対策としては、製品となった状態でのFED内部の放出ガス量を少なくすることが必要である。従来、製品となる前に前面基板および背面基板を高温処理することにより脱ガス効果を得ていたが、高温処理後、前面基板および背面基板を大気中での移動および保留する時間があるため、ここでのガスの再吸着が発生し十分な効果が得られていなかった。

また、放出ガスをFED内部で吸収する方法としては、Ti、Baなどのガス吸着特性の大きい金属を前面基板の蛍光面または周囲に配置し放出ガスを吸着することによりFED内部の真空度を維持させている。しかしながら、これらの材料のガス吸着量には許容量があり、ある一定量以上のガス量に対しては効力を失ってしまい長時間での特性維持は困難となる。また、ゲッタ膜形成時の蒸着工程で発生する発塵や、メタルバックとゲッタ膜の付着強度不足によるゲッタ膜の欠落等が発生している。

一方、前面基板と背面基板との間の隙間は、解像度や電子放出効率の特性などの観点からあまり大きくすることはできず、1～3mm程度に設定する必要がある。従って、FEDでは、前面基板と背面基板との小さい隙間に強電界が形成さ

れることを避けられず、両基板間の放電（絶縁破壊）が問題となる。放電が起こると、瞬間的に100A以上の電流が流れ、電子放出素子や蛍光面の破壊あるいは劣化が起こる。放電により、FEDを動作させるための駆動回路が破壊されることもある。これらをまとめて放電によるダメージと呼ぶことにする。

放電によるダメージは致命的な製品不良、例えば、無表示領域の発生による情報の欠落、輝度及び色再現性の低下、電子放出素子の劣化により表示性能の劣化を生じ、もちろん画像表示装置の寿命をも短くしてしまう。そのため、FEDを実用化するためには、これらのダメージが長期に渡り起こらないようにしなければならない。しかしながら、放電を完全に抑制するのは非常に難しい。

一方、放電が発生しないようにするのではなく、放電が起きても電子放出素子への影響を無視できるように、放電の規模を抑制するという対策がある。このような考え方に関連する技術として、例えば、特開2000-311642号公報には、蛍光面に設けられたメタルバックに切り欠きを入れてジグザグなどのパターンを形成し、蛍光面の実効的なインダクタンス・抵抗を高める技術が開示されている。特開平10-326583号公報には、メタルバックを分割する技術、さらに特開2000-251797号公報には、分割部での沿面放電を抑制するために、分割部に導電性材料の被覆を設けるという技術が開示されている。

しかし、このような技術を用いる場合でも、放電によるダ

メージを完全に抑制することは困難である。

一般に、放電が生じる電圧（以後、放電電圧と称する）にはばらつきがある。また、FEDを長期間使用した後に放電が起こることもある。放電を抑制するということは、アノード電圧印加時に放電が全く起こらないようにするか、放電確率を実用上許容できる程度まで小さくすることを意味する。印加しうるアノードーカソード間の電位差を耐圧と称することとする。

放電の要因にはいろいろなものがある。第1は、カソード側の微小な突起や異物などからの電子放出がトリガとなるものである。第2は、カソードあるいはアノードに付着した微粒子、あるいはそれらの一部がはがれたものが対向面に衝突することがトリガとなるものである。とりわけ、FEDでは、蛍光面に重ねてメタルバックという強度の弱い膜およびゲッタ膜が形成されているため、その一部がはがれることが放電のトリガとなりうる。

更に、このゲッタ膜はゲッタの基盤となる金属にガス吸着特性の大きいBa, Tiなどの金属を固定し金属基盤を加熱することにより蒸着膜としてメタルバック上に形成される。この際、金属基盤の加熱による蒸着工程で金属基盤の一部及びゲッタ電極の一部が溶解し、前面基板および背面基板上に落下することがあり、これが放電源となり放電を拡大する大きな要因となっている。

耐圧を向上させるための技術として、コンディショニングという手法が周知である。この手法は、例えば、放電ハンド

ブック（オーム社、1998）の302ページに記載されている。これは、対向面間に電位差を印加し、耐圧を向上させるものである。放電を起す場合と起さない場合があるが、狭義では、放電（スパーク）を起すスパークコンディショニングをコンディショニングと称することもある。スパークコンディショニングにより耐圧が向上するメカニズムは詳細にはわかっていないが、微小突起や異物等の放電源が放電により溶けて除去されること、あるいは、付着した微粒子が電界により除去されることによると考えられている。

例えば、CRTでは、電子銃の電極間に動作時電圧の4倍程度のパルス電圧を印加し、千回程度放電を起すという処理が広く行われている。これはスパークコンディショニングに相当する。

ところが、FEDでは、このようなスパークコンディショニングを行うと、蛍光面や電子放出素子が破壊ないし劣化してしまう。そのため、単純にこの手法をFEDに用いることができない。

コンディショニング以外の耐圧向上策としては、材料、構造、製造プロセスの最適化、製造環境のクリーン化、洗浄、エアブロー等が考えられる。しかし、このような対策だけでは耐圧を望ましい値まで高めることが困難であり、より効果の大きな耐圧改善策が強く望まれている。また、コスト低減の観点からも、クリーン度を非常に高くしたり、徹底的な微粒子除去をするような方向は望ましくない。

発明の開示

以上述べたように、FEDにおいては、内部の高真空維持と放電対策が重要な課題となっている。そこで、蛍光面等の構造物の脱ガスを行うために、真空中で高温ベーキングを行っているが、十分な脱ガス効果を得ることが難しい。また、放電が起きないようにする目的で、動作電圧であるアノード電圧を下げたり、前面基板と背面基板とのギャップを大きくしたりすると、輝度や解像度などの性能を犠牲にせざるをえず、製品として望まれる性能を満たすことが困難となる。FEDは真空中で封着されるため、前面基板および背面基板を真空槽に投入する際に付着する異物やゲッタフラッシュ時に発生する発塵を除去する手段がない。

本発明は、このような課題を解決するためのものであり、その目的は、耐圧性が高く、表示性能および信頼性に優れた画像表示装置を製造することが可能な画像表示装置の製造方法および製造装置を提供することにある。

上記目的を達成するため、この発明の形態に係る画像表示装置の製造方法は、蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造方法において、

真空雰囲気中で、上記前面基板および背面基板の少なくとも一方の基板と処理電極とを対向させ、上記少なくとも一方の基板と処理電極との間に電界を印加して上記少なくとも一方の基板を電界処理し、上記電界処理の後、上記前面基板と背面基板とを真空雰囲気中に維持した状態で互いに封着する。

この発明の他の態様に係る画像表示装置の製造方法は、蛍

光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造方法において、

真空雰囲気中で、上記前面基板と開孔部を有する処理電極とを対向させ、上記前面基板と処理電極との間に電界を印加して上記前面基板を電界処理し、上記電界処理の後、上記前面基板と背面基板とを真空雰囲気中に維持した状態で互いに封着する。

この発明の態様に係る画像表示装置の製造装置は、蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造装置において、内部が真空に維持されているとともに上記前面基板および背面基板の少なくとも一方の基板を収納可能な真空チャンバと、上記真空チャンバ内に上記少なくとも一方の基板と対向して配置された処理電極と、上記少なくとも一方の基板と処理電極との間に電界を印加する電界印加部と、上記真空チャンバ内に設けられ上記少なくとも一方の基板にゲッタ膜を形成するゲッタ装置と、を備えている。

この発明の態様に係る画像表示装置の製造装置は、蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造装置において、内部が真空に維持されているとともに上記前面基板を収納可能な真空チャンバと、上記真空チャンバ内に上記前面基板と対向して配置され開孔部を有した処理電極と、上記前面基板と処理電極との間に電界を印加する電界印加部とを備えている。

上記のように構成された画像表示装置の製造方法および製

造装置によれば、真空雰囲気中で基板と対向して配置された処理電極と基板とに電界を印加して電界処理することにより、基板に残留した異物、突起等を除去し、放電発生の要因を取り除くことができる。これにより、耐圧特性に優れ、表示性能および信頼性の向上した画像表示装置を製造することができる。

図面の簡単な説明

図 1 は、この発明の第 1 の実施形態に係る製造方法および製造装置により製造される FED の一例を示す斜視図。

図 2 は、図 1 の線 II-II に沿った上記 FED の断面図。

図 3 は、本発明の第 1 の実施形態に係る製造方法および製造装置を概略的に示す断面図。

図 4 は、本発明の第 2 の実施形態に係る製造方法および製造装置を概略的に示す断面図。

図 5 は、本発明の第 3 の実施形態に係る製造方法および製造装置を概略的に示す断面図。

図 6 は、本発明の第 4 の実施形態に係る製造方法および製造装置を概略的に示す断面図。

図 7 は、本発明の第 5 の実施形態に係る製造方法および製造装置を概略的に示す断面図。

図 8 は、本発明の第 6 の実施形態に係る製造方法および製造装置を概略的に示す断面図。

図 9 は、本発明の第 7 の実施形態に係る製造方法および製造装置を概略的に示す断面図。

図 10 は、本発明の第 8 の実施形態に係る製造方法および

製造装置を概略的に示す断面図。

発明を実施するための最良の形態

以下図面を参照しながら、この発明の実施形態に係る画像表示装置の製造方法および製造装置について詳細に説明する。

始めに、本製造方法および製造装置により製造される画像表示装置として、表面伝導型の電子放出素子を備えたFEDを例にとって説明する。

図1および図2に示すように、このFEDは、絶縁基板としてそれぞれ板厚が1～3mm程度の矩形のガラス板からなる前面基板11、および背面基板12を備え、これらの基板は1～2mmの隙間を置いて対向配置されている。前面基板11および背面基板12は、矩形枠状の側壁13を介して周縁部同士が接合され、内部が 10^{-4} Pa程度の高真空に維持された扁平な矩形の真空外囲器10を構成している。

真空外囲器10の内部には、前面基板11および背面基板12に加わる大気圧荷重を支えるため、複数のスペーサ14が設けられている。スペーサ14としては、板状あるいは柱状のスペーサ等を用いることができる。

前面基板11の内面上には、蛍光面として、赤、緑、青のストライプ状の蛍光体層16とマトリックス状の黒色光吸収層17とを有した蛍光体スクリーン15が形成されている。蛍光体層16はドット状に形成されてもよい。蛍光体スクリーン15上には、アルミニウム膜等からなるメタルバック20が形成され、更に、メタルバックに重ねてゲッタ膜22が形成されている。

背面基板 12 の内面上には、蛍光体スクリーン 15 の蛍光体層 16 を励起する電子源として、それぞれ電子ビームを放出する多数の表面伝導型の電子放出素子 18 が設けられている。これらの電子放出素子 18 は、画素毎に対応して複数列および複数行に配列されている。各電子放出素子 18 は、図示しない電子放出部、この電子放出部に電圧を印加する一対の素子電極等で構成されている。背面基板 12 の内面には、電子放出素子 18 に電位を供給する多数本の配線 21 がマトリック状に設けられ、その端部は真空外囲器 10 の外部に引出されている。

このような FED では、画像を表示する場合、蛍光体スクリーン 15 およびメタルバック 20 にアノード電圧を印加し、電子放出素子 18 から放出された電子ビームをアノード電圧により加速して蛍光体スクリーンへ衝突させる。これにより、蛍光体スクリーン 15 の蛍光体層 16 が励起されて発光し、カラー画像を表示する。

次に、上記のように構成された FED の製造装置および製造方法について説明する。図 3 に示すように、製造装置は、真空処理槽で構成された真空チャンバ 30 を備え、この真空チャンバには、内部を真空排気する排気ポンプ 32 が接続されている。

真空チャンバ 30 内には、第 1 処理電極 34、第 2 処理電極 36、およびゲッタ装置 38 が設けられている。第 1 および第 2 処理電極 34、36 は、それぞれ処理対象となる基板とほぼ等しい寸法の板状に形成されている。第 1 および第 2

処理電極 34、36 は、ほぼ水平に、かつ、隙間をおいて並んで設けられている。第1および第2処理電極 34、36 は、それぞれ接地電位に接続されている。

第1および第2処理電極 34、36 間にはゲッタ蒸着位置 40 が規定され、このゲッタ蒸着位置 40 の下方にゲッタ装置 38 が配置されている。ゲッタ装置 38 は、ゲッタ蒸着位置 40 に向かって開放したカバー 42、カバー内の底部に設けられたゲッタ材 44、およびゲッタ材を加熱する加熱機構 45 を備えている。加熱機構 45 としては、高周波加熱方式あるいは抵抗加熱方式の加熱機構を用いることができる。

製造装置は、処理対象となる基板に電圧を印加する電源 46、並びに、真空チャンバ 30 内において、基板を第1処理電極 34 と対向する第1電界処理位置、ゲッタ蒸着位置 40、および第2処理電極 36 と対向する第2電界処理位置の間で搬送する図示しない基板搬送機構を備えている。

次に、製造装置により基板を処理する方法について説明する。ここでは、蛍光体スクリーン 15 およびメタルバック 20 が形成された前面基板 11 を処理する場合について説明する。

図3に示すように、まず、排気ポンプ 32 により真空チャンバ 30 内を所望の真空度まで真空排気し、真空チャンバ内を真空雰囲気とする。続いて、真空チャンバ 30 内に前面基板 11 を搬入し、第1電界処理位置に設置する。この第1電界処理位置において、前面基板 11 は、メタルバック 20 側の表面全体が第1処理電極 34 と所望の隙間を置いて対向配

置される。

次に、電界印加部として機能する電源46をメタルバック20に電氣的に接続し、電源46からメタルバックに電圧を印加する。メタルバック20に印加する電圧は、メタルバックと第1処理電極34との間でプラスあるいはマイナスの電位差が生じるように設定する。これにより、前面基板11と第1処理電極34との間に電界が発生し、前面基板11が電界処理される。この電界処理により、前面基板11上に残留していた塵、埃等の異物を第1処理電極34に吸着し除去するとともに、前面基板の生産過程で形成された不用な突起などを除去する。

電界処理が完了した後、第1処理電極34と前面基板11との間に電位差を与えたまま、かつ第1処理電極34との間隔を保ちながら、前面基板をゲッタ蒸着位置40に搬送する。このように電位差を維持することにより、第1処理電極34で吸着した異物あるいは除去された突起を第1処理電極上に保持し、前面基板11側に再度付着することを防止する。

ゲッタ蒸着位置40において、前面基板11はそのメタルバック20側の表面が下を向いた状態でゲッタ装置38のカバー42の上部開口と対向する。この状態で、カバー42の底部上に設けられたゲッタ材44を加熱機構45により加熱して蒸発させ、ゲッタフラッシュを行う。これにより、前面基板11のメタルバック20上にゲッタを蒸着しゲッタ膜22を形成する。なお、前面基板11の下方に位置したゲッタ材44を用いて、下から上に向かってゲッタフラッシュする

ことにより、ゲッタフラッシュに伴って発生する粉塵等が前面基板 11 側に付着することが防止される。

ゲッタ膜 22 の成膜後、電源 46 との接続を維持した状態で、前面基板 11 をゲッタ蒸着位置 40 から第 2 電界処理位置に搬送する。第 2 電界処理位置において、前面基板 11 は、ゲッタ膜 22 側の表面全体が第 2 処理電極 36 と所望の隙間を置いて対向配置される。

続いて、電源 46 からメタルバック 20 およびゲッタ膜 22 に電圧を印加する。印加する電圧は、前面基板 11 と第 2 処理電極 36 との間でプラスあるいはマイナスの電位差が生じるように設定する。これにより、前面基板 11 と第 2 処理電極 36 との間に電界を発生させ、前面基板 11 を再び電界処理する。電界処理により、ゲッタ蒸着工程で発生した塵や真空チャンバ 30 内の浮遊物質等の前面基板に付着した塵、埃等の異物を第 2 処理電極 36 に吸着し除去するとともに、ゲッタ蒸着工程で前面基板に形成された不用な突起などを除去する。

その後、前面基板 11 と第 2 処理電極 36 との間に電位差を与えたまま、かつ、処理電極 34 との間隔を保ちながら、前面基板を第 2 処理電極から遠ざける。一方、配線 21 および電子放出素子 18 等が形成された背面基板 12 は、ゲッタ蒸着を除いて上記と同様の工程により電界処理される。ただし、背面基板 12 の電界処理は少なくとも 1 回行えばよい。

電界処理された前面基板 11 および背面基板 12 を大気に晒すことなく真空雰囲気中に維持した状態で図示しない封着

位置へ搬送し、ここで互いに封着して真空外圍器10を形成する。これにより、FEDの真空外圍器が完成する。なお、基板の封着は、上述した電界処理を行う真空チャンバ30と同一の真空チャンバ内、あるいは、真空チャンバ30と真空状態で連通した他の真空チャンバ内のいずれで行ってもよい。

上記のように構成された製造方法および製造装置によれば、真空チャンバへ投入される前に前面基板11、背面基板12に付着した粉塵などの異物および前面基板、背面基板の生産過程で形成された不用な突起などを除去することができる。また、これらの基板を真空チャンバへ投入した後、ゲッタ蒸着工程で発生した塵や真空チャンバ内の浮遊物質等の基板に付着した塵、埃等の異物を除去することができる。これにより、放電発生のトリガとなる要因を取り除き、耐圧特性の向上したFEDを得ることができる。特に、前面基板、背面基板の電界処理、およびゲッタ蒸着処理を真空チャンバ内で行った後、これらの基板を大気に晒すことなく互いに封着して真空外圍器を形成することにより、大気中の粉塵などが基板に再付着する恐れがなく、初期放電および長期に渡る放電の抑制を実現することができる。

その結果、放電に伴う蛍光面や電子放出素子の破壊、劣化、更には、駆動回路の破壊を防止し、FEDの信頼性向上および長寿命化を図ることができる。同時に、アノード電位を高く設定することが可能となり、高輝度で表示性能の高いFEDを得ることができる。

上述した第1の実施形態では、処理電極をゲッタ装置38

の前後にそれぞれ設ける構成としたが、図4に示す第2の実施形態のように、処理電極を1個としても実施可能である。この場合、処理電極34により前面基板11の電界処理を行った後、前面基板をゲッタ蒸着位置40に搬送しゲッタ蒸着を行なう。その後、前面基板11を再び処理電極34と対向する位置に戻し、電界処理を行う。

このような構成によれば、上述した第1の実施形態と同様の作用効果が得られるとともに、製造装置の簡略化を図ることができる。

図5に示す第3の実施形態のように、処理電極34を1個とし、ゲッタ膜を形成した後にのみ、前面基板11を処理電極34と対向する電界処理位置に搬送し、前面基板の電界処理を行う構成としてもよい。この場合においても、最終的に真空外圍器内に露出して背面基板12と対向するゲッタ膜22を電界処理することにより、ゲッタ膜に付着した粉塵などの異物および製造過程で形成された不用な突起などを除去することができる。その結果、FEDの耐圧特性を十分に向上させることが可能となる。

あるいは、処理電極を1つとし、ゲッタ膜蒸着前にのみ電界処理を行う構成としてもよく、この場合でも耐圧特性の向上を図ることができる。

更に、上述した実施形態では、基板の下方に配置されたゲッタ材を用いて、下から上に向かってゲッタフラッシュすることにより、ゲッタフラッシュに伴って発生する粉塵の基板への付着を低減する構成としたが、図6に示す第4の実施形

態のように、ゲッタ材 44 を含むゲッタ装置 38 を処理対象となる基板の上方に配置し、上から下に向かってゲッタフラッシュを行う構成とすることもできる。ゲッタフラッシュの方向は、上下方向に限らず、他の方向からでも実施可能であることは言うまでもない。

図 7 に示す第 5 の実施形態のように、電界処理を行う際、基板側を接地電位とし、電源 46 から処理電極 34、36 自体に電圧を印加する構成としてもよい。この構成によれば、高電圧印加が可能となり、電界処理の効果を高めることができる。例えば、処理電極 34、36 にマイナスの電位を印加することで、前面基板 11 または背面基板 12 にプラスの電位を印加した事になり、前述した実施形態と同様の効果を得られるとともに、高電圧が印加できるメリットがある。もちろん、処理電極にプラス電位を印加しても同様の効果が得られることは言うまでもない。

なお、上述した第 2 ないし第 5 の実施の形態において、他の構成は前述した第 1 の実施の形態と同一であり、同一の部分には同一の参照符号を付してその詳細な説明を省略する。

次に、この発明の第 6 の実施形態に係る FED の製造装置および製造方法について説明する。図 8 に示すように、製造装置は、真空処理槽で構成された真空チャンバ 30 を備え、この真空チャンバには、内部を真空排気する排気ポンプ 32 が接続されている。

真空チャンバ 30 内には、ゲッタ膜を形成するゲッタ装置 38 が配置されている。ゲッタ装置 38 は、下端に開口 37

を有したほぼ箱状のカバー42を備えている。カバー42内の天井壁にはゲッタ材44が設けられ、開口37と対向している。更に、ゲッタ装置38は、ゲッタ材44を加熱する加熱機構45を備えている。加熱機構45としては、高周波加熱方式あるいは抵抗加熱方式の加熱機構を用いることができる。

カバー42の開口37は、処理対象となる基板とほぼ等しい寸法に形成されている。そして、この開口37を覆うようにして処理電極34が設けられ、カバー42に取り付けられている。処理電極34には、ゲッタが通過するための多数の透孔が全体に渡って形成され、開孔部を構成している。

製造装置は、処理対象となる基板に電圧を印加する電源46、並びに、真空チャンバ30内において、基板を処理電極34と対向する処理位置、すなわち、電界処理位置およびゲッタ蒸着位置、に搬送する図示しない基板搬送機構を備えている。

なお、処理基板を処理電極34と対向する処理位置に配置した状態において、ゲッタ材44と処理電極との間隔は、処理電極と処理基板との間隔よりも広くなるように設定されている。

次に、上記製造装置により基板を処理する方法について説明する。ここでは、蛍光体スクリーン15およびメタルバック20が形成された前面基板11を処理する場合について説明する。

図8に示すように、まず、排気ポンプ32により真空チャ

ンバ30内を所望の真空度まで真空排気し、真空チャンバ内を真空雰囲気とする。続いて、真空チャンバ30内に前面基板11を搬入し、図示の処理位置に配置する。処理位置において、前面基板11は、メタルバック20側の表面全体が処理電極34と所望の隙間を置いて対向配置される。

次に、電界印加部として機能する電源46をメタルバック20に電氣的に接続し、電源46からメタルバックに電圧を印加する。この時、処理電極34は接地電位に接続されている。メタルバック20に印加する電圧は、メタルバックと処理電極34との間でプラスあるいはマイナスの電位差が生じるように設定する。これにより、前面基板11と処理電極34との間に電界が発生し、前面基板11が電界処理される。この電界処理により、前面基板11上に残留していた塵、埃等の異物を処理電極34に吸着し除去するとともに、前面基板の生産過程で形成された不用な突起などを除去する。

電界処理が完了した後、処理電極34と前面基板11との間に電位差を与えたまま、前面基板11を処理電極34と対向しない位置まで移動させる。これにより、処理電極34で吸着した異物あるいは除去された突起を処理電極上に保持し、前面基板11上への異物あるいは除去された突起の落下及び再付着を防ぐ。また、電界処理後に電位差が与えられていない状態の時、処理電極34によって吸着あるいは除去された異物、突起等は、前面基板11上ではなく、真空チャンバ30内へ落下する事になり、再度基板が搬送された時の異物あるいは除去された突起が基板上に落下するのを防止できる。

次に再度、前面基板 11 は、メタルバック 20 側の表面全体が処理電極 34 と所望の隙間を置いて対向配置され、カバー 42 の天井壁に設けられたゲッタ材 44 を加熱機構 45 により加熱して蒸発させ、ゲッタフラッシュを行う。これにより、ゲッタの一部は、処理電極 34 の内、透孔が形成されていない領域上に蒸着されてゲッタ膜 50 を形成する。ゲッタの残りの部分は処理電極 34 の透孔を通過して前面基板 11 のメタルバック 20 上に蒸着され、ゲッタ膜 22 を形成する。

この時、前面基板 11 と処理電極 34 との間の間隔は処理電極とゲッタ材 44 との間の間隔よりも小さく設定され、前面基板 11 と処理電極 34 との間のコンドクタンスは、処理電極とゲッタ材 44 との間のコンドクタンスよりも小さい。そのため、ゲッタフラッシュ時にゲッタ材 44 から放出されたガスは、処理電極 34 を先に通り、この処理電極上に形成されたゲッタ膜 50 により吸着され、前面基板 11 に達することがない。従って、前面基板 11 上に形成されたゲッタ膜 22 がこのガスによって劣化されることはない。

ゲッタ膜 22 の成膜後、電源 46 からメタルバック 20 およびゲッタ膜 22 に電圧を印加する。印加する電圧は、前面基板 11 と処理電極 34 との間でプラスあるいはマイナスの電位差が生じるように設定する。これにより、前面基板 11 と処理電極 34 との間に電界を発生させ、前面基板 11 を再び電界処理する。そして、電界処理により、ゲッタ蒸着工程で発生した塵や真空チャンバ 30 内の浮遊物質等の前面基板 11 に付着した塵、埃等の異物を処理電極 34 に吸着し除去

するとともに、ゲッタ蒸着工程で前面基板に形成された不用な突起などを除去する。

その後、前面基板 11 と処理電極 34 との間に電位差を与えたまま、前面基板 11 を電極 34 と対向しない位置まで移動させる。以上により、前面基板 11 の電界処理およびゲッタ膜形成が終了する。

一方、配線 21 および電子放出素子 18 等が形成された背面基板 12 は、ゲッタ蒸着を除いて上記と同様の工程により電界処理する。ただし、背面基板 12 の電界処理は少なくとも 1 回行えばよい。

電界処理された前面基板 11 および背面基板 12 を大気に晒すことなく真空雰囲気中に維持した状態で図示しない封着位置へ搬送し、ここで互いに封着して真空外囲器 10 を形成する。これにより、FED の真空外囲器が完成する。なお、基板の封着は、上述した電界処理を行う真空チャンバ 30 と同一の真空チャンバ内、あるいは、真空チャンバ 30 と真空状態で連通した他の真空チャンバ内のいずれで行ってもよい。

上記のように構成された製造方法および製造装置によれば、真空チャンバへ投入される前に前面基板 11、背面基板 12 に付着した粉塵などの異物および前面基板、背面基板の生産過程で形成された不用な突起などを電界処理により除去することができる。また、これらの基板を真空チャンバへ投入した後、ゲッタ蒸着工程で発生した塵や真空チャンバ内の浮遊物質等の基板に付着した塵、埃等の異物を電界処理によって除去することができる。これにより、放電発生のトリガとな

る要因を取り除き、耐圧特性の向上したFEDを得ることができる。特に、前面基板、背面基板の電界処理、およびゲッタ蒸着処理を真空チャンバ内で行った後、これらの基板を大気に晒すことなく真空外囲器を形成することにより、大気中の粉塵などが基板に再付着する恐れがなく、初期放電および長期に渡る放電の抑制を実現することができる。

その結果、放電に伴う蛍光面や電子放出素子の破壊、劣化、更には、駆動回路の破壊を防止し、FEDの信頼性向上および長寿命化を図ることができる。同時に、アノード電位を高く設定することが可能となり、高輝度で表示性能の高いFEDを得ることができる。更に、前面基板11に形成されたゲッタ膜のガス吸着特性の劣化を防止でき、長期間に渡って高い真空度を維持し超寿命の製品を得ることができる。

また、処理電極に開孔部を設けることにより、処理基板を同一の位置に保持した状態で、電界処理およびゲッタ膜蒸着を行うことができる。これにより、処理工程の簡略化および製造装置の簡略化を図ることが可能となる。処理電極の開孔部が設けられていない領域にもゲッタ膜を形成し、ゲッタフラッシュ時に発生するガスをこのゲッタ膜により吸着することができ、その結果、前面基板上に形成されたゲッタ膜は劣化することなく高いガス吸着特性を維持することが可能となる。

上述した第6の実施形態では、ゲッタ膜の蒸着前後で2回の電界処理を行う構成としたが、ゲッタ膜を形成した後のみに、前面基板11の電界処理を行う構成としてもよい。この

場合においても、最終的に真空外圍器内に露出して背面基板 12 と対向するゲッタ膜 22 を電界処理することにより、ゲッタ膜に付着した粉塵などの異物および製造過程で形成された不用な突起などを除去することができる。その結果、FED の耐压特性を十分に向上させることができ、上述した実施形態と同様の作用効果を得ることができる。あるいは、ゲッタ膜蒸着前にのみ電界処理を行う構成としてもよく、この場合でも耐压特性の向上を図ることができる。

上述した第 6 の実施形態では、処理基板の上方に配置されたゲッタ材 44 を用いて、上から下に向かってゲッタフラッシュする構成としたが、図 9 に示す第 7 の実施形態のように、ゲッタ材 44 を処理基板の下方に配置し、下から上に向かってゲッタフラッシュを行う構成とすることもできる。この場合、ゲッタフラッシュに伴って発生する粉塵の基板への付着を一層確実に低減することが可能となる。ゲッタフラッシュの方向は、上下方向に限らず、他の方向からでも実施可能であることは言うまでもない。

図 10 に示す第 8 の実施形態によれば、処理電極 34 は絶縁碍子 60 等の絶縁部材により、カバー 42 に対してフローティング状態に支持されている。処理電極 34 には電源 46 が電氣的に接続され、前面基板 11 のメタルバックは接地電位に接続されている。この構成によれば、処理電極 34 自体に高電圧を印加可能となり、電界処理の効果を高めることができる。例えば、処理電極 34 にマイナスの電位を印加することで、前面基板 11 または背面基板 12 にプラスの電位を

印加した事になり、前述した実施形態と同様の効果を得られる。更に、高電圧が印加できると言ったメリットがある。もちろん、処理電極34にプラス電位を印加しても同様の効果が得られることは言うまでもない。

第7および第8の実施形態において、他の構成は前述した第6の実施形態と同一であり、同一の部分には同一の参照符号を付してその詳細な説明を省略する。

この発明は上述した複数の実施形態に限定されることなく、この発明の範囲内で種々変形可能である。例えば、上述した実施形態において、処理電極は、処理対象となる基板とほぼ同一の寸法を有した構成としたが、基板よりも寸法の小さな処理電極を用い、この処理電極と基板とを相対的に移動させることにより基板の全面を電界処理する構成としてもよい。

また、上述した実施形態では、前面基板および背面基板の両方を真空雰囲気中で電界処理する構成としてが、少なくとも一方の基板を電界処理することによっても耐圧特性の向上した画像表示装置を得ることができる。この発明は、FEDに限らず、他の画像表示装置にも適用可能である。

産業上の利用可能性

以上詳述したように、本発明によれば、長寿命で耐圧特性に優れ、信頼性の向上した高性能の画像表示装置を製造可能な製造方法、および製造装置を提供することができる。

請 求 の 範 囲

1. 蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造方法において、

真空雰囲気中で、上記前面基板および背面基板の少なくとも一方の基板と処理電極とを対向させ、上記少なくとも一方の基板と処理電極との間に電界を印加して上記少なくとも一方の基板を電界処理し、

上記電界処理の後、上記前面基板と背面基板とを真空雰囲気中に維持した状態で互いに封着する画像表示装置の製造方法。

2. 真空雰囲気中で、ゲッタフラッシュにより上記前面基板の蛍光面側にゲッタ膜を形成した後、上記電界処理を行う請求項1に記載の画像表示装置の製造方法。

3. 上記電界処理を行った後、上記封着の前に、真空雰囲気中で、ゲッタフラッシュにより上記前面基板の蛍光面側にゲッタ膜を形成する請求項1に記載の画像表示装置の製造方法

4. 真空雰囲気中で、上記電界処理を行った後、上記前面基板の蛍光面側にゲッタフラッシュによりゲッタ膜を形成し、このゲッタ膜の形成された前面基板に対し再び上記電界処理を行う請求項1に記載の画像表示装置の製造方法

5. 蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造方法において、

真空雰囲気中で、上記前面基板の蛍光面側にゲッタフラッシュによりゲッタ膜を形成し、

上記前面基板のゲッタ膜側と処理電極とを対向させ、上記前面基板と処理電極との間に電界を印加して上記前面基板を電界処理し、

上記電界処理された前面基板を真空雰囲気中に維持した状態で、前記背面基板と封着する画像表示装置の製造方法。

6. 蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造方法において、

真空雰囲気中で、上記前面基板の蛍光面側と処理電極とを対向させ、上記前面基板と処理電極との間に電界を印加して前面基板を電界処理した後、上記電界処理された前面基板の蛍光面側にゲッタフラッシュによりゲッタ膜を形成し、

上記ゲッタ膜の形成された前面基板を真空雰囲気中に維持した状態で、前記背面基板と封着する画像表示装置の製造方法。

7. 真空雰囲気中で、上記前面基板のゲッタ膜と処理電極とを対向させ、上記前面基板と処理電極との間に電界を印加して前面基板を電界処理した後、上記前面基板を真空雰囲気中に維持した状態で、前記背面基板と封着する請求項6に記載の画像表示装置の製造方法。

8. 真空雰囲気中で、上記前面基板の下方に配置されたゲッタ材を蒸発させて上記ゲッタ膜を形成する請求項2ないし7のいずれか1項に記載の画像表示装置の製造方法。

9. 蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造方法において、

真空雰囲気中で、上記前面基板と開孔部を有した処理電極とを対向させ、上記前面基板と処理電極との間に電界を印加して上記前面基板を電界処理し、

上記電界処理の後、上記前面基板と背面基板とを真空雰囲気中に維持した状態で互いに封着する画像表示装置の製造方法。

10. 真空雰囲気中で、上記処理電極を通してゲッタフラッシュを行い上記前面基板の蛍光面側にゲッタ膜を形成した後、上記電界処理を行う請求項9に記載の画像表示装置の製造方法。

11. 上記電界処理を行った後、上記封着の前に、真空雰囲気中で、上記処理電極を通してゲッタフラッシュを行い上記前面基板の蛍光面側にゲッタ膜を形成する請求項9に記載の画像表示装置の製造方法

12. 真空雰囲気中で、上記電界処理を行った後、上記処理電極を通してゲッタフラッシュを行い上記前面基板の蛍光面側にゲッタ膜を形成し、このゲッタ膜の形成された前面基板に対し再び上記電界処理を行う請求項9に記載の画像表示装置の製造方法

13. 上記ゲッタフラッシュにより上記処理電極上にゲッタ膜を形成する請求項10ないし12のいずれか1項に記載の画像表示装置の製造方法。

14. 上記ゲッタフラッシュに用いるゲッタ材と上記処理電極との間のコンダクタンスを、上記処理電極と前面基板との間のコンダクタンスよりも大きく設定した状態で、上記ゲッタフラッシュを行う請求項10ないし12のいずれか1項に記載の画像表示装置の製造方法。

15. 蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造装置において、

内部が真空中に維持されているとともに上記前面基板および背面基板の少なくとも一方の基板を収納可能な真空チャンバと、

上記真空チャンバ内に上記少なくとも一方の基板と対向して配置された処理電極と、

上記少なくとも一方の基板と処理電極との間に電界を印加する電界印加部と、

上記真空チャンバ内に設けられ上記少なくとも一方の基板にゲッタ膜を形成するゲッタ装置と、を備えた画像表示装置の製造装置。

16. 蛍光面が形成された前面基板と、複数の電子放出素子が設けられた背面基板とを備えた画像表示装置の製造装置において、

内部が真空中に維持されているとともに上記前面基板を収納可能な真空チャンバと、

上記真空チャンバ内に上記前面基板と対向して配置され開口部を有した処理電極と、

上記前面基板と処理電極との間に電界を印加する電界印加部と、

を備えた画像表示装置の製造装置。

17. 上記真空チャンバ内において、上記処理電極を間に挟んで上記前面基板と対向して配置され、上記前面基板上にゲッタ膜を形成するゲッタ装置を備えている請求項16に記載の画像表示装置の製造装置。

18. 上記ゲッタ装置は、上記処理電極を間に挟んで上記前面基板と対向して配置されたゲッタ材を備え、ゲッタ材と上記処理電極との間のコンダクタンスは、上記処理電極と前面基板との間のコンダクタンスよりも大きく設定されている請求項17に記載の画像表示装置の製造装置。

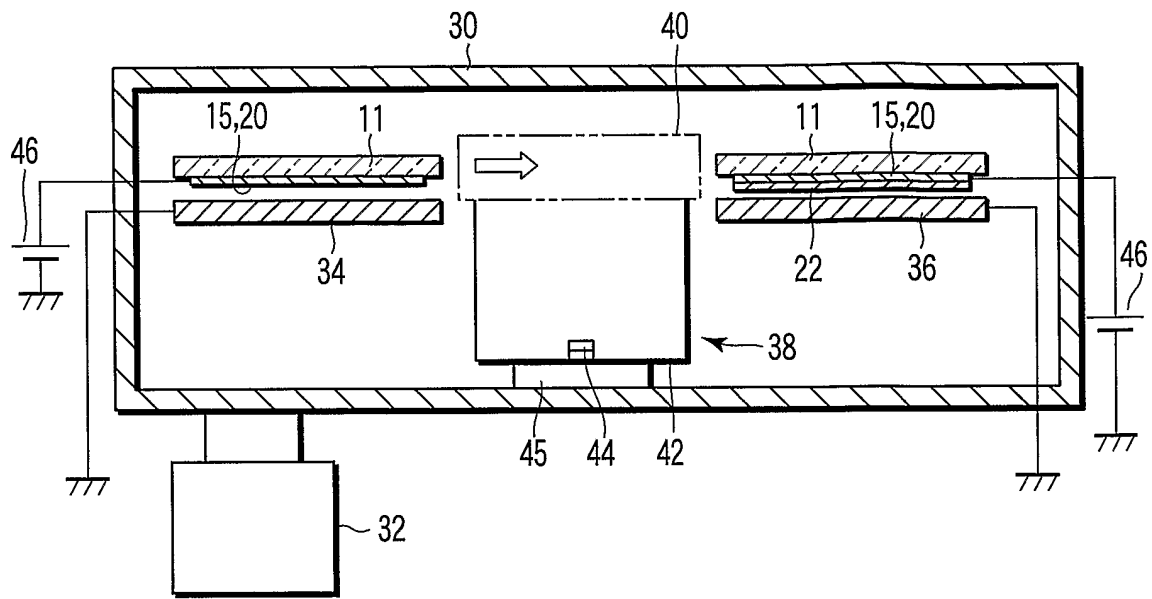


FIG. 3

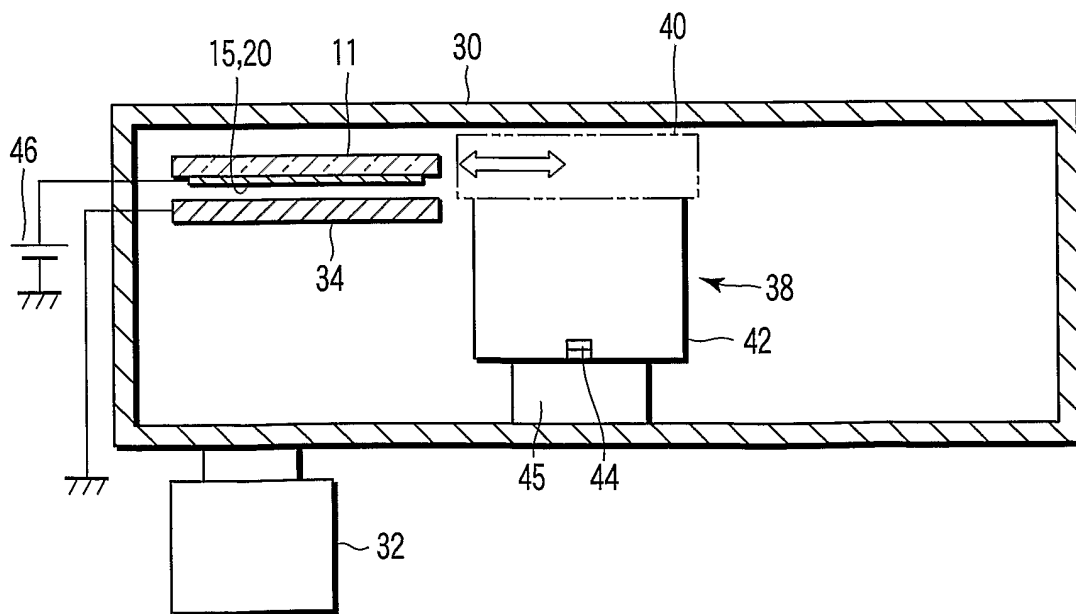


FIG. 4

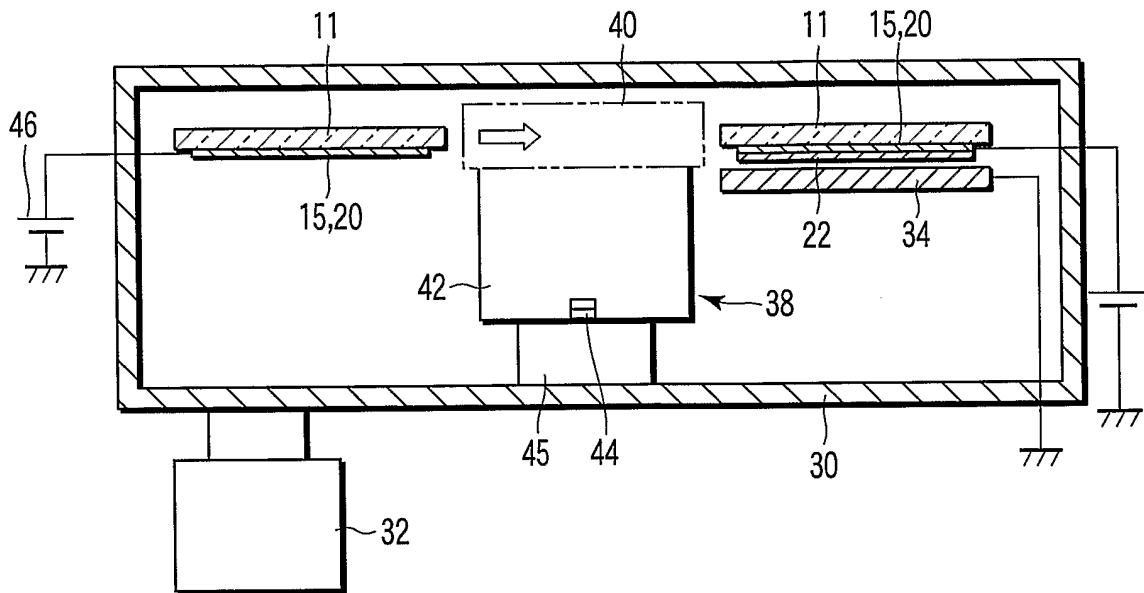


FIG. 5

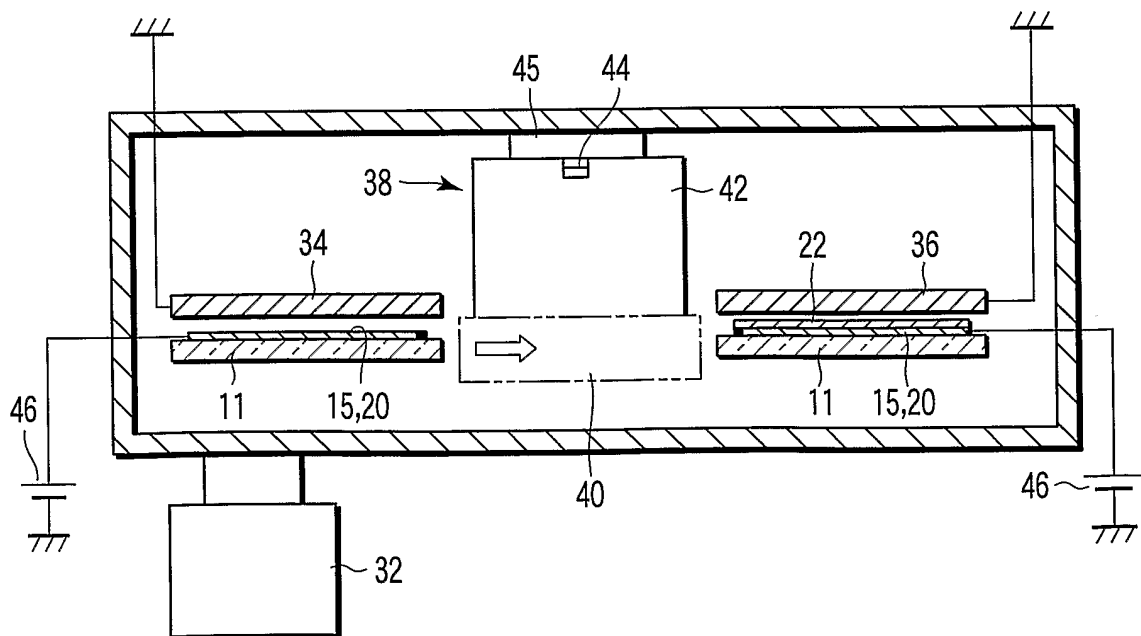


FIG. 6

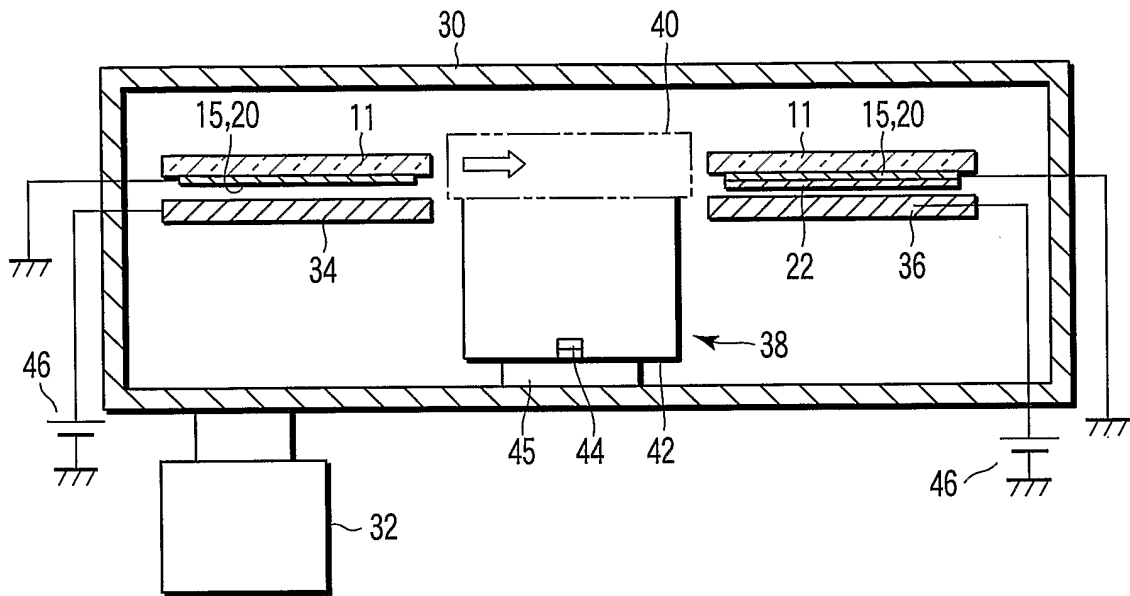


FIG. 7

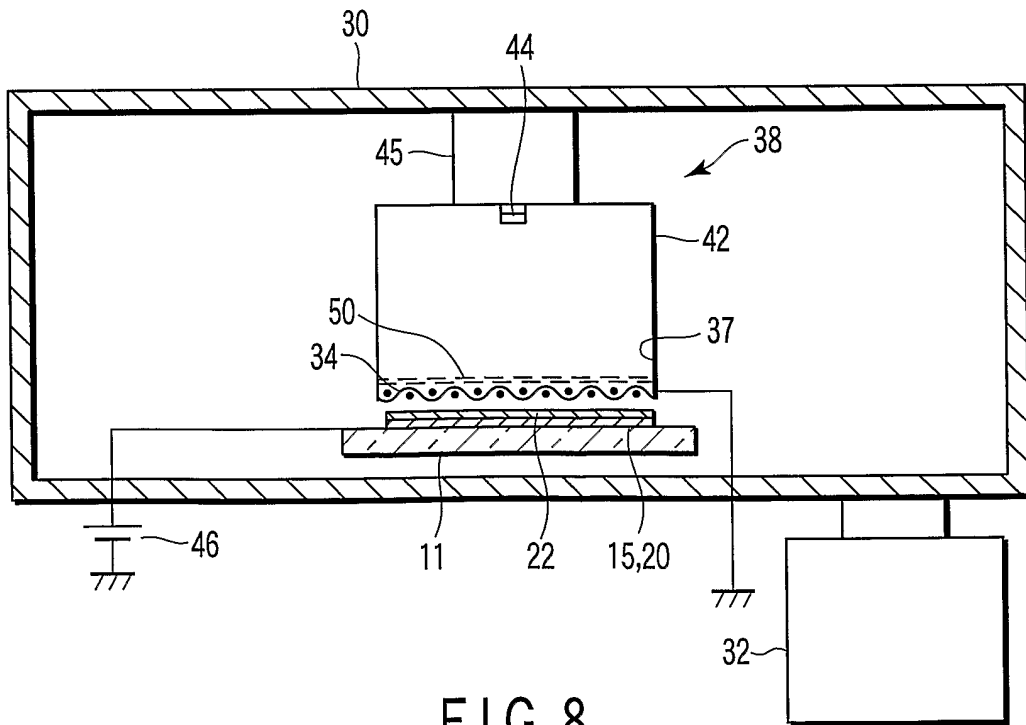


FIG. 8

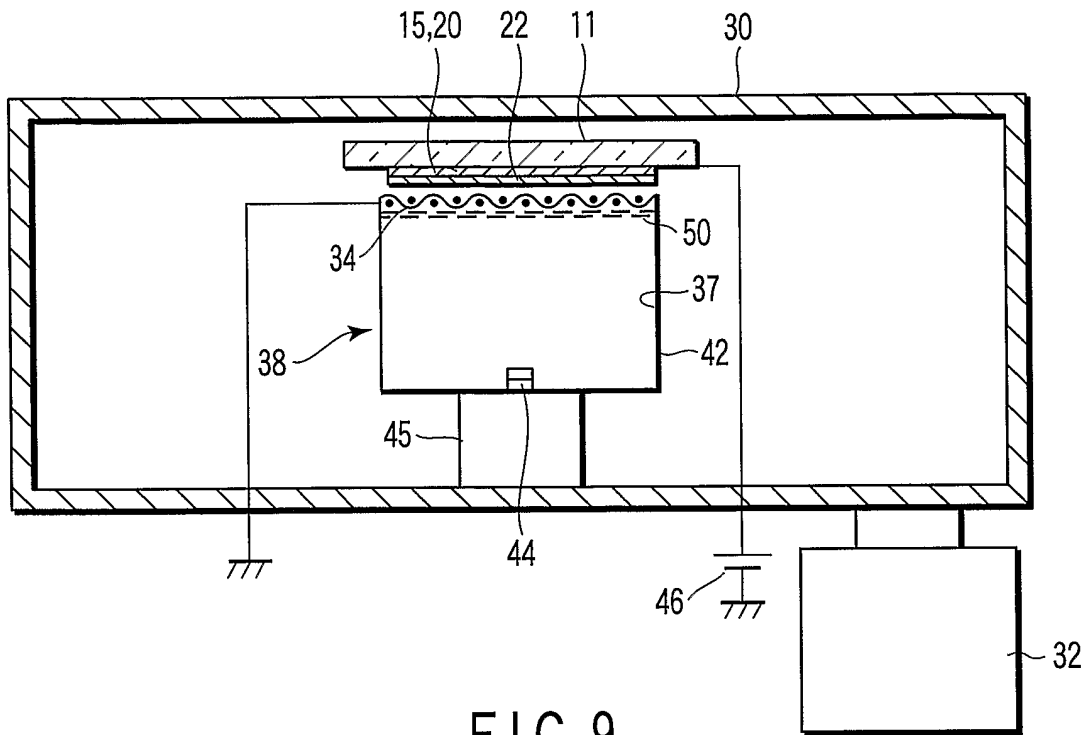


FIG. 9

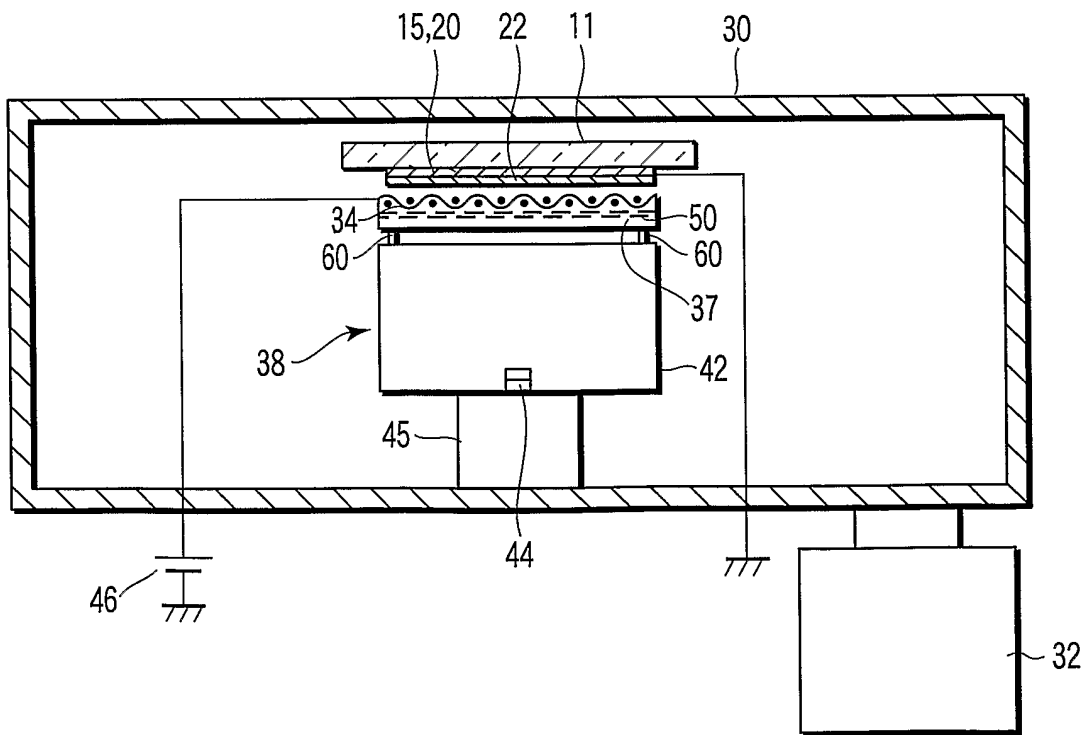


FIG. 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/09685

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01J9/38, 9/39, 9/26, 9/40

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01J9/02-9/227, 9/26, 9/38, 9/39, 9/40, 9/44

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 00/44022 A1 (Canon Inc.), 27 July, 2000 (27.07.00), Pages 134 to 151; Figs. 83 to 92 & JP 2000-595364 A & EP 1148532 A1 & KR 2001-89266 A & CN 1335999 A	1-7, 9, 15, 16 8, 10-14, 17, 18
Y A	JP 2001-338578 A (Canon Inc.), 07 December, 2001 (07.12.01), Full text; all drawings & EP 1139376 A2 & KR 2001-90524 A & US 2002/0004354 A1 & TW 503447 A & US 2003/0148696 A1	1-7, 9, 15, 16 8, 10-14, 17, 18
Y	JP 2002-124188 A (Sony Corp.), 26 April, 2002 (26.04.02), Full text; all drawings (Family: none)	1, 9

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
05 November, 2003 (05.11.03)

Date of mailing of the international search report
18 November, 2003 (18.11.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/09685

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-251736 A (Canon Inc.), 14 September, 2000 (14.09.00), Full text; all drawings (Family: none)	9, 16

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ H01J9/38, 9/39, 9/26, 9/40		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ H01J9/02-9/227, 9/26, 9/38, 9/39, 9/40, 9/44		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1926-1996年 日本国公開実用新案公報 1971-2003年 日本国登録実用新案公報 1994-2003年 日本国実用新案登録公報 1996-2003年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	WO 00/44022 A1 (キヤノン株式会社) 2000. 07. 27、第134頁~第151頁、図83~図92 &JP 2000-595364 A &EP 1148532 A1 &KR 2001-89266 A &CN 1335999 A	1-7, 9, 15, 16 8, 10-14, 17, 18
Y A	JP 2001-338578 A (キヤノン株式会社) 2001. 12. 07、全文、全図 &EP 1139376 A2 &KR 2001-90524 A &US 2002/0004354 A1 &TW 503447 A &US 2003/0148696 A1	1-7, 9, 15, 16 8, 10-14, 17, 18
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	05. 11. 03	国際調査報告の発送日
		18.11.03
国際調査機関の名称及びあて先	特許庁審査官 (権限のある職員)	2G 9508
日本国特許庁 (ISA/JP)	波多江 進	
郵便番号100-8915		
東京都千代田区霞が関三丁目4番3号	電話番号 03-3581-1101	内線 3224

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-124188 A (ソニー株式会社) 2002.04.26、全文、全図 (ファミリーなし)	1,9
Y	JP 2000-251736 A (キヤノン株式会社) 2000.09.14、全文、全図 (ファミリーなし)	9,16