

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4537818号
(P4537818)

(45) 発行日 平成22年9月8日(2010.9.8)

(24) 登録日 平成22年6月25日(2010.6.25)

(51) Int.Cl.

H01L 21/3065 (2006.01)

F1

H01L 21/302 105A

請求項の数 2 (全 8 頁)

(21) 出願番号 特願2004-285752 (P2004-285752)
 (22) 出願日 平成16年9月30日 (2004. 9. 30)
 (65) 公開番号 特開2006-100628 (P2006-100628A)
 (43) 公開日 平成18年4月13日 (2006. 4. 13)
 審査請求日 平成19年5月23日 (2007. 5. 23)

(73) 特許権者 501387839
 株式会社日立ハイテクノロジーズ
 東京都港区西新橋一丁目24番14号
 (74) 代理人 110000062
 特許業務法人第一国際特許事務所
 (72) 発明者 角屋 誠浩
 山口県下松市大字東豊井794番地 株式
 会社 日立ハイテクノロジーズ 笠戸事業
 所内
 (72) 発明者 大本 豊
 山口県下松市大字東豊井794番地 株式
 会社 日立ハイテクノロジーズ 笠戸事業
 所内

審査官 宮崎 園子

最終頁に続く

(54) 【発明の名称】 プラズマ処理方法

(57) 【特許請求の範囲】

【請求項 1】

プラズマを生成し、試料に高周波電圧を印加することにより被処理材をエッティングする装置を用いて、Ar F レジストマスクを用いて SiOCH 膜のエッティングを行うエッティングプロセスにおいて、

C F₄ と C H F₃ からなる混合ガスまたは C F₄ と C H F₃ と N₂ からなる混合ガスをエッティングガスとして用い、

0.4 ~ 0.7 Pa の低圧力でプラズマ処理することを特徴とするプラズマ処理方法。

【請求項 2】

10

請求項 1 記載のプラズマ処理方法において、磁場を用いてプラズマを生成することを特徴とするプラズマ処理方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はプラズマ処理方法に係わり、特にプラズマを用いて半導体素子などの表面処理を行うのに好適なプラズマ処理方法に関するものである。

【背景技術】

【0002】

エッティング処理をプラズマ処理装置を用いて行う場合、処理ガスを電離し活性化するこ

20

とで処理の高速化をはかり、また被処理材に高周波バイアス電力を供給しイオンを垂直に入射させることで、異方性形状などの高精度エッティング処理を実現している。従来の酸化膜(SiO₂)のプラズマ処理方法は、記載のように、エッティングガスAr, O₂, CXFy(例えばC₄F₈, C₅F₈, C₄F₆等), COを用いてエッティング処理を行っている(例えば、非特許文献1参照)。

【0003】

しかし、配線間およびその配線間を接続するプラグを形成するダミンプロセスでは、消費電力低減の観点から、SiOCH膜の様な低誘電率膜が層間絶縁膜として使用されるようになってきたが、これらは、O₂プラズマ等の照射によりK値が劣化することが知られている(例えば、非特許文献2参照)。

10

【0004】

このため、O₂ガスに替えてN₂ガスを添加しC成分を除去する方法が用いられているが、NラジカルはOラジカルに比べてC成分の除去効率が低く、従ってよりデポの少ないプロセスが必要となる。

【0005】

またデバイスの微細化に伴い、レジストマスクの露光も短波長側へシフトし、そのためレジスト厚さが薄くなり、エッティング処理を行う際に高マスク選択比を確保することが要求されてきた。特に、ArFレジストではエッティング時のプラズマ耐性が著しく低下することが知られており、そのためエッティングプロセスにおけるレジストダメージの低減が急務である。

20

【非特許文献1】H. Hayashi : 1996 DPS p 135

【非特許文献2】K. Max et al. : J. Appl. Phys., Vol 93 (2003) p 8793

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明の目的は、ArFレジストマスク対応の低誘電率膜(Low-k膜、例えばSiOCH)において、ArFレジストダメージを発生せず、高選択比で高精度なエッティングを実現可能な処理条件を提供することにある。

【課題を解決するための手段】

30

【0007】

上記課題を解決するために、本発明は、プラズマを生成し、試料に高周波電圧を印加することにより被処理材をエッティングする装置を用いて、ArFレジストマスクを用いてSiOCH膜のエッティングを行うプラズマ処理方法において、希ガス(例えばAr)を用いないで被処理材をエッティングする。さらに、上記プラズマ処理方法を、0.4~0.7Paの低圧力で行う。また、上記プラズマ処理方法を、N₂、O₂等のガスを用いないで行う。

【0008】

本発明は、上記プラズマ処理方法において、希ガス(例えば、Ar)を含まないCF₄とCHF₃の混合ガスをエッティングガスとして用いる、または、CHF₃とN₂の混合ガスを用いる、もしくは、CF₄とN₂の混合ガスを用いて行う。

40

【0009】

さらに、本発明は、上記プラズマ処理方法において、磁場を用いてプラズマを生成する。

【0010】

本発明のプラズマ処理方法では、低圧力でエッティング処理を行うことにより、ウエハ上に堆積するデポ量を減少させると共に、その組成を制御しArFレジストダメージを低減するため、高精度で低レジストダメージの処理が可能である。

【発明の効果】

【0011】

50

A r F レジストマスク Si O C H 膜のエッチングにおいて希ガス（例えば A r ）を含まず、低圧力（例えば 0 . 4 ~ 0 . 7 P a ）でエッチングを行うことにより、高垂直で低 A r F レジストダメージなエッチング処理が可能である。

【発明を実施するための最良の形態】

【0012】

図1は、典型的なビアエッチングを施す被エッチング処理材（試料）の断面構造を示す概念図である。

試料は、シリコン基板（Si）105上にエッチングトップ膜（例えば、SiC）104、被処理材（例えば、SiOCH：AMAT社製 Black Diamond, ASM社製 Aurora, NovelLus社製 Coralなど多種の膜がある）103、反射防止膜（BARC）102を積層し、その表面にA r F フォトレジスト膜101を形成して構成される。

【0013】

ビアエッチングに当たっては、まず、A r F フォトレジストマスク101をマスクにB A R C 膜102をエッチングし、その後、被処理材膜103をエッチングし、好ましくはエッチングトップ膜104上で選択的にエッチングを停止させる。

【0014】

従来、SiO₂の薄膜にコンタクトホールを形成する場合、マスクであるフォトレジスト（PR）に対し選択的にエッチングを行うため、エッチングガスであるA r 、O₂、C × F y（例えばC₄F₈、C₅F₈、C₃F₆、C₄F₆等）およびCO等の比較的デポ量の多いプロセス用いてエッチングを行っている。しかし、ビア加工では比較的アスペクト比の小さいこと、Low-k（SiOCH）膜103のk値劣化ダメージの観点から、デポ量の比較的少ないプロセスが必要である。

【0015】

そこで、本発明では、Low-k（SiOCH）膜103のエッチングガスとしてCF₄とCHF₃の混合ガスにN₂を添加したガス系とした。さらに、よりデポ量を減少させる方法としては、希ガス（例えばA r ）によりエッチャントガスを希釈する方法と、低圧力化の方法の2種類の比較を行った。

【0016】

A r 希釈有無によるエッチャント分圧とエッチング特性の関係を示す特性図である図2を用いて、その結果を説明する。すなわち、A r 希釈の有（印）無（印）によらず、CF₄とCHF₃の混合ガスの分圧を減少させるに伴ない、デポレートは減少する。しかし、SiOCH膜のエッチングレートは、CF₄とCHF₃の混合ガスの分圧を減少させるに伴ない、A r 希釈の場合（印）では急激に減少し、低圧力化の場合（印）には増加する。

【0017】

この相違の原因を明らかにするため、発光分光計測を実施した結果を図3に示す。図3は、A r 希釈有無によるエッチャント分圧とプラズマ組成の関係を示す特性図である。また、右軸にはガスの滞在時間をプロットした。A r 希釈の場合（印）はCF₄とCHF₃の混合ガス分圧を減少させると、CF₂/C₂比が急激に減少することから、プラズマ組成のC成分が過多となっていると推測できる。また、A r 希釈の有（印）無（印）によらずガス滞在時間は同程度であることから、A r 希釈をした場合には、高電子温度化し過剰乖離状態となり、エッチングトップ等が発生しやすくなっていると考えられる。従つて、SiOCH膜のエッチングにおいて、A r ガスのような希ガスを添加しないこと（印）が望ましい。

【0018】

図4の等高線図を用いて、A r 希釈なしでの圧力とN₂流量比と、SiOCH膜のビアエッチングのエッチングレート、ホール垂直性、フォトレジストのCDシフトの関係を示す。（a）に示すように、SiOCH膜のエッチングレートは低圧力・高N₂流量領域で高く、（b）に示すように、ホール垂直性は低圧力・高N₂流量領域で高く、（c）に示すように、フォト

10

20

30

40

50

レジストのホールCD(Critical Dimension)シフトは低圧領域ほど少ないことが分かり、特に2Pa以下の低圧力領域が形状制御性の点で効果的であることが分かる。

【0019】

本実験では、実験装置として絶縁膜用UHF-ECR(Ultra High Frequency-Electron Cyclotron Resonance)プラズマ装置を用いたが、本プラズマ源では磁場を用いているため、低圧力領域での放電安定性に優れており、このようなプラズマ源を用いることにより低圧力での高精度エッティングを行うことが可能である。

【0020】

図5に、エッティング後のArFレジスト101表面のSEM(Scanning Electron Microscopy)像を示す。高圧力・高N₂流量領域ほどレジスト表面のグレインサイズが小さく、ArFレジストダメージ(ストライエーション)に対する耐性が弱く、低圧力・低N₂流量領域ほどレジスト表面のグレインサイズが大きく、ArFレジストダメージに対する耐性が強い。

【0021】

この違いを解明するため、バイアスを印加せず堆積させたデポ膜をEDX(Energy Dispersive X-ray Spectrometer)を用いて表面組成分析を行った結果を図6に示す。図6は、放電条件とデポ膜組成の関係を示す特性図であり、左軸はF/C比(棒グラフ)、右軸にはデポレート(印)を示す。それぞれ、条件(a)6Pa、(b)2Pa、(c)0.7Pa、(d)0.4Paとした。その結果、低圧力ほどF成分の多い膜が堆積していることが分かる。従って、ArFレジストダメージを低減するためには、C成分比率が少なくF成分比率の高いデポ膜を形成することが必要であると言える。

【0022】

次に、実際にバイアスを印加しエッティングを行った際のレジスト表面組成をXPS(X-ray Photoelectron Spectroscopy)を用いて分析を行った結果を図7に示す。図7は、放電条件とレジスト表面組成の関係を示す特性図であり、それぞれ条件(a)6Pa、(b)0.4Pa、(c)0.4Pa+高電圧とした。低圧力ほどC成分比率が低いことが分かる。また、一般にウエハバイアス出力を増加させVpp(ピークトゥピーク)電圧を増加させると、加工性能の垂直性が向上するが、Vppの増加によりC成分比率が増加していることが分かる。

【0023】

したがって、垂直性加工性とArFレジストダメージはトレードオフの関係にあることが分かるが、低圧力化することによりF成分比率の高いデポ膜を形成することが可能であるため、低ArFレジストダメージで、高垂直・高精度なエッティングを行うことが可能であるという効果がある。

【0024】

また、上記実施例では、エッティングガスとしてCF₄とCHF₃の混合ガスにN₂を添加したガス系を使用したが、圧力およびガス流量およびCF₄とCHF₃の混合ガス比率を調整することによりN₂を添加しないことも可能であり、Low-k(SiOCH)膜のk値劣化抑制が可能であるという効果がある。また、CF₄とCHF₃の混合ガス比率を調整することによりエッティング形状を制御できるという効果もある。

【0025】

また、上記の説明では、エッティングガスとして、CF₄とCHF₃の混合ガスを用いたが、CF₄とN₂の混合ガス、または、CHF₃とN₂の混合ガスを用いることができる。

【0026】

また、CF₄とCHF₃の混合比については、CHF₃比率が高いほど対レジスト選択比が向上するが、エッティングを阻害する傾向が強いため、バイアス出力の増加、または圧

力を低下することにより高精度なエッティングが可能となる。

【0027】

さらに、本実施例では有磁場エッティング装置について述べたが、低圧力動作が可能であるアッシング装置、プラズマCVD装置など他のプラズマ処理装置においても同様の効果がある。

【図面の簡単な説明】

【0028】

【図1】被エッティング処理材(試料)の構造を説明する断面図。

【図2】Ar希釈有無によるエッチャント分圧とエッティング特性の関係を示す特性図。

【図3】Ar希釈有無によるエッチャント分圧とプラズマ組成の関係を示す特性図。

10

【図4】圧力とN₂流量によるエッティング特性への影響を示す等高線図。

【図5】ArFレジストのエッティング後表面SEM像。

【図6】放電条件とデポ膜組成の関係を示す特性図。

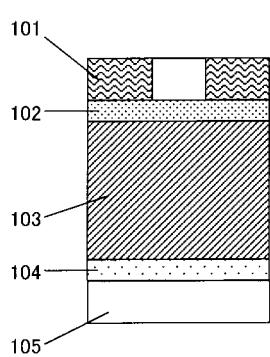
【図7】放電条件とレジスト表面組成の関係を示す特性図。

【符号の説明】

【0029】

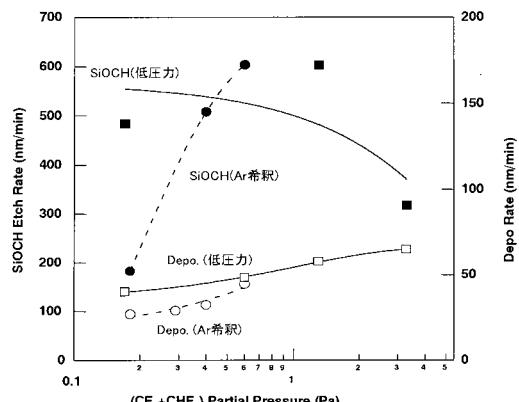
101...フォトレジストマスク、102...反射防止膜(BARC)、103...被処理材、
104...エッティングストップ膜、105...シリコン基盤。

【図1】

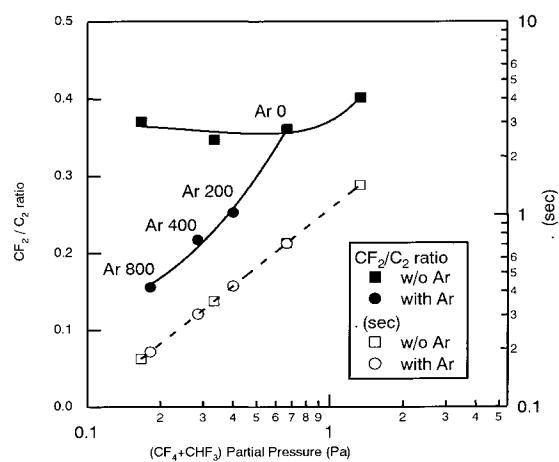


- 101: フォトレジストマスク(ArFレジスト)
- 102: 反射防止膜(BARC)
- 103: 被処理材(SiOCH)
- 104: エッティングストップ膜(SiC)
- 105: シリコン基盤(Si)

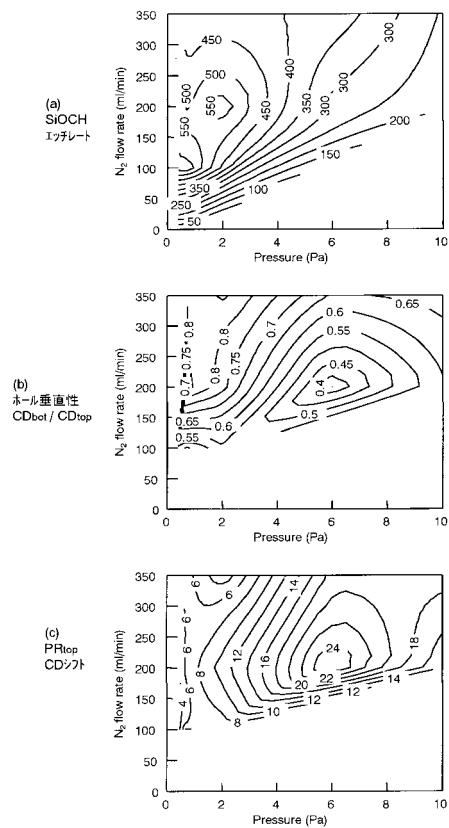
【図2】



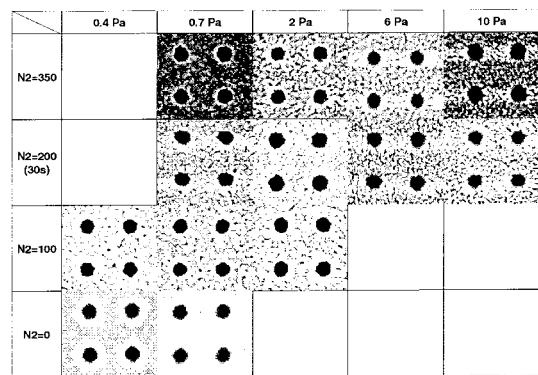
【図3】



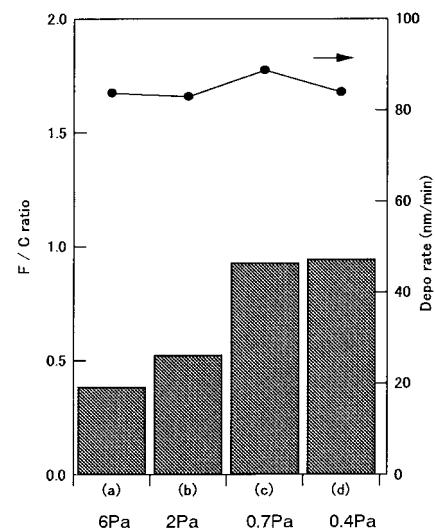
【図4】



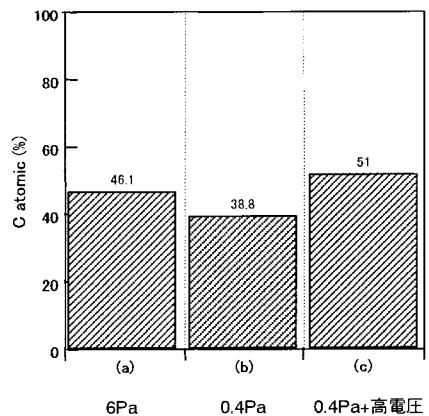
【図5】



【図6】



【図7】



フロントページの続き

(56)参考文献 特開2004-158821(JP,A)
特開2004-071731(JP,A)
特開2001-127040(JP,A)
特開2001-015479(JP,A)
特開2004-071774(JP,A)
特開2004-193627(JP,A)
国際公開第2004/003988(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H01L 21/3065